
PatchCore를 활용한 Transistor 이상 탐지

2024.03.08

Taehyeong Kim

Contents

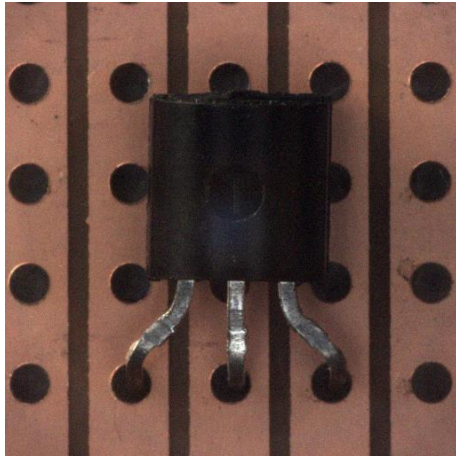
1. Transistor 이상 탐지
2. PatchCore
3. 실험 결과 및 결론

1. Transistor 이상 탐지

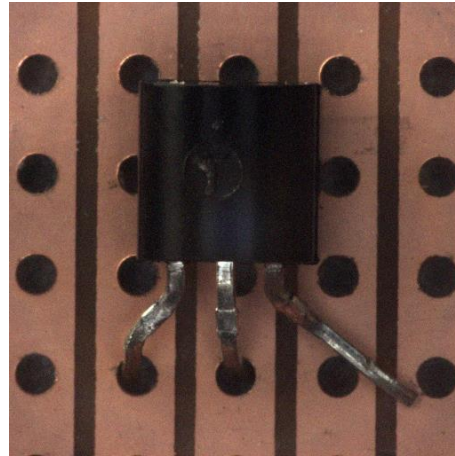
데이터 분석

- 반도체 소자 이미지로부터 비정상 샘플을 검출하는 비지도 학습 기반의 이상 탐지 AI 모델을 개발함.
- 학습 데이터는 213개의 정상 이미지, 평가 데이터는 100개의 정상 및 비정상 이미지임.
- 모든 이미지 사이즈는 512X512임.
- MVTec AD 벤치마크 데이터셋의 Transistor 범주에 대해 좌우반전 및 리사이즈를 적용하여 추가 가공한 것으로 추정됨.

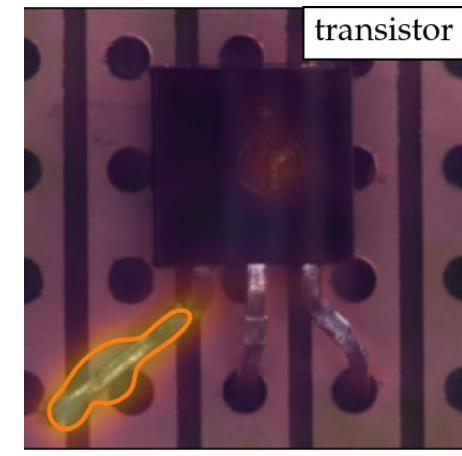
Train (normal)



Test (abnormal)



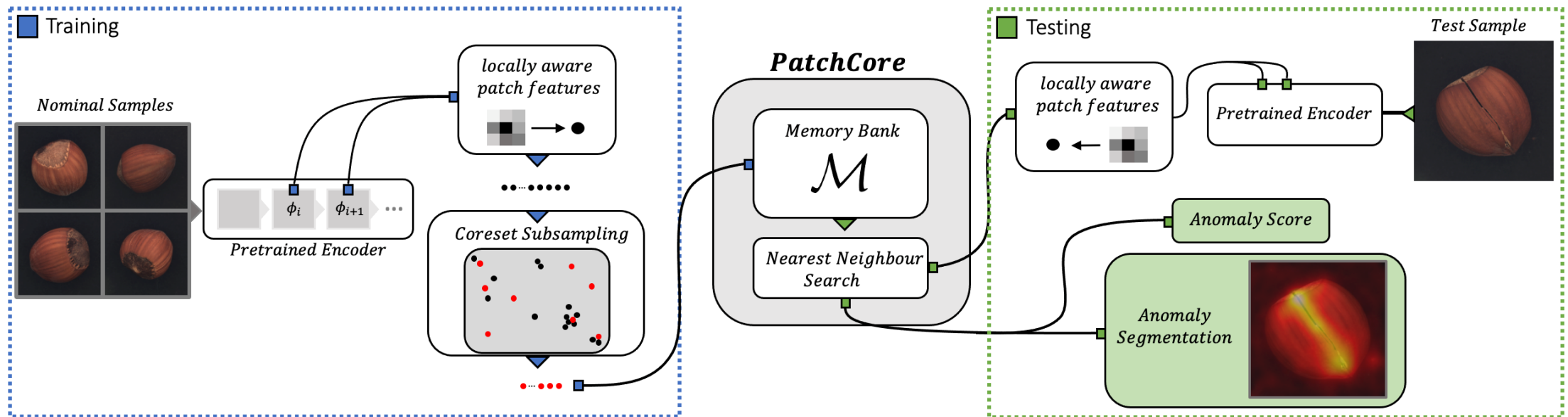
Abnormal Example



2. PatchCore

Architecture

- PatchCore는 MVTec AD의 SOTA 모델로 Patch features와 Memory Bank를 사용하는 방법론임.
- 사전 훈련된 ResNet 기반의 모델에서 중간 계층의 locally aware patch features를 활용함.
- Greedy Coreset Subsampling를 활용하여 성능을 유지하면서 추론 시간을 줄임.
- Faiss를 사용한 Nearest Neighbor Search를 통해 이상치 점수를 산출함.



3. 실험 결과 및 결론

Hyperparameter Setting

- 하이퍼 파라미터는 다음과 같음.
- `image_size=224, backbone='wideresnet101'`
- `patchsize=3, anomaly_scorer_num_nn=5`
- `GreedyCoresetSampler percentage=0.1`
- `layers_to_extract_from=['layer2', 'layer3']`인 경우 Private F1 Score는 1임.
- `layers_to_extract_from='layer3'`인 경우 Private F1 Score는 0.96~0.98039임.
- 5-Fold cross validation을 활용하여 threshold를 산출함.
- 자세한 내용은 코드 공유를 참고해 주시면 감사하겠습니다.

Any Questions?

taehyeong93@korea.ac.kr