



Universidad
de Huelva

Fundamentos de Computadores

1º Curso del Grado en Ingeniería Informática

Práctica 2

**Realización de funciones con puertas lógicas (II)
Simplificación mediante el método de Karnaugh**

Objetivos

- Simplificación de funciones lógicas.
- Transformación de funciones mediante manipulación algebraica.
- Implementación de funciones mediante un solo tipo de puertas.
- Introducción al uso del software de simulación Digital Works.
- Iniciación en la implementación de funciones mediante puertas lógicas.

Material disponible

- PC con el paquete de software Digital Works instalado.
- Entrenador de prácticas GPT 783 71 de Sidac.
- Puertas NAND de 2 entradas (C.I. 7400).
- Puertas NOR de 2 entradas (C.I. 7402).

Especificaciones

Dadas las siguientes funciones lógicas:

$$F_1(D, C, B, A) = \sum_4 (0, 1, 3, 4, 5, 8, 9, 12, 13, 14, 15)$$

$$F_2(D, C, B, A) = \prod_4 (2, 3, 6, 7, 8, 9, 12, 13)$$

Proceso operativo

1. Representar la tabla de verdad de la función f_1 .
2. Obtener la expresión simplificada en forma de suma de productos de la función f_1 por el método de Karnaugh.
3. Transformar la expresión de f_1 obtenida en el apartado 2 para que pueda ser implementada usando únicamente puertas NAND.
4. Realizar en Digital Works el diagrama lógico de la expresión obtenida en el apartado 3.
5. Realizar en Digital Works el diagrama hardware de la expresión de f_1 obtenida en el apartado 4 y comprobar su correcto funcionamiento.
6. Implementar en el laboratorio el diagrama hardware del apartado 5.
7. Representar la tabla de verdad de la función f_2 .
8. Obtener la expresión simplificada en forma de producto de sumas de la función f_2 por el método de Karnaugh.

9. Transformar la expresión de f_2 obtenida en el apartado 8 para que pueda ser implementada usando únicamente puertas NOR.
10. Realizar en Digital Works el diagrama lógico de la expresión obtenida en el apartado 9.
11. Realizar en Digital Works el diagrama hardware de la expresión de f_2 obtenida en el apartado 9 y comprobar su correcto funcionamiento.
12. Implementar en el laboratorio el diagrama hardware obtenido en el apartado 11.