



Universidad  
de Huelva

# Fundamentos de Computadores

*1º Curso del Grado en Ingeniería Informática*

## ***Práctica 3***

**Realización de funciones lógicas con decodificadores y multiplexores**

Curso 2019/2020



## Objetivos

- Comprensión del modo de funcionamiento de diferentes bloques funcionales MSI combinacionales.
- Implementación de sistemas combinacionales mediante el empleo de circuitos MSI.

## Material disponible

- PC con el paquete de software Digital Works 3.0.5.0 instalado.
- Entrenador de prácticas GPT 783 71 de Sidac.
- Puertas NAND de 8 entradas (C.I. 7430).
- Decodificadores de 4 a 16 líneas (C.I. 74154).
- Multiplexores de 8 canales (C.I. 74151).

## Especificaciones

**Primera parte:** Un circuito recibe a su entrada una combinación de cuatro bits  $G_3G_2G_1G_0$  expresada en código Gray. A la salida de dicho circuito se debe visualizar (en el display izquierdo del panel de prácticas) la parte entera del resultado de dividir por 2 el valor decimal correspondiente a la combinación de entrada.

Realizar el diseño del circuito mediante el empleo de un decodificador y puertas lógicas.


**Segunda parte:** Basándose en el empleo de un multiplexor, realizar un circuito que represente en el display derecho del panel de prácticas la parte fraccionaria del resultado de dividir por 2 el valor decimal correspondiente a la combinación de entrada del apartado anterior.

## Proceso operativo

1. Representar la tabla de verdad correspondiente al primer circuito y obtener las expresiones canónicas numéricas disyuntivas de las diferentes funciones de salida.
2. Obtener el diagrama lógico correspondiente al primer circuito, realizándolo mediante decodificadores y puertas lógicas.
3. Dibujar en Digital Works el **diagrama lógico** obtenido en el apartado 2 y simularlo para comprobar su correcto funcionamiento.
4. Dibujar en Digital Works el **diagrama hardware** correspondiente al diagrama lógico del apartado 3 y simularlo para comprobar su correcto funcionamiento.
5. Implementar en el panel de prácticas el circuito correspondiente al diagrama hardware del apartado 4 y verificar su comportamiento.
6. Representar la tabla de verdad correspondiente al segundo circuito y obtener las expresiones canónicas numéricas disyuntivas de las diferentes funciones de salida.
7. Obtener el diagrama lógico del segundo circuito basándose en el empleo de un multiplexor.
8. Dibujar en Digital Works el **diagrama lógico** obtenido en el apartado 7 y simularlo para comprobar su correcto funcionamiento.

9. Dibujar en Digital Works el **diagrama hardware** correspondiente al diagrama lógico del apartado 8 y simularlo para comprobar su correcto funcionamiento.
10. Implementar en el panel de prácticas el circuito correspondiente al diagrama hardware del apartado 9 y verificar su comportamiento.

**Notas:**

- Las simulaciones en Digital Works deben realizarse como trabajo previo antes de acudir a la sesión de laboratorio y mostrarse a profesor para que las compruebe al comienzo de la clase.
- Todos los diagramas lógicos y diagramas hardware correspondientes a los apartados 3, 4, 8 y 9 se realizarán dentro un mismo esquema de Digital Works, es decir, en un único fichero.
- Para introducir las variables de entrada, tanto en los diagramas lógicos como en los diagramas hardware, se utilizarán las entradas de generación de secuencias (**Sequence Generator** ⇒ ) y se configurarán éstas adecuadamente para realizar un recorrido por la tabla de verdad de forma ordenada desde la primera combinación hasta la última.