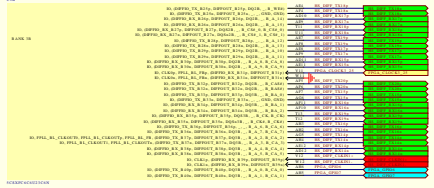
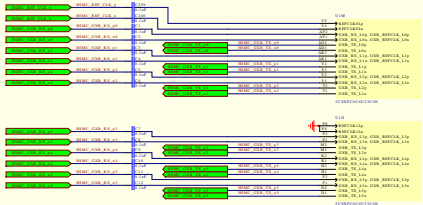


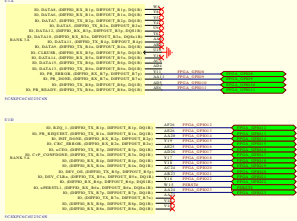
高速差分信号 (电平可控)
高速差分信号 (电平可控)
高速差分信号 (电平可控)
高速差分信号 (电平可控)



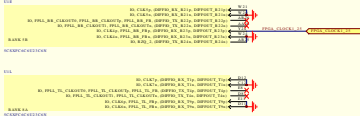
高速差分信号 (电平可控)



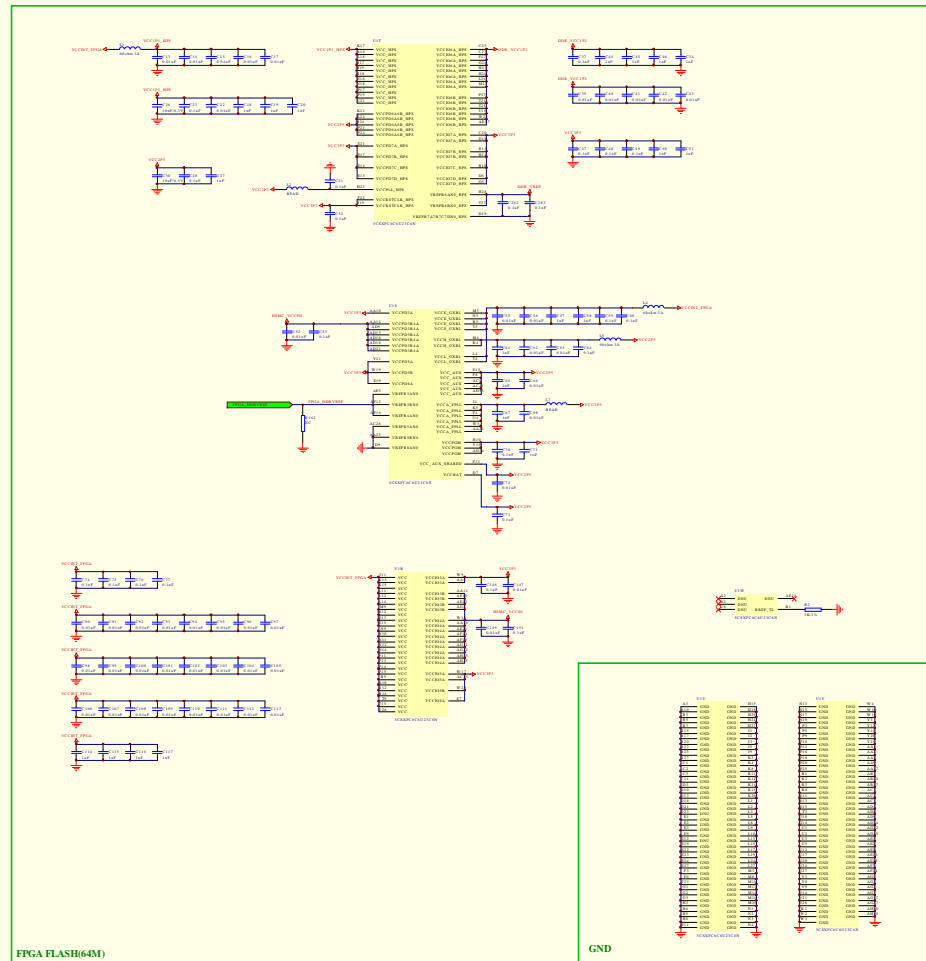
收发器高速差分信号 (A125Gbps)



低速单端信号

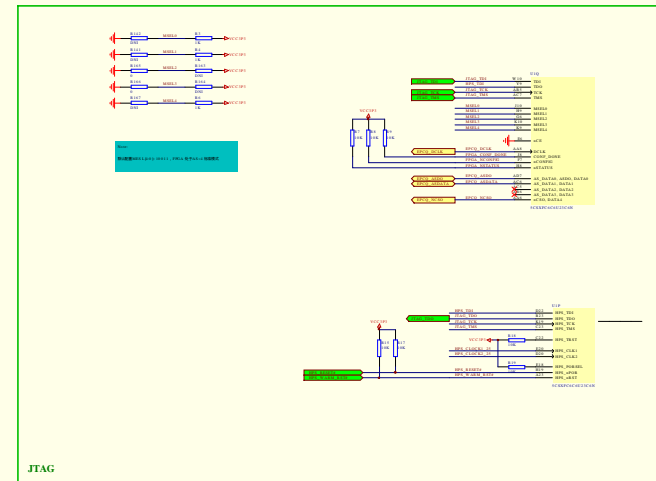


高速差分信号 (电平可控)
高速差分信号 (电平可控)
高速差分信号 (电平可控)
高速差分信号 (电平可控)

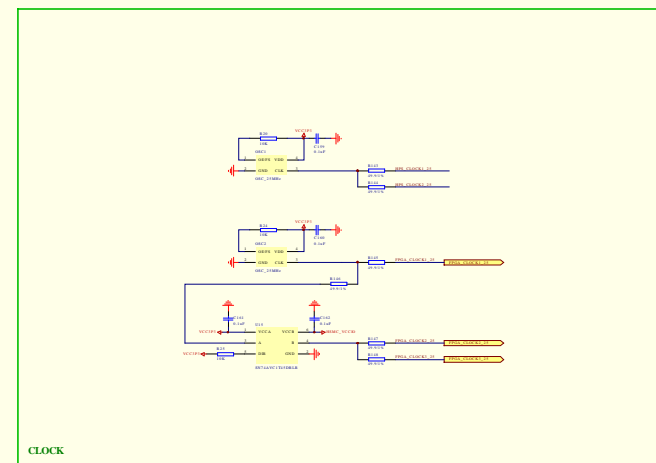


FPGA FLASH(64M)

GND



JTAG



CLOCK

