

## HW4-指令级并行习题

1.

- 3.14 [25/25/25] <3.2、3.7> 在这个练习中，我们研究如何利用软件技术从一个常见的向量循环中提取指令级并行（ILP）。下面的循环是所谓的 DAXPY 循环（双精度  $aX$  加  $Y$ ），它是高斯消元法的核心运算。下面的代码实现 DAXPY 运算  $Y=aX+Y$ ，向量长度为 100。最初，R1 被设置为数组  $X$  的基地址，R2 被设置为  $Y$  的基地址：

```
DADDIU    R4,R1,#800    ; R1 = upper bound for X
foo:  L.D      F2,0(R1)    ; (F2) = X(i)
      MUL.D    F4,F2,F0    ; (F4) = a*X(i)
      L.D      F6,0(R2)    ; (F6) = Y(i)
      ADD.D    F6,F4,F6    ; (F6) = a*X(i) + Y(i)
      S.D      F6,0(R2)    ; Y(i) = a*X(i) + Y(i)
      DADDIU   R1,R1,#8    ; increment X index
      DADDIU   R2,R2,#8    ; increment Y index
      DSLTU    R3,R1,R4    ; test: continue loop?
      BNEZ     R3,foo      ; loop if needed
```

假定功能单元的延迟如下表所示。假定在 ID 阶段解决一个延迟为 1 周期的分支。假定结果被完全旁路。

产生结果的指令	使用结果的指令	延迟（单位：时钟周期）
浮点乘	浮点ALU运算	6
浮点加	浮点ALU运算	4
浮点乘	浮点存储	5
浮点加	浮点存储	4
整数运算和所有载入	任何指令	2

- a. [25] <3.2> 假定一个单发射流水线。说明在编译器未进行调度以及对浮点运算和分支延迟进行调度之后，该循环是什么样的，包括所有停顿或空闲时间周期。在未调度和已调度情况下，结果向量  $Y$  中每个元素的执行时间为多少个时钟？为使处理器硬件独自匹配调度编译器所实现的性能改进，时钟频率应当为多少？（忽略加快时钟速度会对存储器系统性能产生的影响。）
- b. [25] <3.2> 假定一个单发射流水线。根据需要对循环进行任意次展开，使调度中不存在任何停顿，消除循环开销指令。必须将此循环展开多少次？给出指令调度。结果中每个元素的执行时间为多少？

2.

3.15 [20/20] <3.4、3.5、3.7、3.8>在这个练习中，我们将研究 Tomasulo 算法的各种变体在执行练习 3.14 中的循环时的表现。功能单元（FU）如下表所述。

功能单元类型	EX中的循环数	功能单元数	保留站数
整数	1	1	5
浮点加法器	10	1	3
浮点乘法器	15	1	2

作出如下假设：

- ☐ 功能单元未实现流水化；
  - ☐ 功能单元之间不存在转发，结果由公共数据总线（CDB）传送；
  - ☐ 执行级（EX）既进行有效地址计算，又进行存储器访问，以完成载入和存储指令。
- 因此，这个流水线为 IF/ID/IS/EX/WB；
- ☐ 载入指令需要一个时钟周期；
  - ☐ 发射（IS）和写回（WB）结果级各需要一个时钟周期；
  - ☐ 共有 5 个载入缓冲区槽和 5 个存储缓冲区槽；
  - ☐ 假定“等于/不等于 0 时转移”（BNEZ）指令需要一个时钟周期；

a. [20] <3.4 ~ 3.5>对这个问题来说，使用图 3-4 的单发射 Tomasulo MIPS 流水线，流水线延迟如上表所示。对于该循环的 3 个迭代，给出每个指令的停顿周期数以及每个指令在哪个时钟周期中开始执行（即，进入它的第一个 EX 周期）。每个循环迭代需要多少个时钟周期？以表格方式给出你的答案，表中应当具有以下列头：

- ☐ 迭代（循环迭代数）；
- ☐ 指令；
- ☐ 发射（发射指令的周期）；
- ☐ 执行（执行指令的周期）；
- ☐ 存储器访问（访问存储器的周期）；
- ☐ 写 CDB（将结果写到 CDB 的周期）；
- ☐ 注释（对指令正在等待的事件的说明）。

在表中给出这个循环的 3 次迭代，可以忽略第一条指令。

3.

假设有一条长流水线，仅仅对条件转移指令使用分支目标缓冲。假设分支预测错误的开销为 4 个时钟周期，缓冲不命中的开销为 3 个时钟周期。假设命中率为 90%，预测精度为 90%，分支频率为 15%，没有分支的基础 CPI 为 1。

(1) 求程序的 CPI

(2) 相对于采用固定的 2 个时钟周期延迟的分支处理，哪种方法程序执行速度更快？

4.

假设程序中无条件转移指令的比例为 5%，没有无条件转移指令的基础程序 CPI=1，未设置分支目标缓冲时 CPI=1.1。现增设分支目标缓冲，命中率为 90%，假设分支目标缓冲中包含分支目标指令，允许无条件转移指令进入分支目标缓冲，则 CPI 的值为多少？（只考虑程序包含无条件转移指令，不需要考虑其他分支指令）