

# 计算机体系结构习题课

2023.06.20

# Hw05——ex1

考虑如下运行在主频为700MHz向量寄存器长度为64的VMIPS机器上的指令序列：

```
LV V1, Ra  
LV V3, Rc  
MULV.D V2, V1, V3  
ADDV.D V4, V2, V3  
SV Rb, V4
```

其中，载入存储单元的启动开销为10个时钟周期，乘法单元为8个时钟周期，加法单元为4个时钟周期，执行两次该向量指令序列产生128个结果。忽略分段开采的循环开销( $T_{loop}$ )。

1. 假设不使用链接技术，并且只有单条存储器访问流水线，则单次循环执行该向量指令序列需要多少个钟鸣 (chimes)?
2. 如果使用链接技术，并且只有单条存储器访问流水线，则在考虑功能部件启动时间时，试计算产生全部结果所花费的时钟周期数?
3. 假设VMIPS有三条访存流水线，并且采用链接技术。如果在执行过程中没有存储器访问冲突，试画出链接示意图，并计算产生全部结果所花费的时钟周期数。

# Hw05——ex1

考虑如下运行在主频为700MHz向量寄存器长度为64的VMIPS机器上的指令序列：

```
LV V1, Ra
LV V3, Rc
MULV.D V2, V1, V3
ADDV.D V4, V2, V3
SV Rb, V4
```

其中，载入存储单元的启动开销为10个时钟周期，乘法单元为8个时钟周期，加法单元为4个时钟周期，执行两次该向量指令序列产生128个结果。忽略分段开采的循环开销( $T_{loop}$ )。

(1) 不使用链接技术，且只有单条存储器访问流水线：

1. LV V1, Ra
2. LV V3, Rc
3. MULV.D V2, V1, V3
4. ADDV.D V4, V2, V3
5. SV Rb, V4

该向量指令序列执行需要 5 个 chimes。

# Hw05——ex1

考虑如下运行在主频为700MHz向量寄存器长度为64的VMIPS机器上的指令序列：

```
LV V1, Ra
LV V3, Rc
MULV.D V2, V1, V3
ADDV.D V4, V2, V3
SV Rb, V4
```

其中，载入存储单元的启动开销为10个时钟周期，乘法单元为8个时钟周期，加法单元为4个时钟周期，执行两次该向量指令序列产生128个结果。忽略分段开采的循环开销( $T_{loop}$ )。

(2) 使用链接技术，且只有单条存储器访问流水线：

1. LV
2. LV MULV.D ADDV.D
3. SV

该向量指令序列执行需要 3 个 chimes，考虑到部件的启动时间，所需时钟周期为：

$$\begin{aligned} &10 + 64 \\ &+ 10 + 8 + 4 + 64 \\ &+ 10 + 64 \\ &= 234 \end{aligned}$$

共产生 64 个结果，两次循环 需要468个时钟周期

# Hw05——ex1

考虑如下运行在主频为700MHz向量寄存器长度为64的VMIPS机器上的指令序列：

```
LV V1, Ra  
LV V3, Rc  
MULV.D V2, V1, V3  
ADDV.D V4, V2, V3  
SV Rb, V4
```

其中，载入存储单元的启动开销为10个时钟周期，乘法单元为8个时钟周期，加法单元为4个时钟周期，执行两次该向量指令序列产生128个结果。忽略分段开采的循环开销( $T_{loop}$ )。

(3) 使用链接技术，且有三条存储器访问流水线：

1. LV LV MULV.D ADDV.D SV

只需要 1 个 chimes，所需时钟周期为：

$$10 + 8 + 4 + 10 + 64 = 96$$

两次循环共需192个时钟周期

# Hw05——ex2

假定一个虚设 GPU 具有以下特性:

- 时钟频率为 1.5GHz
- 包含 16 个 SIMD 处理器, 每个处理器包含 16 个单精度浮点单元
- 片外存储器带宽为 100GB/s

问题:

1. 不考虑存储器带宽, 假定所有存储器延迟可以隐藏, 则这一 GPU 的峰值单精度浮点吞吐量为多少 GFLOP/s?
2. 在给定存储器带宽限制下, 这一吞吐量是否可持续?

1.  $1.5 * 16 * 16 = 384$  GFLOPS/s
2. 维持吞吐量需要  $12 \text{ bytes/FLOP} \times 384 \text{ GFLOPs/s} = 4.6 \text{ TB/s}$  带宽, 给定的存储器带宽不满足, 所以吞吐量不能持续



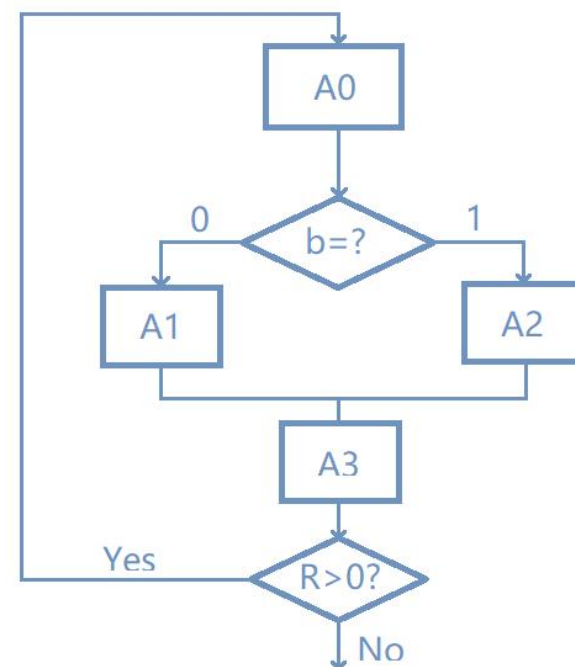
# Quiz4

1、如下图所示，A0，A1，A2和A3为基本块，b为二进制变量（逻辑变量），在循环的连续迭代中按如下方式取值 $(b_0, b_1, b_2)^*$ ，即b的值分别为： $b_0, b_1, b_2, b_0, b_1, b_2, b_0, b_1, b_2, \dots$ ，R用作循环控制寄存器。假设 $b_0, b_1, b_2$ 的取值依赖于输入数据，即当循环迭代前输入数据不同，该程序 $b_0, b_1, b_2$ 的取值可能是8种组合的任一种，并且概率相同。我们忽略循环进入和推出的影响，假设循环迭代的次数无穷大，即分支预测缓冲器中的相关结构都已经完全预热。

(1) 假定采用简单的2位预测器，并且两个分支之间没有别名，对于给定的 $b_0, b_1, b_2$ 的每种可能值，给出分支 $(b=?)$  2位预测器的预测错误率。

| b <sub>0</sub> ,b <sub>1</sub> ,b <sub>2</sub> | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |
|--|-----|-----|-----|-----|-----|-----|-----|-----|
|  |     |     |     |     |     |     |     |     |

2、设指令流水线由取指、译码和执行3个阶段构成，每个部件经过的时间为 $\Delta t$ ，连续流入8条指令。分别画出标量流水处理机以及ILP均为4的超标量处理机、超长指令字处理机的时空图，分别计算它们相对于标量流水处理机的加速比。



# Quiz4

## 第一题

以110为例，检查2位预测器的状态转移情况。  
(从00状态开始，碰到1加一，碰到0减一)

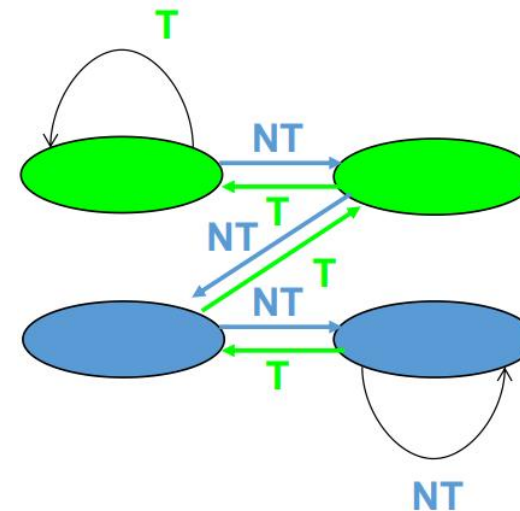
110 110 110 110..... (110、101、011等价)

00 → 01 → 10 → 01 → 10 → 11 → 10 → 11 → 11 → 10 → .....

状态保持 10 → 11 → 11 循环，总是预测 1 ! 错误率1/3。

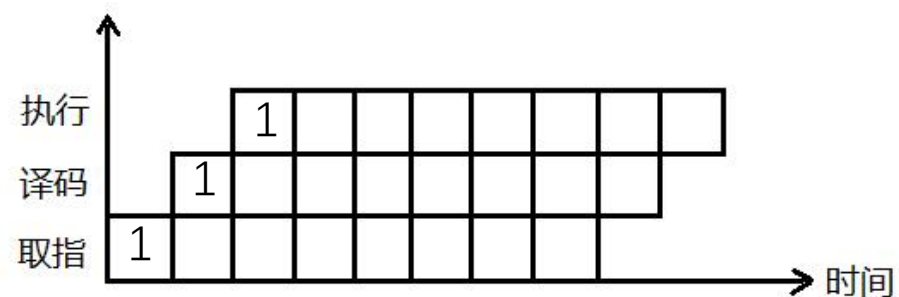
结论：累积预测器具有“偏好”，偏向于预测出现较多的分支。

000、111错误率为0，其他情况 1/3。

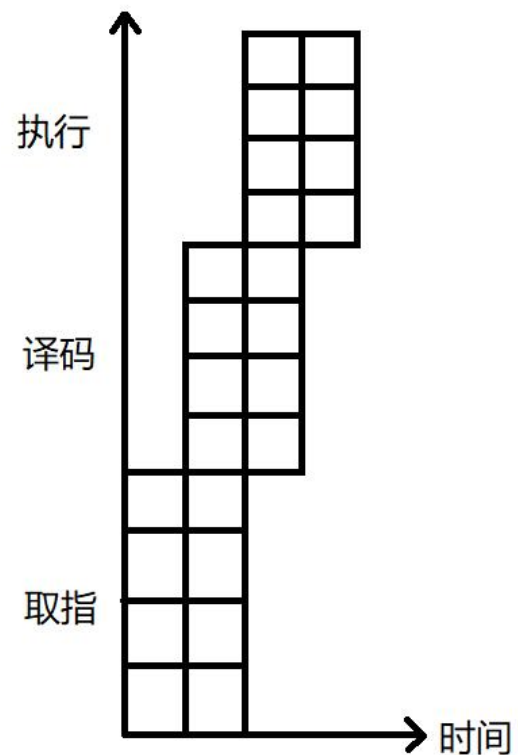




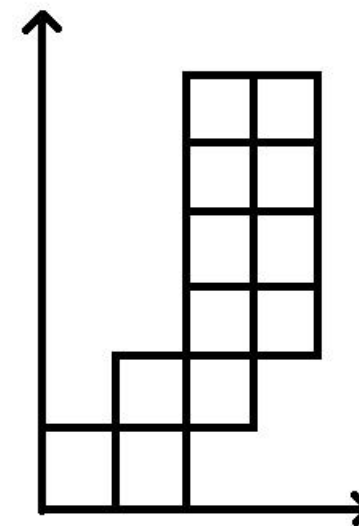
# Quiz4



标量处理机



超标量，一次同时发4个  
加速比2.5



超长指令字，四合一  
加速比2.5