

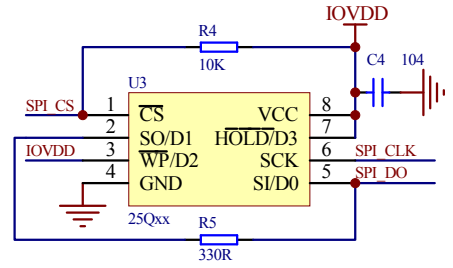
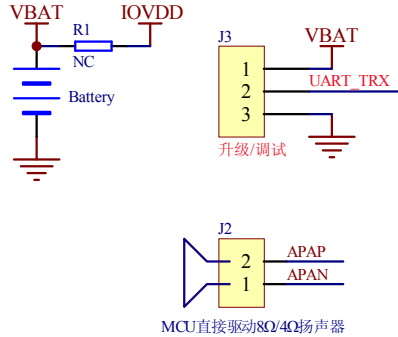
版本更新说明		
版本号	更新日期	更新点:
V1.0	2023.0807	原始版本

产品设计安全规范:

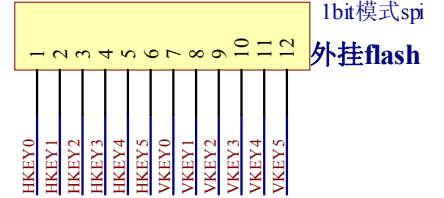
- 1.元器件物料必须保证质量,电容耐压值应大于最大工作电压一倍以上;
- 2.锂电方案必须带锂电保,如果电池不带锂电保,硬件设计需添加过流放电电路。
- 3.外露接口和后焊物料:电池,喇叭等,做好静电和浪涌保护措施,整机ESD应符合最低标准,接触 $\pm 4K$ ,空气 $\pm 8K$ 。

#### 芯片使用说明:

- 1.VBAT输入电压不超过5.5V,内置LDO3V输出至IOVDD(3.2V/100mA@0.3Vdrop);
- 2.IOVDD可软件配置电压输出档位,不可关闭输出状态,软件开发方案注意避免外围漏电;
- 3.干电池或纽扣电池供电时,可以VBAT与IOVDD短接供电,输入电压必须小于+3.6V;
- 4.IOVDD必须连接去耦电容接VSS,layout时必须保证去耦电容良好的去耦路径,必要时可以适当增加IOVDD的电容容量;
- 5.GPIO支持输入,输出和高阻状态,内部可配置上下拉电阻,支持最多8路唤醒源映射至任意GPIO;
- 6.GPIO电压输入范围0~IOVDD,耐5VIO(PB0,PB1,PB2,PB3)电压输入范围0~+5.5V,严禁过压;
- 7.普通GPIO输出驱动电流有3档配置,耐5VIO不能做数码管驱动应用;
- 8.PA0默认上拉,默认对地长按复位,长按复位时间可配置,复位功能可屏蔽;
- 8.PA6、PA7、PA8、PA9上电默认下拉200K;
- 9.ADCn表示10bit-SAR ADC的输入通道n,输入范围0~IOVDD,3FF对应电压为IOVDD;
- 10.Pin1口SFPG一般悬空,可用作芯片启动或休眠唤醒的同步输出信号,休眠低电平,唤醒高电平。
- 11.集成class-D APA,直推喇叭输出功率0.4W/8 $\Omega$ @HPVDD3.7V,0.6W/4 $\Omega$ @HPVDD3.7V(VBAT短接HPVDD);
- 12.APA输出功率随HPVDD电压变化;APA输出信号可经过RC低通滤波后输入到功放,增加音频输出功率;
- 12.APAP:APAN可做IO输出,Ron<1 $\Omega$ @HPVDD3.7V,休眠时不可输出,输出态会导致休眠功耗增加;
- APAP与APAN输出电流总和小于400mA(即HPVDD电流小于400mA),硬件设计时,禁止超出电流限制;
- 13.红外接收管信号IRDA,SPI,IIC,UART,MCPWM支持映射到任意PAn和PBn GPIO;
- 14.开发升级或使用IT8量产的必要测试点:VBAT,GND,PB1串口升级;



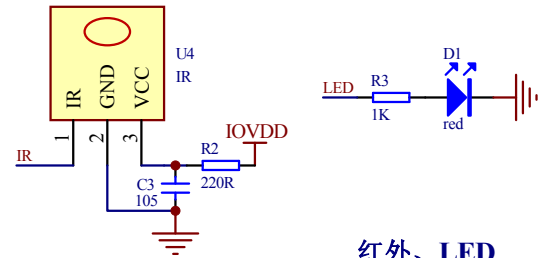
#### J1 金手指接口



#### 矩阵按键扫描注意事项:

- 1、所有行扫描按键H-KEY用普通的IO端口即可
- 2、所有列扫描按键V-KEY要求用AD功能的IO端口

### 矩阵扫描按键



### 红外、LED

### MCU

