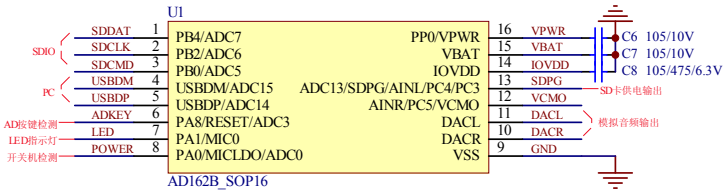
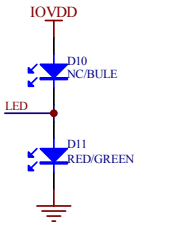
版本更新说明

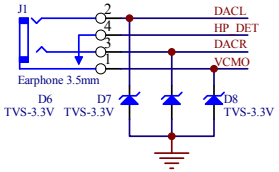
版本号	更新日期	更新描述：
V1.0	2022.11.29	初始版本
V1.1	2022.12.15	VCOM下拉10K改NC

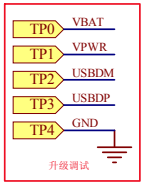
产品设计安全规范：
1.VPWR，VBAT，IO VDD的电容必须保证质量和容量，电容耐压值应大于工作电压一倍以上；
2.锂电方案必须带锂保，如果电池不带锂保，硬件设计需添加过流过放电路。
3.外露接口和后焊物料：USB座，SD卡，耳机接口，充电输入，电池等，做好静电和浪涌保护措施，整机ESD 应符合最低标准，接触±4K，空气±8K。

设计注意事项：
1.主控IC内置锂电池充电管理（Ibat≤120mA@VPWR>4.6V），VPWR输入集成路径管理，VBAT无电池时，VPWR输入可供系统正常工作；
2.VBAT 输入电压≤5V，VPWR输入电压≤6V，VPWR不做充电输入时可做GPIO功能；
3.IO VDD(3.3V/100mA@0.3Vdrop)常输出状态，电压档位可调，软件无法关断（软开机方案注意避免漏电）；
IOVDD必须连接去耦电容接VSS，layout时必须保证去耦电容良好的去耦路径，必要时可以适当增加IO VDD的电容量；
4.GPIO的电压输入范围：VSS ≤ Vio ≤ IOVDD，超出范围有损坏风险；
5.所有GPIO都支持三态输出和内置上下拉电阻配置，可配置唤醒/中断功能，同时支持多达9路唤醒IO；
6.PC3的SDPG功能为SD卡供电输出，Imax < 60mA，Ron<3Ω@IO VDD=3.2V，软件可关断；
7.PA8默认长按复位，VPWR支持长按复位检测，长按复位时间最长可配置16s，复位功能可屏蔽；
8.支持重映射的外设接口：SDIO，SPI(1)，I2C，UART(0& 1)，PWM，Qdec，IRDA，可映射到任意IO；
9.集成Full Speed USB接口，USBDM和DP可做GPIO使用，休眠状态下只支持输入状态；
10.DAC输出方式如下：
①DACL to DACR 差分，可直推耳机；
②DACL&R to VCMO 直推耳机；
③单声道方案优先用DACL；
11.必要测试点：VBAT/VPWR，USBDM，USBDP，VSS；
12.开发和量产，芯片必须使用1T2烧写校验，flash方案支持USB升级；
13.IO分配时，DAC等模拟信号必须远离PWM，CLK，DAT等数字翻转信号，避免相邻干扰。



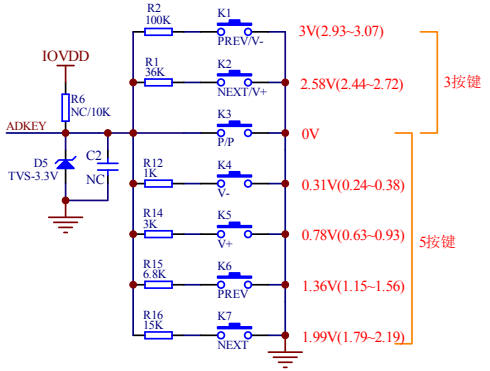




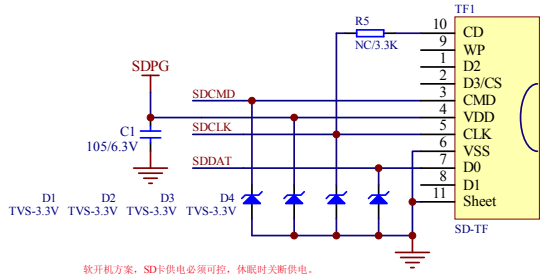


MCU、Earphone、LED

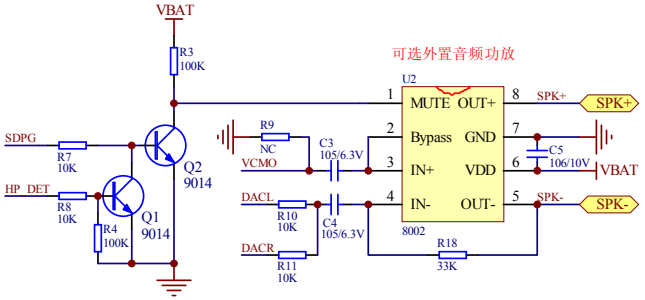
可使用GPIO内部上拉10K（精度±20%）
键值电阻需根据电阻 误差情况增大电压余量
AD检测IO做好防静电处理



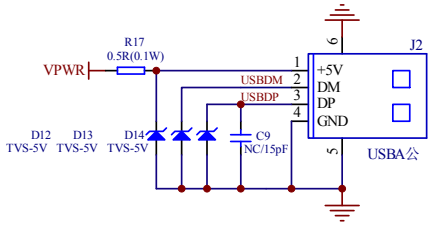
KEY



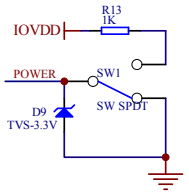
TF



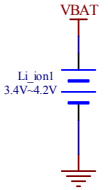
Aduio PA



支持USB文件拷贝
内置锂电池充电Imax≤120mA@VPWR＞4.6V。



开关机检测



USB、POWER