版本更新说明		
版本号	更新日期	更新描述:
V1.0	2023.03.01	初始版本

电源接口:

VBAT: 电池供电接口,不超过5V; IOVDD: 内部LDO输出,GPIO逻辑电压;

VSS: 数字地

模拟音频接口:

DACL: 模拟音频输出

AINL: 模拟linein输入(纯模拟通路) ---- PC4 MICO: 麦克风模拟输入(支持音频ADC采样)--PA1 MICLDO: 麦克风供电输出----PA0

特殊功能IO:

ADCx: 10bitADC输入通道 USBDM&DP: USB1.1信号

SDPG: SD卡供电输出——————PC3

产品设计安全规范:

- 1.VBAT, IOVDD的电容必须保证质量和容量,电容耐压值应大于工作电压一倍以上;
- 2.锂电方案必须带锂保,如果电池不带锂保,硬件设计需添加过流过放电路。
- 3.外露接口和后焊物料: USB座, SD卡, linein插座, 充电输入, 电池等, 做好静电和浪涌保护措施,
- 整机ESD 应符合最低标准,接触±4K,空气±8K。

设计注意事项:

- 1.VBAT输入电压≤5V;
- 2.IO VDD(3.3 V/100mA@0.3 Vdrop)常输出状态,电压档位可调,软件无法关断(软开机方案注意避免漏电);
- 3.GPIO的电压输入范围: VSS ≤ Vio ≤ IOVDD,超出范围有损坏风险;
- 4.所有GPIO都支持三态输出和内置上下拉电阻配置,可配置唤醒/中断功能,同时支持多达5路唤醒IO;
- 5.PA0的MICLDO功能为麦克风供电输出,可软件配置电压输出档位;
- 6.PC3的SDPG功能为SD卡供电输出, Imax < 60mA, Ron < 3Ω@IO VDD=3.2V, 软件可关断;
- 7.支持重映射的外设接口: SDIO, SPI(1), I2C, UART(0&1), PWM, Qdec, IRDA, 可映射到任意IO
- 8.集成FullSpeed USB接口, USBD M和DP可做GPIO使用, 休眠状态下只支持输入状态;
- 9.MICO内置PGA,隔直输入幅度≤1Vpp,Audio ADC采样;
- 10.AINL隔直输入幅度≤2Vpp, 纯模拟通路输出到DAC, linein需要ADC采样时, 可输入到MICO;
- 11.DAC输出方式:单声道DACL;
- 12.必要测试点: VBAT, USBDM, USBDP, VSS;
- 13.开发和量产,芯片必须使用1T2烧写校验,flash方案支持USB升级;
- 14.IO分配时, MIC, AUX和DAC等模拟信号必须远离PWM, CLK, DAT等数字翻转信号, 避免相邻干扰。



