

# AD16N 通用音频 MCU

## 硬件设计指南

版本：V1.2

日期：2023.03.31

Copyright © Zhuhai Jieli Technology Co.,LTD. All rights reserved.

版权所有，未经许可不得外传

## 目录

版本历史 .....	1
简介 .....	2
第一章. 电源 .....	3
1.1 PMU 结构 .....	3
1.2 PMU 电气特性 .....	3
1.3 AD160A 最小系统参考电路 .....	5
第二章. GPIO .....	6
2.1 IO mapping .....	6
2.2 GPIO 电气特性 .....	8
2.3 特殊接口使用说明 .....	9
2.3.1 Flash 代码存储器驱动接口: PD0~PD4 .....	9
2.3.2 USBIO .....	10
2.3.3 PP0 (VPWR 的 GPIO 功能) .....	10
2.3.4 SAR ADC .....	11
2.3.5 PA8 默认长按复位 .....	11
2.3.6 GPIO 网络分配原则 .....	11
第三章. 晶体振荡器 .....	12
第四章. 音频模块 .....	13
4.1 VCM .....	13
4.2 DAC .....	13
4.4 AINL/AINR .....	14
4.5 AVSS 接地 .....	15
第五章. 常用电路参考设计 .....	16
5.1 外置充电 .....	16
5.2 内置充电 .....	17
5.3 无源晶振 .....	17
5.4 USB .....	18
5.5 SDIO .....	18
5.6 SPI1 .....	19
5.7 I <sup>2</sup> C .....	19
5.8 音频 DAC 输出 .....	20
5.9 LINE IN .....	21
5.10 麦克风输入 .....	21
5.11 段码 LCD 屏 .....	22
5.12 段码 LCD 复用矩阵键盘检测 .....	22

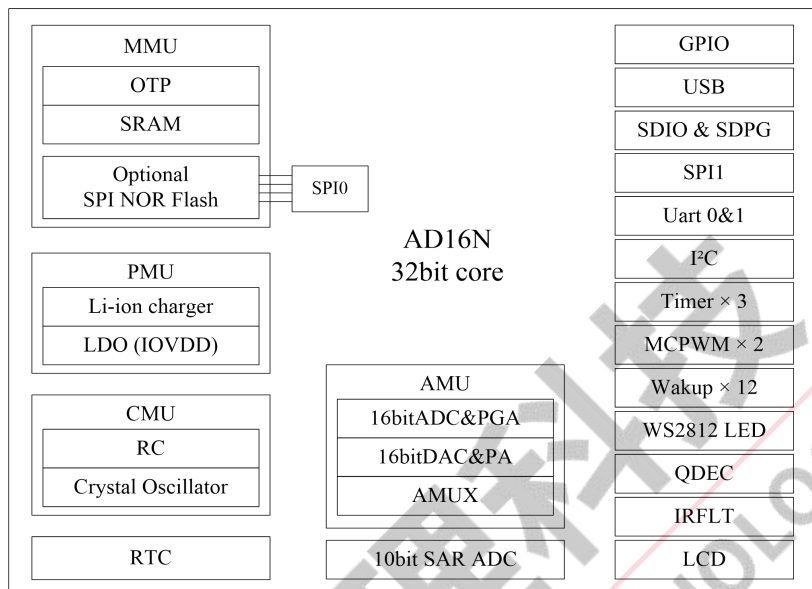
5.13 AD 按键 .....	23
5.14 红外遥控接收头 .....	23
5.15 旋转编码器 .....	24
5.16 WS2812 灯带驱动 .....	24
5.17 静电/浪涌防护 .....	24
<b>第六章. 开发及量产注意事项 .....</b>	<b>25</b>
6.1 芯片选型 .....	25
6.2 SOP 与 QSOP 机台转接小板 .....	26
<b>第七章. 常见问题 .....</b>	<b>27</b>
Q1: 使用 USB 强制升级连接样机, 电脑端不弹盘符? .....	27
Q2: 麦克风录音有电流噪声? .....	28
Q3: 芯片掉电时, GPIO 是高阻态吗? .....	28
Q4: 软关机休眠状态, GPIO 状态应当如何配置? .....	29
Q5: 插入 SD 卡引发系统复位? .....	29
Q6: 样机测试某些 U 盘的音频解码播放偶尔出现卡顿, 开发板测试又正常? .....	29
Q7: AD16N 的 DAC 可以直接驱动 4 欧姆或 8 欧姆喇叭吗? .....	30
Q8: 使用 2 节干电池供电时, 电路如何设计? .....	30
Q9: 使用 VBAT 或 VPWR 供电有何差异? .....	30
Q10: 内置充电功能, 为何一直不能判满? .....	30
Q11: IOVDD 输出是否有短路保护, 短路是否会烧坏芯片? .....	30
Q12: 使用内置充电功能, 需要 NTC 温控保护, 如何实现? .....	31
Q13: 没有静电和浪涌测试仪器, 如何验证样机 ESD 是否合格? .....	31

## 版本历史

日期	版本号	更新描述
2023. 01. 03	v1. 0	初始版本；
2023. 02. 14	v1. 1	增加《常见问题》章节内容；
2023. 03. 31	v1. 2	1. 2 和 2. 3. 1 内容修正； 增加第五章的段码 LCD 复用矩阵键盘检测电路；

## 简介

- AD16N 是高集成度的 32 位音频 SOC，时钟源可选内部 RC 或外部 12MHz 晶振，最高主频可达 160MHz；



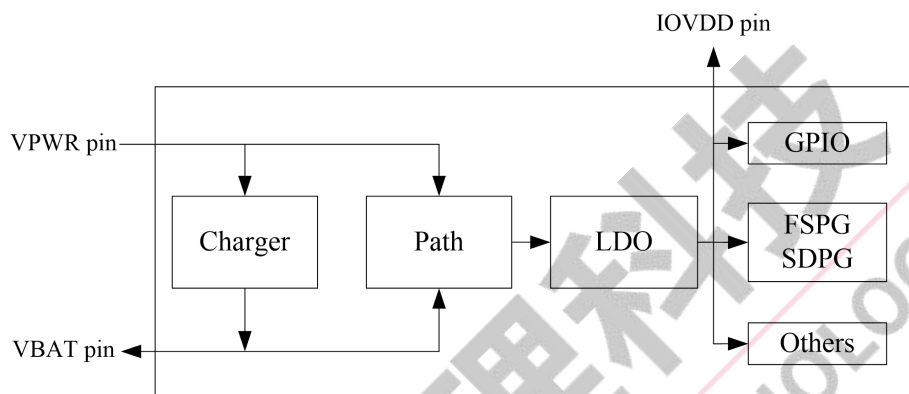
AD16N 系列芯片简图

- 代码存储可选高性价比的 OTP 方案或可重复升级的 Flash 方案，支持内置或外置 Flash 型号选择，详细参考选型表或咨询杰理业务；
- 支持内部 RC 时钟或外置晶振提供时钟源，支持 RTC 功能和外挂 32.768KHz 晶振；
- 集成 16 位高精度音频 ADC 和 DAC，以及麦克风信号前置放大器和 DAC 功率输出级；
- 支持 Linein 音频模拟输入，Linein 信号直通到 DAC 功率级；
- 内置 LDO3V 逻辑电压从 IOVDD 输出，GPIO 可配置上下拉电阻，支持推挽输出和配置高阻态，全封装的 GPIO 数量分布：33 个 GPIO，5 个 Flash 驱动 IO (PD0~PD4)，USBDM&DP，VPWR (PP0) 详细的 GPIO 数量依据具体型号资料介绍；
- 具备丰富的数字外设接口以及重映射功能，集成 SDIO 和 FSUSB，支持 USB Audio Class，支持 USB 与 SDcard 设备文件传输，Flash 方案支持 USB 升级功能；
- 支持最多 6COM \* 31SEG 的段式 LCD 驱动接口；
- 内置一个 10 位 SAR ADC，支持多通道输入；
- 集成线性充电管理，最大充电电流 120mA，兼容 4.2V 和 4.35V 锂电池；
- 支持多种低功耗模式，最低 2uA 的深度休眠模式，支持 GPIO 上下边沿信号唤醒；
- 使用 USB 强制升级工具开发，1T2 芯片量产烧写，Flash 方案支持 1T8 量产升级。

## 第一章. 电源

### 1.1 PMU 结构

AD16N 支持单节锂电池直接供电,集成线性充电管理,支持 5V 充电器,支持 4.2V 或 4.35V 锂电池。内置 LDO 稳压输出到 IOVDD pin 给 GPIO 提供逻辑电压,需要外接去耦电容。IOVDD 同时提供 Flash, SDPG 以及芯片其他内部模块供电,因此 IOVDD 的电源稳定性对系统运行至关重要。



AD16N PMU 结构简图

内部 LDO 的输入电压由 Path 单元控制,正常情况下,VBAT 接口通过 Path 单元连通 LDO 的供电输入端,当 VPWR 接口有电压输入并且电压值大于 VBAT 时,LDO 的供电自动切换到 VPWR 供电。

为保证系统稳定,IOVDD 外接负载电流应小于 100mA。

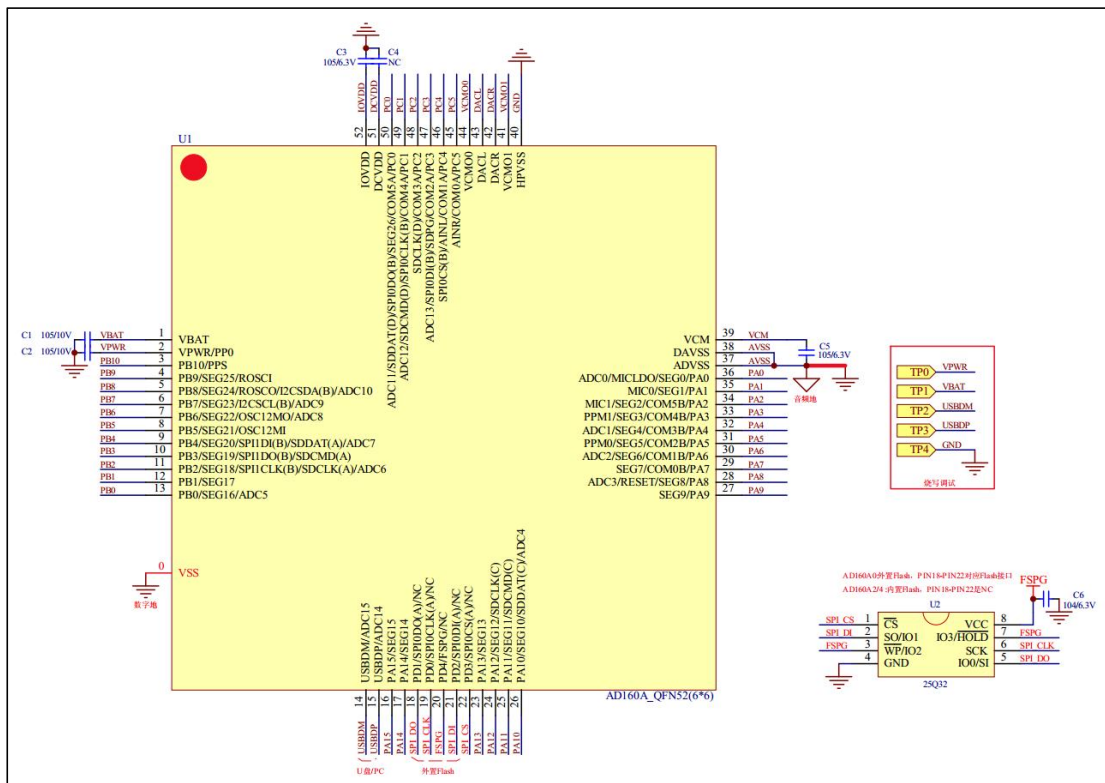
综上,AD16N 有 2 个供电路径,即使在 VBAT 引脚无电池情况下,也可通过 VPWR 供电正常运行。同时,内置 Charger 充电功能可通过软件关闭或开启。

### 1.2 PMU 电气特性

电源	最小值	典型值	最大值	功能说明
$V_{BAT}$	2.2V	3.7V	5.0V	电池供电接口;
$V_{PWR}$	4.5V	5.0V	6.0V	充电输入接口, 5V 供电接口;
$V_{IOVDD}$	2.1V	3.0V	3.6V	常开输出电压, 输出电压不可关断; 可通过寄存器配置电压档位, 档位步进 100mV;
$I_{IOVDD}$	-	-	100mA	VBAT to IOVDD, IOVDD=3.0V, $V_{Drop} \geq 300mV$ ; VPWR to IOVDD, IOVDD=3.0V, $V_{Drop} \geq 700mV$ ;
$V_{DCVDD}$	1.14V	1.35V	1.59V	内部模块电压, 免去耦合电容;
$V_{LVD}$	2.1V	2.8V	2.8V	IOVDD 低电压检测;

				可通过烧写器配置电压档位, 档位步进 100mV;
$I_{\text{SOFT\_OFF}}$	–	2uA	–	深度休眠模式功耗;
$I_{\text{RTC}}$	–	8uA	–	外置 32.768K 晶振时 RTC 休眠模式的电流;
$V_{\text{FULL}}$	–	4.2V	4.4V	电池满电电压, 档位可调;
$I_{\text{BAT\_CC}}$	20mA	–	120mA	恒流充电电流, 档位可调;
$V_{\text{TRIKL}}$	–	3.0V	–	涓流充电电压阈值, 软件可调;
$I_{\text{TRIKL}}$	2mA	–	12mA	涓流充电电流, 档位可调;
$I_{\text{TERM}}$	–	$I_{\text{BAT}} * 10\%$	–	电池充满时, 停止充电的电流判断阈值; 档位可选 $I_{\text{BAT\_CC}}$ 百分比: 1/5, 1/10, 1/15, 1/20;
$V_{\text{VCM}}$	–	1.2V	–	音频模块基准参考电压; 外接去耦电容到 AVSS, 支持免电容模式;
ADVSS&DAVSS	–	0V	–	音频模拟地; 大多数封装 ADVSS 与 DAVSS 合邦, 统称 AVSS;
HPVSS	–	0V	–	DAC 功率级接地;
VSS	–	0V	–	数字地, 主系统接地;

### 1.3 AD160A 最小系统参考电路



AD160 最小系统参考电路

- AD160A 是 AD16N 系列 GPIO 最全的型号，最小系统外围电路简单，在靠近 VBAT 和 IOVDD 两处电源分别放置 1uF 贴片去耦电容，IOVDD 根据负载电流情况适当增加容量；
- 不使用内置充电功能时，VPWR 接口电容 NC，对应的 PP0 可做 GPIO 使用；
- DCVDD 电容可 NC，多数封装无 DCVDD pin；
- VCM 接 1uF 贴片电容到 AVSS，支持免电容模式（根据音频性能衡量是否选择免电容）；
- 外置 SPI NOR Flash 方案建议在外置 Flash 电源接 100nF 或 220nF 去耦电容；
- 内置 Flash 方案的封装型号 PD0~PD4 用于驱动内部 Flash，原 PD 口对应的 GPIO 为 NC；
- 根据原理图所示，保留必要的烧写调试接口，用于二次开发和升级。



## 第二章. GPIO

### 2.1 IO mapping

GPIO pin		模拟信号				Flash 驱动
		段码 LCD	OSC & Others	AUDIO	10bit SARADC CHx	SPI0
1	PA0	SEG0		MICLDO	ADC0	
2	PA1	SEG1		AIN_A0 (MIC0)		
3	PA2	SEG2/COM5_B		AIN_A1 (MIC1)		
4	PA3	SEG3/COM4_B				
5	PA4	SEG4/COM3_B			ADC1	
6	PA5	SEG5/COM2_B				
7	PA6	SEG6/COM1_B			ADC2	
8	PA7	SEG7/COM0_B				
9	PA8(上拉)	SEG8	长按复位		ADC3	
10	PA9	SEG9				
11	PA10	SEG10			ADC4	
12	PA11	SEG11				
13	PA12	SEG12				
14	PA13(下拉)	SEG13				
15	PA14(下拉)	SEG14				
16	PA15	SEG15				
17	PB0	SEG16			ADC5	
18	PB1	SEG17				
19	PB2	SEG18			ADC6	
20	PB3	SEG19				
21	PB4	SEG20			ADC7	
22	PB5	SEG21	OSCI 12M			
23	PB6	SEG22	OSCO 12M		ADC8	
24	PB7	SEG23			ADC9	
25	PB8	SEG24	RSCO 32.768K		ADC10	
26	PB9	SEG25	RSCI 32.768K			
27	PB10					

28	PC0	SEG26/COM5_A			ADC11	SPI0_D0B(0)
29	PC1	COM4_A			ADC12	SPI0_CLKB
30	PC2	COM3_A				
	PC3	COM2_A	SDPG		ADC13	SPI0_DIB(1)
32	PC4	COM1_A		AIN_L (模拟通路)		SPI0_CSB
33	PC5	COM0_A		AIN_R (模拟通路)		
34	PD0	SEG27				SPI0_CLKA
35	PD1	SEG28				SPI0_DOA(0)
36	PD2	SEG29				SPI0_DIA(1)
37	PD3	SEG30				SPI0_CSA
38	PD4	SEG31				Flash_PG
39	USBDP (下拉)				ADC14	
40	USBDM (下拉)				ADC15	
41	VPWR (PP0)		5V 充电输入 5V 供电输入			
支持重映射的外设接口资源，可映射到任意 GPIO。 (PD 口不支持映射)		SPI1:CLK, D0(0), DI(1), D2, D3; (支持 DSPI 和 QSPI 模式) SDIO:DAT, CMD, CLK; I <sup>2</sup> C0:SCL, SDA; QDEC:QDECA, QDECB; (增量式正交旋转编码器检测) Uart0:TX, RX; Uart1:TX, RX, CTS, RTS; (Uart1 支持 DMA 和流量控制) MCPWM (O&1):PWMCHOH, PWMCHOL, PWMCH1H, PWMCH1L; (带死区 PWM) TMR0, TMR1, TMR2; (Timer 的外部时钟输入) CAP0, CAP1, CAP2; (信号脉冲捕获计数) PWM0, PWM1, PWM2; (Timer0/1/2 的 PWM 输出) IRFLT; (红外接收管信号滤波器) LEDC; (WS2812 灯带驱动, 单线通信协议) 12 channel Wakup; (唤醒 IO)				

## 2.2 GPIO 电气特性

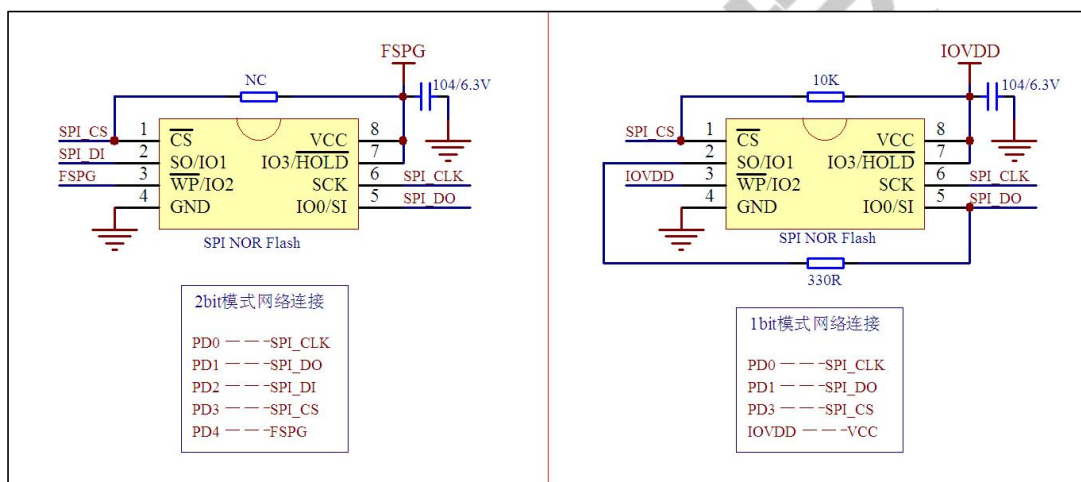
测试条件: IOVDD=3.0V		最小值	典型值	最大值	单位		
V <sub>range</sub>	GPIO 电压输入范围	VSS-0.3	-	IOVDD+0.3	V		
V <sub>ILTH</sub>	下降沿触发阈值	-	-	0.3*IOVDD	V		
V <sub>IHTH</sub>	上升沿触发阈值	0.7*IOVDD	-	-	V		
V <sub>OH</sub>	输出 1 电压	0.9*IOVDD	IOVDD	-	V		
V <sub>OL</sub>	输出 0 电压	-	VSS	0.1*IOVDD	V		
VPWR <sub>IHTH</sub>	充电输入上升沿检测阈值	1.2	-	-	V		
VPWR <sub>ILTH</sub>	充电输入下降沿检测阈值	-	-	0.8	V		
R <sub>VPWRDOWN</sub>	充电接口下拉电阻	50, 100, 150, 200（4 挡配置）				KΩ	
I <sub>IO</sub>	GPIO 驱动电流/灌电流 条件: 电压下降或拉升 10%IOVDD	Port	HD=0	HD=1	HD=2	HD=3	mA
		PA0~PA15 PB0~PB9 PC0~PC5 PD0~PD4	2	5.6	18	30	
		PB10 USBDM & DP	27				
		PPO (VPWR)	1.4				
R <sub>PULLUP</sub> R <sub>PULLDOWN</sub>	上下拉电阻阻值	参考《AD160A datasheet》					
Default	上电默认态	PULLUP	PA8				
		PULLDOWN	DM, DP, PA13, PA14				
		Hi-Z	Others				
• 使用 GPIO 时必须严格遵循其电气参数，过压或超载情况容易引起功能异常； • 产品设计时，避免芯片接口直接与电路板对外接口连接，需要做好 ESD 保护，避免芯片接口损坏；							

## 2.3 特殊接口使用说明

AD16N 系列最多 33 个 GPIO+5 个 Flash 驱动 IO (PD0~PD4)+USBDM&DP+VPWR (PP0), 下面分别介绍 PD, USBIO, PP0, SAR ADC 以及原理图设计时 GPIO 网络分配的原则。

### 2.3.1 Flash 代码存储器驱动接口: PD0~PD4

AD16N 芯片的 PD0~PD4 是 SPI NOR Flash 代码存储器驱动接口, 支持 1bit 或 2bit 数据模式。内置 Flash 方案为 2bit 数据模式, 外置 Flash 可选择 1bit 模式, 具体需依据 PD 口的数量以及 Flash 的读写波特率要求。



外置 SPI NOR Flash 代码存储器参考电路

如上图所示, 外置 SPI NOR Flash 代码存储参考电路, FSPG 供电时 CS 上拉电阻可 NC, IOVDD 供电时 CS 必须加上拉电阻, 1bit 模式电路在 SO 和 SI 之间串联 330Ω 左右的电阻。最大支持容量 512Mbit, 在芯片选型时, 有 PD 组 GPIO 表示该型号支持外置 Flash 方案。

使用 OTP 方案时无需外置 Flash 存储器, 但不建议使用 PD 口做 GPIO 功能, 跑 Flash 方式更便于开发 debug, 提高开发效率。另外, OTP 不支持掉电记忆, 需要使用其他外存设备实现记忆功能, 如 SD 卡或 U 盘记忆。

\* OTP 方案适合追求高性价比的产品, 属于一次性烧写存储方式, 烧写后不可再次升级, 样片测试必须严谨细致。量产时, 建议选择内置 Flash 型号试产, 待产测稳定后再切到 OTP 方案, 降低风险。

### 2.3.2 USBIO

集成 1 个 FullSpeed USB 外设接口，符合 USB1.1 规范，支持 U 盘音频解码，支持 USB Audio，Flash 方案支持 USB 升级固件。

USB 信号一般连接外部 USB 接口，建议接对地 TVS/ESD 保护管，预防静电。不使用 USB 主从机功能时，DM 和 DP 也可用于普通 GPIO 功能，常用于独立按键检测或 LOG 打印。

AD16N 系列的 USBIO 设计有可配置的上下拉电阻，阻值如下表描述：

USBIO	上拉	(上电默认) 下拉
DM	180K $\Omega$	15K $\Omega$
DP	1.5K $\Omega$	15K $\Omega$

USBIO 的上下拉阻值

USBIO 用于其他电路功能时，可能会影响 USB 升级，甚至在升级过程中 USB 信号可能影响外部电路工作。为避免 USBIO 复用可能引发的问题，需要了解 USB 升级的识别原理：PC 和 1T8 升级工具需要检测 USBDP 的上拉 1.5K $\Omega$  高电平，当检测到 DP 信号有高电平后才进行数据交互。

综上，建议复用电路在 DP 信号的 ESR 大于 1.5K $\Omega$  至少 5 倍以上，USBIO 引入电容小于 10pF，注意不能对 DM 和 DP 信号正常逻辑电压有钳位作用，并且必须详细反复测试验证后才能使用。

OTP 方案使用 USBIO 时可不考虑升级问题。但是，休眠模式下 USBIO 不能维持输出 0 或 1 的状态，会引起功耗增加。

**\*USBIO 复用的前提必须是产品没有 USB 相关功能，USB 主/从机功能不可与其他电路功能同时复用。**

### 2.3.3 PP0 (VPWR 的 GPIO 功能)

VPWR 接口是内置锂电池线性充电输入信号，支持+5V 电源或 USB 充电器。使用充电功能时，要求 VPWR 接口必须加 TVS/ESD 管保护，建议选用保护力更好的单向 TVS，充电引脚禁止过压输入和电源反接操作。

VPWR 接口内部连接 SAR ADC 通道，可检测 VPWR 接口的电压，用于判断充电线的输入电压，注意误差范围约  $\pm 100\text{mV}$ 。

PP0 是 VPWR 引脚的 GPIO 功能，当不使用内置充电时，可做正常 GPIO 使用。注意软件需要关闭内置充电配置。同时，GPIO 的输入电压必须在  $V_{SS} \sim V_{IOVDD}$  之间，电压超出范围容易对 GPIO 接口造成损害。

### 2.3.4 SAR ADC

AD16N 集成 1 个 10 位 SAR ADC(逐次逼近型模拟数字转换)，支持 16 个外部通道（IO mapping 中 ADC0~ADC15 对应的 GPIO）。输入等效内阻约 10MΩ，可用于 AD 按键检测，外部电压检测，NTC 电阻检测等，也支持部分内部电压采样。

SAR ADC 的电压输入范围： $V_{SS} \leq V_{IN} \leq V_{DD}$ 。采样结果是 IOVDD 电压为参考的相对值，若需要读取绝对电压值，需要结合内部 VBG 电压值计算出绝对电压值。

### 2.3.5 PA8 默认长按复位

PA8 引脚上电默认上拉，默认对地长按 4 秒复位，主要预防软开关机方案宕机情况。长按复位功能可通过软件屏蔽，可映射至其他 IO（除 PD 口），复位时间可修改到最长 16 秒。

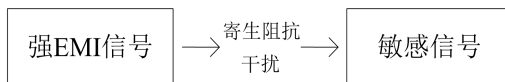
若电路设计时 PA8 默认拉低，开发阶段将影响 USB 升级功能，建议 PA8 引脚最好用于 AD 按键或者独立按键功能。

### 2.3.6 GPIO 网络分配原则

为了更灵活地安排芯片引脚的走向和功能，AD16N 设计了数字外设接口重映射功能，即一个外设资源接口的引脚除了具有默认的 GPIO 接口外，还可以通过寄存器配置，把外设功能映射至其他 GPIO 接口。支持重映射的外设功能可参考 2.2 IO mapping，注意 PD 口不支持映射功能。

设计原理图的 GPIO 功能网络时，避免在敏感信号旁边分配强 EMI 信号。需要注意相邻信号干扰问题，即相邻信号布线之间存在寄生阻抗，当信号 A 与信号 B 之间存在明显寄生阻抗时，容易相互串扰。

数字外设接口通常属于强 EMI 信号，如：UART，SPI，SDIO，USB，PWM 等数字电平翻转信号。音频信号属于敏感信号，如：MIC，AUX，DACL/R 等；其他敏感信号还有：晶振信号 MICLDO，MICBIAS，SAR ADC 等。



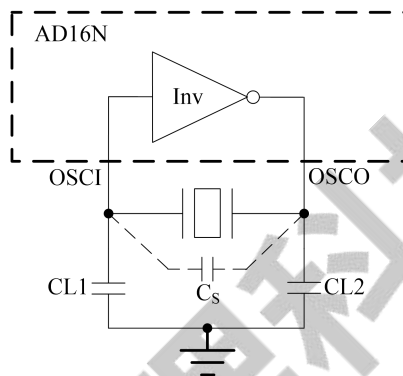
相邻干扰示意图

PCB layout 通常需把强 EMI 信号与敏感信号做好隔离：PCB 的同一层布线避免相邻并行长布线，相邻层布线尽量减少信号间的重叠面积，适当增加布线间距能有效减弱寄生阻抗，最好在两信号间使用“地”网络隔离。

### 第三章. 晶体振荡器

AD16N 系列支持 2 种时钟源提供系统工作，内部 RC 振荡器以及外部 12MHz 无源晶振。还支持外挂 32.768KHz 晶振给 RTC 模块提供实时时钟。

- 12MHz 晶振接口对应 PB5 和 PB6；
- 32.768KHz 晶振接口对应 PB8 和 PB9；
- 不使用外部晶振时，对应芯片接口可用于普通 GPIO 使用。



AD16N 晶体振荡模块简图

负载电容 CL 是指晶振上的终端电容，CL 的取值取决于外部 CL1, CL2 以及电路板上的杂散电容  $C_s$ 。CL 值由晶振制造商提供，为确保频率精度，板上 CL 值应等于晶振要求的 CL 值。

参考计算公式： $CL = C_s + CL1 * CL2 / (CL1 + CL2)$ ， $C_s \approx 5pF$ ；

12MHz 无源晶振选型推荐				
参数描述	Min.	Typ.	Max.	Unit
中心频率	-	12	-	MHz
负载电容要求 CL	12	20	30	pF
频率误差	-20	-	+20	ppm
等效内阻 ESR	-	-	150	$\Omega$
RTC 时钟源 32.768KHz 无源晶振选型推荐				
中心频率	-	32.768	-	KHz
负载电容要求 CL	-	12.5	-	pF
频率误差	-20	-	+20	ppm
等效内阻 ESR	-	-	70	K $\Omega$

晶振设计牵涉到较多参数影响，使用那些已经量产验证过的晶振和 PCB 布局布线，可有效避免意外，节省时间。



## 第四章. 音频模块

AD16N 系列集成高精度音频管理单元，支持麦克风输入和 linein 输入，立体声 DAC 输出可外接功放或直接驱动 16Ω 或 32Ω 耳机负载。

**\* 注意：**为保证音频性能正常，IOVDD 电压必须大于 2.7V。

### 4.1 VCM

VCM 是音频基准电压信号，靠近引脚位置接 1uF 电容到 AVSS，支持免电容方式，需要配合软件配置。对电路物料成本敏感可选择免电容方式，VCM 电源的稳定性直接影响音频 ADC 和 DAC 相关性能，可参考 datasheet 相关指标说明。

对麦克风噪声性能要求高的，建议优先选择有电容方式，选用带 VCM 引脚的型号。另外，VCM 引脚拉高可触发芯片复位，高电平电压不大于 IOVDD 电压。

### 4.2 DAC

音频 DAC 主要接口包括：左声道 DACL, 右声道 DACR, 音频驱动公共端 VCM00 和 VCM01。

下表分类说明 DAC 输出方式：对地立体声，VCM0 立体声直推，左右差分，单端。

模式		正极	负极	应用场景
①	对地立体声	DACL & DACR	AVSS	①立体声功放 ②隔直电容驱动立体声耳机（3.5mm 耳机）
②	对地单端	DACL/DACR	AVSS	①单声道功放 ②隔直电容驱动单耳
③	VCM0 立体声	DACL & DACR	VCM00/1	①免电容驱动立体声耳机（3.5mm 耳机） ②立体声差分功放
④	双 VCM0 立体声	DACL	VCM00	①免电容驱动立体声耳机（头戴耳机） ②立体声差分功放
		DACR	VCM01	
⑤	VCM0 单端	DACL/DACR	VCM00/1	①免电容驱动单耳 ②单声道差分功放
⑥	左右差分	DACL	DACR	①免电容驱动单耳 ②单声道差分功放 * 输出幅度比其他模式大一倍

- 具体电路参考第五章介绍；
- 音频 DAC 详细指标请参考相关 datasheet 说明。



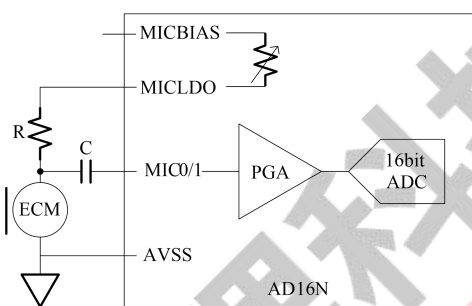
### 4.3 MIC0/MIC1

AD16N 支持模拟麦克风信号输入，支持从 MIC0 (PA1) 或 MIC1 (PA2) 任意一端隔直输入，也支持从 MIC0 和 MIC1 隔直差分输入，MIC0 和 MIC1 引脚输入信号幅度不大于 1Vpp。

麦克风信号连接内部前置运算放大器 PGA，放大增益 -8dB~+32dB 可调，步进档位 2dB。

PGA 输出信号给 16bit Audio ADC 采样，可用于语音传输，录音，扩音，变音等。

内置驻极体麦克风供电的 MICLDO (PA0) 输出功能，电压范围 2.4V~3.4V 通过软件配置电压档位。注意 MICLDO 需要小于 IOVDD 电压至少 200mV，电压落差不足会引起 MICLDO 输出存在噪声，影响麦克风信号采样效果。

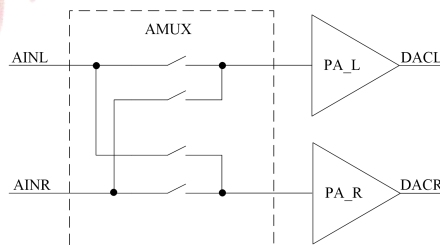


AD16N 麦克风采样通路示意

MICLDO 需要外置偏置电阻（常用 2K $\Omega$ ）给驻极体麦克风提供偏置电压。MICBIAS 功能是 MICLDO 内部串联可调偏置电阻（阻值档位范围 500 $\Omega$ ~10K $\Omega$ ），可节省外部偏置电阻。MICBIAS 可输出到 VCM00 或 VCM01 接口。

### 4.4 AINL/AINR

AINL (PC4) 和 AINR (PC5) 是模拟音频 Linein 信号输入通道，信号幅度不大于 2Vpp。AUX 信号通过内部 AMUX 开关直通到音频功率放大级，属于纯模拟直通功能，若 Linein 功能需要 ADC 采样，可以限幅后输入到 MIC0 或 MIC1 接口。



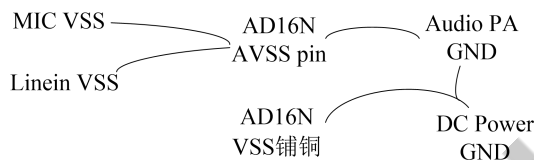
AUX 模拟通路示意

如上图所示 AUX 的模拟通路示意图，可通过内部 AMUX 把 AINL 和 AINR 信号直通到 DACL 和 DACR 输出。AINL 可直通到 DACL 也可直通到 DACR，AINR 同理。由于不经过 ADC 采样，AUX 的音量调节可配置 SDDAC\_AMUX\_G[2:0] 寄存器 8 档音量级，或者使用外部电路调节信号幅度。

## 4.5 AVSS 接地

AVSS 是 AD16N 音频模拟地信号，以 AVSS 为参考的内部模块包括：MIC0/MIC1 输入，前置放大器 PGA，AINL/AINR 输入和音频 DAC 模块。

AVSS 是上述音频输入输出的参考“零”点，当外部音频接口的参考地没有正确与 AVSS 连接并进行单点接地，容易有噪声表现。



小音箱方案接地推荐示意图

音频输入设备如 MIC 和 Linein 的地单独连接到 AD16N 的 AVSS 信号引脚，AVSS 信号耦合到音频功放前置参考接地，耦合布线适当加粗，尽量减少两节点间噪声形成。数字地 VSS 与其他数字外设的地需要大面积铺地处理，尽量保证完整地平面对，减少趋肤效应。

耳机方案没有音频功放，示意图中 AVSS pin 可就近短接到 VSS 网络。

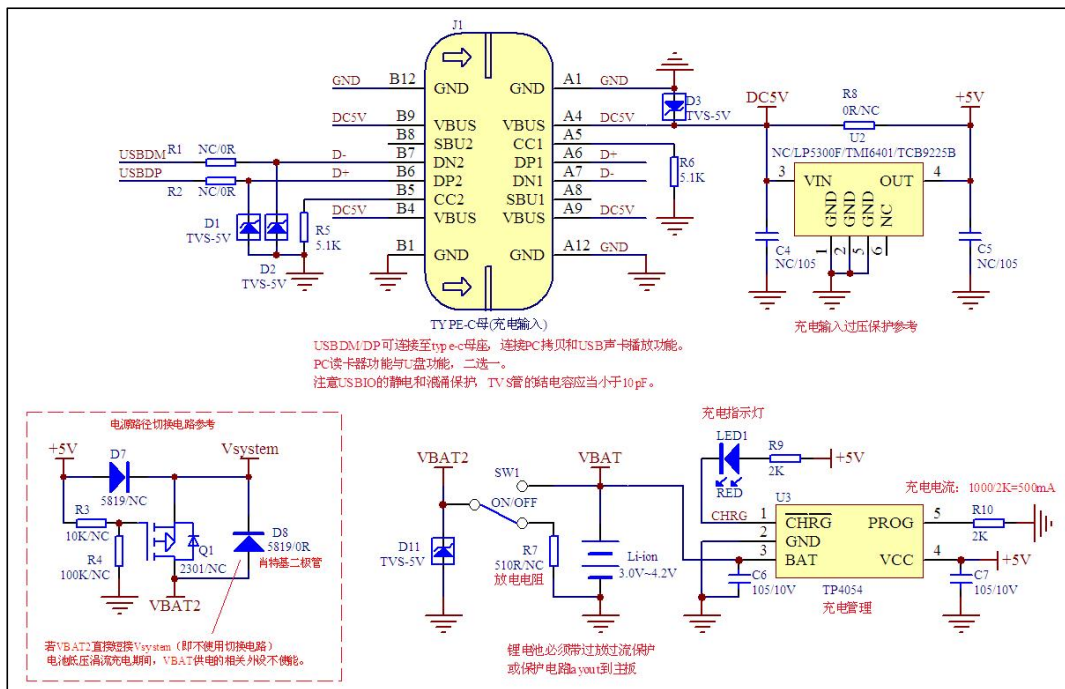
大功率应用和交流供电场景，需根据具体电路结构以及音频输入接口的外壳是否接地等因素调整和优化接地方式，根据已量产的项目 layout 经验处理，避免反复改板。

## 第五章. 常用电路参考设计

为了方便用户更好地理解 AD16N 的使用方法, 本章节针对不同功能模块提供参考电路。

\* 注意：章节中提出的所有电路结构不是唯一方案，电路仅供参考，用户需根据实际产品情况仔细评估电路方案的实施。

## 5.1 外置充电

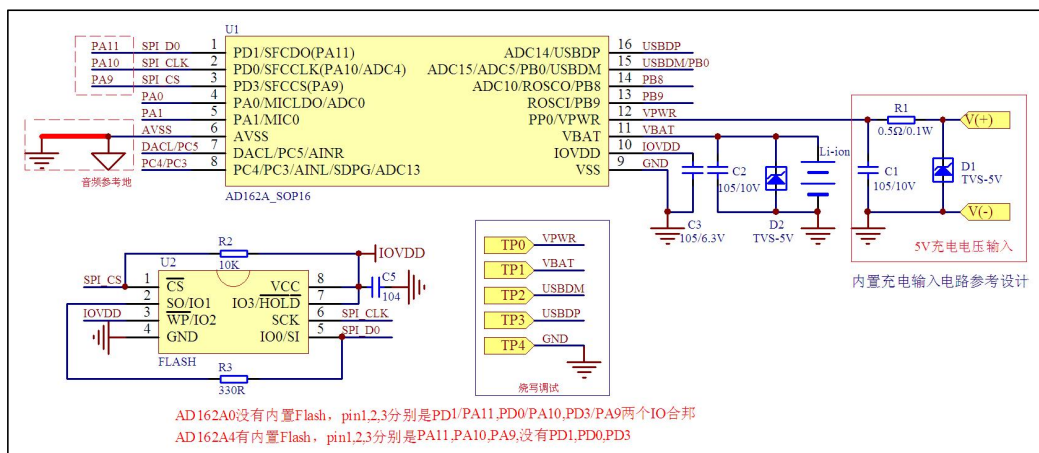


## 锂电池外置充电参考设计

- Type-C 充电输入接口，输入电压经过 OVP 电路给 TP4054 单节锂电池充电；
- 通过 SW1 开关通断系统供电，左下方虚线框是路径切换参考，Vsystem 连接 AD16N 的 VBAT 供电引脚以及其他锂电池直接供电的外设电路；
- 锂电池必须带锂保电路，电池不带锂保的可在电路板上设计保护电路，预防过放鼓包；
- USB 从机功能，可连接 PC, 平板, 手机等 USB 主机设备，支持 UAC 功能，支持文件拷贝；
- 根据具体电路，接口处做好 TVS 和 ESD 保护；

## 5.2 内置充电

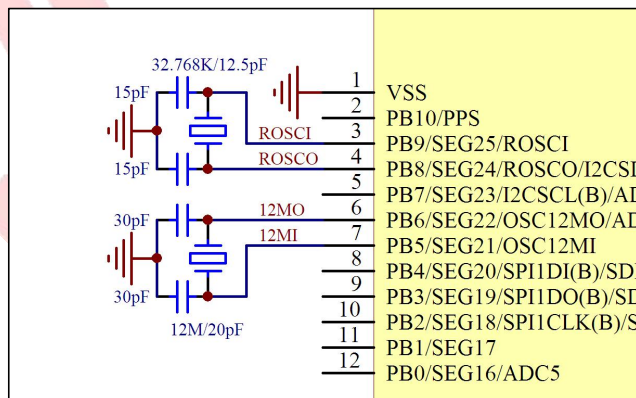
下图电路以 AD162A 为例，给出内置充电方案的参考设计，其他型号封装电路设计同理。



### AD162A 内置充电参考电路

- 内置充电电流最大 120mA，若充电电流不能满足需求，请考虑外置充电电路；
- VPWR 充电输入电压应小于 6V，建议增加单向 TVS 管保护，可增加串联电阻 R1；
- VBAT 直接与锂电池连接（锂电池必须做好锂保），采用软开关机操作方式；
- 考虑生产过程电池焊接或插入过程可能引入静电，建议 VBAT 信号增加 TVS 管保护；
- VPWR 和 VBAT 接口内部连接 SAR ADC 采样，无需额外增加分压电路检测电池电压；
- 上图电路在电池过放或无电池情况下，5V 充电输入可供系统正常运行。

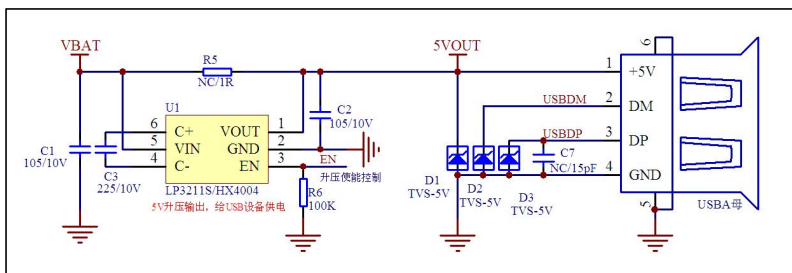
### 5.3 无源晶振



AD16N 外挂 32.768KHz 和 12MHz 无源晶振

- 晶振参数和匹配电容取值依据第三章介绍推荐的参数和计算公式；
- 32.768KHz 是 RTC 时钟源，无 RTC 功能时，此晶振可 NC；
- 12MHz 是主系统时钟源，一般方案内部 RC 时钟能满足需求时此晶振可 NC；
- GPIO 功能网络分配时，晶振信号旁边不能使用强 EMI 信号（2.3.6 章节）。

## 5.4 USB

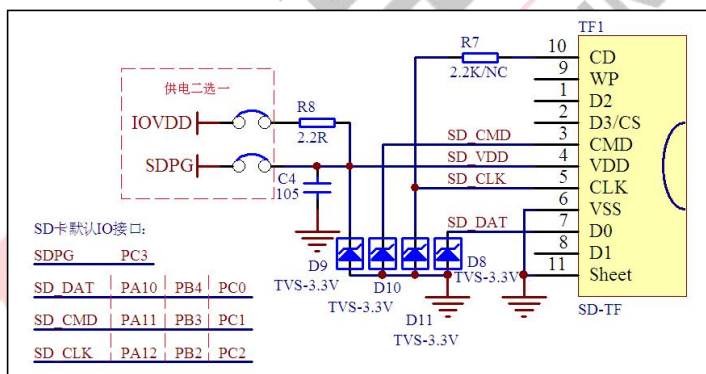


USB 接口电路（支持 U 盘读取）

- 升压电路输出+5V 给 USB 从机设备供电；
- USB 接口做好静电防护，建议添加 TVS 管；
- AD16N 做 USB 从机功能时，可参考章节 5.1 外置充电电路。

## 5.5 SDIO

AD16N 集成一个 1bit 数据模式的 SDIO，通常用于外接 SD/TF 卡，SD NAND 和 eMMC 存储设备，可实现音频编解码读写功能，配合 USB 可实现与 PC 主机进行文件拷贝。



外接 SD/TF 卡电路

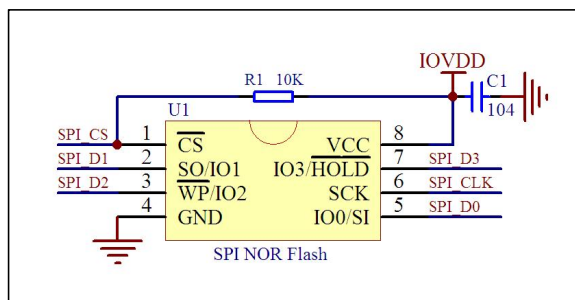
- SD 卡通常休眠电流大于 100uA，软关机模式下需要关断供电输出，AD16N 的 SDPG (PC3) 接口可直接给 SD 卡设备提供电源输出，SDPG 功能从 IOVDD 取电， $R_{on} < 3\Omega$ ；
- 硬开关机方案可直接使用 IOVDD 供电方式，IOVDD 属于常输出电源，软件不可关断；
- 电源串联 2.2 $\Omega$ 电阻用于降低插卡时产生的瞬态峰值电流，预防 IOVDD 被拉低引起 LVD 复位。遇到插拔卡复位的情况，可适当增大芯片端 IOVDD 的电容量；
- SDIO 支持重映射功能，CLK, CMD, DAT 信号可分配到任意 GPIO，PD 口不支持映射；
- SD 卡的 D1, D2, D3 信号悬空即可；
- 卡座的 CD 信号用于插拔卡检测，可串联 2.2K $\Omega$ 电阻复用到 CLK 信号。SD 卡检测也可以通过 SDIO 定时发送命令的方式；
- 接口必须做好静电防护。



## 5.6 SPI1

除了 PD 口可外接 SPI NOR Flash 做代码存储外，AD16N 还有一组 SPI1 接口可外接 NOR Flash 用于存储普通数据，可存放音频文件。

SPI1 支持 1bit, 2bit 和 4bit 数据模式，支持重映射功能。可外接 SPI NOR Flash 或者 SPI 协议的外设电路，如 SPI 接口的点阵 LCD。



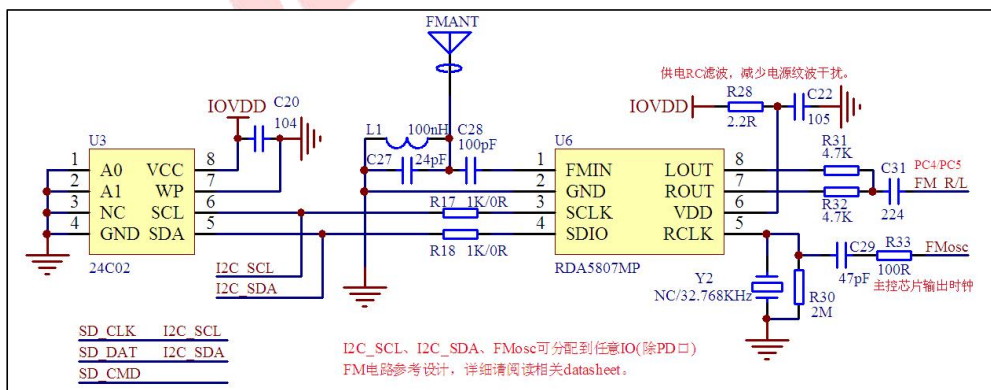
4bit 模式 SPI NOR Flash 电路

- 电路为 4bit 模式，1bit 和 2bit 对应电路可参考 2.3.1 章节介绍；
- Flash 选型时注意通信速率和供电电压范围是否满足方案需求；
- 要求 CS 信号与电源上电同步，因此必须在 CS 信号加 10KΩ 上拉电阻；
- SPI NOR FLASH 的深度休眠功耗一般小于 10uA，可直接用 IOVDD 供电。

## 5.7 I<sup>2</sup>C

集成 1 路硬件 I<sup>2</sup>C 串行通信接口，支持主机和从机模式。I<sup>2</sup>C 的通信波特率与信号的上拉电阻有关，上拉电阻阻值越大，通信频率越低，GPIO 内部上拉为 10KΩ，可外接上拉电阻。总线上的设备数量越多，会导致接口杂散电容量增加，影响信号上升沿时间，因此上拉阻值的大小最好依据示波器的测量波形。

I<sup>2</sup>C 协议支持多个不同设备挂在同一总线上。多设备复用同一路 I<sup>2</sup>C 通信时，电源最好也是同一路，或者同时供断电，避免接口漏电情况。

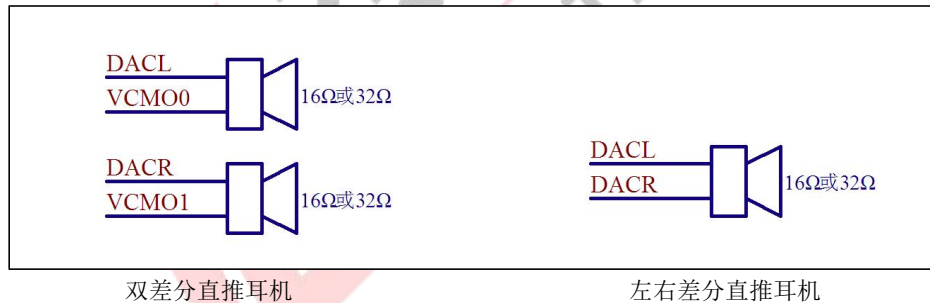
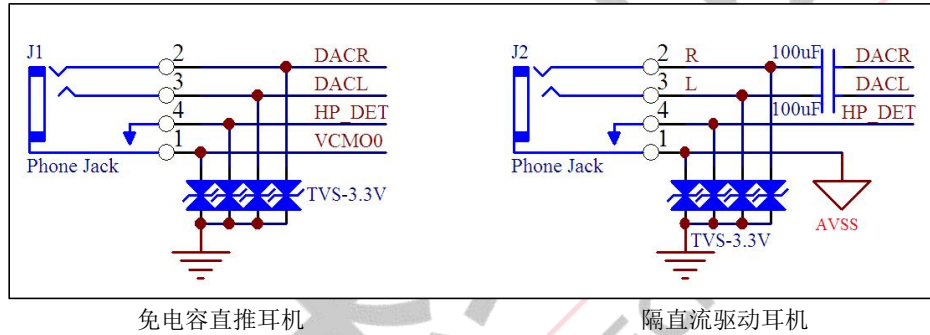
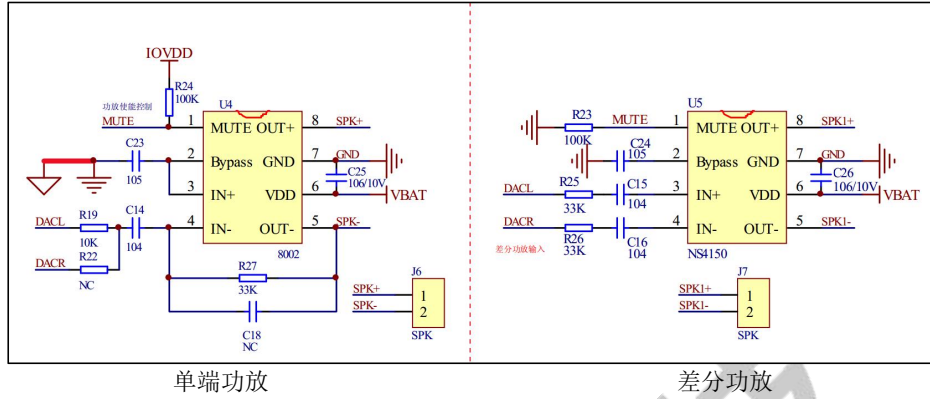


I2C 总线驱动 EEPROM 和 FM 收音电路

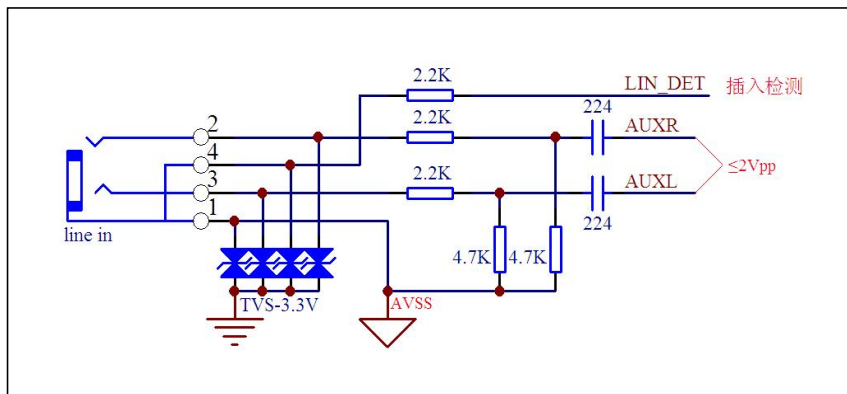
- 电路通信波特率较低，I2C 总线可使用 AD16N GPIO 内部上拉电阻；
- 为节省芯片接口数量，I2C 可分时复用 SDIO，可使用软件模拟 I2C 时序通信。

## 5.8 音频 DAC 输出

Audio DAC 支持多种差分或单端输出以及耳机驱动方式，参考 4.2 详细介绍。



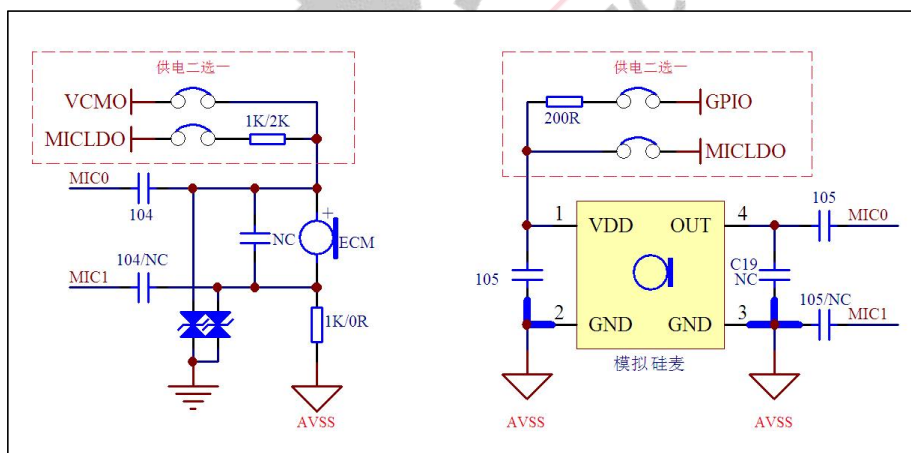
## 5.9 LINE IN



Linein 输入参考电路

- AINL 与 AINR 限幅 2Vpp;
- 若需要 ADC 采样，需要把左右声道耦合并限幅到 1Vpp 后输入到 MIC0 或者 MIC1 接口，由于 AD16N 只有一路音频 ADC，只支持单声道采样;
- 根据实际情况做好 Linein 接口的静电防护。

## 5.10 麦克风输入



驻极体麦克风

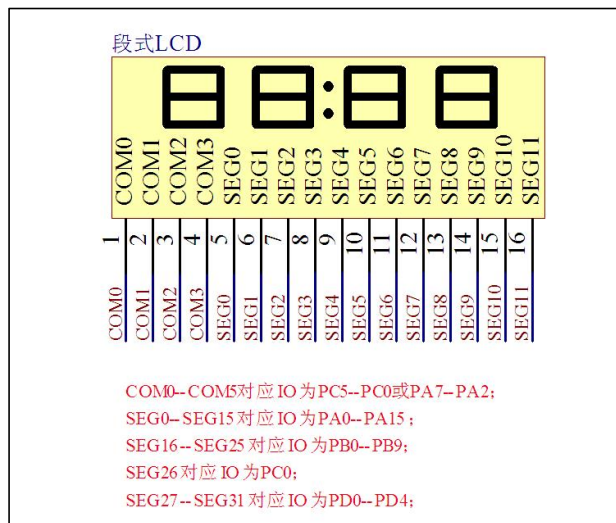
模拟硅麦

- 驻极体麦克风使用 MICLDO 或 MICBIAS 供电，麦克风接地必须参考 AVSS;
- 模拟硅麦一般具备良好的 PSRR 性能，因此可选择使用 GPIO 供电;
- 上述 2 个电路属于差分输出方式，单端模式下一般输入到 MIC0，也可输入到 MIC1;
- 麦克风接口属于外漏接口或者生产过程中需要焊接，必须做好静电防护。



## 5.11 段码 LCD 屏

AD16N 的 LCDC 单元设计支持最多 6COM\*31SEG 或者 5COM\*32SEG, 其中 COM0 和 SEG0 支持 RTC 低功耗模式下“跳秒”显示, 可配置 1/2, 1/3 或 1/4 Bias。

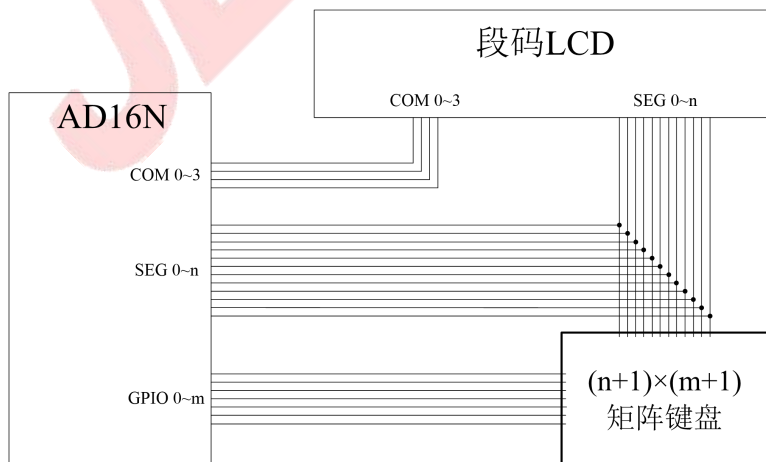


4COM\*12SEG 段码 LCD 电路参考

- COM 接口必须从 COM0 开始使用, 例如驱动 4COM 的 LCD 必须使用 COM0~COM3;
- COM 接口有两组出口, 可从 COMA 或 COMB 输出, 具体参照 IO mapping 介绍;
- SEG 接口使用没有顺序限制, 可从 SEG0~SEG31 中任意选取;
- 为开发便捷性, 不建议占用 PD 口, 即 SEG27~SEG31 不建议使用。

## 5.12 段码 LCD 复用矩阵键盘检测

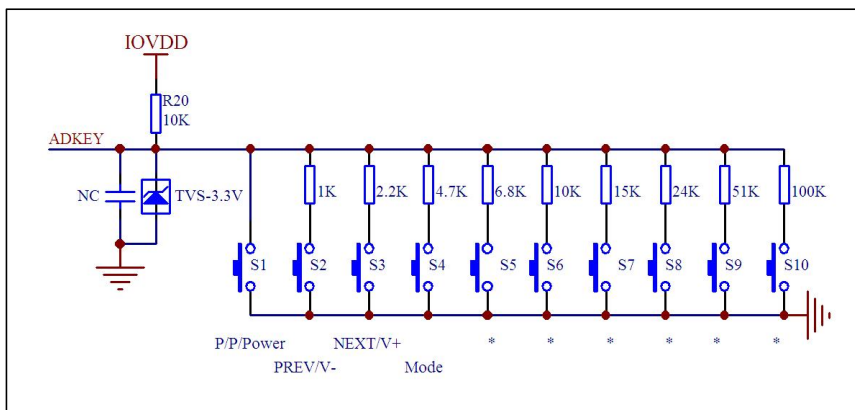
通过时分复用的方法, 实现段码 LCD 与矩阵按键检测信号的复用, 显示效果和按键检测互不干扰。根据下图电路, 只需占用少量 GPIO 就能做出数十甚至上百个按键。



段码 LCD SEG 信号复用矩阵按键检测

根据上图电路, SEG 信号复用矩阵按键检测, 相比不复用电路方法, 可节省  $n+1$  个 GPIO。

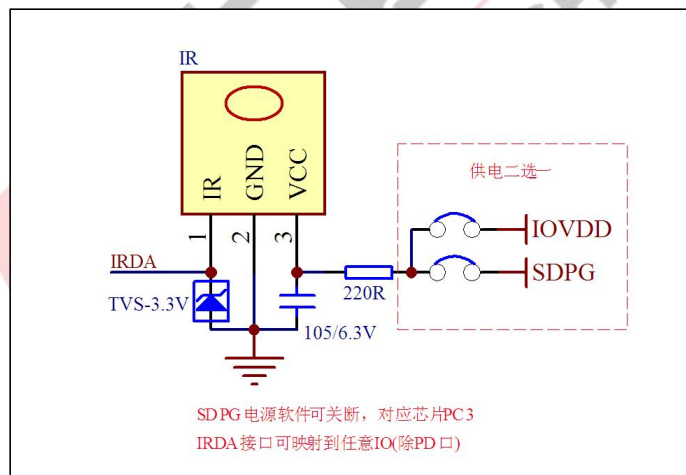
### 5.13 AD 按键



AD 按键参考电路

- AD 按键可使用 SAR ADC 功能检测，能有效减少 GPIO 的使用数量；
- 预防电压噪声引起的串键问题，建议键值电压差至少 200mV 以上；
- 可使用 GPIO 内部上拉 10KΩ 做 ADKey 的上拉电阻，内部上拉电阻精度误差 ±20%。

### 5.14 红外遥控接收头

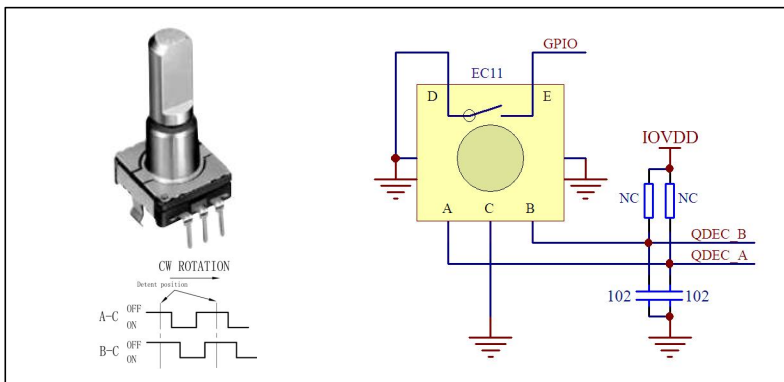


红外遥控接收头电路

- AD16N 的 GPIO 是 3V 逻辑，接收头供电可直接使用 IOVDD 或者其他 3.3V 电源；
- 红外接收头的静态功耗通常上百微安以上，低功耗模式需考虑电源关断设计；
- 若使用 5V 供电，可在信号端分压限幅后连接到 GPIO；
- 供电输入增加 RC 滤波网络，防止电源噪声干扰引起误码现象。

## 5.15 旋转编码器

QDEC 是增量型（正交）旋转编码器检测模块，识别编码器的旋转方向和步进计数, AD16N 集成 1 路 QDEC，并支持重映射功能，除 PD 口外可映射至任意 GPIO 实现编码器信号检测。

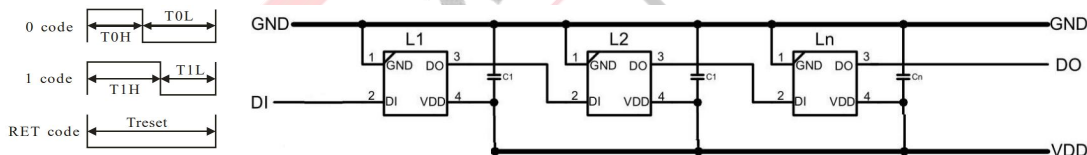


带按键 EC11 型旋转编码器检测电路

- A 和 B 检测信号接上拉电阻，可使用 GPIO 内部上拉，C 公共引脚接地；
- 使用半码编码器和无定位点编码器时，编码器静止情况下，A 或者 B 信号可能一直接地，引起上拉电阻漏电问题。尽量使用 GPIO 内部上拉电阻，可在休眠模式关闭上拉电阻。
- 信号线加对地电容滤波，消除抖动误码，也可软件方法消抖。

## 5.16 WS2812 灯带驱动

AD16N 的 LEDC 模块支持单线协议驱动 WS2812 灯珠，控制 RGB 三色的亮度。



## 5.17 静电/浪涌防护

外露接口和后焊物料，如：USB 座，SD 卡，Linein 插座，耳机座，喇叭，麦克风，充电输入，电池，板对板连接等，必须做好静电和浪涌防护措施。整机 ESD 应符合最低标准，接触 $\pm 4\text{KV}$ ，空气 $\pm 8\text{KV}$ 。

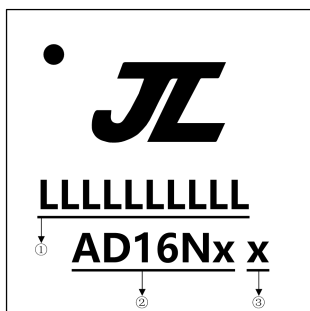
## 第六章. 开发及量产注意事项

### 6.1 芯片选型

针对不同应用场景和用户对成本要求的差异，AD16N 系列有不同封装尺寸以及不同容量代码存储方式。

- 按代码存储方式分类：OTP 方案，内置 Flash 方案和外置 Flash 方案；
- 主要封装类型有：QFN，SOP，QSOP。

型号命名规则如下：



① LLLLLLLLLL: Production Batch

② AD16Nx: Chip Model

③ Built-in Flash size

0: No Flash Memory

2: 2Mbit Flash

4: 4Mbit Flash

8: 8Mbit Flash

6: 16Mbit Flash

3: 32Mbit Flash

型号倒数第二位字母(如: AD160A0, AD162B0, AD165C0...)

- A 一般指内置或外置 Flash 方案，主要是开源音频 MCU 应用；
- B/C/... 一般指 OTP 或者内置 Flash 方案，主要用于传统小音箱或简单音频方案；

型号最后一个数字表示内存容量(如: AD161A0, AD161A4, AD162B2...)

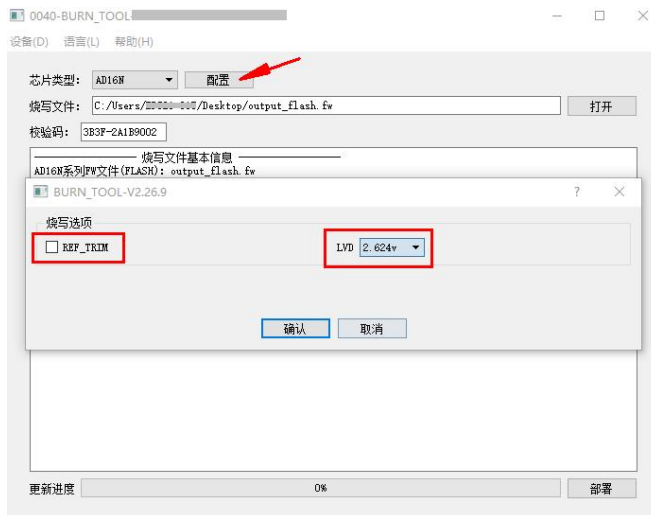
- 0 表示无 Flash 内存 (OTP 或外置 Flash) ；
- 2/4/8/6/3 表示内置了不同容量 Flash 空间；

[Flash 方案的封装片在二次开发前必须使用 1T2 烧写底层驱动,才能正常使用 USB 强制升级。](#)

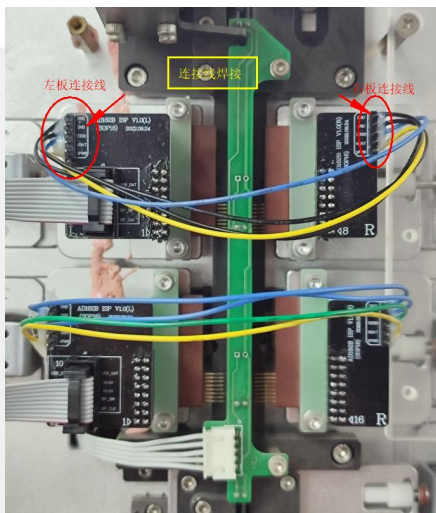
[芯片选型详细参考《AD16N 芯片选型表》或者咨询杰理业务。](#)

## 6.2 SOP 与 QSOP 机台转接小板

量产使用 1T2 烧写器烧写 SOP 和 QSOP 封装片，需要使用转接小板。如图所示，左板与右板的连接线最好使用焊接方式连接，连接线使用粗线并焊接至少 2 根地线，建议打胶固定，避免因机台动作导致接触不良。



1T2 烧写器配置界面



AD162B 机台转接小板连接实物照片

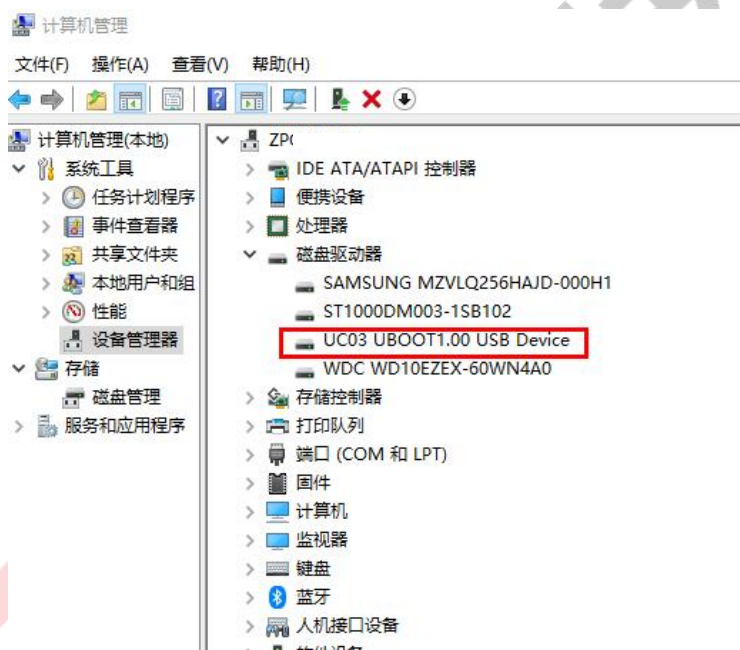
- 机台转接小板烧写 SOP 和 QSOP 封装时，REF TRIM 勾选取消；
- 批量烧写器 QFN 或 LQFP 封装，REF TRIM 需要勾选；
- 使用 1T2 顶板烧写任何封装，REF TRIM 需要勾选；
- LVD 配置电压应高于 Flash 的最低工作电压，OTP 方案 LVD 配置电压应大于 2.3V。

## 第七章. 常见问题

本章节列举 AD16N 开发和使用过程中常见的硬件问题及解决办法。

### Q1: 使用 USB 强制升级连接样机，电脑端不弹盘符？

AD16N 系列芯片贴片前必须使用 1T2 工具烧写底层驱动，才能支持强制升级工具升级。成功烧写底层驱动芯片，使用 USB 强制升级工具可引导芯片进入 USB 升级模式，电脑设备管理的磁盘驱动器中会出现 UC03 UB00T。



电脑端磁盘驱动器

- 请确认芯片是否烧写底层驱动，有 1T2 烧写器的可自行烧写。在开源社区淘宝购买的芯片一般已经烧写驱动程序，可跟客户确认，通过代理获取的芯片请与代理确认。
- 检查样机板 AD16N 的电源引脚输出是否正常，尤其是 IOVDD 必须接去耦电容，可使用示波器确认电源稳定性；
- 若盘符出现反复闪退，可能是 PA8 引脚被拉低，触发长按复位；
- VBAT 或 VPWR 供电输入和 USB 引脚与升级工具正确连接，确保无虚焊和短路，详细请阅读《杰理科技强制升级工具使用说明》。



## Q2: 麦克风录音有电流噪声?

麦克风录音噪声问题需要逐步排查, 通常麦克风传感器的 SNR 在 60dB 左右, 无降噪处理情况下录音带效果有少量白噪属于正常, 有条件的可以使用仪器确认指标是否符合 datasheet 相关参数描述。

存在明显噪声时, 可参考如下排查步骤:

步骤 1: 检查原理图网络分配以及 PCB 布线, 确认 MIC 信号是否相邻数字翻转信号, 包括芯片 MIC 输入信号和供电信号引脚旁边的 GPIO 是否属于数字翻转信号。

步骤 2: 确认麦克风接地是否单独连接至芯片 AVSS 引脚, 芯片 AVSS 是否有耦合到电源地。

步骤 3: 拆掉驻极体麦克风传感器进行录音, 此时录音信号是 MICLDO, 若存在噪声, 测量 MICLDO 和 IOVDD 是否存在较大纹波电压, 且 IOVDD 电压需大于 MICLDO 至少 200mV。

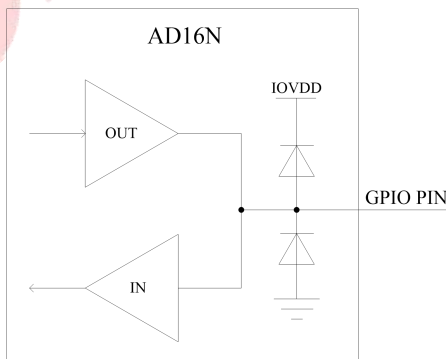
步骤 4: 麦克风正负极短路, 此时录音信号是麦克风的地, 若存在噪声, 怀疑接地不正确。

步骤 5: 割断 AD16N 的 MIC 信号 PCB 布线, 在靠近芯片处, MIC 与 AVSS 引脚之间接 104 电容, 若存在噪声, 需软件配合排查, 对比原始 SDK 和开发板效果。

## Q3: 芯片掉电时, GPIO 是高阻态吗?

AD16N 大部分 GPIO 上电时默认高阻态, 部分是上拉或者下拉状态, 详细请查阅相关 datasheet, 上电后可自由配置 GPIO 输入, 输出, 上拉, 下拉或者高阻态。

芯片掉电后 GPIO 状态非高阻态, 若此时 GPIO 上存在正电压, 将通过内部钳位二极管灌电流到 IOVDD, 形成漏电。通常情况下, 芯片上电应当提前于 GPIO。

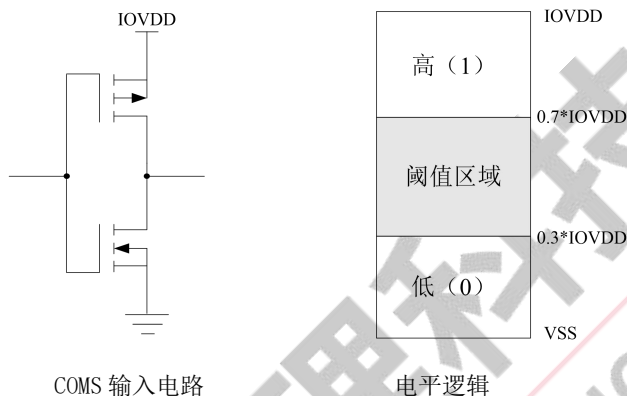


AD16N GPIO 简易示意图

#### Q4: 软关机休眠状态, GPIO 状态应当如何配置?

休眠状态下, GPIO 可维持输出 0/1 状态, 也可以做输入唤醒或高阻态配置。

作为输入功能的 GPIO 必须有确定的高电平或低电平电压, 通常有上拉电阻到 IOVDD 或下拉电阻到 VSS。严禁输入 IO 高阻悬空或维持在阈值区域 (即  $0.3 \times \text{IOVDD} \sim 0.7 \times \text{IOVDD}$ ), GPIO 的逻辑电压维持在阈值区域会引起芯片内部 PMOS 和 NMOS 可能同时部分导通, 从而在 IOVDD 和 VSS 之间产生电流泄漏路径。



电路设计时, GPIO 逻辑电压建议值: 低电平  $\text{VSS} \sim 0.2 \times \text{IOVDD}$ , 高电平  $0.8 \times \text{IOVDD} \sim \text{IOVDD}$ 。

#### Q5: 插入 SD 卡引发系统复位?

常见的插卡复位, 大概率是触发 LVD 复位。由于 SD 卡内部电源电路一般存在电容器件, SD 卡接入瞬间电容充电, 导致容易拉低 IOVDD 电压, 引起 LVD 复位, 可使用示波器测量确认。

解决办法 1: 增大 IOVDD 端的电容量 (电荷量守恒原则  $Q=CU$ );

解决办法 2: 直接使用 IOVDD 供电时, SD 卡供电串联 2 欧姆左右的电阻做限流, 需要注意串联电阻阻值过大容易导致部分功耗大的卡兼容性问题;

解决办法 3: 适当调高 IOVDD 电压档位, 需注意 VBAT 与 IOVDD 至少 300mV 压差保证 LDO 输出稳定性。

#### Q6: 样机测试某些 U 盘的音频解码播放偶尔出现卡顿, 开发板测试又正常?

可尝试在 DP 信号对地接  $10 \sim 15\text{pF}$  电容, 并收集大量 U 盘设备测试验证。



### Q7: AD16N 的 DAC 可以直接驱动 4 欧姆或 8 欧姆喇叭吗?

AD16N 系列的 DAC 输出功率可驱动 16 $\Omega$ 或 32 $\Omega$ 耳机负载, 不支持直接驱动 4 $\Omega$ 和 8 $\Omega$ 喇叭, 需要外接音频功放。

### Q8: 使用 2 节干电池供电时, 电路如何设计?

为保证音频和 Flash 等模块正常运行, 建议输入电压不低于 3.0V, 使用 2 节干电池时, 可增加 boost 电路升压到 3.0V 以上给芯片供电。

供电电压在 3.0V~3.6V 情况下, 可把 VBAT 与 IOVDD 短接后直接供电, 输入电压大于 3.6V 不能从 IOVDD 供电。

### Q9: 使用 VBAT 或 VPWR 供电有何差异?

VBAT 主要用于单节锂电池或 3 节串联干电池直接供电, 输入电压不应超过 5V。

VPWR 输入电压不超过 6V, 一般是 USB 5V 供电场景。

不管 VBAT 供电还是 VPWR 供电, 都是经过芯片内部 LDO 稳压到 3.3V 左右, 再给其他内部功能模块提供稳定电源。

但是 VBAT to IOVDD 与 VPWR to IOVDD 内部功率管的内阻有较大差异, 同样 3.3V 的 IOVDD 带载 100mA 情况下, VBAT 供电要求不低于 3.6V 可保证 IOVDD 电压稳定, 而 VPWR 需要不低于 4.0V 左右的输入电压。具体 IOVDD 参数在 1.2 章节中有介绍。

### Q10: 内置充电功能, 为何一直不能判满?

检查电池供电相关外围电路的耗电流情况, 在充电时, 电池的耗电流大于内置充电配置的判满电流时, 会导致判满条件一直不满足的情况。

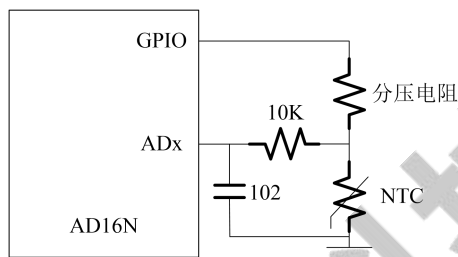
若确认是外围耗电导致, 应当优先想办法降低外围功耗, 也可以适当增加判满电流档位。

### Q11: IOVDD 输出是否有短路保护, 短路是否会烧坏芯片?

AD16N 的 IOVDD 输出有短路保护，IOVDD 短路到 VSS 后，内部限流。短路解除后，芯片可恢复正常。

#### Q12: 使用内置充电功能，需要 NTC 温控保护，如何实现？

AD16N 的内置充电功能操作灵活，充电相关参数和配置项都可通过软件控制。需要增加 NTC 检测做温控保护时，可配合 SAR ADC 功能实现。



NTC 检测参考电路

可参考上面的 NTC 检测电路，使用一个 GPIO 作为供电，与 NTC 串联固定阻值的分压电阻，分压信号给到 SAR ADC 输入采样，通过 AD 值可判断对应的温度。电压信号增加 RC 滤波，可滤除干扰，增强芯片 AD 接口的 ESD 保护。

#### Q13: 没有静电和浪涌测试仪器，如何验证样机 ESD 是否合格？

杰理深圳公司实验室有完善的静电和浪涌测试仪器。

有需要的客户可联系相关客服，预约到我司深圳实验室进行测试。