版本更新说明

版本号	更新日期	更新描述：
V1.0	2022.09.19	初始版本
V1.1	2022.11.28	更新封装，更新硬件说明

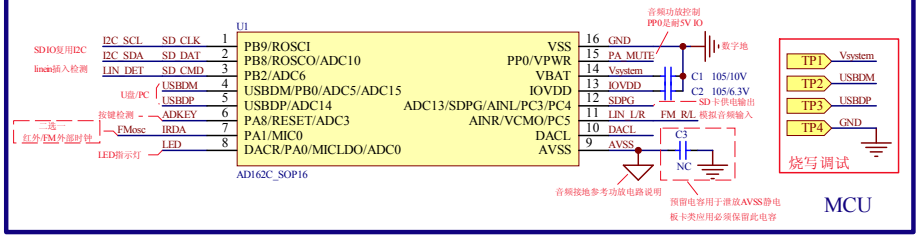
电源接口：
VPWR：充电输入，带路径管理，工作电压不超过6V；
VBAT：电池供电接口，不超过5V；
IOVDD：内部LDO输出，GPIO逻辑电压；
VSS：数字地

模拟音频接口：
DACL/R：模拟音频输出
VCMO：直驱耳机公共端（耳机负极）
AINL/R：模拟Linein输入（纯模拟通路）
MIC0：麦克风模拟输入（支持音频ADC采样）
MICLDO：麦克风供电输出
AVSS：音频模拟地

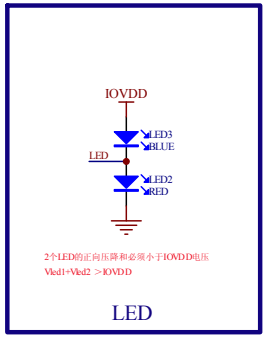
特殊功能IO：
ADCx：10bit ADC输入通道；
USBDM&DP：USB1.1信号
RESET：默认长按复位
SDPG：SD卡供电输出
ROSC：RTC32.768KHz晶体接口

产品设计安全规范：
1.VPWR、VBAT、IOVDD的电容必须保证质量和容量，电容耐压值应大于工作电压一倍以上；
2.锂电方案必须带锂保，如果电池不带锂保，硬件设计需除加过流过放电路。
3.外露接口和后焊物料：USB座、SD卡、linein插座、充电输入、电池等，做好静电和浪涌保护措施，整机ESD应符合最低标准，接触±4K，空气±8K。

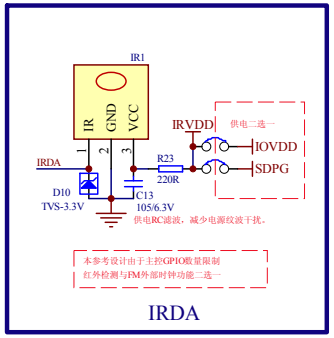
设计注意事项：
1.主控IC内置锂电池充电管理（Ibat≤120mA@VPWR<4.6V），VPWR输入集成路径管理，VBAT无电池时，VPWR输入可供系统正常工作；
2.VBAT输入电压≤5V，VPWR输入电压≤6V，VPWR不做充电输入时可做GPIO功能；
3.IOVDD(3.3V/100mA@0.3Vdrop)常输出状态，电压档位可调，软件无法关断（软开机方案注意避免漏电）；IOVDD必须连接去耦电容接VSS，layout时必须保证去耦电容良好的去耦路径，必要时可以适当增加IOVDD的电容量；
4.GPIO的电压输入范围：VSS≤ Vio ≤ IOVDD，超出范围有损坏风险；
5.所有GPIO都支持三态输出和内置上下拉电阻配置，可配置唤醒中断功能，同时支持多达12路唤醒IO；
6.PA0的MICLDO功能为麦克风供电输出，可软件配置电压输出档位；
7.PC3的SDPG功能为SD卡供电输出，Imax＜60mA，Ron＜3Ω@IOVDD=3.2V，软件可关断；
8.PA8默认长按复位，VPWR支持长按复位检测，长按复位时间最长可配置16s，复位功能可屏蔽；
9.支持重映射的外设接口：SDIO、SPI(1)，I2C，UART(0&1)，PWM，Qdec，IRDA，可映射到任意IO；
10.集成FullSpeed USB接口，USBDM和DP可做GPIO使用，休眠状态下只支持输入状态；
11.MIC0内置PGA，隔直输入幅度≤1Vpp，Audio ADC采样；
12.AINL/R隔直输入幅度≤2Vpp，纯模拟通路输出到DAC，linein需要ADC采样时，可输入到MIC0；
13.DAC输出方式如下：
①DACL to DACR差分，可直推耳机；
②DACL&R to VCMO直推耳机；
③DACL&R to AVSS隔直立体声，可隔直推耳机；
④单声道方案优先用DACL；
14.AVSS音频地和VSS数字地必须短接，外置功放时请参考原理图中备注；
15.必要测试点：VBAT/VPWR，USBDM，USBDP，VSS；
16.开发和量产，芯片必须使用IT2烧写校验，flash方案支持USB升级；
17.IO分配时，MIC，AUX和DAC等模拟信号必须远离PWM，CLK，DAT等数字翻转信号，避免相邻干扰。



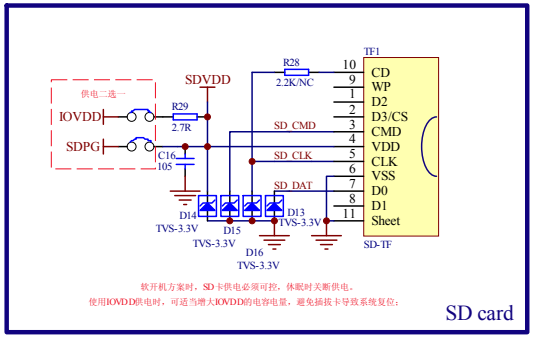
MCU



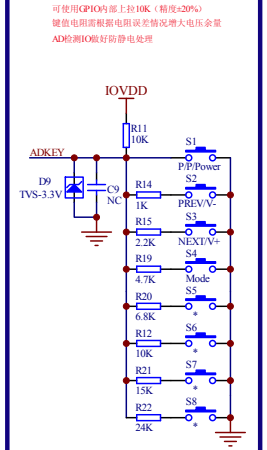
LED



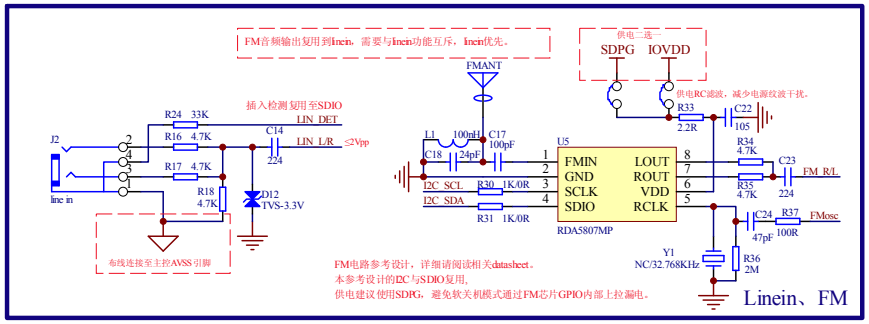
IRDA



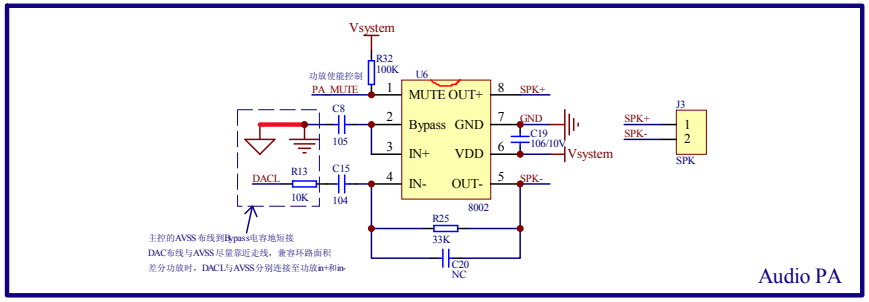
SD card



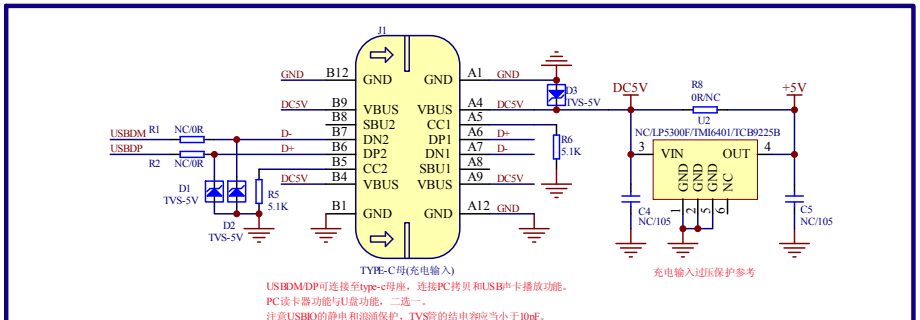
ADKEY

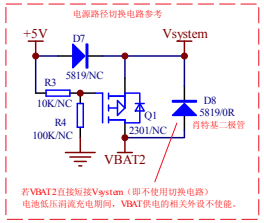


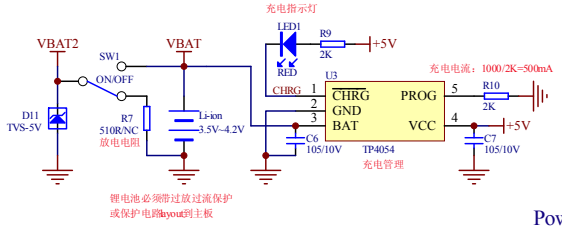
Linein、FM



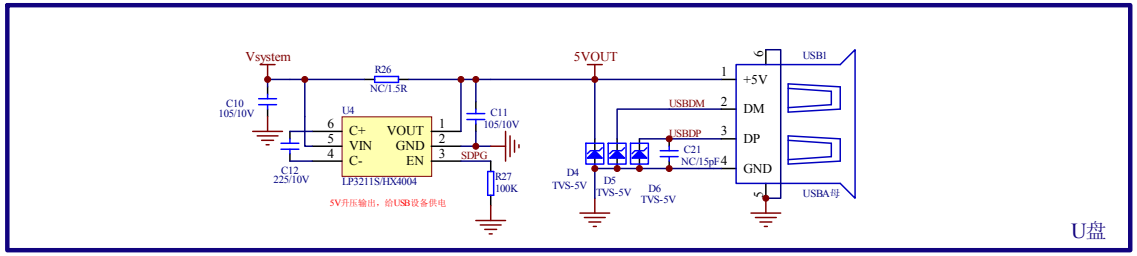
Audio PA







Power



U盘