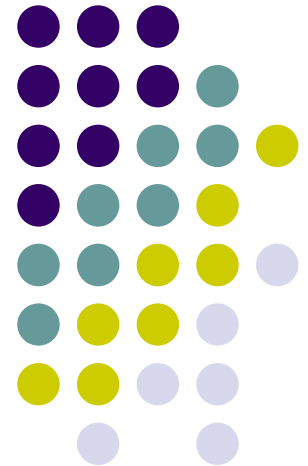
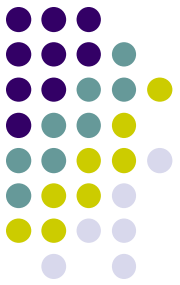


Paměti (úvod)

Hardware





Paměťové obvody

Rozdělení dle **závislosti na napájení**

- **Energeticky nezávislé**

Po odpojení napájení **neztrácí obsah**

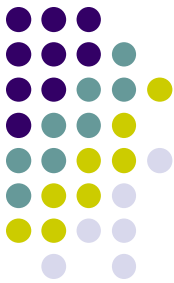
- ROM
- PROM, OTP
- EPROM
- EEPROM
- FLASH
- NVRAM
- zálohovaná RAM (CMOS SRAM s baterií)

- **Energeticky závislé**

Po odpojení napájení **ztrácí obsah**

- dynamická (DRAM)
- statická (SRAM)

Paměti



- Rozdělení dle **možnosti zápisu**

- **Paměti ROM (Read-Only Memory)**

Data z této paměti lze pouze číst

Dnes již lze data do různých variant těchto pamětí zapisovat (PROM, EPROM, EEPROM), ale to se děje v jiném režimu a složitěji než čtení (zápis je obvykle mnohem pomalejší, energeticky náročnější)

Tyto paměti jsou vždy energeticky nezávislé

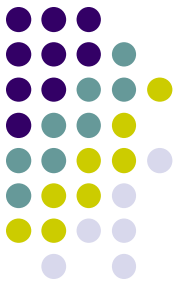
- **Paměti RWM (Read-Write Memory)**

Do těchto pamětí lze zapisovat data stejně jednoduše jako je lze číst

Obvykle bývají energeticky závislé

Operační paměť počítače je paměť RWM (nesprávně ale běžně je označovaná jako RAM)

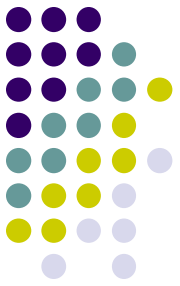
RAM paměti



- Původní význam zkratky RAM – Random access memory - popisuje pouze jednu z důležitých vlastností těchto pamětí – možný přístup v libovolném pořadí na náhodně zvolené adresy
- Opakem náhodného přístupu by byl sekvenční přístup – data by se musela z paměti číst v pořadí po sobě jdoucích adres. Nebylo by možné číst data rychle v náhodném pořadí (např. pásková paměť)
- Dnes ustálené pojetí této zkratky definuje **RAM** jako paměť pro čtení a zápis
- Termín RAM se nepoužívá ve smyslu původní zkratky (tedy „paměť s náhodným přístupem“), ale ve smyslu s libovolným přímým přístupem kamkoliv umožňujícím čtení i zápis
- **RAM**
 - elektronická polovodičová paměť
 - rychlý zápis i čtení jakékoli jednotlivé paměťové buňky (se stejným zpožděním, bez ohledu na polohu dat v paměti)
 - **počet zápisů a čtení není omezený**, zápis není výrazně pomalejší než čtení
 - volatilita – tzn. po vypnutí napájení paměť ztrácí uložená data

Paměťové obvody

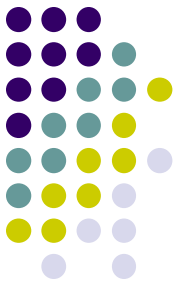
základní parametry



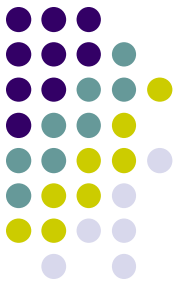
- **Kapacita** (paměťové chipy mají kapacitu rovnou mocnině dvojky, používá se vždy kybernetický význam kB, MB, GB, TB)
- **Šířka slova** (obvykle 8 bitů)
 - Většina paměťových chipů pracuje s **bajty (1B = 8 bitů)**
 - Existují ale i paměťové chipy, do kterých se data ukládají v jiné než 8-bitové šířce
 - Například paměť s kapacitou **128 x 4b** obsahuje 128 adres, přičemž na každé adrese leží 4-bitová data (půlbajty)
 - Paměť s kapacitou **2k x 1b** má data uložená na adresách 0 – 2047. Na každé adrese leží jen jeden bit
 - Paměť s kapacitou **4k x 12 b** umožňuje ukládání 12-bitových dat na adresy 0 – 4095 (Byla by vhodná například pro procesor, jehož program je zakódován 12-bitovým strojovým kódem)
 - Paměť s kapacitou **512 B** by mohla být označena i jako **512 x 8b**
 - Je-li kapacita paměti uvedena v **B, KB, MB, GB, TB** předpokládáme automaticky, že šířka dat je **8b** a pracujeme s bajty

Paměťové obvody

základní parametry

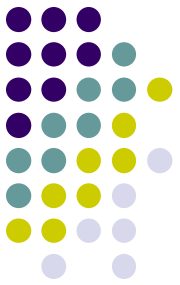


- **Přístupová (vybavovací) doba** - udává zpoždění v **nanosekundách**, s jakým paměť zapíše nebo vyhledá zadaná data (od požadavku do splnění)
- Žádná paměť není nekonečně rychlá a čtení a zápis vždy určitou dobu trvá
- Čím je přístupová doba kratší, tím je paměť rychlejší, kvalitnější a dražší
- **Přenosová rychlost** (GB/s, MB/s) - množství informací, které lze přečíst nebo zapsat za sekundu. Pro čtení a zápis obvykle nebývá stejná.
- **Technologie** – typ paměťové buňky – existuje mnoho způsobů, jak zkonstruovat buňku, do které půjde uložit jeden bit (SRAM, DRAM, FLASH MLC, EEPROM...)
- **Počet bran** - možnost číst současně nezávisle více adres na více výstupních branách
- **Dvoubránové paměť** umožňuje pracovat na dvou různých místech současně – představte si ji například jako knihu, ze které by dva lidé mohli číst dvě různé stránky současně
- **Čtyřbránové paměti** umožňují pracovat se 4 různými adresami zároveň. Například je možné na tři různá místa zapisovat a při tom současně z nějaké jiné čtvrté adresy číst

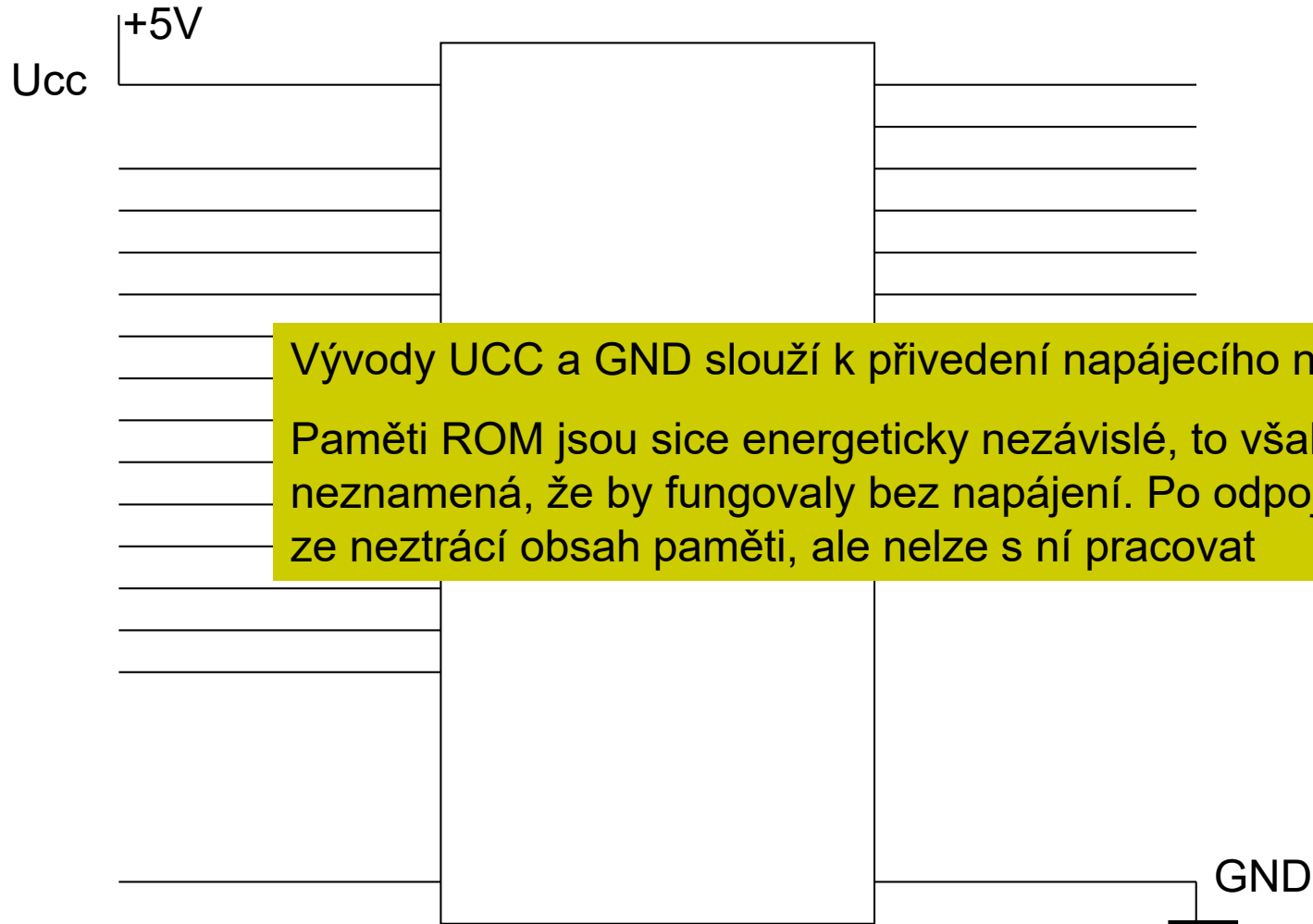


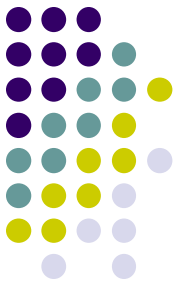
Paměťový obvod

- Paměťové obvody mají typické vývody se standardním označením
 - Adresační vstupy (**A0** – **An**)
 - Datové vývody (**D0-D7**)
 - ChipSelect (CS, CE)
 - Napájecí vývody (Ucc, GND)
 - Řídící vstupy (RD, WR, OE, WE)

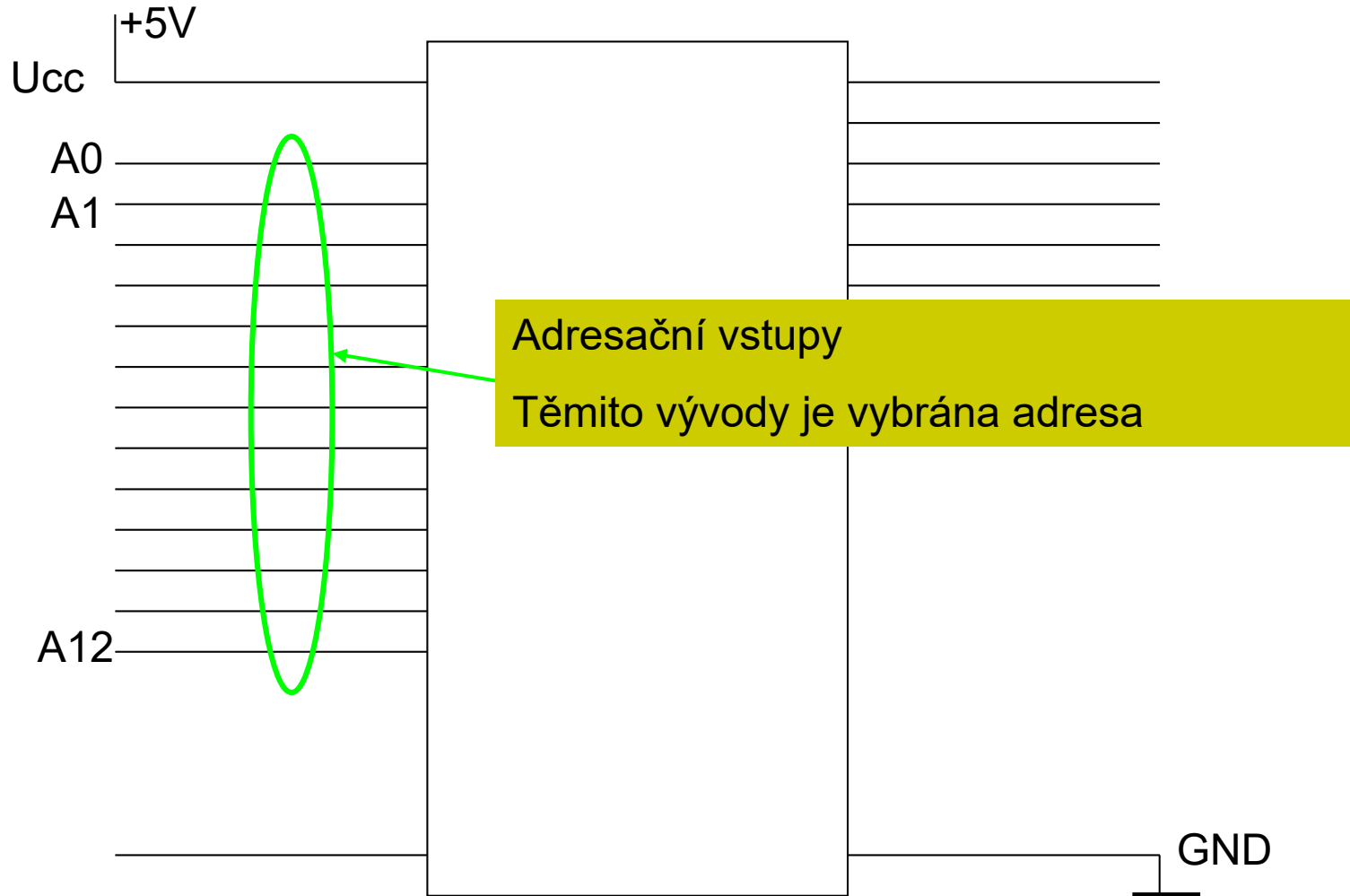


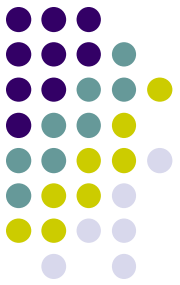
Vývody ROM paměti



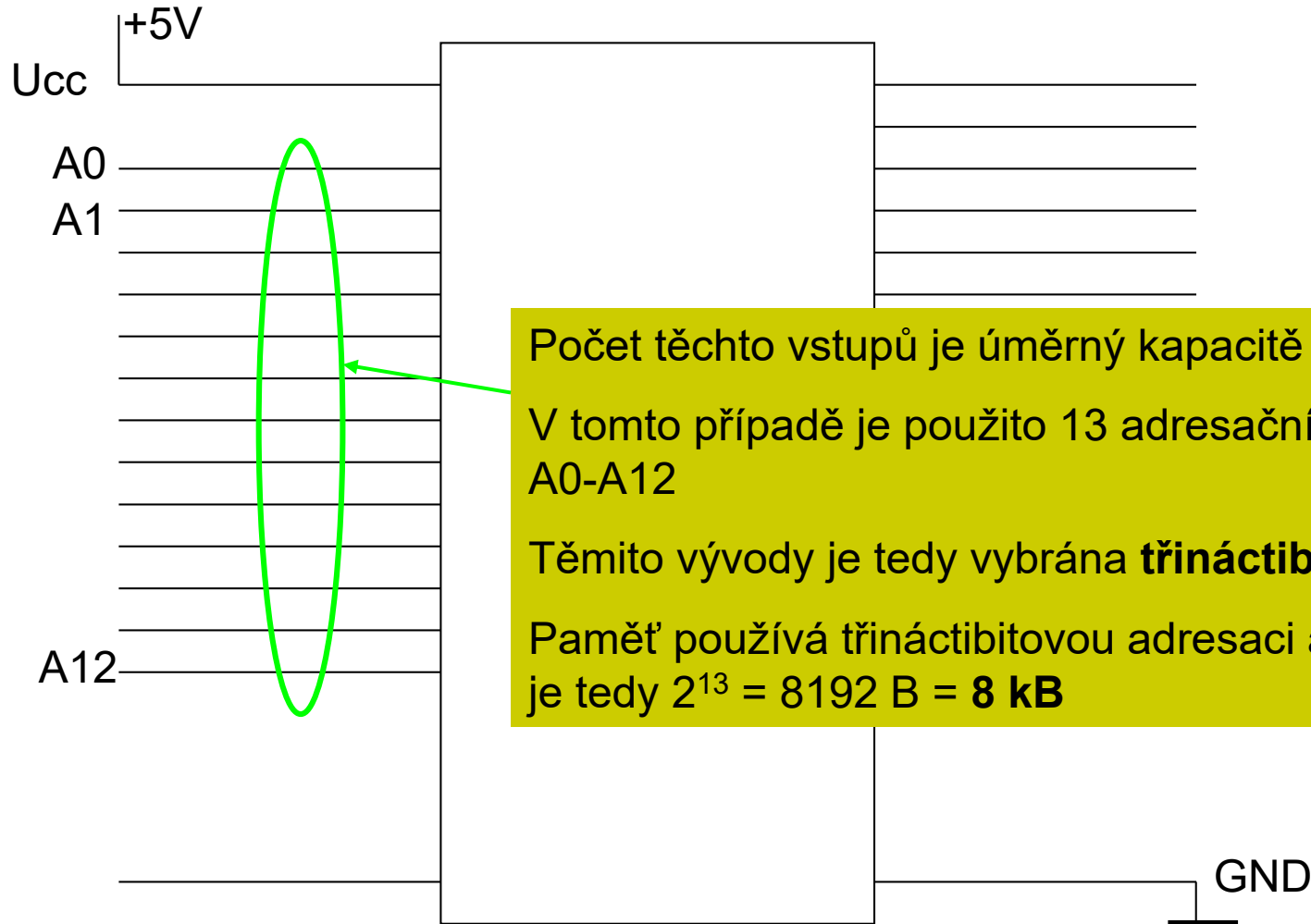


Vývody ROM paměti





Vývody ROM paměti



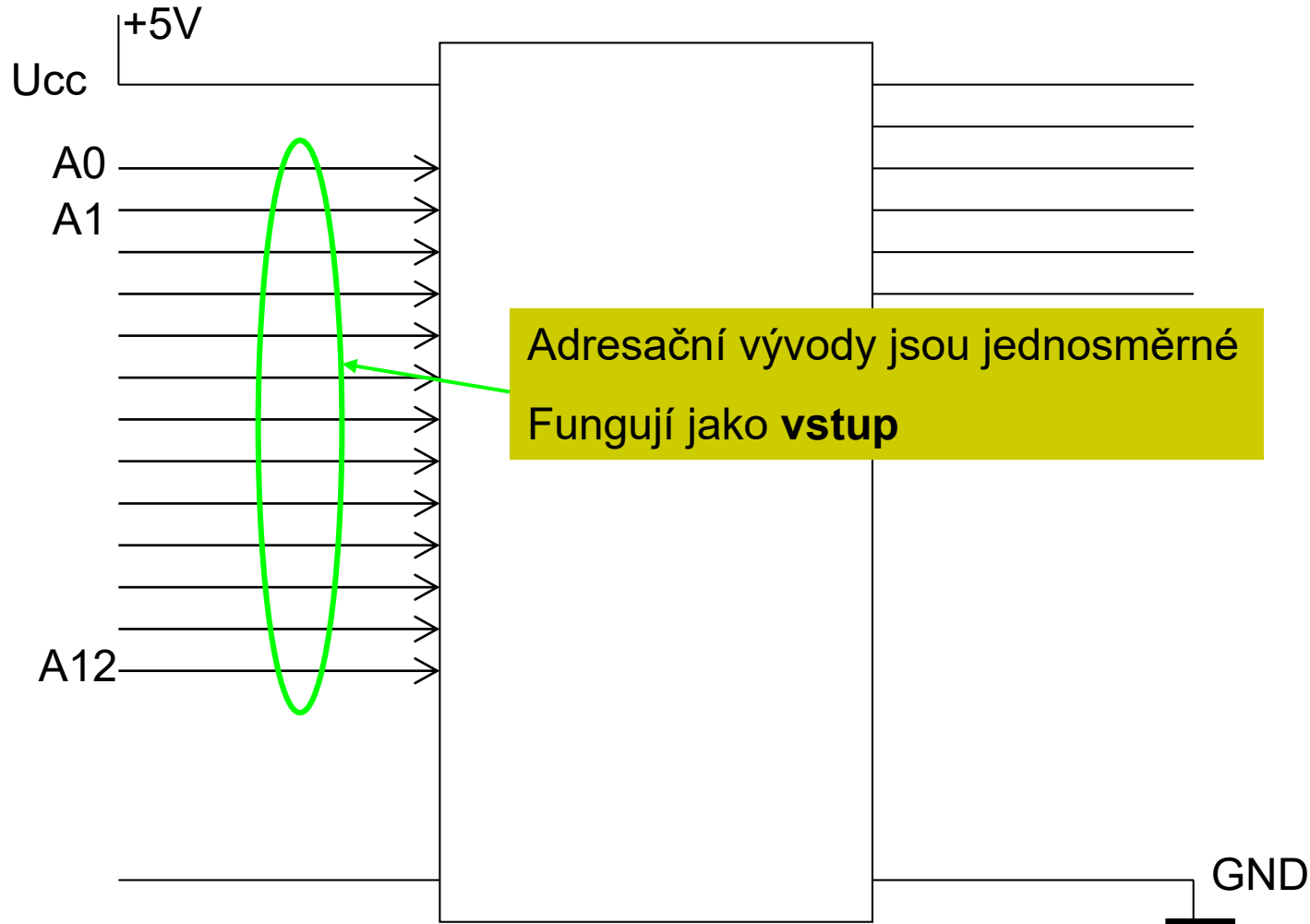
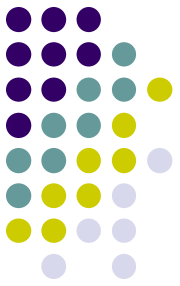
Počet těchto vstupů je úměrný kapacitě paměti

V tomto případě je použito 13 adresačních vstupů A0-A12

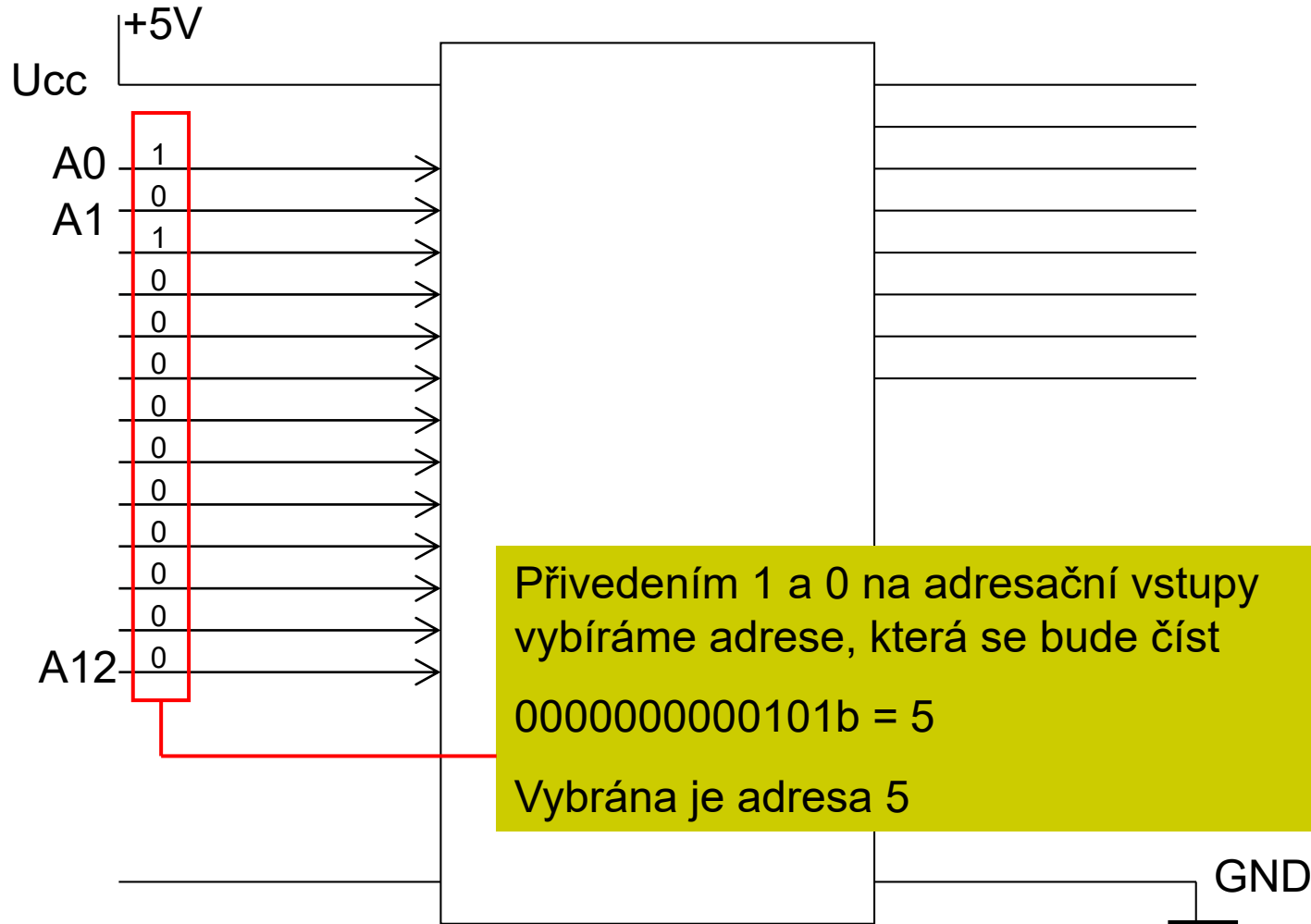
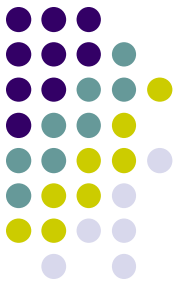
Těmito vývody je tedy vybrána **třináctibitová adresa**

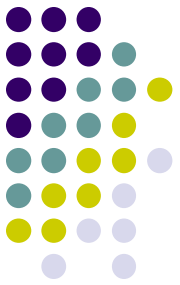
Paměť používá třináctibitovou adresaci a její kapacita je tedy $2^{13} = 8192 \text{ B} = \mathbf{8 \text{ kB}}$

Vývody ROM paměti

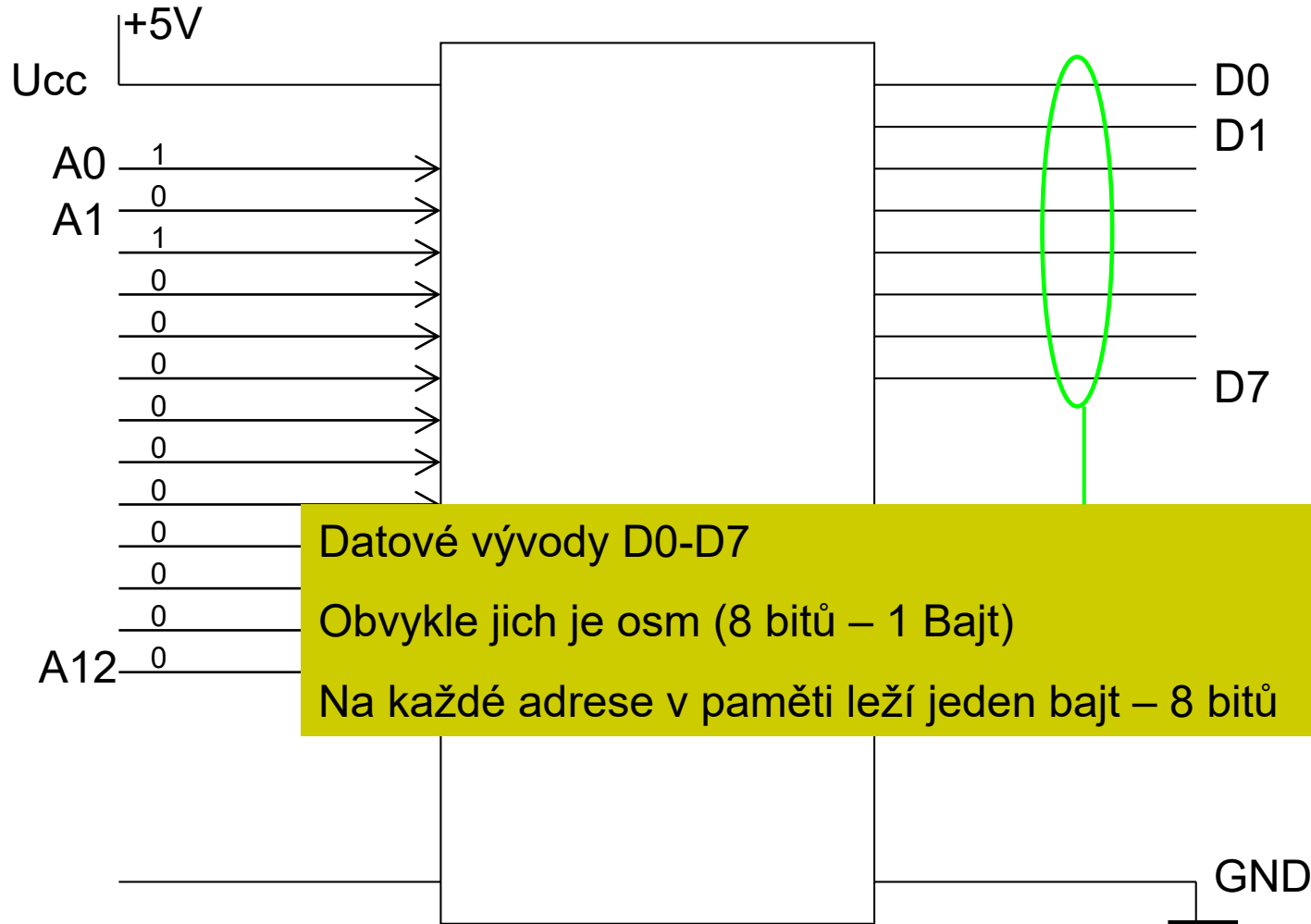


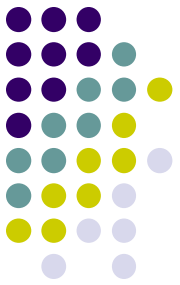
Vývody ROM paměti



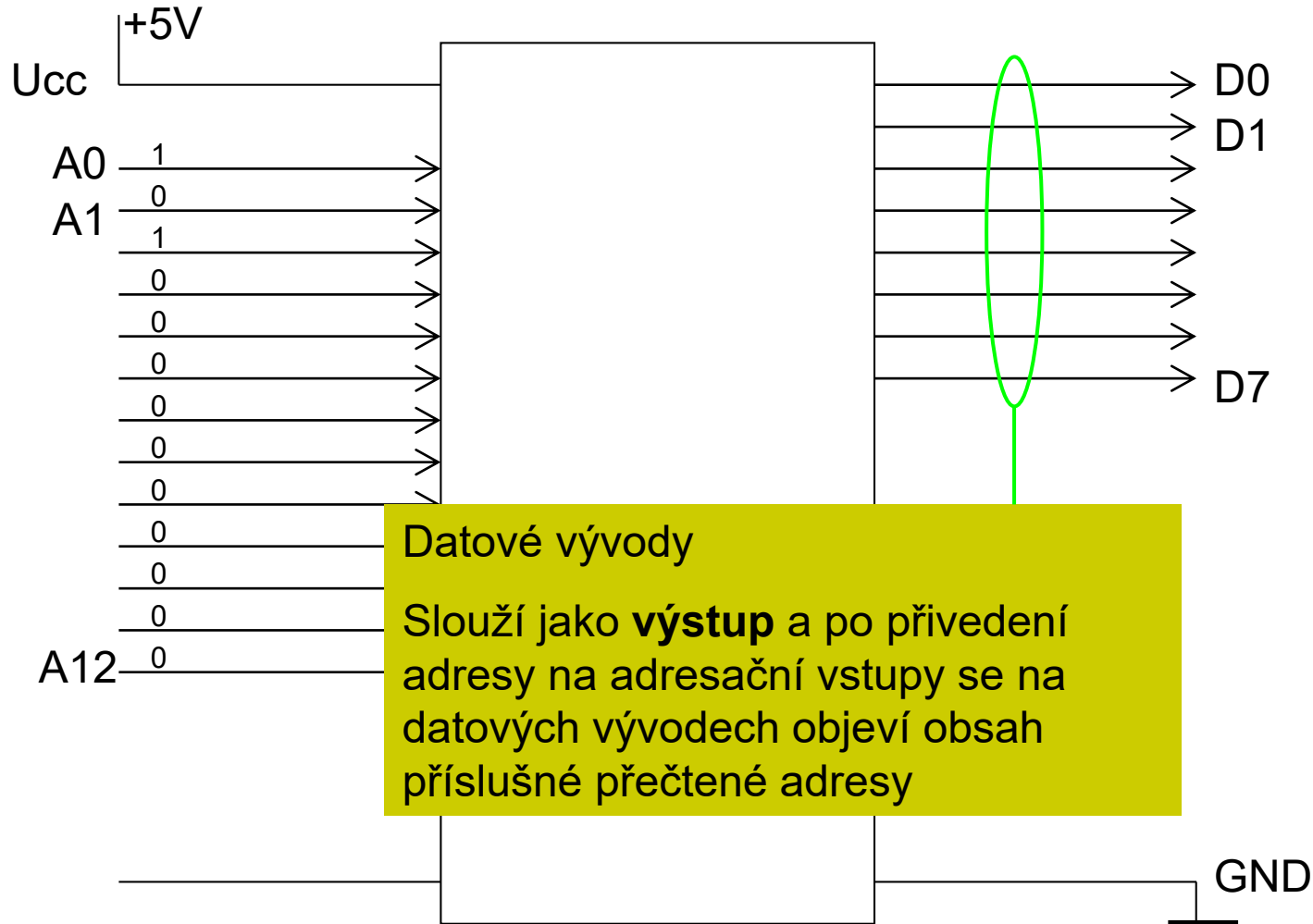


Vývody ROM paměti

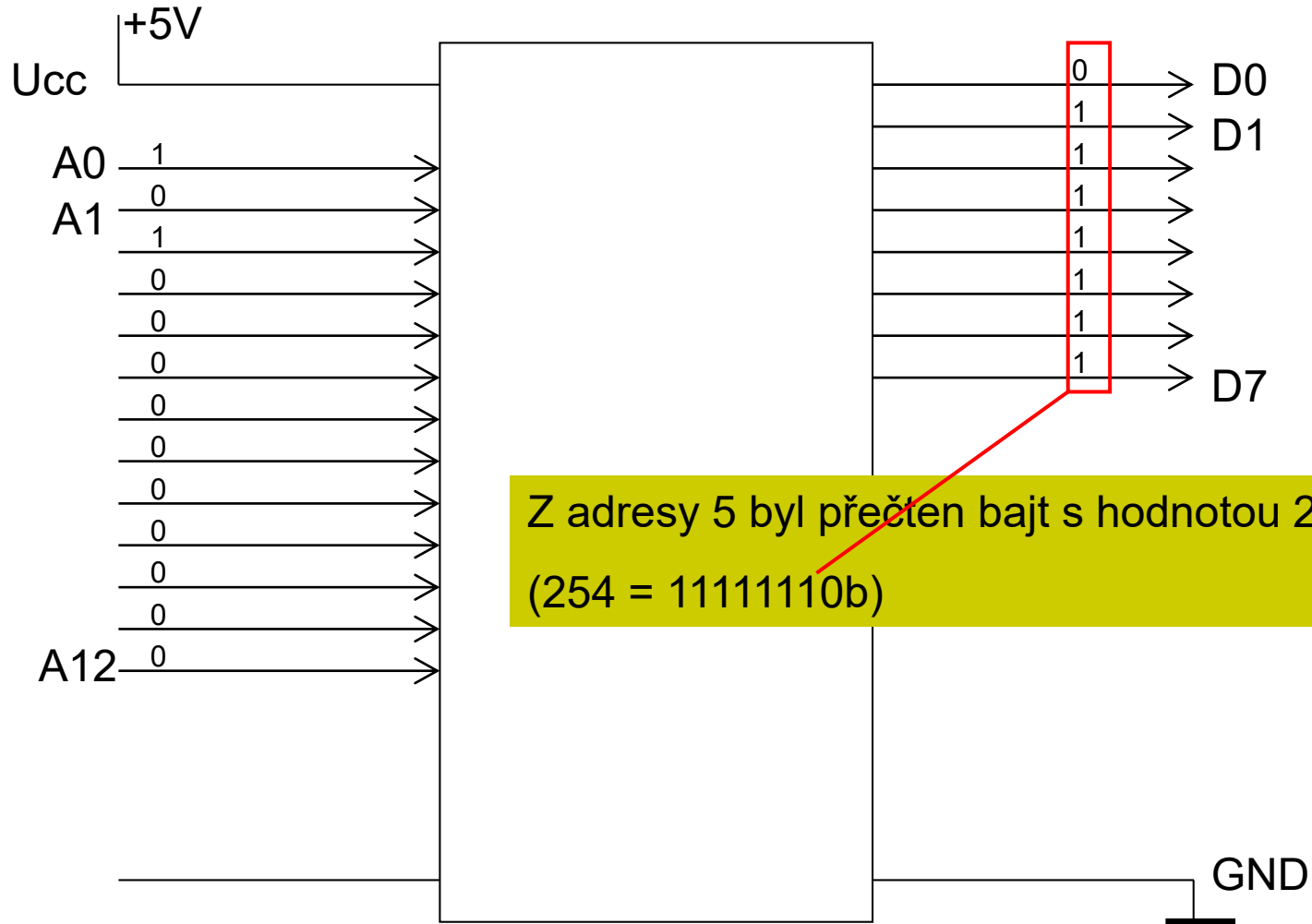
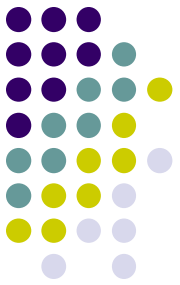




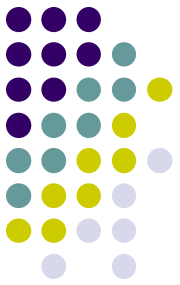
Vývody ROM paměti



Vývody ROM paměti



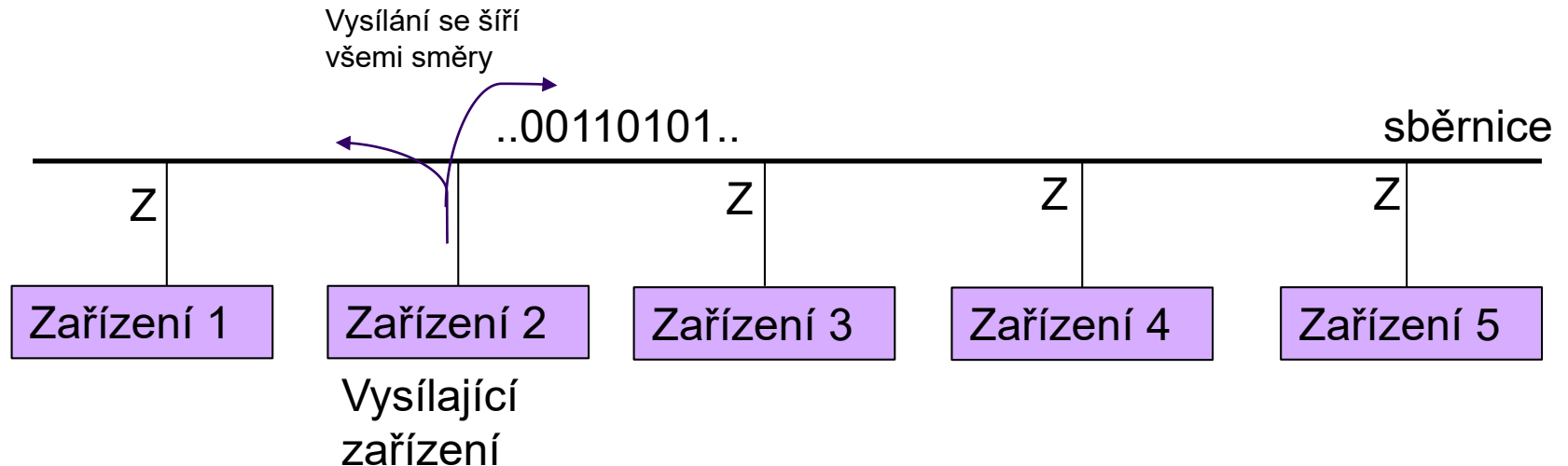
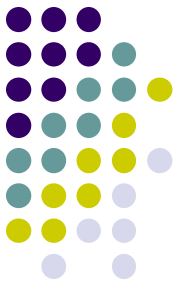
Chipselect



- Každý paměťový obvod (ROM i RWM) má vývod **CS – ChipSelect**
- Někteří výrobci používají označení **CE – ChipEnable**
- Tímto vývodem lze **aktivovat/deaktivovat** paměťový obvod
- Pokud je obvod **aktivní**, vše funguje a obvod reaguje na vstupní signály, na výstupech se objevují výstupní logické hodnoty
- Je-li obvod **deaktivován**, potom nefunguje a tváří se, jako kdyby neexistoval, nereaguje na signály na vstupech a na výstupních vývodech není žádná logická úroveň
- Výstupní vývody deaktivovaného obvodu jsou ve **stavu vysoké impedance** (není tu ani logická jednička, ani nula a vývod není připojen ani k zemi ani k napájecímu napětí)
- Na výstupech deaktivovaného obvodu naměříme velmi vysoký (téměř nekonečný) odpor
- Deaktivovaný obvod tedy neovlivňuje své okolí – díky tomu, že na jeho vývodech nejsou ani jedničky ani nuly, ale vývody se tváří jako by byly nevodivé, je možné připojit obvod ke sběrnici
- Takový deaktivovaný obvod nebude ovlivňovat komunikaci probíhající na sběrnici (z elektrického hlediska v danou chvíli neexistuje)

Chipselect

Vývody zařízení, která nevysílají, jsou ve stavu vysoké impedance, aby neposílali svůj stav 0/1 proti vysílání *zařízení 2*



Sběrnice je sdílená komunikační cesta. Jde o nejjednodušší topologii, která umožňuje propojit všechna komunikující zařízení

Z elektrického hlediska jsou všechna zařízení spojena dohromady do jednoho elektrického uzlu

Zařízení jsou ke sběrnici (komunikační cestě) připojena odbočkami

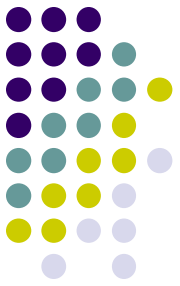
V jednu chvíli smí **vysílat vždy pouze jedno zařízení**

Pokud by vysílalo více zařízení současně, jejich vysílání by se na sběrnici „potkala“ a navzájem rušila

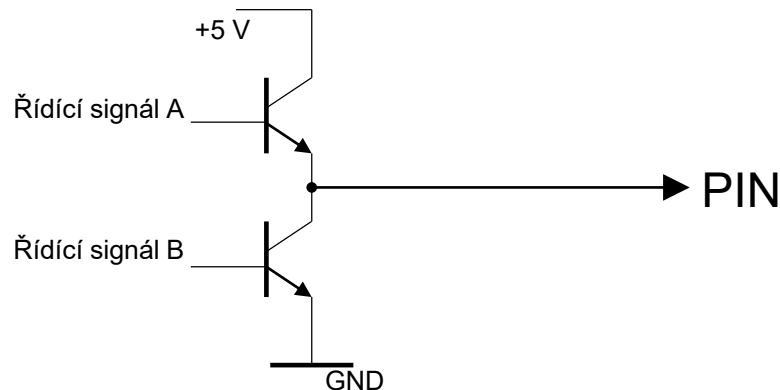
Zařízení, která právě nic nevysílají, nesmí mít na vývodu, kterým jsou připojena ke sběrnici stav 0 (vysílala tak vlastně na sběrnici nulová data) ani stav 1 (vysílala by tak na sběrnici vlastně bit 1 proti stanici, která zrovna vysílá)

Vývody stanic, které zrovna nevysílají tedy musí být ve stavu vysoké impedance – zařízení se tváří, jako by neexistovala, jejich vývody neovlivňují komunikaci probíhající na sběrnici

Třístavový budič



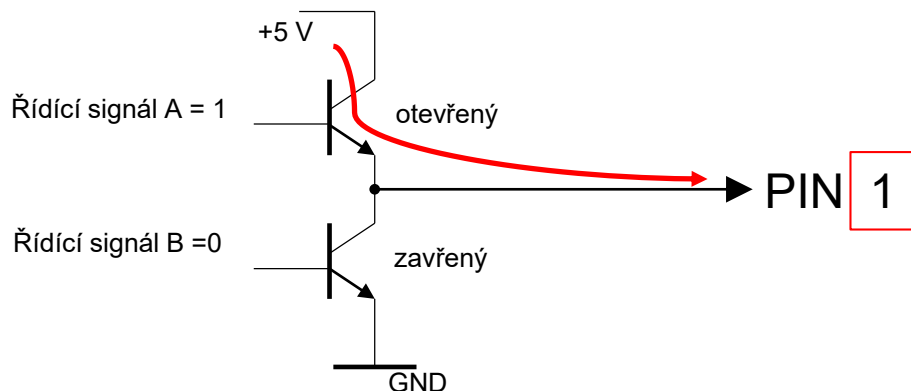
- Vývody paměťových obvodů jsou řízeny tzv. **třístavovým budičem**
- Ten umí na vývodech (tedy na nožičkách paměťového chipu) nastavit nejen standardní logické úrovně 1 a 0, ale umí je také uvést do třetího stavu – stavu vysoké impedance
- Třetí stav = stav vysoké impedance = stav **Z**
- Výstupní vývod (PIN) je připojen mezi dva tranzistory a je buď
 - Připojen přes horní otevřený tranzistor k napájecímu napětí
 - Připojen přes dolní otevřený tranzistor k zemi
 - Oddělen oběma zavřenými tranzistory od země i od napájení a je ve stavu vysoké impedance (ve stavu Z)



Třístavový budič

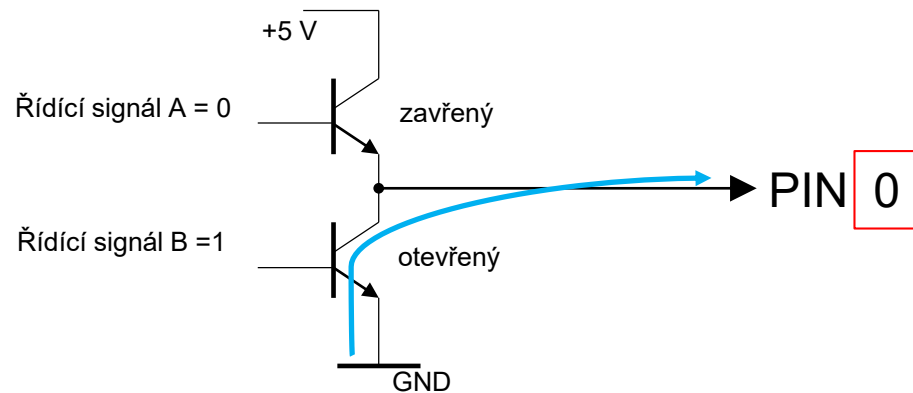
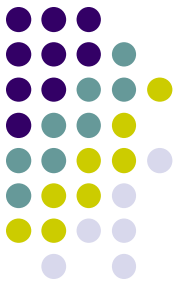


Třístavový budič se ovládá pomocí dvou řídících signálů A a B. Tyto signály jsou skryté a jejich logická úroveň je nastavena vnitřním řídícím obvodem paměťového chipu



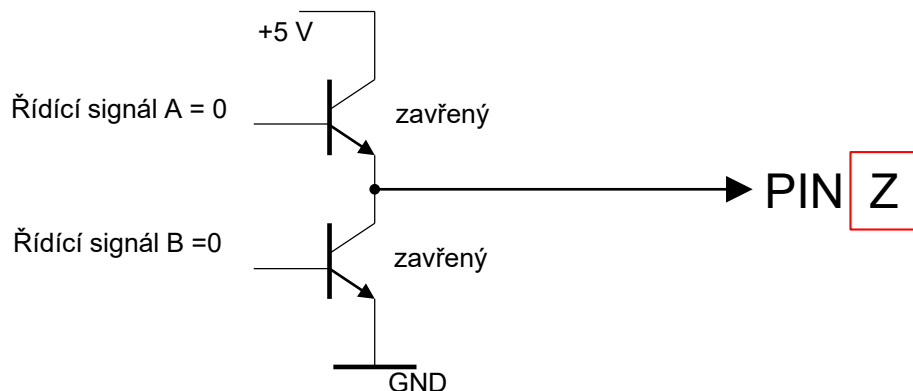
Bude-li řídícím signálem A otevřen horní tranzistor, výstupní pin je připojen na +5V a je na něm logická úroveň 1

Třístavový budič



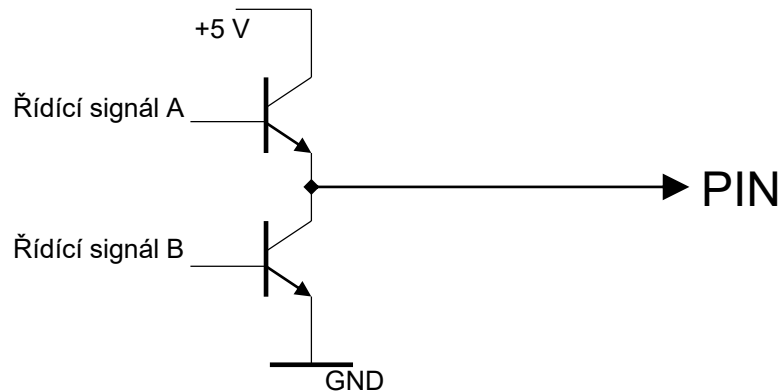
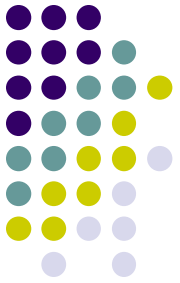
Bude-li řídicím signálem B otevřen spodní tranzistor, výstupní pin je připojen na zem a je na něm logická úroveň 0

Třístavový budič



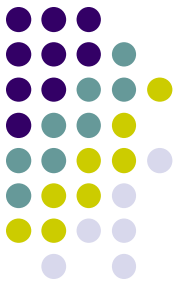
Zůstanou-li oba tranzistory uzavřené, pak není výstupní pin připojen ani na zem ani k +5V. Výstup je připojen mezi dva zavřené tranzistory, které mají téměř nekonečný odpor. Na výstupním pinu tedy není stav 0 ani 1. Výstup je ve stavu vysoké impedance

Třístavový budič



Nastat mohou tři situace

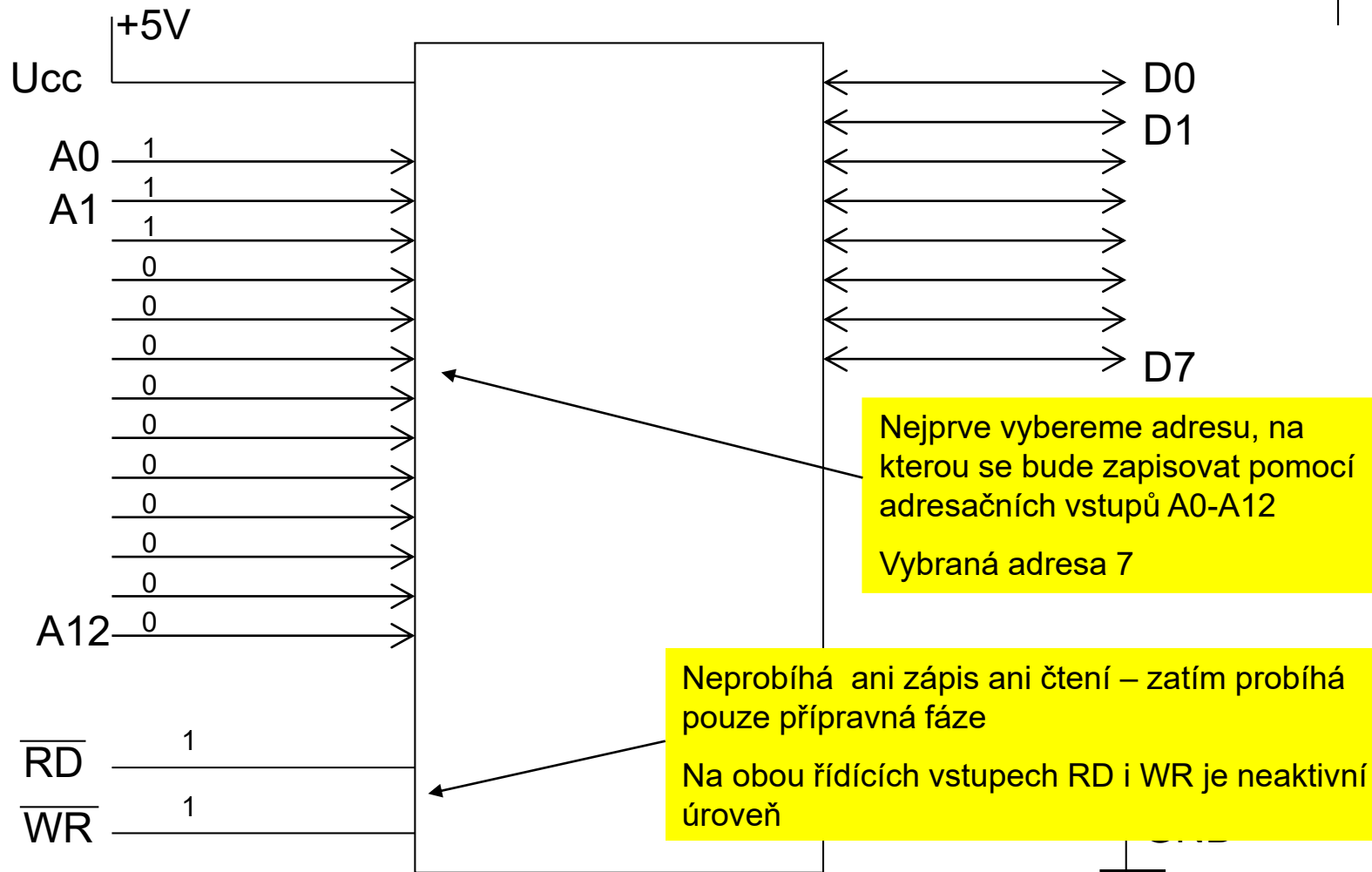
A	B	Výstup
1	0	1
0	1	0
0	0	Z



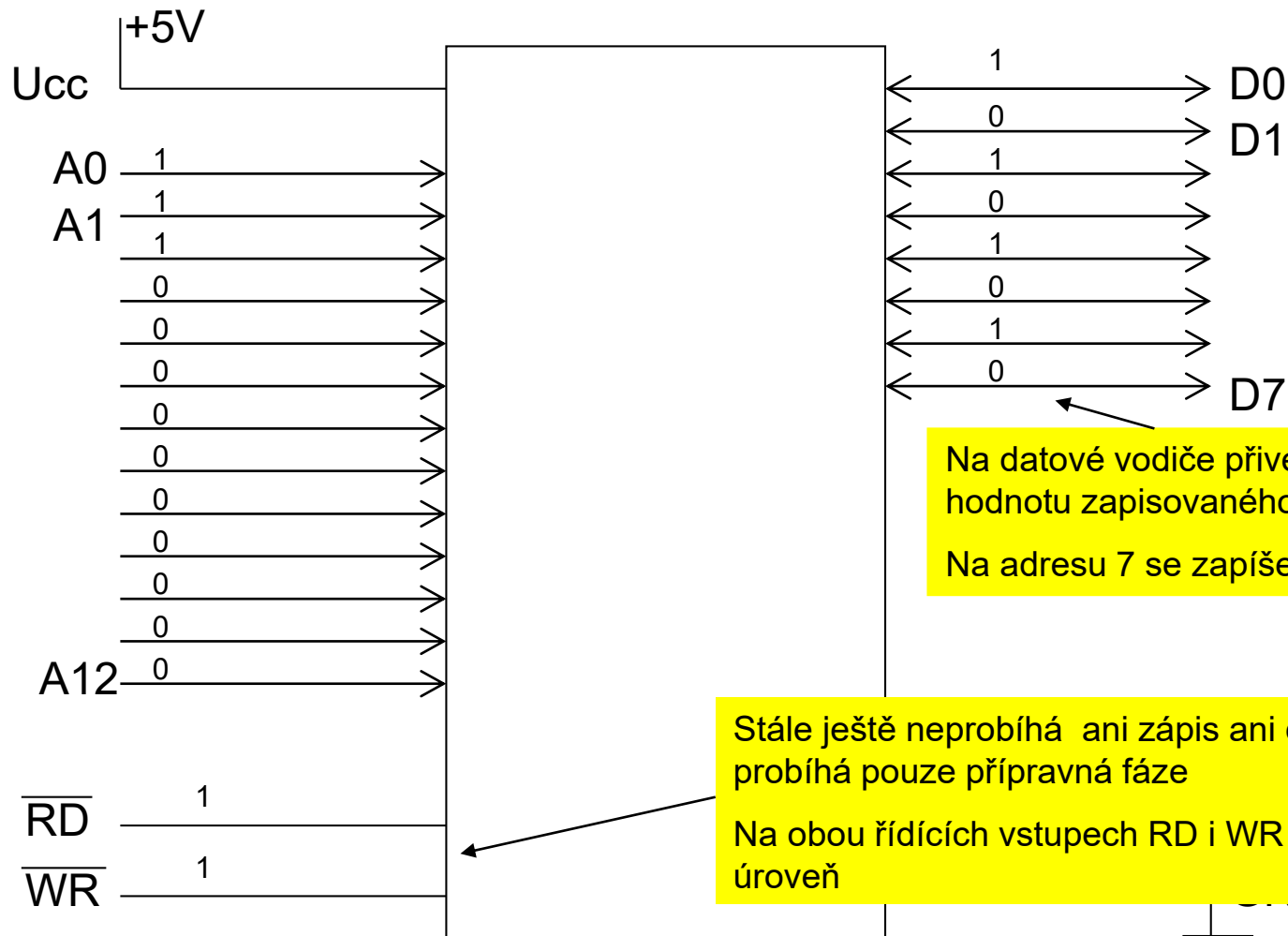
Vývody RWM paměti

- Paměti RWM (neboli nepřesně RAM) musí mít navíc řídicí vstupy pro ovládání zápisu a čtení
- **Zápis** se aktivuje řídicím vstupem, který se obvykle jmenuje
 - WR – Write
 - WE – Write Enable
- **Čtení** se aktivuje řídicím vstupem, který se obvykle jmenuje
 - RD – Read
 - OE – Output Enable
- Zápis není nikdy aktivován trvale, ale paměti se pouze krátkým impulsem na vstupu WR (WE) oznámí, že teď má provést zápis bajtu (log. úrovně na nastavené na vývodech D0-D7) na vybranou adresu (nastavena na vývodech A0-An)
- Před zápisem bajtu je tedy nutné na datových a adresačních vývodech nastavit hodnotu zapisovaného bajtu a vybrat adresu, přičemž v tuto chvíli není aktivní ani čtení ani zápis – probíhá příprava zápisu, po které je dán impuls k zapsání signálem WR (WE)

Zápis do RWM paměti



Zápis do RWM paměti



Zápis do RWM paměti

