7) Les bascules :

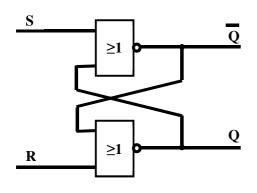
Les bascules (flips-flops) sont des circuits à deux états stables (bistables). Ils permettent de mémoriser les états des signaux d'entrée. Ils gardent en mémoire l'information (notion de logique séquentielle).

L'état de la sortie change quand la combinaison des valeurs d'entrées est changée (au temps de propagation près). Dans les écritures suivantes, les notations Qn-1, Qn et Qn+1 indiquent les états passé, présent et futur

7-a) Bascules asynchrones (non synchronisées) R S:

C'est la bascule de base qui permet de construire les autres bascules plus élaborées. Son nom vient de Reset (mise à 0) et Set (mise à 1)

<u>Utilisation de portes NOR :</u>



S	R	Q n+1	Q n+1	
0	0	Qn	Q n	← Etat mémoire
0	1	0	1	
1	0	1	0	
1	1	Inte	rdit	← Etat interdit

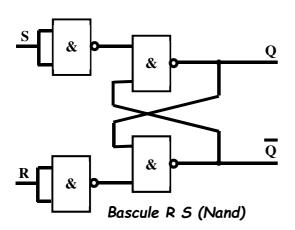
Bascule R S (Nor)

Comportement

- Si R = 1 (Reset)
- \rightarrow mise à 0 de Q
- Si S = 1 (Set)
- \rightarrow mise à 1 de Q
- Si R = S = 0
- → état mémoire (état précédent)
- Si R = S = 1
- \rightarrow les deux sorties sont forcées à 0

ICAM

<u>Utilisation de portes NAND :</u>

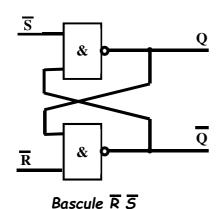


S	R	Q n+1	Q n+1	
0	0	Qn	Q n	← Etat mémoire
0	1	0	1	
1	0	1	0	
1	1	Inte	erdit	← Etat interdit

Comportement

- Si R = 1 (Reset) \rightarrow mise à 0 de Q
- Si S = 1 (Set) \rightarrow mise à 1 de Q
- Si R = S = 0 \rightarrow état mémoire (état précédent)
- Si R = S = 1 \rightarrow les deux sorties sont forcées à 1

On utilise souvent simplement deux portes NAND ; les entrées sont alors actives à l'état bas (bascule appelée quelquefois $R \overline{S}$):

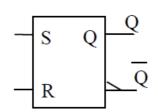


. Etat intendi	Q n+1	Q n+1	R	S
← Etat interdit (1 1)	rdit	Inte	0	0
	0	1	1	0
	1	0	0	1
← Etat mémoire	Q n	Qn	1	1

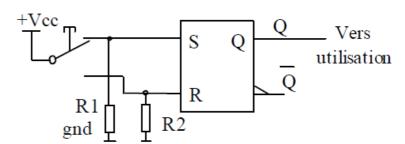
La bascule RS est souvent utilisée associée à des boutons poussoirs, afin d'éviter les problèmes de rebonds (anti-rebonds). Elle permet la mise en marche et l'arrêt d'un dispositif par des actions fugitives, l'état mémoire permet de maintenir la marche ou l'arrêt alors qu'il n'y a plus de boutons actionnés (ou de signaux de commande actifs).

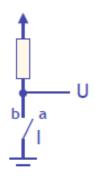
ICAM

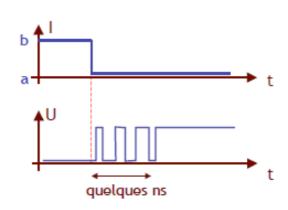
Symbole de la bascule RS

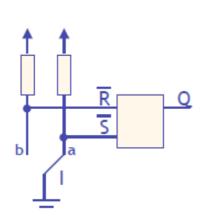


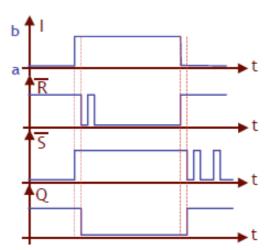
Application (l'anti rebonds)









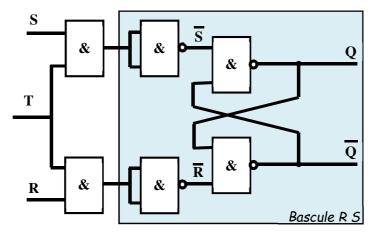


ICAM

59 - Automatismes et Info. Indus. Logique séquentielle

7-b) Bascules synchrones R S T:

C'est une bascule R S dont la prise en compte de l'état des entrées est synchronisée par une impulsion d'horloge (entrée T). Ceci permet d'éviter l'arrivée accidentelle de "zéro" sur R ou sur S.



Bascule R S T

- > Si T=1, fonctionnement classique d'une bascule RS.
- > Si T = 0, on conserve l'état courant (verrouillage)

L'intérêt des entrées synchronisées c'est l'élimination des parasites et la définition précise de l'instant de validation. Cependant ici on a toujours le risque d'avoir R = S = 1 entrainant une indétermination a priori de la sortie (en effet dans ce cas lorsque T va passer à 0, R et S vont aussi passer à 0 mais sûrement pas simultanément et il y a donc risque de modification de la sortie), il ne faut donc pas permettre ce cas.

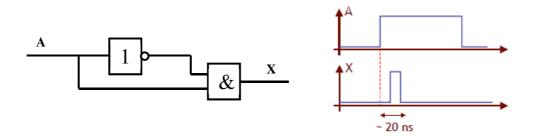
ICAM

7-c) Impulsion d'horloge:

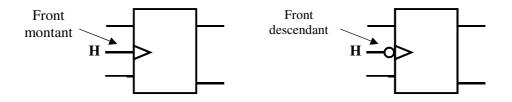
Généralement la synchronisation s'effectue par une impulsion d'horloge et non par un niveau haut/bas.

L'impulsion d'horloge est généralement brêve et peut être considérée sur le front montant (†) ou le front descendant (↓):

Le logigramme schématise un moyen de générer une impulsion :

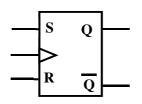


Symboles:



7-d) Bascule RSH:

Prenons l'exemple d'une bascule RSH à front montant :

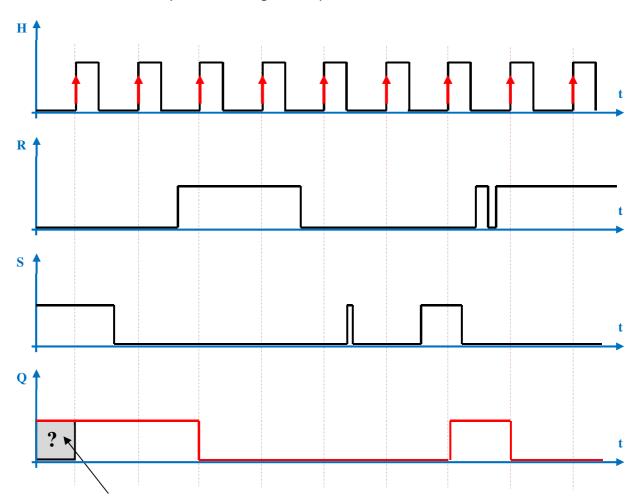


S	R	Н	Q n+1
X	X	+	Qn
0	0	†	Qn
0	1	†	0
1	0	†	1
1	1	†	Interdit



ICAM

Un exemple de chronogramme pour cette bascule :

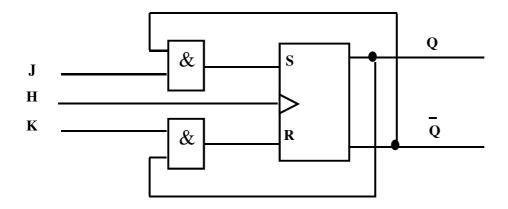


Etat indéterminé : il faut connaître l'état antérieur

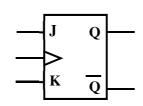
ICAM

7-e) Bascule JK:

On utilise une bascule RS et on élimine l'état interdit :



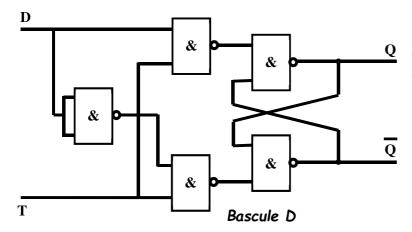
Symbole:



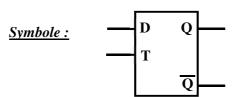
J	K	Н	Q n+1
X	X	+	Qn
0	0	†	Q_n
0	1	†	0
1	0	†	1
1	1	†	$\overline{\overline{\mathbf{Q}}}_{\mathbf{n}}$

ICAM

7-f) Bascules D (verrouillage)



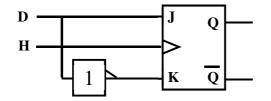
- Si T = 1 l'entrée est recopiée en sortie
- Si T = 0 la sortie est verrouillée

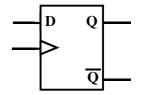


D	Т	Q n+1	Q n+1
0	1	0	1
1	1	1	0
X	0	Qn	Qn

T est généralement remplacé par une impulsion d'horloge. Elle peut être réalisée à l'aide d'une bascule JK :

Symbole:





D	Н	Q n+1	Q n+1
X	†	Qn	Q n
0	†	0	1
1	†	1	0