

Tech Web Hand Book

降压型 **DC/DC** 转换器 电路板布局基础和案例

— 目录 —

前言	1
1. 必备大原则	1
1.1 电路板布局的大原则.....	1
1.2 降压型 DC/DC 转换器工作时的电流路径	1
1.3 开关节点的振铃	2
1.4 电路板的结构与特点.....	4
1.5 铜箔的电阻	4
1.6 铜箔的电感量.....	5
2. 降压型 DC/DC 转换器的电路板布局手法与案例	6
2.1 输入电容器与二极管	6
2.2 散热孔	9
2.2.1 散热孔	9
2.2.2 散热孔的设置	9
2.3 电感	10
2.3.1 与电路板布局有关的电感特性	10
2.3.2 电感的布局	10
2.4 输出电容器	12
2.4.1 输出电容器与输入电容器电流的差异	12
2.4.2 输出电容器的布局	12
2.5 反馈路径	13
2.6 接地	14
2.6.1 模拟小信号接地与电源接地	14
2.6.2 地平层	15
3. 电路板布局中的降噪对策	16
3.1 拐角布线	16
3.2 传导噪声	16
3.3 辐射噪声	16
3.4 增加缓冲电路	17
3.5 自举电路的降噪对策	17
3.6 高边 MOSFET 的降噪对策	18
4. 总结	18
修订记录	19
注意事项	20

前言

在 DC/DC 转换器的设计中，电路结构和元器件选型的重要性是毋庸置疑的，而电路板布局也同样重要甚至可以说更重要。即使电路图纸和元器件常数正确，如果电路板布局不当也无法发挥预期性能，甚至无法工作。事实上很多“试制之后运行不理想”之类的问题都是由电路板布局引起的。

另外，开关电源“虽然噪声较多，但暂且动起来了”的情况，可能作为电源“暂且”还可以，但在某些案例中，会因产生的噪声导致系统的 S/N 下降，甚至发展到无法满足系统规格的地步。

由电路板布局引起的常见问题包括输出噪声（含尖峰和振荡）、更不容易调节、运行不稳定。虽然这些问题可以通过优化电路板布局来解决，但即使是仅到了试制阶段，重新设计电路板也会浪费大量的时间、费用和人工。要想实现快速而可靠的设计，重要的是要从高品质的电路板设计入手，而且必须抓住电路板布局的关键要点。

本书中主要介绍了二极管整流和同步整流降压型 DC/DC 转换器（开关电源）相关的电路板布局。可能有些内容也适用于其他方式或拓扑结构，但基本上是针对这些降压型 DC/DC 转换器的内容。

1. 必备大原则

在进行电路板设计时，布局的关键是如何进行元器件布局与布线设计，但是为什么这样做会更好往往是有原因的。其原因涉及到开关电路固有的特点、组件的电气特性以及电路板的材料和结构等。下面汇总了设计电路板时至少需要事先了解的主要原则。

1.1 电路板布局的大原则

首先列出的是电路板布局的大原则。后续的介绍和说明也都将基于这些原则进行。希望您在阅读本书的过程中始终牢记这些原则。

降压型 DC/DC 转换器电路板布局的大原则

- ▶ 将输入电容器和二极管布置在与 IC 引脚相同的面，并尽可能地靠近 IC。
- ▶ 必要时可设置散热孔。
- ▶ 电感用来更大程度地降低自开关节点的辐射噪声，因此，虽然其重要程度不如输入电容器，但也需要布置在靠近 IC 的位置。
- ▶ 铜箔图形面积不要过大。
- ▶ 输出电容器布置于电感附近。
- ▶ 反馈路径的布线尽量远离电感和二极管等噪声源。
- ▶ 拐角布线要用圆弧状。

1.2 降压型 DC/DC 转换器工作时的电流路径

开关电源虽然是模拟电路，但其是对电流和电压进行开关（即 ON/OFF），这一点与线性工作为主的电路不同。因此，需要考虑在哪个节点、哪条线路被施加什么性质的电压，流过什么样的电流，来决定理想的元器件布局和电流路径。

这意味着电路各部分的电压和电流的大小和性质对电路板布局有很大的影响。因此，要想掌握在电路板布局中应该考虑的内容，事先了解降压型转换器工作时的电流路径和性质是非常重要的。

图 1 是二极管整流（异步整流）降压型 DC/DC 转换器电路的示意图。BOOT 引脚的电容器是用来驱动内置 Nch-MOSFET 的自举用元件，连接于 COMP 引脚的电阻和电容器是相位补偿用元件。有些 IC 可能没有这些引脚。其他引脚和元器件则是基本的引脚和必要的外置元器件。

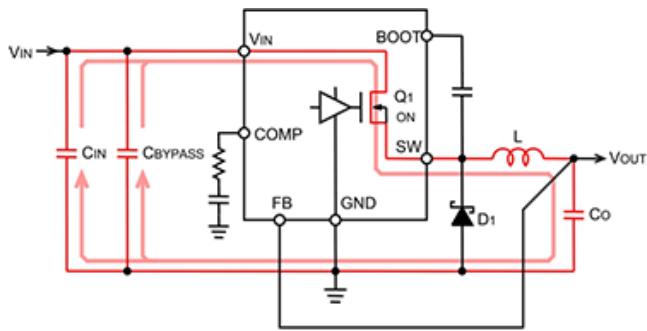
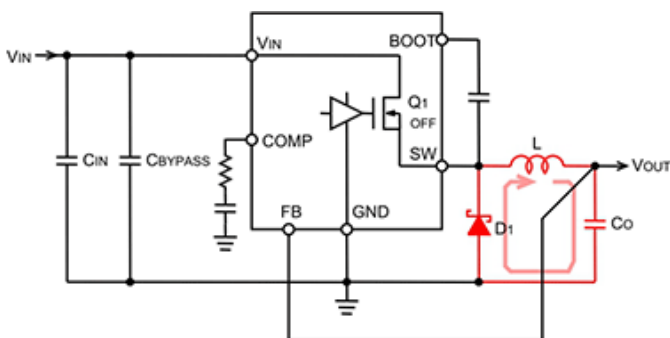
图 1. 开关元件 Q_1 导通时的电流路径

图 1 中的红色线表示开关 Q_1 导通时流过的主要电流和路径以及方向。 C_{BYPASS} 是高频用的去耦电容器， C_{IN} 是大容量电容器。

在开关 Q_1 导通的瞬间，会流过急剧的电流，大半电流来自 C_{BYPASS} ，其次来自 C_{IN} 。变化较缓和的电流来自输入电源。

图 2 中的红色线表示开关 Q_1 关断时的电流路径。二极管 D_1 导通，电感 L 蓄积的能量被释放至输出端。

图 2. 开关元件 Q_1 关断时的电流路径

降压型转换器输出端的电感是串联插入的，因此输出电容器的电流虽然会上下变动，但比较平滑。

图 3 的红色线表示图 1 和图 2 的差异。每当开关 Q_1 从关断向导通、从导通向关断切换时，红色线部分的电流都会急剧变化。这部分变化急剧，因此出现含有较多高次谐波的电流波形。

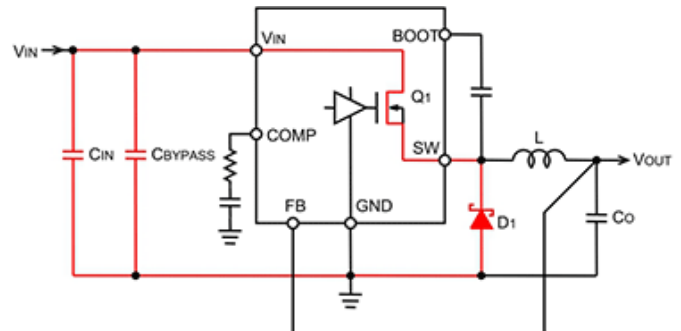


图 3. 电流的差异和布局上的重要位置

该部分差异在电路板布局时是重要之处，需要予以特别重视。

简单地讲，无论是开关晶体管外置型，还是将整流二极管替换为晶体管的同步整流型，电流流向都是相同的。后续的内容将以本电流流动的路径为前提进行介绍，所以请充分理解本电流路径。

<小结>

- 进行电路板布局（设计）时，了解降压型转换器的电流路径是非常重要的。
- 开关稳压器的开关工作引发的电流急剧 ON/OFF，如果不通过恰当的布局来处理，将对电路工作产生不良影响或带来其他问题。

1.3 开关节点的振铃

在实际的印刷电路板中，会存在寄生电容和寄生电感。它们的影响之大往往出乎意料，如果电路正常但不能正常工作，很多情况下是由对布局中的寄生分量考虑不足造成的。在设计实际的布线图形时，对寄生分量的处理无处不在。

在这里，将以开关节点（可以说是最需要注意的部分）为例来验证产生振铃的原因。

图 4 中列出了同步整流降压型 DC/DC 转换器电路中的寄生电容和寄生电感，也就是蓝色所示的 $C_1 \sim C_2$ 和 $L_1 \sim L_5$ 。印刷电路板上的电路中存在寄生电容和寄生电感，在开关导通时和关断时会产生红框内的图所示的高频振铃。

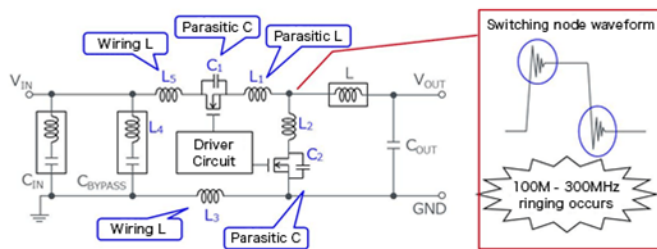


图 4. 电路板电路中的寄生电容、寄生电感及开关节点波形的振铃示意图

印刷电路板布线的电感量每 1mm 约 1nH 左右。也就是说，如果布线过长，则布线电感量将会增高。此外，开关用 MOSFET 的上升 (t_r) 和下降 (t_f) 时间一般为数 ns。因寄生分量而产生的电压和电流可通过以下公式计算。

基本计算公式

$$I = C \times \frac{dV}{dt} \quad V = L \times \frac{dI}{dt}$$

例：开关电压 = 5V、C = 1000pF

$$1000\text{pF} \times \frac{5\text{V}}{5\text{ns}} = 1\text{A} \quad 10\text{nH} \times \frac{1\text{A}}{5\text{ns}} = 2\text{V}$$

上式中假设布线长度约为 10mm，因此代入 10nH。看似很短的距离，但可以看出电流越大产生的电压也越大。

此外，由公式可知，开关 MOSFET 的 t_r 和 t_f 越短，电流和电压都越大。 t_r 和 t_f 越快，转换损耗越低，效率越高，但更容易产生振铃。

振铃的频段可按 $f=1/\text{时间}$ 来计算。假设 t_r 和 t_f 为 5ns，则周期可认为是 10ns，频段为 100MHz，一般的开关频率多为 500kHz~1MHz，因此将产生其 100~200 倍的高频(参见图 5)。

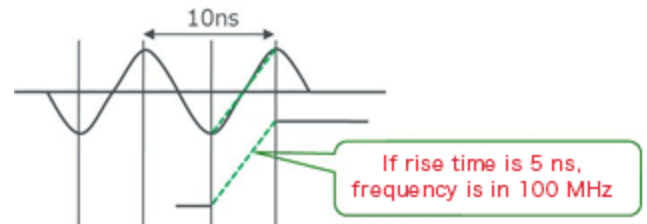


图 5. 振铃频率随着 t_r 变快而提高并更容易产生振铃的示例

下面来看图 4 所示的电路模型中的寄生分量会产生怎样的电流。图 6 是高边 MOSFET 导通时的示意图。寄生电容 C_2 被充电，寄生电感 $L_1 \sim L_5$ 积蓄能量，当开关节点的电压等于 V_{IN} 时，积蓄于 $L_1 \sim L_5$ 中的能量与 C_2 产生谐振，从而产生较大的振铃。

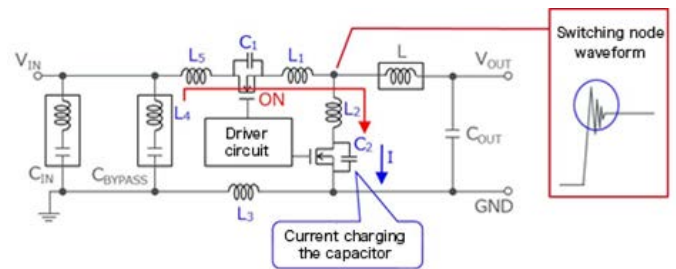


图 6. 高边 MOSFET 导通时的电流路径和振铃

高边 MOSFET 导通时的寄生电感 L 中积蓄的能量 P_{ON} 和谐振频率 f_{ON} 可通过以下公式进行计算。

$$P_{ON} = \frac{1}{2} \times (L_1 + L_2 + L_3 + L_4 + L_5) \times I^2$$

$$f_{ON} = \frac{1}{2 \times \pi \times \sqrt{(L_1 + L_2 + L_3 + L_4 + L_5) \times C_2}}$$

图 7 是高边 MOSFET 关断时的示意图。

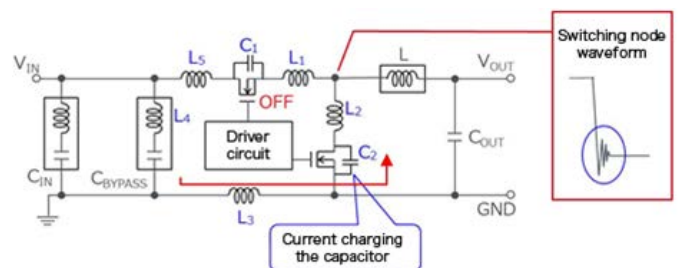


图 7. 高边 MOSFET 关断时的电流路径和振铃

即使高边 MOSFET 关断，电感中也会持续流过电流，因此高边 MOSFET 的寄生电容 C_1 被充电，低边 MOSFET 的寄生电容 C_2 放电， V_{OUT} 继续降低。当 V_{OUT} 低于低边 MOSFET 的寄生二极管的 V_F 时，虽然所有电感电流会流过该二极管，高边寄生电容 C_1 的充电变为零，但此前寄生电感中积蓄的能量会引起与 C_1 的谐振，并产生较大的振铃。关断时的寄生电感中的能量 P_{OFF} 和谐振频率 f_{OFF} 可按以下公式进行计算。

$$P_{OFF} = \frac{1}{2} \times (L_1 + L_2) \times I^2$$

$$f_{OFF} = \frac{1}{2 \times \pi \times \sqrt{(L_1 + L_2 + L_3 + L_4 + L_5) \times C_1}}$$

电感 L_4 取决于 C_{BYPASS} 的特性。另外， L_3 和 L_5 受电路板布局的影响很大。本电路是开关晶体管外置型 IC 的电路示例，当使用开关晶体管内置型 IC 时， L_1 、 L_2 、 C_2 将取决于其 IC，并且是固定值，与电路板的布局无关。

综上所述，实际的印刷电路板中存在电路图中没有的分量，因此，如果布局不当，会随着开关动作在开关节点产生较大振铃，可能导致无法正常工作或噪声增加等问题。

现在应该明白电路板布局的大原则中提到的“布线要短”的原因了。

<小结>

- 实际的印刷电路板中，存在电路图中没有的寄生电容和寄生电感。
- 寄生分量可能引发振铃等问题。
- 在进行电路板设计时要牢记这些要点，以实现理想布局。

1.4 电路板的结构与特点

要实现理想的电路板设计，不但需要先掌握布局要点，还需要事先了解电路板本身。

图 8 是电路板的横截面示意图。

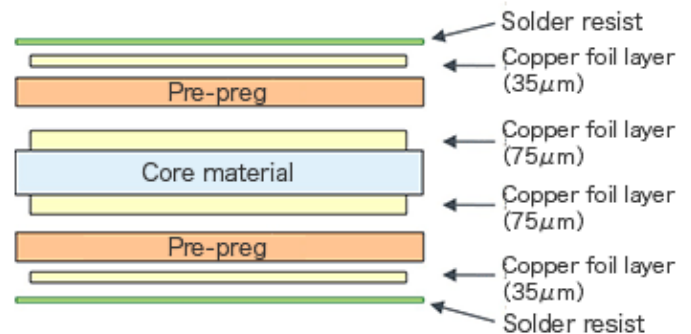


图 8. 印刷电路板的基本结构（横截面）

基本的电路板结构和特征如下：

- 表面和背面的铜箔厚度通常与内层厚度不同。
- 芯材铜箔通常较厚，散热性较好。
- 芯材为通用厚度，可通过半固化片来调整厚度。
- 有的芯材和半固化片的种类是容易产生迁移的材质，可能无法承受高湿度试验。

1.5 铜箔的电阻

不仅要了解电路板，还需要了解焊盘布线的铜箔。当然，铜箔是有电阻的。在较大电流条件下，会产生较大的传导损耗，也就是会产生电压降或发热现象，因此需要考虑到铜箔的电阻值。

铜箔的电阻按单位面积来考量。图 9 为单位面积的铜箔电阻值示意图。这是常见的铜箔厚 35μm、宽 1mm、长 1mm 条件下的电阻值。

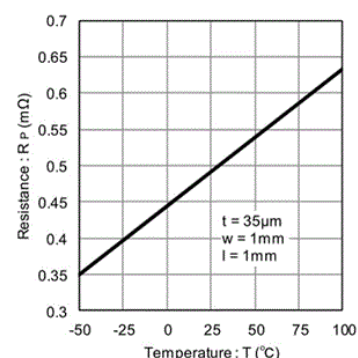


图 9. 单位面积的铜箔电阻值

通常可利用下列公式进行电阻计算。

$$R = \frac{\rho \times l}{t \times w} \times 10 \text{ [m}\Omega\text{]}$$

l: 导体长度 [mm]

w: 导体宽度 [mm]

t: 铜箔厚度 [μm]

ρ : 铜的电阻率 [$\mu\Omega\text{cm}$]

$$\rho(T = 25^\circ\text{C}) = 1.72 \mu\Omega\text{cm}$$

$$\rho(T) =$$

$$\rho(T_a = 25^\circ\text{C}) \times \{1 + 0.00385(T - 25)\} \text{ [}\mu\Omega\text{cm}\text{]}$$

T: 温度

根据从图 9 中读取到的单位面积电阻值 R_P 来计算, 结果如下:

$$R = R_P \times \frac{l}{w} \times \frac{35}{t} \text{ [m}\Omega\text{]}$$

R_P : 从图中读取到的电阻值 [m Ω]

例如, 25°C 时, 宽 3mm、长 50mm 的铜箔的电阻值, 根据下列计算得出 8.17m Ω 。

$$R = R_P \times \frac{l}{w} \times \frac{35}{t} = 4.9 \times \frac{50}{3} \times \frac{35}{35} = 8.17 \text{ [m}\Omega\text{]}$$

根据该电阻值, 得出流过 3A 电流时的电压降为 24.5mV。另外, 从图中可以看出, 当温度上升至 100°C 时, 电阻值增加 29%。所以, 电压降也增加至 31.6mV。

该铜箔引起的电压降, 在某些条件下可能会导致较大问题, 因此基本上需要根据电流和温度条件来考虑布线宽度。

1.6 铜箔的电感量

如“1.3 开关节点的振铃”一节中所述, 铜箔中存在电感。从这个意义上讲, 版图中大部分物体都存在电阻、电容和电感分量。

铜箔的电感量可通过以下公式来计算。

$$L = 0.2 \times l \times \left(\ln \frac{2 \times l}{w + t} + 0.2235 \times \frac{w + t}{l} + 0.5 \right) \text{ [nH]}$$

l: 导体长度 [mm]

w: 导体宽度 [mm]

t: 铜箔厚度 [μm]

从公式可以看出, 电感值基本上不依赖于铜箔的厚度。

图 10 是根据铜箔电感的计算值绘制的曲线图。由图可知, 即使线宽提高到 2 倍, 电感值也不会下降到理想程度。

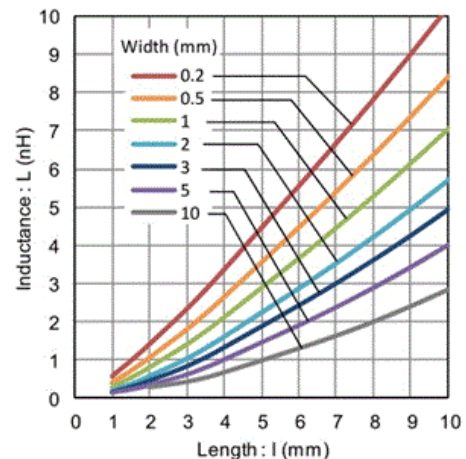


图 10. 铜箔电感

要想减少寄生电感的影响, 缩短布线长度是最好的解决方法。

假设电感值 $L[\text{H}]$ 的印刷布线上流过的电流在时间 $t[\text{s}]$ 之内变化量为 $i[\text{A}]$, 则将在其印刷布线的两端产生以下电压。

$$|V| = L \times \frac{di}{dt} \text{ [V]}$$

例如, 当在寄生电感值为 6nH 的印刷布线上 10ns 内流过 2A 的电流时, 将产生以下电压:

$$|V| = 6 \times 10^{-9} \times \frac{2}{10 \times 10^{-9}} = 1.2 \text{ [V]}$$

需要注意的是, 在某些条件下寄生电感也会造成较大的电压, 不仅会影响运行, 还有可能损坏部件。

<小结>

- 需要事先了解电路板的基本结构。
- 铜箔的电阻表现为电压降, 具有温度依赖性。
- 要注意铜箔的电感在某些情况下会引发高电压。
- 要降低电感值, 缩短布线是有效方法

2. 降压型 DC/DC 转换器的电路板布局手法与案例

接下来介绍具体的元器件布局。案例中的电路板布局将基于“1.2 降压型 DC/DC 转换器工作时的电流路径”中使用的电路展开（见图 11）。后续的电路板布局示例都将以该电路为基础进行。

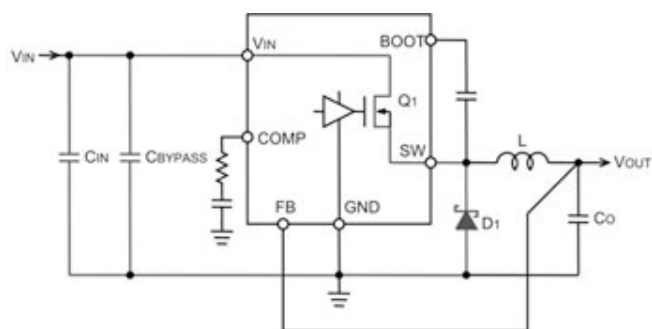


图 11. 电路板布局案例的基本电路

2.1 输入电容器与二极管

布局先从最重要的元器件输入电容器和二极管的布置开始。

在“1.1 电路板布局的大原则”中提到“将输入电容器和二极管配置在与 IC 引脚相同的面，并尽可能地靠近 IC”。这是非常重要的关键点。

如果是输出电流较小的电源（ $I_{O} \leq 1A$ ），则输入电容器的容值也较小，因此有时可以使 C_{IN} 和 C_{BYPASS} 复用 1 个陶瓷电容器。这是因为随着电容值变小，陶瓷电容器的频率特性会变好。但是，不同的类型和品牌，其频率特性也不同，因此需要确认实际使用的电容器的频率特性。

如图 12 所示， C_{IN} 所用的大容量电容器，通常频率特性不会特别好，因此，需要与 C_{IN} 并联配置频率特性优异的高频去耦电容器 C_{BYPASS} 。 C_{IN} 和 C_{BYPASS} 的组合使频率特性成为两个电容器的合成特性。 C_{BYPASS} 请使用表面贴装型的积层陶瓷电容器（MLCC）。

C_{IN}
 1 μ F 50V X5R GRM188R61H105KAAL (Murata)
 10 μ F 50V X5R GRM31CR61H106KA12 (Murata)
 C_{BYPASS}
 0.1 μ F 50V X7R GRM188R71H104KA93 (Murata)
 0.47 μ F 50V X7R GRM21BR71H474KA88 (Murata)

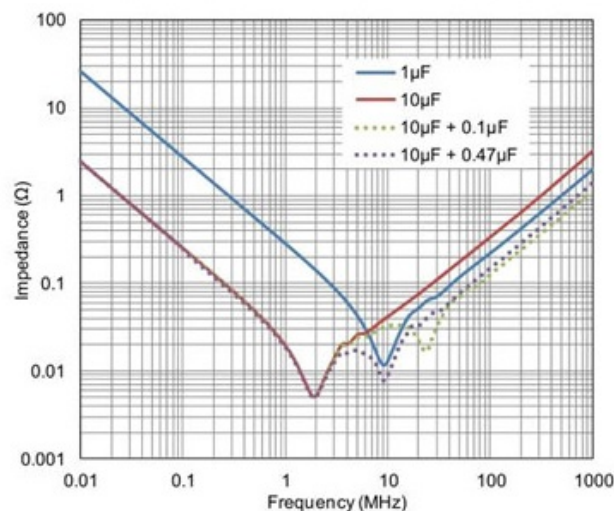


图 12. C_{IN} 单体与组合了 C_{BYPASS} 后的频率特性比较

接下来，通过实际的布局来看理想的布局案例和不良的布局案例。

图 13 为理想的输入电容器布局案例。

C_{BYPASS} 被配置在与 IC 引脚相同的面，并非常靠近 IC。

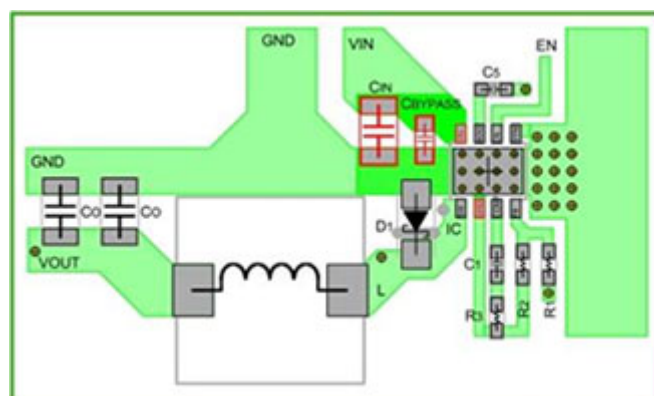


图 13. 输入电容器的理想布局案例

与之相对，图 14 为妥协的案例。由于 C_{BYPASS} 被配置在与 IC 相同的面并且位置非常接近 IC，因此可以提供大部分脉冲状的输入电流。所以，大容量电容器 C_{IN} 如图 14 所示离开 2cm 左右也没问题，但还是请遵循前面提到的“尽可能地靠近 IC”原则。

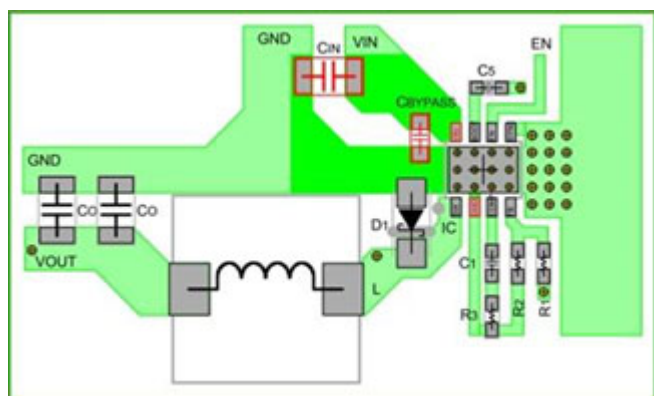


图 14. 妥协的案例。当 C_{BYPASS} 被配置于与 IC 相同的面并靠近 IC 时， C_{IN} 有 2cm 左右的距离也没问题

当因空间原因无法在 IC 相同的面配置 C_{IN} 时，在按照原则正确配置了 C_{BYPASS} 的前提下，可以如图 15 所示，经由过孔配置在背面。

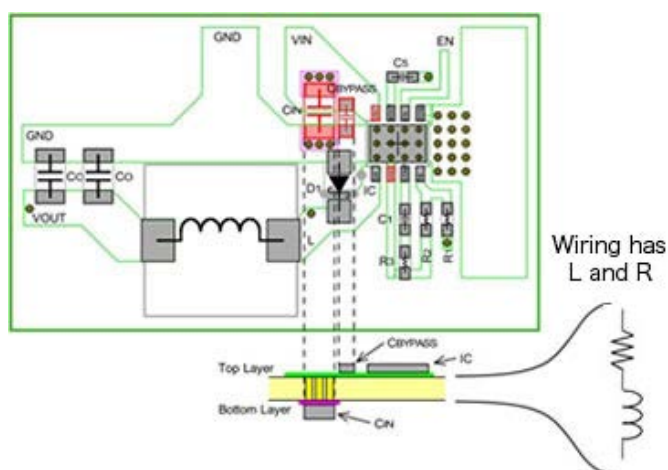


图 15. 经由过孔将 C_{IN} 配置在背面的案例。

纹波电压可能会增加

这种方法有可能避免噪声增加，但因过孔电阻的影响，在大电流时纹波电压可能会增加，因此需要进行实际确认。

下面的图 16 是将 C_{BYPASS} 和 C_{IN} 配置在背面的布局案例。

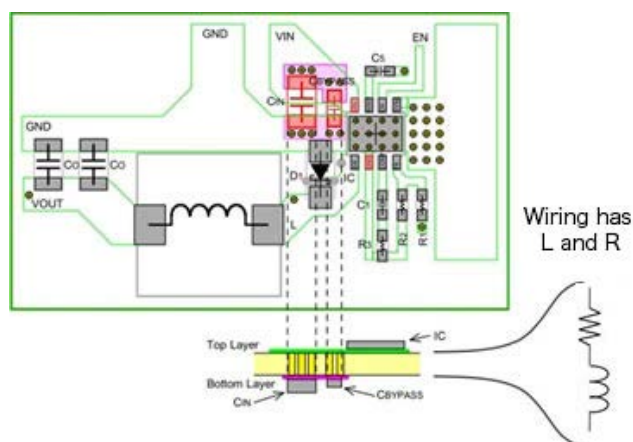


图 16. 将 C_{BYPASS} 和 C_{IN} 配置在背面的布局案例。

受过孔电感影响噪声增加

这种布局受过孔的电感分量影响，电压噪声会增加，因此绝对不可以进行这样的布局。

图 17 是 C_{BYPASS} 、 C_{IN} 和二极管 D_1 的理想布局。

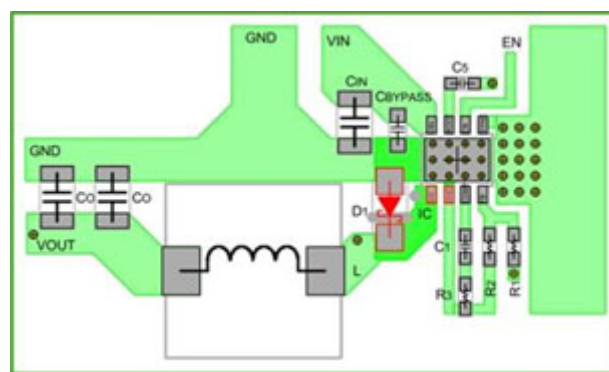


图 17. 输入电容器和二极管的理想布局案例

C_{BYPASS} 要尽量靠近 IC 的 V_{IN} 引脚及 GND 引脚进行配置，这一点是非常重要的。

但是，如果是降压型转换器，则即使将 C_{BYPASS} 尽量靠近 IC 配置， C_{IN} 的 GND 也存在数百 MHz 的高频。因此，建议布局时 C_{IN} 的 GND 和输出电容器 C_O 的 GND 离开 1cm~2cm。

二极管 D_1 也配置于与 IC 引脚相同的面，并尽量靠近 IC。二极管使用尽量短且较宽的布线，并且需要直接连接于 IC 的开关引脚和 GND 引脚。

经由过孔配置于背面时，受过孔电感的影响，噪声将增加，因此绝对不可以采用这种方法。

图 18 是不良的版图案例。 C_{BYPASS} 与 IC 的 V_{IN} 引脚和 GND 引脚的距离较远，因此受布线电感的影响会产生电压噪声和振铃。

另外，二极管与 IC 的开关引脚和 GND 引脚的距离较远，因此布线电感增加，尖峰噪声变大。

当 C_{BYPASS} 的布局不当，即未靠近 IC 的 V_{IN} 引脚及 GND 引脚进行配置时，受布线长度或过孔影响，寄生电感将会增加，从而随着开关而产生较大振铃（图 19）。

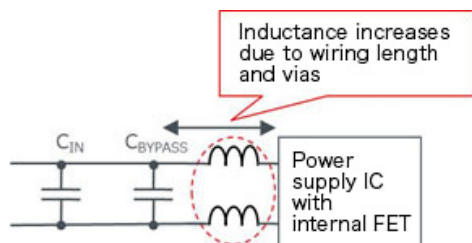
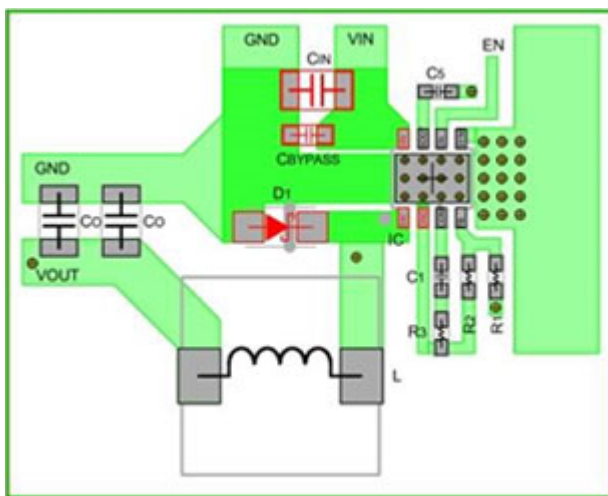


图 18. 不良版图案例

此外，到输入电容器的环路会成为天线，将噪声辐射到周边。

图 19 是 C_{BYPASS} 离开 2mm 时和 10mm 时的波形。显然，振铃明显增大。

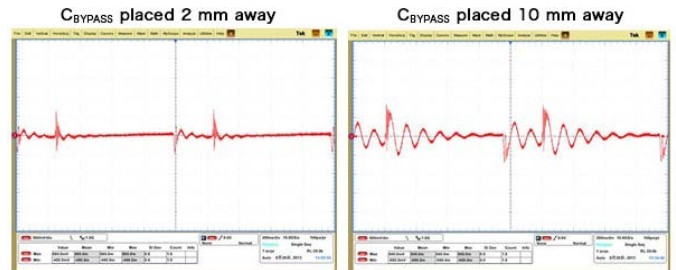


图 19. C_{BYPASS} 的距离与振铃

布局的影响会非常实在地在结果中显示出来。在实际的布局工作中，可能有时不得不妥协，但是，请尽量减少妥协部分，争取实现理想布局。

<小结>

- 建议先从输入电容器和二极管的布局开始。
- 将输入电容器和二极管配置在与 IC 引脚相同的面，并尽可能地靠近 IC 是不可动摇的原则。
- 寄生电感会引发噪声，因此使用过孔时需要充分验证。需要注意电流开关的位置。

2.2 散热孔

众所周知，散热孔是利用电路板来提高表面贴装部件散热效果的一种方法。然而，如果未正确配置散热孔，则无法获得良好的效果。

2.2.1 什么是散热孔

散热孔是在电路板上设置通孔，如果是单层双面电路板，则是将电路板正反面的铜箔连接，增加用于散热的面积和体积，即降低热阻的手法。如果是多层电路板，则可以连接各层之间的面，或限定部分连接的层等，主旨是相同的。

表面贴装型元器件是以通过安装到印刷电路板上降低热阻为前提的。热阻取决于起到散热器作用的印刷电路板上的铜箔面积、厚度以及电路板的厚度和材质等。基本上是通过增加面积、提高厚度、提高热导率来提升散热效果。

但由于铜箔的厚度一般是有标准规格限定的，无法一味地增加厚度。另外，如今“节省空间”已成为一项基本要求，并不能因为想要电路板上散热用的面积就一味占用，而且实际上铜箔的厚度也并不厚，所以当超过一定面积时将无法获得与面积相应的散热效果。

这些课题的解决对策之一就是“散热孔”。要想有效使用散热孔，很重要的一点是将散热孔配置在靠近发热体的位置，比如在部件的正下方等。如图 20 所示，可以看出利用热量平衡效果，连接温差较大的位置是很好的方法。

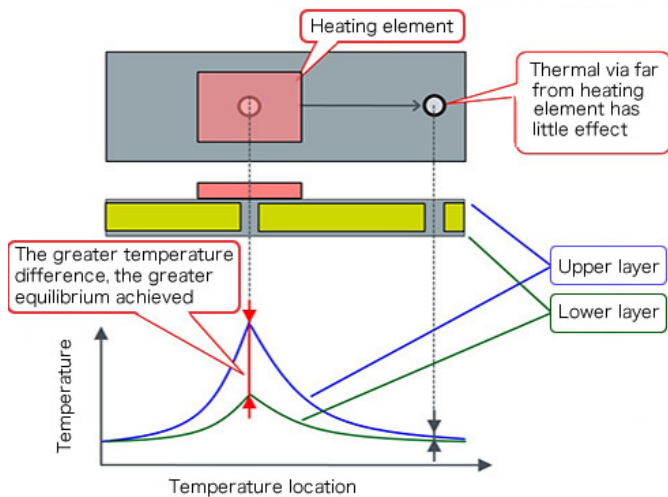


图 20. 散热孔的热传导

散热孔的特性总结如下：

- 来自发热体的热量透过铜箔消散
- 面积越大，温升越低
- 散热孔配置于温差较大的位置（建议在发热体的正下方）
- 散热孔的降温效果取决于面积和体积

2.2.2 散热孔的设置

来看散热孔的布局示例。图 21 是背面散热片裸露型 IC 封装 HTSOP-J8 的散热孔布局和尺寸示例。

为提高散热孔的热导率，建议采用可电镀填充的、内径 0.3mm 左右的小孔径过孔。需要注意的是，如果孔径过大，在回流焊处理工序可能会发生焊料爬越问题。

散热孔的间隔为 1.2mm 左右，设置于封装背面散热片的正下方。如果仅背面散热片的正下方不足以散热，则还可在 IC 的周围设置散热孔。在这种情况下要尽量靠近 IC 设置，这一点很重要。

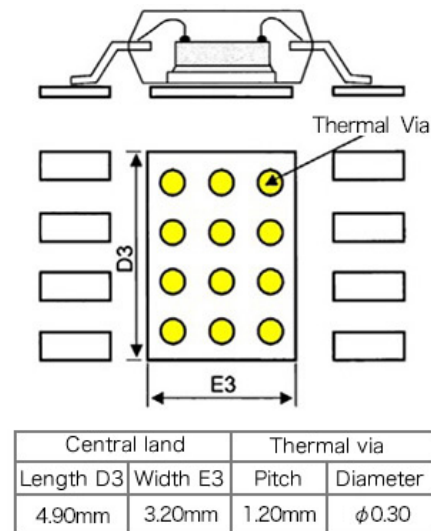


图 21. 背面散热封装的散热孔尺寸和设置位置示例

<小结>

- 散热孔是利用贯通电路板的通道（过孔）使热量传导到背面的散热手法。
- 散热孔要设置在发热体的正下方或尽可能地靠近发热体。

2.3 电感

在对电感进行布局时，需要考虑如何更大程度地降低 EMI。另外，使用前必须充分了解电感作为磁性元件的特性。

2.3.1 与电路板布局有关的电感特性

首先来稍微回顾一下与布局有关的电感特性。

当电流流过电感时会产生磁力线。当这种磁力线穿过导体（如果是印刷电路板，则导体为铜箔）时，会在这部分产生涡电流。也就是说，如果电感的附近有导体，则可能因涡电流而引发问题。由于涡电流是沿抵消磁力线的方向流动，因此会使电感值减小、Q 值下降（损耗增加）。

顺便提一下, Q 是表示电感损耗量的参数之一, 简单地讲, “ Q 值大=损耗小”。此外, 如果电感附近的铜箔是信号线, 则涡电流可能致使噪声传播到信号, 可能对电路工作造成不良影响。

另一重要之处是, 电感属于发热元件。众所周知, 当电感有电流流过时, 会因绕组的电阻分量和损耗而发热。随着电感的温度升高, 除元件材料劣化之外, 在铁氧体铁芯的情况下, 如果超过居里温度, 电感值就会急剧下降。通常会提供额定电流值和电阻值规格作为参考标准, 但在实际安装时需要考虑散热。

2.3.2 电感的布局

为了尽可能地减少来自开关节点的辐射噪声, 虽然重要程度不如输入电容器, 但请将电感也尽量配置在 IC 附近。

如果为了降低布线电阻和增加散热量而过度扩大铜箔面积, 则铜箔可能会起到天线的作用, 使 EMI 增加, 因此不可过度增加铜箔面积。

从 EMI 的角度出发考虑布线面积的布局示例见图 22, 图 23 为配置了超出必要的布线宽度的不良版图示例。

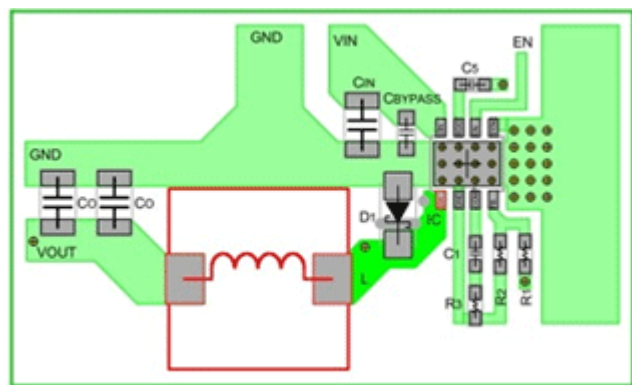


图 22. 理想的电感布线示例

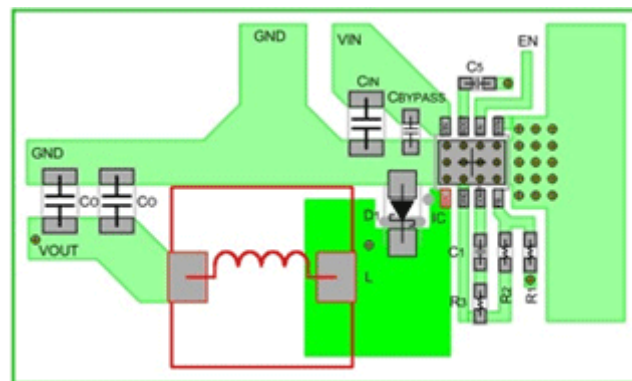


图 23. 铜箔面积过大的不良电感布线示例

具体的布线宽度可参考电流耐受特性来决定。图 24、图 25 为流过某电流时的导线宽度和自发热导致的温升曲线图。

例如, 当 2A 的电流流过导体厚度 $35\mu\text{m}$ 的布线时, 要抑制 20°C 的温升, 需要 0.53mm 的导体宽度。但是, 由于布线受外围元器件发热量和环境温度的影响, 因此, 需要保留充分的余量。例如, 建议 1 盎司 ($35\mu\text{m}$) 电路板中每流过 1A 电流对应导体宽度 1mm 以上、2 盎司 ($70\mu\text{m}$) 电路板中每流过 1A 电流对应导体宽度 0.7mm 以上。

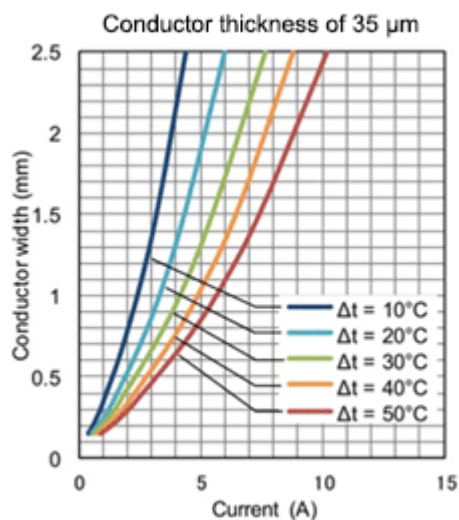


图 24. 导体厚度为 $35\mu\text{m}$ 时的导体宽度和电流引起的温升

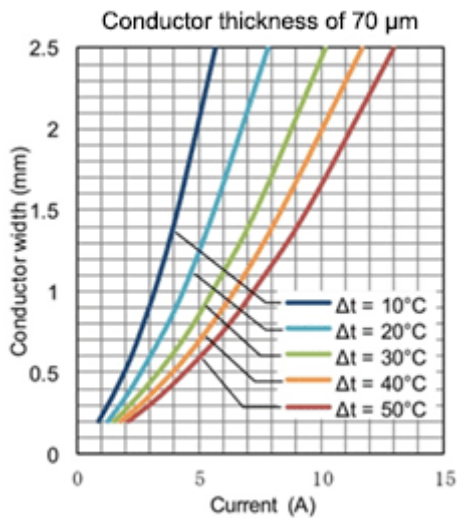


图 25. 导体厚度为 70μm 时的导体宽度和电流引起的温升

电感的正下方不可配置 GND 或其他布线（图 26）。这正如前面提到的，磁力线穿过导体 GND 层并产生涡电流，受抵消磁力线的效果影响，会使电感值下降或 Q 值下降（损耗增加）。

非 GND 的信号线也有因涡电流使开关噪声传递给信号的可能性，因此应避免电感正下方的布线。不得不布信号线时，请使用漏磁较少的闭磁路电感。但是，必须实际测试并确认是否有问题。

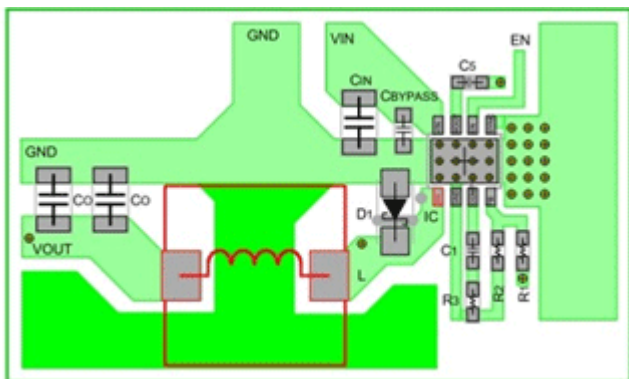


图 26. 电感正下方的不良布线示例

另外，还需要注意电感引脚布线间的空间。如图 27 所示，当引脚布线间的距离近时，开关节点的高频信号经由杂散电容，被电容感应至输出。

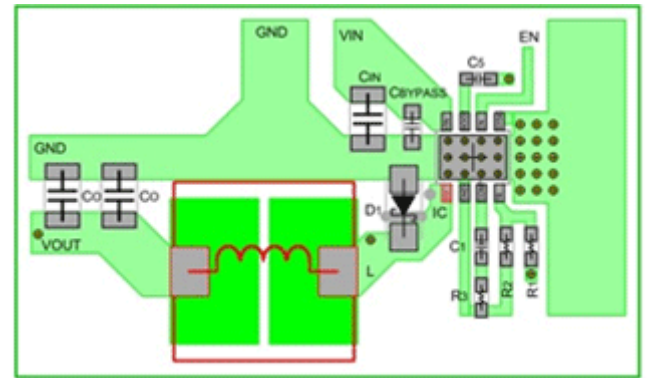


图 27. 电感端子间过近的不良布线示例

<小结>

- 电感要尽量配置在 IC 附近。
- 电感布线的铜箔面积不可过大。
- 电感的正下方不可配置 GND 层。也要极力避免配置信号线。
- 电感端子的布线不要太靠近。

2.4 输出电容器

与输入电容器一样，输出电容器也是降压型 DC/DC 转换器必不可少的元件，会影响到输出的平滑性、稳定性以及纹波电压。

2.4.1 输出电容器与输入电容器电流的差异

先来看输入电容器 C_{IN} 和输出电容器 C_O 中流动的电流的差异。图 28 中的 I_{CO} 为输出电容器的电流波形，下方的 I_{CIN} 为输入电容器的电流波形。

输入电容器中反复流过急剧的较大电流，而输出电容器则以输出电压为中心反复进行与输出纹波电压联动的平稳充放电。这是因为输出路径中串联插入了电感，电感 L 和 C_O 具有输出滤波器的作用。

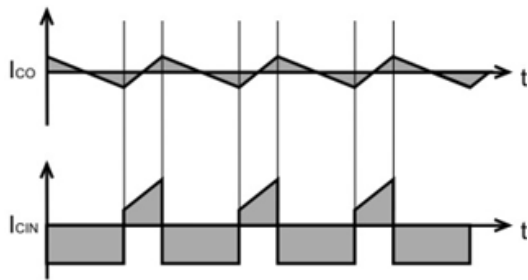


图 28. 输出电容器（上）和输入电容器（下）的电流波形示例

2.4.2 输出电容器的布局

C_O 的 GND 连接在距离 C_{IN} 的 GND 连接部分 1~2cm 的位置，要尽量靠近电感（图 29）。

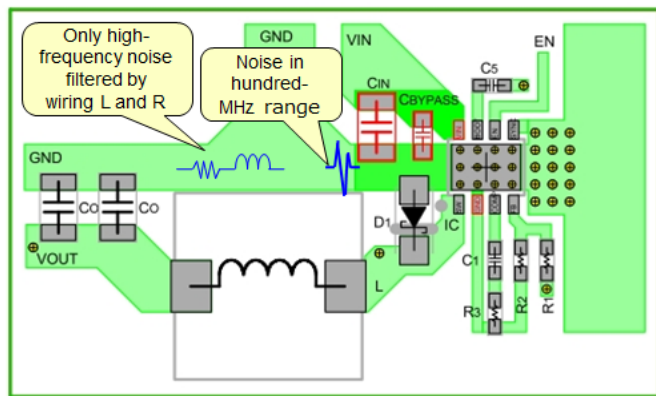


图 29. 输出电容器 C_O 的布局示例

如前所述，由于输入电容器中反复流过急剧的上升/下降电流，因此 C_{IN} 所连接的 GND 焊盘中会流入几百 MHz 的高频电流。当然，由于 C_O 所连接的 GND 焊盘是相同的 GND 焊盘，所以如果在 C_{IN} 的连接位置附近配置 C_O ，则输入的高频噪声可能会经由 C_O 传导至输出端。图 30 是该原理的示意图。

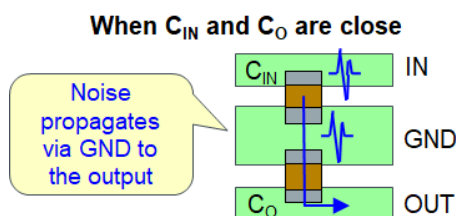


图 30. 当 C_{IN} 和 C_O 过近时，噪声经由 GND 传出

之所以将 C_O 的 GND 配置在距离 C_{IN} 的 GND 约 1~2cm 的位置，是因为薄膜布线的电感量和电阻分量起到滤波器的作用，可以降低高频噪声。也就是说，这是在充分利用寄生分量。

<小结>

- 输出电容器要尽量配置在电感附近。
- 为减少高频噪声的传导， C_{IN} 的 GND 和 C_O 的 GND 要离开 1cm~2cm 进行配置。

2.5 反馈路径

反馈路径是用来将输出电压反馈至电源 IC 的 FB 引脚以稳定输出的路径。反馈路径的布线在信号布线过程中也需要特别注意。

如图 31 的电路图所示，输出电压通过布线由电阻分压，被反馈至电源 IC 的 FB 引脚=误差放大器的输入端。电源 IC 根据该电压信息执行稳定输出电压的工作。该反馈路径之所以重要，是因为如果实际的输出电压之外的噪声或波动被送往误差放大器，则不仅无法准确地稳定输出，在某些条件下还可能会产生振荡等现象，工作可能会变得不稳定。所以需要使反馈路径能够反馈纯净的信号。

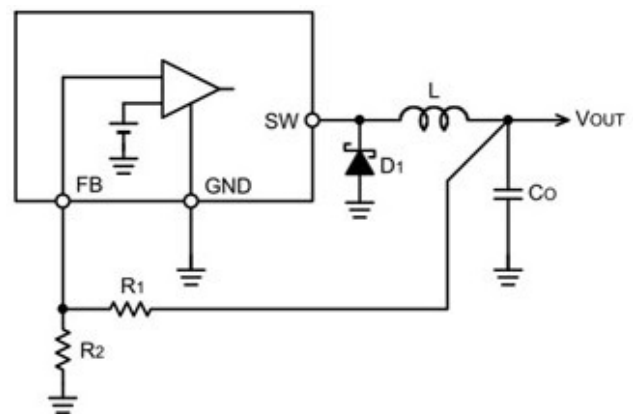


图 31. 反馈路径 ($V_{OUT} \rightarrow R1/R2 \rightarrow FB$)

反馈路径的布线有以下几点需要注意（参考图 32）。

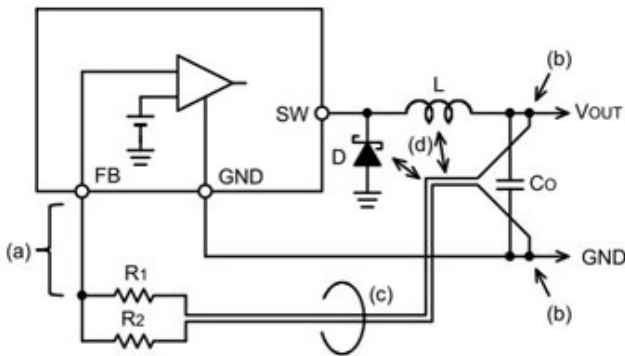


图 32. 反馈路径布线时的注意点

- 如果因反馈信号布线而受到噪声干扰，则输出电压会产生误差，在某些情况下甚至会导致运行不稳定。
- 输入反馈信号的 IC 的 FB 引脚阻抗较高，因此该引脚与电阻分压电路的分压节点之间要尽可能用短线连接：图 32 的 (a)
- 检测输出电压的位置要设置在输出电容器的两端或输出电容器的后面：图 32 的 (b)
- 从输出到电阻分压器之间的布线要平行且接近，这样抗噪性能更好：图 32 的 (c)
- 要远离电感和二极管的开关节点进行布线：图 32 的 (d)
- 不在电感和二极管的正下方布线，不与电源开关类布线平行布线（多层电路板也同样）

下面是考虑到这些要点的布线示例。图 33 是在反馈路径中使布线经由过孔转移到背面，远离开关节点的布局示例。

通过布局可以看出，完美地满足上述条件的布线并非易事。还有，虽然在上述注意事项中未明确提及，但布线的基本要求是要“尽量短”。所以，一味地延长反馈布线，远离电路区域的做法并不能称之为良策。图 33 是在背面铺设反馈信号布线的对策方案示例。

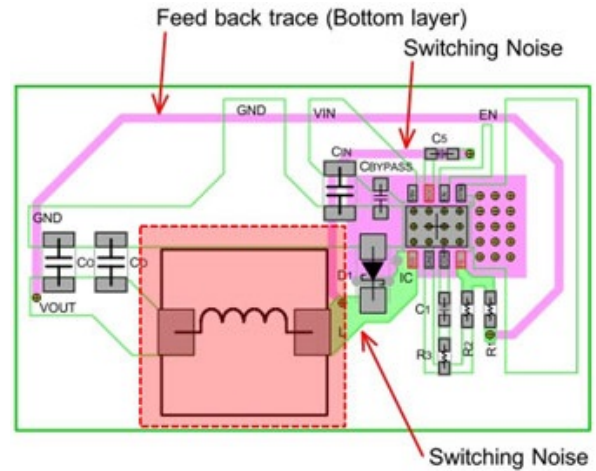


图 33. 反馈路径的布局示例。经由背面布线

图 34 是不良布局示例。反馈路径是与电感平行布局的，所以因电感周边产生的磁场而诱发了反馈路径中的噪声。

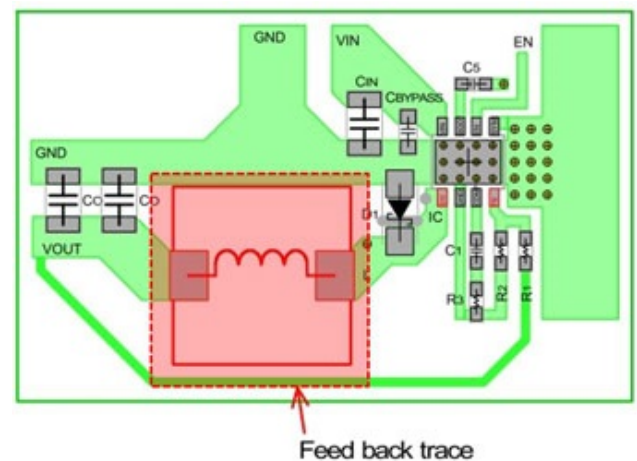


图 34. 反馈路径的不良布局示例。在电感器的旁边布线

实际上，因其他部件的关系，有时无无论如何也无法实现理想的布局与布线。在这种情况下，需要好好斟酌理想布局的目的是什么，找出更好的折中方案。

<小结>

- 来自输出端的反馈信号线要远离开关节点。如果受到噪声干扰，可能会造成误差或误动作。
- 还有一种经由过孔在电路板背面布线的方法。

2.6 接地

由于接地（以下称“GND”）布线是众多部件分别需要的布线，所以需要好好斟酌其布局。另外，正如在之前的章节中介绍过的，在降压型 DC/DC 转换器电路中，与控制电路相连的输出电压的反馈等信号系统和切换较大电流的功率系统要分离是非常重要的，这一点在 GND 布线中也同样重要。

2.6.1 模拟小信号接地与电源接地

GND 在电路（电路板）的任意位置都具有相同的电位，但在模拟信号和数字信号混合存在的电路（近年来大多数是这种情况）中，多采用单独设置模拟 GND 和数字 GND，以使数字信号引起的噪声不传递给微小的模拟信号的手法。在开关电源电路中思路也是一样的，例如，走线的电压值直接关系到输出精度的反馈路径，需要注意尽可能地减少开关节点产生的噪声对其的影响。

虽然有多种命名，不过在这里将不喜欢噪声的线路（如反馈路径）相关的 GND 称为“模拟小信号 GND（AGND）”，将开关节点等切换较大电流的线路相关的 GND 称为“功率 GND（PGND）”。

至关重要的关键要点是：AGND 和 PGND 必须分离。虽然电位相同，最终也是要连接的，但这种做法是出于将“通过开关返回较大电流的 GND”和“控制信号的 GND”分开来防止干扰的考量。

另外，原则上 PGND 需要设置在顶层并布局在一起（图 35）。但是，由于元器件的布局等原因，有时会出现无论如何也无法挨在一起进行配置的情况。在这种情况下，也可将 PGND 分开并经由过孔利用背面和内层进行连接（图 36）。但是，受过孔电阻和电感的影响，可能会出现损耗增加和噪声恶化问题，因此，请通过实际装机进行充分验证。

Basic design : PGND and AGND laid out on top layer

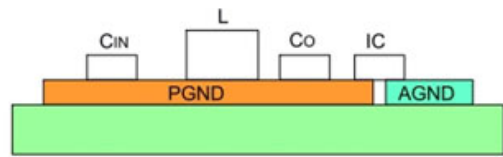


图 35. 基本的 GND 布局示例

Interrupted PGND
connected to the rear surface through vias

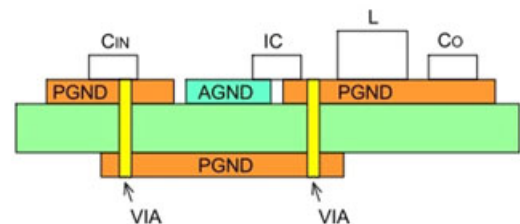


图 36. 经由过孔连接 PGND 的示例。需要验证噪声和损耗

<小结>

- AGND 和 PGND 需要分离。
- 布局的基本原则是将 PGND 配置在顶层并且 PGND 之间不分开。
- 当需要将 PGND 分开并经由过孔在背面连接时，受过孔电阻和电感的影响，损耗和噪声可能会恶化，因此需要进行验证。

2.6.2 地平层

地平层（GND 层）是指具有一定面积的 GND 布线，在背面和内层设置 GND 层的基本目的是减少直流损耗、屏蔽及散热，而接地只是辅助作用。

在多层电路板的内层或背面设置 GND 时，需要注意与高频开关噪声较多的输入端和二极管 PGND 之间的连接。

如图 37 所示，在第 3 层有公共 GND、在第 4 层有信号 GND 的情况下，它们与 PGND 的连接要在高频开关噪声较少的输出电容器 C_O 附近的 PGND 进行。不可连接噪声较多的输入电容器 C_{IN} 和二极管 D 附近的 PGND。

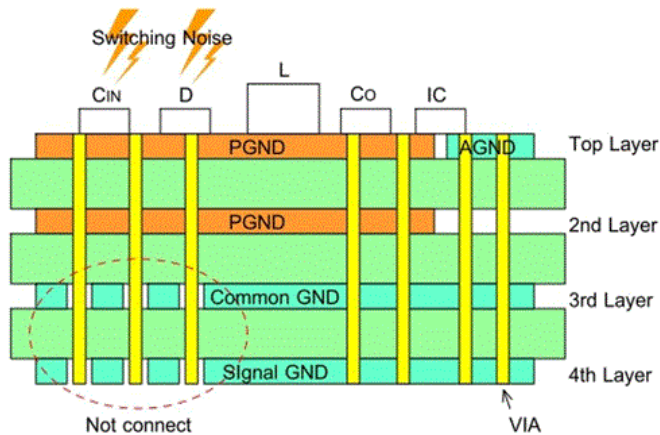


图 37. 多层电路板中的 PGND 和信号 GND 的连接示例

以及注意事项

在第 2 层有用来减少直流损耗的 PGND 层时，需要将顶层的 PGND 和第 2 层用多个过孔连接，以减小 PGND 的阻抗。

<小结>

- 在多层电路板的内层或背面设置 GND 层时，需要注意与高频开关噪声较多的输入端和二极管 PGND 之间的连接。
- 顶层 PGND 与内层 PGND 的连接，要通过多个过孔连接，以降低阻抗，减少直流损耗。
- 公共 GND 或信号 GND 与 PGND 的连接要通过高频开关噪声较少的输出电容器附近的 PGND 进行，不可通过噪声较多的输入电容器和二极管附近的 PGND 进行连接。

顺便提一下，很多 DC/DC 转换器 IC 具备 AGND(SGND) 和 PGND 两个 GND 引脚。这是因为在 IC 内部信号系统和开关（功率）系统也是分开的（分开的原因与上述原因完全相同）。另外同样，由于需要相同的电位，所以最终需要连接。重要的是，IC 的 AGND 和 PGND 要在一个点进行连接。最佳连接点请参考技术规格书中的布局等信息。

3. 电路板布局中的降噪对策

正如之前所提到的，在开关电源电路中，电路板布局需要抑制噪声并确保稳定且纯净的运行，同时需要考虑到 EMI 并尽可能地减少对其他元器件的影响。

除了基本的元器件布局和布线设计之外，还涉及到与电路板布局有关的降噪对策。

3.1 拐角布线

薄膜布线不可避免地需要拐角（弯曲），但弯曲方法不当可能会使 EMI 问题更严重。没有电路板布局经验的人可能不太相信，但这是的确是一项技术诀窍（技巧）。

图 38 给出了拐角布线的好坏示例。如果将拐角布线设计为直角，阻抗将在拐角发生变化。这会导致电流紊乱，产生被称为“反射”的波形畸变。在开关节点等频率较高的布线中，受这种反射的影响，EMI 可能会加重。



图 38. 拐角布线的好坏

拐角布线不要设计为直角，设计为 45°或圆弧状比较好。弯曲的半径越大，阻抗的变化越小。

3.2 传导噪声

传导噪声是反馈到输入线路的噪声，也被称为“传导发射（Conducted Emission）”。噪声频段主要出现在开关频率的倍数处。

这种噪声可通过增加铁氧体磁珠或 π 型滤波器来抑制。这类降噪元器件必须选择适合降噪目标频段的元器件。这就需要先确认噪声并锁定目标频率。图 39 是传导噪声的测量数据示例。

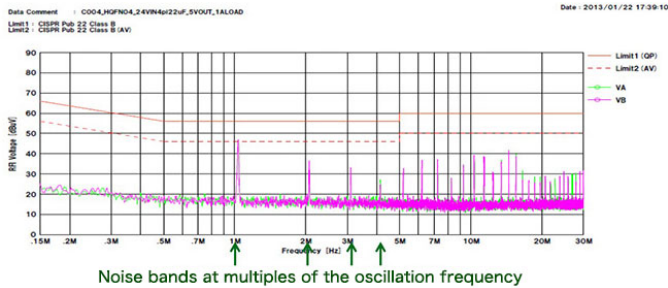


图 39. 传导噪声的测量数据示例

3.3 辐射噪声

另一个必须考虑的噪声是辐射噪声。DC/DC 转换器的辐射噪声是受开关 ON/OFF 波形斜率和振铃影响而产生的，其产生频段约为 100MHz~300MHz。

开关上升和下降时的振铃主要源于 MOSFET 和输入电容器间布线电感，电感量的大小会影响到噪声。

就如在“输入电容器的布局”中所提到的，通过优化输入电容器的布局和布线，可以降低噪声水平。

当 DC/DC 转换器电路的辐射噪声超过配套设备必须满足的标准时，其对策方法包括缓和开关波形以及增加缓冲电路。

图 40 是辐射噪声的测量示例。红线表示噪声水平的限值，在该示例中，接近 200MHz 的区域表现出的结果不是很理想。

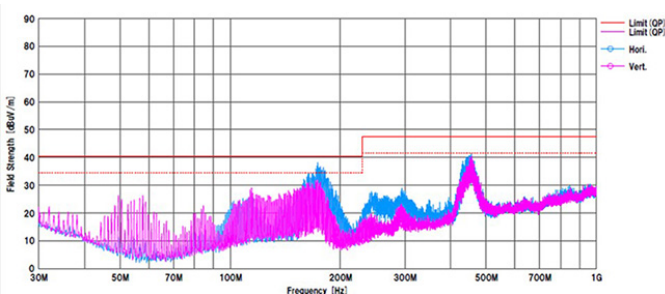


图 40. 辐射噪声的测量数据示例

3.4 增加缓冲电路

本节介绍“3.3 辐射噪声”中提到的对策之一：“增加缓冲电路”。

增加缓冲电路是降低噪声的常用手法。要降低开关节点的噪声时，可在输出端增加缓冲电路，但针对输入噪声，则需要在输入端增加。在该示例中，通过在开关节点增加 RC，可由电阻消耗开关引起的振铃的高频能量，从而起到吸收振铃的作用（见图 41）。

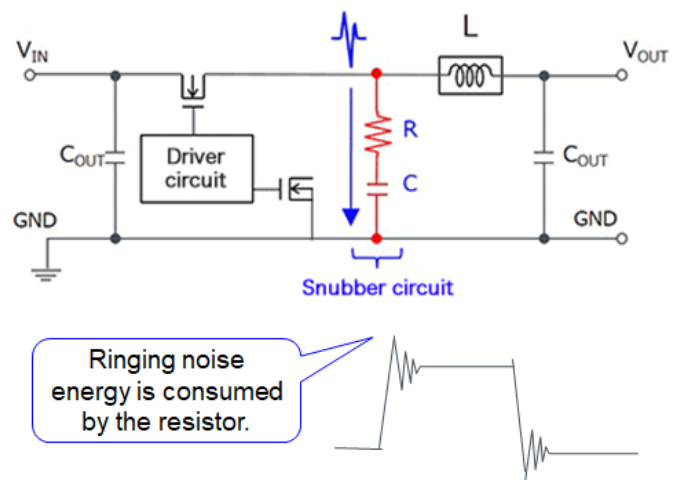


图 41. 缓冲电路及其工作示例

但是，增加缓冲电路会产生损耗。为了增加效果而提高电容器的容值的话，电阻需要能够容许其功率。下面为缓冲电路损耗的公式和计算示例。

缓冲电路损耗计算示例：

缓冲电阻：10Ω，缓冲电容器：1000pF，输入电压 12V，在开关频率 1MHz 时的电阻容许损耗

$$\text{缓冲损耗 } P = C \times V^2 \times f_{\text{SW}}$$

$$1000\text{pF} \times 144 \times 1\text{MHz} = 0.144\text{W}$$

*电阻的额定功率 MCR18(3216)：需要 0.25W 以上

<小结>

- 缓冲电路通过电阻消耗高频能量。
- 由于会产生缓冲损耗，所以请注意电阻的容许损耗。

· 需要权衡缓冲电路的效果和损耗。

3.5 自举电路的噪声对策

接下来,介绍在“3.3 噪声电场强度(辐射噪声)”中提到的一个对策“缓和开关波形的方法”。还有另一种方法,将在下一节中介绍。

在高边开关使用 Nch MOSFET 的 IC,通常具有 BOOT 引脚。该引脚具有将输出电压供给自举电路,并为高边 MOSFET 提供足够的栅极驱动电压的功能。

由于 BOOT 引脚连接于开关节点,因此通过在这里插入电阻,可减缓高边 MOSFET 导通时的上升速度,从而可抑制开关导通时的噪声。缺点是开关时间变慢,会使 MOSFET 的开关损耗会增加(参考图 42)。

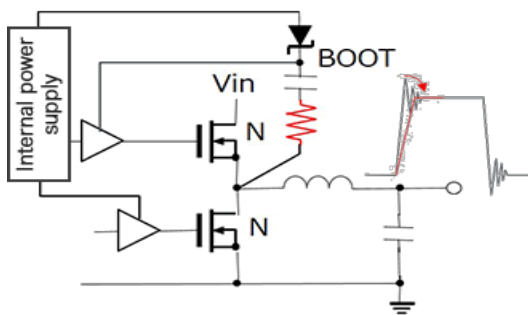


图 42. 在自举电路中插入电阻的示例

<小结>

- 通过在 BOOT 引脚处插入电阻,可以缓和高边 MOSFET 导通时的上升波形的斜率,从而降低噪声。
- 请注意, MOSFET 的开关损耗会增加。

3.6 高边 MOSFET 的降噪对策

这也是在“3.3 辐射噪声”中提到的对策“缓和开关波形的方法”之一。

该方法通过在高边 MOSFET 的栅极驱动端和栅极间插入电阻,来限制栅极电荷,使高边 MOSFET 的上升和下降平缓,从而降低导通和关断时的噪声(参考图 43)。

缺点与在自举电路中增加电阻的方法一样, MOSFET 的开关损耗会增加。另外,这种方法不适用于开关内置型 IC,只适用于使用了开关外置型控制器 IC 的结构。

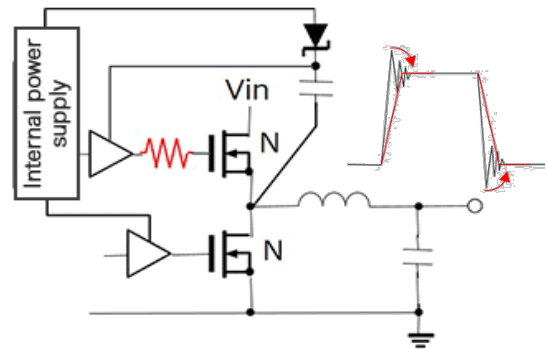


图 43. 在外置高边 MOSFET 的栅极插入电阻的示例

<小结>

- 通过在高边 MOSFET 的栅极插入电阻,可缓和导通与关断时的上升和下降波形的斜率,从而可降低噪声。
- 请注意, MOSFET 的开关损耗会增加。
- MOSFET 内置型 IC 无法插入电阻,因此不适用这种对策。

4. 总结

本书介绍了有关降压型 DC/DC 转换器的安装电路板的布局要点。在各章节中分别对各个布局要点进行了具体解说,其中的根本要点是“1.1 电路板布局的大原则”中列出的 7 个项目,另外需要始终牢记的是“布线要尽量短”。

如果遇到所设计的电路是正确的,并且元器件也没有问题,但是安装在电路板上之后达不到预期性能甚至不运行的问题,请首先确认电路板的布局是否合理。这样的情况确实并不少见。

最重要的是要尽可能地消除从电路设计到电路板设计、试制及量产过程中的返工或重新设计情况的发生。为此应该做的是提高包括电路板设计在内的设计品质。

在实际的电路板布局中，元器件的布局和布线设计常常会成为制约因素。因此，认真将应该注意的要点体现在布局设计中是非常重要的。在结果不理想的情况下，必须进行实测并确认有无问题。另外，电路板布局设计既涉及到多层电路板，还涉及到电磁波，从某种意义上讲，可以说是要求从三维的角度进行布局的设计。而要想实现更出色的设计，就需要不断地积累实际设计和实际测量的工作经验，这一点是非常重要的。

修订记录

日期	版本	变更内容
2019.11.18	001	初版

注意事项

- 1) 本资料中的内容可能会有优化，如有变更，恕不另行通知。
- 2) 本资料中的应用电路示例及其常数等信息，是用来对本产品的标准工作和使用方法进行说明的。在进行量产设计时，请对外部各种条件进行充分考量。
- 3) 本资料中的技术信息用来说明产品的代表性工作以及应用电路示例等内容，并非明示或默示允许实施或使用 ROHM 或其他公司的知识产权以及其他所有权利。对于因使用上述技术信息而引起的任何纠纷，ROHM 公司概不负责。
- 4) 对于因不遵守本资料中的记载而引起的任何事故或损坏，ROHM 公司概不负责。
- 5) 本资料在编写过程中已经力求信息准确，但万一因信息错误或误排而造成任何损害，ROHM 公司概不负责。
- 6) 未经 ROHM 许可，严禁复制或转载本资料的全部或部分内容。