

UMach Spezifikation

27. April 2012

Inhaltsverzeichnis

1	Einführung	6
1.1	Anwendungsbeispiel	6
2	Organisation der UMach VM	7
2.1	Aufbau	7
2.1.1	Betriebsmodi	7
2.2	Register	8
2.2.1	Allzweckregister	8
2.2.2	Spezialregister	9
2.3	Der Speicher	10
2.3.1	Adressierungsarten	10
2.3.2	Datentypen	11
2.4	Die Peripherie	12
2.4.1	Speicherbasierte Kommunikation	12
3	Instruktionssatz	15
3.1	Instruktionsformate	15
3.1.1	000	16
3.1.2	NNN	16
3.1.3	R00	16
3.1.4	RNN	17
3.1.5	RR0	17
3.1.6	RRN	17
3.1.7	RRR	18
3.1.8	Zusammenfassung	18
3.2	Verteilung des Befehlsraums	18
3.3	Kontrollinstruktionen	22
3.3.1	NOP	22
3.3.2	RST	22
3.3.3	CRM	22
3.3.4	CSM	23
3.3.5	DIE	23
3.3.6	RSR	23
3.3.7	AUTSM	23
3.3.8	SOCL	24

3.3.9	HATE	24
3.3.10	TRST	24
3.3.11	ZMB	24
3.3.12	ALIV	25
3.4	Lade- und Speicherbefehle	25
3.4.1	SET	25
3.4.2	SETU	25
3.4.3	COPY	26
3.4.4	MOVE	26
3.4.5	LB	27
3.4.6	LBU	27
3.4.7	LH	28
3.4.8	LHU	28
3.4.9	LW	29
3.4.10	LWU	29
3.4.11	LBI	29
3.4.12	LBUI	30
3.4.13	LHI	30
3.4.14	LHUI	30
3.4.15	LWI	31
3.4.16	LWUI	31
3.4.17	SB	31
3.4.18	SBU	32
3.4.19	SH	32
3.4.20	SHU	32
3.4.21	SW	32
3.4.22	SWU	33
3.4.23	SBI	33
3.4.24	SBUI	33
3.4.25	SHI	33
3.4.26	SHUI	34
3.4.27	SWI	34
3.4.28	SWUI	34
3.4.29	PUSHB	34
3.4.30	PUSHH	35
3.4.31	PUSH	35
3.4.32	POPB	35
3.4.33	POPH	35
3.4.34	POP	36
3.5	Arithmetische Instruktionen	36
3.5.1	ADD	36
3.5.2	ADDU	36
3.5.3	ADDI	37
3.5.4	ADDIU	37

3.5.5	SUB	38
3.5.6	SUBU	38
3.5.7	SUBI	38
3.5.8	SUBIU	38
3.5.9	MUL	38
3.5.10	MULU	39
3.5.11	MULI	39
3.5.12	MULIU	39
3.5.13	DIV	39
3.5.14	DIVU	39
3.5.15	DIVI	40
3.5.16	DIVIU	40
3.5.17	MOD	40
3.5.18	MODI	40
3.5.19	ABS	41
3.5.20	NEG	41
3.5.21	INC	41
3.5.22	DEC	41
3.6	Logische Instruktionen	42
3.6.1	AND	42
3.6.2	ANDI	42
3.6.3	OR	42
3.6.4	ORI	42
3.6.5	XOR	42
3.6.6	XORI	43
3.6.7	NOT	43
3.6.8	NOTI	43
3.6.9	NAND	43
3.6.10	NANDI	43
3.6.11	NOR	44
3.6.12	NORI	44
3.6.13	SHL	44
3.6.14	SHLI	44
3.6.15	SHR	44
3.6.16	SHRI	45
3.6.17	SHRA	45
3.6.18	SHRAI	45
3.6.19	ROTL	45
3.6.20	ROTLI	46
3.6.21	ROTR	46
3.6.22	ROTRI	46
3.7	Vergleichsinstruktionen	46
3.7.1	CMP	46
3.7.2	CMPU	47

3.7.3	CMPI	47
3.7.4	CMPIU	47
3.8	Sprungbefehle	47
3.8.1	BZ	48
3.8.2	BNZ	48
3.8.3	BLZ	48
3.8.4	BLEZ	48
3.8.5	BGZ	49
3.8.6	BGEZ	49
3.8.7	BEI	49
3.8.8	BNI	49
3.8.9	BLI	50
3.8.10	BLEI	50
3.8.11	BGI	50
3.8.12	BGEI	50
3.8.13	JMP	51
3.8.14	GO	51
3.9	Unterprogramminstruktionen	51
3.9.1	CALL	51
3.9.2	RET	51
3.10	Systeminstruktionen	51
3.10.1	WAKE	51
3.10.2	KILL	52
Tabellenverzeichnis		53
Glossar		54
Index		56

1 Einführung

UMach ist eine einfache virtuelle Maschine (VM), die einen definierten Instruktionssatz und eine definierte Architektur hat. UMach orientiert sich dabei an Prinzipien von RISC Architekturen: feste Instruktionslänge, kleine Anzahl von einfachen Befehlen, Speicherzugriff durch Load- und Store-Befehlen, u.s.w. Die UMach Maschine ist Register-basiert. Der genaue Aufbau dieser Rechenmaschine ist im Abschnitt [2.1](#) ab der Seite [7](#) beschrieben.

Für den Anwender der virtuellen Maschine wird zuerst eine Assembler-Sprache zur Verfügung gestellt. In dieser Sprache werden Programme geschrieben die anschließend kompiliert werden. Die kompilierte Dateien (Maschinen-Code) wird von der virtuellen Maschine ausgeführt.

1.1 Anwendungsbeispiel

```
| LOAD R1 90  
| LOAD R2 09  
| REV  R3 R1
```

2 Organisation der UMach VM

2.1 Aufbau

Dieser Abschnitt beschreibt den Aufbau der UMach virtuellen Maschine. Die virtuelle Maschine besteht aus internen und aus externen Komponenten. Dabei sind die externen Komponenten nicht wesentlich für die Funktionsfähigkeit der gesamten Maschine, d.h. die Maschine kann im Prinzip auch ohne die externen Komponenten funktionieren – in diesem Fall fehlt ihr eine Menge von Funktionen.

Interne Komponenten sind diejenigen Komponenten, die für die Funktionsfähigkeit der UMach Maschine wesentlich sind:

1. Recheneinheit
2. Logische Einheit
3. Register

Externe Komponenten

1. Anbindung an einem I/O-Port

2.1.1 Betriebsmodi

Ein [Betriebsmodus](#) bezieht sich auf die Art, wie die UMach VM läuft. Die UMach VM kann in einem der folgenden Betriebsmodi laufen:

1. Normalmodus
2. Einzelschrittmodus

Normalmodus Die virtuelle Maschine führt ohne Unterbrechung ein Programm aus. Nach der Ausführung befindet sich die Maschine in einem Wartezustand, falls sie nicht ausdrücklich ausgeschaltet wird.

Einzelstschrittmodus Die virtuelle Maschine führt immer eine einzige Instruktion aus und nach der Ausführung wartet sie auf einen externen Signal um mit der nächsten Instruktion fortzufahren. Dieser Modus soll dem Entwickler erlauben, ein Programm schrittweise zu debuggen.

2.2 Register

Die [Register](#) sind die Speichereinheiten im Prozessor. Die meisten Anweisungen an die UMach Maschine operieren auf einer Art mit den Registern.

Für alle Register gilt:

1. Jedes Register ist ein Element aus der Menge \mathcal{R} , die alle Register beinhaltet. Die Notation $x \in \mathcal{R}$ bedeutet, dass x ein Register ist.
2. Die Speicherkapazität beträgt 32 Bit.
3. Es gibt eine eindeutige Maschinenzahl, die innerhalb der Maschine das Register identifiziert. Diese Zahl heißt [Maschinenname](#) und wird von einer Instruktion auf Maschinencode-Ebene verwendet, wenn sie das Register anspricht.
4. Die UMach Maschine erwartet die Angabe eines Registers als numerischer Wert (Maschinenname). Jedoch verwendet der Programmierer der Maschine auf Assembler Ebene einen eindeutigen Namen dieses Registers. Dieser Name heißt [Assemblername](#).

Die UMach Maschine hat zwei Gruppen von Registern: die Allzweckregister und die Spezialregister.

2.2.1 Allzweckregister

Es gibt 32 Allzweckregister, die dem Programmierer für allgemeine Zwecke zur Verfügung stehen. Diese 32 Register werden beim Hochfahren der Maschine auf Null (0x00) gesetzt. Außer dieser Initialisierung, verändert die Maschine den Inhalt der Allzweckregister nur auf explizite Anfrage, bzw. infolge einer Instruktion.

Die 32 Register werden auf Maschinencode-Ebene von 1 bis 32 nummeriert (0x01 bis einschliesslich 0x20 im Hexadezimalsystem). Diese Nummer ist der Maschinenname des Registers. Auf Assembler-Ebene, werden sie mit den Namen $R1, R2 \dots$ bis $R32$ angesprochen (Assemblername). Die Zahl nach dem Buchstaben R ist im Dezimalsystem angegeben und ist fester Bestandteil des Registernamens.

Assemblername	R1	R2	R3	...	R32
Maschinenname	0x01	0x01	0x03	...	0x20

Register mit Nummer Null ($R0$) gibt es nicht und die Verwendung des Null-Registers wird von der Maschine als Fehler gemeldet.

Beispiel für die Verwendung von Registernamen:

Assembler	ADD	R1	R2	R3
Maschinencode	0x40	0x01	0x02	0x03
Bytes	erstes Byte	zweites Byte	drittes Byte	viertes Byte
Algebraisch	$R_1 \leftarrow R_2 + R_3$			

2.2.2 Spezialregister

Die Spezialregister werden von der UMach Maschine für spezielle Zwecke verwendet, sind aber dem Programmierer sichtbar. Der Inhalt der Spezialregister kann von der Maschine während der Ausführung eines Programms ohne Einfluss seitens Programmierers verändert werden.

Nicht alle Spezialregister können durch Instruktionen überschrieben werden (sind schreibgeschützt).

Die Maschinenamen der Spezialregister setzen die Nummerierung der Allzweckregister zwar fort, die Assemblernamen aber nicht: es gibt kein Register $R33$. Die Tabelle 2.1 auf Seite 9 enthält die Liste aller Spezialregister. In der ersten Spalte steht der Assemblername, so wie er vom Programmierer verwendet wird. In der zweiten Spalte steht der Maschinenname im Hexadezimalsystem, so wie er im Maschinencode steht. Die dritte Spalte enthält eine kurze Beschreibung und Bemerkungen. Falls die Beschreibung nicht spezifiziert, dass ein Register schreibgeschützt ist, ist das Register nicht schreibgeschützt.

Tabelle 2.1: Liste der Spezialregister

IP	0x33	„Instruction Pointer“. Enthält zu jeder Zeit die Adresse der nächsten Instruktion. Wird auf Null gesetzt, wenn die Maschine hochfährt. Wird nach dem Abfangen einer Instruktion in das Register CIN automatisch inkrementiert. Schreibgeschützt.
SP	0x34	„Stack Pointer“. Enthält die Speicheradresse des höchsten Eintrag auf dem Stack.
FP	0x35	„Frame Pointer“. Enthält die Startadresse der lokalen Variablen einer Subroutine und unterstützt höhere Programmiersprachen.
LIN	0x36	„Last Instruction“. Enthält den Maschinencode der zuletzt ausgeführten Instruktion. Schreibgeschützt.
CIN	0x37	„Current Instruction“. Enthält die gerade ausgeführte Instruktion. Schreibgeschützt.
NIN	0x38	„Next Instruction“. Enthält die nächste Instruktion. Während der Ausführung einer Instruktion, zeigt der Register IP auf diese Instruktion, aber im Speicher. Schreibgeschützt.
STAT	0x39	Enthält Status-Informationen
ERR	0x3A	Fehlerregister. Die einzelnen Bits geben Auskunft über Fehler, die mit der Ausführung des Programms verbunden sind.
ERRM	0x3B	Enthält zusätzliche Informationen zu den Fehler im signalisiert im Register ERR.
ZERO	0x3C	Enthält die Zahl Null. Schreibgeschützt.

2.3 Der Speicher

2.3.1 Adressierungsarten

Als RISC-orientierte Maschine, greift die UMach lediglich in zwei Situationen auf den Speicher zu: zum Schreiben von Registerinhalten in den Speicher (Schreibzugriff) und zum Lesen von Speicherinhalten in einen Register (Lesezugriff). Die [Adressierungsart](#) beschreibt dabei, wie der Zugriff auf den Speicher erfolgen sollte, bzw. wie die angesprochene Speicheradresse angegeben wird. Anders ausgedrückt, beantwortet die Adressierungsart die Frage „wie kann eine Instruktion der Maschine eine Adresse angeben?“.

Die UMach Maschine kennt eine einzige Adressierungsart: die indirekte Adressierung, die unten beschrieben wird. Die direkte Adressierung, die aus einer direkten Angabe eines Speicheradresse besteht, wird von der indirekten Adressierung überdeckt.

Indirekte Adressierung

Die indirekte Adressierung verwendet zwei Register B und I , die von der Maschine verwendet werden, um die endgültige Adresse zu berechnen: Eine Instruktion, die diese Adressierung verwendet, hat also das Format RRR (siehe auch 3.1.7).

erstes Byte	zweites Byte	drittes Byte	viertes Byte	Algebraisch
Ladebefehl	R	B	I	$R \leftarrow mem(B + I)$
Speicherbefehl	R	B	I	$R \rightarrow mem(B + I)$

Die fünfte Spalte gibt jeweils den äquivalenten algebraischen Ausdruck wieder. $mem(x)$ steht dabei für den Inhalt der Adresse x .

Die zweite Zeile (Ladebefehl) bedeutet, dass die UMach Maschine die Inhalte der Register B und I aufaddieren soll, diese Summe als Adresse im Speicher zu verwenden und den Inhalt an dieser Adresse in den Register R zu kopieren.

Die dritte Zeile (Speicherbefehl) bedeutet: die Maschine soll den Inhalt des Registers R an die Adresse $B + I$ schreiben.

Üblicherweise enthält B eine Startadresse und I einen Versatz oder Index zur Adresse in B .

Vorteil der indirekten Adressierung ist, dass sie $2^{33} - 1$ mögliche Adressen ansprechen kann. Nachteil ist, dass zwei oder mehrere Instruktionen gebraucht werden, um diese Adressierung zu verwenden, denn die Register B und I erst entsprechend geladen werden müssen.

Die Register R , B und I stehen für beliebige Register.

2.3.2 Datentypen

Die UMach Maschine kennt 3 Datentypen:

1. Byte (8 Bit lang)
2. Half (2 Byte)
3. Word (4 Byte)

2.4 Die Peripherie

Die UMach Maschine ist an einem **Bussystem** angeschlossen. Dieses Bussystem enthält unter anderem Baukomponenten (Ports), an denen peripherische Geräte physisch angeschlossen sein können. Der **Speicher** der Maschine ist eine solche peripherische Komponente, die an einem Port angeschlossen ist (am Speicherport). Eine andere peripherische Komponente ist das Display, das an einem Video-Port des Busses angeschlossen ist. Eine weitere Komponente ist die Tastatur. Wie diese Geräte intern funktionieren, weiß die Maschine und das Bussystem nicht. Was sie „wissen“, ist dass diese Geräte eine Reihe von Befehlen ausführen können (hauptsächlich „read/write“ oder „load/store“ Befehle). Siehe dazu die Abbildung 2.1 auf der Seite 13.

2.4.1 Speicherbasierte Kommunikation

Die UMach Maschine kommuniziert nicht direkt mit den am Bus angeschlossen peripherischen Geräten, sondern sie verwendet dafür eine Art speicherbasierter Kommunikation, die eine vereinfachte Form von „Memory Mapped I/O“ darstellt. Wie dieses Verfahren funktioniert wird im folgenden beschrieben.

Die Bus-Ports sind im Bussystem physisch fest eingebaut¹. Deren Anzahl und physikalische Eigenschaften sind zu jeder Zeit dem Bussystem bekannt. Zu diesen physikalischen Eigenschaften zählt die Fähigkeit, bestimmte Befehle aufzunehmen und auszuführen (mittels Port-lokalen Register, die Befehle speichern können), sowie die Fähigkeit, Daten und Signale zu produzieren. Diese Eigenschaften erlauben dem Bussystem, den Port als eine Speichereinheit zu betrachten.

Da jeder Port als Speicher adressierbar ist, sieht das Bussystem jeden Port als in einem einheitlichen, kontinuierlichen 32-Bit Speicherraum eingebettet (da die UMach Maschine 32-Bit Adressen verwendet). Dieser gesamte Speicherraum ist nicht physikalischer Natur, denn es gibt ja keinen Speicher, wo die Ports eingebaut sind, sondern virtueller Natur: jedem Port wird vom Bussystem ein fester Adressbereich innerhalb des gesamten Adressraums vergeben und bildet somit einen Speicherunterraum innerhalb des gesamten virtuellen Speicherraums.

Da an jedem Port Geräte mit unterschiedlichen physikalischen Eigenschaften angeschlossen sein können, wie z.B. Speicher mit unterschiedlicher Speicherkapazität, kann im Allgemeinen das Bussystem nicht im Voraus festlegen, wie groß ist der Adressbereich jedes einzelnen Ports. Diese Größe muss dynamisch vom Bus festgelegt werden.

¹Wir schließen nicht aus, dass unterschiedliche Realisierungen der UMach Maschine unterschiedliche Ports haben.

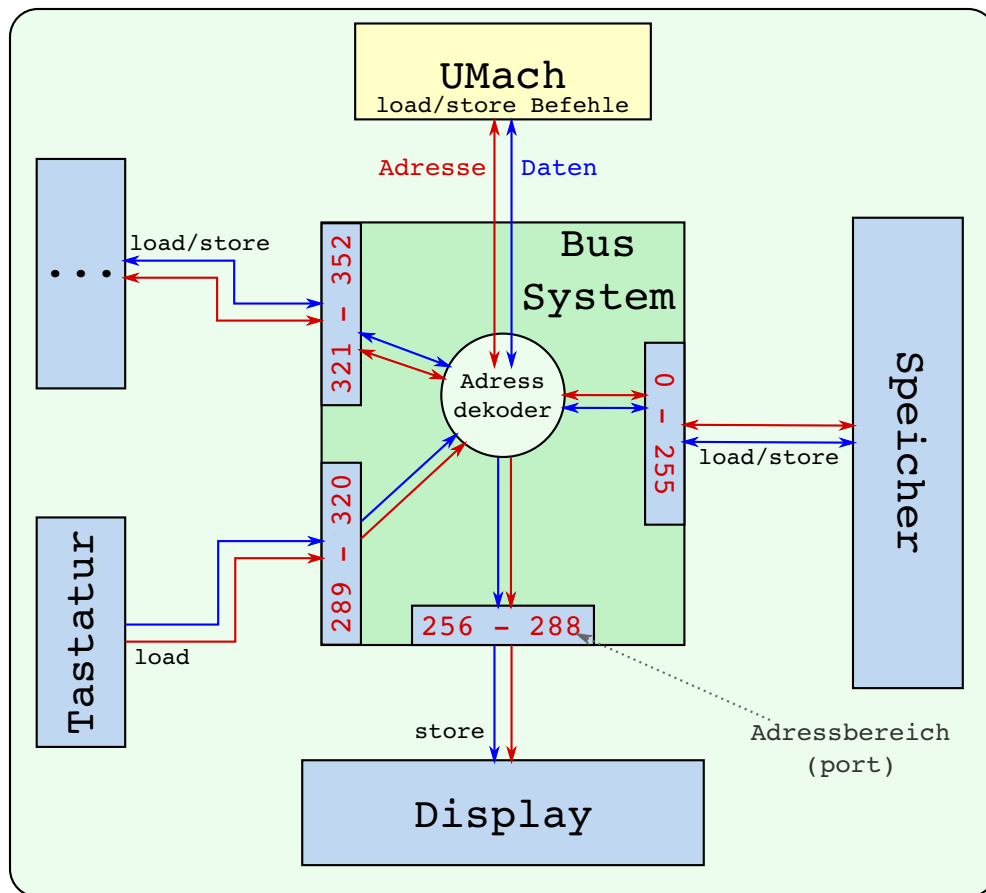


Abbildung 2.1: Das UMach Bussystem verwendet eine einfache speicherbasierte Adressierung der peripherischen Komponenten, die an „Memory Mapped I/O“ angelehnt ist. Jeder peripherischen Komponente wird vom Bussystem beim Hochfahren der Maschine ein eindeutigen Adressbereich zugewiesen. Die „load/store“ Befehle der Maschine werden anhand deren Adressen vom Adressdekode, der wie ein Demultiplexer funktioniert, an die entsprechende Komponente weitergeleitet. Die Adressbereiche $[0, 255]$, $[256, 288]$ usw. sind nur als Beispiel gegeben. Der interne Speicher des Busses, der die Abbildungen der einzelnen Ports auf Adressbereiche enthält, ist nicht dargestellt.

Beim Hochfahren der gesamten Maschine testet das Bussystem an jedem Port das angeschlossene Gerät. Mittels eines einfachen Protokolls werden die konkrete physikalische Eigenschaften des Geräts abgefragt. Nach der Abfrage und Testphase hat das Bussystem in einem eigenen, internen Speicher eine Liste von Geräten und deren Eigenschaften aufgebaut. Anhand dieser Liste legt das Bussystem fest, wie groß ist der Adressbereich jedes einzelnen Ports. Die Abbildung 2.1 auf der Seite 13 zeigt sehr vereinfacht eine solche Verteilung der Speicherunterräume auf die Adressbereiche innerhalb des gesamten Speicherraums. Nach der Verteilung kann das Bussystem jede 32-Bit Adresse einem bestimmten Port zuweisen.

Adressierung

Wie bereits oben erklärt, erstellt das Bussystem eine Abbildung der einzelnen Bus-Ports auf Adressbereiche innerhalb eines 32-Bit Adressraums. Der Speicher selbst belegt einen solchen Adressbereich.

Die Kommunikation der UMach Maschine mit den peripherischen Geräten besteht aus Lade- und Speicherbefehle, die von der Maschine dem Bussystem übergeben werden (siehe dazu den Abschnitt 3.4 ab der Seite 25). Das Bussystem fängt diese Befehle in seinem [Adressdekoder](#) ab und entscheidet dort anhand der verwendeten Adresse, für welchen Port sind die Befehle gemeint. Wenn das Bussystem den Port identifiziert hat, leitet er den Befehl und die eventuellen Daten an den Port weiter. Siehe als Beispiel die Abbildung 2.1 auf der Seite 13. In diesem Beispiel, möchte die Maschine Daten an das Display senden, so verwendet sie einen Speicherbefehl („store“), der den Adressbereich des Displays verwendet. In der Abbildung 2.1 wäre das eine Adresse im Bereich [256, 288]. Um den Buchstaben 'A' auf dem Display anzuzeigen, sagt die Maschine dem Bussystem „speichere 'A' an die Adresse 256“. Um von der Tastatur zu lesen, sagt die Maschine dem Bus „lese aus der Adresse 289“.

Um die Adressbereiche bekannt zu machen, muss das Bussystem seinen eigenen internen Speicher in den gesamten Adressbereich einbinden, und zwar an eine feste Adresse. Somit kann der Programmierer der Maschine beim Start des Programms die einzelnen Bereiche abfragen, verwenden und weiter unterteilen.

3 Instruktionssatz

In diesem Kapitel werden alle Instruktionen der UMach VM vorgestellt.

3.1 Instruktionsformate

Eine Instruktion besteht aus einer Folge von 4 Bytes. Das **Instruktionsformat** beschreibt die Struktur einer Instruktion auf Byte-Ebene. Das Format gibt an, ob ein Byte als eine Registerangabe oder als reine numerische Angabe zu interpretieren ist.

Instruktionsbreite Jede UMach-Instruktion hat eine feste Bitlänge von 32 Bit (4 mal 8 Bit). Instruktionen, die für ihren Informationsgehalt weniger als 32 Bit brauchen, wie z.B. NOP, werden mit Nullbits gefüllt. Alle Daten und Informationen, die mit einer Instruktion übergeben werden, müssen in diesen 32 Bit untergebracht werden.

Byte Order Die Byte Order (Endianness) der gelesenen Bytes ist big-endian. Die zuerst gelesenen 8 Bits sind die 8 höchstwertigen (Wertigkeiten 2^{31} bis 2^{24}) und die zuletzt gelesenen Bits sind die niedrigstwertigen (Wertigkeiten 2^7 bis 2^0). Bits werden in Stücken von n Bits gelesen, wobei $n = k \cdot 8$ mit $k \in \{1, 4\}$ (byteweise oder wortweise).

Allgemeines Format Jede Instruktion besteht aus zwei Teilen: der erste Teil ist 8 Bit lang und entspricht dem tatsächlichen Befehl, bzw. der Operation, die von der UMach virtuellen Maschine ausgeführt werden soll. Dieser 8-Bit-Befehl belegt also die 8 höchstwertigen Bits einer 32-Bit-Instruktion. Die übrigen 24 Bits, wenn sie verwendet werden, werden für Operanden oder Daten benutzt. Beispiel einer Instruktionszerlegung:

Instruktion (32 Bit)	00000001	00000010	00000011	00000100
Hexa	01	02	03	04
Byte Order	erstes Byte	zweites Byte	drittes Byte	viertes Byte
Interpretation	Befehl (8 Bit)	Operanden, Daten oder Füllbits		

Die Instruktionsformate unterscheiden sich lediglich darin, wie sie die 24 Bits nach dem 8-Bit **Befehl** verwenden. Das wird auch in der 3-buchstabigen Benennung deren Formate wiedergegeben.

In den folgenden Abschnitten werden die UMach-Instruktionsformate vorgestellt. Jede Angegebene Tabelle gibt in der ersten Zeile die Reihenfolge der Bytes an. Die nächste Zeile gibt die spezielle Belegung der einzelnen Bytes an.

3.1.1 000

erstes Byte	zweites Byte	drittes Byte	viertes Byte
Befehl	nicht verwendet		

Eine Instruktion, die das Format 000 hat, besteht lediglich aus einem Befehl ohne Argumenten. Die letzten drei Bytes werden von der Maschine nicht ausgewertet und sind somit Füllbytes. Es wird empfohlen, die letzten 3 Bytes mit Nullen zu füllen.

3.1.2 NNN

erstes Byte	zweites Byte	drittes Byte	viertes Byte
Befehl	numerische Angabe N		

Die Instruktion im Format NNN besteht aus einem Befehl im ersten Byte und aus einer numerischen Angabe N (einer Zahl), die die letzten 3 Bytes belegt. Die Interpretation der numerischen Angabe wird dem jeweiligen Befehl überlassen.

3.1.3 R00

erstes Byte	zweites Byte	drittes Byte	viertes Byte
Befehl	R_1	nicht verwendet	

Die Instruktion im Format R00 besteht aus einem Befehl im ersten Byte gefolgt von der Angabe eines Registers im zweiten Byte. Die letzten zwei Bytes werden nicht verwendet, bzw. werden ignoriert.

3.1.4 RNN

erstes Byte	zweites Byte	drittes Byte	viertes Byte
Befehl	R_1	numerische Angabe N	

Eine Instruktion im Format RNN besteht aus einem Befehl, gefolgt von einer Register Nummer R_1 , gefolgt von einer festen Zahl N , die die letzten 2 Bytes der Instruktion belegt. Die genaue Interpretation der Zahl N wird dem jeweiligen Befehl überlassen. Zum Beispiel, die Instruktion

erstes Byte	zweites Byte	drittes Byte	viertes Byte
0x20	0x01	0x02	0x03

wird folgenderweise von der UMach Maschine interpretiert: die Operation mit Nummer 0x20 soll ausgeführt werden, wobei die Argumenten dieser Operation sind das Register mit Nummer 0x01 und die numerische Angabe 0x0203.

3.1.5 RR0

erstes Byte	zweites Byte	drittes Byte	viertes Byte
Befehl	R_1	R_2	nicht verwendet

Eine Instruktion im Format RR0 besteht aus einem Befehl im ersten Byte, gefolgt von der Angabe zweier Register in den folgenden 2 Bytes. Das dritte Byte wird nicht verwendet, bzw. wird ignoriert. Entspricht einer unären Operation auf das Register R_2 .

3.1.6 RRN

erstes Byte	zweites Byte	drittes Byte	viertes Byte
Befehl	R_1	R_2	numerische Angabe N

Eine Instruktion im Format RRN besteht aus einem Befehl, gefolgt von der Angabe zweier Register R_1 und R_2 , jeweils in einem Byte, gefolgt von einer numerischen Angabe N (festen Zahl) im letzten Byte. Zum Beispiel, die Instruktion

erstes Byte	zweites Byte	drittes Byte	viertes Byte
0x52	0x01	0x02	0x03

soll wie folgt interpretiert werden: die Operation mit Nummer 0x52 soll ausgeführt werden, wobei die Argumenten dieser Operation sind Register mit Nummer 0x01, Register mit Nummer 0x02 und die Zahl 0x03.

3.1.7 RRR

erstes Byte	zweites Byte	drittes Byte	viertes Byte
Befehl	R_1	R_2	R_3

Eine Instruktion im Format RRR besteht aus der Angabe eines Befehls im ersten Byte, gefolgt von der Angabe dreier Register R_1 , R_2 und R_3 in den jeweiligen folgenden drei Bytes. Die Register werden als Zahlen angegeben und deren Bedeutung hängt vom jeweiligen Befehl ab.

3.1.8 Zusammenfassung

Im folgenden werden die Instruktionsformate tabellarisch zusammengefasst.

Format	erstes Byte	zweites Byte	drittes Byte	viertes Byte
000	Befehl	nicht verwendet		
NNN	Befehl	numerische Angabe N		
R00	Befehl	R_1	nicht verwendet	
RNN	Befehl	R_1	numerische Angabe N	
RR0	Befehl	R_1	R_2	nicht verwendet
RRN	Befehl	R_1	R_2	numerische Angabe N
RRR	Befehl	R_1	R_2	R_3

3.2 Verteilung des Befehlsraums

Zur besseren Übersicht der verschiedenen UMach-[Instructionen](#), unterteilen wir den [Instruktionssatz](#) der UMach virtuellen Maschine in den folgenden Kategorien:

Maschinencodes	Kategorie
00 - 0F	Kontrollbefehle
10 - 4F	Lade-/Speicherbefehle
50 - 8F	Arithmetische Befehle
90 - AF	Logische Befehle
B0 - BF	Vergleichsbefehle
C0 - DF	Sprungbefehle
E0 - EF	Unterprogrammbefehle
F0 - FF	Systembefehle

Tabelle 3.1: Verteilung des Befehlsraums nach Befehlskategorien. Die Zahlen sind im Hexadezimalsystem angegeben.

1. Kontrollinstruktionen, die die Maschine in ihrer gesamten Funktionalität betreffen, wie z.B. den Betriebsmodus umschalten.
2. Lade- und Speicherbefehle, die Register mit Werten aus dem Speicher, anderen Registern oder direkten numerischen Angaben laden und die Registerinhalte in den Speicher schreiben.
3. Arithmetische Instruktionen, die einfache arithmetische Operationen zwischen Registern veranlassen.
4. Logische Instruktionen, die logische Verknüpfungen zwischen Registerinhalten oder Operationen auf Bit-Ebene in Registern anweisen.
5. Vergleichsinstruktionen, die einen Vergleich zwischen Registerinhalten angeben.
6. Sprunginstruktionen, die bedingt oder unbedingt sein können. Sie weisen die UMachine an, die Programmausführung an einer anderen Stelle fortzufahren.
7. Unterprogramm-Steuerung, bzw. Instruktionen, die die Ausführung von Unterprogrammen (Subroutinen) steuern.
8. Systeminstruktionen, die die Unterstützung eines Betriebssystems ermöglichen.

Die oben angegebenen Instruktionskategorien unterteilen den **Befehlsraum** in 8 Bereiche. Es gibt 256 mögliche Befehle, gemäß $2^8 = 256$. Die Verteilung der Kategorien auf die verschiedenen Maschinencode-Intervallen wird in der Tabelle 3.1 auf Seite 19 angegeben.

Die Tabelle 3.2 auf der Seite 20 enthält eine Übersicht aller Befehle und deren Maschinencodes. Diese Tabelle wird folgenderweise gelesen: in der am weitesten linken Spalte wird die erste hexadezimale Ziffer eines Befehls angegeben (ein Befehl ist zweistellig im

Tabelle 3.2: Befehlentabelle

	0	1	2	3	4	5	6	7
0	NOP	RST	CRM	CSM	DIE	RSR	AUTSM	SOCL
	HATE	TRST	ZMB	ALIV				
1	SET	SETU						
	COPY		MOVE					
2	LB	LBU	LH	LHU	LW	LWU		
	LBI	LBUI	LHI	LHUI	LWI	LWUI		
3	SB	SBU	SH	SHU	SW	SWU		
	SBI	SBUI	SHI	SHUI	SWI	SWUI		
4	PUSHB	PUSHH	PUSH					
	POPB	POPH	POP					
5	ADD	ADDU	ADDI	ADDIU				
	SUB	SUBU	SUBI	SUBIU				
6	MUL	MULU	MULI	MULIU				
	DIV	DIVU	DIVI	DIVIU				
7	MOD		MODI					
	ABS							
8	NEG	INC	DEC					
9	AND	ANDI	OR	ORI	XOR	XORI	NOT	NOTI
	NAND	NANDI	NOR	NORI				
A	SHL	SHLI	SHR	SHRI	SHRA	SHRAI		
	ROTL	ROTLI	ROTR	ROTRI				
B	CMP	CMPU	CMPI	CMPIU				
C	BZ	BNZ	BLZ	BLEZ	BGZ	BGEZ		
	BEI	BNI	BLI	BLEI	BGI	BGEI		
D								
	JMP							GO
E	CALL	RET						
F	WAKE							
	KILL							
	8	9	A	B	C	D	E	F

Hexadezimalsystem). Jede solche Ziffer hat rechts zwei Zeilen, die von links nach rechts gelesen werden: eine Zeile für die Ziffern von 0 bis 8, die anderen für die übrigen Ziffern 9 bis F (im Hexadezimalsystem). Die Assemblernamen (Mnemonics) der einzelnen Befehle sind an der entsprechenden Stelle angegeben.

Definitionsstruktur Im den folgenden Abschnitten werden die einzelnen Instruktionen beschrieben. Zu jeder Instruktion wird der **Assemblername**, die Parameter, der Maschinencode (**Maschinennamen**) und das Instruktionsformat, das die Typen der Parameter definiert, formal angegeben. Zudem werden Anwendungsbeispiele angegeben. Die Instruktionsformate können im Abschnitt 3.1 ab der Seite 15 nachgeschlagen werden.

Zur Notation Mit \mathcal{R} wird die Menge aller Register gekennzeichnet¹. Die Notation $X \in \mathcal{R}$ bedeutet, dass X ein Element aus dieser Menge ist, mit anderen Worten, dass X ein Register ist. Analog bedeutet die Schreibweise $X, Y \in \mathcal{R}$, dass X und Y beide Register sind.

Gilt $X, Y \in \mathcal{R}$ und ist \sim eine durch einen Befehl definierte Relation zwischen X und Y , so bezieht sich die Schreibweise $X \sim Y$ nicht auf die Maschinennamen von X und Y , sondern auf deren Inhalte. Zum Beispiel, haben die Register $R1$ und $R2$ die Maschinencodes `0x01` und `0x02` und sind sie mit den Werten 4 bzw. 5 belegt, so bedeutet $R1 + R2$ das gleiche wie $4 + 5 = 9$ und nicht $0x01 + 0x02 = 0x03$.

Andere verwendeten Schreibweisen:

\mathbb{N}	Menge aller natürlichen Zahlen: $0, 1, 2, \dots$
\mathbb{Z}	Menge aller ganzen Zahlen: $\dots, -2, -1, 0, 1, 2, \dots$
$N \in \mathbb{N}$	N ist Element von \mathbb{N} , oder liegt im Bereich von \mathbb{N}
$X \leftarrow Y$	X wird auf Y gesetzt
$mem(X)$	Speicherinhalt an der Adresse X (1 Byte)
$mem_n(X)$	Speicherinhalt an der Adresse X (n Bytes)

¹Nicht verwechseln mit den Symbolen \mathbb{R} und \mathbb{R} , die die Menge aller reellen Zahlen bedeuten.

3.3 Kontrollinstruktionen

3.3.1 NOP

Assemblername	Parameter	Maschinencode	Format
NOP	keine	0x00	000

Diese Instruktion („No Operation“) bewirkt nichts. Der Sinn dieser Instruktion ist, den Maschinencode mit Nullen füllen zu können, ohne dabei die gesamte Ausführung zu beeinflussen, außer, Zeitlupen zu schaffen.

3.3.2 RST

Assemblername	Parameter	Maschinencode	Format
RST	keine	0x01	000

Setzt alle Register außer dem Befehlszähler auf Null.

3.3.3 CRM

Assemblername	Parameter	Maschinencode	Format
CRM	$N \in \mathbb{N}$	0x02	NNN

„Change Run Mode“. Setzt das [Betriebsmodus](#). Dabei ist das Parameter einer der folgenden konstanten Werten:

- 0 Normalmodus
- 1 Einzelschrittmodus

Siehe Abschnitt [2.1.1](#) auf Seite [7](#).

3.3.4 CSM

Assemblername	Parameter	Maschinencode	Format
CSM	$N \in \mathbb{N}$	0x03	NNN

Change System Mode.

3.3.5 DIE

Assemblername	Parameter	Maschinencode	Format
DIE	keine	0x04	000

Die Maschine ausschalten.

3.3.6 RSR

Assemblername	Parameter	Maschinencode	Format
RSR	keine	0x05	000

„Resurrect“. Die Maschine neustarten.

3.3.7 AUTSM

Assemblername	Parameter	Maschinencode	Format
AUTSM	keine	0x06	000

„Become autistic“. Bewirkt, dass alle Lese- und Schreibbefehle, die sich nicht ausschließlich auf Register beziehen, wirkungslos sind. Praktisch wird die Kommunikation mit dem Bussystem ausgeschaltet.

3.3.8 SOCL

Assemblername	Parameter	Maschinencode	Format
SOCL	keine	0x07	000

„Become social“. Schaltet die Kommunikation mit dem Bussystem ein.

3.3.9 HATE

Assemblername	Parameter	Maschinencode	Format
HATE	keine	0x08	000

„Hate“. Schaltet alle Schutzmechanismen ein.

3.3.10 TRST

Assemblername	Parameter	Maschinencode	Format
TRST	keine	0x09	000

„Trust“. Schaltet alle Schutzmechanismen aus.

3.3.11 ZMB

Assemblername	Parameter	Maschinencode	Format
ZMB	keine	0x0A	000

„Become a zombie“. Schaltet alle Registeränderungen aus. Nach der Ausführung dieses Befehls, alle Operationen, die einen Register modifizieren sollen, sind wirkungslos. Die Maschine ändert ihren Zustand nicht mehr, außer, dass sie weitere Befehle liest.

3.3.12 ALIV

Assemblername	Parameter	Maschinencode	Format
ALIV	keine	0x0B	000

„Become alive“. Nach der Ausführung dieses Befehls, alle Register können wie normal modifiziert werden.

3.4 Lade- und Speicherbefehle

3.4.1 SET

Assemblername	Parameter	Maschinencode	Format
SET	$X \in \mathcal{R}, N \in \mathbb{Z}$	0x10	RNN

Setzt den Inhalt des Registers X auf den ganzzahligen Wert N . Da N mit 16 Bit und im Zweierkomplement dargestellt wird, kann N Werte von -2^{15} bis $2^{15} - 1$ aufnehmen, bzw. von -32768 bis $+32767$. Werte außerhalb dieses Intervalls werden auf Assembler-Ebene entsprechend gekürzt (es wird modulo berechnet, bzw. nur die ersten 16 Bits aufgenommen).

Beispiele:

```
label:
    SET R1 8      # R1 ← 8
    SET R2 -3     # R2 ← -3
    SET R3 65536 # R3 ← 0, da 65536 = 216 ≡ 0 mod 216
    SET R4 70000 # R3 ← 4464 = 70000 mod 216
    SET R7 label # Adresse 'label' ins R7
```

3.4.2 SETU

Assemblername	Parameter	Maschinencode	Format
SETU	$X \in \mathcal{R}, N \in \mathbb{N}$	0x11	RNN

Setzt den Inhalt des Registers X auf den positiven natürlichen Wert N . N wird vorzeichenlos interpretiert. Entsprechend kann N Werte von 0 bis +65535 aufnehmen. Wird dem Assembler ein Wert außerhalb dieses Bereichs gegeben, so schneidet der Assembler alle Bits außer den ersten 16 weg und betrachtet das Ergebnis als vorzeichenlose Zahl.

Beispiele:

```
SETU R1 8 # R1 ← 8
SETU R2 70000 # R2 ← 4464
SETU R2 -70000 # R2 ← 61072
```

3.4.3 COPY

Assemblername	Parameter	Maschinencode	Format
COPY	$X, Y \in \mathcal{R}$	0x18	RR0

Kopiert den Inhalt des Registers Y in das Register X . Register Y wird dabei nicht geändert.

Beispiel:

```
SET R1 5 # R1 ← 5
COPY R2 R1 # R2 ← 5
```

3.4.4 MOVE

Assemblername	Parameter	Maschinencode	Format
MOVE	$X, Y \in \mathcal{R}$	0x1A	RR0

Ähnlich wie [COPY](#), kopiert dieser Befehl den Inhalt des Registers Y in das Register X . Anders aber als [COPY](#), setzt [MOVE](#) das Register Y auf Null. Entspricht einer echten Verschiebung eines Wertes von Y nach X . Gemäß der Formatspezifikation, können nur Register als Argumenten verwendet werden. Um den Inhalt eines Registers auf einen konstanten Wert zu setzen, ist [SET](#) zu verwenden. Um den Inhalt eines Registers mit einem Speicherinhalt zu belegen, ist z.B. [LW](#) zu verwenden.

```
SET R1 5 # Inhalt von R1 ist 5
MOVE R2 R1 # R1 = 0, R1 = 5
```

```

MOVE R1 R2    # R1 = 5, R1 = 0
MOVE R2 7     # Fehler, da 7 kein Register

```

3.4.5 LB

Assemblername	Parameter	Maschinencode	Format
LB	$X, Y, Z \in \mathcal{R}$	0x20	RRR

Lade ein Byte aus dem Speicher mit Adresse $Y + Z$ in das niedrigstwertige Byte des Registers X . Die anderen Bytes von X werden von diesem Befehl nicht betroffen. Besonders, sie werden nicht auf Null gesetzt. Alle Registerinhalte werden als vorzeichenbehaftet behandelt. Algebraisch äquivalent:

$$X \leftarrow (X \div 2^8) \cdot 2^8 + (\text{mem}(Y + Z) \bmod 2^8)$$

Äquivalenter C Code:

```

x = (x & 0xFFFFF00) | (mem(y + z) & 0x00FF);

```

Beispiel Angenommen, der Speicher an den Adressen 100 und 101 hat den Wert 5, bzw. 6.

```

SET R1 100    # Basisadresse R1 = 100
SET R2 0      # Index R2 = 0
SET R3 0
LB R3 R1 R2   # R3 = 5 (mem(100 + 0))
SHLI R3 R3 8  # shift left 8 Bit, R3 = 1280
INC R2        # R2++, R2 = 1
LB R3 R1 R2   # R3 = 1286 (R3 + mem(100 + 1))

```

Hier werden zwei nacheinander folgenden Bytes aus dem Speicher gelesen und in die zwei niedrigstwertigen Bytes von $R3$ abgelegt. Das gleiche kann man kürzer mit dem Befehl [LH](#) erreicht werden.

3.4.6 LBU

Assemblername	Parameter	Maschinencode	Format
LBU	$X, Y, Z \in \mathcal{R}$	0x21	RRR

„Load Byte Unsigned“. Analog dem Befehle **LB** mit dem Unterschied, dass alle Registerinhalte als vorzeichenlos interpretiert werden. Somit ergeben sich größere Wertebereiche für die Adressen.

3.4.7 LH

Assemblername	Parameter	Maschinencode	Format
LH	$X, Y, Z \in \mathcal{R}$	0x22	RRR

„Load Half“. Lade ein halbes Word (2 Bytes) aus der Adresse $Y + Z$ in die zwei niedrigstwertigen Bytes des Registers X . Die beiden höchstwertigen Bytes von X werden nicht verändert.

Beispiel Angenommen, der Speicher an den Adressen 100 und 101 hat den Wert 5, bzw. 6. Die Adressen 100 und 101 bilden also zusammen den Wert 0x0506 (1286).

```

SET  R1    100    # Basisadresse R1 = 100
SET  R2     0    # Index R2 = 0
SET  R3     0
LH   R3 R1 R2    # R3 = 1286 (mem2(100 + 0))

SET  R3 0x010000 # R3 = 65536 (3. Byte auf 1 gesetzt)
LH   R3 R1 R2    # R3 = 66822 = 65536+1286

```

3.4.8 LHU

Assemblername	Parameter	Maschinencode	Format
LHU	$X, Y, Z \in \mathcal{R}$	0x23	RRR

„Load Half Unsigned“. Analog zur Instruktion **LH** mit dem Unterschied, dass alle Registerinhalte als vorzeichenlos interpretiert werden.

3.4.9 LW

Assemblername	Parameter	Maschinencode	Format
LW	$X, Y, Z \in \mathcal{R}$	0x24	RRR

„Load Word“. Lade ein Wort (4 Byte) aus dem Speicher mit Adresse $Y + Z$ in das Register X . Alle Bytes von X werden dabei überschrieben. Die Bytes aus dem Speicher werden nacheinander gelesen. Es werden also die Bytes mit Adressen $Y + Z + 0$, $Y + Z + 1$, $Y + Z + 2$ und $Y + Z + 3$ zu einem 4-Byte Wort zusammengesetzt und so in X abgelegt.

Beispiel Abgenommen, die Adressen von 100 bis 103 sind mit den Werten 0, 1, 2 und 3 belegt und bilden somit den Wert 66051.

```
SET R1    100
SET R2     0
LW  R3 R1 R2 #  $R3 \leftarrow mem_4(R1 + R2) = 66051$ 
LW  R3 R1 8  # Fehler! 8 ist kein Register nutze LWI dafuer
```

3.4.10 LWU

Assemblername	Parameter	Maschinencode	Format
LWU	$X, Y, Z \in \mathcal{R}$	0x25	RRR

„Load Word Unsigned“. Analog zur Instruktion **LW** mit dem Unterschied, dass alle Registerinhalte vorzeichenlos interpretiert werden.

3.4.11 LBI

Assemblername	Parameter	Maschinencode	Format
LBI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x28	RRN

„Load Byte Immediate“. Lade ein Byte aus dem Speicher mit Adresse $Y + N$ in das niedrigstwertige Byte des Registers X . N ist dabei eine feste, konstante Zahl, die zum Inhalt von Y hinzuaddiert wird.

Beispiel Das folgende Beispiel setzt das niedrigstwertige Byte des Registers $R2$ auf den Speicherinhalt mit Adresse 116:

```
SET R1    100  # R1 ← 100
SET R2     0
LBI R2 R1 16  # R2 ← mem(100 + 16)
```

3.4.12 LBUI

Assemblername	Parameter	Maschinencode	Format
LBUI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x29	RRN

„Load Byte Unsigned Immediate“. Analog zur Instruktion [LBI](#) mit dem Unterschied, dass sowohl Y als auch N vorzeichenlos interpretiert werden.

3.4.13 LHI

Assemblername	Parameter	Maschinencode	Format
LHI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x2A	RRN

„Load Half Immediate“. Lädt aus dem Speicher ab der Adresse $Y + N$ zwei nacheinander folgenden Bytes in die zwei niedrigstwertigen Bytes des Registers X . Y ist ein Register und N eine ganze Zahl im Bereich $[-128, 127]$. Die Instruktion funktioniert wie [LH](#), außer, dass N eine feste Zahl und kein Register ist.

3.4.14 LHUI

Assemblername	Parameter	Maschinencode	Format
LHUI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x2B	RRN

„Load Half Unsigned Immediate“. Analog zur Instruktion [LHI](#) mit dem Unterschied, dass alle Operanden vorzeichenlos interpretiert werden.

3.4.15 LWI

Assemblername	Parameter	Maschinencode	Format
LWI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x2C	RRN

„Load Word Immediate“. Lädt ein Wort (4 Bytes) ab der Adresse $Y + N$ in das Register X . Entspricht dem algebraischen Ausdruck

$$X \leftarrow mem_4(Y + N)$$

Funktioniert wie [LW](#) mit dem Unterschied, dass N eine feste konstante ganze Zahl ist.

Beispiel Angenommen, an den Speicheradressen 100 bis 104 stehen die Werte 0x01, 0x02, 0x03, 0x04 und 0x05.

```
SET R1 100
LWI R2 R1 0 # R2 = 0x01020304
LWI R2 R1 1 # R2 = 0x02030405
```

3.4.16 LWUI

Assemblername	Parameter	Maschinencode	Format
LWUI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x2D	RRN

„Load Word Unsigned Immediate“. Analog zur Instruktion [LWI](#) mit dem Unterschied, dass alle Werte (insbesondere N) vorzeichenlos interpretiert werden.

3.4.17 SB

Assemblername	Parameter	Maschinencode	Format
SB	$X, Y, Z \in \mathcal{R}$	0x30	RRR

„Store Byte“.

3.4.18 SBU

Assemblername	Parameter	Maschinencode	Format
SBU	$X, Y, Z \in \mathcal{R}$	0x31	RRR

„Store Byte Unsigned“.

3.4.19 SH

Assemblername	Parameter	Maschinencode	Format
SH	$X, Y, Z \in \mathcal{R}$	0x32	RRR

„Store Half“.

3.4.20 SHU

Assemblername	Parameter	Maschinencode	Format
SHU	$X, Y, Z \in \mathcal{R}$	0x33	RRR

„Store Half Unsigned“.

3.4.21 SW

Assemblername	Parameter	Maschinencode	Format
SW	$X, Y, Z \in \mathcal{R}$	0x34	RRR

„Store Word“.

$$X \rightarrow \text{mem}(Y + Z)$$

3.4.22 SWU

Assemblername	Parameter	Maschinencode	Format
SWU	$X, Y, Z \in \mathcal{R}$	0x35	RRR

„Store Word Unsigned“.

3.4.23 SBI

Assemblername	Parameter	Maschinencode	Format
SBI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x38	RRN

„Store Byte Immediate“.

3.4.24 SBUI

Assemblername	Parameter	Maschinencode	Format
SBUI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x39	RRN

„Store Byte Unsigned Immediate“. Sowohl der Inhalt des Registers Y , als auch die Zahl N werden vorzeichenlos interpretiert.

3.4.25 SHI

Assemblername	Parameter	Maschinencode	Format
SHI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x3A	RRN

„Store Half Immediate“.

3.4.26 SHUI

Assemblername	Parameter	Maschinencode	Format
SHUI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x3B	RRN

„Store Half Unsigned Immediate“.

3.4.27 SWI

Assemblername	Parameter	Maschinencode	Format
SWI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x3C	RRN

„Store Word Immediate“.

3.4.28 SWUI

Assemblername	Parameter	Maschinencode	Format
SWUI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x3D	RRN

„Store Word Unsigned Immediate“.

3.4.29 PUSHB

Assemblername	Parameter	Maschinencode	Format
PUSHB	$X \in \mathcal{R}$	0x40	R00

„Push Byte“.

3.4.30 PUSHH

Assemblernamen	Parameter	Maschinencode	Format
PUSHH	$X \in \mathcal{R}$	0x41	R00

„Push Half“.

3.4.31 PUSH

Assemblernamen	Parameter	Maschinencode	Format
PUSH	$X \in \mathcal{R}$	0x42	R00

„Push Word“.

3.4.32 POPB

Assemblernamen	Parameter	Maschinencode	Format
POPB	$X \in \mathcal{R}$	0x48	R00

„Pop Byte“.

3.4.33 POPH

Assemblernamen	Parameter	Maschinencode	Format
POPH	$X \in \mathcal{R}$	0x49	R00

„Pop Half“.

3.4.34 POP

Assemblername	Parameter	Maschinencode	Format
POP	$X \in \mathcal{R}$	0x4A	R00

„Pop Word“.

3.5 Arithmetische Instruktionen

3.5.1 ADD

Assemblername	Parameter	Maschinencode	Format
ADD	$X, Y, Z \in \mathcal{R}$	0x50	RRR

Vorzeichen behaftete Addition der Registerinhalte Y und Z und speichern des Ergebnisses in das Register X . Entspricht dem algebraischen Ausdruck

$$X \leftarrow Y + Z$$

Beispiel:

```

SET   R1 1      # R1 ← 1
SET   R2 2      # R2 ← 2
ADD   R3 R1 R2  # R3 ← R1 + R2 = 1 + 2 = 3
#     X  Y  Z
SET   R2 -2     # R2 ← -2
ADD   R3 R3 R2  # R3 ← R3 + R2 = 3 + (-2) = 1
ADD   R3 R4 5   # Fehler! 5 kein Register

```

Vorzeichenlose Addition wird durch den Befehl ADDU ausgeführt.

3.5.2 ADDU

Assemblername	Parameter	Maschinencode	Format
ADDU	$X, Y, Z \in \mathcal{R}$	0x51	RRR

„Add Unsigned“. Vorzeichenlose Addition der Register Y und Z . Das Ergebnis wird in das Register X gespeichert. Enthält Y oder Z ein Vorzeichen (höchstwertiges Bit auf 1 gesetzt), so wird es nicht als solches interpretiert, sondern als Wertigkeit, die zum Betrag des Wertes hinzuaddiert wird ($+2^{31}$).

```
SET    R1  1      # R1 ← 1
SET    R2 -2      # R2 ← -2
ADDU   R3  R1 R2  # R3 ← (1 + 2 + 231) = 2147483651
```

3.5.3 ADDI

Assemblername	Parameter	Maschinencode	Format
ADDI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x52	RRN

„Add Immediate“. Hinzuzaddieren eines festen vorzeichenbehafteten ganzzahligen Wert N zum Inhalt des Registers Y und speichern des Ergebnisses in das Register X . Entspricht dem algebraischen Ausdruck

$$X \leftarrow Y + N$$

N wird als vorzeichenbehaftete 8-Bit Zahl in Zweierkomplement-Darstellung interpretiert und kann entsprechend Werte von -128 bis 127 aufnehmen.

Beispiel:

```
SET    R1  1      # R1 ← 1
ADDI   R2  R1  2   # R2 ← R1 + 2 = 1 + 2 = 3
#      X   Y   N
ADDI   R2  R2 -3   # R2 ← R2 + (-3) = 3 + (-2) = 1
ADDI   R2  R3  R4  # Fehler! R4 kein  $n \in \mathbb{Z}$ 
```

3.5.4 ADDIU

Assemblername	Parameter	Maschinencode	Format
ADDIU	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x53	RRN

„Add Unsigned Immediate“. Vorzeichenlose Addition des ganzzahligen Wertes N zum Inhalt des Registers Y und speichern des Ergebnisses in das Register X . Der Inhalt des Registers Y , die Zahl N und das Ergebnis $Y + N$ werden als vorzeichenlose Werte interpretiert.

3.5.5 SUB

Assemblername	Parameter	Maschinencode	Format
SUB	$X, Y, Z \in \mathcal{R}$	0x58	RRR

3.5.6 SUBU

Assemblername	Parameter	Maschinencode	Format
SUBU	$X, Y, Z \in \mathcal{R}$	0x59	RRR

„Subtract Unsigned“.

3.5.7 SUBI

Assemblername	Parameter	Maschinencode	Format
SUBI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x5A	RRN

„Subtract Immediate“.

3.5.8 SUBIU

Assemblername	Parameter	Maschinencode	Format
SUBIU	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x5B	RRN

„Subtract Immediate Unsigned“.

3.5.9 MUL

Assemblername	Parameter	Maschinencode	Format
MUL	$X, Y, Z \in \mathcal{R}$	0x60	RRR

3.5.10 MULU

Assemblername	Parameter	Maschinencode	Format
MULU	$X, Y, Z \in \mathcal{R}$	0x61	RRR

„Multiply Unsigned“.

3.5.11 MULI

Assemblername	Parameter	Maschinencode	Format
MULI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x62	RRN

„Multiply Immediate“.

3.5.12 MULIU

Assemblername	Parameter	Maschinencode	Format
MULIU	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x63	RRN

„Multiply Immediate Unsigned“.

3.5.13 DIV

Assemblername	Parameter	Maschinencode	Format
DIV	$X, Y, Z \in \mathcal{R}$	0x68	RRR

3.5.14 DIVU

Assemblername	Parameter	Maschinencode	Format
DIVU	$X, Y, Z \in \mathcal{R}$	0x69	RRR

„Divide Unsigned“.

3.5.15 DIVI

Assemblername	Parameter	Maschinencode	Format
DIVI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0x6A	RRN

„Divide Immediate“.

3.5.16 DIVIU

Assemblername	Parameter	Maschinencode	Format
DIVIU	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x6B	RRN

„Divide Immediate Unsigned“.

3.5.17 MOD

Assemblername	Parameter	Maschinencode	Format
MOD	$X, Y, Z \in \mathcal{R}$	0x70	RRR

Modulo.

3.5.18 MODI

Assemblername	Parameter	Maschinencode	Format
MODI	$X, Y, Z \in \mathcal{R}, N \in \mathbb{N}$	0x72	RRN

Modulo Immediate.

3.5.19 ABS

Assemblername	Parameter	Maschinencode	Format
ABS	$X, Y \in \mathcal{R}$	0x78	RR0

„Absolute“. Speichert den absoluten Wert des Registers Y in das Register X .

3.5.20 NEG

Assemblername	Parameter	Maschinencode	Format
NEG	$X, Y \in \mathcal{R}$	0x80	RR0

„Negate“. Wechselt das Vorzeichen des Registers Y und speichert das Ergebnis in das Register X .

3.5.21 INC

Assemblername	Parameter	Maschinencode	Format
INC	$X \in \mathcal{R}$	0x81	R00

„Increment“. Inkrementiert den Inhalt des Registers X .

3.5.22 DEC

Assemblername	Parameter	Maschinencode	Format
DEC	$X \in \mathcal{R}$	0x82	R00

„Decrement“. Dekrementiert den Inhalt des Registers X .

3.6 Logische Instruktionen

3.6.1 AND

Assemblername	Parameter	Maschinencode	Format
AND	$X, Y, Z \in \mathcal{R}$	0x90	RRR

3.6.2 ANDI

Assemblername	Parameter	Maschinencode	Format
ANDI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x91	RRN

3.6.3 OR

Assemblername	Parameter	Maschinencode	Format
OR	$X, Y, Z \in \mathcal{R}$	0x92	RRR

3.6.4 ORI

Assemblername	Parameter	Maschinencode	Format
ORI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x93	RRN

3.6.5 XOR

Assemblername	Parameter	Maschinencode	Format
XOR	$X, Y, Z \in \mathcal{R}$	0x94	RRR

$$X \leftarrow (Y \oplus Z)$$

3.6.6 XORI

Assemblername	Parameter	Maschinencode	Format
XORI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x95	RRN

3.6.7 NOT

Assemblername	Parameter	Maschinencode	Format
NOT	$X, Y \in \mathcal{R}$	0x96	RR0

$$X \leftarrow \bar{Y}$$

| NOT R1 R2

3.6.8 NOTI

Assemblername	Parameter	Maschinencode	Format
NOTI	$X \in \mathcal{R}, N \in \mathbb{N}$	0x97	RNN

| NOT R1 5

3.6.9 NAND

Assemblername	Parameter	Maschinencode	Format
NAND	$X, Y, Z \in \mathcal{R}$	0x98	RRR

$$X \leftarrow (Y \bar{\wedge} Z)$$

3.6.10 NANDI

Assemblername	Parameter	Maschinencode	Format
NANDI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x99	RRN

3.6.11 NOR

Assemblername	Parameter	Maschinencode	Format
NOR	$X, Y, Z \in \mathcal{R}$	0x9A	RRR

$$X \leftarrow (Y \nabla Z)$$

3.6.12 NORI

Assemblername	Parameter	Maschinencode	Format
NORI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0x9B	RRN

3.6.13 SHL

Assemblername	Parameter	Maschinencode	Format
SHL	$X, Y, Z \in \mathcal{R}$	0xA0	RRR

„Shift Left“.

3.6.14 SHLI

Assemblername	Parameter	Maschinencode	Format
SHLI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0xA1	RRN

„Shift Left Immediate“. Shifte die Bits im Register Y N Stellen nach links. N ist eine positive Zahl im Bereich $[0, 255]$.

3.6.15 SHR

Assemblername	Parameter	Maschinencode	Format
SHR	$X, Y, Z \in \mathcal{R}$	0xA2	RRR

„Shift Right“.

3.6.16 SHRI

Assemblername	Parameter	Maschinencode	Format
SHRI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0xA3	RRN

„Shift Right Immediate“. Das Bitmuster im Register Y wird N Stellen nach rechts geschiftet. Auf der linken Seite werden die versetzten Bits mit Nullen ersetzt. Siehe auch [SHRAI](#).

3.6.17 SHRA

Assemblername	Parameter	Maschinencode	Format
SHRA	$X, Y, Z \in \mathcal{R}$	0xA4	RRR

„Shift Right Arithmetical“.

3.6.18 SHRAI

Assemblername	Parameter	Maschinencode	Format
SHRAI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0xA5	RRN

„Shift Right Arithmetical Immediate“.

3.6.19 ROTL

Assemblername	Parameter	Maschinencode	Format
ROTL	$X, Y, Z \in \mathcal{R}$	0xA8	RRR

„Rotate Left“.

3.6.20 ROTLI

Assemblername	Parameter	Maschinencode	Format
ROTLI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0xA9	RRN

„Rotate Left Immediate“.

3.6.21 ROTR

Assemblername	Parameter	Maschinencode	Format
ROTR	$X, Y, Z \in \mathcal{R}$	0xAA	RRR

„Rotate Right“.

3.6.22 ROTRI

Assemblername	Parameter	Maschinencode	Format
ROTRI	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0xAB	RRN

„Rotate Left Immediate“.

3.7 Vergleichsinstruktionen**3.7.1 CMP**

Assemblername	Parameter	Maschinencode	Format
CMP	$X, Y, Z \in \mathcal{R}$	0xB0	RRR

„Compare“.

$$X \leftarrow \begin{cases} -1 & \text{falls } Y < Z \\ \pm 0 & \text{falls } Y = Z \\ +1 & \text{falls } Y > Z \end{cases}$$

3.7.2 CMPU

Assemblername	Parameter	Maschinencode	Format
CMPU	$X, Y, Z \in \mathcal{R}$	0xB1	RRR

„Compare Unsigned“.

3.7.3 CMPI

Assemblername	Parameter	Maschinencode	Format
CMPI	$X, Y \in \mathcal{R}, N \in \mathbb{Z}$	0xB2	RRN

„Compare Immediate“.

3.7.4 CMPIU

Assemblername	Parameter	Maschinencode	Format
CMPIU	$X, Y \in \mathcal{R}, N \in \mathbb{N}$	0xB3	RRN

„Compare Immediate Unsigned“.

3.8 Sprungbefehle

Alle Sprungbefehle, außer dem [GO](#) Befehl, veranlassen einen relativen Sprung im Programmcode. Relativ im Sinne, dass die Parameter der Sprungbefehle einen Versatz zur aktuellen Programmadresse angeben.

Die Sprungbefehle bauen auf die Vergleichsbefehle auf.

3.8.1 BZ

Assemblername	Parameter	Maschinencode	Format
BZ	$X \in \mathcal{R}, N \in \mathbb{Z}$	0xC0	RNN

„Branch if Zero“.

$$X = 0 \Rightarrow IP \leftarrow IP + 4 \cdot N$$

3.8.2 BNZ

Assemblername	Parameter	Maschinencode	Format
BNZ	$X \in \mathcal{R}, N \in \mathbb{Z}$	0xC1	RNN

„Branch if Not Zero“.

3.8.3 BLZ

Assemblername	Parameter	Maschinencode	Format
BLZ	$X \in \mathcal{R}, N \in \mathbb{Z}$	0xC2	RNN

„Branch if Less than Zero“.

3.8.4 BLEZ

Assemblername	Parameter	Maschinencode	Format
BLEZ	$X \in \mathcal{R}, N \in \mathbb{Z}$	0xC3	RNN

„Branch if Less or Equal than Zero“.

3.8.5 BGZ

Assemblername	Parameter	Maschinencode	Format
BGZ	$X \in \mathcal{R}, N \in \mathbb{Z}$	0xC4	RNN

„Branch if Greater than Zero“.

3.8.6 BGEZ

Assemblername	Parameter	Maschinencode	Format
BGEZ	$X \in \mathcal{R}, N \in \mathbb{Z}$	0xC5	RNN

„Branch if Greater or Equal Zero“.

3.8.7 BEI

Assemblername	Parameter	Maschinencode	Format
BEI	$X \in \mathcal{R}, N, M \in \mathbb{Z}$	0xC8	RNN

„Branch if Equal Immediate“.

Fall $X = N$, springe M Instruktionen weiter.

3.8.8 BNI

Assemblername	Parameter	Maschinencode	Format
BNI	$X \in \mathcal{R}, N, M \in \mathbb{Z}$	0xC9	RNN

„Branch if Not equal Immediate“.

3.8.9 BLI

Assemblername	Parameter	Maschinencode	Format
BLI	$X \in \mathcal{R}, N, M \in \mathbb{Z}$	0xCA	RNN

„Branch if Less then Immediate“.

3.8.10 BLEI

Assemblername	Parameter	Maschinencode	Format
BLEI	$X \in \mathcal{R}, N, M \in \mathbb{Z}$	0xCB	RNN

„Branch if Less or Equal then Immediate“.

3.8.11 BGI

Assemblername	Parameter	Maschinencode	Format
BGI	$X \in \mathcal{R}, N, M \in \mathbb{Z}$	0xCC	RNN

„Branch if Greater then Immediate“.

3.8.12 BGEI

Assemblername	Parameter	Maschinencode	Format
BGEI	$X \in \mathcal{R}, N, M \in \mathbb{Z}$	0xCD	RNN

„Branch if Greater or Equal then Immediate“.

3.8.13 JMP

Assemblername	Parameter	Maschinencode	Format
JMP	$N \in \mathbb{N}$	0xD8	NNN

3.8.14 GO

Assemblername	Parameter	Maschinencode	Format
GO	$N \in \mathbb{N}$	0xDF	NNN

Absolute Adresse.

3.9 Unterprogramminstruktionen**3.9.1 CALL**

Assemblername	Parameter	Maschinencode	Format
CALL	$N \in \mathbb{N}$	0xE0	NNN

3.9.2 RET

Assemblername	Parameter	Maschinencode	Format
RET	keine	0xE1	000

3.10 Systeminstruktionen**3.10.1 WAKE**

Assemblername	Parameter	Maschinencode	Format
WAKE	$N \in \mathbb{N}$	0xF0	NNN

Ruft das Betriebssystem auf, eine Aktion zu unternehmen. Die Aktion wird als numerischer Code angegeben und ist systemspezifisch. Vergleichbar mit einem „syscall“.

3.10.2 KILL

Assemblername	Parameter	Maschinencode	Format
KILL	keine	0xF8	000

„Kill OS“. Schaltet die Auswirkung des [WAKE](#)-Befehls aus. Damit wird praktisch das Betriebssystem ausgeschaltet.

Tabellenverzeichnis

2.1	Liste der Spezialregister	9
3.1	Verteilung des Befehlsraums	19
3.2	Befehlentabelle	20

Glossar

[A](#) | [B](#) | [I](#) | [M](#) | [R](#) | [S](#)

A

Adressdekoder

Das Herz des Bussystems. Wählt anhand einer eingegebenen Adresse einen Bus-Port, an den ein Befehl weitergeleitet wird. Funktioniert wie eine Art Demultiplexer.

Adressierungsart

Die Art, wie eine Instruktion die Umach Maschine dazu veranlasst, einen Speicherbereich zu adressieren. Siehe auch Abschnitt [2.3.1](#).

Assemblername

Der Name eines Registers oder eines Befehls, so wie er in einem textuellen Programm (ASCII) verwendet wird. *R1*, *R2*, *ADD* sind Assemblernamen von Registern und Befehlen.

B

Befehl

Die ersten 8 Bits in einer Instruktion. Operation code.

Befehlsraum

Die Anzahl der möglichen Befehle, abhängig von der Befehlsbreite. Beträgt die Befehlsbreite 8 Bit, so ist der Befehlsraum $2^8 = 256$.

Betriebsmodus

Die Art, wie die UMach Maschine die einzelnen Instruktionen abarbeitet. Siehe auch [2.1.1](#).

Bussystem

Die Mainboard.

Byte

Eine Reihe oder Gruppe von 8 Bit.

I**Instruktion**

Eine Anweisung an die UMach VM etwas zu tun. Eine Instruktion besteht aus einem Befehl (Operation Code) und eventuellen Argumenten.

Instruktionsformat

Beschreibt die Struktur einer Instruktion auf Byte-Ebene und zwar es gibt an, ob ein Byte als eine Registerangabe oder als reine numerische Angabe zu interpretieren ist. Siehe [3.1](#).

Instruktionssatz

Die Menge aller Instruktionen, die von der UMach Maschine ausgeführt werden können.

M**Maschinenname**

Der Name eines Registers oder eines Befehls, so wie er im Maschinencode erscheint. 0x01, 0x02, 0x40 sind Maschinenamen von Registern und Befehlen.

R**Register**

Eine sich im Prozessor befindende Speichereinheit. Das Register ist dem Programmierer sichtbar und kann mit Werten geladen werden. Siehe Abschnitt [2.2](#), Seite [8](#).

S**Speicher**

Baukomponente, die am Bussystem angeschlossen ist und die eine feste Anzahl von Bytes für die Laufzeit der Maschine aufnehmen kann.

Index

- \mathcal{R} , 8, 21
- 000, 16
- ABS, 41
- ADD, 36
- ADDI, 37
- ADDIU, 37
- ADDU, 36
- Adressierung
 - Indirekte, 11
- Adressierungsarten, 10
- ALIV, 25
- Allzweckregister, 8
- AND, 42
- ANDI, 42
- Assemblernamen, 8
- AUTSM, 23
- Befehlsraum, 18
 - Verteilung, 18
 - Verteilungstabelle, 19
- BEI, 49
- Betriebsmodus, 7, 22
- BGEI, 50
- BGEZ, 49
- BGI, 50
- BGZ, 49
- BLEI, 50
- BLEZ, 48
- BLI, 50
- BLZ, 48
- BNI, 49
- BNZ, 48
- Bussystem, 12, 13
- Byte Order, 15
- BZ, 48
- CALL, 51
- CIN, 10
- CMP, 46
- CMPI, 47
- CMPIU, 47
- CMPU, 47
- COPY, 26
- CRM, 22
- CSM, 23
- Datentypen, 11
- DEC, 41
- DIE, 23
- DIV, 39
- DIVI, 40
- DIVIU, 40
- DIVU, 39
- ERR, 10
- ERRM, 10
- FP, 10
- GO, 51
- HATE, 24
- INC, 41
- Instruktionen, 15
 - Kategorien, 18
- Instruktionsbreite, 15
- Instruktionsformat, 15
 - 000, 16
 - Liste, 18
 - NNN, 16
 - R00, 16
 - RNN, 17
 - RR0, 17

RRN, 17
RRR, 18
Instruktionssatz, 15
IP, 10

JMP, 51

KILL, 52

LB, 27
LBI, 29
LBU, 27
LBUI, 30
LH, 28
LHI, 30
LHU, 28
LHUI, 30
LIN, 10
LW, 29
LWI, 31
LWU, 29
LWUI, 31

Maschinenname, 8
Memory Mapped I/O, 13
MOD, 40
MODI, 40
MOVE, 26
MUL, 38
MULI, 39
MULIU, 39
MULU, 39

NAND, 43
NANDI, 43
NEG, 41
NIN, 10
NNN, 16
NOP, 22
NOR, 44
NORI, 44
NOT, 43
NOTI, 43
Null-Register, 9

OR, 42

ORI, 42

Peripherie, 12
 Adressierung, 14
POP, 36
POPB, 35
POPH, 35
PUSH, 35
PUSHB, 34
PUSHH, 35

R00, 16
Register, 8
 Allzweckregister, 8
 Assemblernamen, 8
 Maschinenname, 8
 Spezialregister, 9
RET, 51
RNN, 17
ROTL, 45
ROTLI, 46
ROTR, 46
ROTRI, 46
RR0, 17
RRN, 17
RRR, 18
RSR, 23
RST, 22

SB, 31
SBI, 33
SBU, 32
SBUI, 33
SET, 25
SETU, 25
SH, 32
SHI, 33
SHL, 44
SHLI, 44
SHR, 44
SHRA, 45
SHRAI, 45
SHRI, 45
SHU, 32
SHUI, 34

SOCL, [24](#)
SP, [10](#)
Speicher, [12](#)
Speicherbasierte Kommunikation, [13](#)
Speichermodell, [10](#)
Speicherport, [12](#)
Speicherunterraum, [13](#)
Spezialregister, [9](#)
SUB, [38](#)
SUBI, [38](#)
SUBIU, [38](#)
SUBU, [38](#)
SW, [32](#)
SWI, [34](#)
SWU, [33](#)
SWUI, [34](#)
syscall, [52](#)

TRST, [24](#)

UMach
 Aufbau, [7](#)
 Register, [8](#)

WAKE, [51](#)

XOR, [42](#)
XORI, [43](#)

ZERO, [10](#)
ZMB, [24](#)