

Montages à MOS discrets 1

But de la manipulation

Lors de ce laboratoire, vous allez manipuler un composant désormais omniprésent en électronique : le transistor MOS.

Ce premier laboratoire vous permettra de mieux en comprendre le fonctionnement et de l'utiliser pour amplifier des signaux analogiques. Vous serez pour cela amené à étudier le montage en source commune.

Vous allez également apprendre la suite de simulation Orcad/PSpice, un outil de simulation extrêmement puissant pour les montages électroniques.

Prérequis

Avant d'entrer au laboratoire, il vous est demandé de relire les chapitres 3 (transistors à effet de champ) et 4 (Etages amplificateurs à un MOS)

Prédéterminations

Préparer les points 3.1.1 et 3.1.2.

Objectifs

A la fin de ce laboratoire vous devez être capable :

- d'expliquer le fonctionnement du transistor MOS
- de relever et utiliser les différentes caractéristiques
- de dimensionner un montage amplificateur en source commune

Manipulation

1. Introduction

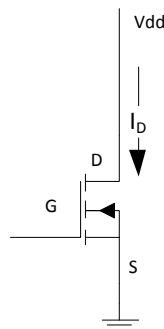
Au cours de ce labo, vous allez manipuler et simuler un montage à transistors MOS. Dans les laboratoires suivants, vous réaliserez ce montage sur PCB en utilisant la suite de CAO Altium.

Nous allons utiliser des NMOS ALD1106 et des PMOS ALD1107, qui seront utilisés dans votre montage à PCB. Attention ! Comme il s'agit ici de vrais transistors, on verra durant les simulations (qui utilisent des modèles plus compliqués que ceux vu au cours) que les caractéristiques ne correspondent pas toujours exactement aux modèles vu au cours ! Nous aurons également une différence entre les valeurs prédéterminées et les valeurs simulées et obtenues expérimentalement.

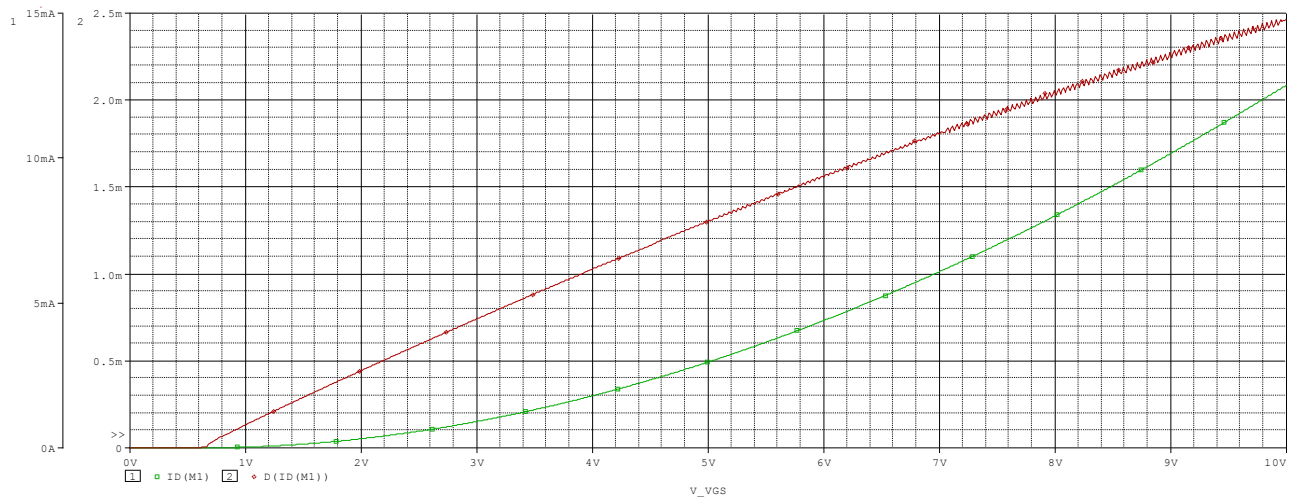
Ce premier laboratoire se concentrera sur un montage amplificateur basique : le montage en source commune. Vous serez d'abord amenés à étudier les caractéristiques externes du transistor avant d'en déduire les composants à ajouter afin d'obtenir l'amplification voulue.

2. Caractéristiques du MOS

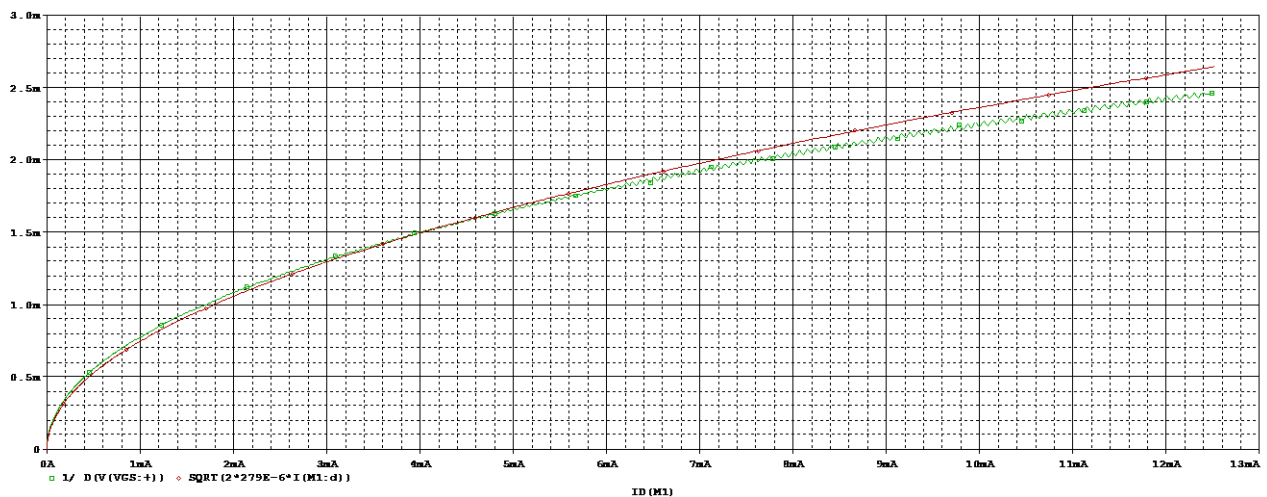
Un transistor MOS étant essentiellement une source de courant commandée en tension, vous allez commencer par étudier les caractéristiques de transfert.



- ouvrir un nouveau projet et placez-y un transistor **NMOS ALD1106** de la librairie ALD
- ajouter les sources nécessaires et relevez la caractéristique de transfert $i_D = f(v_{GS})$ pour une tension d'alimentation v_{DS} de 10V à l'aide d'une simulation DC Sweep.
- ajoutez un axe Y (Plot/Add Y axis) et tracez la transconductance $g_m(V_{GS}) = \frac{\partial i_D}{\partial v_{GS}}$ à l'aide de la fonction D() de PSpice

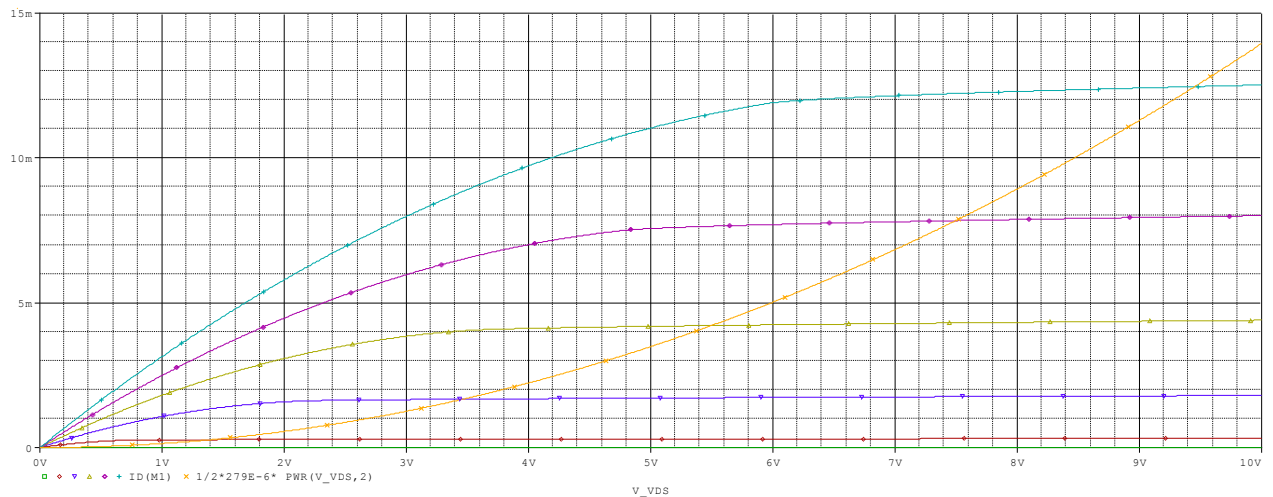


- En déduire
 - la forme mathématique de la caractéristique de transfert.
La dérivée est plus ou moins linéaire, donc la caractéristique est une parabole.
 - la valeur de la tension de seuil.
On voit bien que aucun courant n'apparaît si $v_{GS} < 0.55 V$
 - la valeur du facteur $K = k'_n W/L$ et l'équation de la fonction de transfert.
 $K = \text{pente de la dérivée} = 279 \mu A/V^2$
$$\Rightarrow i_D = \frac{1}{2} (279 \times 10^{-6}) (v_{GS} - V_t)^2$$
- Double-cliquer sur l'axe d'abscisse et choisir i_D comme variable pour pouvoir afficher $g_m = \left(\frac{\partial v_{GS}}{\partial i_D} \right)^{-1}$
Donner l'équation théorique de cette courbe, tracez-là sur le même graphique pour vérifier la correspondance?



L'équation théorique de g_m est $g_m = \sqrt{\frac{2k'_n W}{L} i_D}$. La courbe théorique (en rouge) pour $\frac{k'_n W}{L} = 279 \mu A/V^2$ correspond bien à la courbe simulée (en vert).

- Relevez la caractéristique de sortie $i_D = f(v_{DS})$ du transistor en faisant varier v_{DS} de 0V à 10V à l'aide d'un DC Sweep. Cochez l'option *Parametric Sweep* pour tracer un réseau de courbes en faisant varier la tension v_{GS} de 2 à 10V par pas de 2V



- Repérez la zone ohmique et la zone de pincement. Pointer sur chaque courbe la frontière de la zone de pincement. Tracer sur ce même graphique la courbe théorique donnant la frontière du pincement et vérifier la correspondance.

La courbe théorique donnant la frontière de la zone de pincement est donnée par $i_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) v_{DS}^2$. On voit bien que cette parabole délimite la zone ohmique de la zone de pincement dans nos simulations. On voit également que cette parabole coupe chaque courbe en $v_{DS} = v_{GS} - V_t$.

- Utiliser la fonction *Trace>Evaluate Measurement* pour mesurer la valeur du paramètre r_o pour chaque valeur de v_{GS} et comparer à la valeur théorique sachant que $V_A = -100\text{ V}$ pour le ALD1106 (ceci est une valeur approximative ! Considérez l'ordre de grandeur plutôt que la valeur exacte !).

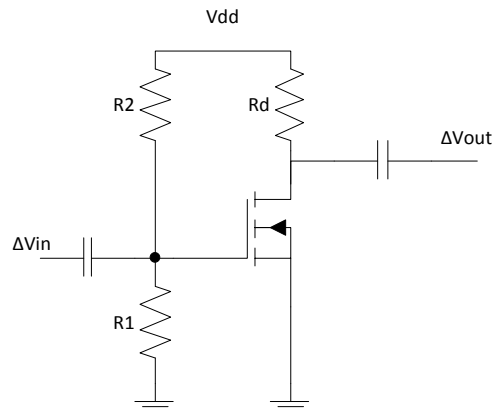
v_{GS}	2	4	6	8	10
r_o théorique	340k	60k	24k	12.9k	8.0k
r_o simulé	270k	64.3k	37.1k	15.1k	8.9k

Le r_o théorique est obtenu comme suit : on calcule d'abord $I_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) (v_{GS} - V_t)^2$. On obtient ensuite $r_o = V_A / I_D$.

3. L'amplificateur en source commune

3.1. Prédéterminations

Nous allons maintenant étudier l'amplificateur de tension MOS le plus simple : le montage en source commune.



Les résistances R_1, R_2 servent à fixer la tension de polarisation de la grille.

(note : comme dans le cours, les grandeurs liées à la polarisation seront notées en majuscules avec indice majuscule, par exemple V_{GS} . Les grandeurs liées aux petits signaux seront notées en minuscules avec indice minuscule, par exemple v_{gs} .)

3.1.1. Schéma à petits signaux

Avant de lancer une simulation, il faut pouvoir dimensionner les éléments du montage R_1, R_2 et R_D ; vous allez donc commencer par étudier le comportement du montage pour des faibles variations de tension autour du point de polarisation.

- Etablissez le schéma équivalent à petits signaux du montage, en supposant que la fréquence du signal d'entrée est suffisante pour pouvoir considérer que le condensateur d'entrée est un court-circuit. Par quoi replace-t-on le transistor et les sources continues ?

Voir cours.

- Déduisez-en l'expression du gain à petits signaux $A_\infty = \frac{v_{out}}{v_{in}}$

Pour le montage à source commune, on a que $A_\infty = -g_m R_d$

- Montrez en quoi ce gain dépend du point de fonctionnement

La transconductance g_m dépend de I_D , et donc du point de fonctionnement. On peut exprimer g_m

$$\text{comme suit : } g_m = \frac{k'_n W}{L} (V_{GS} - V_t) = \sqrt{\frac{2k'_n W}{L} I_D} = \frac{2I_D}{V_{GS} - V_t}$$

- Donnez l'expression de l'impédance d'entrée et de l'impédance de sortie du montage

L'impédance d'entrée du montage est $R_{in} = R_1 || R_2$

L'impédance de sortie du montage est $R_{out} = r_o || R_d$

3.1.2. Calcul du point de polarisation

L'amplificateur demandé devra voir les caractéristiques suivantes :

- $I_D = 500 \mu A$
- Gain en tension : -5
- $V_{DD} = 10V, V_{SS} = 0V$

Nous allons commencer par calculer le point de repos :

- Sur base des caractéristiques du transistor mesurées précédemment, calculez les tensions et courants de polarisation du montage, ainsi que la valeur de la résistance R_D

- La transconductance pour $I_D = 500 \mu A$ vaut $g_m = \sqrt{\frac{2k'_n W}{L} I_D} = 528 \mu A/V$.

- Pour avoir un gain de -5, il faut que $-g_m R_d = -5$ et donc que $R_d = 9.47 k\Omega$.

- La tension de polarisation au drain vaut $V_D = V_{DD} - R_d I_D = 5.26 V$

- La tension de polarisation à la gate est obtenue par $I_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) (V_{GS} - V_t)^2$ et on obtient ainsi que $V_G = 2.44 V$
- Dimensionnez le diviseur résistif d'entrée. Quel ordre de grandeur allez-vous choisir pour ces résistances ? Une bonne pratique est que la somme des deux résistances vaut $10 M\Omega$.
La tension de polarisation à la gate est $V_G = 2.44 V$, on a également que $V_G = \frac{R_1}{R_1 + R_2} V_{DD}$. Si la somme des deux résistances doit être de $10 M\Omega$, on obtient facilement que $R_1 = 2.44 M\Omega$ et $R_2 = 7.56 M\Omega$

3.2. Simulations

Ouvrez le projet **Ampli Source Commune.opj**.

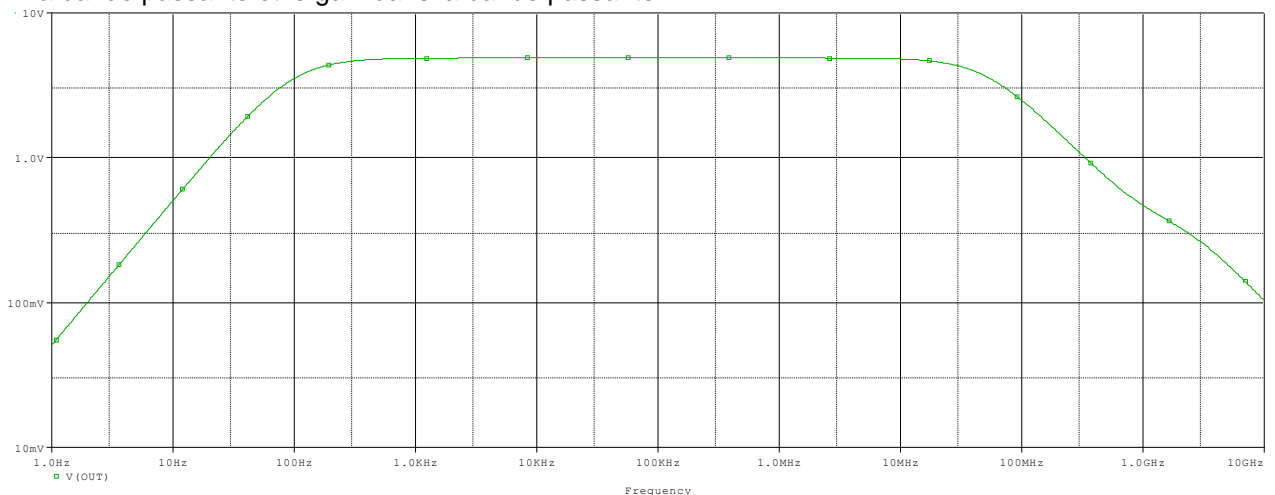
3.2.1. Polarisation

- Ajuster les valeurs des résistances et vérifier par une simulation BIAS que les grandeurs de polarisation sont correctes.
On observe que $V_G = 2.44 V$ et que $V_D = 5.16 V$. On observe par ailleurs que $I_D = 511 \mu A$.

3.2.2. Caractéristiques de l'ampli à vide à petits signaux

Il ne vous reste plus qu'à caractériser votre amplificateur

- Sur base du schéma à petits signaux, quelles sont impédances d'entrée et de sortie du montage en première approximation.
Impédance d'entrée : $R_{in} = R_1 || R_2 = (2.44 M\Omega || 7.56 M\Omega) = 1.84 M\Omega$
Impédance de sortie : On a que $r_o = \frac{V_A}{I_D} = 200 k\Omega$, et donc $R_{out} = r_o || R_d = (200 k\Omega || 9.47 k\Omega) = 9.04 k\Omega$
- Dimensionnez le condensateur d'entrée pour que le montage fonctionne correctement pour un signal d'entrée dont la bande passante s'étend de 100Hz à 100kHz.
La fréquence de coupure est donnée par $f_c = 1/(2\pi R_{in} C)$. On obtient donc que $C = 1/(2\pi R_{in} f_c) \Rightarrow C = \frac{1}{2\pi * 1.84 M * 100} = 864 pF$
- A l'aide d'une simulation fréquentielle (AC Sweep) sur une plage de fréquence de 1Hz à 10GHz, mesurer la bande passante et le gain dans la bande passante.



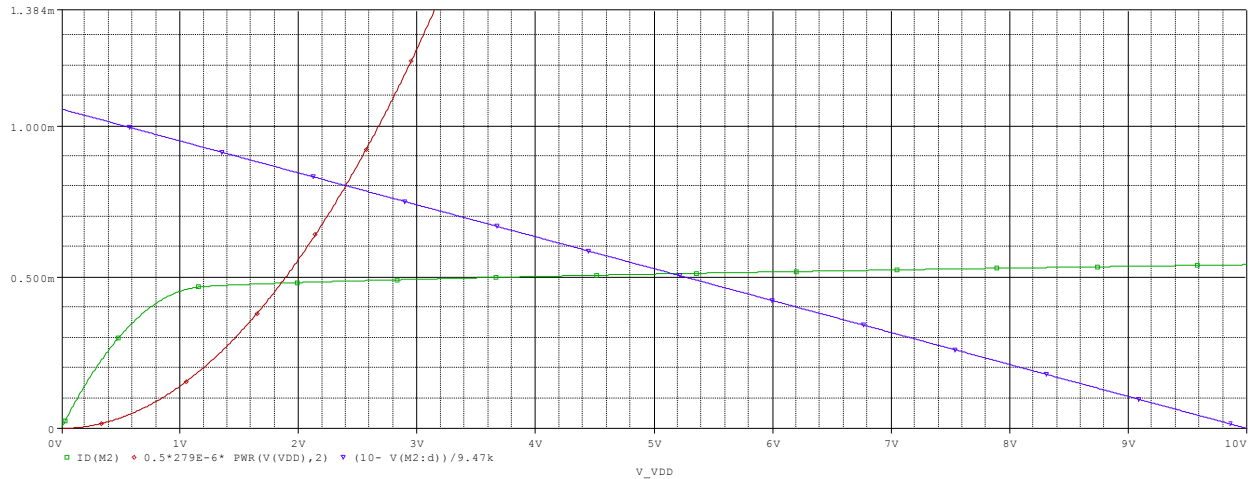
On mesure $A_{\infty} = 4.88$, $f_{c,low} = 96.5 Hz$ et $f_{c,high} = 57.8 MHz$

- Qu'est-ce qui fixe les deux fréquences de coupure
 $f_{c,low} = 96.5 Hz$ est fixée par le RC à l'entrée
 $f_{c,high} = 57.8 MHz$ est lié à la fréquence de transition du NMOS
- Le gain n'est pas exactement celui recherché, évaluez r_o et montrez son influence sur le gain

- On a que $r_o = \frac{V_A}{I_D} = 200 \text{ k}\Omega$, et donc $(r_o || R_d) = (200 \text{ k}\Omega || 9.47 \text{ k}\Omega) = 9.04 \text{ k}\Omega$
- Le gain réel est donné par $A_\infty = -g_m(r_o || R_d) = 4.77$

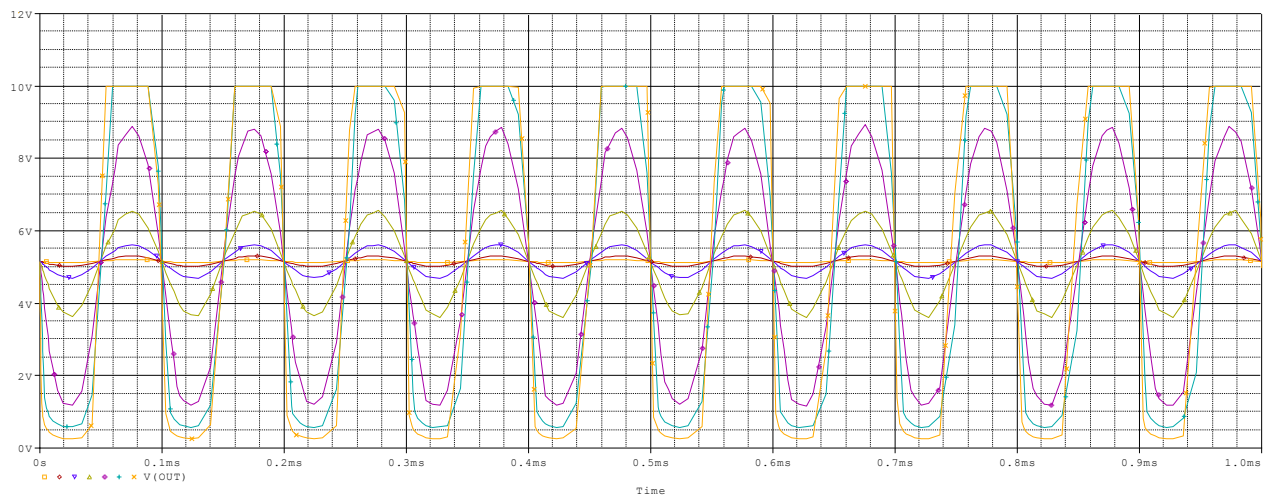
- A l'aide du transistor M2 tracer la caractéristique de sortie $i_D = f(v_{DS})$ pour la valeur actuelle de V_{GS} (utilisez DC sweep). Tracer sur le même diagramme la courbe donnant la limite de pincement (comme dans le point 2) et la droite de charge liée à R_d de l'étage amplificateur. Quelles sont les limites de la tension de sortie ?

on met $V_{GS}=2.44$

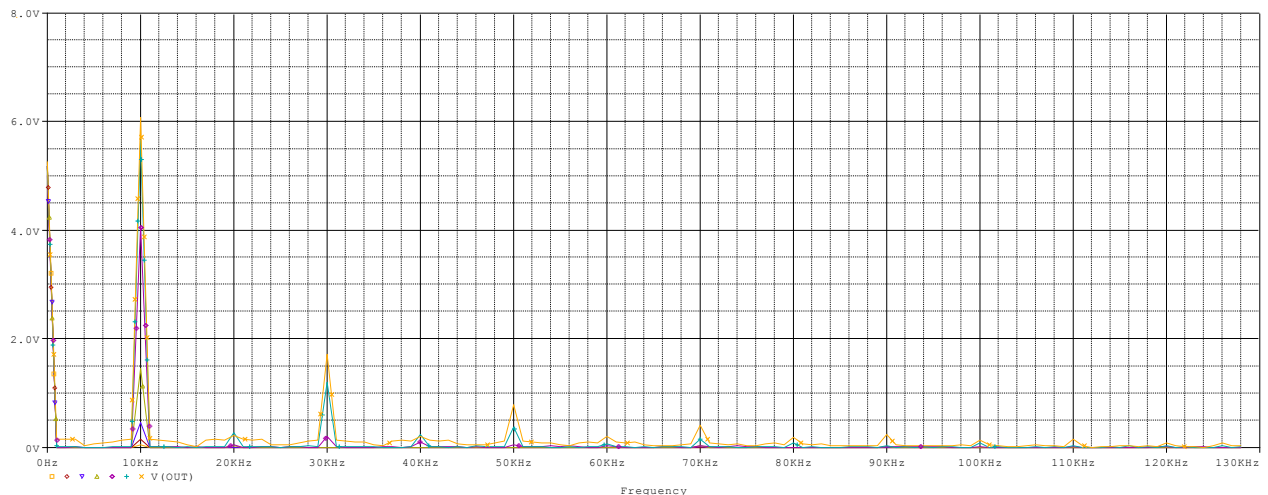


On voit que le point de repos ($V_D = 5.2 \text{ V}$ et $I_D = 511 \mu\text{A}$) est plus proche de la limite de pincement (2.4V) que de la limite de coupure (10V). L'amplitude avant le pincement est donc $5.2\text{V} - 2.4\text{V} = 2.8\text{V}$

- faire une simulation temporelle (simulation *time domain* de 0 à 1 ms) paramétrique pour v_{in} allant de 10mV à 3.4V en progression logarithmique avec 2 point par décade. Demander l'analyse de Fourier (Edit simulation profile>Onglet Analysis>bouton *Output File Option*/cocher *Perform Fourier Analysis* et spécifier la fréquence fondamentale de 10kHz et 5 harmoniques et output variable V(out)). Simuler dans le domaine temporel et observer la distorsion



- faire une FFT et constater l'enrichissement du contenu harmonique.



- Visualiser le fichier de sortie (View/Output file) et relever les valeurs de THD (TOTAL HARMONIC DISTORSION)

v_{in}	10mV	31.6mV	100mV	316mV	1V	3.16V
THD	0.27%	0.29%	0.75%	2.51%	6.3%	26.6%

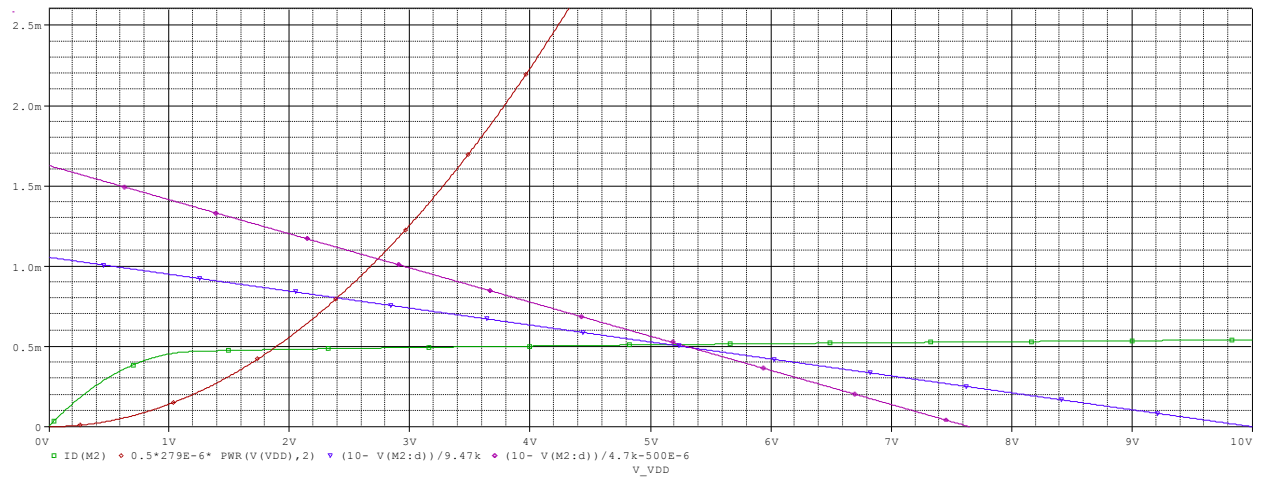
- Quelle plage de tension d'entrée peut-on utiliser pour maintenir la distorsion en dessous de 5%? Comparer par rapport à la théorie vue au cours.

On obtient moins 5% de THD pour $v_{in} = 316 \text{ mV}$. Dans le cours, on spécifie que la plage de linéarité est $v_{in} \ll 2(V_{GS} - V_t) = 3.78 \text{ V}$; si on prend un facteur 10, $v_{in,max} = 378 \text{ mV}$ et on est dans le même ordre de grandeur.

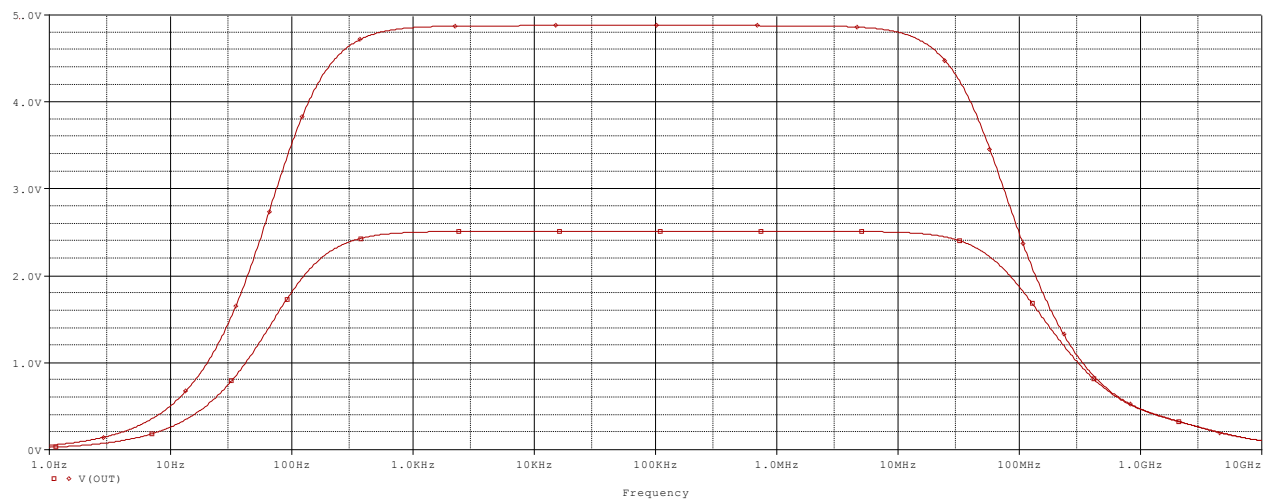
3.2.3. Fonctionnement en charge

Dans le schéma, on a prévu le condensateur de liaison de sortie et une résistance de charge de paramétrable de valeur RLval. Ce dipôle est connecté à VDD (simplement pour éviter une erreur de netlist en laissant un nœud flottant). Il suffit de le connecter à la sortie de l'ampli pour mettre l'ampli en charge

- Que représente cette résistance R_L ?
La résistance d'entrée de l'étage aval
- Complétez le schéma à petits signaux et déduisez-en le gain en charge pour $R_L = 9.4 \text{ k}\Omega$. En déduire une méthode de mesure de la résistance de sortie de l'ampli.
Le gain devient $A = -g_m(R_d \parallel r_o \parallel R_L) \approx A_{\infty}/2$
Si on charge un ampli par une résistance variable jusqu'à ce que le gain tombe à la moitié du gain à vide, la résistance de charge est alors égale à la résistance de sortie; il n'y a plus alors qu'à mesurer la résistance de charge qui ici est notre R_L 9.4k
- Ajouter la droite de charge dynamique au plan $I_D(V_{DS})$. Montrer que la présence de R_L change à la fois le gain et les limites de la plage de fonctionnement.
La plage de tension entre le point de repos et le point de coupure (qui est cette fois plus proche que le pincement) devient graphiquement $5.2\text{V}-7.6\text{V}=2.4\text{V}$ au lieu de 2.8V précédemment



- Reprenez la simulation en AC sweep, ajoutez-y un *Parametric Sweep* sur R_L , en prenant 2 valeurs: 9.4k Ω et une valeur qui peut être considérée comme mettant l'ampli à vide et comparer.



On voit que en charge, le gain du montage diminue. Dans ce cas-ci, la diminution plus ou moins d'un facteur 2 car l'impédance de sortie est égale à l'impédance de charge.