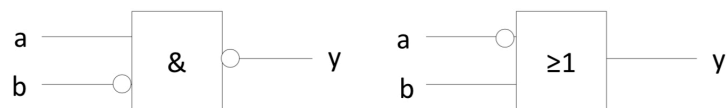


1 Gatter

1.1 DIN/IEC-Symbole

freie Symbole	Schaltsymbole nach DIN 40 700 Teil 14		amerikanische Symbole	logische Darstellung
	seit 1976	bis 1976		
UND				$x_1 \wedge \dots \wedge x_n$
ODER				$x_1 \vee \dots \vee x_n$
Anti- valenz				$x_1 \neq \dots \neq x_n$
NAND				$\overline{x_1 \wedge x_2 \wedge \dots \wedge x_n}$
NOR				$\overline{x_1 \vee x_2 \vee \dots \vee x_n}$
Negation				$\overline{x_1}$

- die Negation kann auch am Anfang stehen
- Darstellung der Implekation:



1.2 Schaltungsbeschreibung

- Gattercluster zu komplex fuer grosse Schaltungen
- Zusammenfassung einzelner Schaltungen zu neuen Modulen
- Entstehen eines Hierarchiesystems (Abstraktionsebenen):
 - System → Algorithmus → Register-Transfer → Logik → Transistor → Layout

1.3 Algorithmische Beschreibung

- strukturelle Beschreibung oft zu komplex fuer grosse Entwuerfe
 - Verhalten der Module wird durch eine (imperative) Programmiersprache definiert
 - Besonderheiten von Hardware:
 - Funktionen brauchen Zeit
 - Funktionen koennen echt parallel laufen
 - Kommunikation zwischen Modulen
 - zweiwertige Logik nicht ausreichend
- VHDL (VHSIC hardware description language)