



为改变 strapping 的值，用户可以应用外部下拉/上拉电阻，或者应用主机 MCU 的 GPIO 控制 ESP32-S3 上电复位时的 strapping 管脚电平。

复位放开后，strapping 管脚和普通管脚功能相同。

Strapping 管脚配置的含义请参阅表 4。

表 4: Strapping 管脚

VDD_SPI 电压			
管脚	默认	3.3 V	1.8 V
GPIO45	下拉	0	1
系统启动模式 ¹			
管脚	默认	SPI 启动模式	下载启动模式
GPIO0	上拉	1	0
GPIO46	下拉	无关项	0
系统启动过程中，控制 ROM Code 打印 ^{2 3}			
管脚	默认	正常打印	上电不打印
GPIO46	下拉	详见第 4 条说明	详见第 4 条说明
JTAG 信号源选择			
管脚	默认	EFUSE_DIS_USB_JTAG = 0, EFUSE_DIS_PAD_JTAG = 0, EFUSE_STRAP_JTAG_SEL=1	
GPIO3	N/A	0: JTAG 信号来源于芯片上的 JTAG 管脚 1: JTAG 信号来源于 USB Serial/JTAG 控制器	

说明：

- GPIO46 = 1 且 GPIO0 = 0 不可使用。
- ROM Code 上电打印默认同时通过 UART0 (U0TXD 管脚) 和 USB Serial/JTAG 控制器打印。通过配置寄存器和 eFuse 可配置关闭 ROM Code 上电打印。详细信息请参考《ESP32-S3 技术参考手册》中的章节 [芯片 Boot 控制](#)。

VDD_SPI 电压由 GPIO45 的 strapping 值或 eFuse 中 EFUSE_VDD_SPI_TIEH 决定。当 EFUSE_VDD_SPI_FORCE 为 0 时，VDD_SPI 电压由 GPIO45 的 strapping 值决定；当 EFUSE_VDD_SPI_FORCE 为 1 时，VDD_SPI 电压由 eFuse 中 EFUSE_VDD_SPI_TIEH 决定。关于默认配置的信息，请参阅下表：

表 5: VDD_SPI 电压值的默认配置

3 管脚定义

表 2 – 接上页

名称	序号	类型 ^a	功能
IO42	35	I/O/T	MTMS, GPIO42
RXD0	36	I/O/T	U0RXD, GPIO44, CLK_OUT2
TXD0	37	I/O/T	U0TXD, GPIO43, CLK_OUT1
IO2	38	I/O/T	RTC_GPIO2, GPIO2, TOUCH2, ADC1_CH1
IO1	39	I/O/T	RTC_GPIO1, GPIO1, TOUCH1, ADC1_CH0
GND	40	P	接地
EPAD	41	P	接地

^a P: 电源; I: 输入; O: 输出; T: 可设置为高阻。加粗字体为管脚的默认功能。管脚 28 ~ 30 的默认功能由 eFuse 位决定

^b 在带有 OSPI PSRAM（即内置芯片为 ESP32-S3R8）的模组中，管脚 IO35、IO36、IO37 用于连接至模组内部集成的 OSPI PSRAM，不可用于其他功能。

表 2: 管脚定义

名称	序号	类型 ^a	功能
GND	1	P	接地
3V3	2	P	供电
EN	3	I	高电平：芯片使能； 低电平：芯片关闭； 注意不能让 EN 管脚浮空。
IO4	4	I/O/T	RTC_GPIO4, GPIO4, TOUCH4, ADC1_CH3
IO5	5	I/O/T	RTC_GPIO5, GPIO5, TOUCH5, ADC1_CH4
IO6	6	I/O/T	RTC_GPIO6, GPIO6, TOUCH6, ADC1_CH5
IO7	7	I/O/T	RTC_GPIO7, GPIO7, TOUCH7, ADC1_CH6
IO15	8	I/O/T	RTC_GPIO15, GPIO15, U0RTS, ADC2_CH4, XTAL_32K_P
IO16	9	I/O/T	RTC_GPIO16, GPIO16, U0CTS, ADC2_CH5, XTAL_32K_N
IO17	10	I/O/T	RTC_GPIO17, GPIO17, U1TXD, ADC2_CH6
IO18	11	I/O/T	RTC_GPIO18, GPIO18, U1RXD, ADC2_CH7, CLK_OUT3
IO8	12	I/O/T	RTC_GPIO8, GPIO8, TOUCH8, ADC1_CH7, SUBSPICS1
IO19	13	I/O/T	RTC_GPIO19, GPIO19, U1RTS, ADC2_CH8, CLK_OUT2, USB_D-
IO20	14	I/O/T	RTC_GPIO20, GPIO20, U1CTS, ADC2_CH9, CLK_OUT1, USB_D+
IO3	15	I/O/T	RTC_GPIO3, GPIO3, TOUCH3, ADC1_CH2
IO46	16	I/O/T	GPIO46
IO9	17	I/O/T	RTC_GPIO9, GPIO9, TOUCH9, ADC1_CH8, FSPIHD, SUBSPIHD
IO10	18	I/O/T	RTC_GPIO10, GPIO10, TOUCH10, ADC1_CH9, FSPICS0, FSPIIO4, SUBSPICS0
IO11	19	I/O/T	RTC_GPIO11, GPIO11, TOUCH11, ADC2_CH0, FSPID, FSPIO5, SUBSPID
IO12	20	I/O/T	RTC_GPIO12, GPIO12, TOUCH12, ADC2_CH1, FSPICLK, FSPIIO6, SUBSPICLK
IO13	21	I/O/T	RTC_GPIO13, GPIO13, TOUCH13, ADC2_CH2, FSPIQ, FSPIIO7, SUBSPIQ
IO14	22	I/O/T	RTC_GPIO14, GPIO14, TOUCH14, ADC2_CH3, FSPIWP, FSPIDQS, SUBSPIWP
IO21	23	I/O/T	RTC_GPIO21, GPIO21
IO47	24	I/O/T	SPICLK_P_DIFF, GPIO47, SUBSPICLK_P_DIFF
IO48	25	I/O/T	SPICLK_N_DIFF, GPIO48, SUBSPICLK_N_DIFF
IO45	26	I/O/T	GPIO45
IO0	27	I/O/T	RTC_GPIO0, GPIO0
IO35 ^b	28	I/O/T	SPIIO6, GPIO35, FSPID, SUBSPID
IO36 ^b	29	I/O/T	SPIIO7, GPIO36, FSPICLK, SUBSPICLK
IO37 ^b	30	I/O/T	SPIDQS, GPIO37, FSPIQ, SUBSPIQ
IO38	31	I/O/T	GPIO38, FSPIWP, SUBSPIWP
IO39	32	I/O/T	MTCK, GPIO39, CLK_OUT3, SUBSPICS1
IO40	33	I/O/T	MTDO, GPIO40, CLK_OUT2
IO41	34	I/O/T	MTDI, GPIO41, CLK_OUT1

见下页