



# آزمایشگاه مدارهای منطقی

دانشکده مهندسی کامپیوتر دانشگاه صنعتی شریف

تابستان ۱۴۰۲



## گروه شماره ۱

۴۰۱۱۰۶۲۹۹	-	سعید فراتی کاشانی
۴۰۱۱۰۵۵۶۱	-	معین آعلی
۴۰۱۱۰۶۲۰۹	-	حورا عابدین

## فهرست عناوین

۱.	هدف از انجام آزمایش :.....	۲
۲.	تراشه و قطعات استفاده شده :.....	۲
۳.	شرح آزمایش :.....	۲
۳.۱.	پیاده سازی مدار اولیه :.....	۲
۳.۲.	لود کردن ۱۰۱۰ در رجیستر :.....	۴
۳.۳.	ساخت شمارنده جانشون :.....	۴
۳.۴.	شیفت رجیستر ۲ طرفه :.....	۶
۳.۵.	شیفت رجیستر دو طرفه با استفاده از تراشه ی ۷۴۹۵ :.....	۷
۴.	بخش از آزمایش شماره ۵ :.....	۹

## ۱. هدف از انجام آزمایش :

هدف از این آزمایش ، پیاده سازی یک شیفت رجیستر با استفاده از تراشه ۷۴۹۵ می باشد .

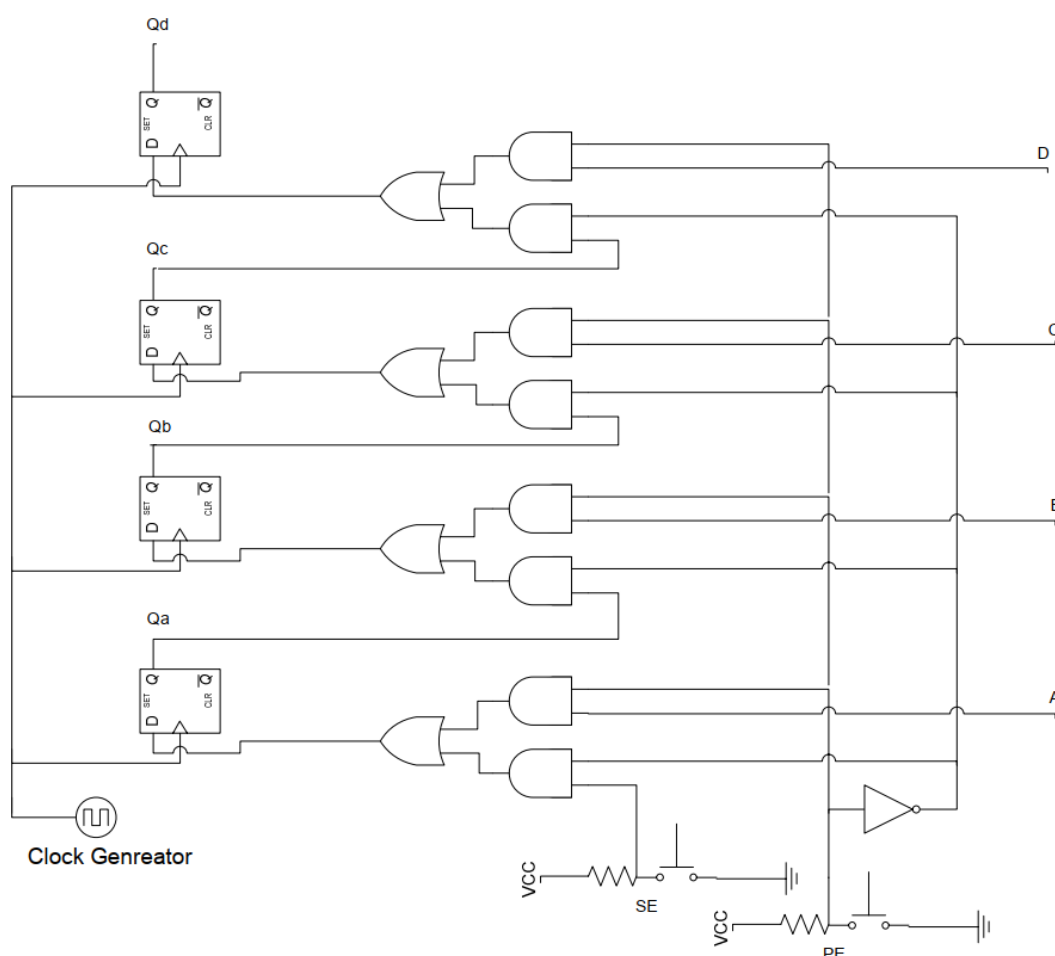
## ۲. تراشه و قطعات استفاده شده :

- برد بورد
- فلیپ فلاپ
- تراشه ۷۴۹۵
- مقاومت
- گیت OR
- گیت NOT

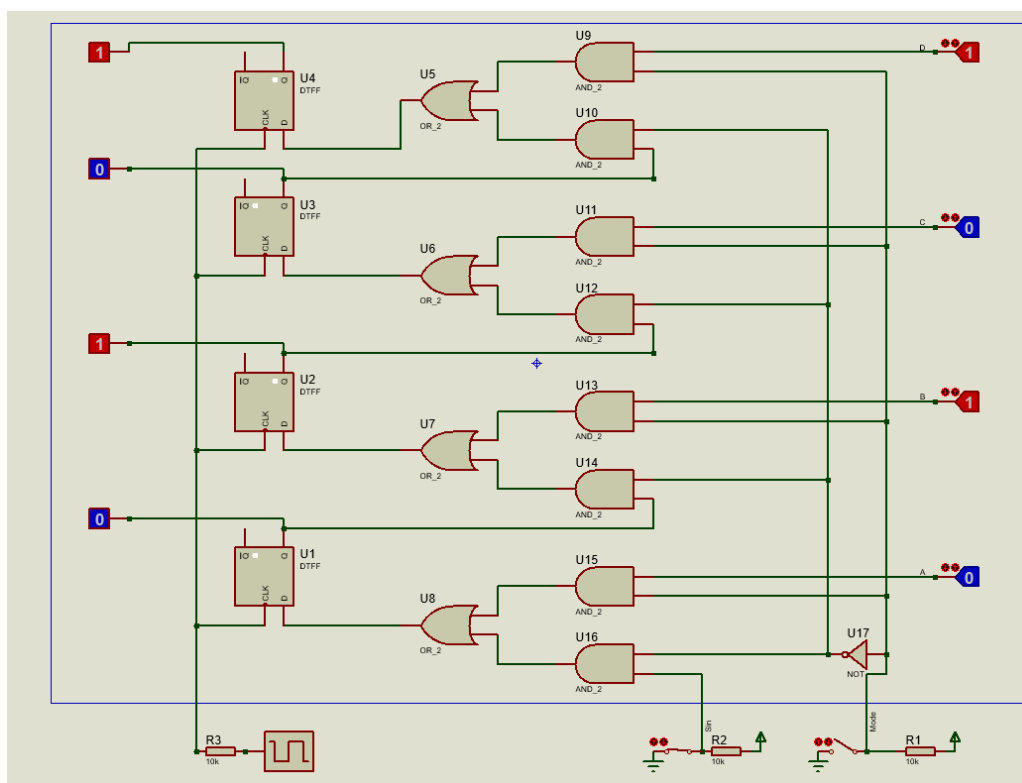
## ۳. شرح آزمایش :

۳/۱. پیاده سازی مدار اولیه :

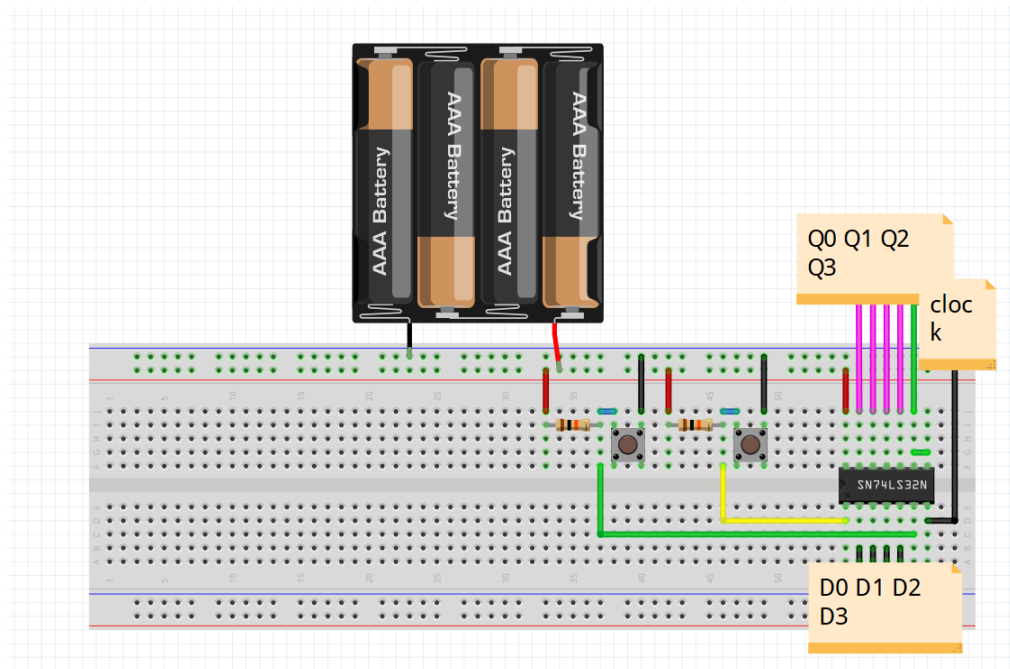
مداری که میخواهید طراحی کنیم به شکل زیر است :



شکل مدار داخل نرم افزار پروتئوس به این شکل است :



همچنین پیاده سازی مدار در fritzing به این شکل است :

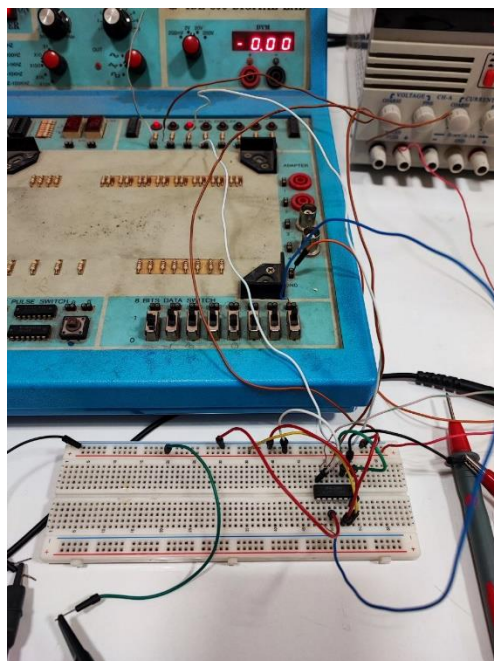


توجه : گروه ما به جای این بخش ، بخشی از آزمایش ۵ را انجام داد و شما فرمودید که نمره آن را جایگزین این بخش میکنید و نمره کامل میدهید .

گزارش آن بخش آزمایش ۵ در انتهای این فایل قرار دارد ...

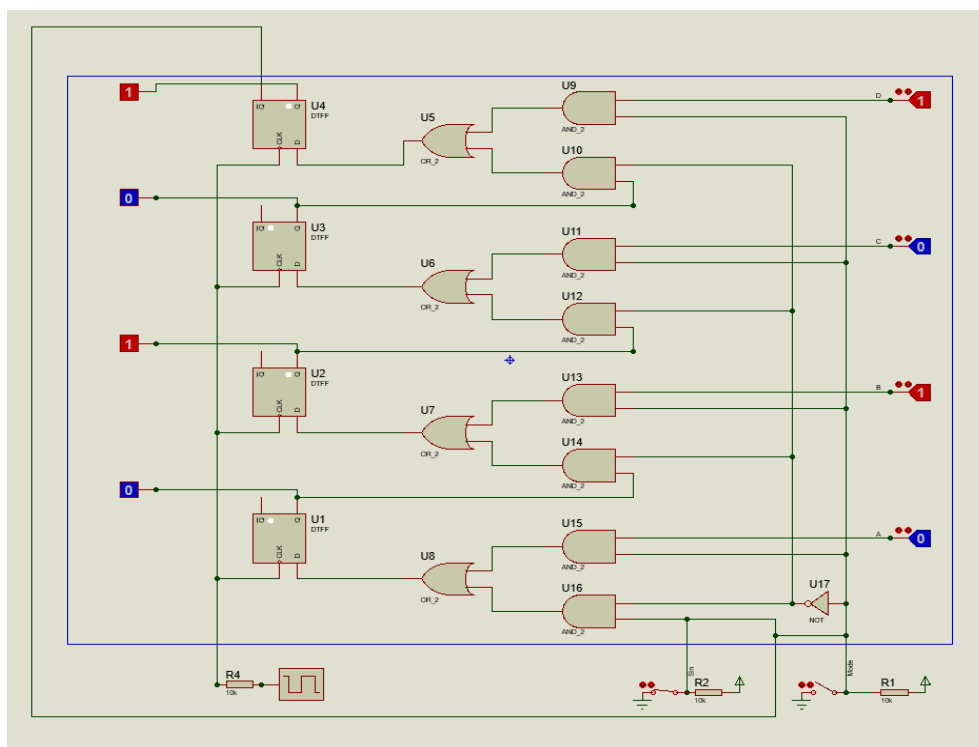
## ۳/۲. لود کردن ۱۰۱۰ در رجیستر:

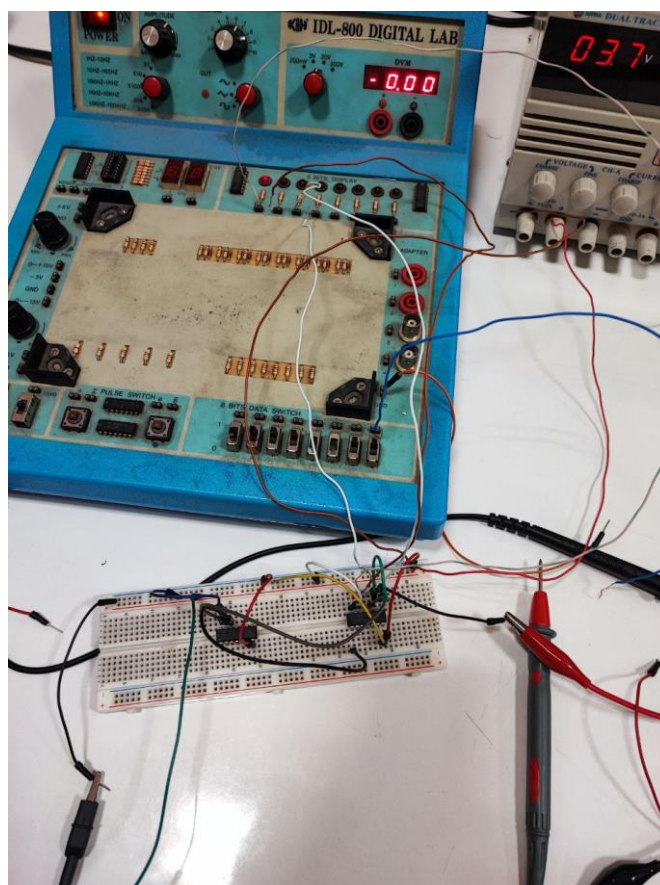
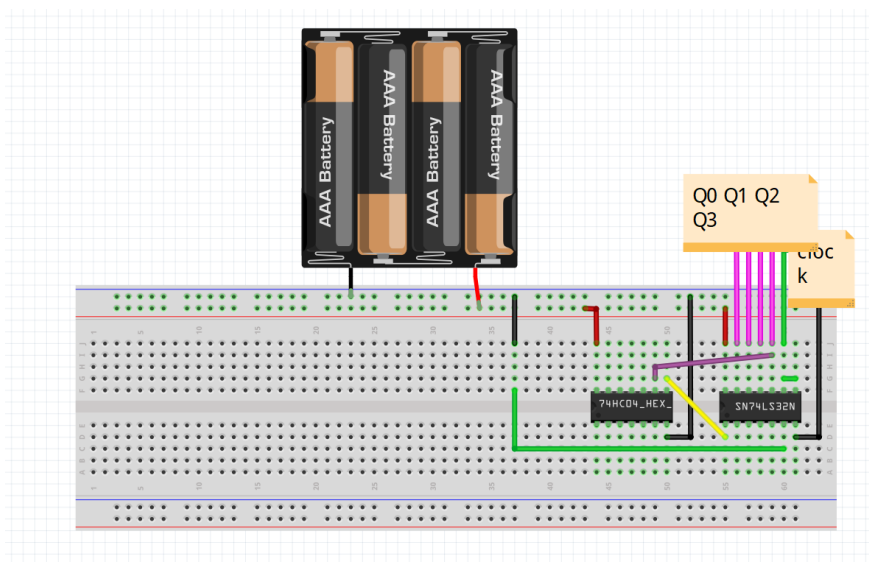
برای اینکه مقدار ۱۰۱۰ را در رجیستر ذخیره کنیم، به ورودی همین مقدار را می‌دهیم و بیت Mode را برابر یک قرار داده تا رجیستر Load شود. برای این کار کفایت تا یک بار دکمه ی Clock را فشرده و رها کنیم. (این کار در تصویر بالا انجام شده است!)

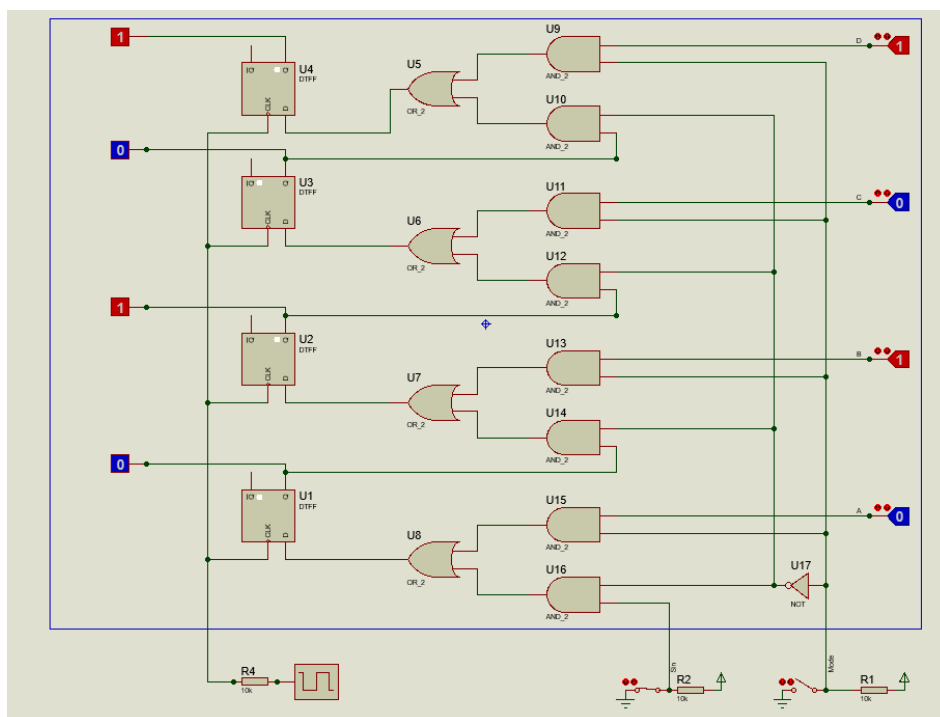
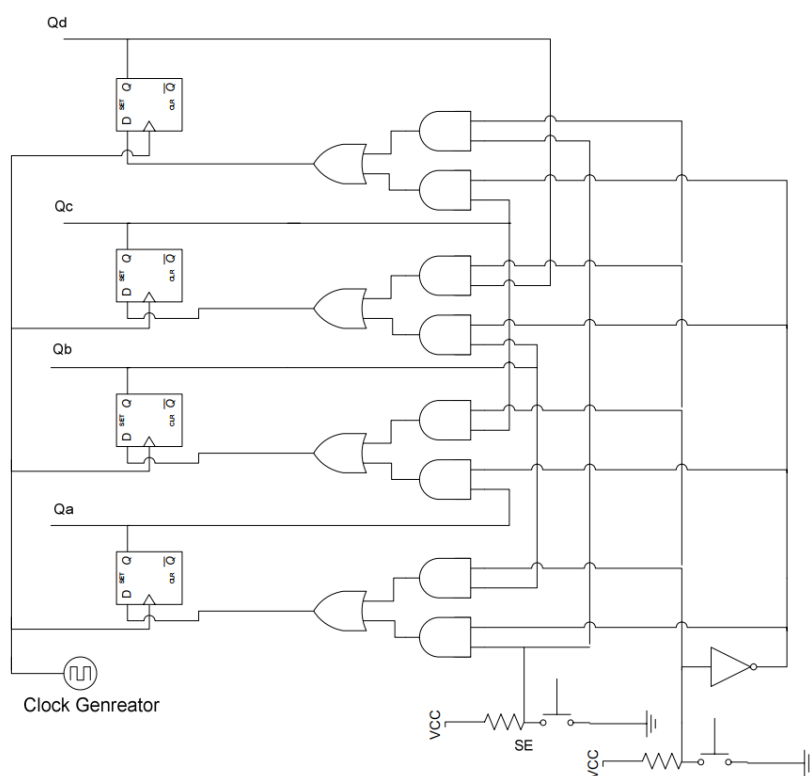


## ۳/۳. ساخت شمارنده جانشون:

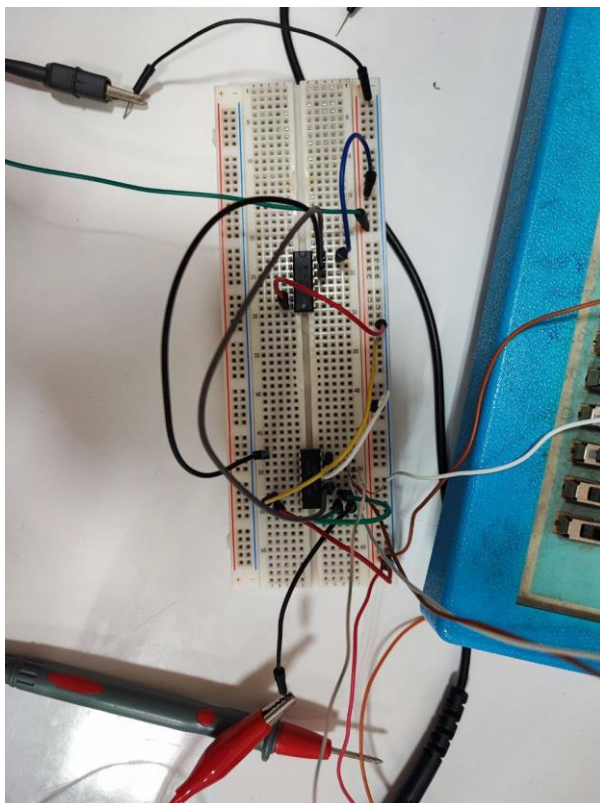
Q' را به ورودی های مدار متصل کرده و داریم:







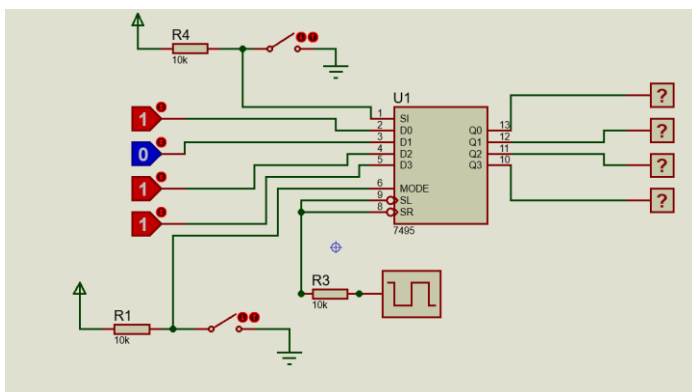
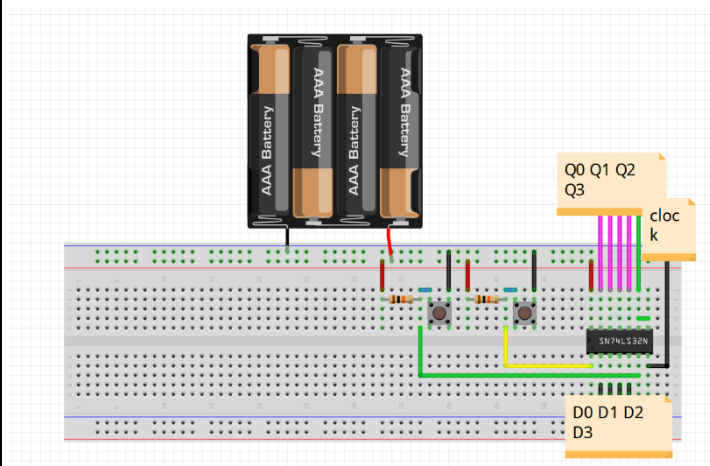
طبق دستور کار شیفت رجیستر ما باید موقعی که mode برابر صفر است مدار ما شیفت به راست و موقعی که mode برابر یک است مدار ما به چپ شیفت کند.



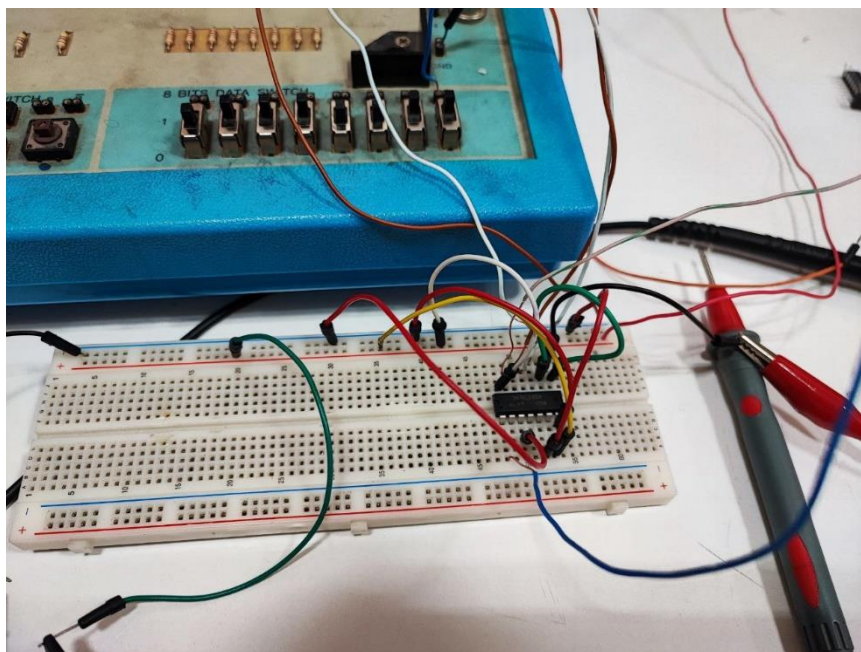
### ۳/۵. شیفت رجیستر دو طرفه با استفاده از تراشه ی ۷۴۹۵ :

تراشه ۷۴۹۵ یک شیفت رجیستر آماده می باشد . در شکل زیر از آن استفاده کرده ایم . در این مدار ، زمانی که Mode صفر باشد ، با رسیدن Clock در SR شیفت به راست و با رسیدن Clock در SL ، Load انجام میشود . پس SL و SR را به یک Clock متصل میکنیم .

مدار پیاده سازی شده در شبیه ساز :







## ۴. بخش از آزمایش شماره ۵:

ساخت شمارنده ی BCD مود ۶۴:

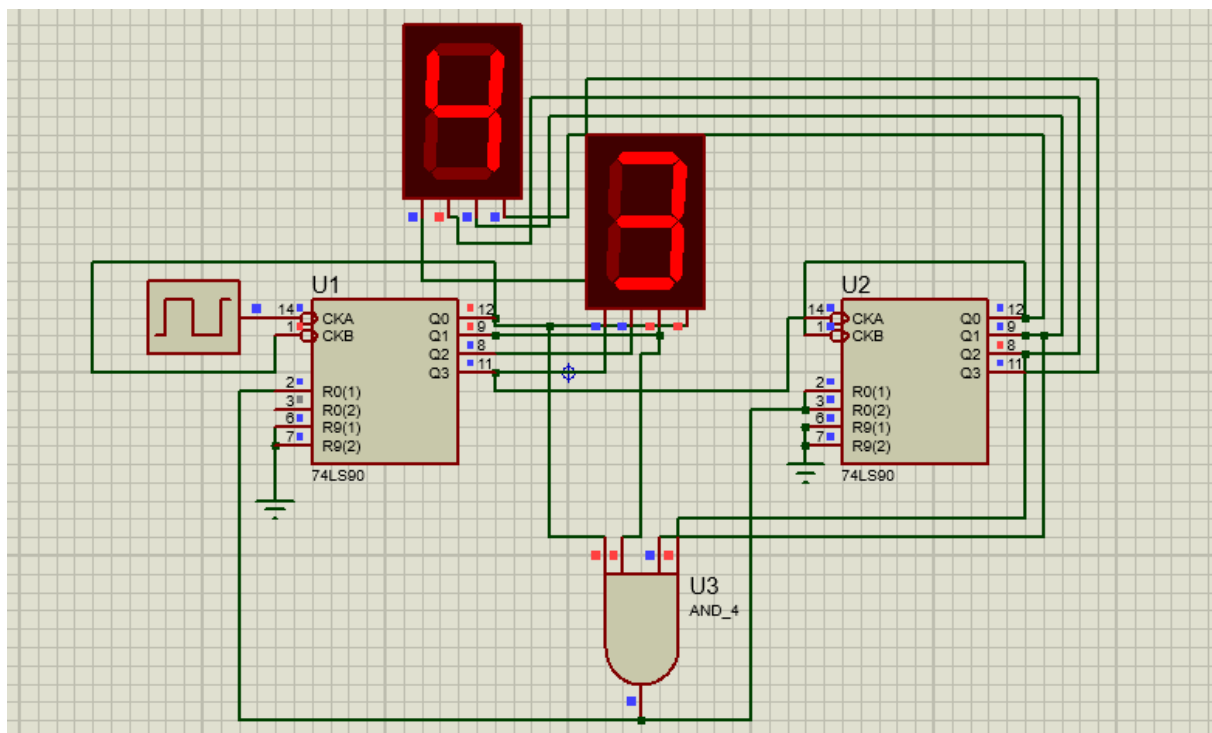
با توجه به این که تراشه ۷۴LS۹۰ یک شمارنده BCD با قابلیت شمارش رو به بالا و رو به پایین و مقدار دهی اولیه است، با کنار هم قرار دادن ۲ تراشه ۷۴LS۹۰ مدار مورد نظر را طراحی می‌کنیم. (خروجی شمارنده ها را با نمایشگرهای ۷ قطعه ای مشاهده می‌کنیم).

در این آزمایش طبق رشته هایی که داشتیم جدول کارنو آن را کشیدیم تا گیت های مورد نیاز را بتوانیم رسم کنیم.

Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	X = ۰			X = ۱			J <sub>2</sub>		K <sub>2</sub>		J <sub>1</sub>		K <sub>1</sub>		J <sub>0</sub>		K <sub>0</sub>	
			Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱
۰	۰	۰	۱	۰	۱	۰	۱	۱	۱	×	۰	×	۰	×	۱	×	۱	×	۱	×
۰	۰	۱	۱	۱	۰	۱	۰	۰	۱	×	۱	×	۱	×	۰	×	×	۱	×	۱
۰	۱	۰	۱	۱	۱	۱	۰	۱	۱	×	۱	×	×	۰	×	۱	۱	×	۱	×
۰	۱	۱	۰	۰	۰	۱	۱	۰	۰	×	۱	×	×	۱	×	۰	×	۱	×	۱
۱	۰	۰	۰	۰	۱	۱	۱	۱	×	۱	×	۰	۰	×	۱	×	۱	×	۱	×
۱	۰	۱	۰	۱	۰	۰	۰	۰	×	۱	×	۱	۱	×	۰	×	×	۱	×	۱
۱	۱	۰	۰	۱	۱	۰	۰	۱	×	۱	×	۱	×	۰	×	۱	۱	×	۱	×
۱	۱	۱	۱	۰	۰	۰	۱	۰	×	۰	×	۱	×	۱	×	۰	×	۱	×	۱

سپس، با رسم جدول کارنو، هر یک از J و K ها را به دست می‌آوریم. (جدول کارنو در چرک نویس رسم شده اند و در اینجا صرفا جواب نهایی آمده است.)

شکل مدار پیاده سازی شده در پروتئوس:



عکس مدار پیاده سازی شده :

به دلیل خراب بودن نمایش دهنده های Seven-Segment ، اعداد شمانده به صورت یک عدد ۴ بیتی با LED نشان داده شد :

