

## BCC265 – Lista #2

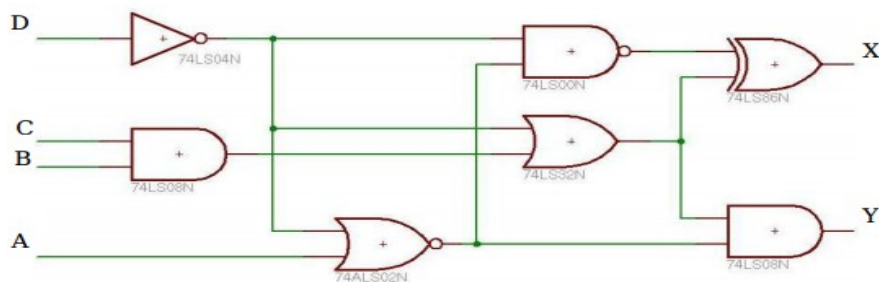
- 1) \*Dadas as expressões abaixo, simplificá-las e desenhar o circuito equivalente antes e após a simplificação.

a)  $S = ((\sim(A \cdot (B + C))) \cdot D) \cdot (\sim(A + B))$

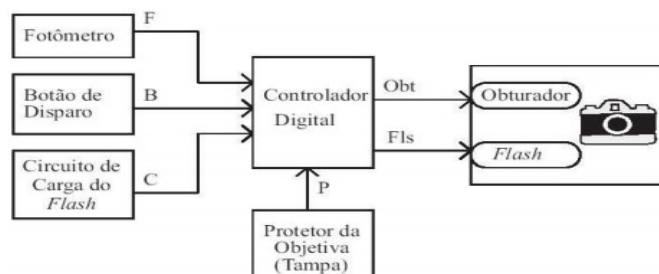
b)  $S = (\sim A + \sim B + \sim C) \cdot (A + B + \sim C)$

c)  $S = \{\sim[(A + B) \cdot C]\} + \{\sim[D \cdot (C + B)]\}$

- 2) \*Dado o circuito abaixo, construir a expressão equivalente, simplifique-a e, depois, desenhe o circuito simplificado e refaça usando MUX. Reimplemente usando Verilog (implemente, inclusive, o módulo de simulação).



- 3) Suponha o diagrama de um circuito de máquina fotográfica ilustrado na figura ao lado. Faça um circuito de controle de acordo com as especificações abaixo:



- a) Enquanto a máquina estiver ligada, o circuito de carga do flash estará funcionando

- b) Entradas:

F = 0	Luz insuficiente	C = 0	Flash sem carga	B = 0	Botão não acionado	P = 0	Sem tampa
F = 1	Luz suficiente	C = 1	Flash carregado	B = 1	Botão acionado	P = 1	Com tampa

- c) Saídas:

Obt = 0	Não aciona o obturador	Fls = 0	Não aciona o flash
Obt = 1	Aciona o obturador	Fls = 1	Aciona o flash

- d) O sistema só dispara quando o botão é pressionado. Neste momento são geradas as saídas para o flash e o obturador;

- e) o obturador é o dispositivo que abre para a entrada de luz na câmera;

- f) o flash é a iluminação artificial que dispara quando não há luz suficiente;

- g) para que o obturador funcione é necessário haver luz suficiente ou quando não há luz suficiente,

o flash deve estar carregado;

h) o flash e o obturador só funcionam se a câmera estiver destampada;

i) o flash só dispara quando estiver carregado e não houver luz suficiente;

j) o carregamento do flash é iniciado automaticamente após um disparo.

Construa o circuito → expressão booleana e o circuito (desenho). Depois, converta-o em Verilog (não é necessário construir o módulo de simulação).

4) Suponha um circuito que trate dois números A e B, de dois bits cada, da seguinte maneira: caso  $A=B$ , então  $S=A+B$ ; caso  $A>B$ , então  $S=A-B$ ; caso  $A<B$ , então  $S=B-A$ ; caso  $A=B+1$ , então  $S=B-2$ . Construa o referente circuito lembrando que S representa a saída do mesmo. Refaça o circuito utilizando-se apenas MUXs de 2 entradas cada.

5) \*Implementar a função  $Z = |A-B|$ . Considere que os números A e B possuem quatro bits (3bits + 1 bit de sinal) e representados através de complemento 2. Implemente, também, em Verilog.

6) Crie um circuito de subtração utilizando apenas circuitos somadores (exemplifique com números de 4 bits).

7) Existe uma codificação chamada excesso 3, cuja tabela é dada abaixo:

BCD	Exc 3
0000	0011
0001	0100
0010	0101
0011	0110
0100	0111

BCD	Exc 3
0101	1000
0110	1001
0111	1010
1000	1011
1001	1100

BCD	Exc 3
1010	1101
1011	1110
1100	1111

Monte duas formas distintas para converter um número representado em BCD8421 para excesso 3 (sem utilizar MUXs)

8) Suponha um teclado com apenas 4 teclas: *F* (*function*) e as teclas *A*, *B* e *C*. Faça um circuito que gere, como saída, além do sinal de tecla pressionada, os seguintes valores de acordo com a tabela abaixo:

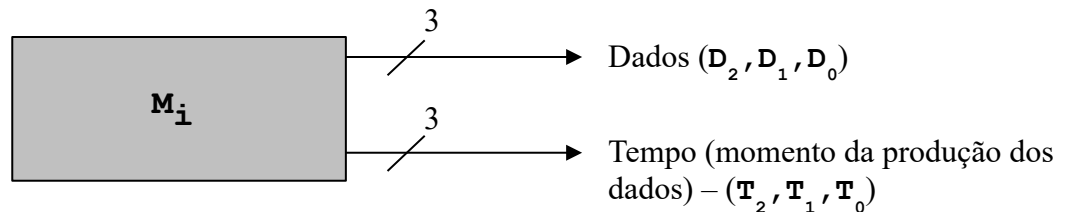
teclas	saída
A	10
B	11
C	12
F + A	5

teclas	saída
F + B	6
F + C	7
A + B	1
Outras situações	0

- 9) \*Suponha um prédio de 4 andares com elevador. Faça um circuito que faça a movimentação do elevador quando um usuário solicitar sua presença. O elevador pode estar em qualquer um dos 4 andares, assim como o usuário. O circuito deve retornar o número de andares a “caminhar” assim como a direção. Para facilitar, existirá apenas uma solicitação por vez. Implementar, também, em Verilog – o código de simulação não precisa ser implementado.
- 10) Suponha a existência de um robô-soldado que apenas anda para frente, para esquerda e direita. Suponha, ainda, que inimigos poderão vir a partir destas direções. Faça um circuito para indicar a direção a ser tomada pelo robô tendo em vista a existência ou não de inimigos nestas direções. Leve em conta que andar para frente tem prioridade em relação a andar para a esquerda que tem, por sua vez, prioridade em tomar a direção da direita.
- 11) \*Para permitir uma construção mais simplificada, os teclados podem ser construídos a partir de uma combinação de ativação de linhas e colunas. Suponha uma matriz 3x3 para compreender as teclas de 1 a 9 e, fora desta matriz, uma tecla 0. Crie um circuito de decodificação que resulte os valores de 0 a 9 usando, para isso, circuitos somadores.
- 12) \*Braille é um sistema que permite pessoas cegas lerem caracteres alfanuméricos através do tato quando passam os dedos sobre um padrão de pontos salientes. Projete um circuito combinacional que converta o código BCD para Braille. A tabela abaixo mostra a correspondência entre BCD e Braille. Construa um decodificador para gerar código Braille a partir de um código BCD. Garanta que para as entradas inválidas do código BCD nenhum ponto saliente seja gerado. Implemente, após, em Verilog (não é necessário implementar o módulo de simulação).

				<u>W</u>		<u>X</u>
<u>A</u>	<u>B</u>	<u>C</u>	<u>D</u>	<u>Z</u>		<u>Y</u>
0	0	0	0	.		:
0	0	0	1	.		
0	0	1	0	:		
0	0	1	1	.		.
0	1	0	0	.		:
0	1	0	1	.		.
0	1	1	0	:		.
0	1	1	1	:		:
1	0	0	0	:		.
1	0	0	1	.		.

13) Para esta questão, imaginem que existem um canal (barramento) compartilhado de 3 *bits* ( $B_2, B_1, B_0$ ) e quatro módulos ( $M_3, M_2, M_1$  e  $M_0$ ) que produzem informações. Cada módulo, além de produzir a informação propriamente dita, também gerará uma palavra (de 3 *bits* também) com o indicativo de tempo que a informação foi produzida (conforme figura abaixo).



Porém, como o barramento é compartilhado, deverá ser escolhido o módulo que apresentar o menor tempo de produção da informação. Em caso de empate nos tempos de geração, o detentor do barramento será o módulo com o menor número de identificação. Implementar via Proteus e via Verilog.

Obs.: as questões marcadas com (\*) deverão ser entregues no dia da prova (escrito/impresso ou via Moodle).

Estas questão são relativas ao conteúdo da prova #2. Para quem seguir o livro do Idoeta/Capuanu (Elementos de Eletrônica Digital) correspondem aos capítulos 2, 3, 4, 5.2, 5.3 , 8.1 , 8.2 , 8.3 , 8.4 e 8.5.