



UNIVERSITÀ  
DEGLI STUDI  
DI PADOVA



DIPARTIMENTO  
DI INGEGNERIA  
DELL'INFORMAZIONE

## UNIVERSITÀ DEGLI STUDI DI PADOVA

---

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE  
CORSO DI LAUREA IN INGEGNERIA ELETTRONICA

# PROGETTO DI UN SINTETIZZATORE MUSICALE CONTROLLATO IN TENSIONE

**Relatore: Prof. Matteo Meneghini**

**Laureando: Filippo Gottardo**  
**Matricola: 1220991**



# Indice

<b>Introduzione e Specifiche di Progetto</b>	<b>5</b>
<b>1 Generazione dei Segnali Principali</b>	<b>8</b>
1.1 Rampa . . . . .	8
1.2 Triangolo . . . . .	11
1.3 Adattamento dei Segnali di Clock e Pilotaggio . . . . .	13
<b>2 Convertitore Tensione-Frequenza</b>	<b>16</b>
<b>3 Condizionamento dell’Ingresso</b>	<b>21</b>
3.1 Convertitore Lineare-Esponenziale . . . . .	21
3.2 Somma di più Ingressi . . . . .	28
3.3 Raddrizzatore . . . . .	29
<b>4 Modalità di Funzionamento</b>	<b>33</b>
<b>5 Generazione dei Segnali Secondari</b>	<b>35</b>
5.1 Dente di Sega . . . . .	35
5.2 Onda Quadra . . . . .	36
5.3 Impulso . . . . .	37
5.4 Sinusoide . . . . .	38
<b>6 Stadi di Uscita</b>	<b>44</b>
<b>Considerazioni Finali e Conclusioni</b>	<b>48</b>
<b>A Schemi Elettrici delle Schede</b>	<b>49</b>
<b>Bibliografia</b>	<b>60</b>



# Introduzione e Specifiche di Progetto

In questa tesi viene discussa la progettazione di un sintetizzatore musicale compatibile con lo standard modulare più diffuso al giorno d'oggi, ovvero Eurorack [1]. Più precisamente si vuole realizzare un generatore di segnali che offra la possibilità di essere controllato in tensione (Voltage Controlled Oscillator, o VCO in breve). In questo modo, applicando dei segnali variabili nel tempo in ingresso al modulo, si è in grado di variare dinamicamente la frequenza dei segnali in uscita.

Il range scelto per tale variazione comprende la fascia di frequenze dello spettro audio, quindi da poche decine di  $Hz$  a circa  $7\ kHz$ . Si desidera inoltre la possibilità di convertire a piacere il funzionamento del modulo in oscillatore a bassa frequenza (Low Frequency Oscillator, o LFO), spostando quindi il range di frequenze disponibili da frazioni di  $Hz$  a qualche decina di  $Hz$ .

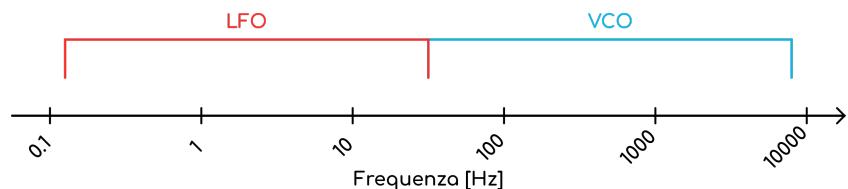


Figura 1: Range di funzionamento approssimato, in scala logaritmica

In modalità VCO quindi, il modulo produrrà dei segnali che attraverso un adeguato sistema potranno riprodurre un suono, mentre in modalità LFO il circuito produrrà dei segnali lentamente variabili nel tempo, utili per la modulazione e il controllo di diversi parametri in altri moduli eventualmente presenti nel sistema.

Le forme d'onda desiderate sono quelle base, ovvero:

- Sinusoide;
- Onda Quadra;
- Triangolo;
- Rampa;

- Dente di sega (sebbene nel range VCO non risulti particolarmente differente dalla rampa in termini di suono, per quanto riguarda il funzionamento LFO la differenza è radicale, poichè il segnale viene solitamente utilizzato come modulante);

inoltre, come verrà illustrato più avanti, risulta piuttosto semplice anche estrarre un segnale a impulso, ancora una volta utile per il controllo di altri moduli o parametri.

Per quanto riguarda le specifiche sui livelli di tensione, si vogliono impostare i seguenti intervalli di valori:

- Segnali audio (le 5 forme d'onda elencate poco sopra):  $\pm 5\text{ V}$ ;
- Segnali logici (impulso):  $(0\text{ V} \div +5\text{ V})$ ;
- Segnali di controllo (ingresso):  $(0\text{ V} \div +8\text{ V})$  in modalità  $1\text{ V}/Octave$ , ovvero facendo in modo che ad un incremento di  $1\text{ V}$  in ingresso corrisponda un raddoppio di frequenza in uscita, cioè un'ottava;
- Alimentazioni:  $\pm 12\text{ V}$  e  $+5\text{ V}$ ;

come suggerito dallo standard scelto.

Si desidera inoltre aggiungere delle manopole per il controllo del "volume" dei segnali in ingresso e uscita (ad eccezione dell'impulso), e delle manopole per il controllo manuale della frequenza.

Mettendo assieme tutti questi dettagli possiamo dunque abbozzare una interfaccia utente (riportata in figura 2), in modo da rendere più chiaro al lettore il risultato finale voluto.

Si decide di realizzare l'intero circuito senza l'utilizzo di microcontrollori o sistemi programmabili, scelta che viene presa per mettere alla prova il maggior numero di competenze tra quelle acquisite durante gli anni di studio. Una soluzione più rapida e semplice consisterebbe infatti nell'impiegare un microcontrollore con dei campioni digitali molto densi delle forme d'onda desiderate.

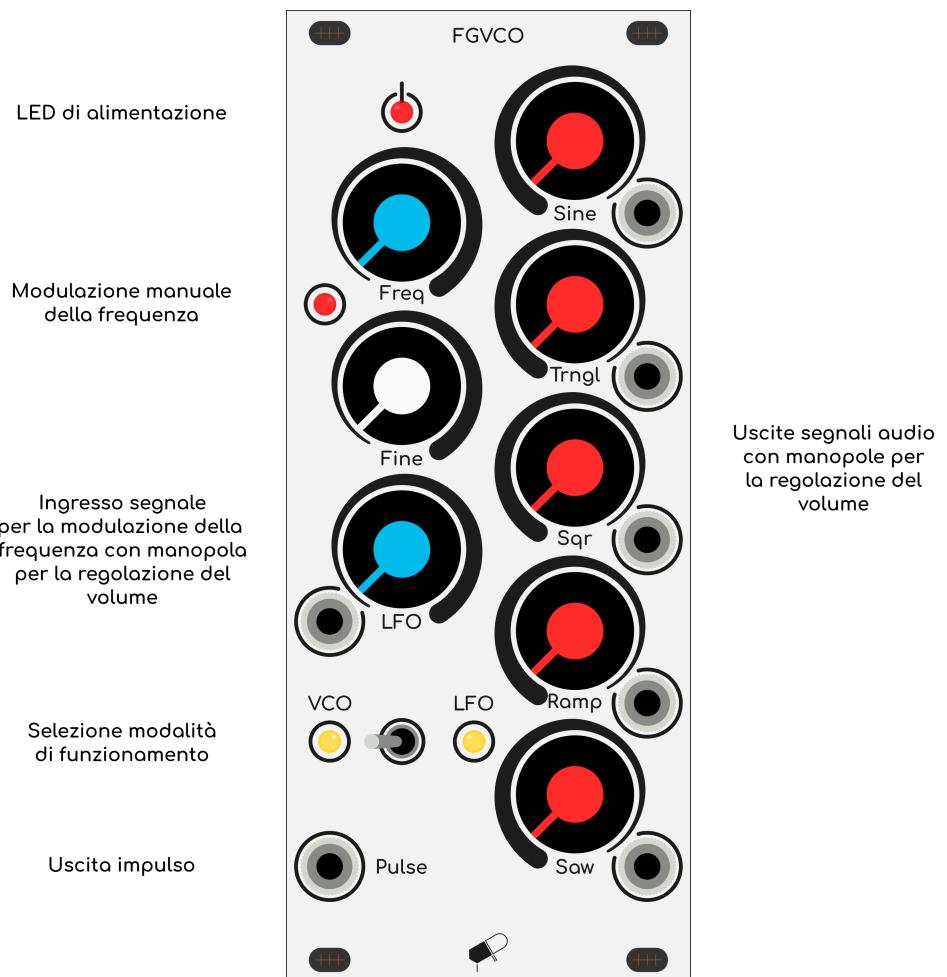


Figura 2: Pannello frontale del modulo

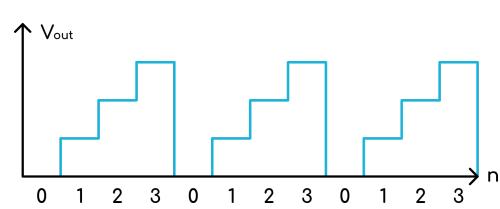
# 1. Generazione dei Segnali Principali

Per la generazione dei segnali a rampa e a triangolo si decide di procedere in ogni caso per via digitale, utilizzando dei contatori binari abbinati ad un convertitore digitale-analogico.

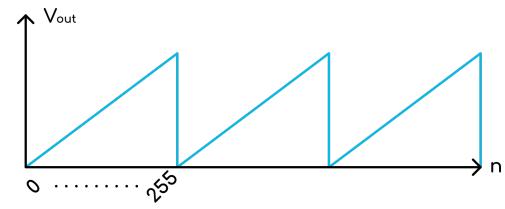
## 1.1 Rampa

### Principio di Funzionamento

Per il segnale a rampa si fa uso di un contatore unidirezionale, ovvero un dispositivo in grado di contare automaticamente da 0 a  $2^n$  (con  $n$  numero di bit) semplicemente fornendo un segnale di clock adeguatamente dimensionato. Maggiore il numero di bit, maggiore la precisione del nostro segnale, quindi minore l'intensità del rumore generato.



(a) Rampa ottenuta con un contatore a 2 bit



(b) Rampa ottenuta con un contatore a 8 bit

Figura 1.1: Confronto tra contatori unidirezionali con diverso numero di bit

Tuttavia aumentando il numero di bit del contatore è facile intuire che, a parità di frequenza del segnale in uscita, la frequenza del segnale di clock debba necessariamente aumentare, vale infatti la seguente relazione:

$$f_{signal} = \frac{f_{clk}}{2^n} [Hz] \quad (1.1)$$

poichè il contatore deve effettuare un conteggio completo durante un periodo del segnale in uscita. Questo implica dunque un limite massimo al numero di bit del contatore.

Il numero di bit utilizzati per la nostra applicazione è pari a 8, valore che ci consente di limitare al  $MHz$  la frequenza di clock, contare fino a 255 e dividere l'intervallo di tensione d'uscita in altrettanti livelli, ottenendo quindi una variazione di

$$V_{step} = \frac{2 \cdot V_{ref}}{2^n} = \frac{10}{256} \approx 39 \text{ mV} \quad (1.2)$$

per ogni singolo bit (scegliendo  $V_{ref} = +5 \text{ V}$ ).

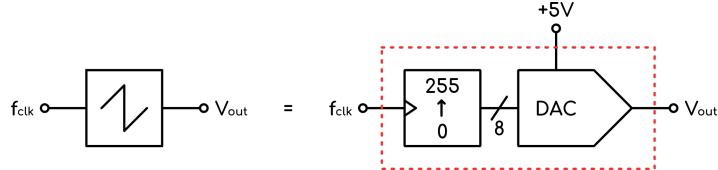


Figura 1.2: Schema a blocchi del sottosistema per la generazione della rampa

A questo punto possiamo calcolare le specifiche del segnale di clock da generare, andando a vedere quali sono le frequenze desiderate per i segnali audio:

- Valore minimo (nota A0):  $f_{signal-min} = 27.5 \text{ Hz} \rightarrow f_{clk-min} \approx 7 \text{ kHz}$  a cui corrisponderà un ingresso di 0 V;
- Valore massimo (nota A8):  $f_{signal-max} \approx 7 \text{ kHz} \rightarrow f_{clk-max} \approx 1.8 \text{ MHz}$  a cui corrisponderà un ingresso di +8 V;

quindi un range di funzionamento esteso lungo 8 ottave.

## Componenti Utilizzati e Schemi Elettrici

I componenti utilizzati per la realizzazione del circuito sono un 74HC590 [2], contatore binario a 8 bit, e un DAC0800 [3], convertitore digitale-analogico sempre a 8 bit.

Per il circuito DAC si utilizza lo schema a pg.10 del relativo datasheet del componente. Tale configurazione ci permette di convertire il dato binario in un valore compreso nell'intervallo  $\pm V_{ref}$ , tuttavia si utilizzano un amplificatore operazionale e dei resistori di valore differente (rispettivamente TL074 [6] e  $R_L = \bar{R}_L = 3.3 \text{ k}\Omega$ ) per questioni di disponibilità. Si noti che anche  $V_{ref}$  viene scelta diversa rispetto allo schema nel datasheet (ovvero +5 V), in modo da garantire le specifiche di progetto sul segnale in uscita.

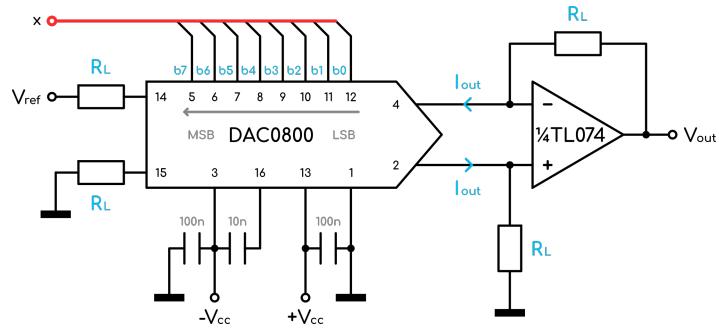


Figura 1.3: Schema elettrico del DAC ( $\pm V_{cc} = \pm 12 V$ )

Il DAC eroga una corrente  $I_{out}$  proporzionale all'ingresso digitale  $x$ , che viene poi convertita in una tensione con un operazionale. Le due grandezze sono legate dalla relazione:

$$V_{out} = V_{ref} \left( \frac{2x - 255}{256} \right) = 5 \left( \frac{2x - 255}{256} \right) [V] \quad (1.3)$$

Il contatore invece viene collegato nel seguente modo:

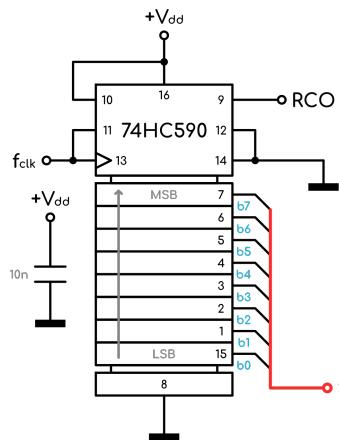


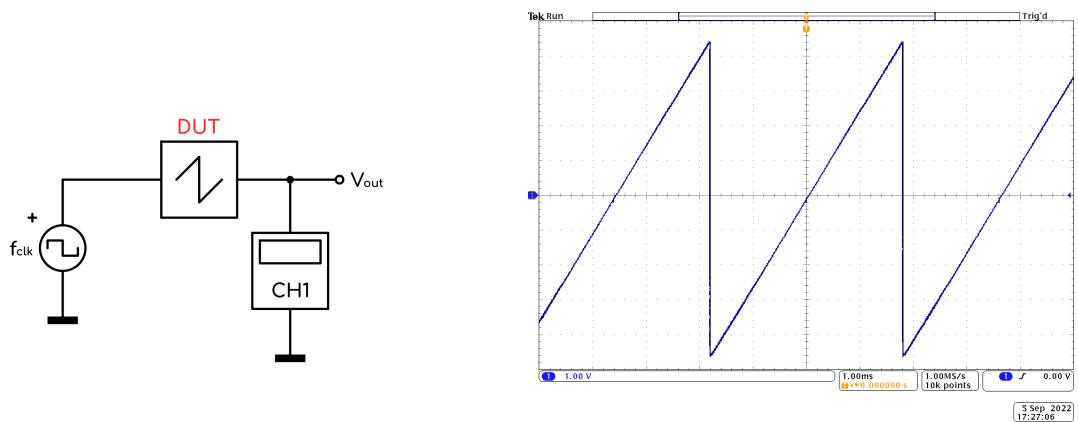
Figura 1.4: Schema elettrico del contatore per l'onda a rampa ( $+V_{dd} = +5 V$ )

Si noti l'uscita  $RCO$  in figura 1.4 dalla quale viene prelevato il segnale per la generazione dell'impulso, che verrà discusso più in dettaglio nel capitolo 5.

Infine, collegando i due blocchi insieme, l'andamento di  $V_{out}$  sarà simile a quello rappresentato in figura 1.1b, e ad ogni impulso di clock corrisponderà un gradino di tensione di circa 40 mV come calcolato con la formula 1.2.

## Risultati Pratici

Verifichiamo quindi la correttezza del circuito realizzato.



(a) Setup di misura

(b) Acquisizione del segnale ottenuto

Figura 1.5: Funzionamento del circuito per il segnale a rampa

Si apprezza come l'onda generata abbia esattamente la forma voluta, descritta nel principio di funzionamento.

## 1.2 Triangolo

### Principio di Funzionamento

Il ragionamento è del tutto analogo a quello del contatore per la rampa, tuttavia in questo caso il contatore utilizzato è bidirezionale (quindi in grado di contare da 0 a  $2^n$  e viceversa) e necessita di un segnale che determini la direzione di conteggio (Up o Down).

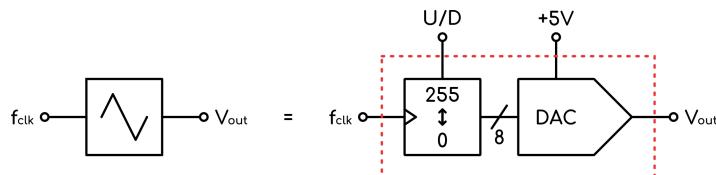


Figura 1.6: Schema a blocchi del sottosistema per la generazione del triangolo

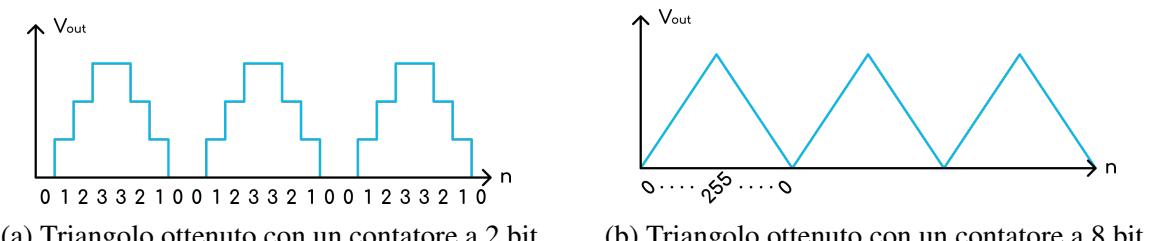


Figura 1.7: Confronto tra contatori bidirezionali con diverso numero di bit

La configurazione del DAC rimane quella utilizzata per la rampa e rappresentata in figura 1.3. In questo caso tuttavia il numero di cicli di clock utilizzati è doppio rispetto a quello per la rampa, poiché dovranno essere eseguiti 256 conteggi verso l'alto e altri 256 verso il basso per

ottenere un singolo periodo di onda triangolare. Ne consegue quindi che anche la frequenza di clock in ingresso a questo sottosistema dovrà essere doppia rispetto alla rampa, come risulta evidente in figura 1.8.

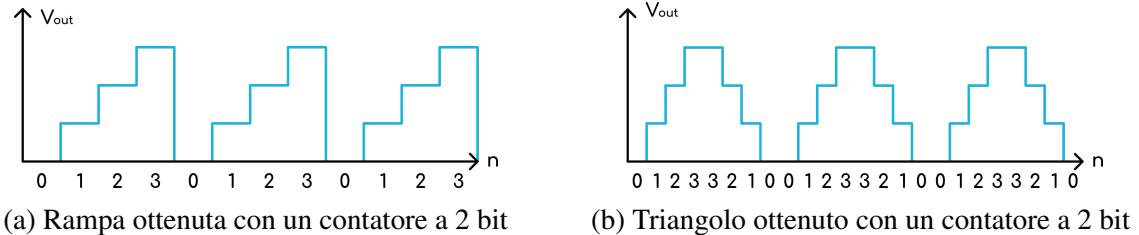


Figura 1.8: Confronto del conteggio tra contatori unidirezionali (a) e bidirezionali (b)

## Componenti Utilizzati e Schemi Elettrici

L'unico componente diverso rispetto al circuito per la rampa è il contatore, che come già detto deve essere bidirezionale. Si utilizzano due 74LS169 [9] in cascata nella seguente configurazione:

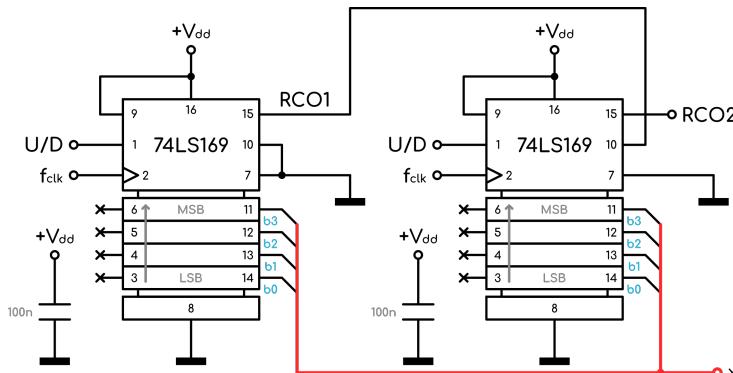


Figura 1.9: Schema elettrico dei contatori per l'onda triangolare ( $+V_{dd} = +5 V$ )

Il componente utilizzato presenta anche degli ingressi per il preset del numero di partenza (pin da 3 a 6), che però nel nostro caso non vengono utilizzati.

L'uscita denominata  $RCO2$  verrà utilizzata per pilotare il verso del conteggio, essa infatti commuta durante il ciclo di clock corrispondente al conteggio precedente all'overflow, ovvero 255 in modalità "Up" e 0 in modalità "Down".

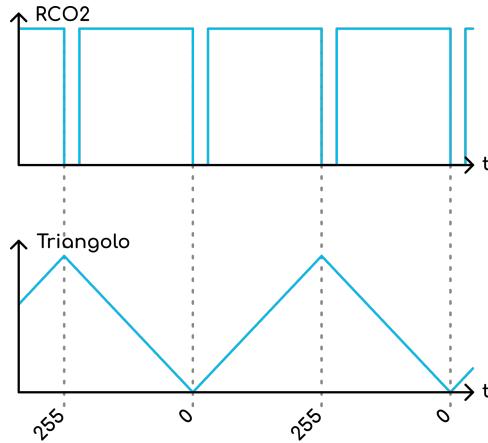
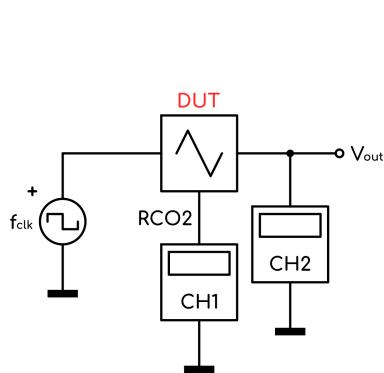


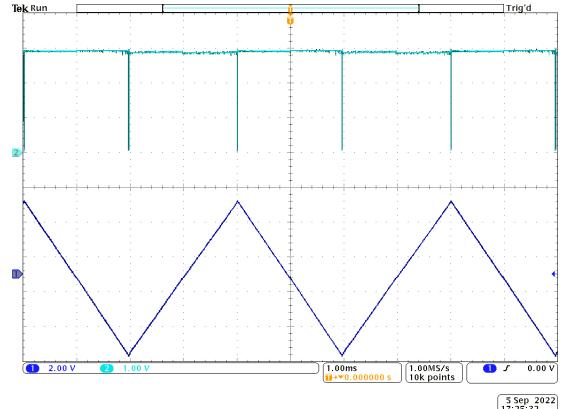
Figura 1.10: Andamento teorico del segnale  $RCO2$  in funzione del conteggio

## Risultati Pratici

Si verifica ora la correttezza del circuito realizzato.



(a) Setup di misura



(b) Acquisizione dei segnali ottenuti

Figura 1.11: Funzionamento del circuito per il segnale a triangolo

Ancora una volta si apprezza che quanto discusso finora corrisponde al reale comportamento del circuito.

## 1.3 Adattamento dei Segnali di Clock e Pilotaggio

Si è visto come, per avere la stessa frequenza di segnale d'uscita, il contatore del triangolo deve avere una frequenza di clock doppia rispetto a quella del contatore della rampa. Questo problema si risolve facilmente inserendo prima del contatore unidirezionale un divisore di frequenza, ottenuto con un semplice toggle flip-flop (TFF).

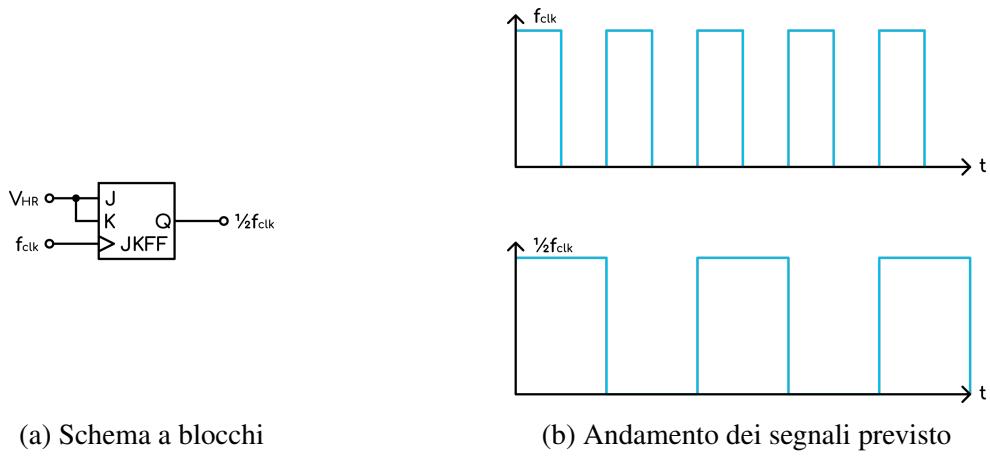


Figura 1.12: Divisore di frequenza

Le specifiche sul segnale di clock ci impongono allora di generare un segnale a onda rettangolare con frequenza variabile nel range ( $14 \text{ kHz} \div 3.6 \text{ MHz}$ ), in modo che  $\frac{1}{2}f_{\text{clk}}$  abbia i valori di frequenza inizialmente calcolati.

Invece, per fare in modo che il contatore del triangolo cambi effettivamente verso di conteggio è necessario impiegare un altro TFF utilizzando come ingresso  $\overline{RCO2}$  (poichè attivo a livello logico basso) e connesso all'ingresso  $U/D$  del contatore.

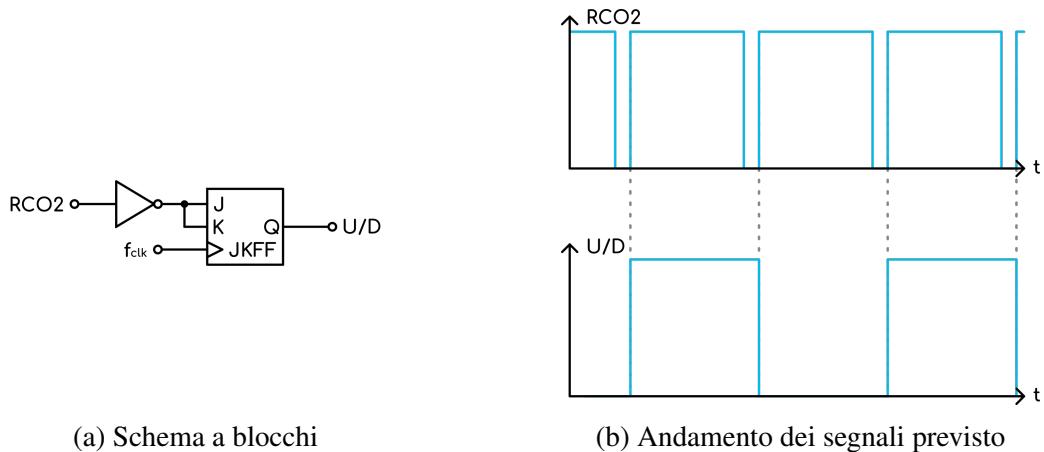


Figura 1.13: Pilotaggio del contatore

I componenti utilizzati per lo scopo sono un 74HC73 [5], che fornisce i due flip-flop necessari, e un 2N7000 [13], mosfet a canale N con tensioni di soglia compatibili con i livelli di tensione presenti nel circuito (+5 V).

Lo schema elettrico per l'inverter è rappresentato in figura 1.14.

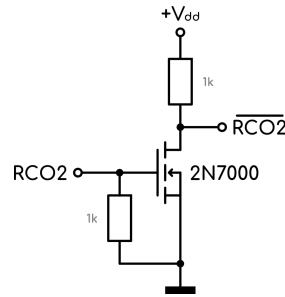
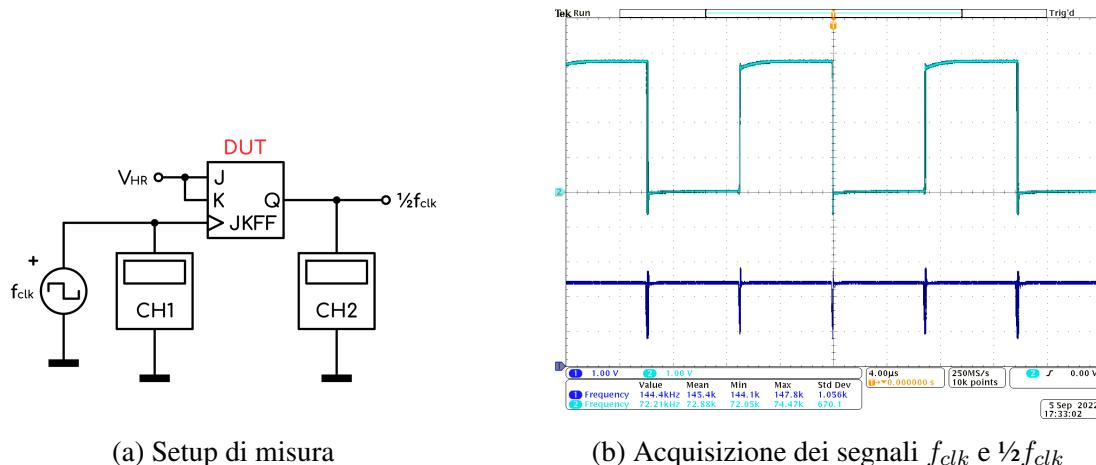


Figura 1.14: Schema elettrico dell'inverter logico ( $+V_{dd} = +5 V$ )

## Risultati Pratici

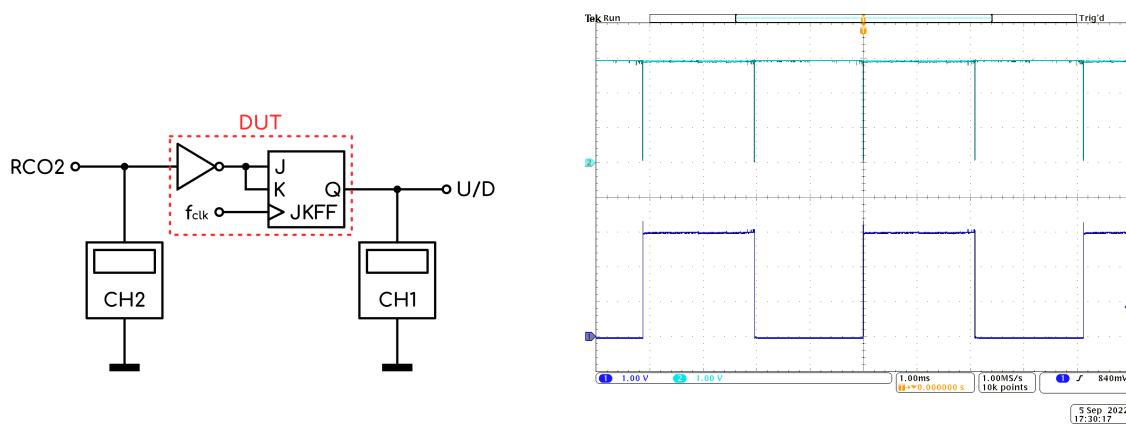
Si verifica la correttezza dei circuiti:



(a) Setup di misura

(b) Acquisizione dei segnali  $f_{clk}$  e  $\frac{1}{2}f_{clk}$

Figura 1.15: Funzionamento del circuito divisore di frequenza



(a) Setup di misura

(b) Acquisizione dei segnali  $RCO2$  e  $U/D$

Figura 1.16: Funzionamento del circuito di pilotaggio del contatore up-down

I comportamenti coincidono con quanto descritto nelle figure 1.12b e 1.13b.

## 2. Convertitore Tensione-Frequenza

Si vuole ora progettare il circuito per la generazione del segnale  $f_{clk}$ , con le specifiche ottenute dai capitoli precedenti, ovvero:

- Frequenza minima:  $\approx 14 \text{ kHz}$ ;
- Frequenza massima:  $\approx 3.6 \text{ MHz}$ ;
- Livello logico basso:  $0 \text{ V}$ ;
- Livello logico alto:  $+5 \text{ V}$ ;

### Principio di Funzionamento

Ciò di cui abbiamo bisogno è un circuito in grado di convertire una tensione in un segnale a onda rettangolare con frequenza proporzionale alla tensione stessa, ovvero un convertitore tensione-frequenza.

In commercio è possibile trovare diversi chip in grado di svolgere questa funzione semplicemente aggiungendo una manciata di componenti di contorno, anche se la maggior parte di questi non arriva a coprire l'intero range di funzionamento di cui abbiamo bisogno (come ad esempio il noto LM331 [7]). Nel nostro caso si utilizza un VFC110 [4], circuito integrato specializzato che vanta un'ottima linearità e la capacità di fornire una frequenza massima di  $4 \text{ MHz}$  in uscita con una corrispondente tensione in ingresso di  $+10 \text{ V}$ , esattamente ciò che la nostra applicazione richiede.

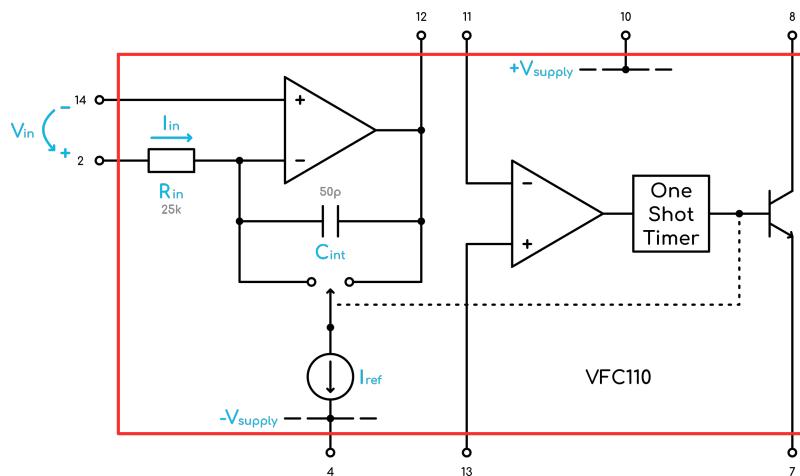


Figura 2.1: Estratto utile della struttura interna di un VFC110

Il cuore del circuito (figura 2.1) consiste in un operazionale configurato come integratore, con tensione di uscita proporzionale alla carica immagazzinata nella sua capacità di feedback  $C_{int}$ . Una tensione in ingresso  $V_{in}$  sviluppa una corrente  $I_{in} = \frac{V_{in}}{R_{in}}$  che viene forzata in  $C_{int}$ , causando quindi una rampa decrescente in uscita. Arrivati a 0 V il comparatore scatta, attivando il timer one-shot. Quindi un generatore di corrente  $I_{ref}$  (dal valore di circa 1 mA) viene connesso all'ingresso dell'integratore per un periodo di durata pari a  $T_{OS}$ , causando una rampa crescente in uscita. Infine il ciclo ricomincia.

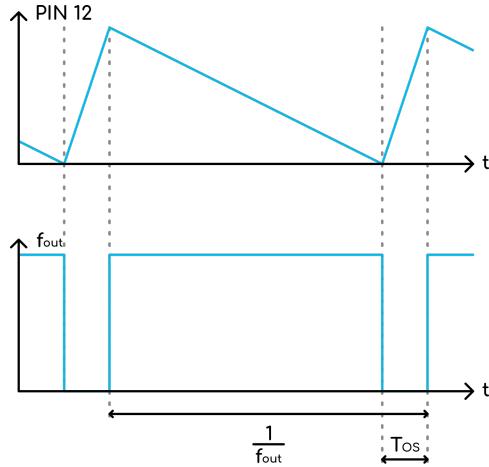


Figura 2.2: Forme d'onda teoriche del VFC110

Per uno studio più approfondito sul funzionamento del VFC110 si consiglia la lettura del datasheet del componente, dal quale si ricava anche la configurazione del circuito utilizzato per sfruttare l'intero range offerto (figura 2.3). Si modificano solo i valori di alimentazione, sostituendoli con quelli dello standard scelto.

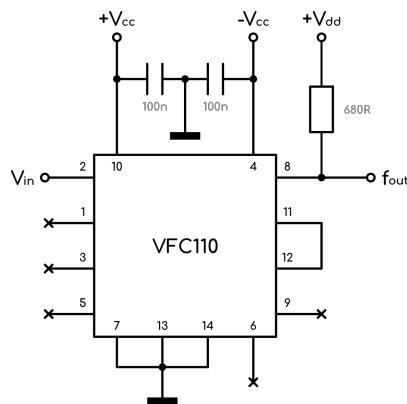


Figura 2.3: Schema elettrico del circuito utilizzato ( $\pm V_{cc} = \pm 12 V$ ,  $+V = +5 V$ )

Si noti che gli unici componenti aggiunti sono condensatori di filtro e un resistore di pull-up per l'uscita a collettore aperto.

Si riportano anche le relazioni tra le grandezze in gioco:

$$I_{in} = I_{ref} \cdot \delta [A] \quad \rightarrow \quad \delta = \frac{I_{in}}{I_{ref}} = \frac{V_{in}}{R_{in} \cdot I_{ref}} \quad (2.1)$$

$$\frac{V_{in}}{R_{in}} = I_{ref} \cdot f_{out} \cdot T_{OS} [A] \quad \rightarrow \quad f_{out} = \frac{V_{in}}{R_{in} \cdot I_{ref} \cdot T_{OS}} = \frac{\delta}{T_{OS}} [\text{Hz}] \quad (2.2)$$

## Risultati Pratici e Misure

Si procede allora alla verifica del corretto funzionamento del circuito. Il setup di misura utilizzato è il seguente:

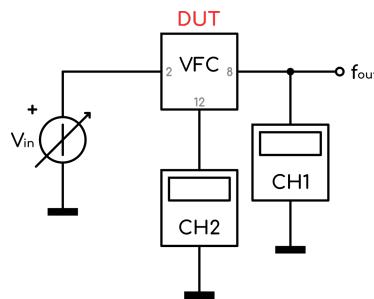


Figura 2.4: Setup di misura del VFC

e dati raccolti vengono riportati in tabella:

$V_{in}$ [V]	$\delta$ [%]	$f_{out}$ [kHz]
0	0	0
1	3.90	342
2	9.20	805
3	13.60	1192
4	17.99	1580
5	22.40	1978
6	26.83	2377
7	31.38	2776
8	35.55	3165
9	40.12	3568
10	44.23	3883

Tabella 2.1: Valori misurati del blocco VFC

Possiamo anzitutto verificare che il comportamento dell'integratore corrisponde a quello descritto nel paragrafo precedente, e si nota che la durata del periodo basso di  $f_{out}$  si estende lungo il tratto di rampa crescente come in figura 2.2, ovvero durante il periodo  $T_{OS}$ , in cui il

timer risulta attivo. Possiamo anche notare che la sua durata non varia in funzione di  $V_{in}$  o  $f_{out}$ , ma rimane invece pressoché costante a circa 100 ns. Questo valore risulta corretto se inserito nella formula 2.2 poiché fornisce una stima accurata dei valori di frequenza misurati.

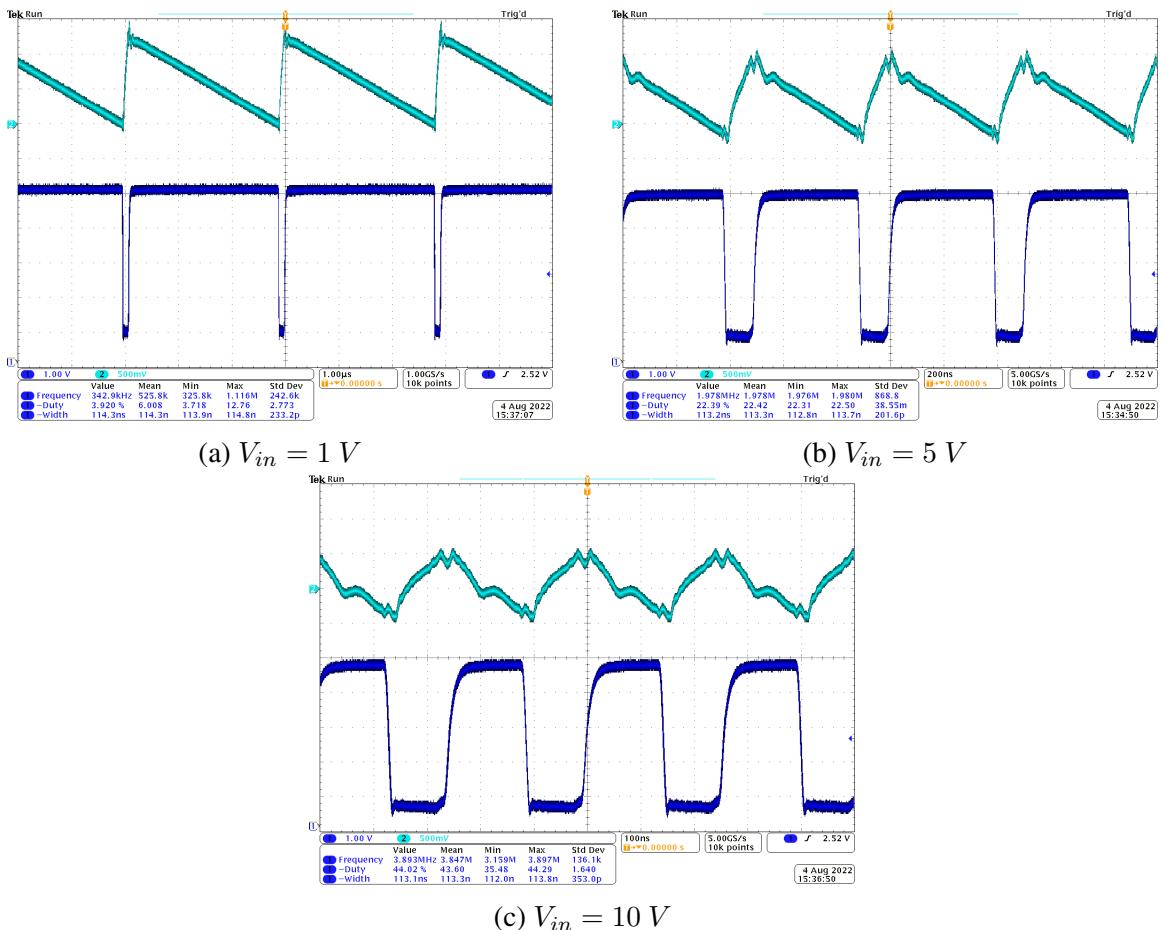


Figura 2.5: Acquisizioni dei segnali di interesse per diversi valori di  $V_{in}$

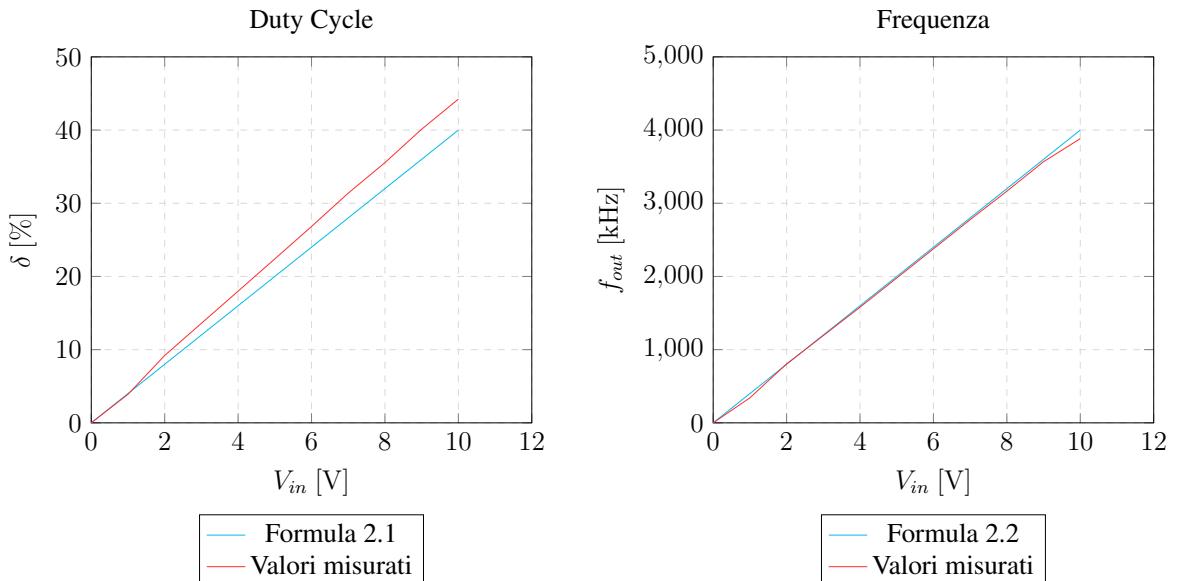


Figura 2.6: Grafici delle grandezze riportate in tabella 2.1

Si nota che l'andamento del duty cycle si distacca leggermente dalla teoria, pur avendo comunque un comportamento lineare. Questo è dovuto probabilmente a causa di diverse non-idealità del componente, come ad esempio le tolleranze dei componenti interni al VFC110, tuttavia il parametro di maggiore interesse in questo caso è  $f_{out}$ , che invece risulta quasi uguale ai valori calcolati, come evidente in figura 2.6b.

# 3. Condizionamento dell’Ingresso

## 3.1 Convertitore Lineare-Esponenziale

Vogliamo ora analizzare il circuito che soddisfa la specifica sulla modalità  $1\text{ V}/\text{Octave}$  dell’ingresso, ovvero il circuito in grado di convertire una tensione lineare in una esponenziale.

La soluzione utilizzata è molto diffusa in questo tipo di applicazioni, si può infatti trovare in molti siti di DIY come ad esempio quello di René Schmitz [11], personaggio molto noto tra gli appassionati di sintetizzatori musicali fai-da-te.

### Analisi del Circuito

Per l’applicazione si sfrutta la caratteristica esponenziale intrinseca del transistor bipolare, ovvero:

$$I_e \approx I_c = I_s e^{\left(\frac{V_{be}}{V_T} - 1\right)} \approx I_s e^{\left(\frac{V_{be}}{V_T}\right)} [\text{A}] \quad (3.1)$$

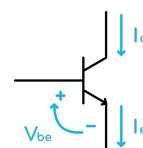


Figura 3.1: BJT

dove  $V_T$  (potenziale termico) e  $I_s$  (corrente di saturazione) sono variabili in funzione della temperatura. Nella nostra analisi  $V_T$  verrà considerato di valore costante pari a  $26\text{ mV}$ , mentre si rimuove dall’equazione  $I_s$  collegando una coppia di transistor (idealmente nello stesso chip, in modo che siano il più possibile simili tra loro e termicamente accoppiati) in configurazione differenziale:

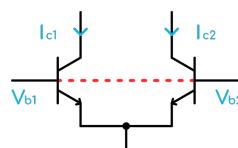


Figura 3.2: BJT a coppia differenziale

in questo modo possiamo scrivere la seguente relazione:

$$\frac{I_{c2}}{I_{c1}} = \frac{I_s e^{\left(\frac{V_{be2}}{V_T}\right)}}{I_s e^{\left(\frac{V_{be1}}{V_T}\right)}} \rightarrow I_{c2} = I_{c1} e^{\left(\frac{V_{be2}-V_{be1}}{V_T}\right)} = I_{c1} e^{\left(\frac{V_{b2}-V_{b1}}{V_T}\right)} [A] \quad (3.2)$$

dove risulta evidente che la dipendenza da  $I_s$  viene completamente rimossa.

A questo punto, rinominiamo le grandezze come segue:

$$\begin{cases} I_{c2} = I_{freq} \\ I_{c2} = I_{ref} \end{cases} \rightarrow I_{freq} = I_{ref} e^{\left(\frac{V_{b2}-V_{b1}}{V_T}\right)} [A] \quad (3.3)$$

e aggiungiamo al circuito

- un amplificatore invertente per portare  $V_{in}$  in un range appropriato per la base di  $Q_1$  (operazionale di sinistra, figura 3.3)

$$V_{b1} = -V_{in} \cdot s = -V_{in} \cdot \frac{R_f}{R_{in}} \cdot \frac{\%R_{pot} + R}{R_{pot} + R} [V] \quad (3.4)$$

- un anello di controllo per mantenere la corrente di riferimento  $I_{ref}$  costante (operazionale centrale, figura 3.3)

$$I_{ref} = \frac{V_{HR} - V_{LR}}{R_{ref}} [A] \quad (3.5)$$

- un convertitore corrente-tensione al collettore di  $Q_2$ , per avere un segnale in tensione come uscita (operazionale di destra, figura 3.3)

$$V_{exp} = I_{freq} \cdot R_{conv} [V] \quad (3.6)$$

ottenendo quindi il seguente circuito con la relativa relazione ingresso/uscita:

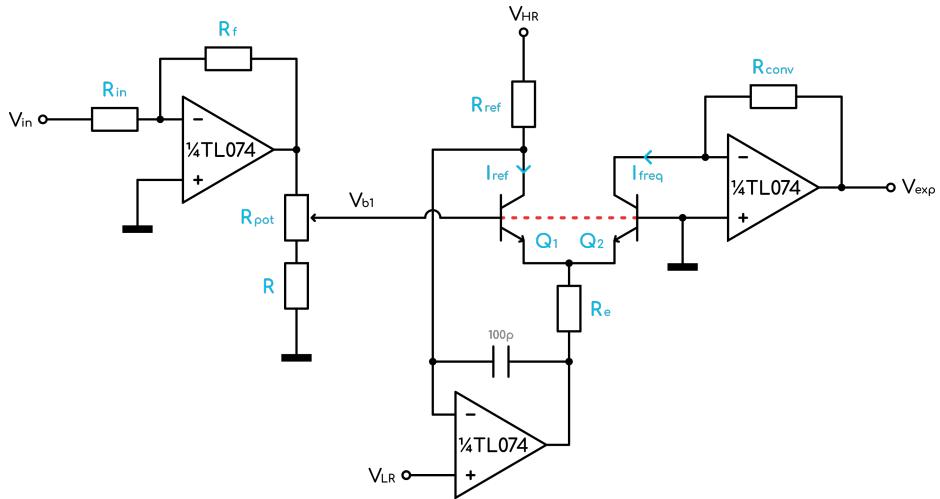


Figura 3.3: Schema elettrico del convertitore tensione lineare-esponenziale

$$V_{exp} = R_{conv} \cdot \frac{V_{HR} - V_{LR}}{R_{ref}} e^{\left(\frac{s \cdot V_{in}}{V_T}\right)} [V] \quad (3.7)$$

## Dimensionamento e Scelta dei Componenti

Passiamo quindi al dimensionamento dei componenti, in modo da imporre al circuito il comportamento voluto.

Come prima cosa calcoliamo il valore del guadagno  $s$  dell'amplificatore invertente. Si vuole:

$$I_{freq} = I_{ref} e^{\left(\frac{s \cdot V_{in}}{V_T}\right)} \xrightarrow{+\Delta V_{in}} 2I_{freq} = I_{ref} e^{\left(\frac{s \cdot (V_{in} + \Delta V_{in})}{V_T}\right)} \quad (3.8)$$

quindi un raddoppio della corrente  $I_{freq}$  per ogni variazione  $\Delta V_{in} = 1 V$ . Allora possiamo riscrivere la relazione nel seguente modo:

$$\frac{2I_{freq}}{I_{freq}} = \frac{I_{ref} e^{\left(\frac{s \cdot (V_{in} + \Delta V_{in})}{V_T}\right)}}{I_{ref} e^{\left(\frac{s \cdot V_{in}}{V_T}\right)}} \rightarrow 2 = e^{\left(\frac{s \cdot \Delta V_{in}}{V_T}\right)} \rightarrow \ln(2) = \frac{s \cdot \Delta V_{in}}{V_T} \rightarrow s = \frac{V_T \cdot \ln(2)}{\Delta V_{in}} \quad (3.9)$$

$$s = \frac{26 mV \cdot 0.6931}{1 V} \approx 0.018 \approx \frac{1}{55.5} \quad (3.10)$$

$$s = \frac{R_f}{R_{in}} \cdot \frac{\%R_{pot} + R}{R_{pot} + R} = \frac{2 k\Omega}{100 k\Omega} \cdot \frac{440 \Omega}{490 \Omega} \approx 0.018 \quad (3.11)$$

quindi si scelgono:

- $R_f = 2 \text{ k}\Omega$ ;
- $R_{in} = 100 \text{ k}\Omega$ ;
- $R_{pot} = 100 \Omega$ ;
- $R = 390 \Omega$ ;

Scegliamo poi  $R_{conv} = 3.3 \text{ k}\Omega$ , per avere  $3 \text{ mA}$  come massimo valore di corrente  $I_{freq}$  (in corrispondenza di  $V_{exp} \approx +10 \text{ V}$  in uscita dal convertitore corrente-tensione), se  $V_{in} = +8 \text{ V}$ . Da qui possiamo calcolare il valore di  $I_{ref}$ :

$$I_{ref} = I_{freq} e^{\left(-\frac{s \cdot V_{in}}{V_T}\right)} = 0.003 e^{\left(-\frac{0.018 \cdot 8}{0.026}\right)} \approx 11.8 \mu A \quad (3.12)$$

e successivamente, impostando  $V_{HR} = +12 \text{ V}$  e  $V_{LR} = 0 \text{ V}$  calcoliamo anche  $R_{ref}$ :

$$R_{ref} = \frac{V_{HR}}{I_{ref}} = \frac{12}{11.8 \cdot 10^{-6}} \approx 1 M\Omega \quad (3.13)$$

La scelta di  $R_e$  sarebbe ora condizionata dalla tensione di saturazione dell'operazionale, poichè altrimenti il circuito smetterebbe di comportarsi come desiderato, cambiando il riferimento di  $V_{LR}$  e quindi anche  $I_{ref}$ . Avendo collegato la base di  $Q_2$  a massa, il potenziale agli emettitori dovrà rimanere costante a circa  $-V_{be}$  per qualsiasi valore di tensione in ingresso, quindi la tensione in uscita dall'operazionale avrà valore

$$V_{op} = -V_{be} - R_e(I_{c1} + I_{c2}) = -V_{be} - R_e \cdot I_{ref} \left(1 + e^{\left(\frac{s V_{in}}{V_T}\right)}\right) [V] \quad (3.14)$$

che nel nostro caso dovrà assumere il valore massimo a  $V_{in} = +8 \text{ V}$ , con una corrente di circa  $3 \text{ mA}$  in  $R_e$ . Volendo imporre una tensione di saturazione di valore  $-V_{sat} = -10.5 \text{ V}$  calcoliamo quindi il valore di  $R_e$ .

$$R_e = \frac{V_{op} + V_{be}}{-I_{ref} \left(1 + e^{\left(\frac{s V_{in}}{V_T}\right)}\right)} = \frac{-10.5 + 0.7}{-12 \cdot 10^{-6} \left(1 + e^{\left(\frac{0.018 \cdot 8}{0.026}\right)}\right)} = \frac{9.8}{0.003} \approx 3.3 \text{ k}\Omega \quad (3.15)$$

Se però andiamo a calcolare la caduta di potenziale ai capi di  $R_e$  corrispondente a  $V_{in} = 0 \text{ V}$ , ovvero:

$$V_{R_e} = R_e \cdot 2I_{ref} = 3.3 \cdot 10^3 \cdot 24 \cdot 10^{-6} \approx 79.2 \text{ mV} \quad (3.16)$$

notiamo che un valore di resistenza maggiore aumenterebbe la linearità del circuito per bassi livelli di  $V_{in}$ , in quanto incrementerebbe la caduta di potenziale sul resistore, risultando quindi meno influenzata dal rumore. Si modifica allora il circuito cosicché la resistenza di emettitore sia variabile in modo non-lineare, a seconda della corrente richiesta in uscita. Questo è reso possibile sostituendo ad  $R_e$  un parallelo tra due resistori di diverso valore, di cui quello più piccolo collegato in serie ad un diodo, l'elemento che si occuperà effettivamente di modificare il valore di resistenza.

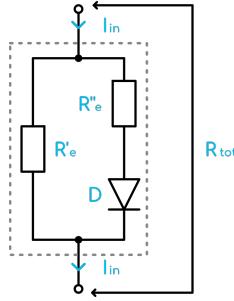


Figura 3.4: Schema elettrico del resistore di emettitore equivalente

Si scelgono  $R'_e = 10 \text{ k}\Omega$  e  $R''_e = 1.2 \text{ k}\Omega$ .

$$R_{tot} = \begin{cases} R'_e & \text{con diodo spento, ovvero } I_{ref} + I_{freq} \leq \frac{V_d}{R'_e} \\ R'_e // R''_e & \text{con diodo acceso, ovvero } I_{ref} + I_{freq} > \frac{V_d}{R'_e} \end{cases} \quad (3.17)$$

Come conseguenza quindi, avremo che

$$\begin{cases} V_{R_{min}} \approx 240 \text{ mV} & \text{per } I_{ref} + I_{freq} \approx 24 \mu\text{A} \ (V_{in} = 0 \text{ V}) \\ V_{R_{max}} \approx 3 \text{ V} & \text{per } I_{ref} + I_{freq} \approx 3 \text{ mA} \ (V_{in} = +8 \text{ V}) \end{cases} \quad (3.18)$$

Per quanto riguarda i componenti, ancora una volta gli amplificatori operazionali utilizzati sono dei TL074, mentre per i transistor si sceglie un MPQ3904 [12], chip che ospita 4 unità virtualmente identiche e termicamente accoppiate, e vista la disponibilità, il diodo viene sostituito con uno dei 4 transistor del chip cortocircuitando base e collettore.

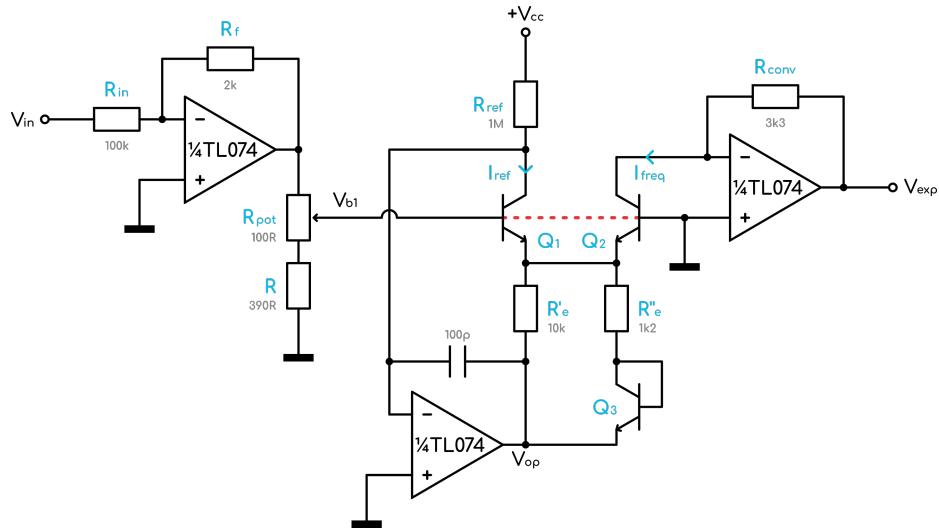
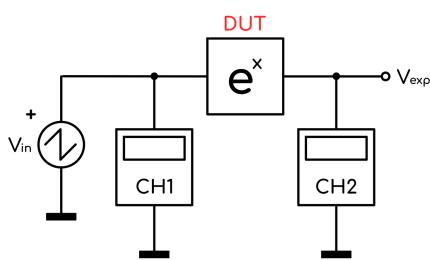


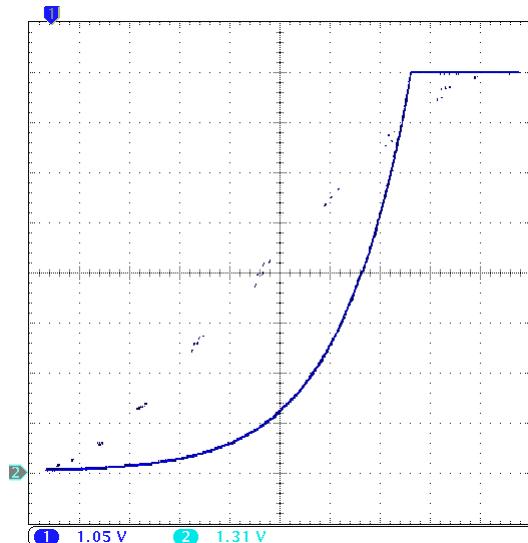
Figura 3.5: Schema elettrico completo del convertitore tensione lineare-esponenziale ( $+V_{cc} = +12 V$ )

## Risultati Pratici e Misure

Verifichiamo ora che il comportamento del circuito sia quello desiderato. Possiamo tracciare la curva di uscita servendoci dell'oscilloscopio in modalità XY e fornendo un segnale a rampa o triangolare in ingresso, utilizzando quindi il seguente setup:



(a) Setup di misura



(b) Transcaratteristica

Figura 3.6: Misura della transcaratteristica con oscilloscopio

Questa misura ci fornisce una prima conferma che il circuito funzioni come dovrebbe. Il ginocchio osservabile si forma a causa della saturazione dell'operazionale utilizzato per il convertitore corrente-tensione e avviene circa  $+8 V$ , valore imposto dai componenti selezionati precedentemente.

Raccogliamo ora in una tabella i dati per tracciare una transcaratteristica più precisa:

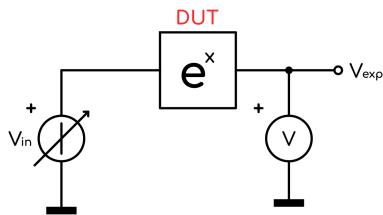


Figura 3.7: Setup di misura

$V_{in}$ [V]	$V_{exp}$ [V]	$2^{V_{in}}$ [V]
0	0.052	0.052
1	0.100	0.105
2	0.203	0.209
3	0.413	0.418
4	0.827	0.837
5	1.678	1.674
6	3.37	3.347
7	6.81	6.694
7.64	10.45	10.43
8	10.45	13.389
9	10.45	26.778
10	10.45	53.555

Tabella 3.1: Valori misurati

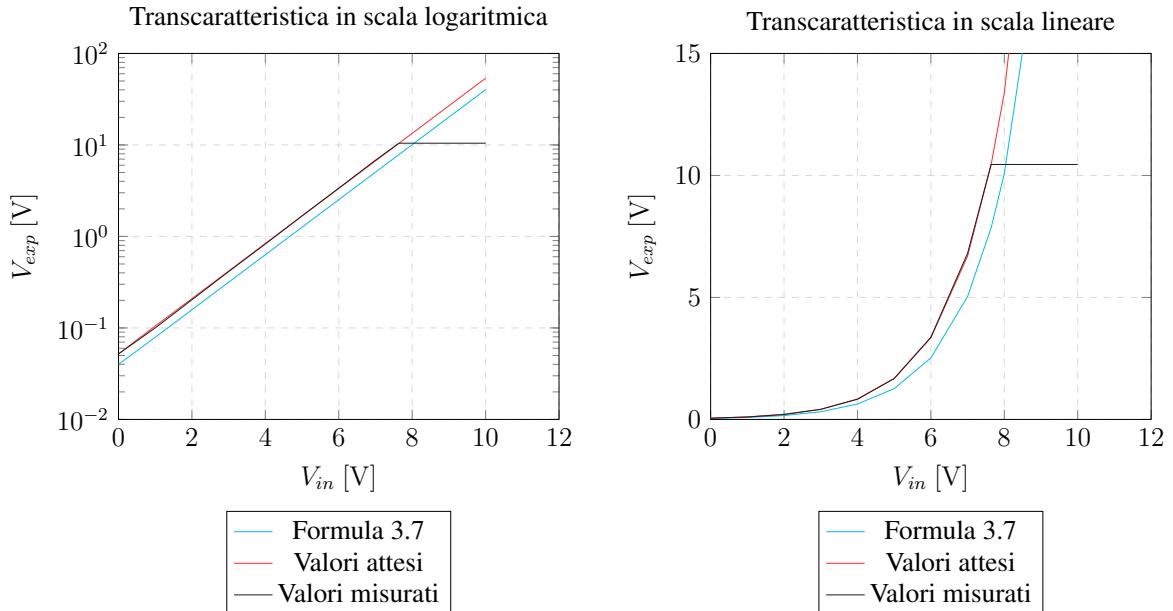


Figura 3.8: Grafici delle misure riportate in tabella 3.1

In azzurro possiamo vedere i valori calcolati tramite la formula 3.7, in rosso invece i valori ottenuti moltiplicando il dato misurato a 0 V per  $2^{V_{in}}$  e infine in nero i valori effettivamente misurati. Si vede che rispetto a quanto calcolato c'è un lieve discostamento dovuto con ogni probabilità alla tolleranza dei valori dei componenti utilizzati, tuttavia le misure risultano quasi coincidenti con la curva esponenziale di pendenza 2 (in rosso), quindi possiamo affermare che il circuito funziona come desiderato.

Ancora una volta, il ginocchio presente subito dopo i 10 V è dovuto alla saturazione dell'operazionale nel convertitore corrente-tensione, che con una alimentazione di  $\pm 12$  V presenta dei

valori di saturazione di circa  $\pm 10.5 V$ .

Si verifica anche che la curva della transcaratteristica in scala lineare coincide con la transcaratteristica tracciata con l'oscilloscopio (figura 3.6b).

### 3.2 Somma di più Ingressi

Per fare in modo che possa essere utilizzato un segnale in tensione come modulante (ingresso LFO), si aggiunge un resistore uguale a  $R_{in}$  all'ingresso invertente dell'amplificatore, modificando quindi la relazione 3.4 nel seguente modo:

$$V_{b1} = -s \cdot \sum_0^n V_n [V] \quad (3.19)$$

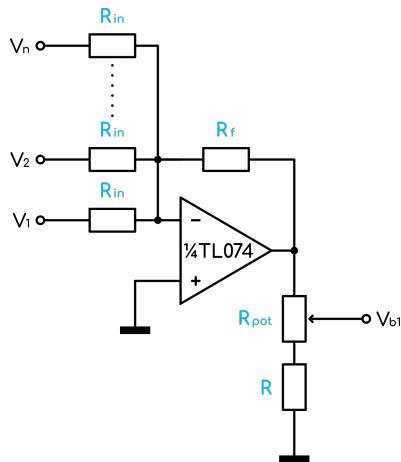


Figura 3.9: Circuito sommatore invertente

e rendendo l'amplificatore un sommatore invertente. Si noti che idealmente non c'è un limite al numero di ingressi che è possibile aggiungere.

Per la modulazione manuale si utilizzano due potenziometri, uno per una regolazione grossolana e uno per una regolazione più fine, e li si collega ad uno degli ingressi del sommatore nel seguente modo:

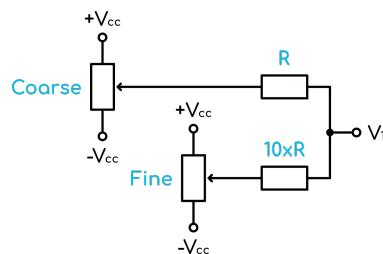


Figura 3.10: Circuito per la regolazione manuale della frequenza ( $\pm V_{cc} = \pm 12 V$ )

questo circuito permette di sommare (o sottrarre) una tensione compresa nel range di alimentazione, inoltre la manopola "Fine" consente di regolare la tensione in modo più preciso attorno al punto selezionato con "Coarse".

Infine, il segnale modulante d'ingresso viene portato ad un altro degli ingressi del sommatore, attraverso un potenziometro per la regolazione del volume.

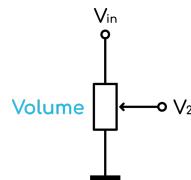


Figura 3.11: Circuito di ingresso del segnale modulante

### 3.3 Raddrizzatore

Come visto dalla formula 3.7, la tensione in ingresso  $V_{in}$  deve essere di valore positivo per polarizzare correttamente il transistor, e volendo inserire nel circuito un nodo sommatore per avere la possibilità di utilizzare un segnale in tensione come modulante, dobbiamo assicurarcici che  $V_{b1}$  non diventi mai positiva (il segno viene invertito dall'amplificatore). Si aggiunge quindi un blocco raddrizzatore, realizzato con un diodo e un operazionale, che compenserà per la caduta di tensione sul diodo. Lo schema utilizzato è il seguente:

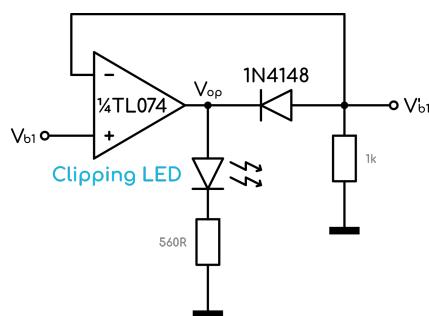


Figura 3.12: Circuito raddrizzatore

Il resistore collegato a  $V'_{b1}$  è necessario per il ricircolo della corrente di polarizzazione del diodo, che altrimenti non si accenderebbe mai. Viene inoltre aggiunto un LED per visualizzare quando il raddrizzatore è in funzione, in modo da permettere all'utente di correggere eventuali errori nel segnale modulante in ingresso.

Quindi in uscita si avrà la stessa tensione in ingresso se negativa, mentre un valore molto prossimo a 0 se positiva.

$$V_{out} = \begin{cases} V_{in} & \text{con } V_{in} \leq 0 \\ 0 & \text{con } V_{in} > 0 \end{cases} \quad (3.20)$$

$$V_{op} = \begin{cases} V_{in} + V_d & \text{con } V_{in} \leq 0 \Rightarrow \text{LED spento} \\ +V_{sat} & \text{con } V_{in} > 0 \Rightarrow \text{LED acceso} \end{cases} \quad (3.21)$$

Il diodo utilizzato per lo scopo è un 1N4148 [14], un comunissimo diodo per piccoli segnali, mentre l'operazionale è sempre un TL074.

## Risultati Pratici e Misure

Anche in questo caso possiamo tracciare la transcaratteristica con l'oscilloscopio, sfruttando la modalità XY, il setup è molto simile a quello per il convertitore lineare-esponenziale:

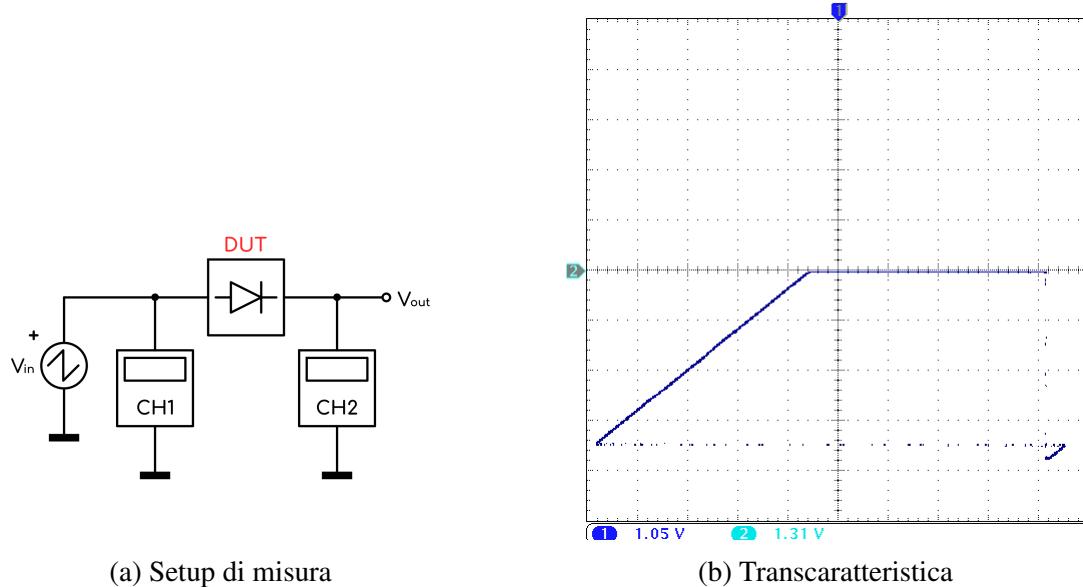


Figura 3.13: Misura della transcaratteristica con oscilloscopio

Dopo aver apprezzato il corretto funzionamento si passa alla raccolta dei dati per un grafico più preciso.

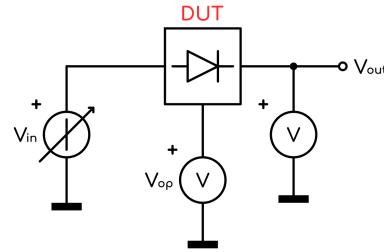
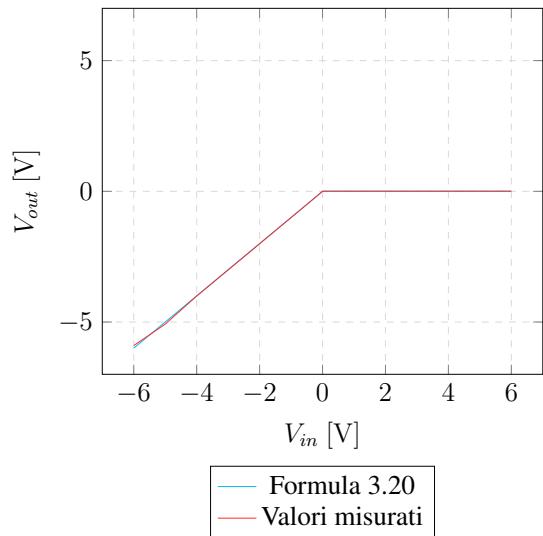


Figura 3.14: Setup di misura

$V_{in}$ [V]	$V_{out}$ [V]	$V_{op}$ [V]
-6	-5.9	-6.676
-5	-5.08	-5.767
-4	-4.007	-4.753
-3	-3.007	-3.735
-2	-2.006	-2.71
-1	-1.005	-1.671
-0.9	-0.905	-1.566
-0.8	-0.804	-1.46
-0.7	-0.704	-1.353
-0.6	-0.604	-1.245
-0.5	-0.504	-1.135
-0.4	-0.404	-1.023
-0.3	-0.304	-0.909
-0.2	-0.204	-0.789
-0.1	-0.103	-0.654
0	0.00742	8.64
0.1	0.00742	8.64
0.2	0.00742	8.64
0.3	0.00742	8.64
0.4	0.00742	8.64
0.5	0.00742	8.64
0.6	0.00742	8.64
0.7	0.00742	8.64
0.8	0.00742	8.64
0.9	0.00742	8.64
1	0.00742	8.64
2	0.00742	8.64
3	0.00742	8.64
4	0.00742	8.64
5	0.00742	8.64
6	0.00742	8.64

Transcaratteristica



Uscita all'operazionale

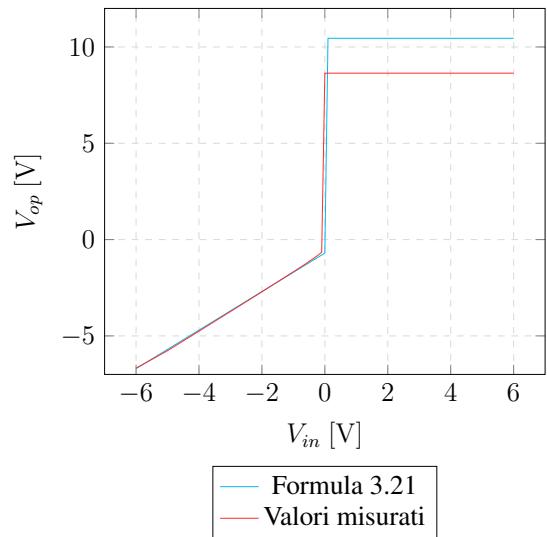


Tabella 3.2: Tabella dei dati raccolti

Possiamo quindi affermare che il circuito appena discusso si comporta esattamente come desi-

derato, a meno della tensione di saturazione dell'operazionale, cosa certamente trascurabile in quanto permette comunque l'accensione del LED.

## 4. Modalità di Funzionamento

Per quanto riguarda la selezione della modalità di funzionamento, è facile intuire che basta dividere  $f_{clk}$  ulteriormente per avere un range di frequenze diverso, come già visto nel capitolo 1. Quindi aggiungiamo un blocco divisore di frequenza prima che il segnale arrivi ai contatori e facciamo in modo che la scelta del segnale di clock  $f_{out}$  sia determinata da un comando logico.

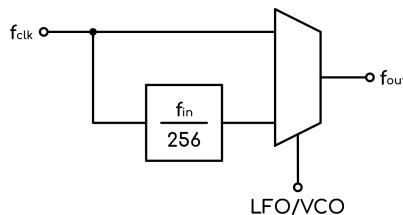


Figura 4.1: Schema a blocchi del sottosistema per la selezione della modalità

Lo schema a blocchi sopra riportato si traduce nel seguente circuito, in cui  $f_{clk}$  viene divisa per 256, traslando il range di funzionamento nell'intervallo ( $\approx 0.11 \text{ Hz} \div 27.5 \text{ Hz}$ ).

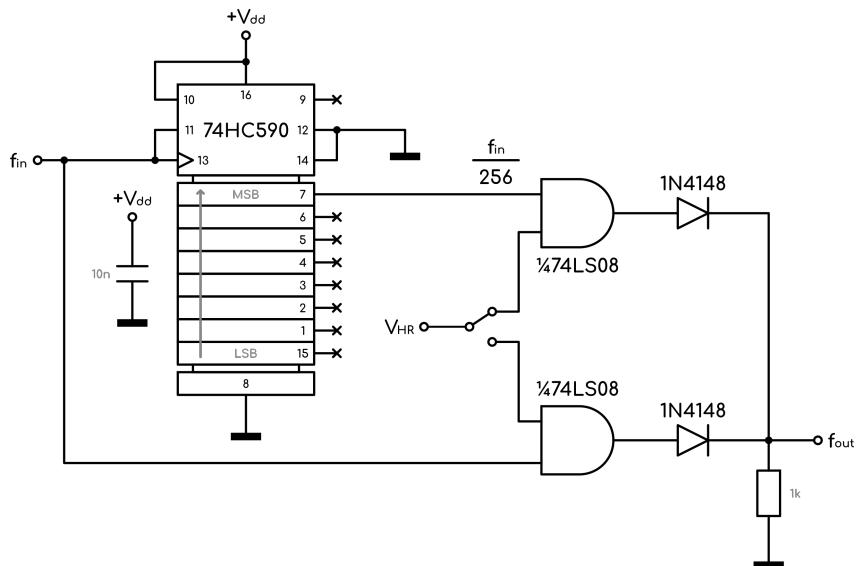
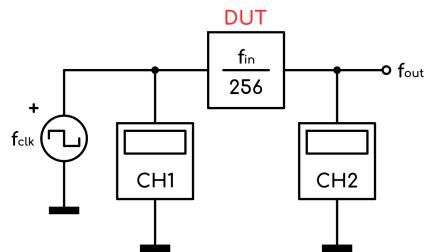


Figura 4.2: Circuito per la selezione della modalità ( $+V_{dd} = V_{HR} = +5 \text{ V}$ )

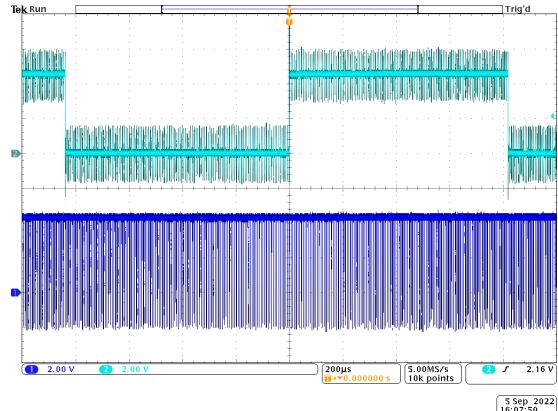
L'unico componente nuovo è un circuito integrato che ospita 4 porte logiche AND, il 74LS08 [8], utilizzate per il multiplexing del segnale di clock.

Si aggiungono anche dei LED per la visualizzazione dello stato e delle resistenze di pull-down all'ingresso abilitante delle porte logiche (non rappresentati nello schema in figura 4.2).

Possiamo quindi verificare che il circuito divisore di frequenza funzioni correttamente:



(a) Setup di misura



(b) Acquisizione delle onde ottenute

Figura 4.3: Funzionamento del divisore di frequenza

qui si può apprezzare come a 256 cicli di clock del segnale in ingresso ne corrisponda uno solo in uscita, quindi il circuito funziona come desiderato.

# 5. Generazione dei Segnali Secondari

Ora si passa a estrarre i segnali mancanti da quelli principali generati al capitolo 1.

## 5.1 Dente di Segna

Il più facile da generare è sicuramente il dente di sega in quanto tutto quello che serve è un semplice amplificatore invertente con guadagno pari a uno.

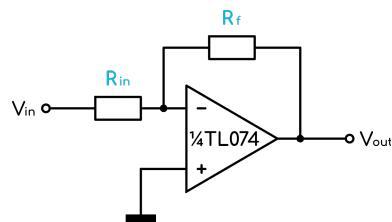


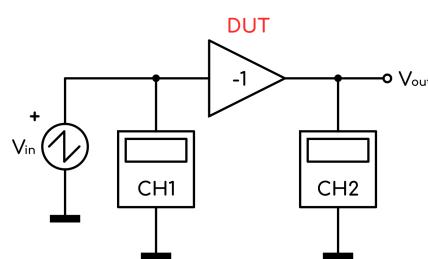
Figura 5.1: Schema dell'amplificatore invertente

Come sempre l'operazionale utilizzato è un TL074.

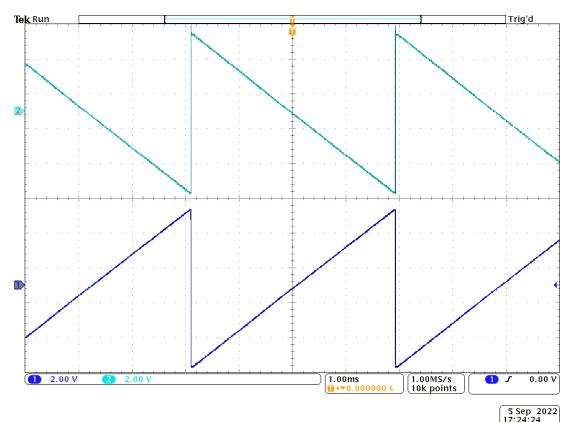
Dalla relazione dell'amplificatore invertente vediamo che per avere un guadagno unitario si deve porre la resistenza di feedback uguale a quella di ingresso,  $R_{in} = R_f$ .

$$V_{out} = -V_{in} \frac{R_{in}}{R_f} = -V_{in} [V] \quad (5.1)$$

Questo è quanto ottenuto in uscita:



(a) Setup di misura



(b) Acquisizione dell'onda ottenuta

Figura 5.2: Misura del segnale a dente di sega

## 5.2 Onda Quadra

Anche l'onda quadra risulta piuttosto semplice da generare, in quanto è necessario solo aggiungere un offset e un guadagno al segnale utilizzato per il pilotaggio del contatore bidirezionale, ovvero  $U/D$ . Tale segnale infatti ha già forma e frequenza desiderate, è però compresa solo tra  $0 V$  e  $+5 V$ , e si deve estendere fino a  $-5 V$ . Si utilizza quindi un altro amplificatore invertente con uno schema leggermente diverso dai precedenti:

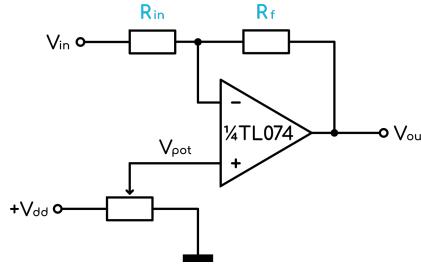


Figura 5.3: Schema dell'amplificatore invertente con offset ( $+V_{dd} = +5 V$ )

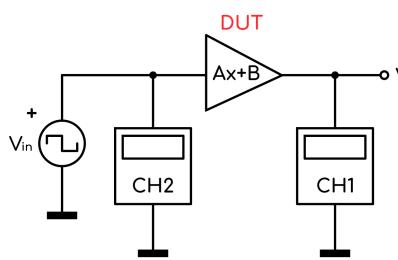
in cui si utilizzano due trimmer per la regolazione precisa di guadagno e offset.

La relazione ingresso/uscita è:

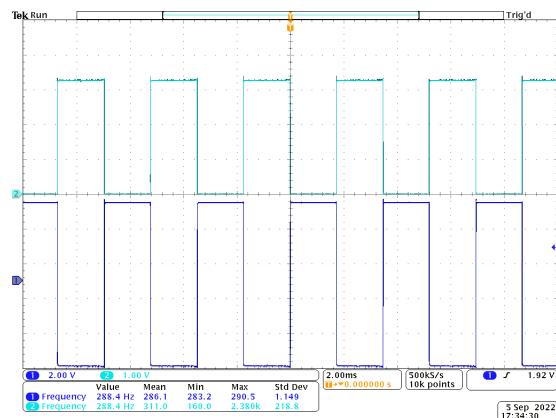
$$V_{out} = V_{pot} \left( 1 + \frac{R_f}{R_{in}} \right) - V_{in} \frac{R_f}{R_{in}} [V] \quad (5.2)$$

dove si vede chiaramente che  $-\frac{R_f}{R_{in}}$  è il guadagno e  $V_{pot} \left( 1 + \frac{R_f}{R_{in}} \right)$  l'offset.

La forma d'onda osservata in uscita è quindi la seguente:



(a) Setup di misura



(b) Acquisizione dell'onda ottenuta

Figura 5.4: Misura del segnale a onda quadra ottenuto

### 5.3 Impulso

Per quanto riguarda l'impulso invece, facciamo uso del segnale *RCO* ricavato al capitolo 1, figura 1.4. Tale segnale viene portato in ingresso ad un circuito monostabile realizzato con il celebre NE555 [10] che si occuperà di invertire la logica dell'impulso. Lo schema utilizzato, è riportato in figura 5.5 e viene preso da pg.10 del datasheet.

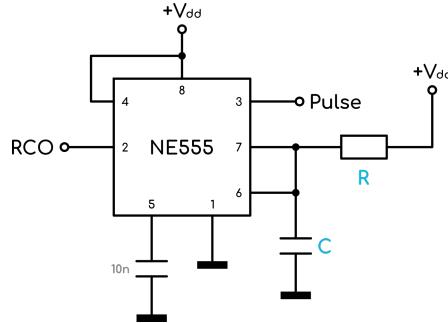


Figura 5.5: Schema circuito monostabile ( $+V_{dd} = +5 V$ )

Si scelgono  $R = 10 k\Omega$  e  $C = 100 pF$  e si osservano quindi le forme d'onda così ottenute:

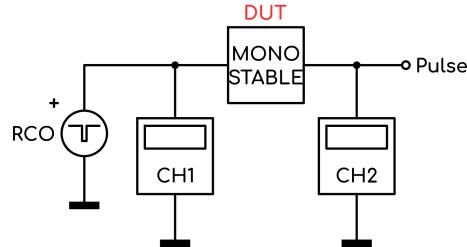
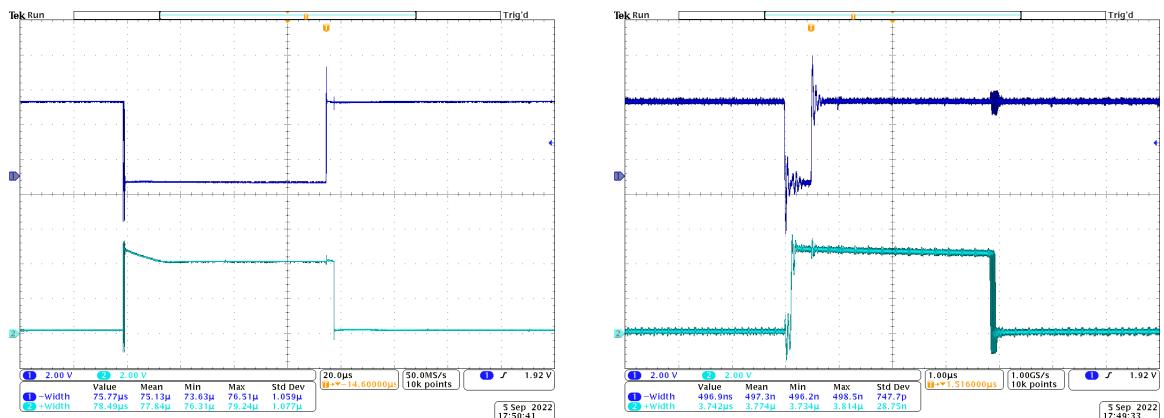


Figura 5.6: Setup di misura del circuito monostabile



(a)  $V_{in} = +2 V$

(b)  $V_{in} = +8 V$

Figura 5.7: Acquisizioni dei segnali *RCO* e *Pulse* per diversi valori di  $V_{in}$

## 5.4 Sinusoide

Infine, l'onda più complicata da generare, ma più semplice dal punto di vista musicale è la sinusoida. Un metodo piuttosto rapido per generarla consisterebbe nel filtrare al massimo una qualsiasi delle onde già generate, e lasciare solo l'armonica fondamentale. Tuttavia questo metodo risulta scomodo se la frequenza del segnale varia in un ampio intervallo di valori, proprio come nel nostro caso, perchè per ottenere un risultato ottimale la frequenza di taglio del filtro dovrebbe seguire di pari passo quella dell'oscillatore .

La soluzione utilizzata quindi è un circuito con guadagno variabile in base al livello di tensione del segnale fornito in ingresso, che si occuperà di convertire un'onda triangolare nella sinusoida voluta. Viene realizzato con un operazionale e dei diodi, sia normali che di tipo zener, i quali si occupano di modificare la resistenza di feedback e quindi il valore di guadagno dell'amplificatore nei diversi intervalli di tensione.

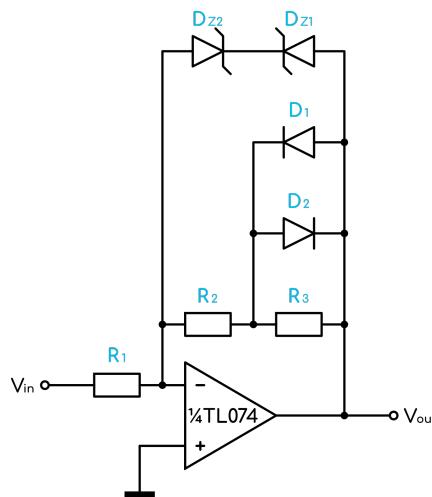
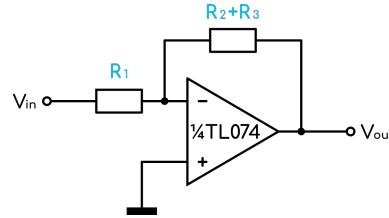


Figura 5.8: Circuito utilizzato per convertire un segnale a triangolo in una sinusoida

Per ricavare la relazione ingresso uscita cominciamo con l'osservare che il circuito è simmetrico rispetto agli 0 V, e quindi possiamo limitare l'analisi ai soli valori positivi di  $V_s$  ed estendere poi i risultati al semipiano negativo. Procediamo quindi per casi:

- Diodi OFF:

Tutti i diodi sono interdetti e il circuito equivalente è quello di un amplificatore invertente la cui relazione ingresso/uscita è ricavata facilmente.



$$V_{out} = -V_s \frac{R_2 + R_3}{R_1} [V] \quad (5.3)$$

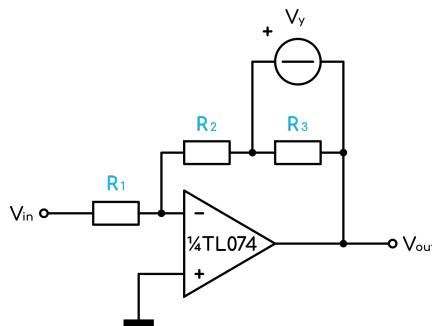
Figura 5.9: Circuito equivalente

Questo vale nelle seguenti condizioni:

$$\begin{cases} V_{D2} \leq V_\gamma & \rightarrow V_s \leq V_\gamma \frac{R_1}{R_3} = V_{TH1} \\ V_{out} \geq -(V_\gamma + V_Z) & \rightarrow V_s \leq (V_\gamma + V_Z) \frac{R_1}{R_2 + R_3} = V_{TH2} \end{cases} \quad (5.4)$$

- $D_2$  ON:

Solo  $D_2$  è attivo e modifica il guadagno del circuito.



$$V_{out} = -V_s \frac{R_2}{R_1} - V_\gamma [V] \quad (5.5)$$

Figura 5.10: Circuito equivalente

che ha valore per le seguenti condizioni:

$$\begin{cases} I_{D2} > 0 & \rightarrow V_s > V_{TH1} \\ V_{out} \geq -(V_\gamma + V_Z) & \rightarrow V_s \leq V_Z \frac{R_1}{R_2} = V_{TH3} \end{cases} \quad (5.6)$$

- $D_{Z1}$  in scarica,  $D_2$  e  $D_{Z2}$  ON:

Infine nell'ultimo caso, l'uscita è determinata dalle cadute di tensione sui diodi.

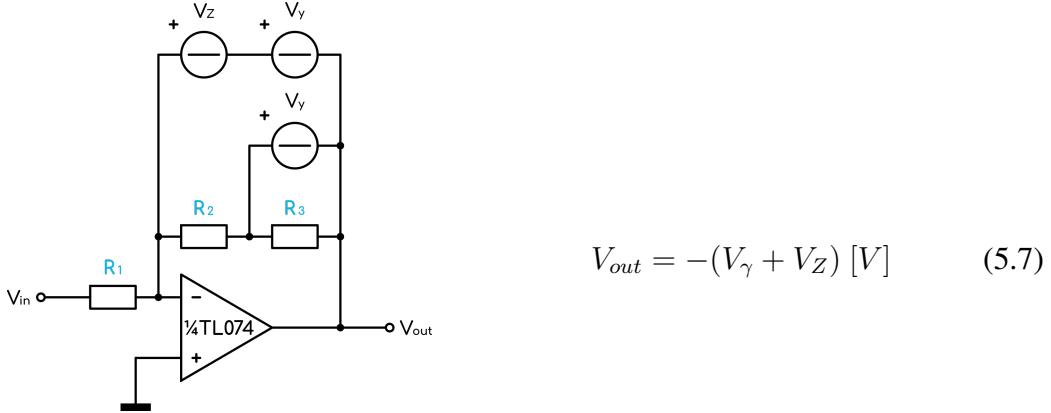


Figura 5.11: Circuito equivalente

Ci troviamo quindi nelle seguenti condizioni:

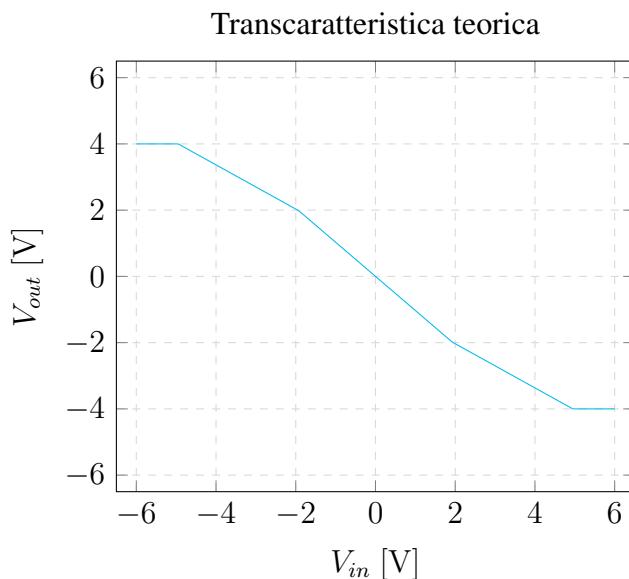
$$\begin{cases} I_{D2} > 0 \rightarrow V_Z > V_\gamma \frac{R_2}{R_3} \\ I_{DZ2} > 0 \rightarrow V_s > V_{TH3} \end{cases} \quad (5.8)$$

Si utilizzano dei diodi zener con tensione di scarica pari a 3.3 V, poichè il segnale in ingresso è limitato a +5 V, poi procediamo con i valori dei resistori.

Per il primo caso impostiamo guadagno pressochè unitario, quindi otteniamo il vincolo  $R_1 \approx R_2 + R_3$ . Possiamo scegliere  $R_1 = 33 \text{ k}\Omega$ ,  $R_2 = 22 \text{ k}\Omega$  e  $R_3 = 12 \text{ k}\Omega$ . Questo ci permette di definire i valori di soglia del primo intervallo  $V_{TH1} \approx 1.93 \text{ V}$  e  $V_{TH2} \approx 3.88 \text{ V}$ . L'intervallo di funzionamento nella prima configurazione è quindi  $|V_s| \leq V_{TH1}$  visto che  $V_{TH2} > V_{TH1}$ .

Nel secondo caso invece, il valore di soglia vale  $V_{TH3} = 4.95 \text{ V}$ , quindi l'intervallo di funzionamento è  $V_{TH1} < |V_s| \leq V_{TH3}$ , e il valore del guadagno risulta  $\frac{R_2}{R_1} \approx 0.67$ .

Nell'ultimo caso infine, essendo l'uscita completamente determinata dalle cadute di tensione sui diodi, l'intervallo di funzionamento in questa configurazione è  $|V_s| > V_{TH3}$ , e l'uscita viene tagliata a  $\approx 4 \text{ V}$ .



Poichè in questo passaggio la tensione massima ottenuta è limitata a 4 V (a causa dei diodi), è anche necessario uno stadio amplificatore in cascata per riportare l'onda ai livelli di tensione specificati dallo standard.

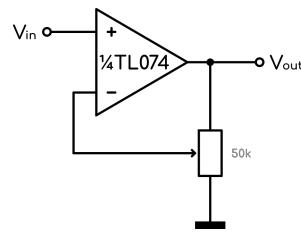


Figura 5.12: Amplificatore non-invertente

Osserviamo quindi l'onda ottenuta e verifichiamo quanto risulta buona come approssimazione:

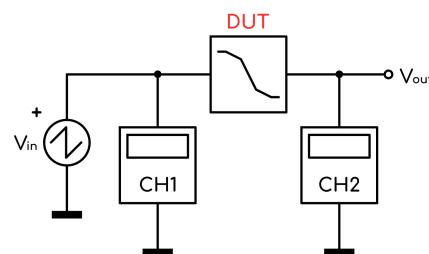
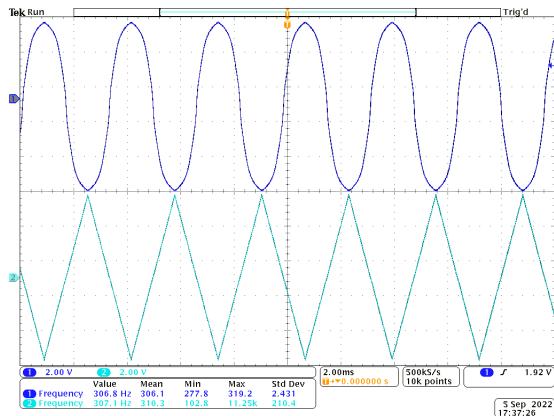
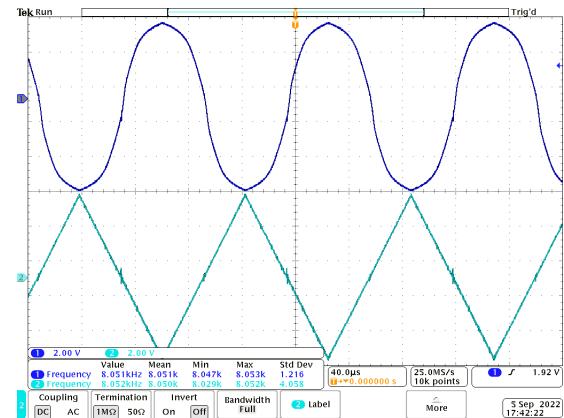


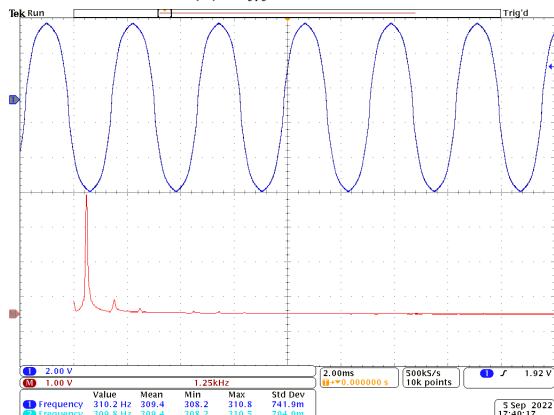
Figura 5.13: Setup di misura



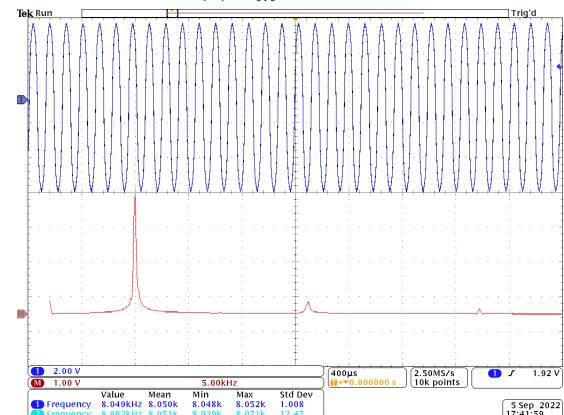
(a)  $V_{in} = +2 V$



(b)  $V_{in} = +8 V$



(c)  $V_{in} = +2 V$



(d)  $V_{in} = +8 V$

Figura 5.14: Sinusoide ottenuta per diversi valori di  $V_{in}$  nel dominio del tempo e della frequenza

Dall’analisi in frequenza vediamo che le armoniche del rumore sono pressochè ininfluenti e quindi l’onda ottenuta risulta effettivamente un’ottima approssimazione di una sinusoide. Si variare della frequenza poi, la bontà dell’onda non cambia, come invece sarebbe successo se avessimo impiegato un filtro.

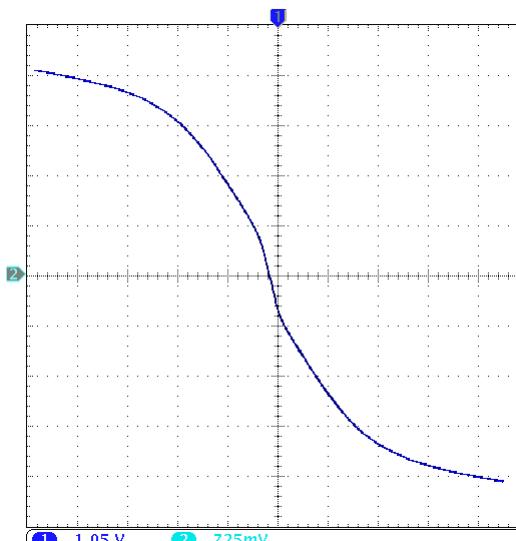


Figura 5.15: Transcaratteristica tracciata con l’oscilloscopio

Infine, la transcaratteristica tracciata tramite oscilloscopio risulta abbastanza simile a quella teorica in figura, anche se più smussata a causa del comportamento reale dei diodi.

## 6. Stadi di Uscita

Per quanto riguarda gli stadi di uscita, si collega in serie un filtro passa-basso attivo, che avrà anche lo scopo di isolare l'assorbimento di corrente dai circuiti che generano i segnali.

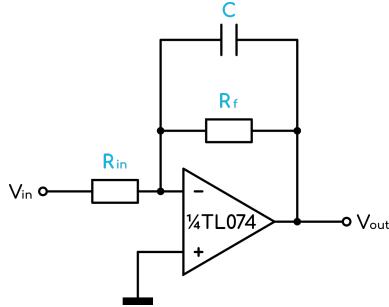


Figura 6.1: Circuito del filtro attivo utilizzato

sfruttando questa soluzione circuitale infatti, tutta la corrente prelevata dal circuito in uscita verrà fornita dagli amplificatori operazionali. Le relazioni del circuito sono le seguenti:

$$V_{out} = -V_{in} \frac{R_f}{R_{in}} \cdot \frac{1}{1 + j\omega R_f C} [V] \quad (6.1)$$

$$f_{cut} = \frac{1}{2\pi R_f C} [Hz] \quad (6.2)$$

$$A_{dB} = 20 \log_{10} \left( \left| \frac{R_f}{R_{in}} \cdot \frac{1}{1 + j\omega R_f C} \right| \right) [dB] \quad (6.3)$$

oppure, dai valori misurati:

$$A_{dB} = 20 \log_{10} \left( \frac{V_{rms\_out}}{V_{rms\_in}} \right) [dB] \quad (6.4)$$

La frequenza di taglio viene presa attorno ai  $50\text{ kHz}$  per conservare tutto lo spettro audio e rimuovere invece disturbi in alta frequenza dovuti ad esempio ai segnali di clock. Scegliendo  $R_f = 100\text{ k}\Omega$  quindi, il valore del condensatore va preso di circa  $30\text{ pF}$ , mentre  $R_{in}$  deve avere valore pari a  $R_f$ . In questo modo si ottiene guadagno unitario e

$$f_{cut} = \frac{1}{2\pi \cdot 100 \cdot 10^3 \cdot 30 \cdot 10^{-12}} \approx 53 \text{ kHz} \quad (6.5)$$

Il setup di misura viene riportato in figura 6.2. Per la verifica del funzionamento si misura il  $V_{rms}$  di un segnale sinusoidale in ingresso e in uscita al filtro, agendo sulla frequenza del suddetto segnale.

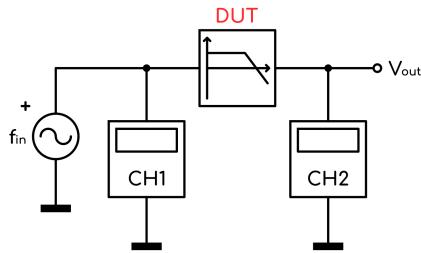


Figura 6.2: Setup di misura

Successivamente, con la formula 6.4 si calcola il valore del guadagno. Infine i dati vengono raccolti in tabella, riportati in grafico e confrontati con i valori teorici calcolati con la formula 6.3.

$f_{in}$ [kHz]	$V_{rmsin}$ [V]	$V_{rmsout}$ [V]	$A_{dB}$ [dB]
0.125	1.410	1.410	0.000
0.250	1.410	1.410	0.000
0.500	1.410	1.410	0.000
1	1.410	1.410	0.000
2	1.410	1.390	-0.124
4	1.410	1.390	-0.124
8	1.410	1.390	-0.124
16	1.410	1.260	-0.977
32	1.410	0.962	-3.321
64	1.410	0.589	-7.582
128	1.410	0.314	-13.046
256	1.410	0.164	-18.688
512	1.410	0.095	-23.430
1000	1.410	0.057	-27.867
2000	1.410	0.054	-28.337

Tabella 6.1: Misure del guadagno del filtro attivo

Diagramma di bode del filtro

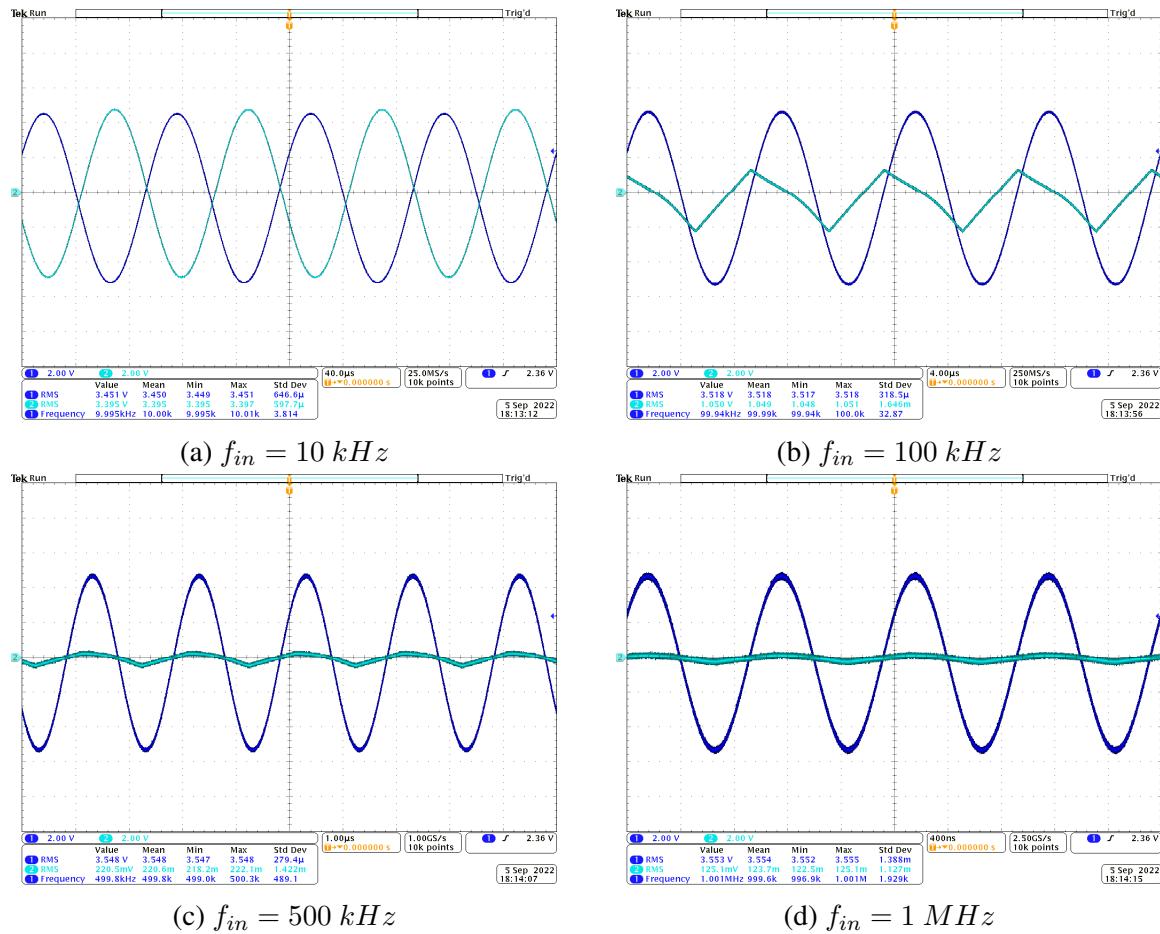
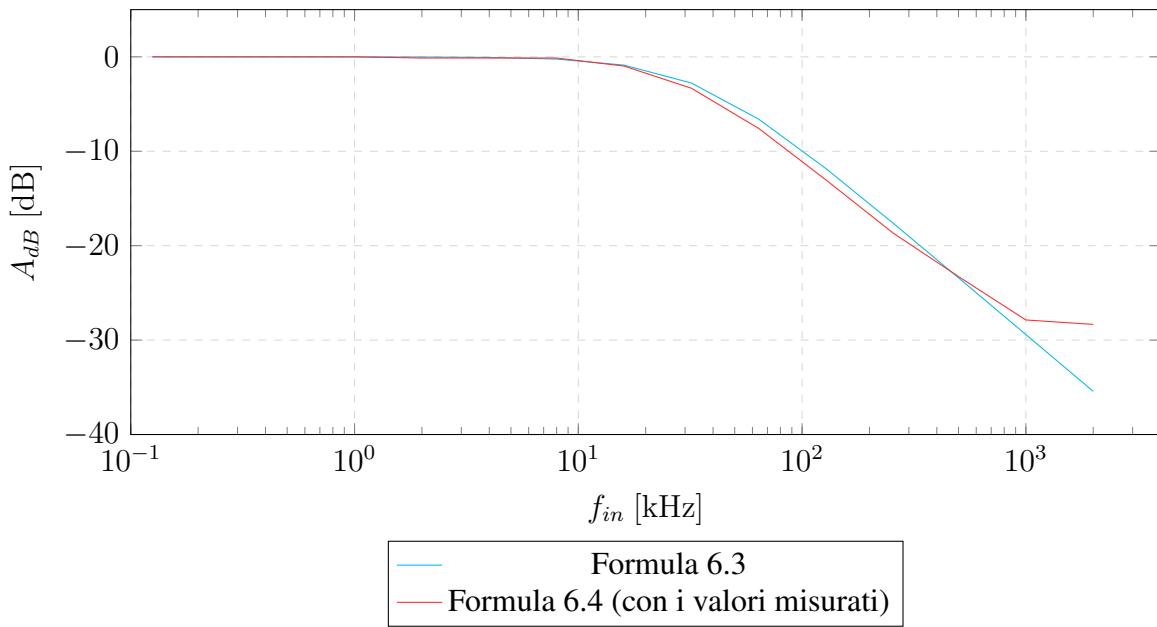
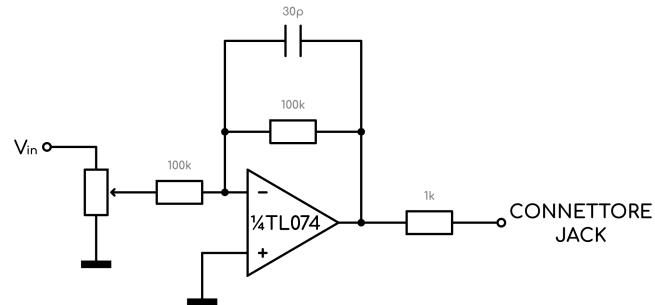


Figura 6.3: Acquisizioni dei segnali in ingresso e uscita al filtro per diversi valori di  $f_{in}$

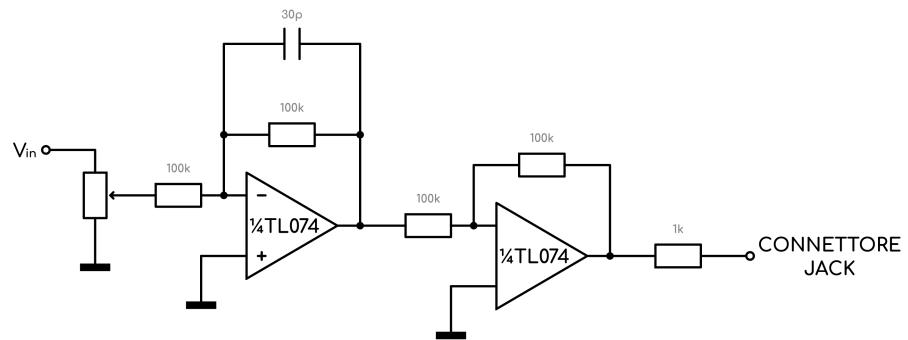
In serie ai filtri per le onde a rampa e dente di sega viene anche collegato un amplificatore invertente con guadagno unitario, con schema uguale a quello rappresentato in figura 5.1 per

riportare le onde alla loro forma originale, in quanto non sono simmetriche, come lo sono invece le altre 3.

Infine, in serie a tutte le uscite degli ultimi operazionali prima del connettore, si collegano delle resistenze di protezione, dal valore di circa  $1\text{ k}\Omega$  per limitare la corrente in uscita in caso di eventuali cortocircuiti, che potrebbero provocare danni agli amplificatori operazionali, e in ingresso i segnali vengono collegati ad un potenziometro per la regolazione del volume in uscita.



(a) Circuito utilizzato per triangolo, sinusoida e onda quadra



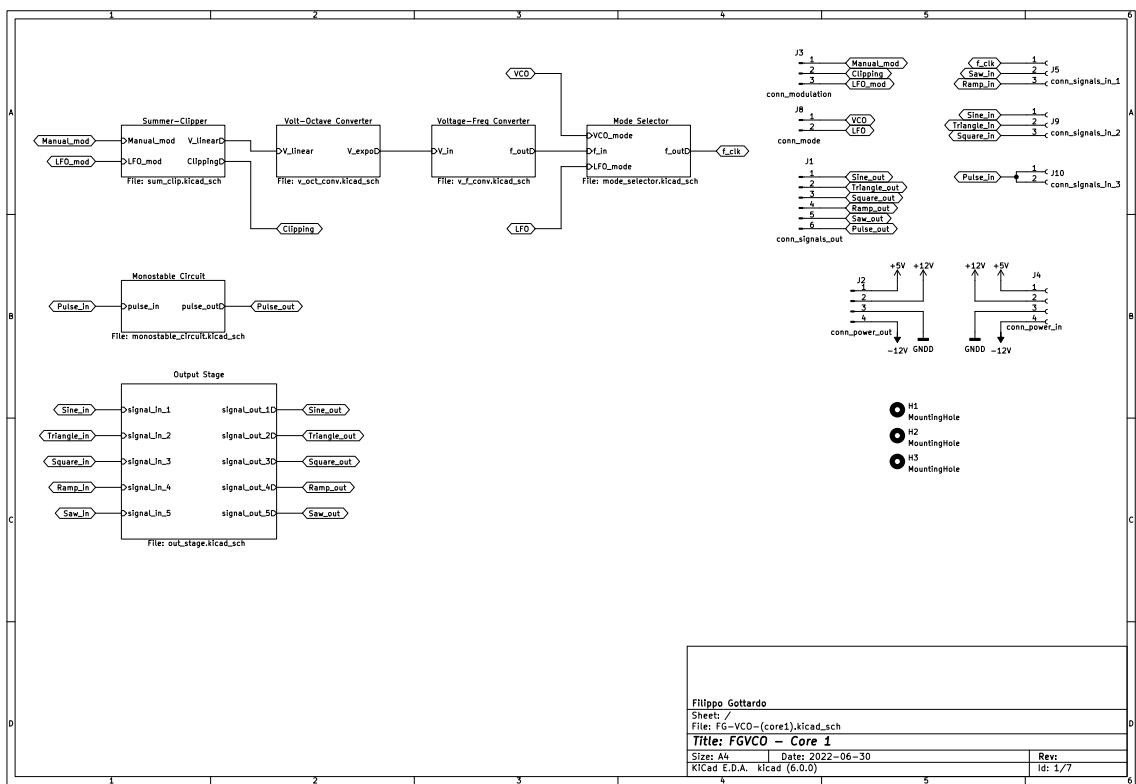
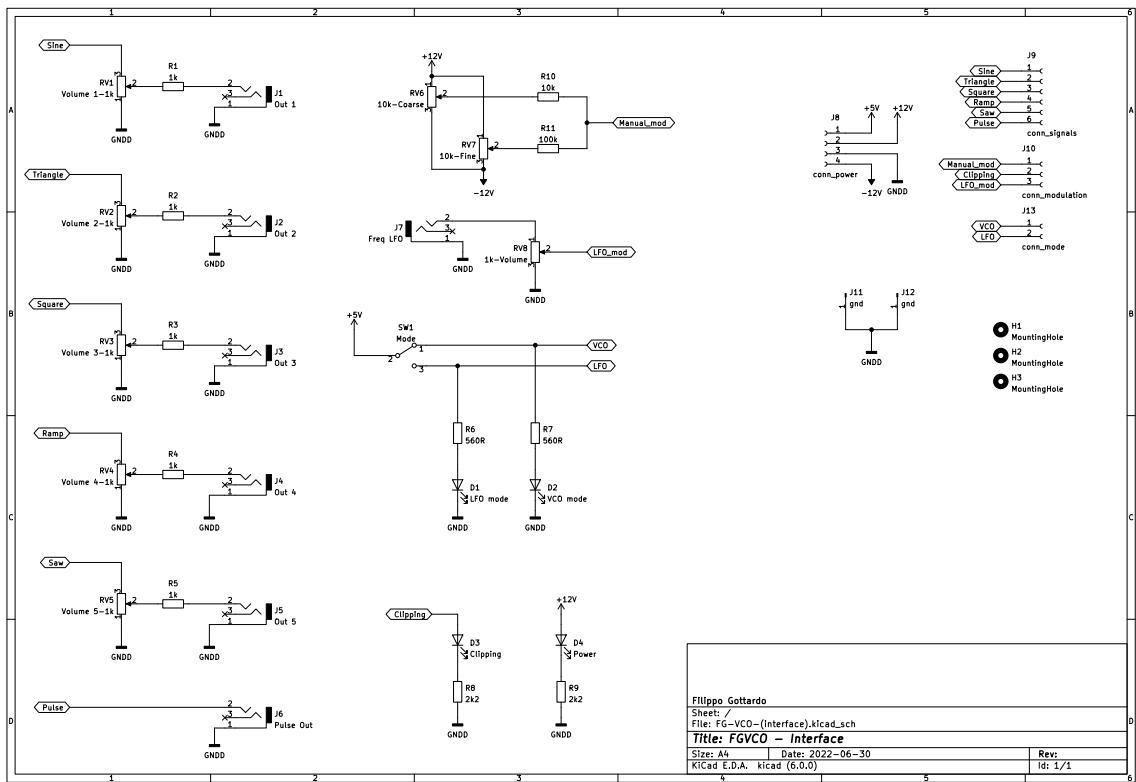
(b) Circuito utilizzato per rampa e dente di sega

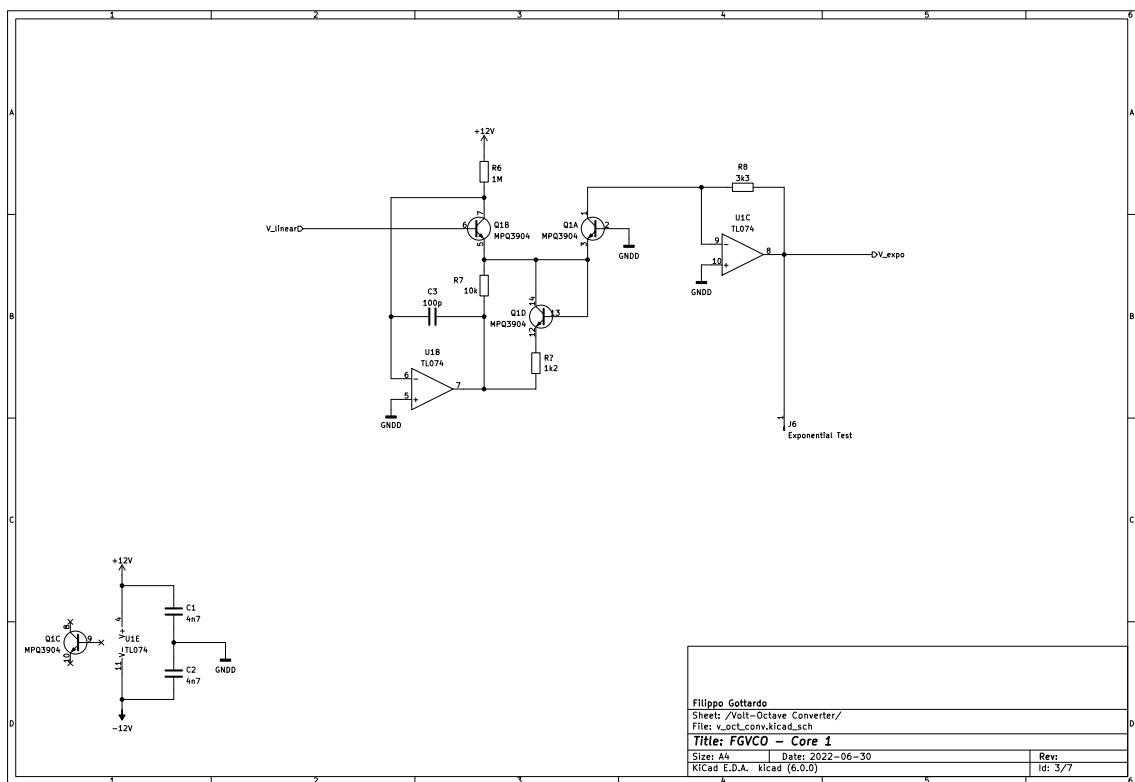
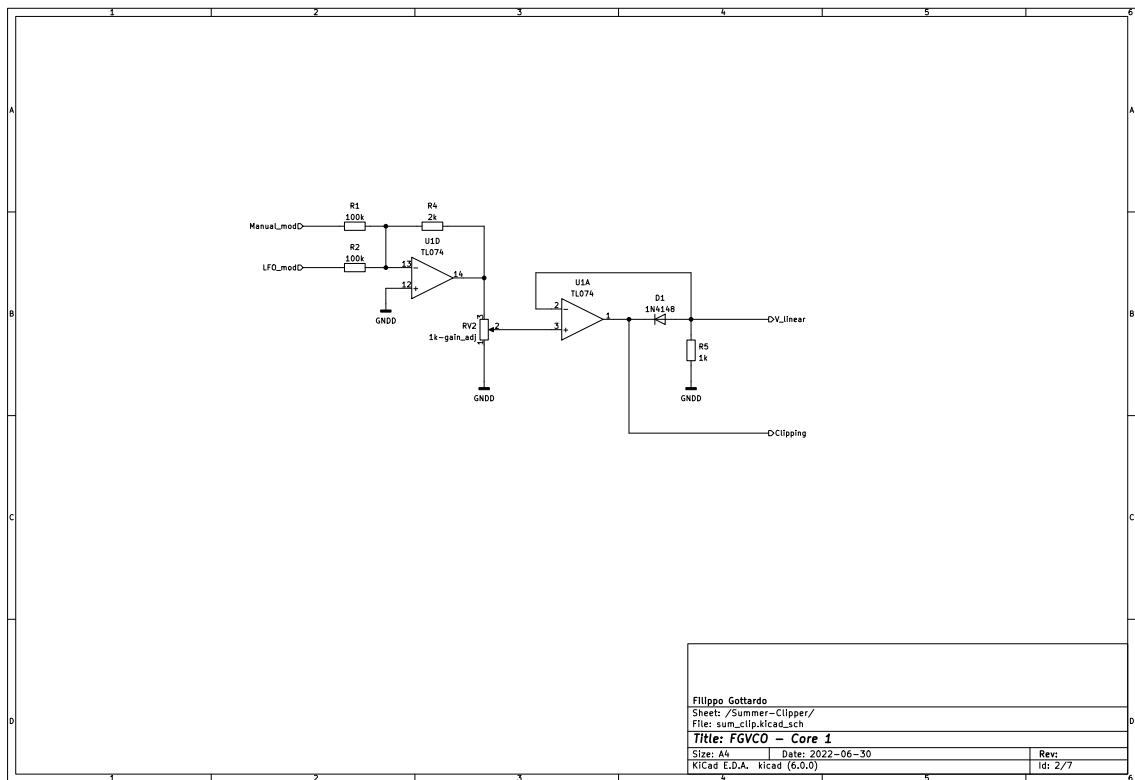
Figura 6.4: Stadi d'uscita completi

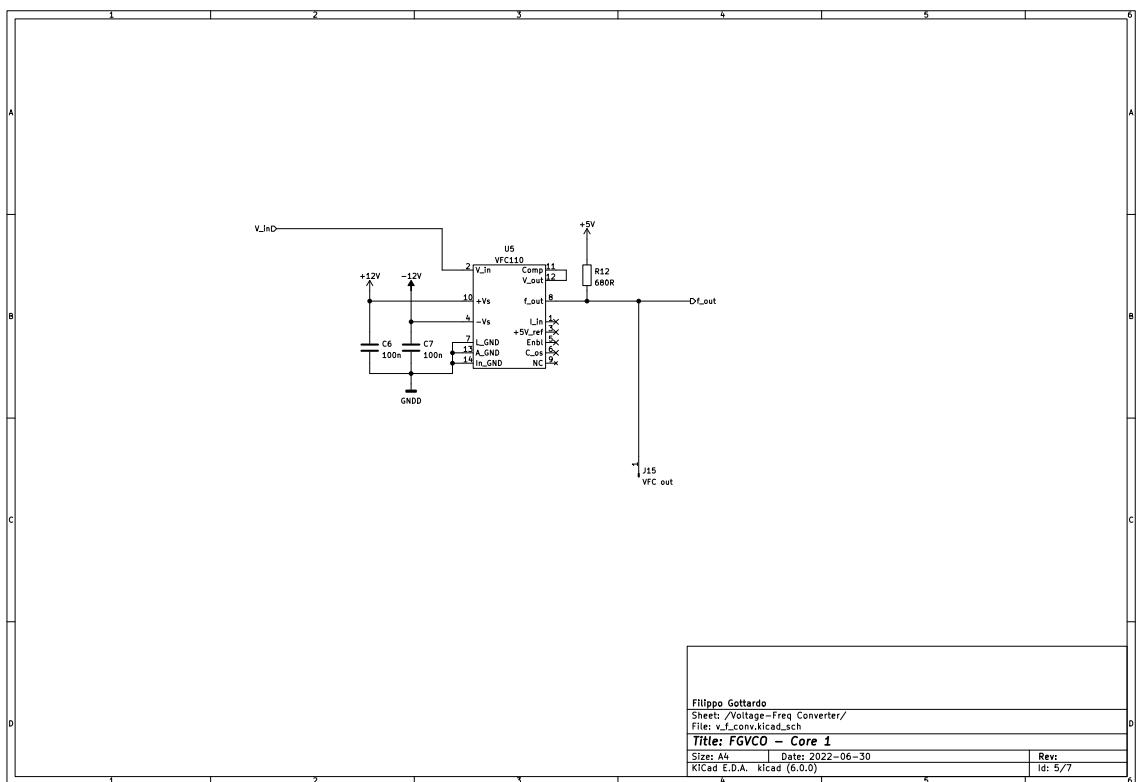
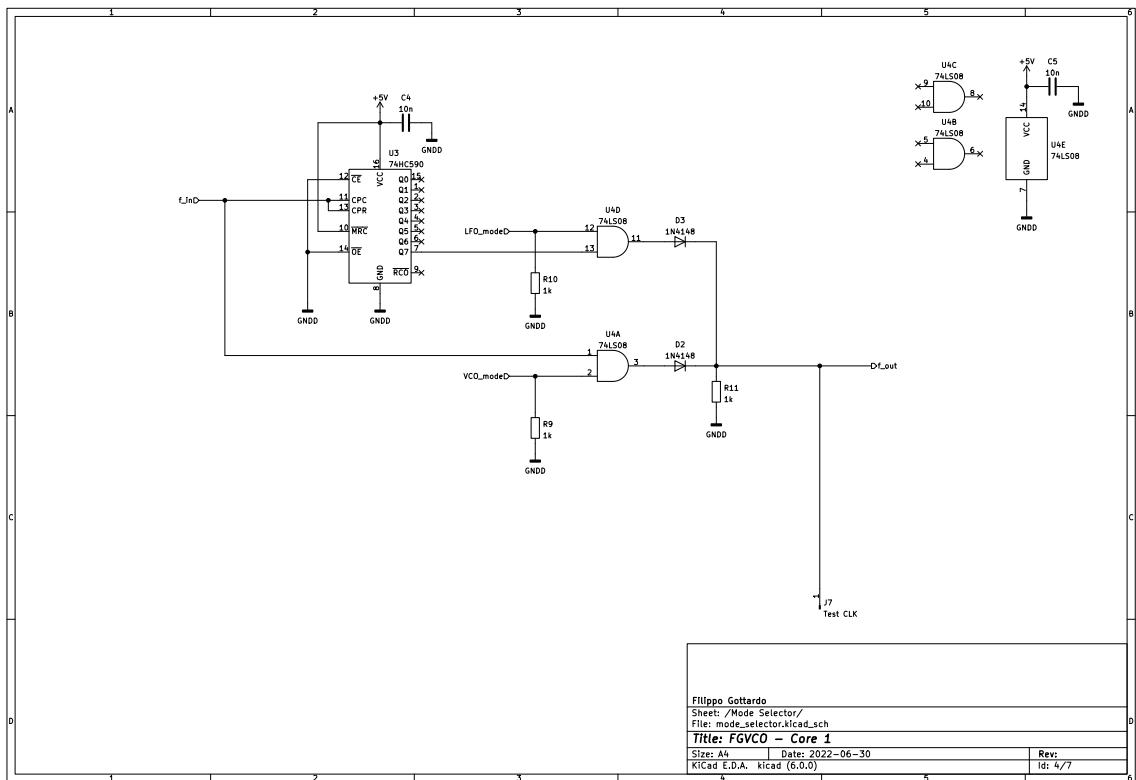
# **Considerazioni Finali e Conclusioni**

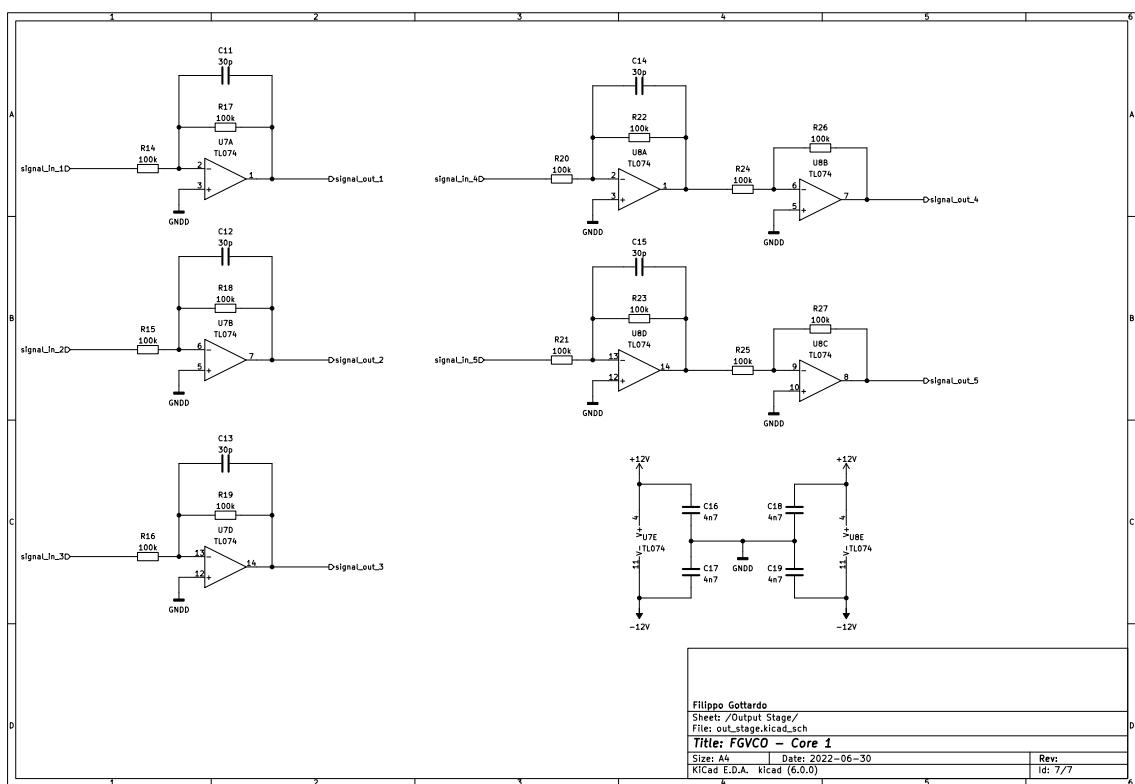
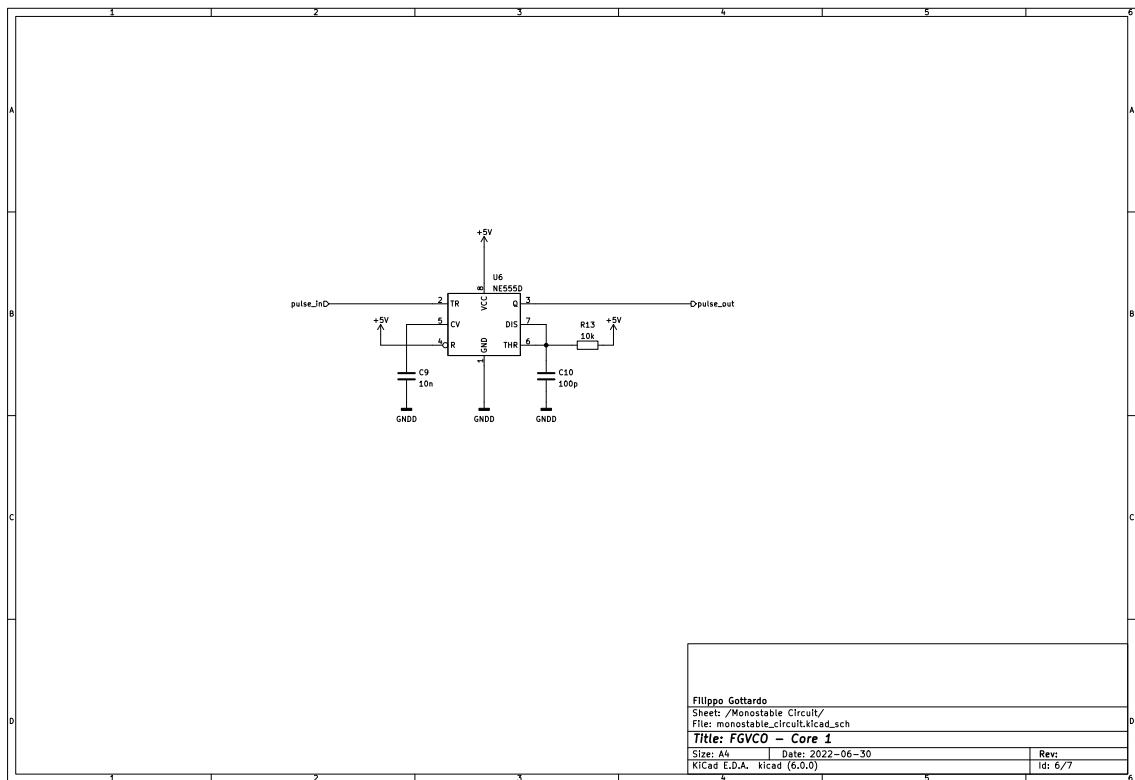
TODO

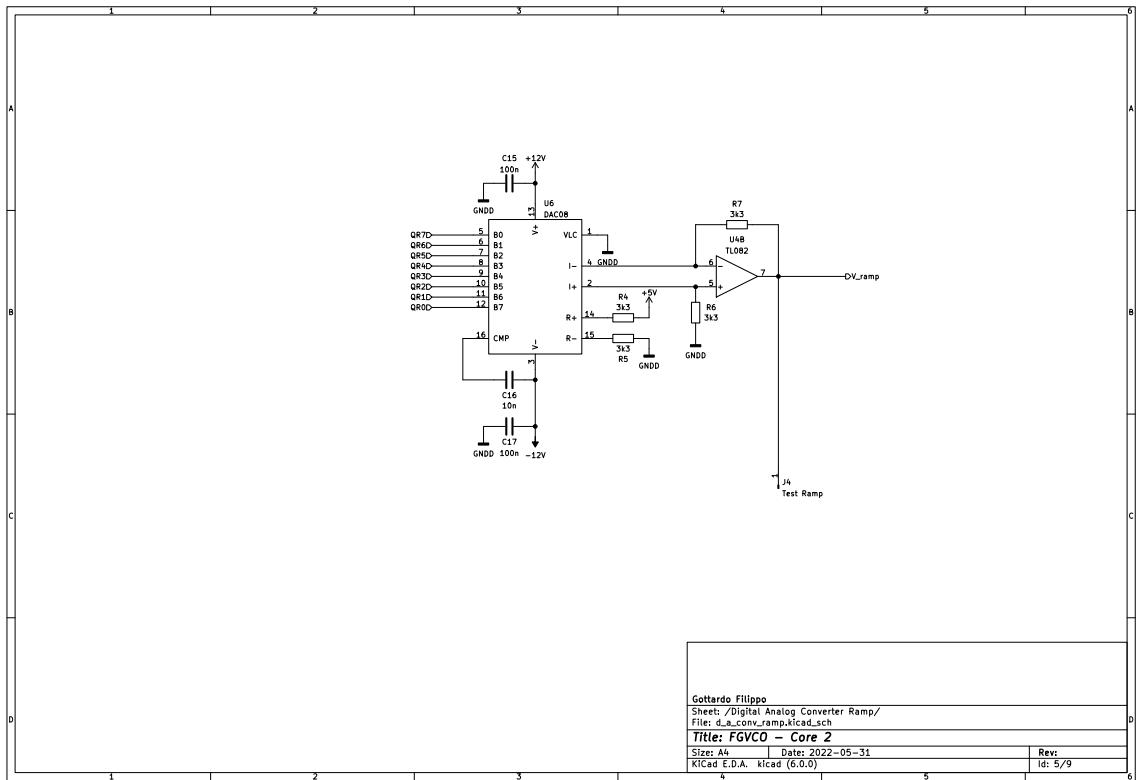
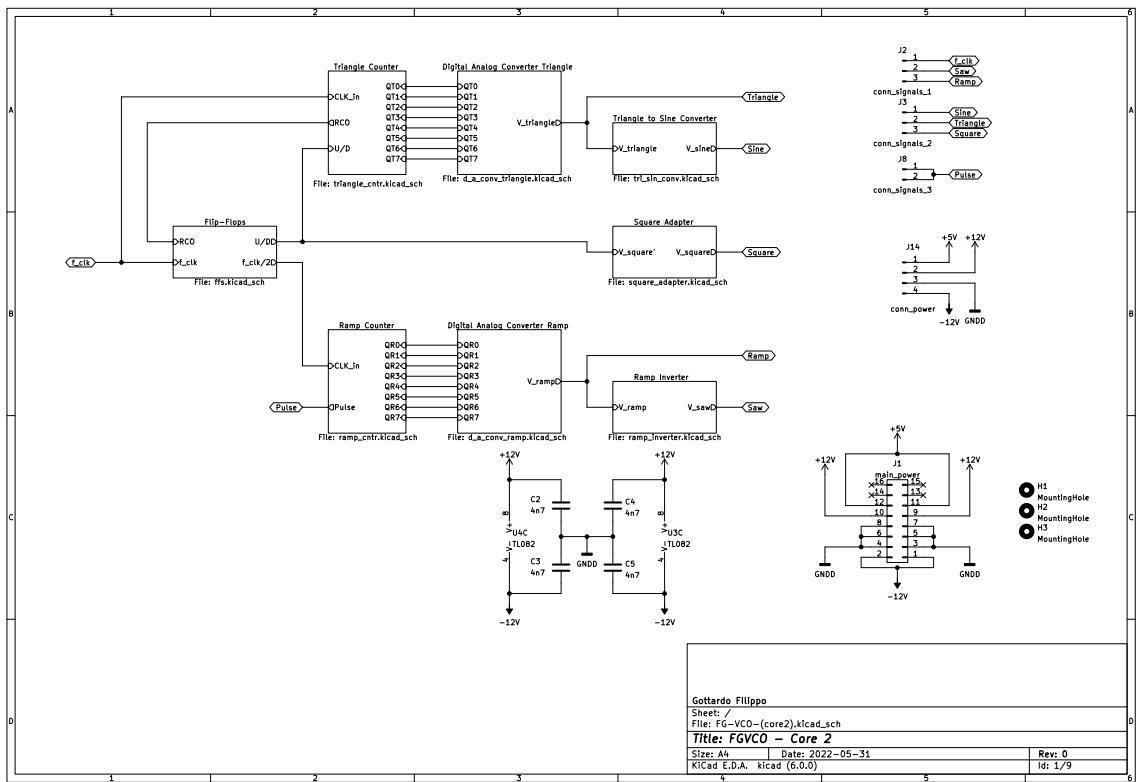
## A. Schemi Elettrici delle Schede

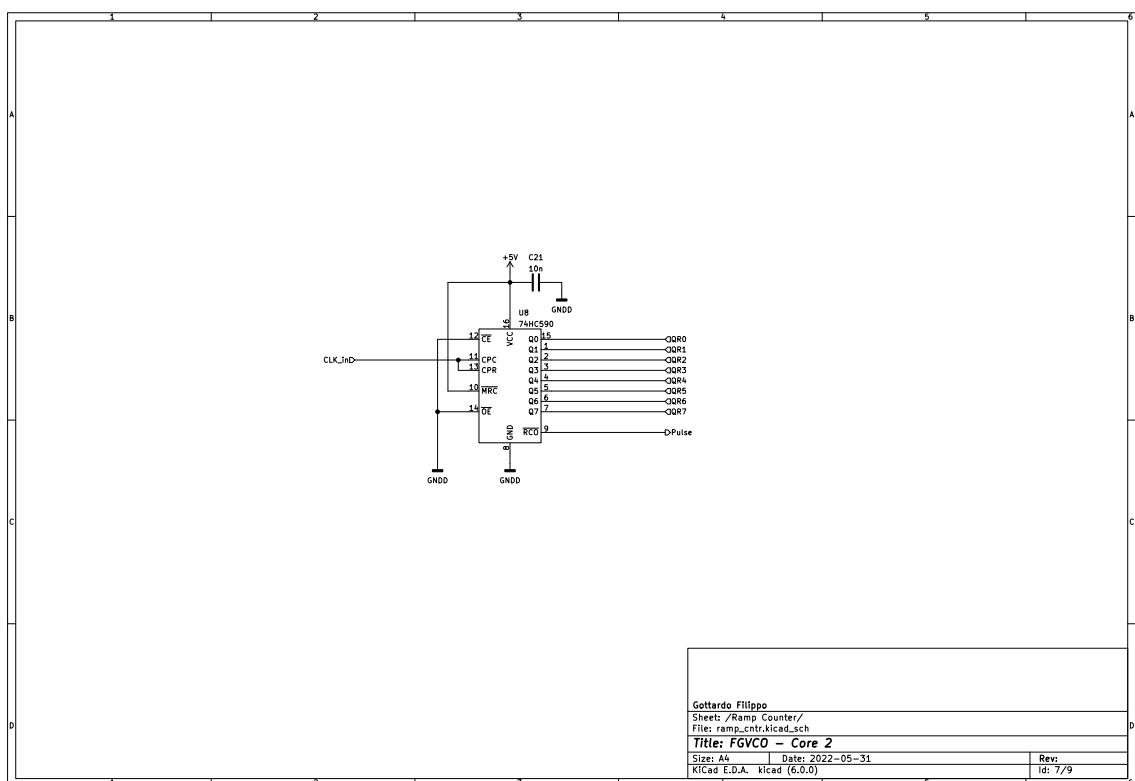
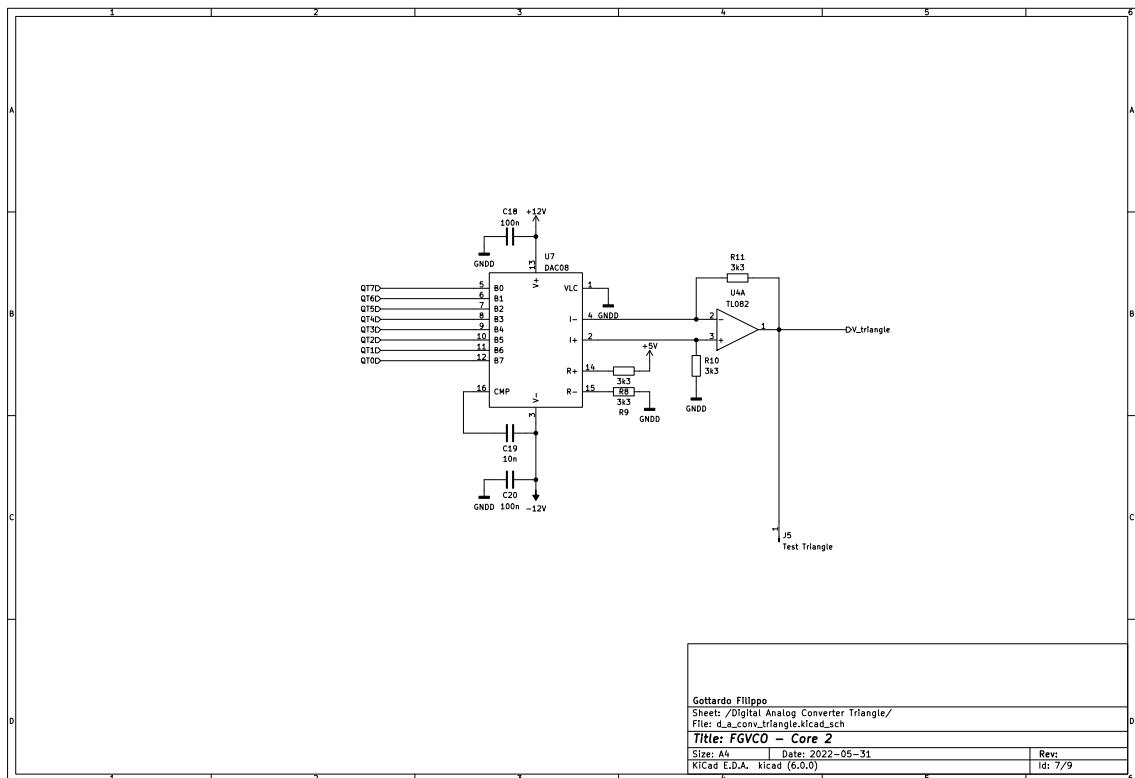


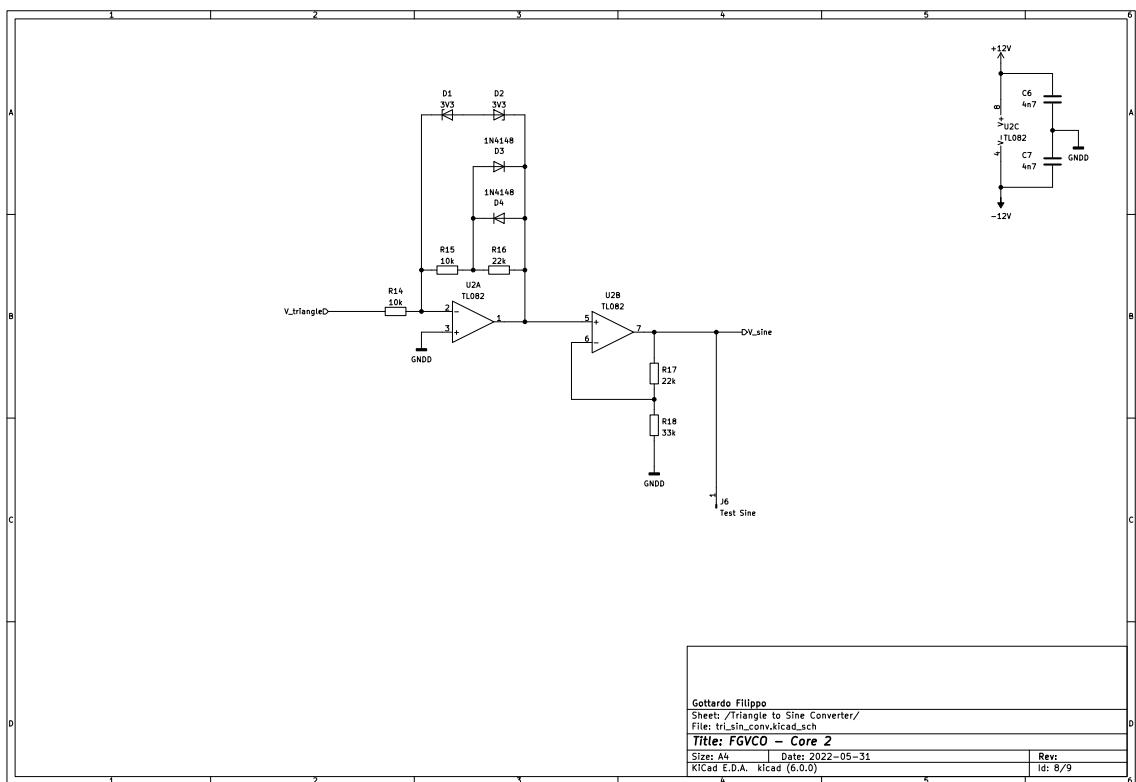
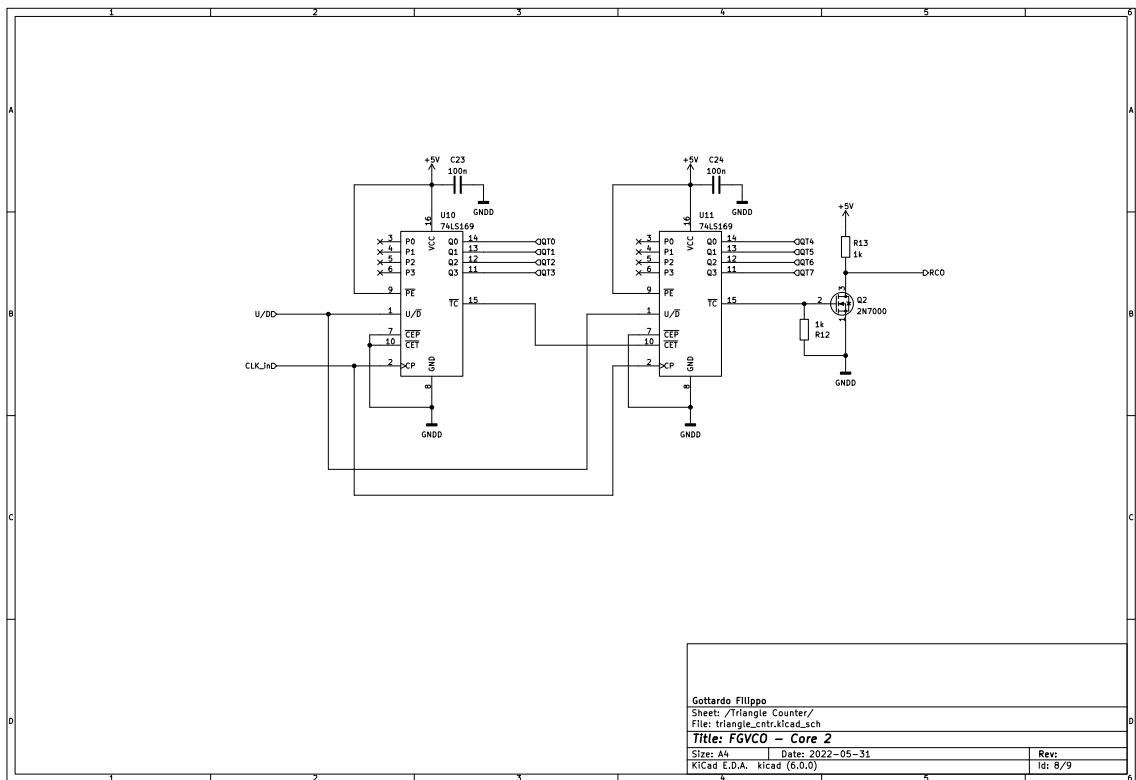


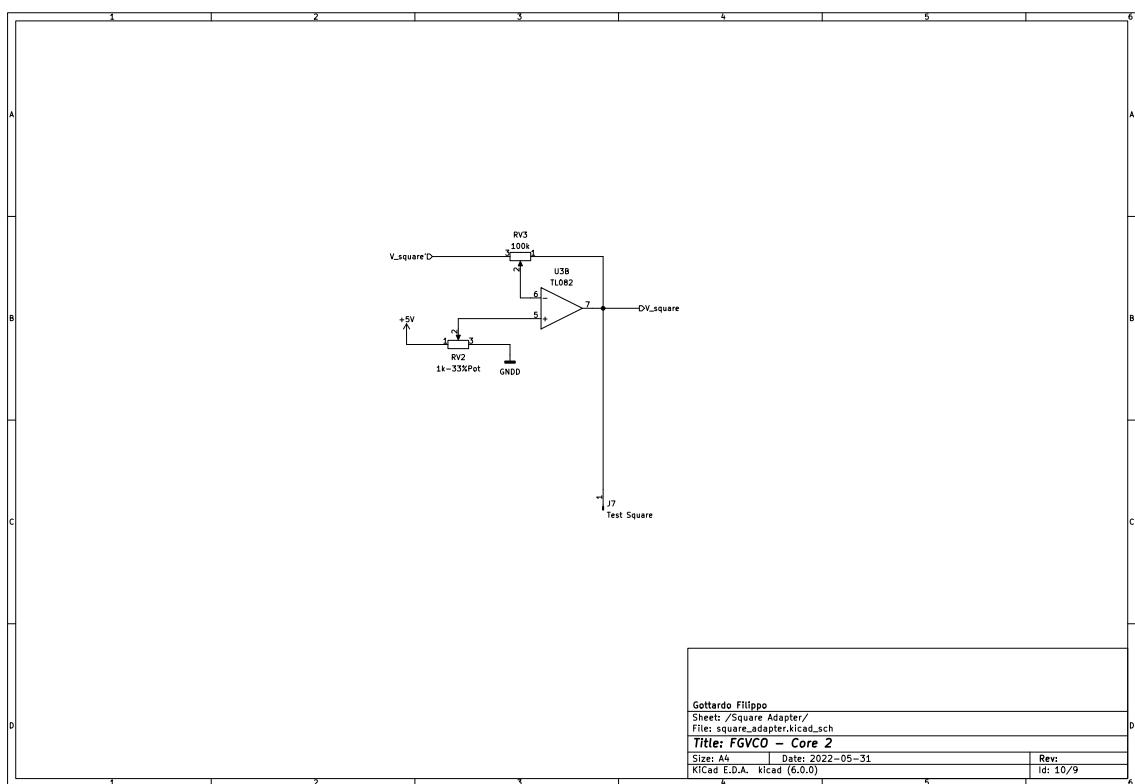
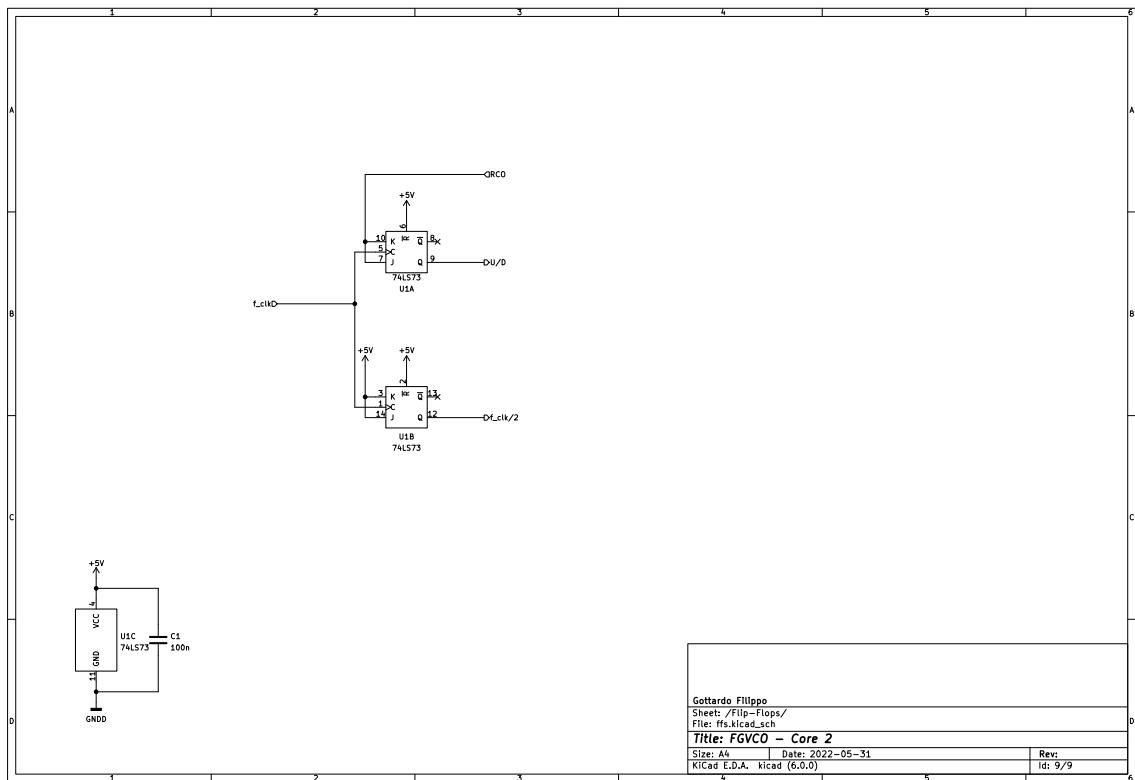


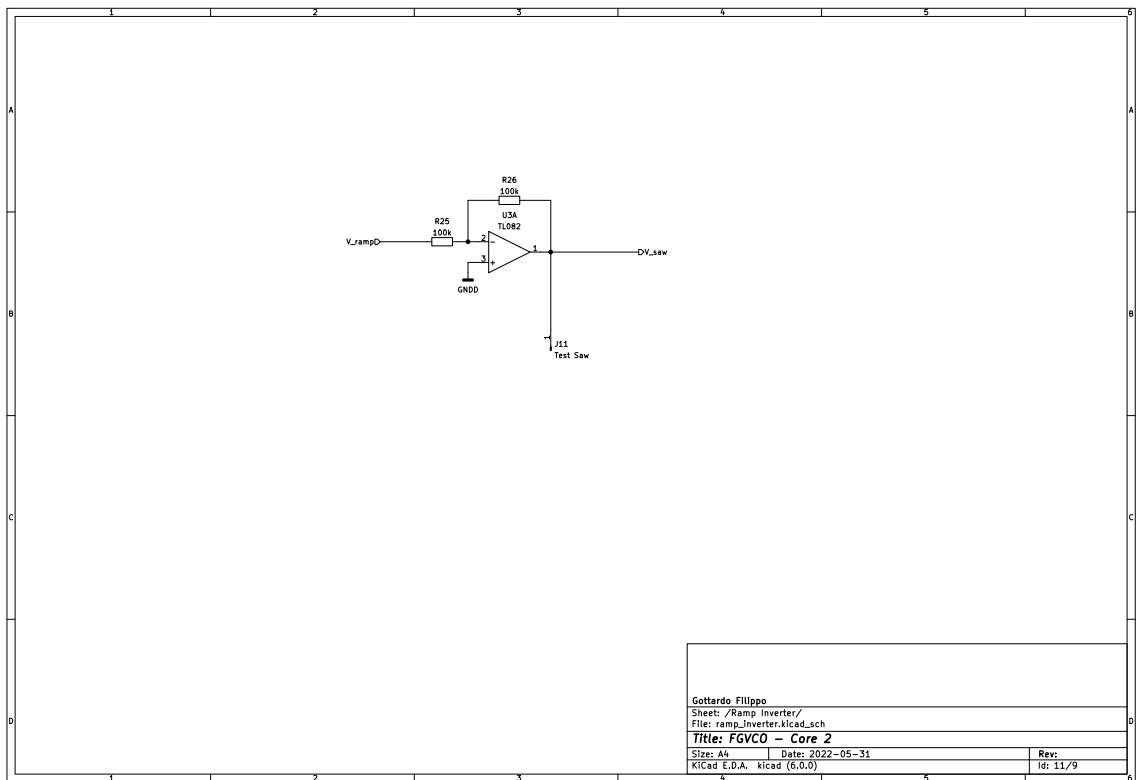












# Bibliografia

- [1] Doepfer. *Technical Details A-100*. Ultimo accesso: 10 agosto 2022. URL: [https://doepfer.de/a100\\_man/a100t\\_e.htm](https://doepfer.de/a100_man/a100t_e.htm).
- [2] Texas Instruments. *8-Bit Binary Counter With 3-State Output Registers*. SN54HC590A, SN74HC590A. Rev. F. 15 Sep 2003. URL: [https://www.ti.com/lit/ds/symlink/sn74hc590a.pdf?ts=1660052021803&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FSN74HC590A%253FDCM%253Dyes%2526utm\\_source%253Dsupplyframe%2526utm\\_medium%253DSEP%2526utm\\_campaign%253Dnot\\_alldatasheet%2526dclid%253DCjkKEQjwi8iXBhCH4qTo0eHB5a4BEiQAcEheL4orR2IcXezk9QUTg0VBE06AO8X78kbvVsHNjYh-K7w\\_wcB](https://www.ti.com/lit/ds/symlink/sn74hc590a.pdf?ts=1660052021803&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FSN74HC590A%253FDCM%253Dyes%2526utm_source%253Dsupplyframe%2526utm_medium%253DSEP%2526utm_campaign%253Dnot_alldatasheet%2526dclid%253DCjkKEQjwi8iXBhCH4qTo0eHB5a4BEiQAcEheL4orR2IcXezk9QUTg0VBE06AO8X78kbvVsHNjYh-K7w_wcB).
- [3] Texas Instruments. *8-Bit Digital-to-Analog Converters*. DAC0800/DAC0802. Rev. C. 19 Feb 2013. URL: [https://www.ti.com/lit/ds/symlink/dac0800.pdf?ts=1660056823024&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/ds/symlink/dac0800.pdf?ts=1660056823024&ref_url=https%253A%252F%252Fwww.google.com%252F).
- [4] Texas Instruments. *High Frequency Voltage-to-Frequency Converter*. VFC110. Rev. A. 25 Apr 2007. URL: [https://www.ti.com/lit/ds/symlink/vfc110.pdf?ts=1660083698490&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FVFC110%253FkeyMatch%253DVFC110](https://www.ti.com/lit/ds/symlink/vfc110.pdf?ts=1660083698490&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FVFC110%253FkeyMatch%253DVFC110).
- [5] Texas Instruments. *High Speed CMOS Logic Dual Negative-Edge-Triggered J-K Flip-Flops with Reset*. CDx4HC73, CD74HCT73. 31 Jan 2022. URL: [https://www.ti.com/lit/ds/symlink/cd74hc73.pdf?ts=1660083349727&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FCD74HC73%253FkeyMatch%253DCD74HC73%2526tisearch%253Dsearch-everything%2526usecase%253DGPN](https://www.ti.com/lit/ds/symlink/cd74hc73.pdf?ts=1660083349727&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FCD74HC73%253FkeyMatch%253DCD74HC73%2526tisearch%253Dsearch-everything%2526usecase%253DGPN).
- [6] Texas Instruments. *Low-Noise FET-Input Operational Amplifiers*. TL07xx. Rev. T. 13 Dec 2021. URL: [https://www.ti.com/lit/ds/symlink/tl074a.pdf?ts=1660083674764&ref\\_url=https%253AA%252F%252Fwww.ti.com%252Fproduct%252FTL074A%253FkeyMatch%253D%2526tisearch%253Dsearch-everything%2526usecase%253Dpartmatches](https://www.ti.com/lit/ds/symlink/tl074a.pdf?ts=1660083674764&ref_url=https%253AA%252F%252Fwww.ti.com%252Fproduct%252FTL074A%253FkeyMatch%253D%2526tisearch%253Dsearch-everything%2526usecase%253Dpartmatches).
- [7] Texas Instruments. *Precision voltage-to-frequency converter with 1-Hz to 100-kHz full scale frequency*. LMx31x. Rev. C. 29 Sep 2015. URL: <https://www.ti.com/lit/ds/symlink>

- /lm331.pdf?ts=1660083454622&ref\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FLM331%253FkeyMatch%253DLM331.
- [8] Texas Instruments. *QUADRUPLE 2-INPUT POSITIVE-AND GATES*. SN5408, SN54LS08, SN54S08, SN7408, SN74LS08, SN74S08. 1Mar 1988. URL: [https://www.ti.com/lit/ds/symlink/sn74ls08.pdf?ts=1661379490726&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FSN74LS08%253Futm\\_source%253Dgoogle%2526utm\\_medium%253Dcpc%2526utm\\_campaign%253Dt-null-null-xref-cpc-pf-google-wwe%2526utm\\_content%253Dxref%2526ds\\_k%253D%257B\\_dssearchterm%257D%2526DCM%253Dyes%2526gclid%253DCjwKCAjwmJeYBhAwEiwAXlg0Aa\\_9D-sACXc-gpl01iURjVXQdWT2ZSrZghJtczUhFIQMyQ-B2xQ6IRoCQXoQAvD\\_BwE%2526gclsrc%253Daw.ds](https://www.ti.com/lit/ds/symlink/sn74ls08.pdf?ts=1661379490726&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FSN74LS08%253Futm_source%253Dgoogle%2526utm_medium%253Dcpc%2526utm_campaign%253Dt-null-null-xref-cpc-pf-google-wwe%2526utm_content%253Dxref%2526ds_k%253D%257B_dssearchterm%257D%2526DCM%253Dyes%2526gclid%253DCjwKCAjwmJeYBhAwEiwAXlg0Aa_9D-sACXc-gpl01iURjVXQdWT2ZSrZghJtczUhFIQMyQ-B2xQ6IRoCQXoQAvD_BwE%2526gclsrc%253Daw.ds).
- [9] Texas Instruments. *Synchronous 4-Bit Up/Down Binary Counters*. SN54LS169B, SN54S169, SN74LS169B, SN74S169. 1Mar 1988. URL: [https://www.ti.com/lit/ds/symlink/sn74ls169b.pdf?ts=1660083375741&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FSN74LS169B%253FkeyMatch%253DSN74LS169B%2526tisearch%253Dsearch-everything%2526usecase%253DGPN](https://www.ti.com/lit/ds/symlink/sn74ls169b.pdf?ts=1660083375741&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FSN74LS169B%253FkeyMatch%253DSN74LS169B%2526tisearch%253Dsearch-everything%2526usecase%253DGPN).
- [10] Texas Instruments. *xx555 Precision Timers*. NA555, NE555, SA555, SE555. Rev. I. 15 Sep 2014. URL: [https://www.ti.com/lit/ds/symlink/ne555.pdf?ts=1661442775145&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FNE555](https://www.ti.com/lit/ds/symlink/ne555.pdf?ts=1661442775145&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FNE555).
- [11] Schmitz René. *Voltage controlled oscillators*. Ultimo accesso: 10 agosto 2022. March 1999. URL: <https://www.schmitzbits.de/vco2.html>.
- [12] Central Semiconductor. *SILICON NPN QUAD TRANSISTOR*. MPQ3904. Rev. 2. 25 September 2018. URL: <https://my.centralsemi.com/datasheets/MPQ3904.PDF>.
- [13] ON Semiconductor. *N-Channel Enhancement Mode Field Effect Transistor 60V, 200mA, 5 ohm*. 2N7000, 2N7002, NDS7002A. Rev. 7. July 2022. URL: <https://www.onsemi.com/pdf/datasheet/nds7002a-d.pdf>.
- [14] NXP Semiconductors. *High-speed diodes*. 1N4148; 1N4448. 2004 Aug 10. URL: [https://assets.nexperia.com/documents/data-sheet/1N4148\\_1N4448.pdf](https://assets.nexperia.com/documents/data-sheet/1N4148_1N4448.pdf).