

**Universidade Federal da Fronteira Sul**  
**Curso de Ciência da Computação**  
**Disciplina: Sistemas Digitais**  
**Professor: Jacson Luiz Matte**  
**Trabalho NP2**

**Grupo:** 3 pessoas

**Data de entrega:** 26/02/2017

**1) Implementação em VHDL:**

Implementar em VHDL o MIPS Monociclo (datapath e controle) que suporte as seguintes instruções:

- a) ADD
- b) BEQ
- c) SLT
- d) ADDI
- e) Load
- f) Store

**2) Video:**

O grupo deve elaborar um video de no máximo 15 minutos explicando o funcionamento do microprocessador MIPS monociclo em paralelo com as instruções implementadas em VHDL.

**Avaliação:** O código VHDL corresponde a 60% da nota e o video a 40%.