

Hamacher: Organización de Computadores, 5ª Ed.

Signatura: ESIIT/C.1 HAM org

Capítulo 1: Estructura Básica de los Computadores

Problemas, pp.22-24

- 1.1. Hacer una lista de los pasos necesarios para ejecutar la instrucción máquina:

Add LOCA, R0

en términos de transferencia entre los componentes que se muestran en la Figura 1.2 (Tema 1 transparencia 27 de clase) y algunas órdenes de control simple. Suponer que la instrucción misma se almacena en la memoria en la posición INSTR y que esta dirección está inicialmente en el registro PC. Los primeros dos pasos se podrían expresar como:

- Transferir los contenidos del registro PC al registro MAR.
- Emitir una orden Leer a la memoria, y luego esperar hasta que se haya transferido la palabra requerida al registro MDR.

Recuerde incluir los pasos necesarios para actualizar los contenidos del PC de INSTR a INSTR+1 para que se pueda captar la siguiente instrucción.

- 1.2. Repita el Problema 1.1 para la instrucción máquina

Add R1, R2, R3

que se explicó en la Sección 1.6.3 (aparece en tr.53 de clase)

- 1.3. (a) Indique una secuencia corta de instrucciones máquina para la tarea: “Añadir el contenido de la posición de memoria A al de la posición de memoria B, y situar el resultado en la posición C”. Las instrucciones

Load LOC, Ri

y

Store Ri, LOC

son las únicas instrucciones disponibles para transferir datos entre la memoria y el registro de uso general Ri. La instrucción Add se explicó en las secciones 1.3 y 1.6.3 (tr. 27-28 de clase). No destruir el contenido de la posición A ni el de la de B.

- (b) Suponga que las instrucciones Move y Add están disponibles con el formato

Move/Add Posición1, Posición2

Estas instrucciones transfieren o suman una copia del operando de la primera posición a la segunda posición, sobrescribiendo el operando original que estuviese en la segunda posición. La Posición<i>i</i> puede o bien estar en la memoria o bien en uno de los registros del conjunto de registros del procesador. ¿Es posible usar menos instrucciones para realizar la tarea de la parte (a)? Si la respuesta es afirmativa, dé la secuencia.

- 1.4. (a) La Sección 1.5 (tr.46-48) explica cómo los pasos de entrada y de salida de una serie de programas como el descrito en la Figura 1.4 (tr.48) podrían solaparse para reducir el tiempo total que se necesita para ejecutarlos. Suponga que cada uno de los seis intervalos de ejecución de una rutina del SO corresponde a una unidad de tiempo, y que cada operación de disco requiere 3 unidades, una impresión requiere 3 unidades, y que cada intervalo de ejecución de programa requiere 2 unidades de tiempo. Calcular el cociente entre el mejor tiempo solapado con respecto al tiempo no solapado para una gran secuencia de programas. Ignorar las transiciones del comienzo y del final.
- (b) La Sección 1.5 indicaba que la ejecución de un programa puede solaparse con operaciones o bien de entrada, o bien de salida, o bien con ambas. Ignorando el tiempo relativamente corto que consumen las rutinas del SO, ¿cuál es la proporción del mejor tiempo solapado sobre el no solapado para completar la ejecución de una serie de programas, donde en cada programa están casi equilibradas las actividades de entrada, de computación y de salida?
- 1.5. (a) El tiempo de ejecución de un programa, T , como se definió en la Sección 1.6.2 (tr.51-52), va a ser analizado para un cierto programa en lenguaje de alto nivel. El programa puede ejecutarse en un computador RISC o CISC. Ambos computadores utilizan ejecución de instrucciones por encauzamiento, pero el encauzamiento de la máquina RISC es más efectivo que en la máquina CISC. Específicamente, el valor efectivo de S en la expresión T para la máquina RISC es $S_r=1.2$, pero es sólo $S_c=1.5$ para la máquina CISC. Ambas máquinas tienen la misma frecuencia de reloj, R . ¿Cuál es el valor más grande permitido para N_c , el número de instrucciones ejecutadas en la máquina CISC, expresadas como un porcentaje del valor N_r de la máquina RISC, si el tiempo T_c de ejecución en la máquina CISC no va a ser mayor que el de la máquina RISC T_r ?
- (b) Repita la Parte (a) si la velocidad del reloj R_r para la máquina RISC es un 15% más alta que para la máquina CISC.
- 1.6. (a) La cache de un procesador, como se muestra en la Figura 1.5 (tr.50), se explica en la Sección 1.6 (tr.49-58). Suponga que el tiempo de ejecución de un programa es directamente proporcional al tiempo de acceso a la instrucción, y que el tiempo de acceso a la instrucción en la cache es 20 veces más rápido que el acceso a una instrucción en la memoria principal. Suponga que la instrucción que se requiere se encuentra en la cache con una probabilidad de 0.96, y asuma también que si una instrucción no se encuentra en cache, primero ha de traerse desde la memoria principal a la cache, y luego captarse desde la cache para ser ejecutada. Calcule la proporción entre el tiempo de ejecución del programa sin la cache y con la cache. Esta razón se define normalmente como factor de aceleración (o ganancia) de la cache.
- (b) Si se dobla el tamaño de la cache, suponga que la probabilidad de no encontrar la instrucción se reduce a la mitad. Repita la Parte (a) suponiendo una cache de capacidad doble.