

Nombre:

DNI:

Grupo:

Sobre 10, cada respuesta vale 2 si es correcta, 0 si está en blanco o claramente tachada, y -2/3 si es errónea.
Anotar las respuestas (**a, b, c o d**) en la siguiente tabla.

1	2	3	4	5
d	c	b	b	a

- La localidad de las referencias a memoria se manifiesta de diversas formas, pero alguna de las siguientes ***no*** es una de ellas:
 - Localidad espacial
 - Localidad temporal
 - Localidad secuencial
 - Localidad paralela ver Tema6, tr.15
- Sólo una de las siguientes afirmaciones es correcta. ¿Cuál? (La dirección referenciada en el instante de tiempo t se indica como $d(t)$, y se supone que k, n , son pequeños, con n positivo)
 - La localidad espacial se manifiesta cuando $d(t + n) = d(t)$
 - La localidad temporal se manifiesta cuando $d(t + n) = d(t) + k$
 - La localidad secuencial se manifiesta cuando $d(t + 1) = d(t) + 1$ ver Tema6, tr.16
 - La localidad paralela se manifiesta cuando $d(t + n) = d(t + k)$
- Una de las siguientes afirmaciones es **falsa**: Que se cumpla el principio de inclusión en una jerarquía de memoria implica que...
 - una palabra almacenada en un nivel i también está almacenada en el nivel $i+1$
 - y por tanto, si se coloca un bloque en el nivel i , habría que colocar también las partes de él que correspondan en los niveles $i+1, i+2$, etc... ver T6, tr.21-23, 29
 - si una palabra no está en el nivel i , tampoco está en el nivel $i-1$
 - y por tanto, si se reemplaza un bloque en el nivel i , habría que eliminar las partes del bloque reemplazado que pudieran estar en los niveles $i-1, i-2$, etc...
- Sobre memorias RAM estáticas y dinámicas... ¿cuál afirmación es incorrecta?
 - Un bit de SRAM (6 transistores) es más costoso que un bit de DRAM (1 transistor + 1 condensador) tr.39-46
 - También en consumo eléctrico, un bit SRAM es más costoso que uno DRAM, porque hay que refrescarlo frecuentemente (gastando electricidad para ello) al revés, tr.39,46
 - Desde el punto de vista electrónico, en un bit SRAM la operación difícil es la escritura (no la lectura), porque pueden tener que competir los inversores que almacenan el bit con los *drivers* que fijan el nuevo valor. Para facilitar la escritura, se ataca al bit por ambos inversores (Q y $\#Q$) y los *drivers* son más anchos que los inversores. tr.40-41
 - Desde el punto de vista electrónico, en un bit DRAM la operación difícil es la lectura, porque es destructiva: la carga almacenada se dispersa por la línea de lectura de bit. Para facilitar la lectura se usan amplificadores especiales (*sense amplifiers*) y se vuelve a escribir el bit recién destruido tr.43-46
- Una SRAM de 32Kx8bit (256Kbit) puede venir organizada en 512 filas, dedicando por tanto al decodificador de columnas...
 - 6 bits ver Tema6, tr.58
 - 7 bits
 - 8 bits
 - 9 bits