

Вопросы по АВП

Вопросы 1-3 билета:

1. EPIC. Механизмы поддержки спекуляции по данным.
2. EPIC. Механизмы поддержки спекуляции по управлению.
3. EPIC. Пакет инструкций – способ явного задания параллелизма уровня команд.
4. SIMD-инструкции, инструкции AVX.
5. SMP системы. Многоядерные процессоры.
6. Алгоритм выбора строки жертвы, запись данных в кэш, обработка кэш промаха при записи.
7. Алгоритм Томасуло. Планирование инструкций.
8. Алгоритм Томасуло. Состав процессора. Этапы исполнения инструкций.
9. Арифметические инструкции. Инструкции вещественного сопроцессора.
10. Архитектура IA-64.
11. Архитектура, микроархитектура. Абстрактные машины.
12. Базовый блок. Граф потока управления. Граф потока данных. Критерий сохранения корректности программы.
13. Векторные инструкции. Векторизация. Развертка циклов.
14. Виртуальная память. TLB.
15. Иерархия КЭШа. Предвыборка данных. Неблокируемый кэш.
16. Иерархия памяти.
17. Классификация архитектур (CISC, RISC, VLIW, EPIC).
18. Кодирование инструкций на примере MIPS и x86.
19. Конвейер. Характеристики конвейера. Конвейер инструкций.
20. Конфликт по управлению, способы устранения, слот ожидания.
21. Конфликты исполнения инструкций на конвейере. Типы конфликтов.
22. Кэш: организация, ассоциативность. Поиск данных в КЭШе.
23. Кэш: протоколы когерентности.
24. Механизмы ускорения выборки инструкций на примере x86.
25. Микроархитектура AMD Zen.
26. Микроархитектура AMD Zen 2 и новее.
27. Микроархитектура Intel Knights Landing и ее наследники.
28. Микроархитектура Intel Knights Mill.
29. Микроархитектура NVIDIA Fermi.
30. Микроархитектура NVIDIA Kepler.
31. Микроархитектура NVIDIA Maxwell.
32. Микроархитектура NVIDIA Pascal
33. Микроархитектура NVIDIA Volta.
34. Микроархитектура NVIDIA Turing.
35. Микроархитектура NVIDIA Ampere
36. Микроархитектура NVIDIA Hopper
37. Микроархитектура Sun Ultra SPARC - III
38. Микроархитектура Sun Ultra SPARC T1 / T2.
39. Микроархитектура Intel Xe HPG (поколение Alchemist)
40. Микроархитектура Intel Xe HPC (поколение Alchemist)

41. Микроархитектура семейства видеокарт AMD Radeon 300.
42. Микроархитектура семейства видеокарт AMD Radeon 400.
43. Микроархитектура семейства видеокарт AMD Radeon 500
44. Микроархитектура семейства видеокарт AMD Radeon RX 5000 и новее
45. Микроархитектуры Intel Haswell и Broadwell.
46. Микроархитектуры Intel Nehalem и Westmere.
47. Микроархитектуры Intel Sandy Bridge и Ivy Bridge.
48. Микроархитектуры Intel Skylake, Kaby Lake, Cannon Lake.
49. Микроархитектура Intel Sunny Cove
50. Внеочередное исполнение инструкций, технологии микро- и макро-fusion
51. Многопоточные процессоры. Типы многопоточных процессоров.
52. Обзор существующих архитектур (RISC, x86, VLIW, EPIC).
53. Параллелизм на уровне данных и на уровне задач.
54. Параллелизм уровня команд. Типы зависимостей между инструкциями.
55. Предсказание ветвления. Локальный предсказатель.
56. Программная модель CUDA. Ядро. Поток и блоки потоков
57. Производительность процессора.
58. Регистровый файл.
59. Спекулятивный суперскалярный процессор с поддержкой SMT.
60. Спекуляция. Спекулятивный суперскалярный процессор. Основные этапы исполнения инструкций.
61. Статический и динамический VLIW процессоры.
62. Статический суперскалярный процессор.
63. Технология CUDA на примере перемножения матриц. Выборка данных из глобальной в разделяемую память
64. Технология CUDA: CUDA Stream
65. Технология CUDA: алгоритм редукции.
66. Технология CUDA: асинхронное и синхронное копирование. Pinned память.
67. Технология CUDA: блок потоков. Масштабирование программной модели. Исполнение варпов.
68. Технология CUDA: пример вычитания двух векторов на N элементов.
69. Технология CUDA: дивергенция потоков.
70. Технология CUDA: компиляция кода
71. Технология CUDA: конфликт по банкам в разделяемой памяти.
72. Технология CUDA: механизм транзакций.
73. Технология CUDA: правила формирования транзакций при доступе к памяти (coalescing). Работа кэша.
74. Технология CUDA: синхронизация потоков, дивергенция варпов, функции голосования.
75. Технология CUDA: пример сложения двух векторов на N элементов.
76. Технология CUDA: сравнение SIMD и SIMT, понятие варпа (Warp).
77. Технология CUDA: структура ядра на примере перемножения матриц.
78. Технология CUDA: типы памяти
79. Технология OpenMP.
80. Типы данных, поддерживаемые процессором. Режимы адресации операндов инструкции, выравнивание адресов, порядок байт в слове.

81. Управление механизмом предсказания ветвления. Предикатирование и нуллификация.
82. Управляющие инструкции. Связывание. Слот ожидания. Инструкции сравнения и установки. Инструкции условной пересылки.

Вопрос 4 билета:

Задача по одному из двух типов процессоров: спекулятивный суперскалярный процессор и процессор, работающий в соответствии с алгоритмом Томасуло.

Примеры задач:

	Тип процессора	Алгоритм	Разв	Модель процессора
1	Томасуло	$C = A * 3 + B * 4 + 5$	2	1-MUL(RS-2, L=3, T=1), 1-ADD(RS-2, L=1, T=1), 1-L/S(RS-2, L=2, T=1)
2	ССП	$C = A * 3 + B * 4 + 5$	2	ROB-8, Plan-2, Retain-2, RS(общий)-8, 1-MUL(L=3, T=1), 1-ADD (L=1, T=1), 1 L/S(L=2, T=1)