

## 如何在 STM32F10xxx 上得到最佳的 ADC 精度<sup>[1]</sup>

### 前言

STM32F10xxx 微控制器产品家族，内置多达 3 个转换时间最快为 1 $\mu$ s 的先进的 12 位 ADC（取决于不同的设备），其中这个 ADC 还具有自校验功能，能够在环境条件变化时提高转换的精度。

在需要模数转换的应用中，ADC 的精度影响到整个系统的质量和效率。为了提高 ADC 的精度，你需要了解 ADC 误差是如何产生的和影响它的参数。

转换精度不仅仅依赖于 ADC 的性能和功能，它也依赖于模块周边应用环境的设计。本文旨在帮助你了解 ADC 误差的产生，以及如何提高 ADC 的精度，该文档包含两部分内容：

- 首先，介绍了与 ADC 设计相关的，诸如外部硬件设计参数，和不同类型的 ADC 误差来源。
- 另外，提出一些设计上的建议，和如何在硬件方面减小误差的方法。

---

<sup>[1]</sup> STMicroelectronics. How to get the best ADC accuracy in STM32F10xxx devices



## 目 录

1 不同的 ADC 误差 .....	1
1.1 与 ADC 自身相关的误差 .....	1
1.1.1 偏移误差 .....	1
1.1.2 增益误差 .....	2
1.1.3 微分线性误差 .....	3
1.1.4 积分线性误差 .....	4
1.1.5 总未调整误差 .....	5
1.2 与环境相关的 ADC 误差 .....	6
1.2.1 电源噪声 .....	6
1.2.2 电源稳压 .....	6
1.2.3 模拟输入信号噪声 .....	7
1.2.4 ADC 的动态范围与最大输入信号幅度严重不匹配 .....	7
1.2.5 模拟信号源阻抗的影响 .....	8
1.2.6 信号源的容抗与 PCB 分布电容的影响 .....	8
1.2.7 注入电流的影响 .....	9
1.2.8 温度的影响 .....	9
1.2.9 I/O 引脚间的串扰 .....	9
1.2.10 电磁干扰导致的噪声 .....	10
2 如何得到最佳的 ADC 精度 .....	11
2.1 减小与 ADC 模块相关的 ADC 误差的建议 .....	11
2.2 如何减小与外部环境相关的 ADC 误差 .....	11
2.2.1 减小电源噪声 .....	11
2.2.2 电源稳压的建议 .....	13
2.2.3 消除模拟输入信号的噪声 .....	13
2.2.4 将最大的信号幅度与 ADC 动态范围匹配 .....	14
2.2.5 模拟信号源的阻抗计算 .....	15
2.2.6 信号源频率条件与源电容和分布电容的关系 .....	16

---

2.2.7	温度效应补偿.....	17
2.2.8	注入电流最小化.....	17
2.2.9	减小 I/O 脚串扰 .....	17
2.2.10	降低电磁干扰导致的噪声.....	18
2.2.11	PCB 布局建议 .....	18
2.2.12	元器件的摆放与布线.....	20
3	结论.....	21

## 1 不同的 ADC 误差

### 1.1 与 ADC 自身相关的误差

在 STM32F10xxx 的数据手册中，给出了不同类型的 ADC 精度误差数值。通常，精度误差是以 LSB 为单位表示。电压的分辨率与参考电压相关。电压误差是按照 LSB 的倍数计算：

$$1 \text{ LSB} = V_{\text{REF+}} / 2^{12} \text{ 或 } V_{\text{DDA}} / 2^{12}$$

#### 1.1.1 偏移误差

偏移误差定义为从第一次实际的转换至第一次理想的转换之间的偏差。ADC 的第一次转换发生在当 ADC 模块的数字输出从 0 变为 1 的时刻。理想情况下，当模拟输入信号介于 0.5 LSB 至 1.5 LSB 表达的范围内时，数字输出应该为 1；即理想情况下，第一次转换应该发生在输入信号为 0.5 LSB 时。偏移误差以 EO 标注。

例如

对于 STM32F10xxx 的 ADC 模块，最小可检测到的电压增量变化，按 LSB 表示为：

$$1 \text{ LSB} = V_{\text{REF+}}/4096 \text{ (或 } V_{\text{DDA}}/4096 \text{ 这取决于封装)}$$

如果  $V_{\text{REF+}}=3.3\text{V}$ ，理想情况下输入  $402.8\mu\text{V}$  ( $0.5 \text{ LSB} = 0.5 \times 805.6\mu\text{V}$ ) 时应该产生数字输出 1。然而实际上，ADC 可能仍然显示输出为 0。如果在输入电压达到  $550\mu\text{V}$  时，才能得到数字输出 1，则：

$$\text{偏移误差 EO} = \text{实际的转换} - \text{理想的转换}$$

$$\text{EO} = 550\mu\text{V} - 402.8\mu\text{V} = 141.2\mu\text{V}$$

$$\text{EO} = 141.2\mu\text{V} / 805.6\mu\text{V} = 0.17 \text{ LSB}$$

当输入的模拟电压大于 0.5 LSB 产生第一次的转换，则偏移误差是正值。图 1 显示了正的偏移误差。

当输入的模拟电压小于 0.5 LSB 产生第一次的转换，则偏移误差是负值。图 2 显示了负的偏移误差。

如果输入的模拟电压  $V_{\text{AIN}} = V_{\text{SSA}}$  并且 ADC 产生了一个非 0 的数字输出，则偏移误差是负值，即一个负电压产生了第一次的转换。

图 1 正的偏移误差

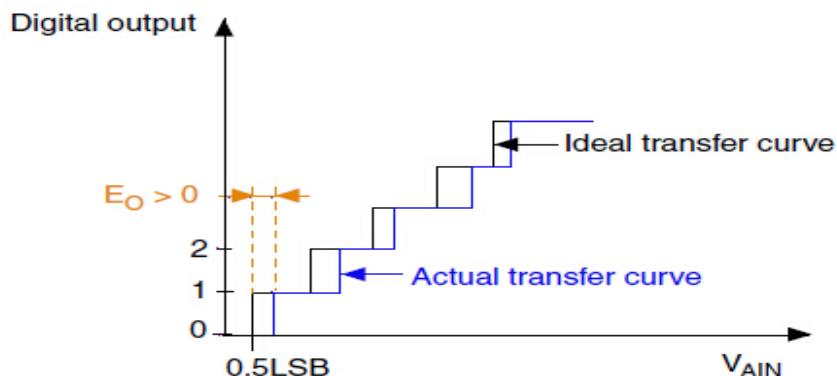
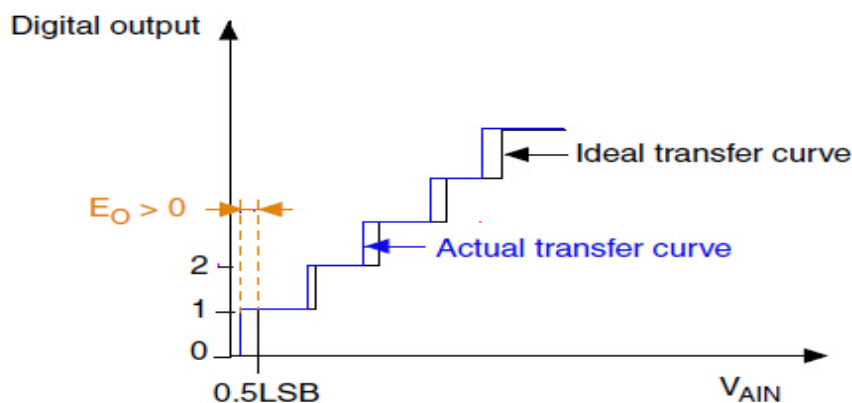


图 2 负的偏移误差



### 1.1.2 增益误差

增益误差定义为最后一次实际转换与最后一次理想转换之间的偏差。增益误差以  $E_G$  标注。

最后一次实际转换是从 FFEh 至 FFFh 的转换。理想情况下，当模拟输入电压等于  $V_{REF+} - 0.5LSB$  时应该产生从 FFEh 至 FFFh 的转换，因此对于  $V_{REF+} = 3.3V$  的情况，最后一次理想转换应该在 3.299597V。

如果 ADC 数字输出为 FFFh 时， $V_{AIN} < V_{REF+} - 0.5LSB$ ，则得到的是负的增益误差。

例如

增益误差  $E_G = \text{最后一次实际转换} - \text{最后一次理想转换}$

如果  $V_{REF+} = 3.3V$  并且  $V_{AIN} = 3.298435V$  时产生了从 FFEh 至 FFFh 的转换，则：

$$E_G = 3.298435 \text{ V} - 3.299597 \text{ V}$$

$$E_G = -1162 \mu\text{V}$$

$$E_G = (-1162 \mu\text{V} / 805.6 \mu\text{V}) \text{ LSB} = -1.44 \text{ LSB}$$

如果在  $V_{\text{AIN}}$  等于  $V_{\text{REF+}}$  时不能得到满量程的读数(FFFh)时, 增益误差是正值, 即需要一个大于  $V_{\text{REF+}}$  的电压才能产生最后一次变换。图 3 显示了正的增益误差, 图 4 显示了负的增益误差。

图 3 正的增益误差

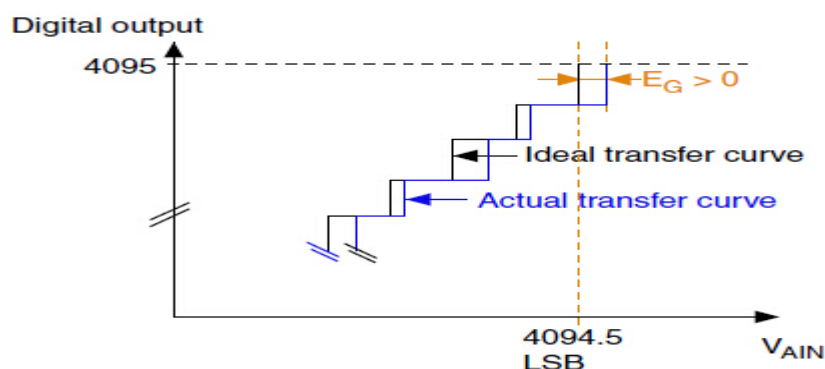
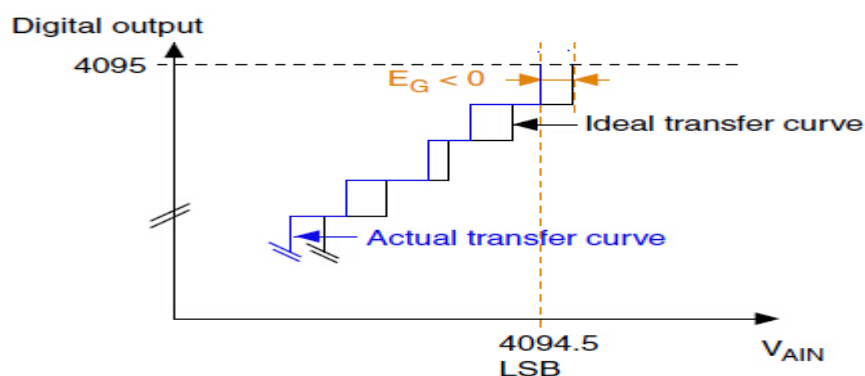


图 4 负的增益误差



### 1.1.3 微分线性误差

微分线性误差(DLE)定义为实际步长与理想步长之间的最大差别。这里的“理想”不是表示理想的转换曲线, 而是表示 ADC 的分辨率。DLE 以  $E_D$  标注, 它如图 5 所示。

$$E_D = \text{实际转换步长} - 1\text{LSB}$$

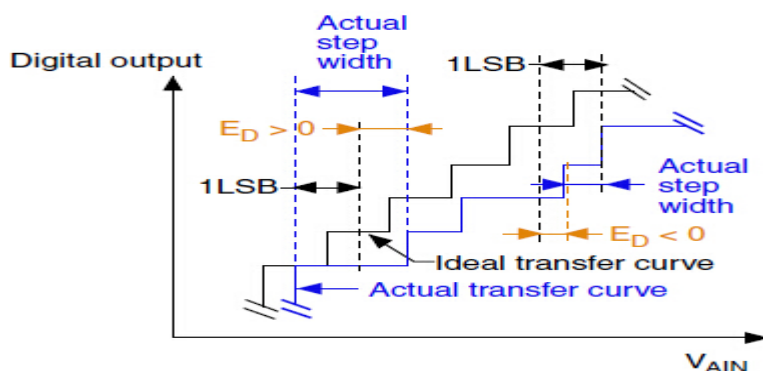
理想情况下, 当模拟输入电压改变  $1\text{LSB}$  应该在数字输出上同时产生一次改变。如果数字输出的改变需要输入电压大于  $1\text{LSB}$  的改变, 则 ADC 具有微分线性误差。DLE 因此对应于需要改变一个数字输出所需的最大电压增量。

DLE 也被称为微分非线性（DNL）误差。

例如

一个给定的数字输出，应该对应到一个模拟输入的范围。理想情况下，步长应为 1LSB。假定在模拟输入电压于 1.9998V 至 2.0014V 范围内得到了相同的数字输出，那么步长宽度应是  $2.0014\text{V} - 1.9998\text{V} = 1.6\text{mV}$ ，此时  $E_D$  是高值(2.0014V)与低值(1.9998V)的差减去 1LSB 对应的电压。

图 5 微分线性误差的表示



如果  $V_{REF+} = 3.3\text{V}$ ，模拟输入 1.9998V(9B1h)可以产生的输出结果介于 9B0h 和 9B2h 之间；同样，模拟输入 2.0014V(9B3h)可以产生的输出结果介于 9B2h 和 9B4h 之间。

这样对应 9B2h 的综合电压变化范围是：

$$9B3h - 9B1h, \text{ 即: } 2.0014\text{ V} - 1.9998\text{ V} = 1.6\text{ mV} (1660\text{ }\mu\text{V})$$

$$E_D = 1660\text{ }\mu\text{V} - 805.6\text{ }\mu\text{V}$$

$$E_D = 854.4\text{ }\mu\text{V}$$

$$E_D = (854.4\text{ }\mu\text{V} / 805.6\text{ }\mu\text{V}) \text{ LSB}$$

$$E_D = 1.06 \text{ LSB}$$

这里我们假定高于 2.0014V 的电压都不能得到 9B2h 的数字输出结果。当步长宽度小于 1LSB 时， $E_D$  是负值。

#### 1.1.4 积分线性误差

积分线性误差(ILE)是所有实际转换点与终点连线之间的最大差别。ILE 以  $E_L$  标注，如图 6 所示。

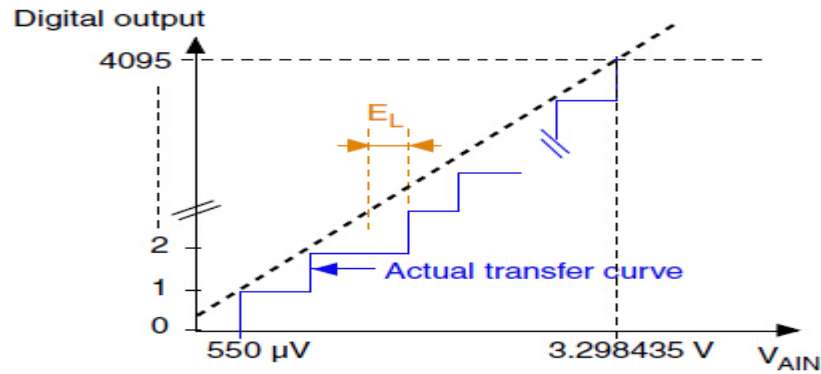
终点连线可以理解为在 A/D 转换曲线上，第一个实际转换与最后一个实际转



换之间的连线。 $E_L$  是每一个转换与这条线之间的偏差。所以终点连线对应于实际转换曲线并与理想转换曲线无关。

ILE 也常被称为积分非线性误差(INL)，ILE 是 DLE 在所有范围内的积分。

图 6 积分线性误差的表示



例如

如果第一次从 0 至 1 的转换发生在  $550\mu\text{V}$ ，而最后一次转换(从 FFEh 至 FFFh)发生在  $3.298435\text{V}$ (增益误差)，则在转换曲线上，实际数字输出 1h 至 FFFh 之间的连线将是终点连线。

#### 1.1.5 总未调整误差

总未调整误差(TUE)定义为实际转换曲线和理想转换曲线之间的最大偏差。这个参数表示导致理想数字输出与实际数字输出之间的最大偏差的所有可能发生的误差。这是在对 ADC 的任何输入电压在理想数值与实际数值之间所记录到的最大偏差。TUE 以  $E_T$  标注，如图 7 所示。

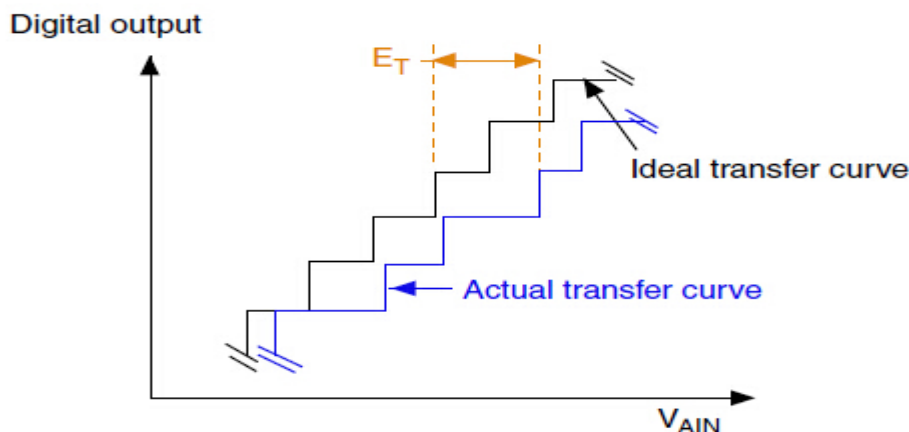
TUE 不是  $E_O$ 、 $E_G$ 、 $E_L$ 、 $E_D$  之和，偏移误差反映了数字结果在低电压端的误差，而增益误差反映了数字结果在高电压端的误差。

例如

如果  $V_{\text{REF}+} = 3.3\text{V}$  并且  $V_{\text{AIN}} = 2\text{V}$ ，理想的结果是 9B2h。但如果在转换中，我们得到了 9B4h 的结果，这个偏差可能是 DLE 和 ILE 同时作用的结果：

$$\text{TUE} = \text{绝对值(实际数值} - \text{理想数值)} = 9\text{B4h} - 9\text{B2h} = 2\text{h} = 2\text{LSB}$$

图 7 总未调整误差



## 1.2 与环境相关的 ADC 误差

### 1.2.1 电源噪声

模拟电源被用来为转换提供参考电压，由于 ADC 的输出是模拟信号电压和模拟参考电压之间的比例数值，因此任何模拟参考电源上的噪声都会使转换的数值产生变化。

例如，模拟参考电压为 3.3V，输入信号为 1V，则转换的结果是：

$$(1/3.3) \times 4095 = 4D9h$$

但是在供电电源上有一个峰-峰为 40mV 的纹波，转换的结果变为：

$$(1/3.34) \times 4095 = 4CAh \text{ (当 } V_{REF+} \text{ 处于尖峰时)}。$$

$$\text{误差} = 4D9 - 4CA = 15 \text{ LSB}$$

通常开关式电源(SMPS)具有内部的快速开关功率晶体管，这会在输出上产生高频噪声，开关噪声的范围介于 15kHz 至 1MHz 之间。

### 1.2.2 电源稳压

因为 ADC 转换结果是模拟输入信号与  $V_{REF+}$  数值的比率，所以电源稳压对于 ADC 的精度是非常重要的。

如果电源输出在连接到  $V_{DDA}$  或  $V_{REF+}$  时因为负载和它自身输出阻抗的原因而下降，一个误差将会在转换结果上产生。

$$\text{Digital}_{\text{output}} = \frac{V_{AIN}(2^n - 1)}{V_{REF+}} \quad \text{这里 } n \text{ 是 ADC 的分辨率(STM32 中 } n = 12)$$

如果参考电压变化了，数字输出会跟着变化。

例如：

如果参考电压为 3.3V，并且  $V_{AIN} = 1V$ ，则数字输出为：

$$\text{Digital}_{\text{output}} = \frac{1 \times (2^{12} - 1)}{3.3} = 4D9h$$

如果提供的电压改变到 3.292V（在它的输出连接到  $V_{REF+}$  后），则数字输出变为：

$$\text{Digital}_{\text{output}} = \frac{1 \times (2^{12} - 1)}{3.292} = 4DCh$$

由电压下降引入的误差为： $4DCh - 4D9h = 3LSB$

### 1.2.3 模拟输入信号噪声

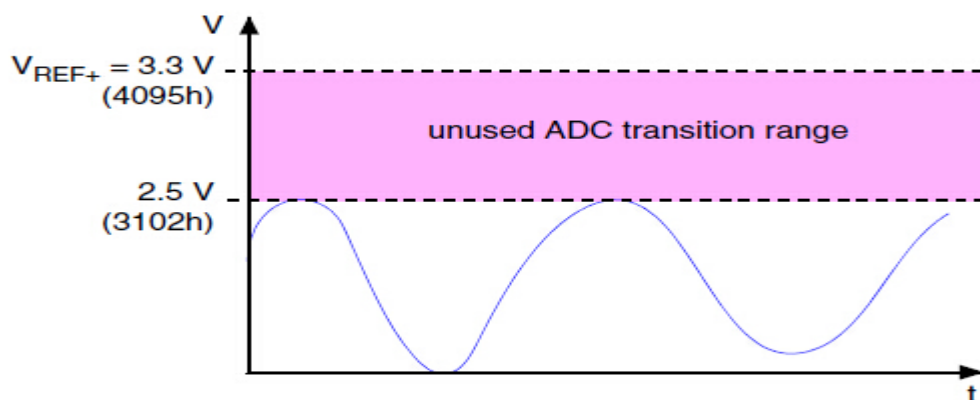
在采样时间里，小的但是高频的信号变化可以导致大的转换误差。这样的噪声是由诸如电机、引擎点火、电力线等电子设备产生，并且在源信号(如传感器)上叠加了一个不需要的噪声信号。因此，ADC 的转换结果不再精确。

### 1.2.4 ADC 的动态范围与最大输入信号幅度严重不匹配

ADC 的动态范围与最大输入信号的幅度相匹配对于得到最大的 ADC 转换精度是非常重要的。假定要转换的信号在 0V 至 2.5V 之间变化，而  $V_{REF+}$  等于 3.3V，则最大信号的 ADC 转换数值是 3102(2.5V)，如图 8 所示。这样就有 993 个未使用的转换数值( $4095 - 3102 = 993$ )，这表明丢失了转换信号的精度。

如何使 ADC 的动态范围与最大输入信号的幅度相匹配，参见 2.2.4 将最大的信号幅度与 ADC 动态范围匹配。

图 8 输入信号幅度与 ADC 的动态范围

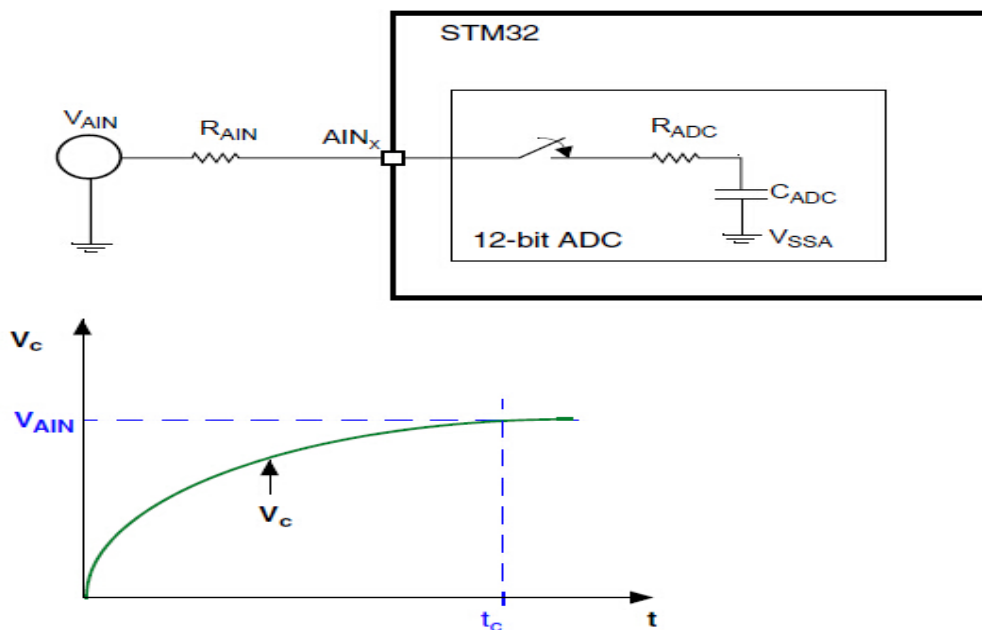


### 1.2.5 模拟信号源阻抗的影响

因为 ADC 的引脚需要有电流流入，在信号源与 ADC 引脚之间的模拟信号源的阻抗或称串行电阻( $R_{AIN}$ )将造成一个电压降。同时阻容网络中的  $R_{ADC}$  和  $C_{ADC}$  上，对电容的充电由  $R_{ADC}$  控制。随着源电阻( $R_{ADC}$ )的增加，对保持电容的充电时间也相应增加。图 9 显示了模拟信号源电阻的影响。

对  $C_{ADC}$  有效的充电由  $R_{ADC} + R_{AIN}$  控制，因此充电时间常数是  $t_c = (R_{ADC} + R_{AIN}) \times C_{ADC}$ 。如果采样时间小于  $C_{ADC}$  通过  $R_{ADC} + R_{AIN}$  ( $t_s < t_c$ ) 充电的时间，ADC 转换得到的数值会小于实际数值。

图 9 模拟信号源电阻的影响



注： $t_c$  是电容  $C_{ADC}$  完全充电的时间： $V_c = V_{AIN}$

$V_c$ : 电容  $C_{ADC}$  上的电压

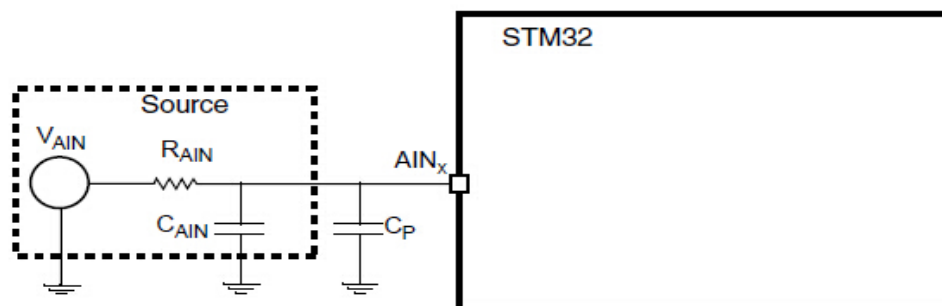
$$t_c = (R_{ADC} + R_{AIN}) \times C_{ADC}$$

### 1.2.6 信号源的容抗与 PCB 分布电容的影响

当转换模拟信号时，有必要考虑信号源的容抗和在模拟输入引脚端的分布电容(参见图 10)。信号源的电阻和电容构成一个阻容网络，除非外部的电容( $C_{AIN} + C_p$ )能够完全充电至输入信号的电压，否则 ADC 转换的结果将是不精确的。( $C_{AIN} + C_p$ )的数值越大，信号源的频率就越受限制。

信号源上的外部电容和分布电容分别用  $C_{AIN}$  和  $C_p$  表示。

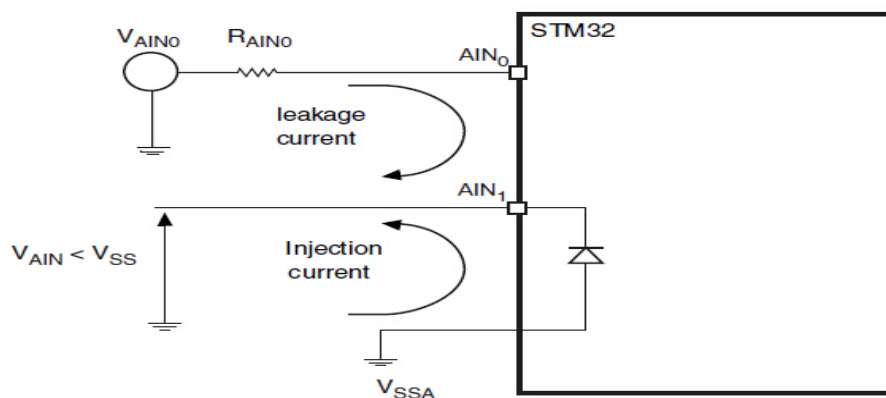
图 10 具有  $R_{ADC}$ 、 $C_{AIN}$  和  $C_p$  的模拟输入



### 1.2.7 注入电流的影响

在任一个模拟引脚上(或靠近的数字输入引脚)的负注入电流都会在 ADC 输入上引入漏电流，最差的情况是在相邻的模拟通道上。当  $V_{AIN} < V_{SS}$  时会产生负注入电流，导致有电流从 I/O 引脚 流出，这在图 11 中进行了说明。

图 11 注入电流的影响



### 1.2.8 温度的影响

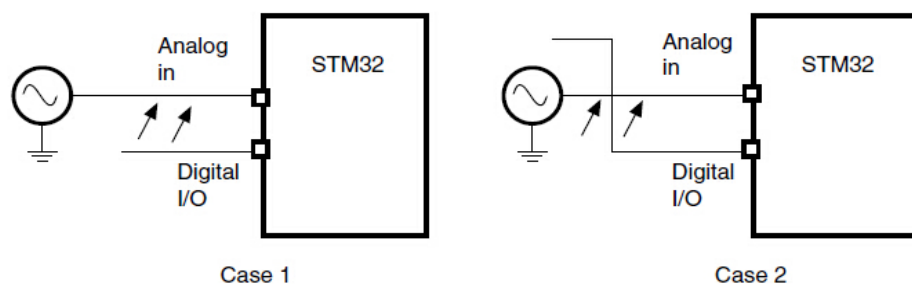
温度会对 ADC 的精度产生较大的影响，基本上它将导致两项误差：偏移误差和增益误差。这些误差可以通过微控制器的固件程序补偿(有关温度补偿的方法见 2.2.7 节)。

### 1.2.9 I/O 引脚间的串扰

因为 I/O 脚之间的耦合电容，I/O 端口的翻转可能在 ADC 的模拟输入上产生一些噪声。串扰可能是由于 PCB 走线过于靠近或互相交叉而产生的。

内部数字信号和 I/O 脚的翻转会产生高频噪声。翻转大吸入电流的 I/O 脚有可能会因为电流的扰动在电源上产生电压尖峰。PCB 上的一个数字信号与模拟输入线的串扰可能会影响模拟信号 (见图 12)。

图 12 I/O 脚之间的串扰



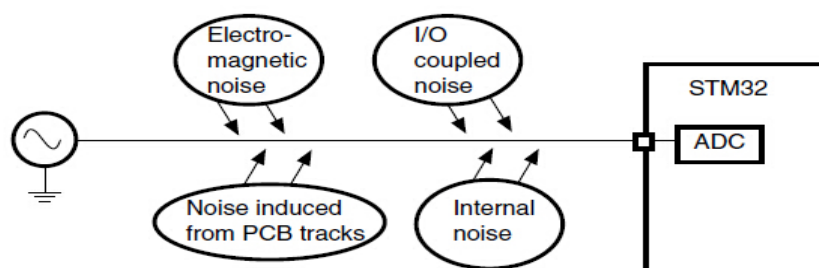
情况 1：数字和模拟信号线两者靠得太近

情况 2：数字和模拟信号线在不同的 PCB 层相互正交

#### 1.2.10 电磁干扰导致的噪声

由于 PCB 线路有可能变成天线，从邻近的电路产生的电磁辐射可以在模拟信号上引入高频噪声(见图 13)。

图 13 EMI(电磁干扰)来源



## 2 如何得到最佳的 ADC 精度

### 2.1 减小与 ADC 模块相关的 ADC 误差的建议

TUE 不是  $E_O$ 、 $E_G$ 、 $E_L$ 、 $E_D$  的和，这个参数表示理想数字输出与实际数字输出之间的最大偏差，它可以是一个或多个误差的综合结果。

因为 ILE 是 DLE 的积分，它可以被看成是最大误差的标示。不要把 DLE 和 ILE 相加，试图得到每个数字步长的最大误差。

ILE 和 DLE 依赖于 ADC 的设计，校准它们是困难的。它们可以通过进行多次转换再做平均来减小。

偏移和增益误差可以简单地使用 STM32F10xxx ADC 的自校准功能补偿。

在数据手册中给出的最大误差数值，是在实验室环境下对全部的电压范围测量出的最差误差数值。

### 2.2 如何减小与外部环境相关的 ADC 误差

#### 2.2.1 减小电源噪声

##### 电源端

从噪声角度讲线性稳压器具有较好的输出。市电必须被降压、整流和滤波，然后经过线性稳压器。强烈建议在整流输出端连接滤波电容。请参考线性稳压器的数据手册。

如果使用开关型电源，建议使用一个线性稳压器为模拟部分供电。

建议在电源线和地线之间连接具有好的高频特性的电容，也就是说在靠近电源一端应放置一个  $0.1\mu\text{F}$  和一个 1 至  $10\mu\text{F}$  的电容。

电容允许交流信号通过它们，小容量的电容过滤高频率的噪声，大容量的电容过滤低频率的噪声。瓷介电容通常具有较小的容值( $1\text{pF}$  至  $0.1\mu\text{F}$ )，和较小的耐压( $16\text{V}$  至  $50\text{V}$ )。建议在靠近主电源 ( $V_{\text{DD}}$  和  $V_{\text{SS}}$ ) 和模拟电源( $V_{\text{DDA}}$  和  $V_{\text{SSA}}$ ) 管脚的地方，放置这样的瓷介电容，它们可以过滤由 PCB 线路引出的噪声。小容值的电容可以响应电流的快速变化，并快速地放电适应快速的电流变化。

钽电容也可以与瓷介电容一道使用。为了过滤低频率的噪声，你可以使用

大容值的电容( $10\mu\text{F}$  至  $100\mu\text{F}$ ), 通常可是电解电容。建议把它们放在靠近电源端。

为了滤除高频噪声, 你可以在电源线上串联铁氧体电感。除非电流非常大, 这个方法可以产生非常小的(可以忽略的)直流损失, 因为串联的电阻非常小。在高频时, 它的电阻很大。

### STM32F10xxx 端

在多数的 STM32F10xxx 微控制器中,  $V_{\text{DD}}$  和  $V_{\text{SS}}$  管脚都是互相靠近的,  $V_{\text{REF+}}$  和  $V_{\text{SSA}}$  也是靠近的。因此可以在非常靠近微控制器的地方放置一个电容器。每一对  $V_{\text{DD}}$  和  $V_{\text{SS}}$  管脚都需要使用单独的去藕电容器。

$V_{\text{DDA}}$  管脚必须连接到 2 个外部的去藕电容器( $10\text{nF}$  瓷介电容+ $1\mu\text{F}$  的钽电容或瓷介电容)。参见图 14 和图 15 的去藕电路例子。

对于 100 脚和 144 脚封装的 STM32F10xxx, 在  $V_{\text{REF+}}$  上连接一个外部的 ADC 的参考输入电压可以改善对输入低电压的精度(参见 2.2.4 节)。在  $V_{\text{REF+}}$  上的电压范围是  $2.4\text{V}$  至  $V_{\text{DDA}}$ 。如果在  $V_{\text{REF+}}$  上单独提供参考电压, 必须在这个管脚上连接 2 个电容器,  $10\text{nF}$  和  $1\mu\text{F}$ , 而且  $V_{\text{REF+}}$  不能超出  $2.4\text{V}$  至  $V_{\text{DDA}}$  的范围。

图 14 100 脚和 144 脚封装的电源和参考电压去藕电路

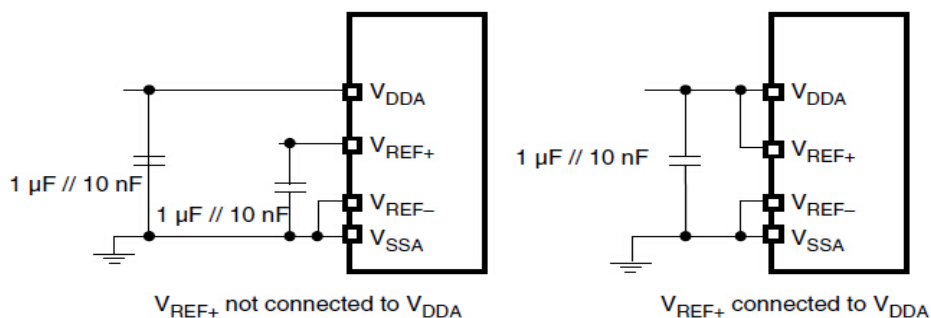
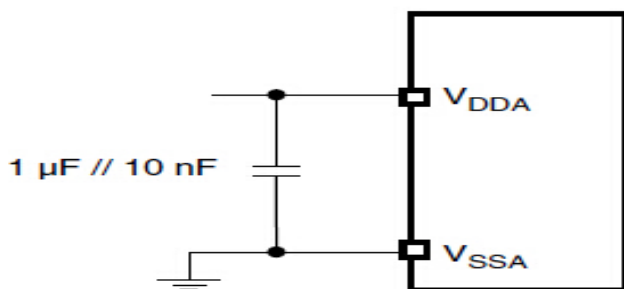


图 15 36 脚、48 脚和 64 脚封装的电源和参考电压去藕电路





### 2.2.2 电源稳压的建议

因为 ADC 模块使用  $V_{REF+}$  或  $V_{DDA}$  作为模拟参考，数字数值的输出是这个参考电压与模拟输入信号的比值，所以电源应该有好的线性和负载调节特性。 $V_{REF+}$  必须在各种负载情况下保持稳定。

任何时候开启了一部分的电路导致负载增加，电流的增加不应引起电压的下降。如果在宽的电流范围内能够保持电压的稳定，这样的电源具有好的负载调节特性。

例如 LD1086D2M33 电压调压器，在  $V_{IN}$  从 2.8V 至 16.5V 的范围内(当  $I_{load} = 10mA$ )的典型线性调节是 0.035%，在  $I_{load}$  从 0 至 1.5A 的范围内的负载调节是 0.2%(详见 LD1086 的数据手册)。

线性调节的数值越低，稳压性能越好。同样，负载调节数值越低，稳压性能越好，输出的电压越稳定。

还可以使用诸如 LM236 作为  $V_{REF+}$  的参考电压，这是一个 2.5V 的电压参考二极管(详见 LM236 数据手册)。

### 2.2.3 消除模拟输入信号的噪声

#### 平均值方法

平均值法是一个简单的技术，通过对一个模拟输入信号的多次采样和通过软件计算取平均值实现。这个技术有利于消除那些不频繁变化的模拟输入信号上的噪声。

平均值法需要在一个相同的模拟输入电压上进行多次采样，保证模拟输入信号在转换完成之前保持在相同的电压，否则模拟输入的变化将会出现在结果数值中，从而引入新的误差。

#### 增加一个外部滤波器

使用一个外部 RC 滤波器可以消除高频噪声，没有必要使用昂贵的滤波器去处理超出需要频率之外的频率分量。因此，一个相对简单的截至频率  $f_c$  刚好超过需要频率的低通滤波器就可以有效地限制噪声和假波。采样速率超过最高的需要频率即可，通常采样速率 2~5 倍于  $f_c$ 。

注：组成外部滤波器的 R 和 C 数值，应该满足 2.2.5 节和 2.2.6 节的要求。

## 2.2.4 将最大的信号幅度与 ADC 动态范围匹配

这个方法可以通过合理地选择参考电压或使用一个前级放大器，使用 ADC 的全量程输出，得到最大可能分辨率，从而提高精度。

### 选择参考电压(仅适合于 100 脚和 144 脚封装的产品)

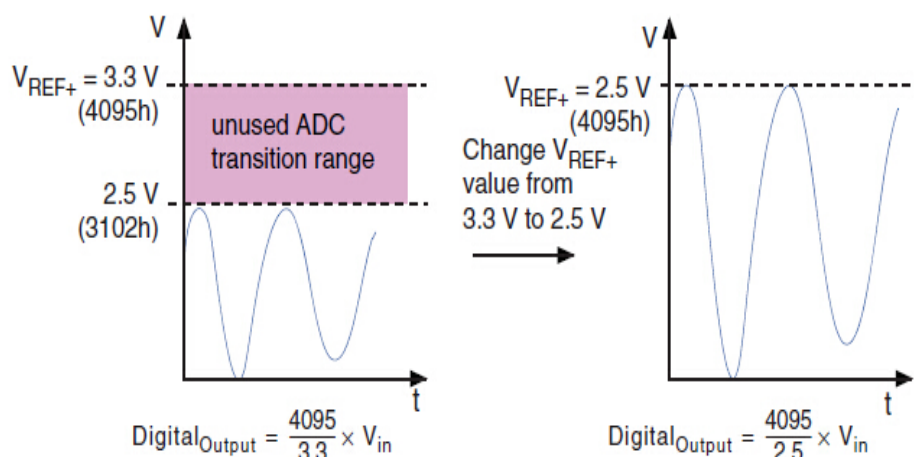
在要测量信号希望的范围内选择参考电压。如果要测量的信号有偏移，则参考电压也应该有相应的偏移。如果要测量的信号有一个最大的幅度，则参考电压也应该有相应的最大幅值。这个参考电压只要与要测量信号的幅值匹配，就能够使用 ADC 模块的全范围输出，得到最大的分辨率。

在 100 脚和 144 脚封装的 STM32F10xxx 产品中，ADC 参考电压由外部的  $V_{REF+}$  提供， $V_{REF-}$  管脚必须与地线相连。 $V_{REF+}$  管脚为上述匹配方法提供了可能。

例如如果要测量的信号在 0V 至 2.5V 之间变化，建议选用  $V_{REF+} = 2.5V$ ；可以选用 LM235 作参考电压(详见 LM235 的数据手册)，下图示范了这些条件。

注： $V_{REF+}$  上的电压必须处于 2.4V 和  $V_{DDA}$  之间。

图 16 选择参考电压



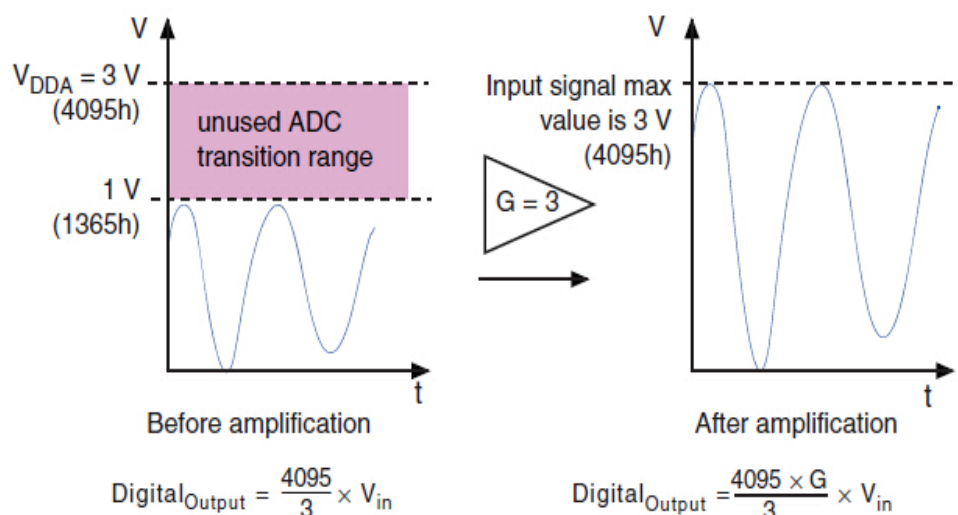
### 使用前置放大器

如果要测量的信号太小(与 ADC 的测量范围相比)，则最好使用一个外部的 前级放大器。这个方法可以用于所有封装的 STM32F10xxx 产品，特别是那些没有  $V_{REF+}$  管脚的封装。

例如如果要测量的信号变化范围是 0V 至 1V 之间，而  $V_{DDA}$  是 3V，这个信号可以被放大，使它的峰-峰幅度与  $V_{DDA}$  的数值相同，增益为 3。图 17 示范了这个例子。

这个放大器可以把输入信号的范围转换至 ADC 模块的范围，它同样可以在输入信号与 ADC 输入之间引入偏移量。特别要注意设计这个放大器时不要引入额外的误差(如额外的偏移，放大镜增益的稳定性、线性度、频率响应等)。

图 17 前置放大



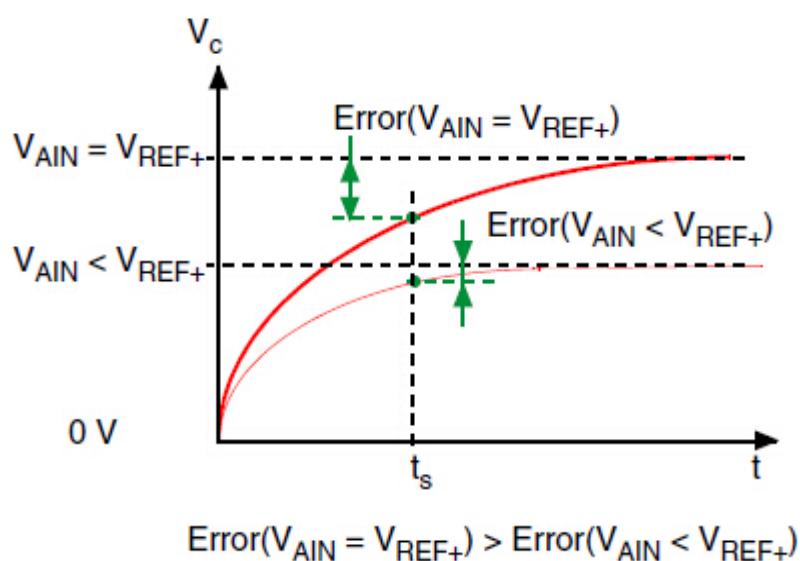
### 2.2.5 模拟信号源的阻抗计算

假定最大允许的误差是  $1/4\text{LSB}$ ，下面计算一下最大允许信号源的阻抗。

$V_C$  是内部  $C_{\text{ADC}}$  电容器上的电压(参见图 9)。

这样得到：误差 =  $V_{\text{AIN}} - V_C = 1/4 \text{ LSB}$

图 18 最差情况下的误差：  $V_{\text{AIN}} = V_{\text{REF+}}$



令  $t_s$  是采样时间。

$t_s = T_s / f_{\text{ADC}}$ ，其中  $T_s$  是按周期计算的采样时间

(1)

对于给定的  $t_s$ ，对应  $V_{\text{AIN}} = V_{\text{REF+}}$  的误差大于对应  $V_{\text{AIN}} < V_{\text{REF+}}$  时的误差，这是因为把  $C_{\text{ADC}}$  从  $0\text{V}$  充电至  $V_{\text{AIN}}$ ，在  $V_{\text{AIN}} = V_{\text{REF+}}$  时需要比在  $V_{\text{AIN}} < V_{\text{REF+}}$  时需要更多的时间(参见图 18)。因此  $V_{\text{AIN}} = V_{\text{REF+}}$  时是计算最大允许信号源阻抗时需要考虑的最坏情况。

$$\text{误差} = V_{\text{REF+}} - V_{\text{REF+}} \left( 1 - e^{-\frac{t_s}{R_{\text{max}} C_{\text{ADC}}}} \right) = \frac{1}{4} \times \frac{V_{\text{REF+}}}{2^N} \quad \text{其中:}$$

- $R_{\max} = (R_{\text{AIN}} + R_{\text{ADC}})_{\max}$  (2)
- N 是 ADC 的分辨率(对于 STM32 而言, N = 12)

这样得到: 
$$e^{\frac{t_s}{R_{\max} C_{\text{ADC}}}} = \frac{1}{2^{N+2}} \text{ 因此: } R_{\max} = \frac{t_s}{C_{\text{ADC}} \times \ln(2^{N+2})} \quad (3)$$

综合表达式(1)、(2)和(3), 我们得到:

$$R_{\text{AINmax}} = \frac{T_s}{f_{\text{ADC}} \times C_{\text{ADC}} \times \ln(2^{N+2})} - R_{\text{ADCmax}}$$

对于  $T_s = 7.5$ ,  $f_{\text{ADC}} = 14\text{MHz}$ ,  $C_{\text{ADC}} = 12\text{pF}$  和  $R_{\text{ADCmax}} = 1\text{k}\Omega$ , 在要求误差为 1/4 LSB 时的最大允许信号源阻抗为:

$$R_{\text{AINmax}} = \frac{7.5}{14 \times 10^6 \times 12 \times 10^{-12} \times \ln(2^{12+2})} - 1\text{k}\Omega$$

即:  $R_{\text{AINmax}} = 3.6\text{k}\Omega$

注: 使用一个跟随放大器可以减小信号源的阻抗效应, 这是因为放大器具有高的输入阻抗和非常低的输出阻抗, 它把  $R_{\text{AIN}}$  与  $R_{\text{ADC}}$  隔离开来。但是, 放大器引入的偏移误差必须加以考虑。

## 2.2.6 信号源频率条件与源电容和分布电容的关系

当外部电路的电容没有被模拟信号源完全充电的情况下, 模拟输入信号的电压不会与模拟输入的电压  $V_{\text{AIN}}$  相同。如果模拟输入信号产生变化, 它的变化频率 ( $F_{\text{AIN}}$ ) 的周期至少应该满足:

$$10 \times R_{\text{AIN}} \times (C_{\text{AIN}} + C_P)$$

$T_{\text{AIN}} = \text{模拟信号的周期} = 1/F_{\text{AIN}}$

由于:  $T_{\text{AIN}} \geq 10 \times R_{\text{AIN}} \times (C_{\text{AIN}} + C_P)$

因此:  $F_{\text{AIN}} \leq 1 / [10 \times R_{\text{AIN}} \times (C_{\text{AIN}} + C_P)]$

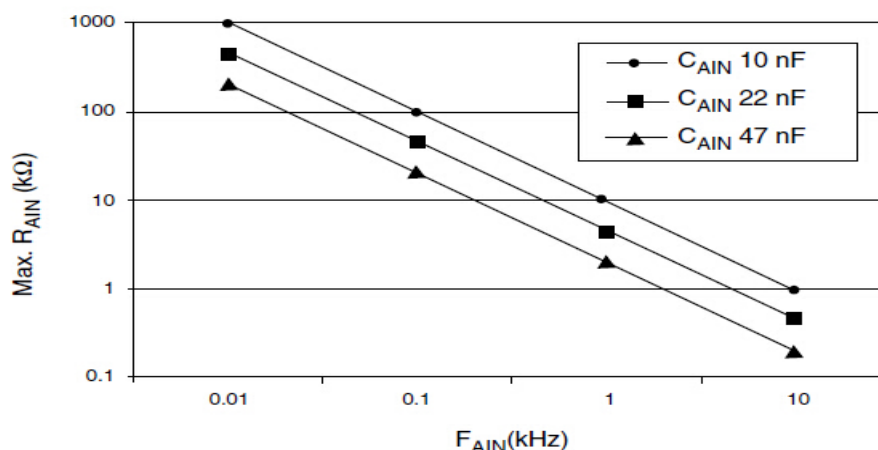
例如:

对于  $R_{\text{AIN}} = 25\text{k}\Omega$ ,  $C_{\text{AIN}} = 7\text{pF}$ ,  $C_P = 3\text{pF}$ , 则:

$$F_{\text{AINmax}} = 1 / [10 \times 25 \times 10^3 \times (7 + 3) \times 10^{-12}]$$

即信号源的最高频率  $F_{\text{AINmax}} = 400\text{kHz}$ 。

对于上述给出的信号源特性(容抗与阻抗), 它的频率不能超过 400kHz, 否则 ADC 的转换结果将是不准确的。

图 19 建议的  $R_{AIN}$  与  $C_{AIN}$  值与信号源频率  $F_{AIN}$  的关系

### 2.2.7 温度效应补偿

一个方法是根据不同的温度范围，测量出完整的偏移和增益变化，再在存储器中建立一个对照表。这样的方式需要额外的费用和时间。

另一个方式是当温度达到某个数值时，使用内部的温度传感器和 ADC 看门狗功能，重新校准。

### 2.2.8 注入电流最小化

检查你的设计，确认是否有任何数字或模拟输入可能低于  $V_{SS}$  或  $V_{SSA}$ ，如果存在这种情况，则从这个管脚会有负的注入电流进入。如果一个数字输入靠近要进行转换的模拟输入，则注入电流会对精度产生较大影响。

应该避免在任何标准的模拟输入管脚上引入负的注入电流，这会极大地减低在其它管脚上正在进行的转换的精度。

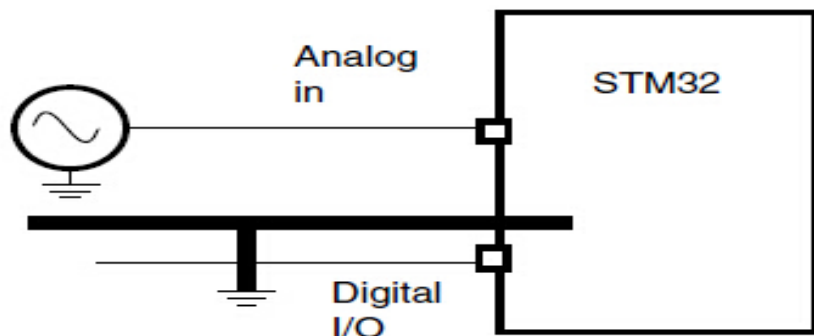
建议在可能产生负的注入电流的 I/O 管脚于  $V_{SSA}$  之间连接一个肖特基二极管。ADC 的精度不会受到正的注入电流的影响，只要它是在规定的范围内，详见相应的

STM32F10xxx 数据手册中，I/O 端口特性部分关于  $I_{INJ(PIN)}$  和  $\Sigma I_{INJ(PIN)}$  的参数。

### 2.2.9 减小 I/O 脚串扰

在模拟信号线的周围布置地线产生屏蔽可以有效地减小串扰干扰噪声。下图显示了在信号线之间安排地线的情况。

图 20 I/O 脚间的串扰



### 2.2.10 降低电磁干扰导致的噪声

你可以通过合理的屏蔽和布局技巧来减小电磁干扰(EMI)噪声。可能的发射源必须在物理上与接收端分开，它们可以在电气上通过适当的接地和屏蔽分开。

#### 屏蔽技术

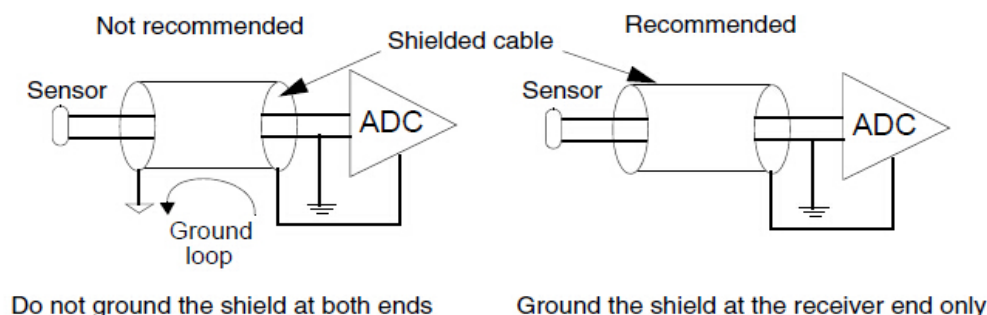
在敏感的模拟信号线旁边铺设地线连线可以提供 PCB 层次的屏蔽，双层 PCB 的另一个边也应该有接地布线。这样可以防止干扰和 I/O 串扰影响信号。见图 21。

从远距离(如传感器等)过来的信号应该使用屏蔽电缆连接到 PCB。在 PCB 上应该尽量地减小这些信号线的长度。

不应该使用电缆的屏蔽层连接微控制器与传感器或模拟信号源的地线，应该使用单独的地线。屏蔽层应该只在靠近接收器的一端接地，例如微控制器的模拟地。在电缆屏蔽层的两端 (源和接收端)都接地可能导致地线的环路，这样会导致有电流在屏蔽层流过，这种情况下，屏蔽层就变成了一个天线并失去了屏蔽的作用。

这个接地屏蔽的概念同样适合于具有金属外壳的应用项目，它同样可以帮助减低电磁干扰和电磁兼容性的干扰。金属外壳需连接到主电源的大地端，如果没有电源的大地，可以使用直流地线。

图 21 屏蔽技术



### 2.2.11 PCB 布局建议

#### 分隔模拟与数字部分的布置

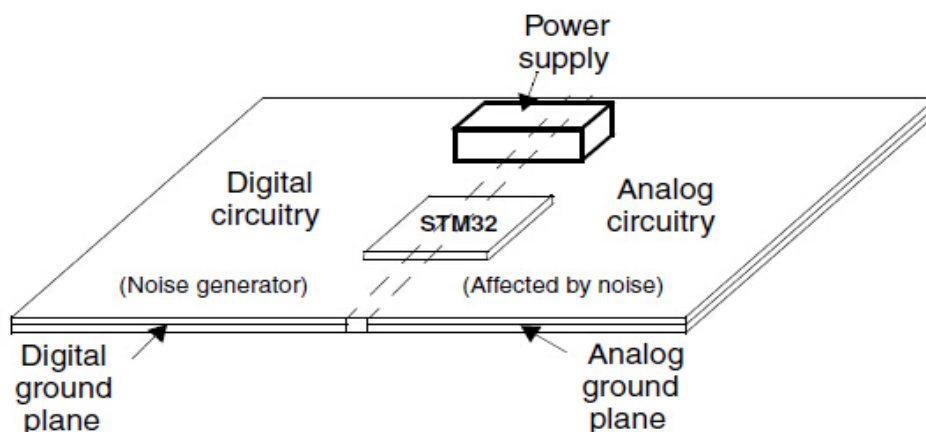
建议在 PCB 上分隔模拟与数字线路(见图 22)。这同样需要避免两部分的走线交叉，经过耦合，数字信号的走线可以在模拟信号线上产生高频率的噪声。

数字信号能够产生高频率的噪声是因为它的快速翻转变化的。

由 PCB 基板(玻璃、瓷介或塑料)隔离的金属连线(走线)之间，构成了耦合电容。

推荐在不同的层面上安排模拟和数字地线。如果有许多模拟线路，最好使用独立的模拟地线层，模拟地线必须置于模拟线路下面。

图 22 分隔模拟与数字部分的布置



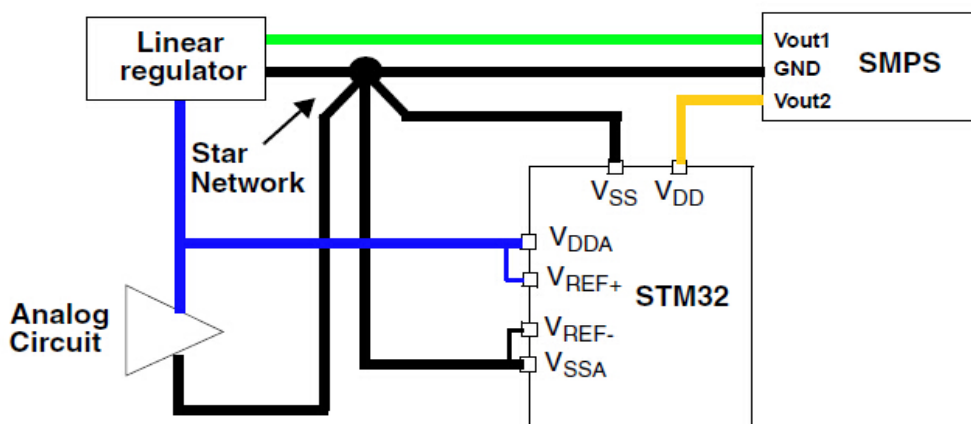
### 分隔模拟与数字部分的供电

如果在微控制器的外围有很多的模拟和数字电路，最好能够有分隔开的模拟与数字供电(见图 23)。根据 STM32F10xxx 的封装不同，分别拥有不同的模拟和数字供电和地线管脚， $V_{DDA}/V_{REF+}$  和  $V_{DD}$  管脚可以使用不同的供电。

如果使用开关型电源给数字部分供电，则应该使用另一个线性电源为模拟电路供电。

同理，如果考虑到有很多的 I/O 端口翻转操作从而可能在直流电源上产生大量噪声，最好也需要使用独立的电源为模拟电路供电。

图 23 分隔模拟与数字部分的供电



推荐将模拟地和数字地按照星型网络连接，即模拟地和数字地应该只在一个点相连，这样可以避免因为数字信号的翻转而产生的噪声进入模拟供电线路，同样可以避免电流的突变影响到模拟电路部分。

### 使用不同的 PCB 层安排供电和地线

#### ● 双层 PCB

对于 2 层的 PCB，建议尽可能扩大地线布线的面积，供电部分( $V_{DD}$ 、 $V_{DDA}$ )应该使用普通走线。如果 2 层间使用相同的地线信号，可以在相交的区域通过多个连接点把 2 层的地线连接在一起。不用的 PCB 部分，可以全部铺设为地

线平面。

另外一种常见的做法是，在 PCB 的一面把未用的部分铺设为电源( $V_{DD}$ )平面，另一面未用的部分铺设为地线平面。这样做的好处是减小电源和地线信号间的互感。在 PCB 上尽可能大的地线平面可以产生好的屏蔽效果，同时有效地减小对敏感电路的电磁感应。

- 多层 PCB

在任何可能的情况下，请使用多层 PCB 板，并在板上为电源和地线安排不同的层。芯片上的  $V_{DD}$  和  $V_{SS}$  管脚可以直接地连接到供电平面，减小了电源和地线的走线长度，长的走线 具有较高的感应效应。模拟地线可以在一个点上连接到这个地线平面。这时，供电走线可以非常靠近电源部分。

一个完整的地线层能够提供良好的屏蔽，并减小对敏感电路的电磁感应。

- 单层 PCB

使用单层 PCB 可以节省成本，通常只能用在较少连线数量的简单应用中。建议在未使用的部分全部铺设为地线。可以使用跳接线连接 PCB 的不同部分。

## 2.2.12 元器件的摆放与布线

通过元器件在 PCB 上的摆放与信号走线的安排，对模拟输入进行屏蔽。

对于电阻和电容这样的器件，要保证它们的引脚尽可能地短，可以使用表面安装(SMD) 元件，表面安装的去耦电容器可以非常地靠近微控制器。

电源线使用较宽的走线，这样可以减小因为走线的电阻而使电压降低。实际上，窄的电源走线 具有不可忽略的阻抗，在它上面大负载的电流将导致电压下降。

必须使用地线包围振荡器晶体，在双面 PCB 上对应晶体的另一面也应覆盖地线。多数晶体器件 都有一个金属的外壳，也应把它接地。同时晶体应尽可能地靠近微控制器。可以使用表面安装的晶体。



### 3 结论

本文讨论了减小 STM32F10xxx 的 ADC 误差和获得最佳 ADC 精度的主要方法  
和应用设计准则。

文中讨论了信号源的容抗和阻抗，对设计 ADC 应用十分重要的 PCB 设计，和  
需要考虑的各项参数。

其他的一些方法与应用的需求本身相关，需要在速度、精度和设计结构上做出  
平衡取舍。