

ARM® Cortex-M3 挑战8位微控制器经济

作者

J. cott Gardner

Advantage Engineering LLC公司
总裁兼首席分析师

纲要

系统设计人员的规则已发生变化。以前，低成本、低功率的设计无需考虑32位微控制器，但今时不同往日。好比系统设计人员尚未接到艰巨任务一样，他们现在必须认真考虑更多种类的CPU架构才能确定符合成本、功率和性能约束的最佳解决方案。基于ARM架构的微控制器目前仅售1美元，经济障碍已荡然无存，因此几乎所有微控制器应用现在都必须认真考虑32位RISC微处理器。本文旨在对系统设计人员工作时面临的一些技术权衡点进行分析，以便设计人员确定在8位设备可提供充足性能的应用中使用32位微控制器的利弊。

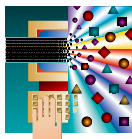
一些Information Quarterly (IQ) 读者可能自认为 ARM 架构方面的专家。更广泛地说，专业技术可延伸到其他32位RISC架构，但这些年来执着于8位系统的设计人员越来越少。如果ARM处理器能满足CPU的成本和功率预算，为何还要受制于8位CPU技术及其苛刻的资源 and 性能约束呢？另一方面，请考虑设计人员在基于低端微控制器的系统上所面临的困境。毕竟，对于新设计而言，基于ARM处理器的产品在整个嵌入式系统行业中仅占据了冰山一角。随着Cortex™-M3推出基于全新ARM内核微控制器的经济解决方案后，成千上万的8位产品现已成为ARM世界中的一部分。而那些对8位技术早已厌倦的专家，现在是赶上32位CPU的最佳时机。包括ARM阵营在内的队伍越来越壮大，ARM社区应吸引新成员，同时认识到这些工程师在考虑如此众多的架构时面对的挑战。

本期IQ着重讨论汽车和工业控制应用问题。汽车应用代表了定制设备（通常使用 ARM 内核），而工业控制应用则采用了各种标准产品。由于大多数基于微控制器的设计都受到苛刻的功率和成本约束，一个全新设计项目已启动，同时调查8位（有时还包括16位）微控制器，旨在确定能提供所需外围设备组合，同时符合成本、功率和性能要求的供应商。当然，CPU的选择在很大程度上往往受到优秀开发工具的影响，但CPU搜索通常必须将重点集中在8位设备上。但是，随着主要合作伙伴Luminary Micro的ARM Cortex处理器（ARM CortexM3）的出现，工业控制系统的设计人员可获得更多CPU选择。本文面向系统设计人员，使用现实世

界中的案例重点解释设计平衡点。

为什么不使用32位呢？软件决定一切。

许多8位CPU领域的专家想知道为什么基于低端微控制器的系统需要32位CPU的性能。Cortex-M3极小的硅片面积允许Luminary Micro为入门级CPU标价\$1。现在问题反而变成“为什么不使用32位呢？”如果成本不是问题，且32位设备在功耗预算范围内，为什么不使用现代CPU架构呢？回答这个问题首先要从系统设计约束的详细分析以及其他8位和16位架构的技术比较入手。许多系统设计人员在着手一项重要的新设计时都会经过一个严格的评估过程、确定技术设计约束，并为自己留出额外的性能裕量以适应软件开发人员不可预知的要求。不过，嵌入式系统设计人员已接受这样一个现实，即软件开发、调试和维护是项目成本和计划的主要因素。关键条件是软件是否复用；项目是否可以将软件开发投资延伸到多个产品？在许多情况下，采用现成软件，进一步缩短开发时间都牵涉到软件复用效率。工业控制应用无疑属于这个范畴，因为量并不是很大，许多项目集成的现成主板的CPU子系统几乎没有新硬件设计。除了少数情况外，实现软件复用的主要因素已经变为使用高级编程语言以及支持软件集成及测试的强大开发工具。ARM Cortex-M3等现代架构旨在最大限度地降低对汇编代码的需求，同时对架构进行优化以便与强大的调试工具无缝协作。系统设计人员可能认为将基于ARM的微控制器应用于8051即可满足目标性能约束的设计未免大材小用，但这样做的目的其实在于便利的软件开发能最大限度地缩短项目周期并降低成本。



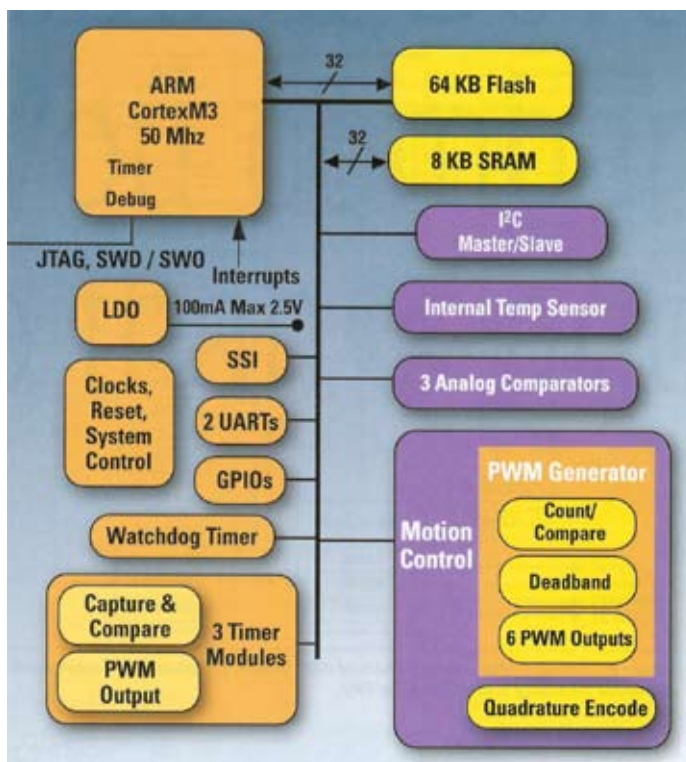
深入研究工业控制器设计约束

软件环境无疑是嵌入式系统中CPU选择的第一动力,我们现在就可以深入探究影响CPU选择的硬件问题。选择微控制器需要评估(活动和待机)功耗、板载内存要求以及通用和专用外围设备的系统接口。事实证明,CPU内核是现代微控制器的冰山一角,因为一款配置完善的Cortex-M3仅约60K门。集成外围设备和内存占据了大部分硅片面积,通用I/O决定了封装引脚的大小。图1所示为LM3S801,这是Luminary Micro最近推出的产品之一,将其产品组合扩展到19个MCU。所有Stellaris设备都采用这一基本架构,基于Cortex-M3并在内存大小、外围设备和I/O方面各不相同。

除了CPU内核上的标签,这些方块图看上去与大多数8位和16位微控制器十分相似。对于系统设计人员而言,这不是RISC微处理器,而是微控制器,关键问题在于内存、外围设备和I/O配置与系统需求的配合程度。系统配置的差异性令人瞠目,从而营造出一个竞争激烈环境,微控制器供应商需要为它提供各种设备组合。这就是为什么Luminary Micro必须快速推出不同价格、性能和配置的Cortex-M3新产品的原因所在。

扩展 Cortex-M3 经济以降低内存成本

许多系统设计人员都受累于主流的误解,即CISC CPU与RISC相比所需的程序内存存储器更小。这一观点可追溯到上个世纪80年代的RISC-CISC之战,当时32位 RISC 编译器比32位CISC编译器所生成的代码段要大。但是,8051等8位CISC机器对于现代高级软件而言,实际上是效率很低的架构。而且,Cortex-M3采用包括16位和32位指令的Thumb2指



▲ 图1 Stellaris LM3S801是Luminary Micro推出的最新Cortex-M3设备之一,它大幅提高了时钟速率并添加了更多电动机控制功能。

令集,它针对高级语言和混合数据类型进行了优化。这些结果引人注目,因为ARM报告Cortex-M3需要的代码空间只有8051的1/4。缩减代码大小对系统设计人员非常重要,因为他们需要面对这样一个事实,即内存要求往往是初始项目估计量的两倍。板载内存大小是芯片成本最重要的推动力之一,所以Cortex-M3再次得以挑战大众熟悉的8位设备经济优势。

高性能可以降低功率吗?

功率是8位架构表面上具有绝对优势的一个方面。毕竟32位架构在待机模式中功耗的晶体管更多。在活动模式中,32位设备的总线更宽,因此消耗的能量更大。但CPU内核只是整个微控制器设备中很小的一部分。ARM估计显示,Cortex-M3内核功率约为0.19mW/MHz(0.18微米),而基于8051的整个微控制器(Atmel AT89LP)则标称3mW/MHz的低功率。很明显,将外围设备、内存和I/O计算在内时,CPU内核功率仅占整个活动

功耗很小一部分。那么,32位设备实际上是如何降低系统功率的呢?无论约束来自电池寿命还是能源成本,对于多数有功率约束的系统而言,真正的问题是平均功耗。多数低功率系统尽可能长时间地保持待机/睡眠模式,直到系统事件迫使它退出待机模式并执行任务,然后重新返回睡眠模式。一个常见的案例是除了接收传感器数据外一直处于睡眠状态的设备。待机/睡眠模式中的功耗与活动模式相比可以忽略不计,因此,平均功率是基于活动模式在整个运行时间中的比重。由于32位Cortex-M3设备执行任务的速度比8位设备快许多倍,所以活动模式中所用的时间更短导致平均功率相应降低。

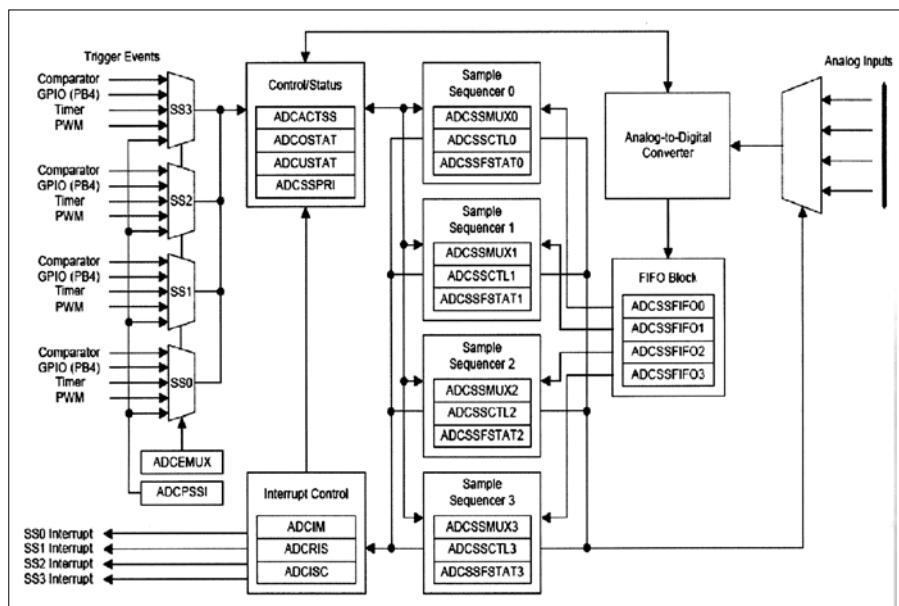
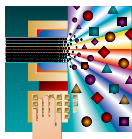
32位设备的性能起初显得有点大材小用,但实际上可能是最有效、经济的解决方案。

工业控制设计人员已经开始青睐 Cortex-M3

Luminary Micro宣告了来自工业控制客户的几项设计大奖,它们从CPU选择到32位Cortex-M3无所不在。这三个案例中的每个产品之前都基于8位微控制器,但Luminary Micro的定价策略消除了新设计采用32位架构的成本障碍。在许多情况下,ARM处理器的整体优势和广泛的ARM软件生态系统令客户很难抵抗其诱惑。成本上与8位设备不相上下,这使得系统设计人员能使用传统的微控制器标准对Luminary的Cortex-M3设备进行功能和性能评估。

案例1: 超声波水流测量仪

客户以前的设计采用Microchip和Atmel 8位微控制器,但代码复用存在很



▲ 图2 Luminary Micro的多通道ADC采用可编程序列发生器和可配置触发事件，可最大限度地提高灵活性和降低CPU负担。

大问题，所以转而考虑ARM架构。该设计需要大量通用I/O (GPIO) 和3个模数(ADC)转换通道。虽然Luminary Micro成本最低的设备未集成ADC，但3xx系列却增加了独一无二的片上多通道ADC。由于两个案例设计采用该ADC，我们在图2中加以详细说明，图中所示为可编程序列发生器，它们使CPU不必以可变采样率执行多通道实时任务。序列发生器由各种触发事件控制，可将其中一个采样通道专用于片上温度传感器以便校正设备。灵活的ADC是客户最终选择Stellaris LM3S301的技术因素之一。

案例2: 电动机控制——电子变速驱动器

以前的设计采用Freescale和Cypress的8位设备，但该客户将具有更高性能的、高度集成的Luminary Micro Cortex-M3设备视为降低成本的一种方式。该应用采用4个ADC通道和脉宽调制(PWM)输出来控制电动机。过去在处理传动控制算法中的大量乘法累加运算时，8位处理器达到了性能极限。虽然不象其他案例那样明显，代码可复用性也是需要考虑的。由于需要集成ADC，该客户最终选择了Stellaris LM3S315。

案例3: 装配线的计数器

以前的设计采用TI和Microchip的8位处理器，但ARM阵营的优势使客户悟出，改用ARM可改善代码复用性。该设计需要许多GPIO和2个PWM输出来驱动扬声器。Cortex-M3的快速中断响应功能也十分重要，因为当装配线上的物品与红外光束交叉时，该应用通过GPIO输入一个信号。该设计目前采用Stellaris LM3S310。

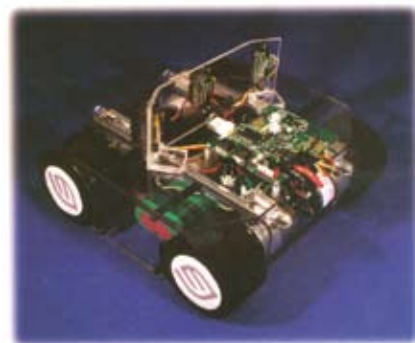
没有什么应用比机器人汽车更酷了

虽然目前的Cortex-M3客户还无法炫耀他们的产品，这里值得强调Luminary Micro为其产品发布而整合的一款应用。本页的图3展示的是一部无人驾驶车辆，由Luminary Micro的工程师设计、构建并全部使用C代码编程。原先的汽车采用12 MHz LM3S102控制卡，软件控制使用PWM输出的电刷DC电动机。电动机控制车轮，使汽车在遇到障碍时能转向。这部汽车实际上通过读取光学传感器来“辨别”前方路面，如果图片传感器发现天色变暗时甚至会打开前侧的车头灯。转向时，汽车会打开尾灯表明转弯方向。该软件算法包括一些随机化元素，以

便汽车不断适应新地形。

Cortex-M3 微控制器经济蓄势待发

本文简要介绍了Cortex-M3对微控制器行业带来的影响，结论突出了ARM在8位设计转换斗争中的显著优势。在Cortex-M3内核开发和发布过程中，Luminary Micro一直处于ARM主要合作伙伴的显赫位置，公司牢牢把握机会来赢得客户的信赖。对于访问Luminary Micro网站进一步了解近日宣布的Cortex-M3产品信息的读者，请务必看看机器人汽车的视频演示。工程师们不断改进这个精致的玩具，它现在已配备LM3S315并支持ADC通道，甚至支持Zigbee射频以便与PC通信。网站还提供指向本文作者最近发表的Microprocessor Report文章的链接，它对Cortex-M3和Stellaris架构做出了深入分析。



▲ 图3 开发出Luminary Micro的Cortex-M3机器人汽车进行新产品展示，为工程师们带来更多乐趣。

8位系统设计人员开始认识到CPU的状况发生了天翻地覆的改变，32位CPU已成为低端设计的合理选择，ARM阵营也将发生改变。当现有消费者、电信和汽车市场着重考虑大批量生产时，大量的低端系统设计将对ARM生态系统带来巨大影响。工具供应商对更大的客户群无疑乐不可支，但反应灵敏的新公司(如Luminary Micro)将在这样一个多样化的市场中继续奋斗。正当大企业推出自己的Cortex-M3产品时，越来越多的应用使整个ARM阵营得以茁壮成长。