

сообщения  
объединенного  
института  
ядерных  
исследований  
дубна

P11-91-44

Ф.В. Левчановский, Т.Ф. Сапожникова,  
А.П. Сапожников, И.Н. Силин

ЛОГИЧЕСКОЕ МОДЕЛИРОВАНИЕ  
ПРОЦЕССОРА МКБ-8601

1991

При проектировании такого сложного устройства, как центральный процессор МКБ-8601 /1/ (порядка 100 микросхем на каждой из 4-х плат), естественным было желание на начальной стадии разработки провести его логическое моделирование. Это позволяет, во-первых, обнаружить логические ошибки в схемах до их реального воплощения "в железе", что сокращает время технической реализации проекта и его стоимость. Во-вторых, моделирование помогает лучше понять структуру проектируемого устройства и взаимодействие отдельных его частей. В-третьих, описание на формальном языке логического моделирования представляет из себя неплохую документацию, понятную широкому кругу специалистов.

В отличие от всех остальных этапов работы над проектом МКБ, где мы обходились "домашними" инструментальными средствами, здесь, ввиду сложности требуемого инструмента, была использована разработанная в ИТМ и ВТ система "Пульс" - лучшая из немногих систем логического моделирования, доступных на БЭСМ-6. /2/

Система "Пульс" ориентирована на проектирование заказных БИС и построенных на них устройств. Она осуществляет событийное моделирование в трехзначной логике (0,1 и неопределенное состояние), с учетом номинальных задержек базовых элементов. Структурная организация системы "Пульс" изображена на рис.1.

Проектируемые схемы представляются в системе в виде объектов. Описания объектов выполняются на входном языке формульного типа, основными чертами которого являются компактность (за счет широкого использования индексации) и универсальность (единобразное описание объектов различных уровней иерархии).

Объекты нижнего уровня иерархии конструируются из т.н. базовых элементов. Базовый элемент характеризуется своим заголовком (перечень входов и выходов) и функцией срабатывания, определяющей алгоритм функционирования элемента при его моделировании (в частности, временные задержки). К базовым элементам относятся, например, серийно выпускающиеся микросхемы.

Функции срабатывания описываются на специально разработанном фортраноподобном инструментальном языке. По существу, во время моделирования каждый тип базового элемента представляется в ЭВМ отдельной подпрограммой, состоящей из множества обращений к процедурам чтения, записи значений сигналов, записи событий и т.п. Система осуществляет как динамический, так и статический режимы моделирования. При статическом моделировании очередные входные воздействия подаются лишь после того, как закончится распространение предыдущих. Таким образом, входные воздействия в этом случае можно задавать без учета времени распространения сигналов в схеме.



Рис.1. Структурная организация системы "Пульс".

Непосредственным результатом моделирования является потактовая временная диаграмма, на которую автоматически выводятся входные и выходные сигналы моделируемого устройства. Перечень сигналов можно изменять и дополнять внутренними сигналами устройства и составляющих его объектов. Перед моделированием задаются входные воздействия в виде теста или указывается заранее составленный тест.

Для описания функциональных тестов в системе имеется простой язык, позволяющий описывать входные воздействия в произвольные моменты модельного времени. В языке предусмотрены специальные средства для задания периодических воздействий, что значительно облегчает описание синхронизации устройств. Описания тестов хранятся в архиве проекта, так же, как и описания проектируемых устройств.

Работа по моделированию процессора МКБ-8601 осложнялась двумя обстоятельствами:

- отсутствием у авторов проекта опыта работы в столь сложной предметной области. Необходимо было в сжатые сроки овладеть навыками обращения с большой программой, не имея тесного контакта с ее авторами. К тому же большинство использованных нами базовых элементов отсутствовали в библиотеке системы "Пульс", их пришлось программировать самостоятельно.

- система "Пульс" создавалась в конце 70-х годов для работы под управлением ОС Диспак. Большая часть ее написана на автокоде, поэтому система оказалась буквально нашпигованной макрокомандами (экстракодами) ОС Диспак./3/

Этап адаптации системы "Пульс" к ОС Дубна занял не менее 4 месяцев. Проблема совместимости по экстракодам решалась методом "встречного движения". Часть экстракодов ОС Диспак (например, экстракоды для обмена с терминалом) интерпретировалась диспетчером ОС Дубна, для чего в нем были сделаны полезные изменения. Другая часть экстракодов, наоборот, была заменена на обращения к заменяющим их подпрограммам с возвратом по регистру 14.

Система "Пульс" распространяется ее авторами в виде

библиотеки модулей загрузки, поэтому самостоятельное внесение в нее изменений потребовало предварительной детрансляции модулей в автокодный текст. Это было проделано с помощью программы-детранслятора /4/. Всего из недр системы "Пульс" было изъято не менее 300 экстракодов 20 различных типов. Заменяющие их подпрограммы (кстати, совсем небольшие по размерам) добавлялись к списку загрузки системы "Пульс".

Эта весьма трудоемкая работа по адаптации к другой ОС еще раз проиллюстрировала необходимость иметь выделенный слой интерфейсных программ, осуществляющих "мягкое" сопряжение между большими прикладными системами и конкретной ОС.

В ходе адаптации выяснилось, что "Пульс", использовавший в оригинале чисто динамическую загрузку, может быть переведен на смешанную статико-динамическую. Использовался статический загрузчик Ю.Данилова<sup>1</sup>, входящий в состав мониторной системы "Дубна". Проведенная модернизация, достойная включения в авторскую версию системы "Пульс", позволила увеличить реактивность системы более чем в 2 раза.

При моделировании процессора МКБ-8601 можно выделить несколько крупных этапов работы:

- Программирование поведения базовых элементов, отсутствовавших в архиве системы "Пульс";
- Описание структуры отдельных схем процессора на входном языке системы, трансляция во внутреннее представление.

---

<sup>1</sup> Проблема динамической дозагрузки программ к уже сформированному статическому разделу впервые была решена в мониторной системе "Дубна" именно Ю.Даниловым. Созданный им загрузчик MIXLOAD позволяет эксплуатировать большие программные системы в смешанном, статико-динамическом режиме, что существенно экономит время перезагрузки программных разделов. К сожалению, отсутствие публикаций об этой работе ограничивает известность ее автора узким кругом специалистов.

- Подготовка тестовых последовательностей входных сигналов;

- Компоновка единой модели процессора, управляющие сигналы для которой поступают из ПЗУ-объекта, моделирующего память микропрограмм.

- Анализ полученных временных диаграмм, поиск и исправление ошибок в схемах, редактирование описаний.

Первые 3 этапа, представляющие из себя накопление базы данных проекта МКБ, выполнены параллельно. Здесь проявилось основное достоинство языка описания схем - он оказался пригоден для создания документации, одинаково успешно воспринимаемой не только моделирующей программой, но и разработчиками проекта, как специалистами по электронике, так и программистами.

В процессе работы с моделью происходило своего рода "обживание" процессора, приобретение навыков микропрограммирования. Когда модель была достроена до уровня процессора в целом, встал вопрос об автоматизации внесения в нее микропрограмм. Мы воспользовались имеющимися в системе "Пульс" возможностями формирования объектов в пакетном режиме. К выходу кросс-системы микропрограммирования /5/ был пристроен блок, осуществлявший перевод готовой программы в описание объекта типа ПЗУ, и вызов системы "Пульс" в пакетном режиме приема данных. Закончив формирование объекта, моделирующего микропрограмму, "Пульс" переходил в диалоговый режим. Таким образом, за один терминальный сеанс с БЭСМ-6 можно было создать микропрограмму, используя все удобства кросс-системы, включить ее в модель процессора МКБ и получить диаграмму ее работы. Фактически, произошло смыкание нескольких независимо разработанных инструментальных систем.

В целом, комплекс инструментальных программно-аппаратных средств проекта МКБ выглядит следующим образом (см. рис.2) :

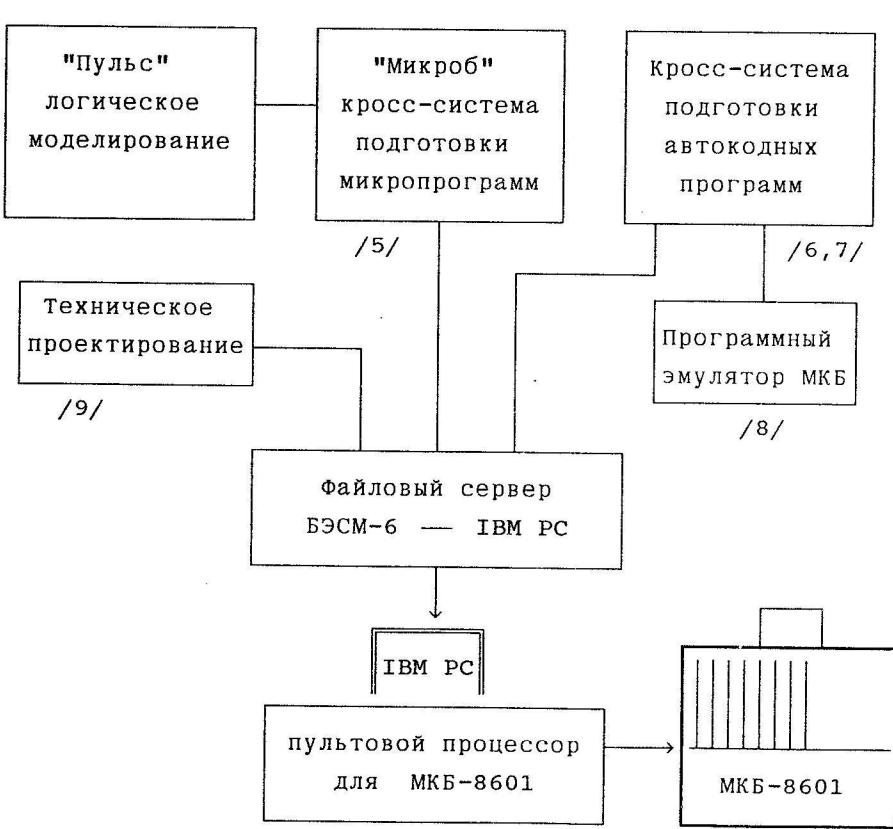


Рис.2. Инструментальное обеспечение проекта МКБ-8601.

Кросс-система /5/, ядром которой является микроассемблер, реализует типовой набор функций, сформулированный еще в ранних работах по микропрограммированию и автоматизации /10,11/. Это ввод и хранение текстов микропрограмм на входном языке; трансляция этих микропрограмм в микрокод; статическая проверка структуры микрокода; сборка единой микропрограммы и передача ее в объектную машину.

В отличие от подхода, описанного в /12/, в нашей системе основной задачей подсистемы моделирования была не отладка микропрограмм, а поиск оптимальных решений при проектировании

аппаратуры и проверка правильности работы логических схем. Так, например, формат микрокоманды в ходе проектирования неоднократно менялся, а разрядность микропрограммного слова выросла от 96 до 112 разрядов.

На модели был выявлен ряд ошибок в проектируемых схемах. К числу наиболее существенных относятся отсутствие тактирования при работе с некоторыми внешними сигналами, ошибки при кодировке программируемых логических матриц и др. Такие ошибки весьма трудно обнаружить при наладке готовых плат, а их исправление требует серьезных переделок. Известно, что решение многих проблем, возникающих при изготовлении плат и их наладке, не зависит от усилий самих разработчиков. И чем меньше будет таких проблем, тем лучше. Поэтому мы считаем, что затраты умственного труда на освоение и использование системы логического моделирования вполне окупились.

#### ЛИТЕРАТУРА

1. Давыдов А.Л., Емелин И.А., Кадыков В.М., Ломидзе О.Н., Левчановский Ф.В., Попов М.Ю., Сапожников А.П., Сапожникова Т.Ф., Силин И.Н., Принципы организации и архитектура процессора-эмулятора МКБ-8601. - Дубна, ОИЯИ, Б1-11-88-442, 1988.
2. Рябов Г.Г., Лакшин Г.Л., Конопкин В.Н., Коротаев Ю.С. Система логического проектирования высокопроизводительных вычислительных комплексов /В сб. "ЭВТ" вып.1 стр.198-210/. Москва, "Радио и связь", 1987.
3. Тюрин В.Ф. Операционная система ДИСПАК. Москва, "Наука", 1985.
4. Владимиров В.В. Детранслайтор DTRAN. Получение автокодных текстов программ из стандартных массивов БЭСМ-6. (Руководство программиста). Ленинград, НИТИ, 1983.
5. Сапожников А.П. Кросс-система МИКРОБ. Дубна, ОИЯИ. Б2-11-85-659. 1985.
6. Давыдов А.Л., Сапожников А.П. Ассемблер МКБ-8601. Дубна ОИЯИ, Б3-11-88-774. 1988.

7. Давыдов А.Л., Сапожников А.П. Загрузчик МКБ-8601. Дубна ОИЯИ, Б3-11-88-775. 1988.

8. Сапожникова Т.Ф. Программный эмулятор специпроцессора МКБ-8601. Дубна, ОИЯИ, Б2-11-88-891. 1988.

9. Амосов А.В. и др. Единая система автоматизированного проектирования и изготовления радиоэлектронной аппаратуры ЕСАПИ-2Б. /В сб. "ЭВМ в проектировании и производстве", стр. 254-261/. Ленинград, "Машиностроение", 1983.

10. Хассон С. Микропрограммное управление. Москва, "Мир", 1973. Ч. 1,2.

11. Автоматизация проектирования вычислительных систем. Языки моделирования и базы данных /Сб. под ред. И.Брейера/. Москва, "Мир", 1979.

12. Вишневский Ю.Л., Стародубцева Т.В., Шедко П.В. Система автоматизации параллельного микропрограммирования "РИФМ". / В сб. "Высокопроизводительные вычислительные системы и их программное обеспечение, стр.17-28./, Новосибирск, ВЦ СОАН, 1987.

Левчановский Ф.В. и др.

Логическое моделирование процессора МКБ-8601

P11-91-44

Изложены результаты работ, проведенных на ранних стадиях разработки процессора МКБ-8601. Представлена структура инструментальных средств проекта. Обосновывается необходимость глубокого логического моделирования сложных электронных устройств. Описана подсистема логического моделирования, использованная в проекте МКБ-8601.

Работа выполнена в Лаборатории вычислительной техники и автоматизации ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1991

#### Перевод авторов

Levchanovskij F.V. et al.

Logic Simulation of the MKB-8601 Processor

P11-91-44

The results of the investigation made at early stages of the MKB-8601 processor implementation are stated. The software tools for this design are described. The necessity of detailed logic simulation for complicated electronic units is postulated. A logic simulation subsystem which has been used in the MKB-8601 design is described.

The investigation has been performed at the Laboratory of Computing Techniques and Automation, JINR.

Рукопись поступила в издательский отдел  
24 января 1991 года.