	网络 接口		CPU 互连	
	硬IP		硬IP	
	FPGA 可重构逻辑 (数据面)			加速器
ARM 多核处理器 (控制面)			iΑ	向量计算
				压缩加密
			l面)	数据结构
				调度队列
	硬IP		P	
	板上 DRAM		RAM	