

欢迎第一次加入的伙伴(开会时请从下一页开始展示)

- 开放编辑, 直接点击 request for edit 然后在东亚时区群里at吴伟
- 如果没有找到自己的内容分类, 可以添加1-2页在最开始或中间
- 欢迎在开始的前5分钟进行自我介绍
- 日常八卦在东亚时区RISC-V双周同步微信群中, 欢迎加入

东亚时区RISC-V双周会

2024年06月27日·第083次

<https://github.com/cnrv/RISCV-East-Asia-Biweekly-Sync>

Host: 程龙灿

Organizer: PLCT Lab plct-oss@iscas.ac.cn

会议议程(15:00 - 16:00)

- 自我介绍、等待参会者接入、非技术话题八卦(没有的话就直接跳过)
- RVI 的更新和八卦(基本上跟东亚双周会群内消息同步)
- Unratified Specs 的参考实现进展
- 东亚地区小伙伴的项目更新
- 自由讨论

RISC-V International 同步、全球开源社区八卦(陈逸轩)

- [DeepComputing 和 canonical 合作推出 RISC-V 笔记本电脑。](#)
- [Axiomise 、Lauterbach 和 Ventana 亮相 RISC-V 欧洲峰会。](#)
- [Sipeed 推出 "RISC-V 探索者"笔记本 Lichee Book 4A。](#)
- [Synopsys 扩展了其 ARC 处理器产品组合, 将 RISC-V 处理器系列纳入其中。](#)
- [Breker Verification Systems 推出 RISC-V CoreAssurance 和 SoCReady SystemVIP, 实现自动化、认证级 RISC-V 的验证覆盖范围。](#)
- [Andes Technology 在 RISC-V 欧洲峰会上展示在人工智能和汽车应用领域应用。](#)
- [Ashling 宣布 RiscFree™ C/C++ SDK 支持瑞萨基于 RISC-V 的 R9AG021 MCU。](#)
- [Semidynamics 在 RISC-V AI IP 上对 70 亿参数模型进行基准测试。](#)

RISC-V 韩语社区的同步与八卦

- 本周韩语社区没有新闻

请此页编辑者删除水印

RISC-V 日语社区的同步与八卦

- 瑞萨电子最近推出的MCU R9A02G021
- 低功耗 32 bit 48 MHz Renesas RISC-V 内核、128 KB 代码闪存、16 KB SRAM、12 位 A/D 转换器
- 每片接近3USD

请此页编辑者删除水印

RISC-V 俄语社区的同步与八卦

- RISC-V联盟第二次meetup在卡巴斯基实验室举行，致力于RISC-V架构及其在网络安全领域的应用。
- 第九届“工业俄罗斯数字化工业”会议于5月21-24日在下诺夫哥罗德举行，在RISC-V联盟展台的展区，展示了MCU开发板RISC-V DEVBOARDS的早期访问计划。

RISC-V 德语社区的同步与八卦(罗云翔)

1. The RISC-V Summit Europe于6月24日至6月28日在慕尼黑展会中心举行

会议网站:<https://riscv-europe.org/summit/2024/>

本次参会人员73.8%来自欧洲, 8.6%来自中国, 8%来自美国, 9.8%来自其他地区

报告包括人工智能、SoC和系统设计、性能优化、芯片设计和芯片定制化设计、安全和验证等

主流中国RISC-V厂商大都参加, 基本都有展示物+Poster, 国外部分大厂商有展示物+Poster, 其他国外厂商Poster

当前RISC-V members: 172个研究机构 > 107个芯片制造商 > 50个软件公司

Tuesday, June 25th

09:00-09:40

Welcome

09:00 - Welcome - *Stefan Wallentowitz, Hochschule München* [Details](#)

09:15 - RISC-V in 2024 - *Calista Redmond, RISC-V International* [Details](#)

9:40-10:30

Keynotes

09:40 - All-in-One RISC-V AI compute engine - *Roger Espasa, Semidynamics Technology Services SL* [Details](#)

10:00 - Take advantage of RISC-V without adding risk to your next generation SoC and system design - *Thomas Heurung, Siemens EDA* [Details](#)

10:15 - Solving the RISC-V puzzle - Optimal performance with zero risk - *Ron Black, Codasip* [Details](#)

10:30-11:30

Break, Booth, Posters

10:30 - Break, Booth, Posters [Details](#)

11:30-12:00

Keynotes

11:30 - RISC-V State of the Union - *Krste Asanović, SiFive* [Details](#)

12:00-12:15

Talks

12:00 - Optimizing Data Transport Architectures in RISC-V SoCs for AI/ML Applications - *Ashley Stevens, Arteris* [Details](#)

12:15-12:30

Talks

12:15 - Enhancing convolutional neural network computation with integrated matrix extension - *Jim Chun-Nan Ke, Andes Tech* [Details](#)

RISC-V 德语社区的同步与八卦(罗云翔)

- Student designed boards (one student one board)、香山SoC、RICORE, 展示目标检测和Pioneerbox放开芯院视频(开芯院)
- C908 C910开发板、R***Book、ROS机器人, 主题为创建生态(玄铁)
- LicheeConsole4A(Sipeed)
- EIC77系列开发板展示视频播放、游戏(ESWIN)
- RISC-V CPU + 自动驾驶(芯来科技 Poster)
- cloud.terapines.com云平台(兆松科技)
- 宇航:Power Stone P1、Keystone K1 (SPACEMIT)
- 机器人(远程控制)、RC-CAR、AI Speaker、RISC-V laptop 2、RouterV各种应用(DeepComputing)
- AndesCore AX60展示目标检测(Andes)
- HiFive Premier P550 展示播放视频(Sifive)
- 芯片设计(Synopsys)
- 展示VxP高性能计算 upto 512 bit mantissa (Cea)
- Custom design (Codasip)
- 验证和安全(西门子)
- Amazfit GTR mini (Amazfit)



RISC-V 中国峰会进展(吴伟)

- 8月19-25日, 其中展区和主会场21-23日共三天, 杭州黄龙饭店
- 投稿6/22截止, 7/8发送通知。超过150篇投稿(未统计邀请和赞助报告)
- 赞助席位基本售罄, 还剩21号晚上晚宴冠名

Already a large number of vendors are catching up on new product launches at the RISC-V China Summit

- **Laptop Using XiangShan Nanhu RISC-V IP**
- New RISC-V commercial operating system
- Robotics solutions (ROS-based)
- **Documentation Encyclopedia Project for 50 Million RISC-V Users (RV2036)**

RISC-V 学习资源汇总整理计划(汪辰)

背景描述:

RISC-V 国际基金会在 2023 年 12 月 14 日发起了一个新的 RISC-V 学习资源汇总整理计划[1], 希望为 RISC-V 的爱好者和初学者提供一个方便的学习资源索引(学习资源可以是课程、软件、文档、文章等)。Learning RISC-V 仓库地址: <https://github.com/riscv/learn>。

我们的目标:

未来把所有中国乃至东亚的 RISC-V 教学资源都列上去!

欢迎直接向 GitHub 提交 Issue 报告学习资源(自己的或者他人的都可以)

有问题也欢迎联系: 汪辰 wangchen20@iscas.ac.cn

状态更新:

- Implementing a Linker from Scratch [2]: 已被接收 [3] 作为 Intermediate-Level resources

[1]: <https://lists.riscv.org/g/allmem/message/256>

[2]: <https://github.com/riscv/learn/issues/39>

[3]: <https://github.com/riscv/learn/pull/40>

RISC-V GCC进展

- 支持了Sscsrind/Smcsrind, Smcdeleg/Ssccfg扩展

<https://sourceware.org/pipermail/binutils/2024-June/134698.html>

<https://sourceware.org/pipermail/binutils/2024-June/134934.html>

- Zacas的binutils支持已合入Upstream, 正在同步更新Zabha对应的指令中

<https://sourceware.org/git/?p=binutils-gdb.git;a=commit;h=88729e96162f0293177d2324fc8dc6cd78aac7>

93

- 添加了大量的RVV对. SAT_SUB (Saturating Subtraction) 的支持与测试

<https://gcc.gnu.org/git/?p=gcc.git;a=commit;h=869af0255b648727fbd45fd3da4225069cbcb86d>

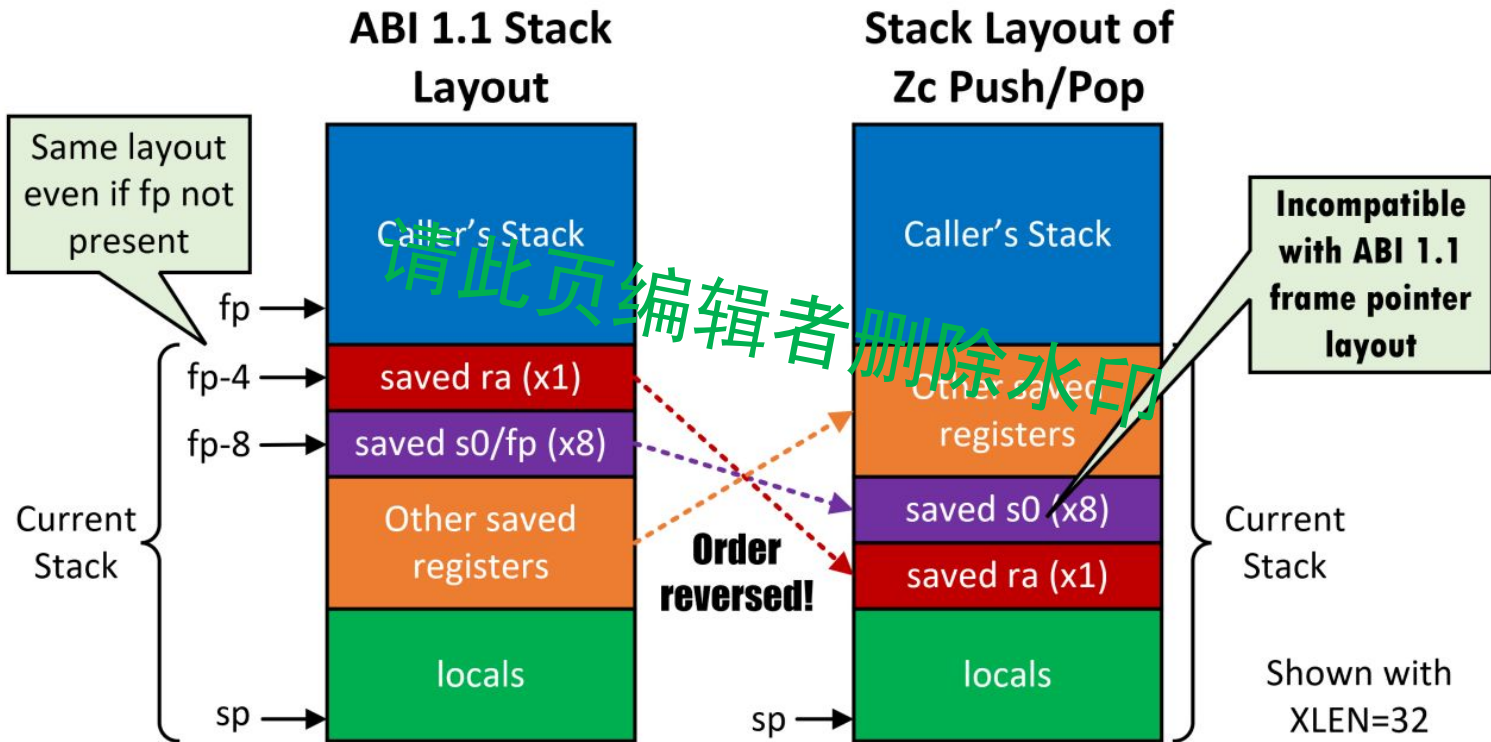
- 添加了Binutils不支持Zaamo/Zalrsc时的检测处理

<https://gcc.gnu.org/git/?p=gcc.git;a=commit;h=4f18f75c5648d0b46a72f18e321bec279a6964be>

- 添加了Binutils不支持Zaamo/Zalrsc时的检测处理

RISC-V GCC进展

<https://lists.riscv.org/g/tech-code-size/message/1619>



Implication: Compiler can't use push/pop when frame pointer requested

RISC-V GCC进展

Quantifying Impacts

Impact Legend	
None	Small
Medium	Large

Impact	1) Create new push/pop instructions Note: Match ABI 1.1 order	2) Change existing push/pop instructions Note: Match ABI 1.1 order	3) Add ABIs to match existing push/pop instructions
Toolchains	Short-term Impact Support new instructions	Short-term Impact Update DWARF & detect mixed linking	Long-term Impact Impl, test, & support burden
Debuggers	Short-term Impact Support new instructions	Uses DWARF	Long-term Impact Impl, test, & support burden
Pre-compiled App/Lib with FP Not using push/pop currently			ABI 1.1 layout already used
Pre-compiled App w/o FP With or w/o push/pop		Incorrect debug results Bad DWARF (Detectable?)	ABI 1.1 layout doesn't apply
Pre-compiled Libs w/o FP With or w/o push/pop		Can break build If mixed linking	Can break build If mixed linking
Stack layout-dependent SW e.g., stack backtrace			Breaks SW SW no longer matches ABI
RVI Ratification	Small Impact Simple extension (fastrack?)	Small Impact Simple extension (fastrack?)	

Clang/LLVM 进展 (PLCT)

- [RISCV] Remove experimental from Ztso
<https://github.com/llvm/llvm-project/pull/96465>
- [RISCV] Add support for getHostCPUFeatures using hwprobe
<https://github.com/llvm/llvm-project/pull/94352>
- 我们在分析spec cpu 2017, 其中548经过分析, 可以提升70%左右, 欢迎同样在分析spec cpu的小伙伴交流
 - [Pipelines] Move IPSCCP after inliner pipeline
<https://github.com/llvm/llvm-project/pull/96620>

QEMU/Spike/Sail/ACT进展 (PLCT)

请此页编辑者删除水印

V8 for RISC-V 更新(邱吉、陆亚涵)

1. 5638131: [riscv] Add riscv32 turboshaft unittests | <https://chromium-review.googlesource.com/c/v8/v8/+5638131>
2. 5646174: [riscv] Delete RiscvNor | <https://chromium-review.googlesource.com/c/v8/v8/+5646174>
3. 5656082: [riscv] Fix GetMemOp and kMaxPCRelativeCodeRangeInMB error | <https://chromium-review.googlesource.com/c/v8/v8/+5656082>
4. 5638130: [riscv] Fix turboshaft incorrect index and value | <https://chromium-review.googlesource.com/c/v8/v8/+5638130>
5. 5651811: [riscv] Skip shared-memory tests which require sandbox enabled | <https://chromium-review.googlesource.com/c/v8/v8/+5651811>
6. 5634284: [riscv] Port turboshaft SIMD instruction selector | <https://chromium-review.googlesource.com/c/v8/v8/+5634284>
7. 5612950: [riscv] avoid cpu probing in li_ptr | <https://chromium-review.googlesource.com/c/v8/v8/+5612950>
by kxxt

Port upstream:

8. 5650126: [riscv][builtins] Optimize and simplify CallApiGetter builtins | <https://chromium-review.googlesource.com/c/v8/v8/+5650126>
9. 5574671: [riscv] Port Turboshaft InstructionSelector part5 | <https://chromium-review.googlesource.com/c/v8/v8/+5574671>
- 10.

Spidermonkey for RISC-V更新（邱吉、陆亚涵）

请此页编辑者删除水印

OpenJDK for RISC-V 更新(RV64) 杨飞 (offline)

1. Reviewed JDK-mainline PRs:

- <https://github.com/openjdk/jdk/pull/19473> (8333248: VectorGatherMaskFoldingTest.java failed when maximum vector bits is 64)
- <https://github.com/openjdk/jdk/pull/19459> (8332900: RISC-V: refactor nativeInst_riscv.cpp and macroAssembler_riscv.cpp)
- <https://github.com/openjdk/jdk/pull/19472> (8333245: RISC-V: UseRVV option can't be enabled after JDK-8316859)
- <https://github.com/openjdk/jdk/pull/19481> (8333276: RISC-V: client VM build failure after JDK-8241503)
- <https://github.com/openjdk/jdk/pull/19431> (8332899: RISC-V: add comment and make the code more readable (if possible) in MacroAssembler::movptr)
- <https://github.com/openjdk/jdk/pull/19564> (8333652: RISC-V: compiler/vectorapi/VectorGatherMaskFoldingTest.java fails when using RVV)
- <https://github.com/openjdk/jdk/pull/19453> (8332689: RISC-V: Use load instead of trampolines)
- <https://github.com/openjdk/jdk/pull/19320> (8332587: RISC-V: secondary_super_cache does not scale well)
- <https://github.com/openjdk/jdk/pull/19649> (8333964: RISC-V: C2: Check "requires_strict_order" flag for floating-point add reduction)
- <https://github.com/openjdk/jdk/pull/19679> (8334135: RISC-V: check vector support in VM_Version::os_aux_features)
- <https://github.com/openjdk/jdk/pull/19686> (8334078: RISC-V: TestIntVect.java fails after JDK-8332153 when running without RVV)
- <https://github.com/openjdk/jdk/pull/19750> (8334396: RISC-V: verify perf of ReverseBytes/L)

OpenJDK for RISC-V 更新(RV32G移植相关工作)曹贵

JDK RV64:

- <https://github.com/openjdk/jdk/pull/19649> (8333964: RISC-V: C2: Check "requires_strict_order" flag for floating-point add reduction)
- <https://github.com/openjdk/jdk/pull/19686> (8334078: RISC-V: TestIntVect.java fails after JDK-8332153 when running without RVV)
- <https://github.com/openjdk/jdk/pull/19785> (8334505: RISC-V: Several tests fail when MaxVectorSize does not match VM_Version::_initial_vector_length)
- <https://github.com/openjdk/jdk/pull/19852> (8334843: RISC-V: Fix wraparound checking for r_array_index in lookup_secondary_supers_table_slow_path)

JDK RV32:

本期暂无更新

RuyiSDK (Jing Xi, PLCT)

- Introduction
 - RuyiSDK: An Integrated Development Environment for RISC-V
 - Components of RuyiSDK
 - Ruyi Component Manager(also known as Ruyi Package Manager)
 - Ruyi Integrated Development Environment (Ruyi IDE): Development toolkit for RISC-V software and applications
 - Developer Community(Ruyi Developer Community): Documentation, tutorials, forums, technical discussions, blogs, etc.
 - URL:
 - Website: <https://ruyisdk.org/>
 - Documentation: <https://ruyisdk.github.io/docs>
 - **OS support for RISC-V boards**: <https://github.com/ruyisdk/support-matrix/>
 - Download:
 - GitHub Releases: <https://github.com/ruyisdk/ruyi/releases/>
 - iscas: <https://mirror.iscas.ac.cn/ruyisdk/ruyi/releases/>
 - GitHub: <https://github.com/ruyisdk/ruyi>

RuyiSDK (Jing Xi, PLCT)

- RuyiSDK V0.13 Release
 - [support-matrix](#) added English version and development board IP Core;
 - Reforms the plugin architecture of ruyi tool so that subsequent updates do not require downloading the latest version of ruyi tool every time;
 - Added support for openEuler 24.03 LTS system;
 - RuyiSDK also participated in two events and introduced the RuyiSDK package manager:
 - [MoonBit Meetup 3](#)
 - [2024 Shanghai International Embedded Exhibition](#)

RuyiSDK has made preliminary integration with 29 different RISC-V development boards:

- 1. Allwinner Nezha D1
- 2. Canaan Kendryte K230
- 3. Canaan Kendryte K510
- 4. Milk-V Duo
- 5. Milk-V Duo S
- 6. Milk-V Mars
- 7. Milk-V Mars CM
- 8. Milk-V Meles
- 9. Milk-V Pioneer Box
- 10. Milk-V Vega
- **11. Pine64 Star64**
- 12. SiFive HiFive Unmatched
- 13. Sipeed Lichee Cluster 4A
- 14. Sipeed Lichee Console 4A
- 15. Sipeed LicheePi 4A
- 16. Sipeed Lichee RV
- 17. Sipeed LicheeRV Nano
- 18. Sipeed Maix-I
- 19. Sipeed Tang Mega 138K Pro
- 20. StarFive VisionFive
- 21. StarFive VisionFive2
- 22. WCH CH32V103 EVB
- 23. WCH CH32V203 EVB
- 24. WCH CH32V208 EVB
- 25. WCH CH32V303 EVB
- 26. WCH CH32V305 EVB
- 27. WCH CH32V307 EVB
- 28. WCH CH582F EVB
- 29. WCH CH592X EVB

No updates recent

openEuler RISC-V (周嘉诚)

Status / 20240627

- openEuler 24.03 LTS Released with full-fledged RISC-V support [[Download](#)]
- 🎉 A sibling preview release for openEuler LLVM Parallel Universe Project also available now 🎉 [[Download](#)]
- Working on a follow-up community release by oE RISC-V Sig for supporting more devices with *vendor kernels, proprietary drivers, etc.*
- Fundamental packages (freezed in LTS lifetime)
 - [[Full List](#) in Chinese]
 - glibc 2.38, binutils 2.41
 - gcc 12.3.1, llvm 17.0.6
 - libffi 3.4.4
 - openjdk 8u402-b08 / 11.0.23 / 17.0.11 / 21.0.3
 - python 3.11.6, perl 5.38.0
 - golang 1.21.4, rust 1.77.0
- Features:
 - 6.6-based [common kernel](#) for Qemu, SG2042 (Pioneer) & TH1520 (LPi4A)
 - UEFI-supported hardware & Qemu images
 - Penglai TEE-enabled firmware variants
- Images:
 - [UEFI](#) Install [ISO](#) for SG2042 (Pioneer)
 - Standard & Netinst variants available
 - [UEFI](#) qcow2 Image for QEMU [w/ Penglai](#)
 - Legacy Images for Pioneer & LPi4A
 - Community support for other boards
 - Coming in the follow-up community release in Q3'24

Gentoo for RISC-V 的情况更新 (Gentoo 小队)

- New Stages for profile 23.0
- Interest RVV1.0
 - Gentoo Running in SpacemiT K1 (BPI-F3)
 - [Luzero's Link](#), [Stijn's Link](#)
- Packages:
 - Openjdk-17 fixed, bug #927145
 - app-emulation/qtrvsim in main portage tree
 - In riscv overlay
 - www-client/chromium-123.0.6312.122
 - app-emulation/spike
- Todo
 - Nodejs broken, bug #931256

请此页编辑者删除水印

Arch Linux RISC-V (潘瑞哲、Felix) (Offline)

Package update count: 1594

Distinct package update count: 1430

[core] 259 / 265 (97.74%)

[extra] 13270 / 13664 (97.12%)

Highlight packages:

linux - 6.9.3.arch1-1 --> 6.9.4.arch1-1

rust - 1:1.78.0-1 --> 1:1.79.0-1

nodejs - 22.2.0-1.1 --> 22.3.0-1

electron31 - never been built --> 31.0.2-1

electron - 1:30-1 --> 1:31-1

chromium - 125.0.6422.60-2 --> 126.0.6478.61-1

- electron31 vs 30 patchset changes:
<https://github.com/riscv-forks/electron/compare/7a826aeef60f0aceaad5cbbcf4e526324e72dcc5...v31.0.1-riscv>
- chromium:
 - Update sandbox patch to latest version in upstream gerrit to fix crash due to sandbox blocked riscv_hwprobe
 - Retrieve fix-rust-target.patch from elsewhere due to GitHub .patch checksum mismatch (caused by shasum prefix collision)
 - Fix v8 performance regression:
<https://github.com/riscv-forks/electron/issues/1>
 - PR:
<https://github.com/felixonmars/archriscv-packages/pull/3841>
 - and
<https://github.com/felixonmars/archriscv-packages/pull/3842>

Fedora for RISC-V status update (20240627)

- **RPM packaging**

- Koji Status: Rawhide
- **F39: 22465/22787 [98.59%] srpm [stop]**
- **F40: 19967/23896 [84.33%] srpm**
- **Rawhide: 22059/23903 [93.10%] srpm**
 - **Enabling all Desktop supports**
 - **Focus on upstreaming srpm**

- **main package version:**

- Toolchain: gcc-14.0.1, glibc-2.39.9000-25, binutils-2.42.50-14 [up-to-date]
- libffi-3.4.6-2 (up-to-date)
- java-1.8.0-openjdk
- java-11-openjdk, java-17-openjdk, java-21-openjdk
- java-latest-openjdk
- perl-5.38.2-507 (up-to-date)
- python3.12-3.12.3-2 (up-to-date) python3.13 (ongoing)
- llvm-18.1.6-1 (up-to-date)
- golang-1.22.3-1 (up-to-date)
- rust-1.78.0-3.1 (up-to-date)

- **Desktop support Fedora Rawhide:**

- **DONE:** XFCE/LXDE/LXQT/Cinnamon/Sway/Budgie /Sugar/GNOME/Mate
- **Testing:** KDE/Deepin
- **Key Desktop App**
 - **firefox-126.0-9 [DONE]**
 - **libreoffice-24.2.4.2-2 [DONE]**
 - **Thunderbird-115.11.1-1 [DONE]**
 - chromium-125.0.6422.112-2 [ONGOING]

- **Image :**

- Sophgo SG2042 (EDK2)
- T-Head TH1520 LiveCD image
- StarFive JH7110 boards [DONE]
- Spacemit K1 [ONGOING]
- Eswin EIC7700 [ONGOING]

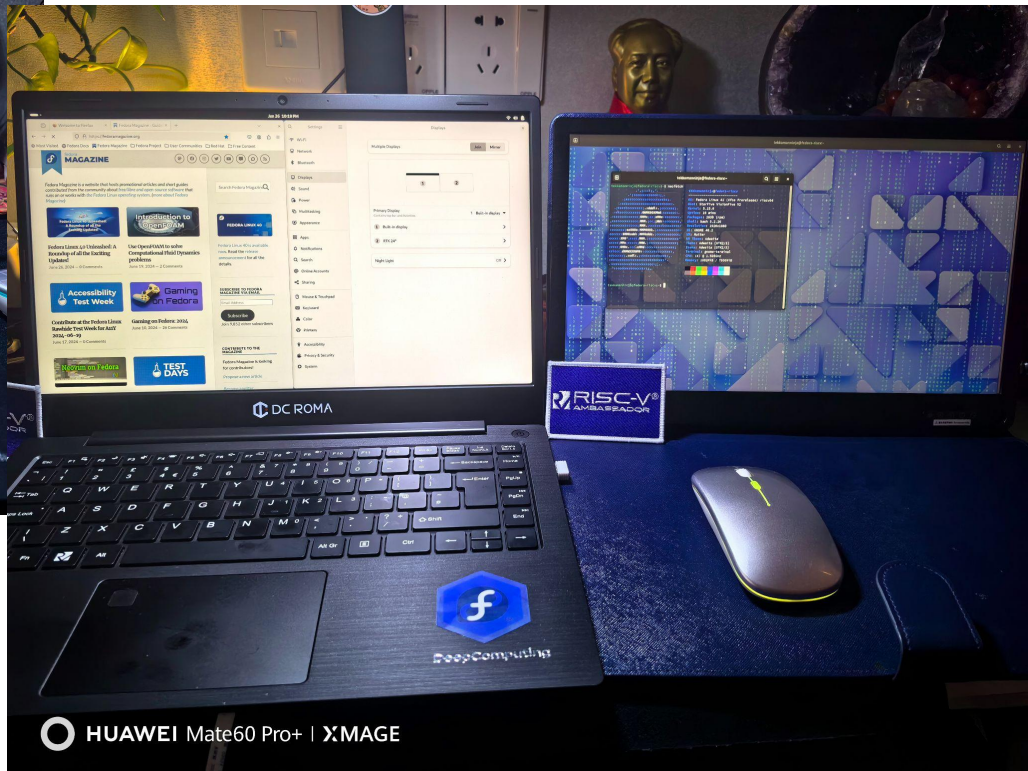
- **ROS/ROS2 upgraded to F41**

- **Sail for F40 [UPSTREAMING]**

- **function testing for F40:**

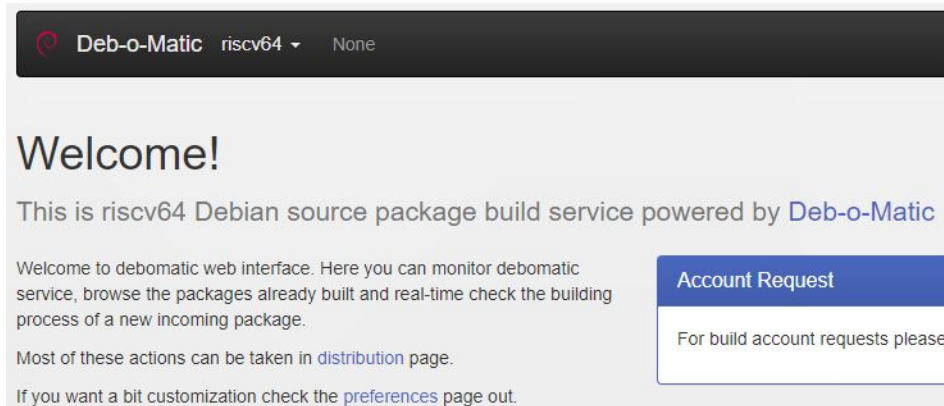
- **Podman [pass], Image: [fedora-rv64](#) (f40)**
- Ceph [ONGOING]
- K8s [ONGOING]

Fedora GNOME on ROMA



Debian for RISC-V(于波)

- Official port update
 1. [trixie](#) for riscv64 is generating
 2. [debomatic](#) support riscv64 already
 3. python3.12 as default
- Debci [Update](#)
 1. Debci for [testing](#) now
 2. out-of-box control was setup again
- Some works
 1. chromium [[126](#)]
 2. [lem](#) [reviewing], getfem[[patch](#)], ghmm[[RFS](#)]
 3. jimtcl [fix [bug](#), new [upload](#)], aspcud [[close](#) bug], xzfsdump[[reportbug](#)]
 4. quantlib-swig [help to [build](#)], strace [6.9 [closed](#)]



RevyOS (Longcan Cheng)

- The new device supports
 - RISC-V Book
 - It is being showcased at the European Summit and currently runs the latest version of RevyOS.
- ROS2
- Currently, RevyOS maintains two ROS2 distributions: Humble and Jazzy.
- jazzy build rate > 80%
- There are about 120 packages that have not yet been tested.



RevyOS supported devices

- 1、LicheePi 4A
- 2、LicheePi Cluster 4A
- 3、beaglev-ahead
- 4、Milk-V Pioneer
- 5、Milk-V Meles
- 6、LicheeConsole4A
- 7、RISC-V Book (New !)

SD card support

- 1、LicheePi 4A
- 2、beaglev-ahead
- 3、Milk-V Meles
- 4、LicheeConsole4A

Mainline support

- 1、LicheePi 4A

Jazzy Jalisco	May 23rd, 2024		May 2029
Iron Irwini	May 23rd, 2023		November 2024
Humble Hawksbill	May 23rd, 2022		May 2027

FW相关更新（王翔）

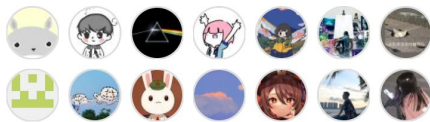
❖ opensbi

- pmu fw event添加domain切换的计数
- 修正litex-uart的getc，它的硬件队列需要软件操作
- console初始化前移的补丁修改为添加一个缓存
- 添加了一个github workflow用来提示开发者通过邮件列表提交补丁
- 添加了tor类型的pmp支持

固件相关更新(洛佳)



Contributors 21



- 我们开源了博流芯片支持库(<https://github.com/rustsbi/bouffalo-hal>)
 - 本项目由华科校内RustSBI团队的21位本硕博学生和社区成员共同完成
 - 支持常见RISC-V芯片如BL808, BL616和BL702, 罕见型号如BL704, BL706在测试中
 - 目前正在整理代码以满足嵌入式Rust开源社区的源码质量要求
- 什么时候需要修改设备树?
<https://github.com/rustsbi/serde-device-tree>
 - SPL (ROM第零阶段) 创建设备树, 后续阶段再继续修改设备树
 - 出于复制设备树的要求, 我们可使用具有堆的结构反序列化EDK设备树, 修改后重新序列化
 - 如果没有堆的话便于做panic free固件, 我们会在其它不使用设备树的方案中选用此路径
 - 基于Rust的serde框架完成, 后续可添加SIMD(V指令集)支持以提高开机速度
- RustSBI主仓库的杂项更新
 - 添加CounterMask结构体([#71](#)), 正在应用到sbi-rt软件包中
 - 我们正在添加CoVE SBI接口支持, 以辅助可信虚拟化软件开发, 并实现相关论文算法
 - 我们了解到在安全软件的研究和应用中Rust语言是首选的技术方案

RISCV性能跟踪小队 - 陈小欧

请此页编辑者删除水印

香山开源RISC-V处理器 - ICT / PCL

香山开源技术讨论群:
879550595 (QQ)

- **前端**
 - 修复 load replay redirect 请求导致前端FTQ死锁bug(#3086)
 - 初步完成 ittag 新方案的短期改进, 降低功耗和面积(#3092)
 - 修复 ICache 的 X 态问题 (#3051、#3079)
- **后端**
 - 修复一系列向量指令拆分和异常处理的 bug (#3091)
 - 修复向量执行单元的 ImmInfo 在 og2 没有打一拍的错误(#3089)
 - 优化访存 IQ 的响应信号时序(#3088)
 - 使用 ExuVec 替代 ExuOH, 并强制拉低不需要的比特, 优化 BypassNetwork 时序(#3083)
- **CHI 总线**
 - 新版 CHI-L3 完成基本框架和请求处理流程设计, 计划上下游接口均为 CHI 协议
 - 完成 DummyLLC 的 RTL 实现
 - 实现 Non-data error 在 CHI、TileLink 总线上的传递和在 LSU 中的处理机制
 - 修复 RTL 和验证环境在 multi-bank 时的 bug, 目前双核及四核 multi-bankTLTest 均已测试通过
- **H 扩展**
 - 重构 NEMU 的 CSR 读写以提高可读性和可维护性
 - 增加回归测试及一些新的测试用例
- **向量访存**
 - 修复 SQ 中向量 Segment 指令异常提交逻辑
 - 修复 inactive 向量 store 在 storeQueue 中导致 load 重复进入 LoadReplayQueue 而卡死的问题。
 - 目前不生成 segment 指令的 libquantum 分数 41.08/GHz, h264 向量化性能倒退 2.4/GHz
- **功能新增**
 - 确定 Sv48 在 MMU 上的设计方案, L1 TLB 完成 Sv48 的改动并实现可配置开关
- **性能优化**
 - TP on L3 经测试在 SPEC Int 有 0.17 分提升
 - Tubins 替换经参数调优, 在 L2 中性能分数比 plru 提升 0.11%
 - DRRIP 发现一个 set dueling 采样 bug, 经修复在 mcf 上性能有较大提升
- **PPA 优化**
 - CHI、向量访存持续推进时序优化
 - MemBlock 门控修改合入主线(#3017)

Chisel and Additional Technology / Sequencer

Chisel

- <https://github.com/chipsalliance/chisel/pull/4216> FixedIOModule support D/I
- <https://github.com/chipsalliance/chisel/pull/4178> remove unnecessary decoding
- <https://github.com/chipsalliance/chisel/pull/4158> native DPI support in Chisel

T1

- 自定义指令的参数化支持
- 支持对指令的特性分类用于到处元数据
 - 提供文档生成
 - 提供指令自动化验证框架
- 使用Chisel+CIRCT的新的DPI框架减少验证成本
- 支持了离线difftest

OpenHW & OpenHW Aisa Working Group

-

请此页编辑者删除水印

ROCm bootstrapping for RISC-V (陆言, PLCT Tariser)

请此页编辑者删除水印

甲辰计划进展(吴伟)(本次先增补部分介绍内容)

计划名称 (Project Title): 甲辰计划, 英文: RISC-V Prosperity 2036

背景 (Background):

RISC-V 生态正在进入前所未有的爆炸式增长的初期阶段。在过去的18个月中, RISC-V在高性能服务器芯片、桌面操作系统、移动及可穿戴设备、AIoT、车载系统及信息安全等领域都有了不平凡的突破。在 2025年, RISC-V就将迎来预计超过100万名RISC-V应用开发者, 与此同时RISC-V将在2025年进入世界超算TOP500、并在2030年进入TOP10。我们正处于一个计算机体系架构和基础软件系统的黄金时代, 开放指令集架构带来了大量新的科学问题和工程挑战。作为全球领先的RISC-V生态贡献团队及个人, 我们邀请志同道合者联合起来, 以龙年为起点开启加速历程, 为实现本计划的愿景和使命而并肩奋斗。

愿景使命 (Vision & Mission):

在下一个丙辰年(2036龙年)之前, 基于 RISC-V 实现从数据中心到桌面办公、从移动穿戴到智能物联网全信息产业覆盖的开放标准体系及开源系统软件栈, 使RISC-V软硬件生态的成熟度达到或超过其它主流架构的生态成熟度。

甲辰计划介绍-续

目标(Goals):

1. 联合100家以上芯片及方案厂商、500家以上软件企业, 在18个以上基础关键行业领域完成面向RISC-V的适配与优化, 合作完成超过 1000 款重要行业及商业软件的移植与部署。
2. 围绕SG2380、香山等高性能RISC-V芯片及IP, 帮助业界完成基于RISC-V的、可以商业交付落地的行业解决方案, 包括并且不限于 AI加速、边缘计算、存储、机器人、工业仿真、医疗辅助等领域。
3. 建立RISC-V人才识别体系, 连接超过1万名具备RISC-V芯片设计、软件开发、社区运营、教育培训专业人才, 实现RISC-V人才领域的互认合作。

项目网址:

<https://rv2036.org>

已有30+企业加入甲辰计划并发起了多项合作*

RuyiSDK 开发者
工具共建

RISC-V新32位
落地应用推广

RISC-V软件移植
与优化锦标赛

开源实习生联合
招聘培养

RISC-V使用者
文档百科工程

PLCT

XuanTie玄铁

milkv

算角E
SOPHGO

SiPEED 矽速科技

SPACEMIT
进迭时空

XuanTie玄铁

嘉楠
canaan

PLCT

RT-Thread
Tiny and Elegant Internet of Things Operating System

算角E
SOPHGO

苦芽

PLCT milkv

PerfXLab
彭峰科技

inchi
英麒智能

WCH 沁恒

RT-Thread
Tiny and Elegant Internet of Things Operating System

Vulab Tech
中科微澜

苦芽

苦芽

* 节选摘录自2024年6月10日

甲辰计划主理人发起开源实习生联合招聘培养项目

Original 甲辰计划主理人 甲辰计划 2024-06-09 02:57 浙江

2024年6月8日，甲辰计划主理人吴伟向甲辰计划成员单位发布【**开源实习生联合招聘培养**】新项目。这个项目的动机和出发点是「**成员单位用最小的金钱和管理资源投入，完成对就自己企业有用的RISC-V生态建设目标的加速**」，充分结合甲辰计划主理人在**过去10年的大规模实习生培养经验**，依托PLCT实验室在开源社区领域已经建立的工作积累，自甲辰龙年开始，每年开放超过2000名实习名额，并**招募超过1000人次**的学生参与实习。

项目名称

甲辰计划开源实习生联合招聘培养

项目目标

自甲辰龙年开始，甲辰计划成员单位授权甲辰计划主理人招募实习生从事开源RISC-V相关工作，**每年开放总额超过2000名实习名额**。甲辰计划主理人招募至少1000名高校学生参与实习。

招募形式

实现RISC-V开源软件
生态的下一次跳跃

PLCT milkv

PerfXLab
澎峰科技

苦芽

inchi
英麒智能

WCH 沁恒

RT-Thread
Tiny and Elegant Internet of Things Operating System



Vulab Tech
中科微澜

* 截止自2024年6月10日

20240613
首次公开

RISC-V 使用者文档百科工程

riscvpedia.org

RISC-V使用者的软件文档百科

- 甲辰计划的一部分
- 面向未来5000万RISC-V使用者
- 8月21日RISC-V中国峰会发布
- 苦芽科技发起并作为牵头单位
- 已有超过7家厂商意愿加入

甲辰計劃

苦芽

自由讨论 / AOB

BACKUP

准备加入更多的国际开源组织进行同步观测

欢迎追加或提议