—. (total100 question, 10)
1. 能直接让计算机接受的语言是()
● A. C语言
● B. 汇编语言
● C. 机器语言
D. BASIC
correct answer: C
2. 存储器进行一次完整的读写操作所需的全部时间称为()
● A. CPU 周期
● B. 存取时间● C. 机器周期
● D. 仔取問期 correct answer: D
Correct answer. D
3.某单片机字长 16 位,它的存储量 64KB,若按字编址,那么它的寻址范围是 ()
• A. 64K
• B. 32KB
• C. 64KB
• D. 32K
correct answer: D
4. 将高级语言程序翻译称机器语言程序需借助于 ()
● A. 编辑程序
◆ A. 编辑程序◆ B. 汇编程序
 A. 编辑程序 B. 汇编程序 C. 连接程序
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序
 A. 编辑程序 B. 汇编程序 C. 连接程序
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 Correct answer: D
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 Correct answer: D 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,()是正确的
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 Correct answer: D 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中, ()是正确的 A. 都不对
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 Correct answer: D 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,()是正确的
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 Correct answer: D 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中, ()是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 26 位二进制信息
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 Correct answer: D 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,()是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 26 位二进制信息
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,() 是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 26 位二进制信息 D. 在 0.4us 内,存储器能向 CPU 提供 26 位二进制信息
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,() 是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 26 位二进制信息 D. 在 0.4us 内,存储器能向 CPU 提供 26 位二进制信息
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,() 是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 2⁶ 位二进制信息 D. 在 0.4us 内,存储器能向 CPU 提供 2⁶ 位二进制信息 correct answer: D
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 D. 编译程序 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,()是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 2⁶ 位二进制信息 D. 在 0.4us 内,存储器能向 CPU 提供 2⁶ 位二进制信息 correct answer: D 6. 双端口 RAM 之所以能高速进行读、写,是因为采用()
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,()是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 26 位二进制信息 D. 在 0.4us 内,存储器能向 CPU 提供 26 位二进制信息 COrrect answer: D 6. 双端口 RAM 之所以能高速进行读、写,是因为采用() A. 新型器件
 A. 编辑程序 B. 汇编程序 C. 连接程序 D. 编译程序 Torrect answer: D 5. 一个四体并行交叉存储器,每个模块的容量是 8K×16 位,存取周期为 400ns,在以下说法中,()是正确的 A. 都不对 B. 在 0.1us 内,存储器能向 CPU 提供 16 位二进制信息 C. 在 0.1us 内,存储器能向 CPU 提供 26 位二进制信息 D. 在 0.4us 内,存储器能向 CPU 提供 26 位二进制信息 Correct answer: D 6. 双端口 RAM 之所以能高速进行读、写,是因为采用() A. 新型器件 B. 高速芯片

7. 若寄存器内容为 10000000, 若它等于-0, 则寄存器内容为 () 码

- A. 移码
- B. 补码
- C. 反码
- D. 原码

correct answer: D

8. 下述说法中 () 是正确的

- A. 半导体 RAM 是易失性 RAM, 而静态 RAM 中的存储信息时不易失的
- B. 半导体 RAM 信息可读可写, 且断电后仍能保持记忆
- C. 半导体 RAM 是易失性 RAM, 而静态 RAM 只有在电源不掉电时, 所存信息是不易失的

correct answer: C

9. EPROM 是指()

- A. 可擦除可编程的只读存储器
- B. 只读存储器
- C. 可编程的只读存储器

correct answer: A

10. 下列 () 不属于系统程序

- A. 编辑程序
- B. 编译程序
- C. 数据库系统
- D. 操作系统

correct answer: C

11. 串行运算器结构简单,其运算规律是 ()

- A. 由低位到高位先行进行借位运算
- B. 由低位到高位先行进行进位运算
- C. 由高位到低位逐位运算
- D. 由低位到高位逐位运算

correct answer: D

12. 下列设备中, () 不属于输出设备

- A. 绘图仪
- B. 磁带机
- C. 打印机
- D. 光笔

correct answer: D

13. 微型计算机的发展以 () 技术为标志

- A. 软件
- B. 微处理器
- C. 磁盘
- D. 操作系统

correct answer: B

14. 用户程序所放的主存空间属于 ()

- A. 只读存储器
- B. 直接存取存储器
- C. 随机存取存储器
- D. 顺序存取存储器

correct answer: C

15. 下列各装置中, () 具有输入及输出功能

- A. 显示器
- B. 磁盘驱动器
- C. 键盘
- D. 打印机

correct answer: B

16. 计算机系统的层次结构通常分为微程序机器层、机器语言层、操作系统层、汇编语言机器层和高级语言机器层层次之间的依存关系为 ()

- A. 上一层与下一层无关, , 而下一层是上一层的基础
- B. 上一层实现对下一层的功能扩展,而下一层与上一层无关
- C. 上一层实现对下一层的功能扩展,而下一层是上一层的基础
- D. 上下层都无关

correct answer: C

17. 存储字是指 ()

- A. 存储单元的个数
- B. 存放在一个存储单元中的二进制代码位数
- C. 存放在一个存储单元中的二进制代码组合
- D. 机器指令的位数

correct answer: C

18. 小数 (0.65625) 10 等于 ()

- A. (0.10101) ₂
- B. (0.11101) ₂
- C. (0.10111) ₂
- D. (0.00101) ₂

correct answer: A

19. 设浮点数阶码的基数是 2, 下列浮点数尾数 (原码表示) 中规格化数是 ()

- A. 1.0011100
- B. 0.1111000
- C. 0.01111011
- D. 1.0101010

20. 补码的加减法是指()

- A. 操作数用补码表示,两数相加减,符号位单独处理,减法用加法代替
- B. 操作数用补码表示,连同符号位直接相加减,减某数用加某负数的补码代替,结果的符号在运算中形成
- C. 操作数用补码表示,符号位和数值位一起参加运算,结果的符号与加减相同
- D. 操作数用补码表示,由数符决定两数的操作,符号位单独处理

correct answer: B

21. 某一 RAM 芯片,其容量位 128KX16 位,除电源和接地端外,该芯片引出线的最少数目是()

- A. 35
- B. 25
- C. 24
- D. 33

correct answer: A

22. 4 片 74181ALU 和 1 片 74182CLA 相配合,具有 () 传递功能

- A. 串行进位
- B. 组内并行进位, 组间串行进位
- C. 组内、组间均为并行进位
- D. 组内串行进位, 组件并行进位

correct answer: C

23. 当前设计高性能计算机的重要技术途径是 ()

- A. 提高 CPU 主频
- B. 硬盘采用非冯·诺依曼结构
- C. 扩大主存容量
- D. 采用并行处理技术

correct answer: D

24. 汉字"啊"的十进制区位码为 1601,则它的十六进制机器内码是()

- A. 1601H
- B. 9081H
- C. B0A1H
- D. B081H

correct answer: C

25. 某计算机字长是 16 位,它的存储容量是 1MB,按字编址,它的寻址范围是 ()

- A. 1M
- B. 512K
- C. 256K
- D. 512KB

correct answer: B

26. 若一台计算机的机器字长为 4 字节,则表明该机器()

- A. 在 CPU 中能够作为一个整体处理 32 位的二进制代码
- B. 能处理的数值最多为 4 位二进制数组成
- C. 能处理的数值最大为 4 位十进制数
- D. 在 CPU 中运算的结果最大为 232

correct answer: A

27. 常用的虚拟存储器寻址系统由 () 两级存储器组成

- A. cache——主存
- B. cache——辅存
- C. 主存——辅存
- D. CPU——辅存

correct answer: C

28. 某存储器容量为 32Kx16 位,则()

- A. 地址线为 16 根, 数据线为 32 根
- B. 地址线为 32 根, 数据线为 16 根
- C. 地址线为 15 根, 数据线为 16 根

correct answer: C

29. 若寄存器内容为 11111111, 若它等于-1, 则寄存器内容为 () 码

- A. 反码
- B. 原码
- C. 移码
- D. 补码

correct answer: D

30. 下列 ()属于有权码

- A. 余3码
- B. 格雷码
- C. ASCII 码
- D. 8421 码

correct answer: D

31. 在串行进位的加法器中,影响加法器运算速度的关键因素是(

- A. 进位传递延迟
- B. 各位加法器速度的不同
- C. 门电路的级延迟
- D. 元器件速度

correct answer: A

32. 两个八进制数 (7) 8和 (4) 8, 相加后得 ()

- A. 以上都不对
- B. (10) 8
- C. (11) 8

• D. (13) 8

correct answer: D

33. 有些计算机将一部分软件永恒地存于只读存储器中,称之为(

- A. 固件
- B. 辅助存储器
- C. 软件
- D. 硬件

correct answer: A

34. 计算机中, ()负责指令译码

- A. 算术逻辑单元
- B. 控制单元
- C. 存储器译码电路
- D. 输入输出译码电路

correct answer: B

35. 下列关于闪存 (Flash Memory) 的叙述中, 错误的是 ()

- A. 掉电后信息不丢失,是一种非易失性存储器
- B. 信息可读可写, 并且读、写速度一样快
- C. 采用随机访问方式,可替代计算机外部存储器
- D. 存储元由 MOS 管组成,是一种半导体存储器

correct answer: B

36. 在补码的加减法中,用两位符号位判断溢出,两位符号位为 01 是,表示()

- A. 结果负溢出
- B. 结果为负数,没有溢出
- C. 结果为正数,无溢出
- D. 结果正溢出

correct answer: D

37. 假定下列字符码中有奇偶检验位,但没有数据错误,采用奇检验的字符码是()

- A. 11001011
- B. 11001010
- C. 11010111
- D. 11001100

correct answer: A

38. 某 SRAM 芯片,其存储容量为 512×8 位,包括电源端和接地电线,该芯片引出线的数目为()

- A. 25
- B. 50
- C. 23
- D. 19

39. 和辅存相比, 主存的特点是

- A. 容量小, 速度快, 成本高
- B. 容量小, 速度慢, 成本高
- C. 容量大, 速度快, 成本高
- D. 容量小, 速度快, 成本低

correct answer: A

40. 下列选项中, 能缩短程序执行时间的措施是()

- I、提高 CPU 时钟频率 Ⅱ、优化数据通路结构 Ⅲ、对程序进行编译优化
 - A. 仅 □ 和 Ⅲ
 - B. 仅 I 和 II
 - C. 仅 I 和皿
 - D. I、□和□

correct answer: D

41. (20.8125) ₂= () ₂

- A. 1010.1011
- B. 10100.1011
- C. 1010.1101
- D. 10100.1101

correct answer: D

42. 加法器采用先行进位的目的是 ()

- A. 增强加法器结构
- B. 加速传递进位信号
- C. 优化加法器的结构
- D. 节省器材

correct answer: B

43. 半导体静态存储器 SRAM 指 ()

- A. 在工作过程中, 存储内容保持不变
- B. 芯片内部有自动刷新逻辑
- C. 不需要动态刷新
- D. 在断电后信息仍能维持不变

correct answer: C

44. 下列说法中, 正确的是()

- A. EPROM 只能改写一次,故不能作为随机存储器
- B. 以上说法都是错误的
- C. EPROM 是可改写的,因而也是随机存储器的一种
- D. EPROM 是可改写的,但它不能作为随机存储器

45. 若寄存器内容为 000000000, 若它等于-128, 则寄存器内容为码 A. 补码 B. 反码 C. 原码 D. 移码

correct answer: D

46. 交叉存储器实质上是一种 存储器,它能执行独立的读写操作

- A. 整体式, 串行, 多个
- B. 整体式,并行,多个
- C. 模块式,并行,多个
- D. 模块式, 串行, 多个

correct answer: C

47. 双端口 RAM 在 () 情况下会发生读/写冲突

- A. 左右端口的地址码相同
- B. 左右端口的数据码不同
- C. 左右端口的数据码相同
- D. 左右端口的地址码不同

correct answer: A

48. [X]_补=X₀, X₁X₂X₃...X_n (n 为整数) , 它的模是 ()

- A. 1
- B. 2
- C. 2ⁿ
- D. 2ⁿ⁺¹

correct answer: D

49. 在定点机中执行算术运算时会产生溢出, 其原因是 ()

- A. 操作数地址过大
- B. 运算结果无法表示
- C. 主存容量不够
- D. 操作数过大

correct answer: B

50. 下列各类存储器中,不采用随机存取方式的是()

- A. EPROM
- B. CDROM
- C. DRAM
- D. SRAM

correct answer: B

51. 某存储器容量为 32Kx16 位,则()

• A. 地址线为 32 根, 数据线为 16 根

B. 地址线为 15 根,数据线为 16 根
C. 地址线为 16 根,数据线为 32 根
Correct answer: B
52. 芯片 74181 可完成()
A. 16 种逻辑运算
B. 8 种算术运算和 8 种逻辑运算
C. 16 种算术运算

D. 16 种算术运算和 16 种逻辑运算

- correct answer: D
 - 53. 在规格化浮点数表示中,保持其他方面不变,将阶码部分的移码表示改成补码表示,将会使数的表示范围 ()
 - A. 减少
 - B. 不变
 - C. 以上都不对
 - D. 增大

correct answer: B

- 54. 在存储器分层体系结构中,存储器从容量最大到最小的排列顺序是()
 - A. 寄存器——cache——主存——辅存
 - B. 寄存器——主存——cache——辅存
 - C. 辅存——主存——cache——寄存器
 - D. 寄存器——主存——辅存——cache

correct answer: C

- 55. 使用 74LS181 来构成一个 16 位的 ALU, 则需要使用 () 片
 - A. 2
 - B. 8
 - C. 4
 - D. 16

correct answer: C

- 56. 某计算机存储器按字节编址,主存地址空间大小为 64MB,现用 4MX8 位的 RAM 芯片组成 32MB 的主存储器,则存储器地址寄存器 MAR 的位数至少是()
 - A. 22 位
 - B. 23 位
 - C. 25 位
 - D. 26 位

- 57. 4 片 74181ALU 和 1 片 74182CLA 相配合,具有 () 传递功能
 - A. 组内串行进位,组件并行进位
 - B. 串行进位

- C. 组内、组间均为并行进位
- D. 组内并行进位, 组间串行进位

correct answer: C

58. 交叉存储器实质上是一种 存储器,它能执行独立的读写操作

- A. 整体式,并行,多个
- B. 模块式, 串行, 多个
- C. 整体式, 串行, 多个
- D. 模块式,并行,多个

correct answer: D

59. 9 位原码 (含一位符号位) 能表示的数据个数是 ()

- A. 511
- B. 512
- C. 9
- D. 10

correct answer: A

60. 如果一个存储单元被访问,则可能这个存储单元会很快地再次被访问,这称为 ()

- A. 时间局部性
- B. 数据局部性
- C. 程序局部性
- D. 空间局部性

correct answer: A

61. 存储器是计算机系统中的记忆设备,它主要用来()

- A. 存放数据
- B. 存放程序
- C. 存放数据和程序
- D. 存放微程序

correct answer: C

62. 下列说法有误的是()

- A. 任何十进制小数都可用二进制表示
- B. 任何十进制整数都可用二进制表示
- C. 任何二进制小数都可以用十进制表示
- D. 任何二进制整数都可以用十进制表示

correct answer: A

63. 用以指定待执行指令所在地址的是()

- A. 指令寄存器
- B. 程序计数器
- C. 累加器
- D. 数据计数器

correct answer: B

64. n 位二进制定点整数表示的最大值是 ()

- A. 2ⁿ—1
- B. 2ⁿ⁻¹-1
- C. 2n
- D. 2ⁿ⁻¹

correct answer: B

65. 双端口 RAM 在 () 情况下会发生读/写冲突

- A. 左右端口的数据码相同
- B. 左右端口的数据码不同
- C. 左右端口的地址码相同
- D. 左右端口的地址码不同

correct answer: C

66. 下列几种存储器中, CPU 可直接访问的是 ()

- A. 磁盘
- B. 主存储器
- C. 光盘
- D. 磁带

correct answer: B

- 67. 假定基准程序 A 在某计算机上的运行时间为 100 秒,其中 90 秒为 CPU 时间,其余为 I/O 时间若 CPU 速度提高 50%,I/O 速度不变,则运行基准程序 A 所耗费的时间是()
 - A. 65 秒
 - B. 55 秒
 - C. 60 秒
 - D.70秒

correct answer: D

- 68. 若寄存器内容为 11111111, 若它等于-1, 则寄存器内容为()码
 - A. 移码
 - B. 补码
 - C. 原码
 - D. 反码

correct answer: B

- 69. 对计算机的软、硬件资源进行管理,是 () 的功能
 - A. 数据库管理系统
 - B. 语言处理程序
 - C. 用户程序
 - D. 操作系统

70.	存放欲执行指令的寄存器是()
	• A. MAR
	B. PC
	• C. IR
	D. MDR
correc	ct answer: C
71.	两个补码数相加,采用 1 位符号位,当()时,表示结果溢出
	● A. 符号位进位和最高数位进位异或结果为 0
	● B. 符号位为 1
	● C. 符号位进位和最高位进位异或结果为 1
	● D. 符号位有进位
correc	ct answer: C
72	设寄存器位数为 8 位,机器数采用补码形式(含一位符号位)对应于十进制数-27,寄存器内容为()
12.	。
	• B. E5H
	• C. FFH
	• D. 9BH
corre	ct answer: B
correc	ct driswer. D
73.	定点 8 位字长的机器数,采用补码表示,所表示的整数范围是()
	• A129~128
	● B. −128~127
	• C128~128
	• D127~127
correc	ct answer: B
75.	某计算机系统,其操作系统保存在硬盘上,其内存储器应该采用()
	• A. ROM
	■ B. 都不对
	• C. RAM和ROM
	• D. RAM
correc	ct answer: C
76	float 刑制促逼党用 IECE754 标准中的的结府资本按式主二加用绝这架终 float 刑亦是 V 公配大一么 22 为资
	(float 型数据通常用 IEEE754 标准中的单精度浮点格式表示如果编译器将 float 型变量 X 分配在一个 32 为浮 寄存器 FR1 中,且 X=-8.25,则 FR1 的内容是()
,,,, <u> </u>	• A. C184 0000H
	• B. C1C2 0000H
	• C. C242 0000H

• D. C104 0000H

77. 在虚拟存储器中,当程序正在执行时,由 () 完成地址映射

- A. 程序员
- B. 操作系统
- C. 编译器
- D. 硬件

correct answer: B

78. 下列关于虚拟存储器的论述中, 正确的是 ()

- A. 对应用程序员、系统程序员都不透明
- B. 对应用程序员不透明,对系统程序员透明
- C. 对应用程序员透明, 对系统程序员不透明
- D. 对应用程序员、系统程序员都透明

correct answer: C

79. 目前,人们所说的个人计算机属于

- A. 微型机
- B. 中型机
- C. 小型机
- D. 巨型机

correct answer: A

80. 计算机中有关 ALU 的描述, () 是正确的

- A. 以上答案都不对
- B. 能存放运算结果
- C. 只做算术运算,不做逻辑运算
- D. 只做加法

correct answer: A

81. 在对破坏性读出的存储器进行读写操作时,为维持原存信息不变,必须辅以的操作是()

- A. 主存校验
- B. 刷新
- C. 写保护
- D. 读后重写

correct answer: D

82. 以下说法错误的是 ()

- A. 寄存器由触发器构成
- B. 磁盘可以永久性存放数据和程序
- C. 计算机中一个字的长度都是 32 位
- D. 计算机的机器字长是指数据存储与运算的基本单位

correct answer: C

83. 磁盘存储器的等待时间通常是指 ()

◆ A. 磁盘旋转 1/3 周所需时间	
● B. 磁盘旋转半周所需的时间	
● C. 磁盘旋转一周所需的时间	
● D. 磁盘旋转 2/3 周所需时间	
correct answer: B	
84.使用 74LS181 构成一个 16 位的 ALU,则需要()片	
• A. 16	
• B. 8	
• C. 2	
• D. 4	
correct answer: D	
OC 大动体体法山的左线婴外气法空操作时,先维性后左停息了赤。必须体门的操作目()	
85. 在对破坏性读出的存储器进行读写操作时,为维持原存信息不变,必须辅以的操作是()	,
● A. 刷新	
■ B. 写保护■ C. 大方はから	
C. 主存校验	
● D. 读后重写	
correct answer: D	
86. [X] _补 =X ₀ ,X ₁ X ₂ X ₃ X _n (n 为整数),它的模是()	
• A. 2n+1	
• B. 2	
• C. 1	
• D, 2n	
correct answer: A	
87. 对于二进制数,若小数点左移 1 位,则数值(),若小数点右移 1 位,则数值()
● A. 缩小一半,缩小一半	
● B. 扩大一倍,缩小一半	
● C. 扩大一倍,扩大一倍	
● D. 缩小一半,扩大一倍	
correct answer: D	
88. 在虚拟存储器中,辅存的编址方式是()	
● A. 按字编址	
● B. 按位编址	
 C. 按字节编址 	
● D. 按信息块编址	
correct answer: D	
89.对于二进制数,若小数点左移 1 位,则数值(),若小数点右移 1 位,则数值()
● A. 缩小一半,扩大一倍	,
● B. 扩大一倍, 扩大一倍	

- C. 扩大一倍,缩小一半
- D. 缩小一半,缩小一半

correct answer: A

90. 以下 ()表示从主存 M 中读出数据

- A. (MAR)→M(MDR)
- B. M(MAR)→MDR
- C. (MDR)→M(MAR)
- D. M(MDR)→MAR

correct answer: B

92. 下述说法正确的是()

- A. EPROM 是可改写的但它不能用作为随机存储器用
- B. EPROM 是可改写的, 因而也是随机存储器的一种
- C. EPROM 只能改写一次,故不能作为随机存储器用
- D. EPROM 是只能改写一次的只读存储器

correct answer: A

93. 一个四体并行低位交叉存储器,每个模块的容量是 64K×32 位,存取周期为 200ns,在以下说法中,()是正确的

- A. 在 200ns 内, 存储器能向 CPU 提供 256 位二进制信息
- B. 在 200ns 内,存储器能向 CPU 提供 128 位二进制信息
- C. 在 50ns 内,每个模块能向 CPU 提供 32 位二进制信息
- D. 都不对

correct answer: B

94. 已知[X]_补=1. X₁X₂X₃X₄X₅, 若要 X>-1/2, X₁X₂X₃X₄X₅应满足 ()

- A. X₁必须为 1, X₂X₃X₄X₅任意
- B. X₁必须为 1, X₂X₃X₄X₅至少有一个 1
- C. X₁必须为 0, X₂X₃X₄X₅至少有一个 1
- D. X₁必须为 0, X₂X₃X₄X₅任意

correct answer: B

95. 原码加减交替除法又称为不恢复余数法,因此(

- A. 不存在恢复余数的操作
- B. 当某一步余数为负时,做恢复余数的操作
- C. 当某一步运算不够减时, 做恢复余数的操作
- D. 仅当最后一步余数为负时, 做恢复余数的操作

correct answer: A

96. 运算器虽有许多部件组成,但核心部分是 ()

- A. 多路开关
- B. 数据总线
- C. 算术逻辑运算单元

• D. 通用寄存器

correct answer: C

97. 以下 ()表示将数据写入主存 M 中

- A. M(MAR)→MDR
- B. (MAR)→M(MDR)
- C. (MDR)→M(MAR)
- D. M(MDR)→MAR

correct answer: C

98. 以下器件中存取速度最快的是()

- A. 寄存器
- B. 磁盘
- C. 主存
- D. cache

correct answer: A

99. 若 9BH 表示移码, 其对应的十进制数是 ()

- A. -101
- B. 27
- C. -27
- D. 101

correct answer: B

100. 若存储周期 250ns, 每次读出 8 位,则该存储器的数据传送率为()

- A. 4×10⁶字节/秒
- B. 48M 字节/秒
- C. 8×106字节/秒
- D. 4M 字节/秒

correct answer: A

-. Single Choice (total100 question, 10)

1. I/O 编址方式通常分为统一编址和独立编址, ()

- A. 独立编址就是将 I/O 地址看作是存储器地址的一部分, 所以对 I/O 访问必须有专门的 I/O 指令
- B. 统一编址是指 I/O 地址和存储器地址是分开的,所以可用访存指令实现 CPU 对设备的访问
- C. 统一编址就是将 I/O 地址看作是存储器地址的一部分,可用专门的 I/O 指令对设备进行访问
- D. 独立编址是指 I/O 地址和存储器地址是分开的,所以对 I/O 访问必须有专门的 I/O 指令

correct answer: D

2. 指令系统中采用不同寻址方式的目的主要是()

- A. 缩短指令字长, 扩大寻址空间, 提高编程灵活性
- B. 实现程序控制
- C. 可以降低指令译码难度

3. 在计算机系统中,表征系统运行状态的部件是()

- A. 累加寄存器
- B. 中断寄存器
- C. 程序计数器
- D. 程序状态字

correct answer: D

4. 在微程序控制器中,控制部件向执行部件发出的某个控制信号称为 ()

- A. 微程序
- B. 微操作
- C. 微命令
- D. 微指令

correct answer: C

5. CPU 响应中断的时间是 ()

- A. 外设提出中断
- B. 取指周期结束
- C. 一条指令结束
- D. 任一机器周期结束

correct answer: C

6. 在关于一地址运算类指令的叙述中,正确的是()

- A. 一定有两个操作数,另一个是隐含的
- B. 指令的地址码字段存放的一定是操作码
- C. 仅有一个操作数, 其地址由指令的操作码提供
- D. 可能有一个操作数, 也可能有两个操作数

correct answer: D

7. 系统总线中地址线的作用是 ()

- A. 用于选择主存单元
- B. 用于指定主存单元和 I/O 设备接口电路的地址
- C. 用于选择进行信息传输的设备
- D. 用于传送主存物理地址和逻辑地址

correct answer: B

8. 总线的从设备指的是()

- A. 总线源设备
- B. 掌握总线控制权的设备
- C. 被主设备访问的设备
- D. 申请作为从设备的设备

9. 以下关于 CISC/RISC 计算机的叙述中,错误的是() A. RISC 中通用寄存器比 CISC 多 B. CISC 机器采用微码比 RISC 多 C. CISC 比 RISC 机器可以更好第支持高级语言

• D. RISC 机器指令比 CISC 机器指令简单

correct answer: C

10. 现有四级指令流水线,分别完成取指、取数、运算、传送结果 4 步操作若完成上述操作的时间依次为 9ns、10ns、6ns、8ns 则流水线的操作周期应设计为 ()

- A. 8ns
- B. 9ns
- C. 6ns
- D. 10ns

correct answer: D

- 11. 设指令由取指、分析、执行 3 个子部件完成,并且每个子部件的时间均为△t,若采用常规标量单流水线处理机 (即处理机的度为 1) ,连续执行 12 条指令,共需()
 - A. 18△t
 - B. 12△t
 - C. 16△t
 - D. 14△t

correct answer: D

- 12. 微操作信号发生器的作用是 ()
 - A. 产生各种微操作控制信号
 - B. 从主存中取出指令
 - C. 完成指令操作码的分析功能
 - D. 产生控制时序

correct answer: A

- 13. 通用寄存器是()
 - A. 可存放指令的寄存器
 - B. 可编程指定多种功能的寄存器
 - C. 本身具有计数逻辑与移位逻辑的寄存器
 - D. 可存放程序状态字的寄存器

- 14. 设指令由取指、分析、执行 3 个子部件完成,并且每个子部件的时间均为△t,若采用常规标量单流水线处理机(即处理机的度为 1),连续执行 12 条指令,共需 ()
 - A. 18△t
 - B. 12△t
 - C. 16△t

correct answer: D

15. 计算机执行乘法指令时,由于其操作较复杂,需要更多的时间,通常采用 () 控制方式

- A. 中央与局部控制相结合的
- B. 异步
- C. 延长机器周期内节拍数

correct answer: A

16. 采用同步控制的目的是 ()

- A. 满足不同操作对时间安排的需要
- B. 简化控制时序
- C. 提高执行速度
- D. 满足不同设备对时间安排的需要

correct answer: B

17. 在微程序控制器中,执行指令微程序的首条微指令地址是通过 () 得到的

- A. 指令操作码映射
- B. 程序计数器
- C. upc+1
- D. 前条微指令

correct answer: A

18. 假定指令中地址码所给出的是操作数的有效地址,则该指令采用 () 寻址方式

- A. 立即
- B. 直接
- C. 基址
- D. 变址

correct answer: B

19. 在同步通信中,一个总线周期的传输过程是()

- A. 先传送数据,再传送地址
- B. 只传送数据
- C. 先传送地址, 再传送数据
- D. 只传送地址

correct answer: C

20. () 方式对实现程序浮动提供了支持

- A. 相对寻址
- B. 基址寻址
- C. 间接寻址
- D. 变址寻址

21. 在 CPU 的寄存器中, () 对用户是透明的

- A. 程序计数器
- B. 通用寄存器
- C. 操作控制器
- D. 指令寄存器

correct answer: D

22. 系统总线中地址线的作用是 ()

- A. 用于选择主存单元
- B. 用于传送主存物理地址和逻辑地址
- C. 用于选择进行信息传输的设备
- D. 用于指定主存单元和 I/O 设备接口电路的地址

correct answer: D

23. 在计数器定时查询方式下,若每次计数从上一次计数的终点开始,则()

- A. 每个设备使用总线的机会相等
- B. 设备号大的优先级高
- C. 设备号小的优先级高

correct answer: A

24. 硬布线控制与微程序控制器相比 ()

- A. 硬布线控制器的时序系统比较简单
- B. 可能是硬布线控制器的时序系统简单, 也可能是微程序控制器的时序系统简单
- C. 两者的时序系统复杂程序相同
- D. 微程序控制器的时序系统比较简单

correct answer: D

25. 异步控制常用于()

- A. 主存的内部控制中
- B. CPU 访问外围设备时
- C. 微程序控制器中
- D. CPU 的内部控制中

correct answer: B

26. 主机与设备传送数据时,采用(),主机与设备是串行工作的

- A. 通道方式
- B. DMA 方式
- C. 程序中断方式
- D. 程序查询方式

27. 下列说法正确的是()

- A. 微程序控制方式与硬布线控制方式比较,前者可以使指令的执行速度更快
- B. 控制存储器可以用掩膜 ROM、EPROM 或闪速存储器实现
- C. 指令周期也称为 CPU 周期
- D. 若采用微程序控制方式,则可用 uPC 代替 PC

correct answer: B

28. 以下关于 RISC 的描述正确的是 ()

- A. 支持的寻址方式更多
- B. 指令条数多
- C. 指令字长不固定
- D. 只有取数/存数指令访问存储器,其余指令的操作均在寄存器之间进行

correct answer: D

29. 在数据传送过程中,数据由串行变并行或者由并行变串行,这种转换是通过接口电路中的() 实现的

- A. 锁存器
- B. 移位寄存器
- C. 数据寄存器

correct answer: B

30. 微指令执行的顺序控制问题,实际上是如何确定下一条微指令的地址问题通常采用的一种方法是断定方式其基本思想是()

- A. 通过微指令中指定的一个专门字段来控制产生后继微指令地址
- B. 通过微指令顺序控制字段由设计者指定或者由判断字段控制产生后继微指令地址
- C. 用微程序计数器 uPC 来产生后继微指令地址
- D. 用程序计数器 PC 来产生后继微指令地址

correct answer: B

31. 中断允许触发器用于()

- A. 指示中断处理结束
- B. 指示正有中断在进行
- C. 开放或关闭中断系统
- D. 向 CPU 发中断请求

correct answer: C

32. 程序控制类指令的功能是()

- A. 改变程序执行顺序
- B. 进行主存和 CPU 之间的数据传送
- C. 进行 CPU 和外设之间的数据传送
- D. 控制进、出栈操作

correct answer: A

33. 中央处理机是指 ()

- A. 运算器、控制器、cache
- B. 控制器
- C. 运算器、控制器、主存
- D. 运算器

correct answer: A

34. 挂接在总线上的多个部件 ()

- A. 可同时向总线发送数据, 并同时从总线接收数据
- B. 可同时向总线发送数据, 但只能分时从总线接收数据
- C. 只能分时向总线发送数据,并只能分时从总线接收数据
- D. 只能分时向总线发送数据,但可同时从总线接收数据

correct answer: D

35. 微程序存放在 () 中

- A. 存储器控制器
- B. 控制存储器
- C. 主存储器

correct answer: B

36. 三级时序系统提供的三级时序信号是()

- A. 指令周期、机器周期、时钟周期
- B. 机器周期、节拍、脉冲
- C. 指令周期、微指令周期、时钟周期
- D. 指令周期、机器周期、节拍

correct answer: B

37. 在 CPU 的寄存器中,()对用户是透明的

- A. 操作控制器
- B. 通用寄存器
- C. 程序计数器
- D. 指令寄存器

correct answer: D

38. 由编译程序将多条指令组合成一条指令,这种技术称做 ()

- A. 超标量技术
- B. 超流水技术
- C. 超长指令字技术

correct answer: C

39. () 方式便于数组的处理

- A. 基址寻址
- B. 变址寻址
- C. 间接寻址

• D. 相对寻址

correct answer: B

40. 同步控制是 ()

- A. 所有指令执行时间都相同的方式
- B. 由统一时序信号控制的方式
- C. 只适用于 CPU 控制的方式

correct answer: B

41. 以下关于 CISC/RISC 计算机的叙述中,错误的是()

- A. CISC 机器采用微码比 RISC 多
- B. RISC 中通用寄存器比 CISC 多
- C. RISC 机器指令比 CISC 机器指令简单
- D. CISC 比 RISC 机器可以更好第支持高级语言

correct answer: D

42. 在计数定时查询方式下,正确的描述是()

- A. 各个设备的优先级相等
- B. 总线设备的优先级可变
- C. 越靠近控制器的设备优先级越高
- D. 各个设备获得总线使用权的机会均等

correct answer: B

43. 以下论述正确的是()

- A. 在中断过程中, 若又有中断源提出中断请求, CPU 立即响应
- B. CPU 响应中断期间仍执行原程序
- C. 在中断响应中,保护断点是由中断隐指令自动完成的
- D. 在中断响应中,保护断点、保护现场应由用户编程完成

correct answer: C

44. 程序计数器的位数取决于 ()

- A. 存储器的容量
- B. 都不对
- C. 机器字长
- D. 指令字长

correct answer: A

45. 连接计算机与计算机之间的总线属于 () 总线

- A. 内
- B. 通信
- C. 都不对
- D. 系统

46. 超标量流水技术 ()

- A. 在每个时钟周期内同时并发多条指令
- B. 缩短原来流水线的处理器周期
- C. 把多条能并行操作的指令组合成一条具有多个操作码字段的指令

correct answer: A

47. 采用同步控制的目的是()

- A. 简化控制时序
- B. 满足不同设备对时间安排的需要
- C. 满足不同操作对时间安排的需要
- D. 提高执行速度

correct answer: A

48. 零地址的运算类指令在指令格式中不给出操作数地址,参加的两个操作数来自()

- A. 暂存器和堆栈的栈顶单元
- B. 累加器和暂存器
- C. 累加器和寄存器
- D. 堆栈的栈顶和次栈顶单元

correct answer: D

49. 变址寻址和基址寻址的有效地址形成方式类似,但()

- A. 变址寄存器的内容在程序执行过程中是不能改变的
- B. 在程序执行过程中,变址寄存器的内容不能改变而基址寄存器的内容可变
- C. 基址寄存器的内容在程序执行过程中是可以改变的
- D. 在程序执行过程中,基址寄存器的内容不能改变而变址寄存器的内容可变

correct answer: D

50. 系统总线中的数据线、地址线和控制线是根据()来划分的

- A. 总线的传输方向
- B. 总线所处的位置
- C. 总线传输的内容
- D. 总线的控制方式

correct answer: C

51. 隐指令是指()

- A. 操作数隐含在操作码中的指令
- B. 指令系统中没有的指令
- C. 隐含地址码的指令
- D. 在一个机器周期里完成全部操作的指令

52. DMA 方式 ()

- A. 既然能用于高速外围设备的信息传送,也就能代替中断方式
- B. 也能向 CPU 请求中断处理数据传送
- C. 不能取代中断方式
- D. 内无中断机制

correct answer: C

53. 微程序控制器的速度比硬布线控制慢,主要是因为 ()

- A. 增加了从主存储器读取微指令的时间
- B. 增加了从控制存储器读取微指令的时间
- C. 增加了从磁盘存储器读取微指令的时间
- D. 增加了从指令寄存器读取微指令的时间

correct answer: B

54. 指令系统中采用不同寻址方式的目的主要是(

- A. 实现程序控制
- B. 缩短指令字长, 扩大寻址空间, 提高编程灵活性
- C. 可以降低指令译码难度

correct answer: B

55. 指令寄存器的位数取决于 ()

- A. 机器字长
- B. 指令字长
- C. 存储字长
- D. 存储器的容量

correct answer: B

56. 水平型微指令的特点是 ()

- A. 微指令的操作控制字段不进行编码
- B. 一次可以完成多个操作
- C. 微指令的格式简短

correct answer: B

57. 超流水线技术是()

- A. 把多条能并行操作的指令组合成一条具有多个操作码字段的指令
- B. 在每个时钟周期内同时并发多条指令
- C. 缩短原来流水线的处理器周期

correct answer: C

58. 中断向量是 ()

- A. 外设提出中断
- B. 由硬件形成向量地址,再由向量地址找到中断服务程序入口地址
- C. 以上都不对

• D. 由硬件形成中断服务程序入口地址

correct answer: B

59. 在控制器的控制信号中,相容的控制信号是()的信号

- A. 可以相互替代
- B. 可以同时出现
- C. 可以相继出现

correct answer: B

60. 扩展操作码是 ()

- A. 指令格式中不同字段设置的操作码
- B. 一种指令优化技术,即让操作码的长度随地址数的减少而增加,不同地址数的指令可以具有不同的操作码长度
 码长度
- C. 操作码字段以外的辅助操作字段的代码

correct answer: B

61. 在控制器的控制信号中,相容的控制信号是()的信号

- A. 可以相互替代
- B. 可以同时出现
- C. 可以相继出现

correct answer: B

62. 通用寄存器是 ()

- A. 可存放指令的寄存器
- B. 可存放程序状态字的寄存器
- C. 可编程指定多种功能的寄存器
- D. 本身具有计数逻辑与移位逻辑的寄存器

correct answer: C

63. 程序控制类指令的功能是 ()

- A. 进行主存和 CPU 之间的数据传送
- B. 进行 CPU 和外设之间的数据传送
- C. 改变程序执行顺序
- D. 控制进、出栈操作

correct answer: C

64. 以下关于 RISC 的描述正确的是 ()

- A. 指令字长不固定
- B. 支持的寻址方式更多
- C. 指令条数多
- D. 只有取数/存数指令访问存储器,其余指令的操作均在寄存器之间进行

65. 执行一条一地址的加法指令共需要 () 次访问主存 (含取指令)

- A. 2
- B. 1
- C. 3
- D. 4

correct answer: A

66. 操作数在寄存器中的寻址方式称为 () 寻址

- A. 寄存器间接
- B. 直接
- C. 寄存器直接

correct answer: C

67. 在 CPU 中,跟踪后继指令地址的寄存器是()

- A. 通用寄存器
- B. 指令寄存器
- C. 操作控制器
- D. 程序计数器

correct answer: D

68. DMA 访问主存时,让 CPU 处于等待状态,等 DMA 的一批数据访问结束后,CPU 再恢复工作,这种情况称为()

- A. DMA 与 CPU 交替访问
- B. 周期挪用
- C. 停止 CPU 访问主存

correct answer: C

69. 在独立请求方式下,若有 N 个设备,则 ()

- A. 有一个总线请求信号和 N 个总线响应信号
- B. 有一个总线请求信号和一个总线响应信号
- C. 有 N 个总线请求信号和 N 个总线响应信号

correct answer: C

70. 计算机执行乘法指令时,由于其操作较复杂,需要更多的时间,通常采用()控制方式

- A. 异步
- B. 延长机器周期内节拍数
- C. 中央与局部控制相结合的

correct answer: C

71. 中央处理机是指 ()

● A. 控制器

- B. 运算器
- C. 运算器、控制器、cache
- D. 运算器、控制器、主存

correct answer: C

72. 在串行进位的并行加法器中,影响加法器运算速度的关键因素是 ()

- A. 各位加法器速度的不同
- B. 进位传递延时
- C. 元器件速度
- D. 门电路的级延时

correct answer: B

73. 在变址寻址方式中,若变址寄存器的内容是 4E3CH,指令中的形式地址是 63H,则它对应的有效地址是

()

- A. 63H
- B. 4E9FH
- C. 4E3CH
- D. 4D9FH

correct answer: B

74. 下列部件不属于控制器的部件是()

- A. 程序计数器
- B. 指令寄存器
- C. 状态条件寄存器
- D. 操作控制器

correct answer: C

75. 在微程序控制器中,机器指令与微指令的关系是()

- A. 每一条机器指令由一条微指令来执行
- B. 一条机器指令需要若干条微指令来解释执行
- C. 一段机器指令组成的程序可由一个微程序来执行
- D. 每一条微指令由一条机器指令来解释执行

correct answer: B

76. 在数据传送过程中,数据由串行变并行或者由并行变串行,这种转换是通过接口电路中的() 实现的

- A. 锁存器
- B. 数据寄存器
- C. 移位寄存器

correct answer: C

77. DMA 方式中,周期窃取是窃取一个 ()

- A. 存取周期
- B. CPU 周期

- C. 总线周期
- D. 指令周期

correct answer: A

78. 为了确定下一条微指令的地址,通常采用断定方式,其基本思想是()

- A. 通过指令中指定一个专门字段来控制产生后继微指令地址
- B. 通过微指令控制字段由设计者指定或者由设计者指定的判断字段控制产生后继微指令地址
- C. 用程序计数器 PC 来产生后续微指令地址
- D. 用微程序计数器 µPC 来产生后继微指令地址

correct answer: B

- 79. 一个计算机系统采用 32 位单字长指令,地址码为 12 位,如果定义了 250 条二地址指令,那么单地址指令的条数有()
 - A. 4K
 - B. 16K
 - C. 8k
 - D. 24k

correct answer: D

- 80. 现有四级指令流水线,分别完成取指、取数、运算、传送结果 4 步操作若完成上述操作的时间依次为 9ns、10ns、6ns、8ns 则流水线的操作周期应设计为()
 - A. 9ns
 - B. 10ns
 - C. 8ns
 - D. 6ns

correct answer: B

- 81. DMA 方式是在 () 之间建立一条直接数据通路
 - A. I/O 设备和主存
 - B. 两个 I/O 设备
 - C. CPU 和主存
 - D. I/O 设备和 CPU

correct answer: A

82. 计算机使用总线结构便于增减外设,同时 ()

- A. 减少了信息传输线的条数
- B. 减少了信息传输量
- C. 提高了信息的传输速度

correct answer: C

83. 在独立请求方式下,若有 N 个设备,则 ()

- A. 有一个总线请求信号和 N 个总线响应信号
- B. 有 N 个总线请求信号和 N 个总线响应信号

• C. 有一个总线请求信号和一个总线响应信号

correct answer: B

84. 假定指令中地址码所给出的是操作数的有效地址,则该指令采用 () 寻址方式

- A. 变址
- B. 立即
- C. 基址
- D. 直接

correct answer: D

85. 一个节拍信号的宽度是指()

- A. 时钟周期
- B. 指令周期
- C. 机器周期

correct answer: A

86. 就微命令的编码方式而言,若微操作命令的个数已确定,则()

- A. 编码表示法比直接表示法的微指令字长短
- B. 编码表示法与直接表示法的微指令字长相等
- C. 编码表示法与直接表示法的微指令字长大小关系不确定
- D. 直接表示码比编码表示法的微指令字长短

correct answer: A

87. 计算机操作的最小单位时间是 ()

- A. 存取周期
- B. 指令周期
- C. 时钟周期

correct answer: C

88. CPU 响应 DMA 请求的条件是当前 () 执行完

- A. 固件
- B. 机器周期
- C. 硬件和软件
- D. 总线周期

correct answer: B

89. 总线的异步通信方式 ()

- A. 既采用时钟信号,又采用握手信号
- B. 不采用时钟信号,只采用握手信号
- C. 既不采用时钟信号,又不采用握手信号

90. 在中断周期, CPU 主要完成以下工作 ()

- A. 开中断,执行中断服务程序
- B. 开中断,保护断点,发中断响应信号并形成中断服务程序入口地址
- C. 关中断, 执行中断服务程序
- D. 关中断,保护断点,发中断响应信号并形成中断服务程序入口地址

correct answer: D

91. 在微指令的编码方式中,在微命令数相同的情况下()

- A. 字段直接编码的微指令比直接编码的微指令长
- B. 直接编码的微指令比字段直接编码的微指令长
- C. 直接编码和字段直接编码不影响微指令字长

correct answer: B

92. "总线忙"信号的建立者是(

- A. 发出"总线请求"信号的设备
- B. 获得总线控制权的设备
- C. CPU
- D. 总线控制器

correct answer: B

93. 以硬连线方式构成的控制器又称为 () 控制器

- A. 组合逻辑型
- B. 存储逻辑型
- C. 微程序型

correct answer: A

94. 下列说法正确的是 ()

- A. 采用微程序控制器是为了提高速度
- B. 一条微指令存放在控制存储器的一个单元中
- C. 微指令计数器决定指令执行顺序
- D. 控制存储器采用高速 RAM 电路组成

correct answer: B

95. 主机与 I/O 设备传送数据时,采用 (), CPU 效率最高

- A. 程序查询方式
- B. 程序中断方式
- C. DMA 方式

correct answer: C

96. 取指令操作 ()

- A. 受当前指令的操作码控制
- B. 是控制器的固有功能, 无需在操作码控制下完成
- C. 受上一条指令的操作码控制

correct answer: B

97. 数据总线的宽度由总线的 () 定义

- A. 功能特性
- B. 电气特性
- C. 物理特性
- D. 时间特性

correct answer: A

98. CPU 中的通用寄存器, ()

- A. 既不能存放数据,也不能存放地址
- B. 只能存放数据,不能存放地址
- C. 可以存放数据和地址
- D. 可以存放数据和地址,还可以替代指令寄存器

correct answer: C

99. 在关于一地址运算类指令的叙述中,正确的是()

- A. 一定有两个操作数,另一个是隐含的
- B. 可能有一个操作数, 也可能有两个操作数
- C. 指令的地址码字段存放的一定是操作码
- D. 仅有一个操作数, 其地址由指令的操作码提供

correct answer: B

100. 下列说法正确的是()

- A. 一条微指令存放在控制存储器的一个单元中
- B. 控制存储器采用高速 RAM 电路组成
- C. 采用微程序控制器是为了提高速度
- D. 微指令计数器决定指令执行顺序