

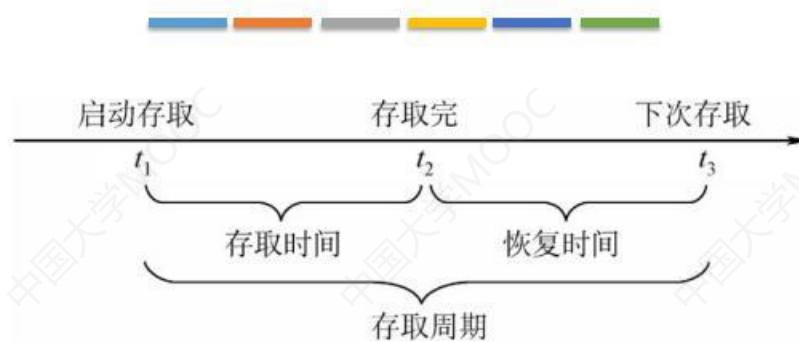
本节内容

双口RAM & 多模块存储器

王道考研/CSKAOYAN.COM

1

存取周期



存取周期：可以连续读/写的最短时间间隔

注：DRAM芯片的恢复时间比较长，有可能是存取时间的几倍（SRAM的恢复时间较短）

如：存取时间为 r ，存取周期为 T ， $T=4r$



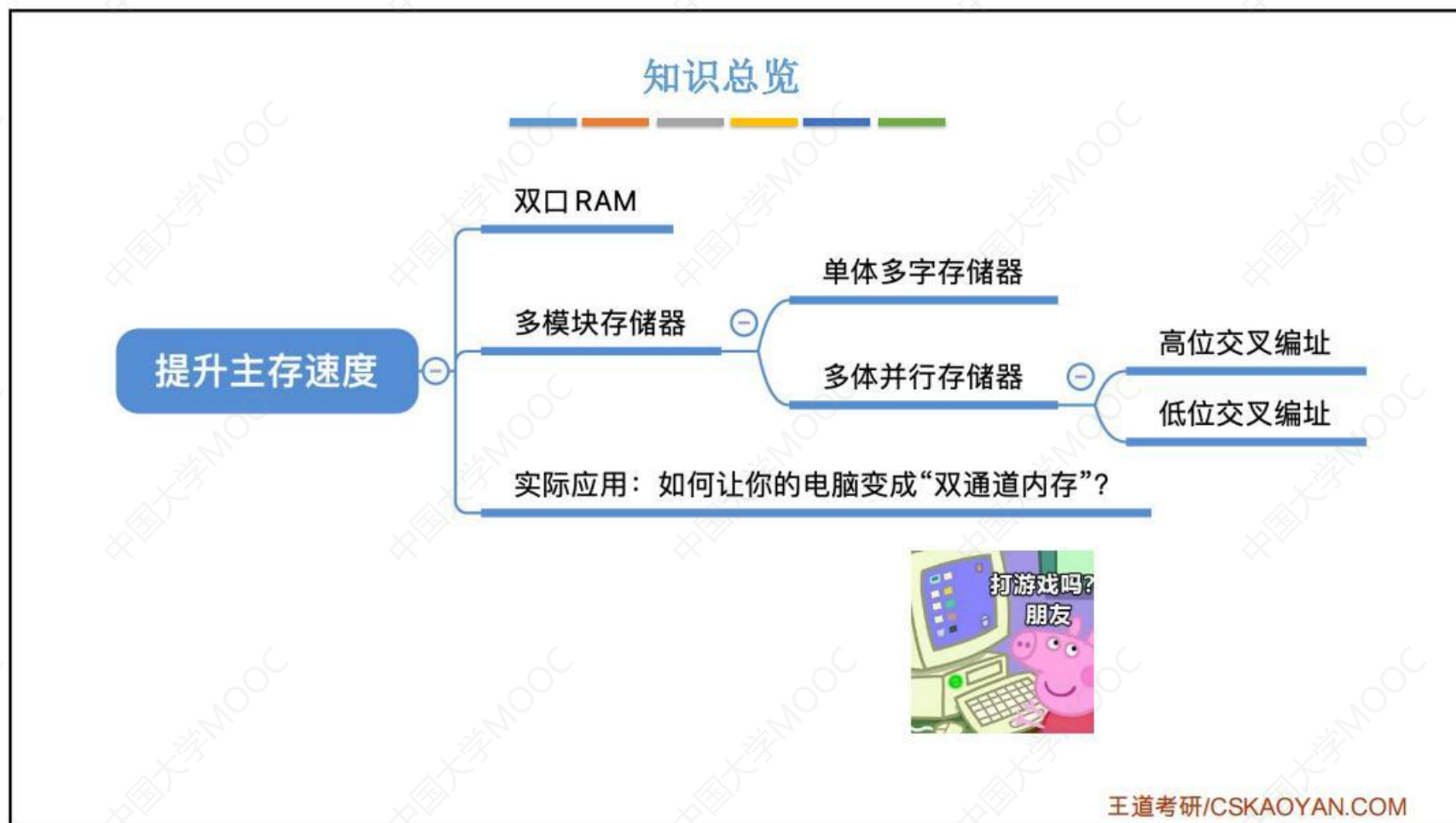
我能怎么办
我也很绝望啊

多核CPU都要访存，怎么办？

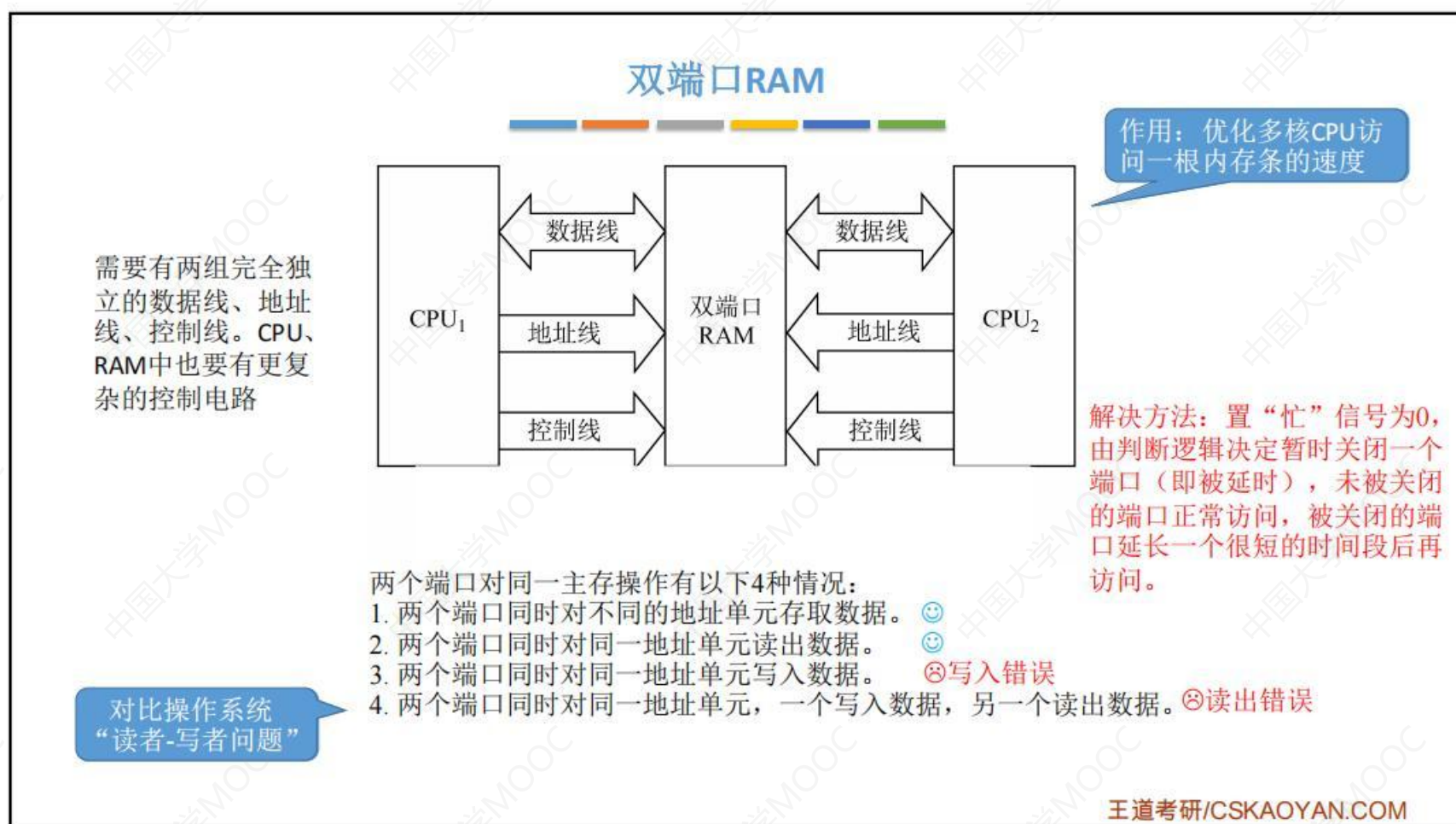
CPU的读写速度比主存快很多，
主存恢复时间太长怎么办？

王道考研/CSKAOYAN.COM

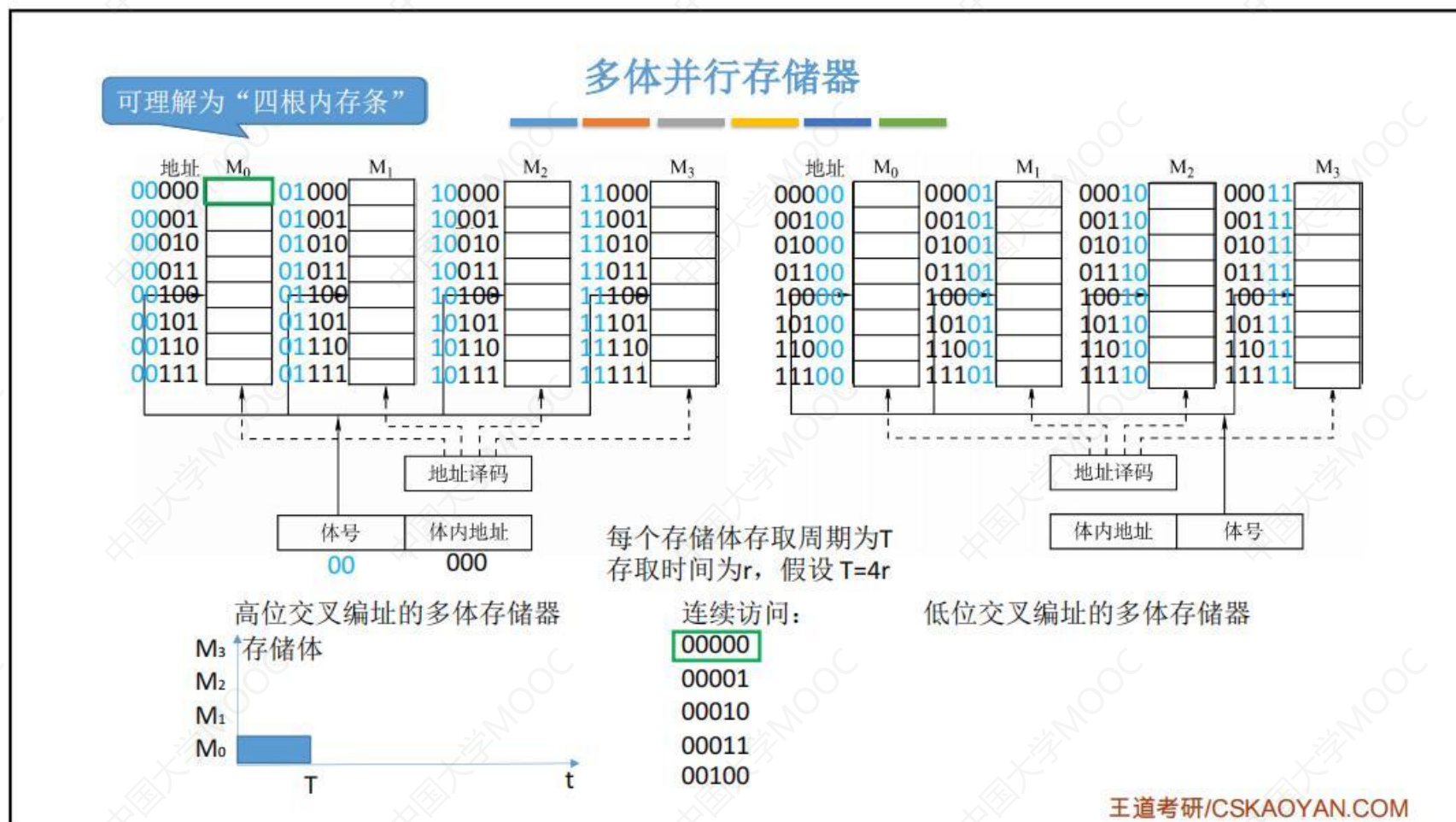
2



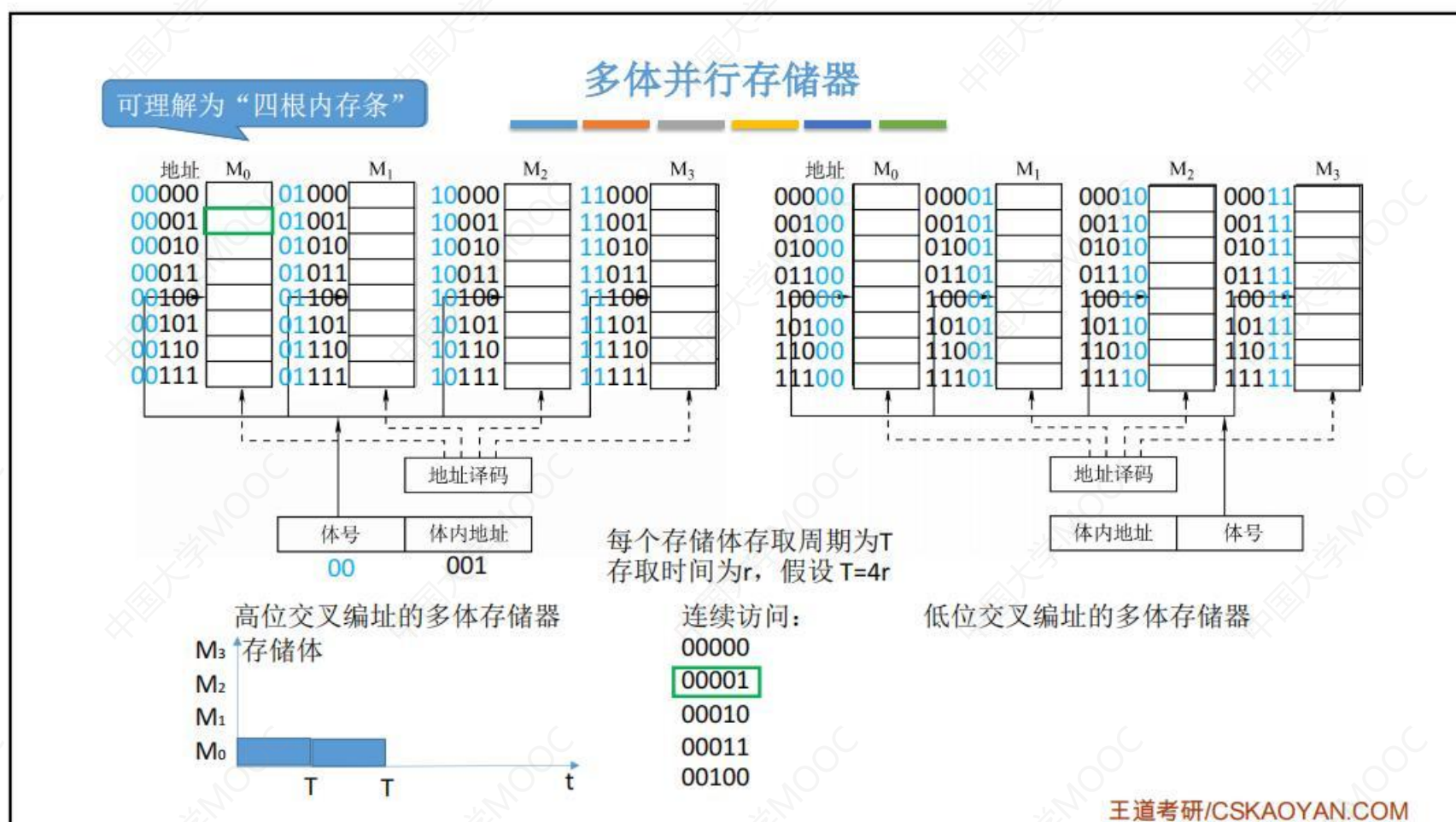
3



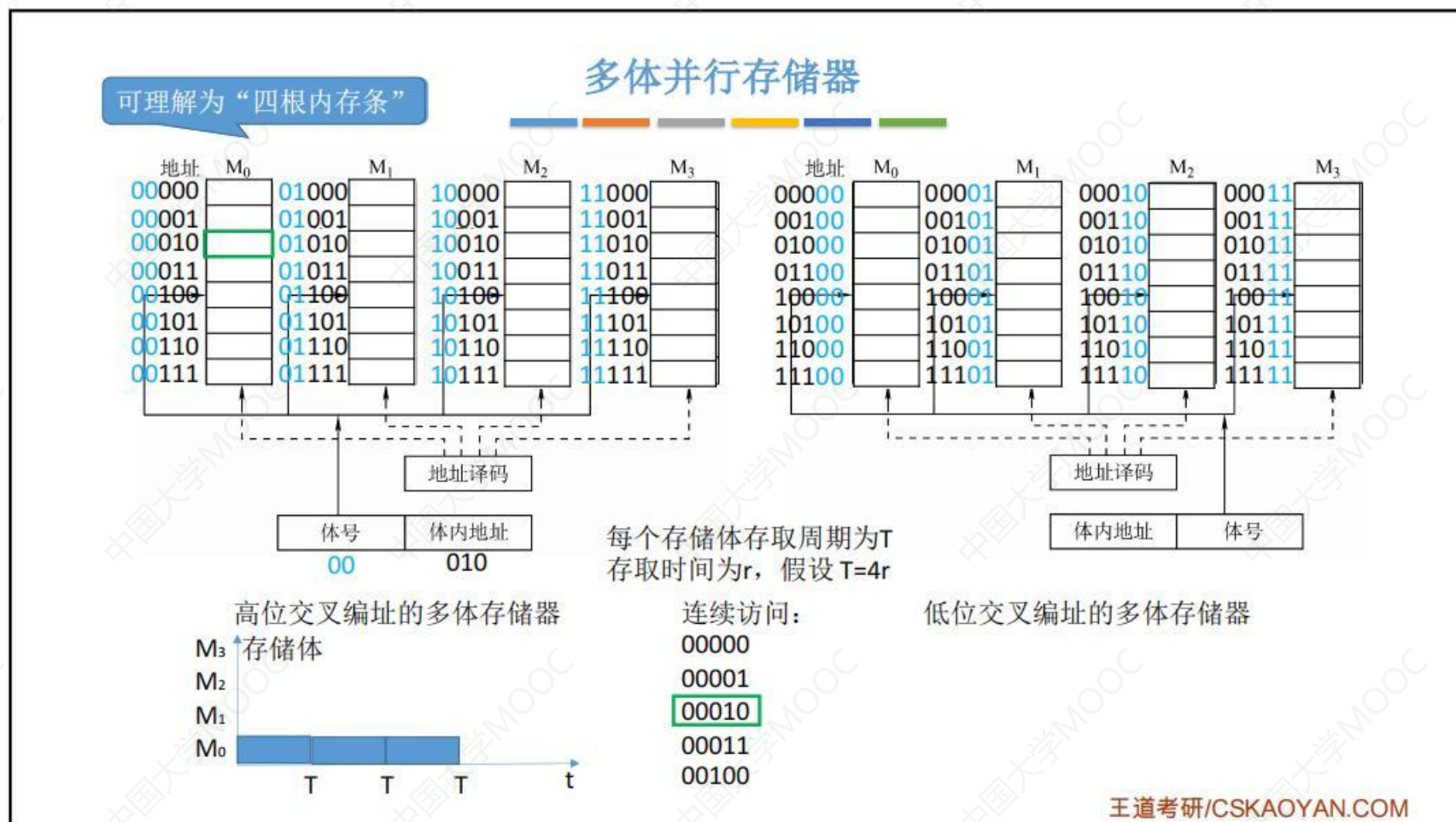
4



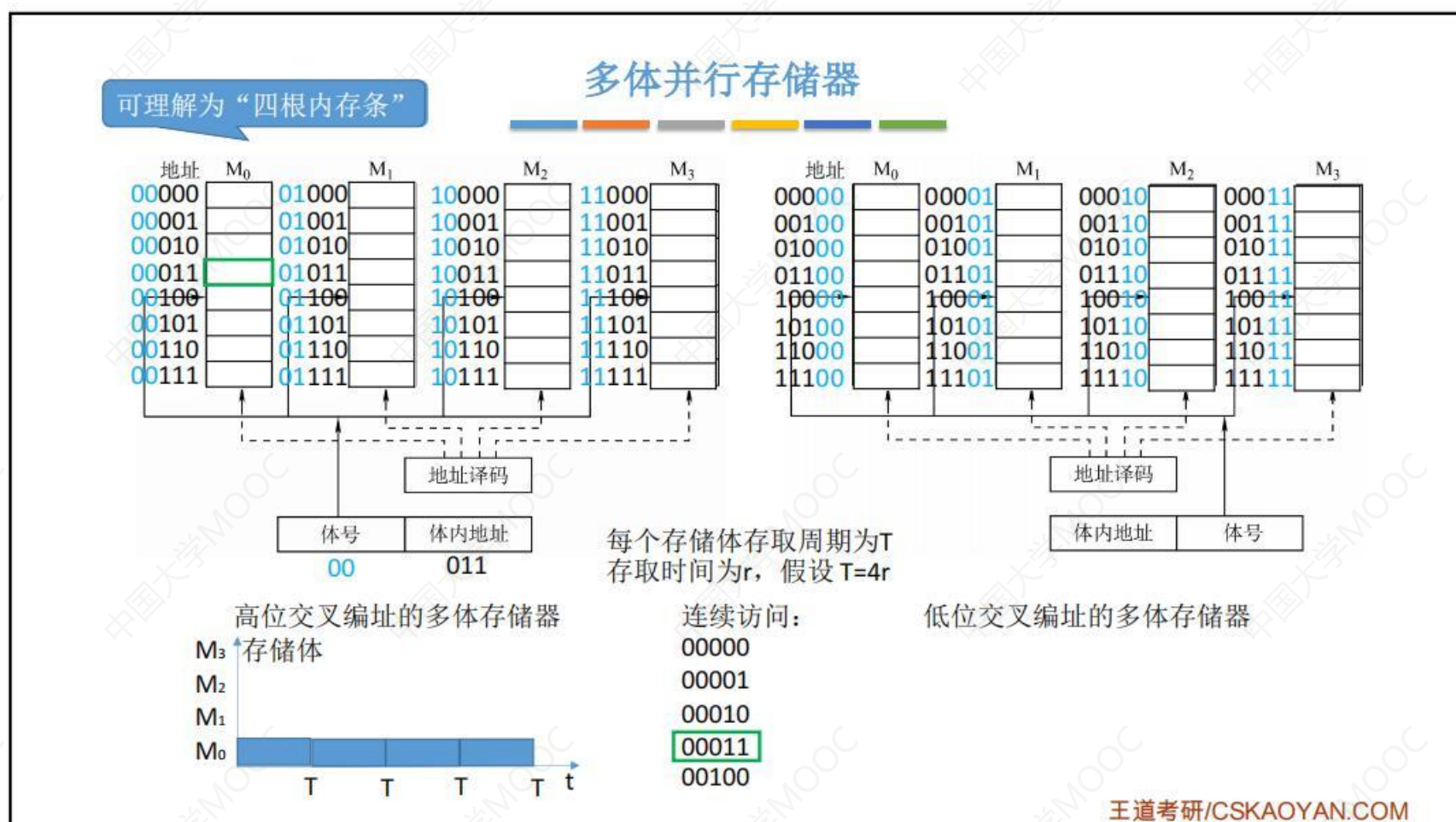
5



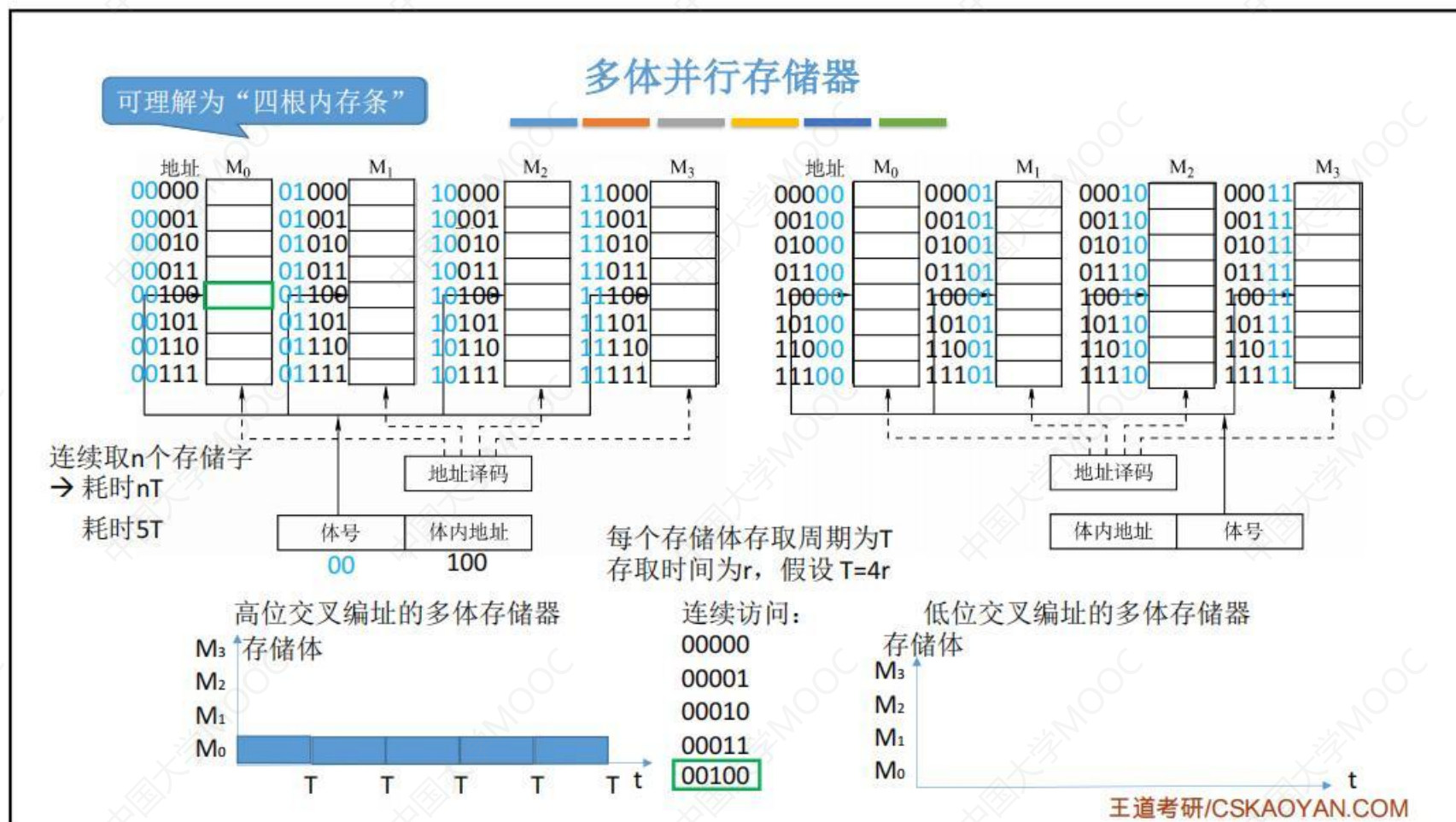
6



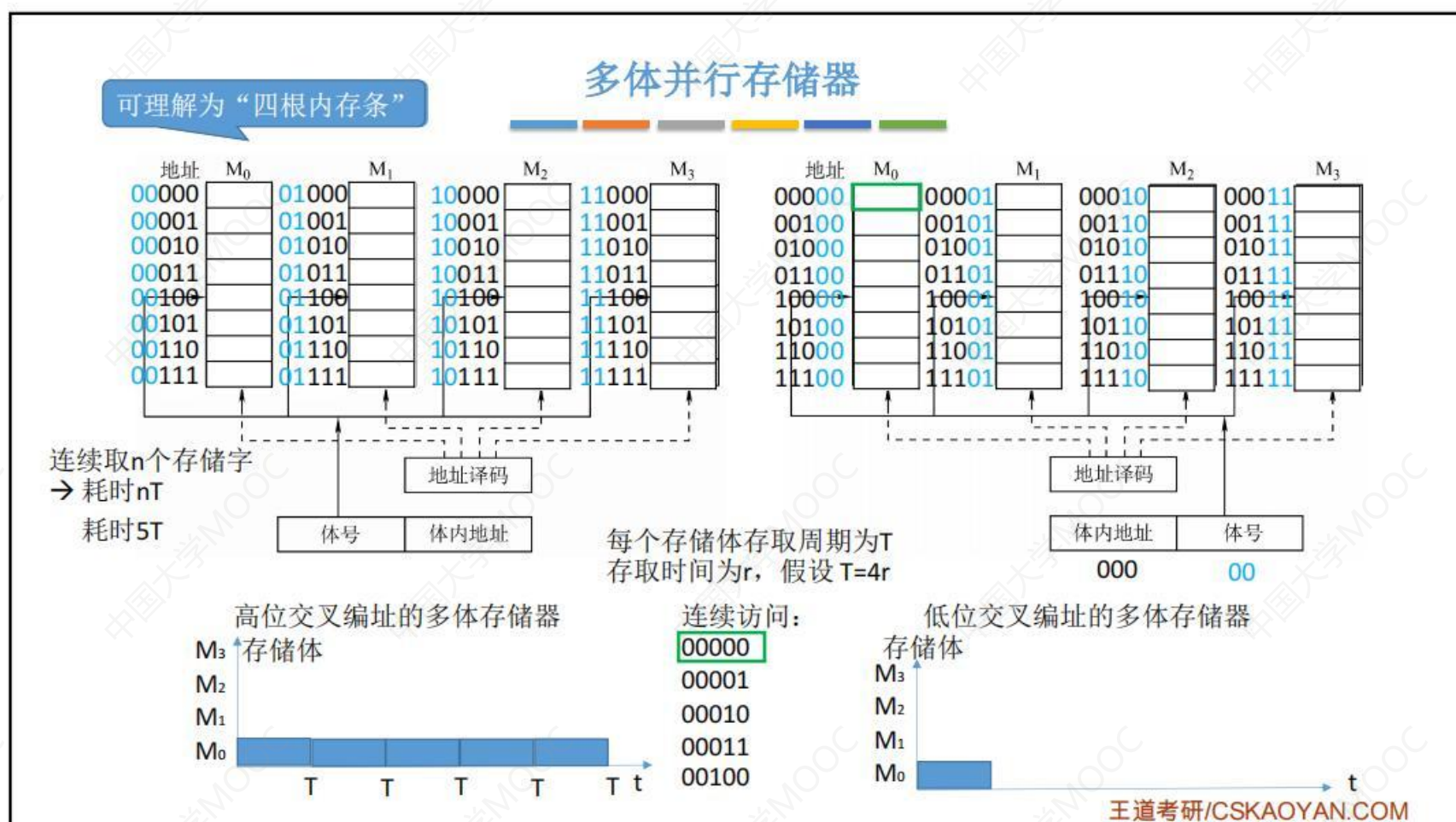
7



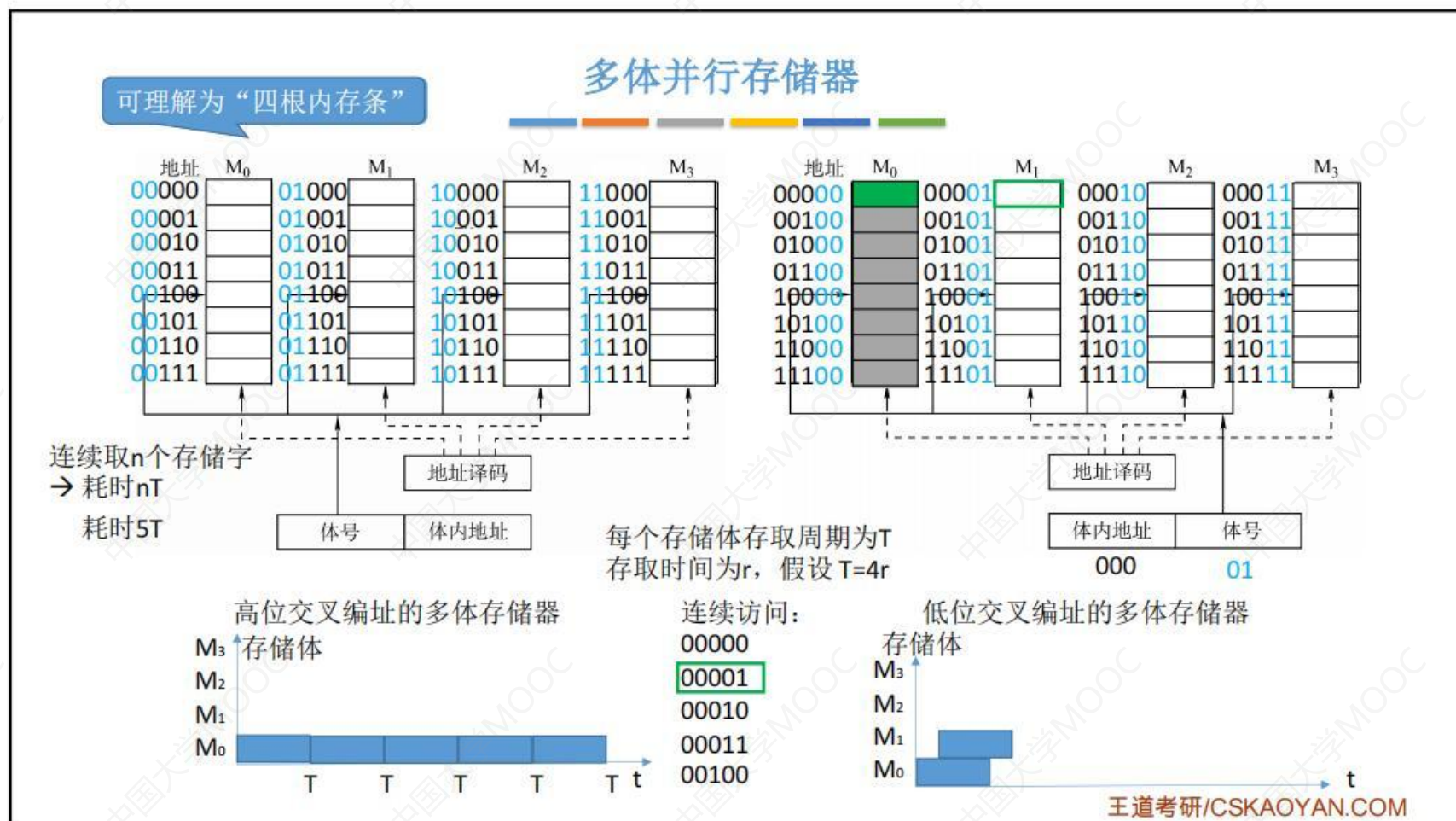
8

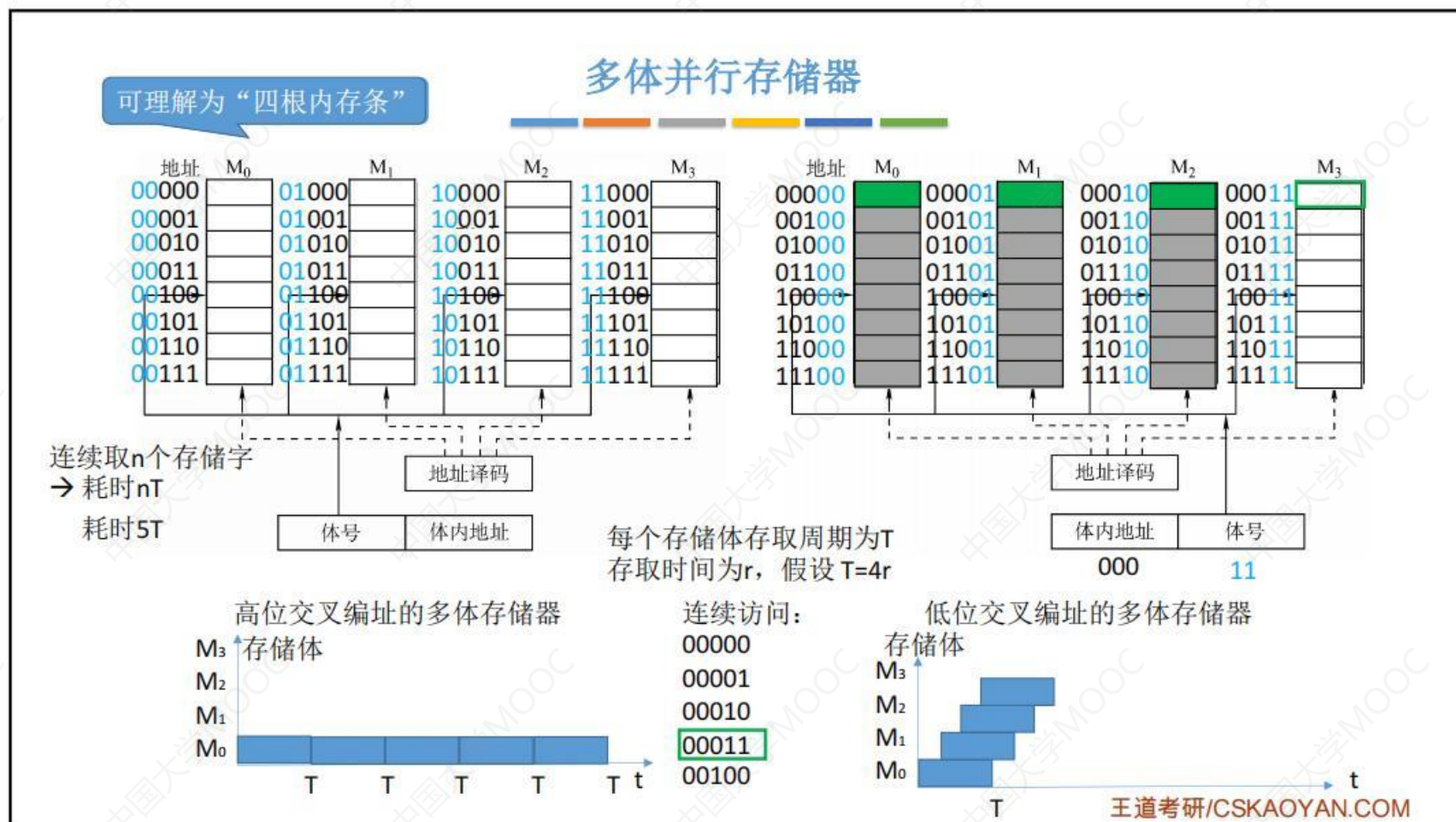


9

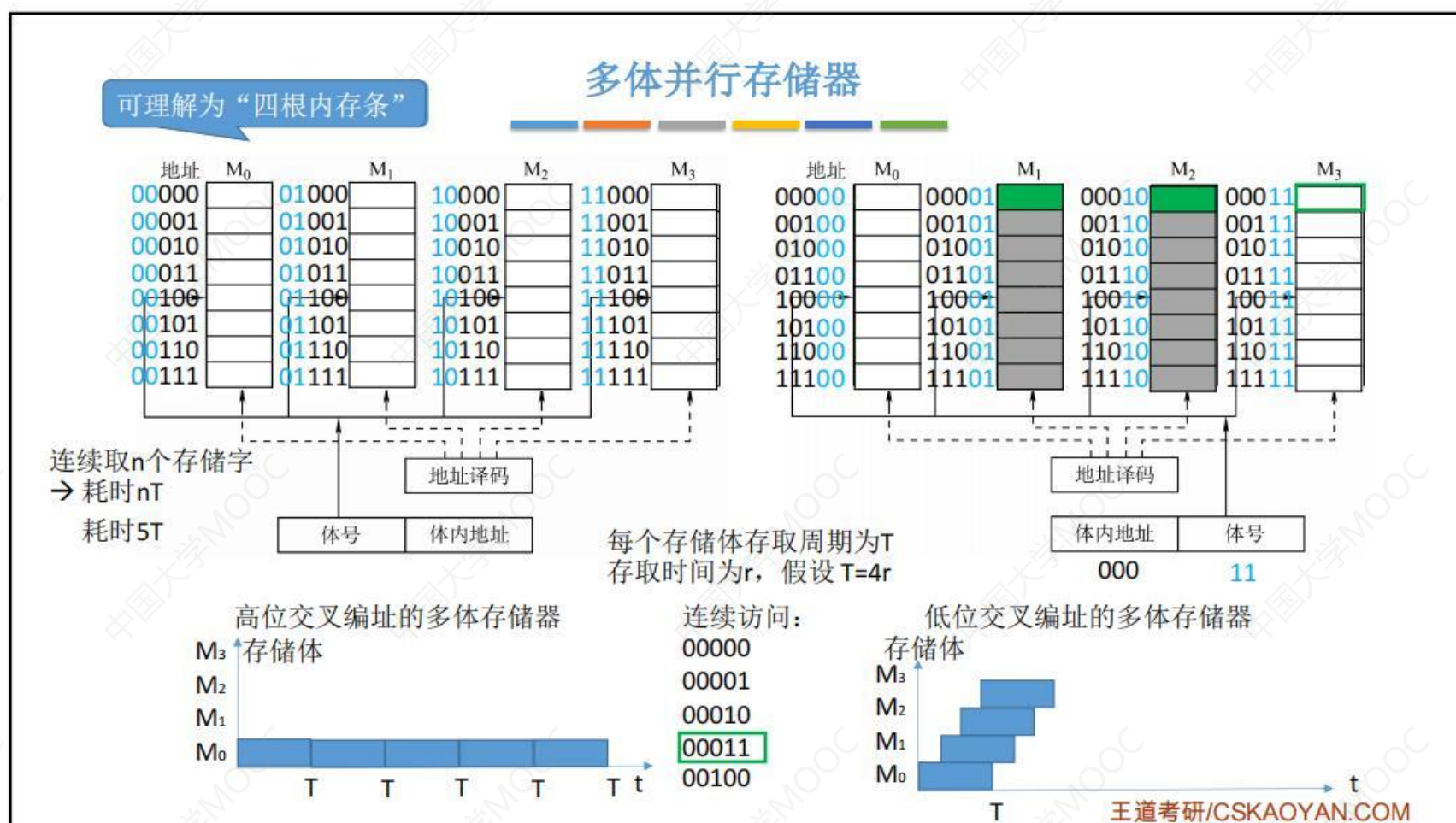


10

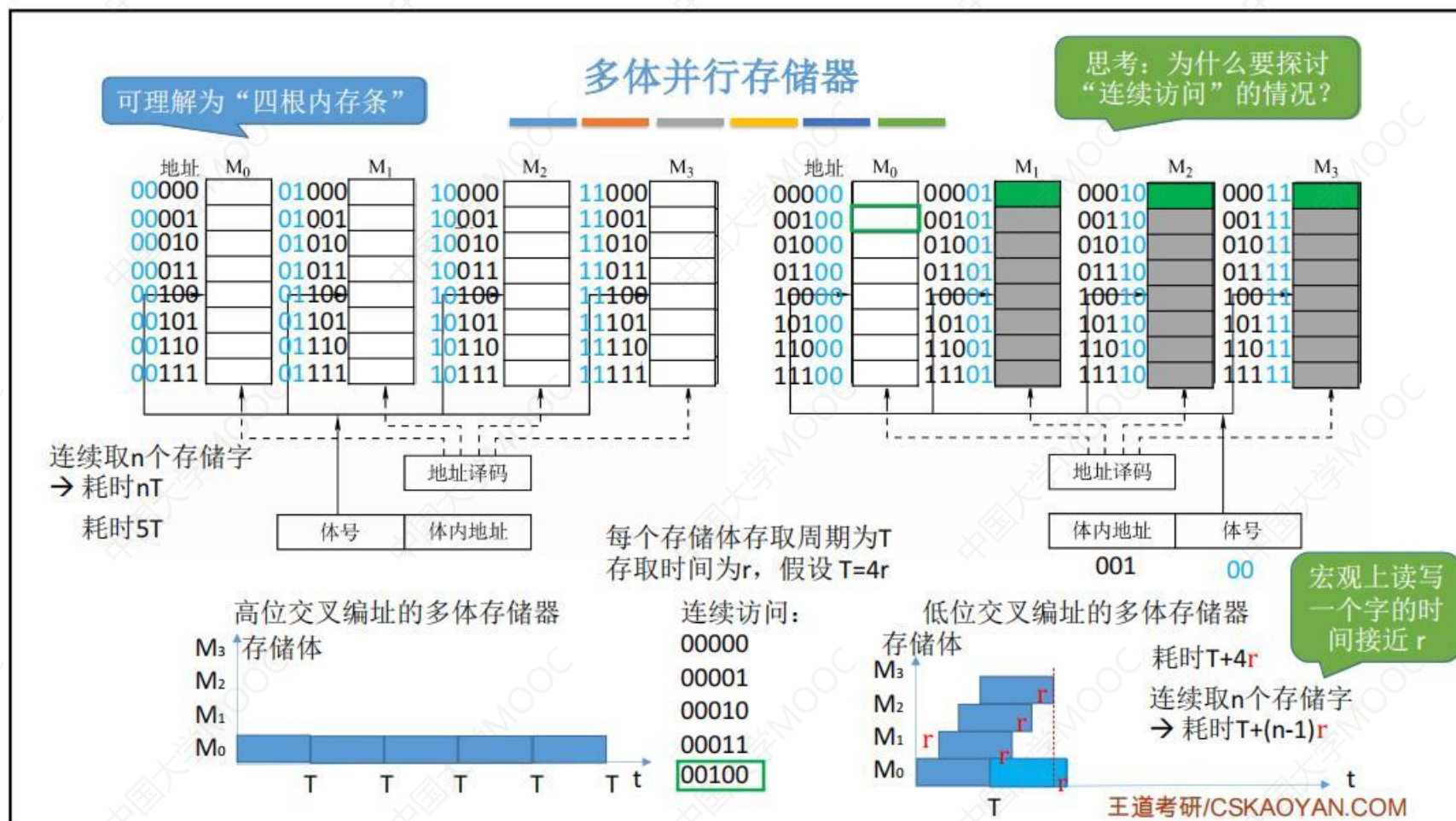




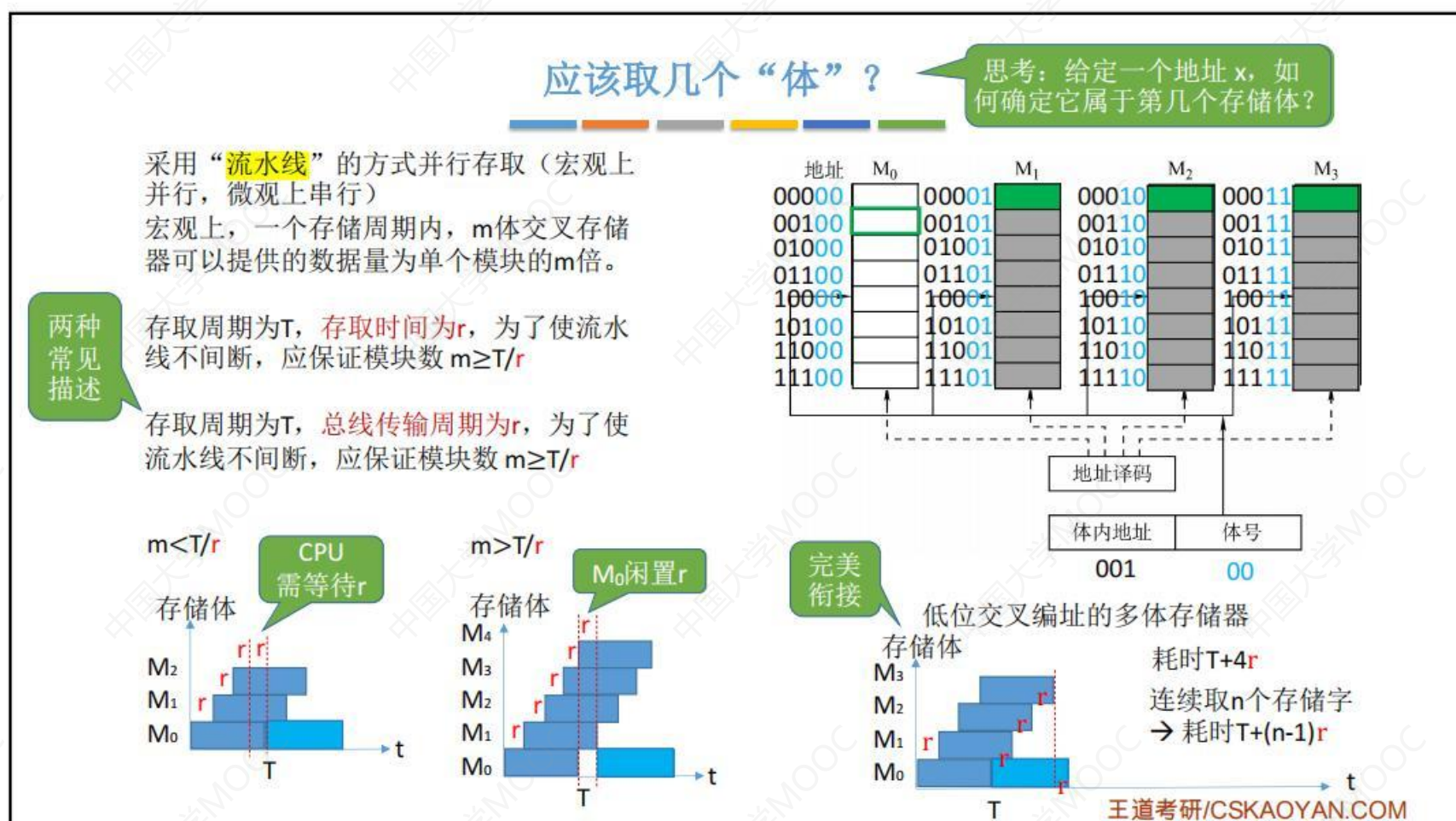
13



14



15



16

多模块存储器

地址译码

体内地址 体号

多体并行存储器

每个模块都有相同的容量和存取速度。
各模块都有独立的读写控制电路、地址寄存器 and 数据寄存器。
它们既能并行工作，又能交叉工作。

单体多字存储器

每个存储单元存储 m 个字
总线宽度也为 m 个字
一次并行读出 m 个字

每次只能同时取 m 个字，不能单独取其中某个字
②指令和数据在主存内必须是连续存放的

王道考研/CSKAOYAN.COM

本节回顾

提升主存速度

- ▶ 存取周期 $T = \text{存取时间} + \text{恢复时间}$
- 双端口 RAM
 - 支持两个CPU同时访问RAM
 - 可同时读/写不同的存储单元；可同时读同一个存储单元；不能同时写（或者一读一写）同一个单元
 - 若发生“冲突”，则发出“BUSY”信号，其中一个CPU的访问端口暂时关闭
- 多模块存储器
 - 单体多字存储器
 - 每次并行读出 m 个连续的字
 - 总线宽度也要扩展为 m 个字
 - 多体并行存储器
 - 高位交叉编址
 - 理论上多个存储体可以被并行访问，但是由于通常会连续访问，因此实际效果相当于单纯的扩容
 - 低位交叉编址
 - 当存储模块数 $m \geq T/r$ 时，可使流水线不间断
 - 每个存储周期内可读写地址连续的 m 个字
 - 微观上， m 个模块被串行访问；宏观上，每个存取周期内所有模块被并行访问

王道考研/CSKAOYAN.COM

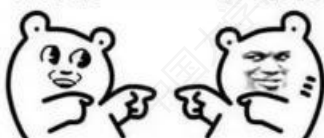
同学，你学计算机的？那...



我能怎么办
我也很绝望啊

计算机

修电脑的



美商海盗船



¥998.00

美商海盗船(CORSAIR)DDR4 3200
32GB(16G×2)套装 台式机内存条 复仇者



如何插入内存条，实现高位交叉的多体存储器（相当于单纯的扩容）？

如何插入内存条，实现低位交叉的多体存储器（俗称“双通道”）？

Tips: 买内存条时，可挑选相同主频、相同容量的两根来组成双通道

王道考研/CSKAOYAN.COM

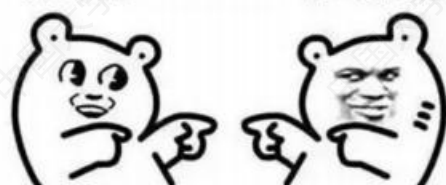
19

同学，你学计算机的？那...



计算机

修电脑的



王道考研/CSKAOYAN.COM

20



21