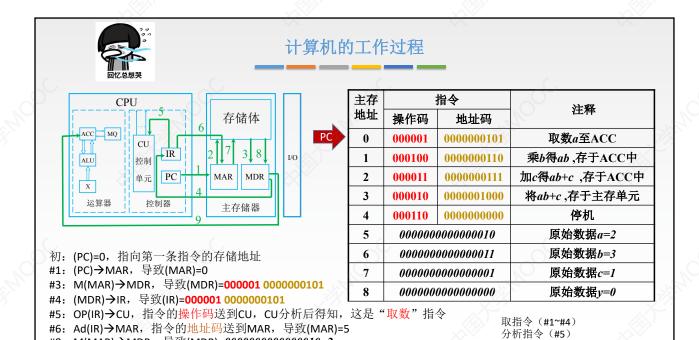




执行取数指令(#6~#9)

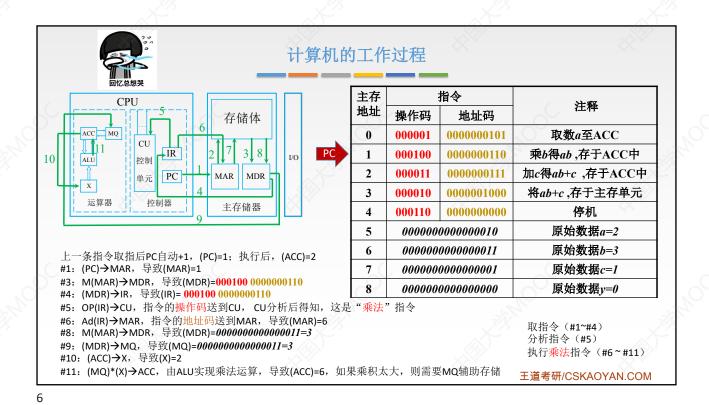
王道考研/CSKAOYAN.COM



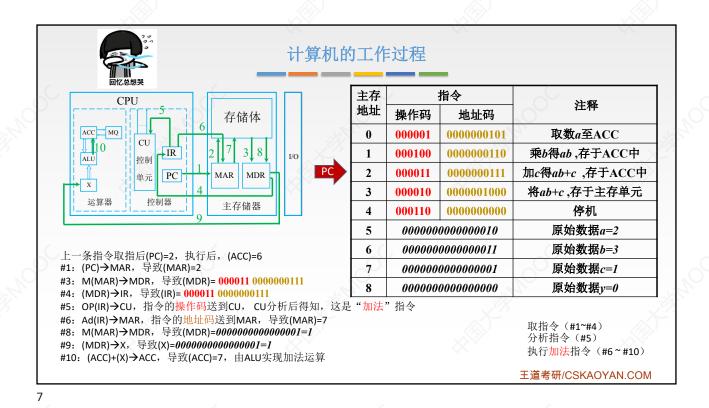
5

#8: M(MAR)→MDR, 导致(MDR)=0000000000000010=2

#9: (MDR)→ACC,导致(ACC)=0000000000000010=2



王道考研/cskaoyan.com



本章总览 需要提供哪些功能? CPU的功能和结构 对应这些功能需要有哪些结构? 指令周期的概念: 一条指令的执行分为不同的阶段 指令执行过程 数据流: 不同阶段要求依次访问的数据序列 指令执行方案: 如何安排多条指令的执行? 如何设置部件之间的连接路径? 数据通路的功能和基本结构 中央处理器 描述指令执行过程中信号和数据在这些路径上的传输 控制器如何指挥整个系统的工作? 控制器的功能和工作原理 控制器的设计 为什么引入流水线的结构? 指令流水线 有哪些结构? 会产生什么问题? /CSKAOYAN.COM

# 本节内容

中央处理器

CPU的功能和 基本结构

王道考研/CSKAOYAN.COM

9

#### CPU的功能

运算器

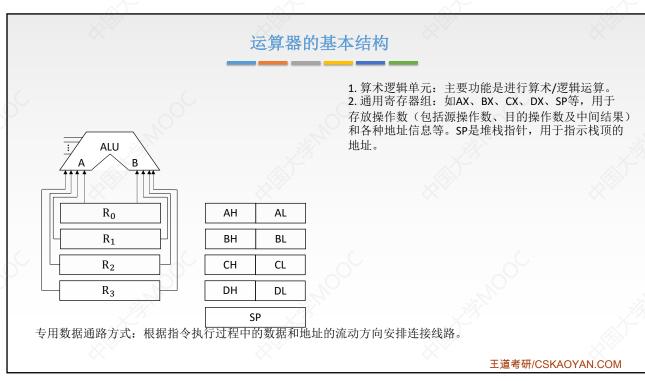
控制器

CPU

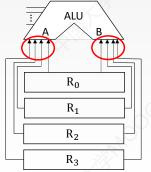
- 1. 指令控制。完成取指令、分析指令和执行指令的操作,即程序的顺序控制。
- 2. 操作控制。一条指令的功能往往是由若干操作信号的组合来实现的。CPU管理并产生由内存取出的每条指令的操作信号,把各种操作信号送往相应的部件,从而控制这些部件按指令的要求进行动作。
- **3. 时间控制**。对各种操作加以时间上的控制。时间控制要为每条指令按时间顺序提供应有的控制信号。
- 4. 数据加工。对数据进行算术和逻辑运算。
- 5. 中断处理。对计算机运行过程中出现的异常情况和特殊请求进行处理。

王道考研/CSKAOYAN.COM





## 运算器的基本结构



1. 算术逻辑单元: 主要功能是进行算术/逻辑运算。 2. 通用寄存器组: 如AX、BX、CX、DX、SP等,用于 存放操作数(包括源操作数、目的操作数及中间结果) 和各种地址信息等。SP是堆栈指针,用于指示栈顶的 地址。

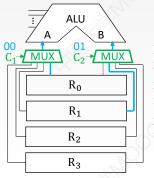
如果直接用导线连接,相当于多个寄存器同时并且一直向ALU传输数据解决方法1. 使用多路选择器

专用数据通路方式:根据指令执行过程中的数据和地址的流动方向安排连接线路。

王道考研/CSKAOYAN.COM

13

## 运算器的基本结构



1. 算术逻辑单元: 主要功能是进行算术/逻辑运算。 2. 通用寄存器组: 如AX、BX、CX、DX、SP等,用于 存放操作数(包括源操作数、目的操作数及中间结果) 和各种地址信息等。SP是堆栈指针,用于指示栈顶的 地址。

如果直接用导线连接,相当于多个寄 存器同时并且一直向ALU传输数据

解决方法1. 使用多路选择器 根据控制信号选择一路输出 解决方法2. 使用三态门 可以控制每一路是否输出

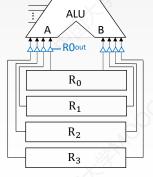
专用数据通路方式:根据指令执行过程中的数据和地址的流动方向安排连接线路。

王道考研/CSKAOYAN.COM

## 运算器的基本结构

CPU内部单总线方式:将所有寄存器的输入端 和输出端都连接到一条公共的通路上。

1. 算术逻辑单元: 主要功能是进行算术/逻辑运算。 2. 通用寄存器组:如AX、BX、CX、DX、SP等,用于 存放操作数(包括源操作数、目的操作数及中间结果) 和各种地址信息等。SP是堆栈指针,用于指示栈顶的



如果直接用导线连接,相当于多个寄 存器同时并且一直向ALU传输数据

解决方法1. 使用多路选择器 根据控制信号选择一路输出 解决方法2. 使用三态门 可以控制每一路是否输出 如: $R0out为1时R_0中的数据输出到A端,$ ROout为0时Ro中的数据无法输出到A端

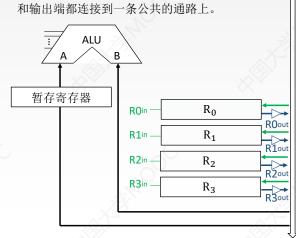
性能较高,基本不存在数据冲突现象,但结构复杂,硬件量大,不易实现。 专用数据通路方式:根据指令执行过程中的数据和地址的流动方向安排连接线路。

王道考研/CSKAOYAN.COM

15

## 运算器的基本结构

CPU内部单总线方式:将所有寄存器的输入端 和输出端都连接到一条公共的通路上。

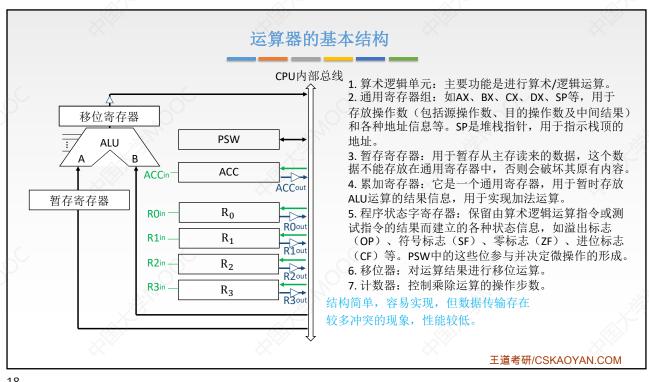


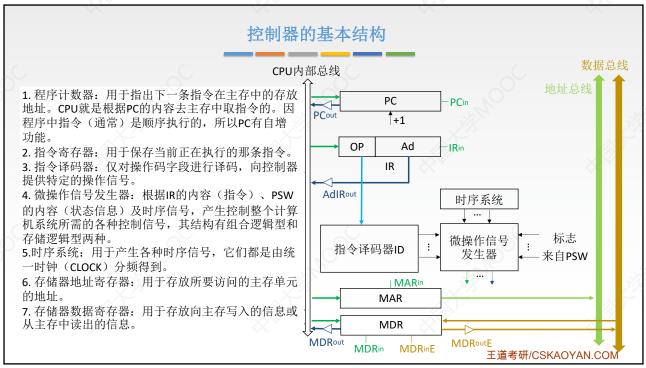
- 1. 算术逻辑单元: 主要功能是进行算术/逻辑运算。 2. 通用寄存器组:如AX、BX、CX、DX、SP等,用于 存放操作数(包括源操作数、目的操作数及中间结果) 和各种地址信息等。SP是堆栈指针,用于指示栈顶的 地址。
- 3. 暂存寄存器: 用于暂存从主存读来的数据,这个数 据不能存放在通用寄存器中, 否则会破坏其原有内容。 如:两个操作数分别来自主存和 $R_0$ ,最后结果存回 $R_0$ , 那么从主存中取来的操作数直接放入暂存器,就不会 破坏运算前 $R_0$ 的内容。

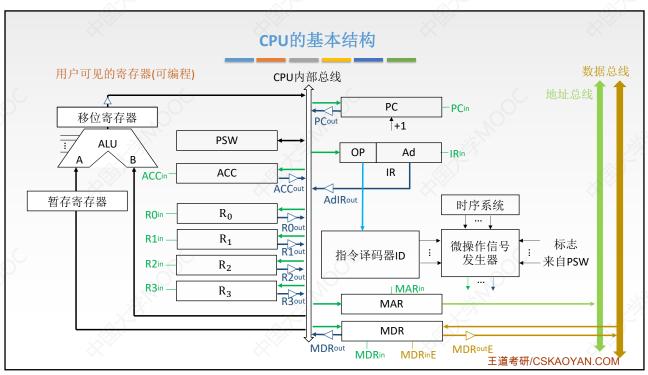
结构简单,容易实现,但数据传输存在 较多冲突的现象, 性能较低。

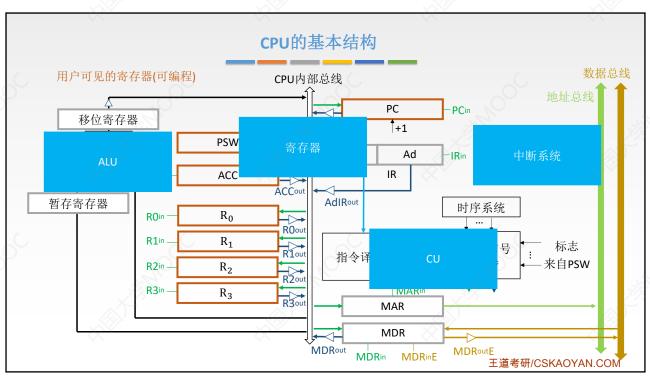
王道考研/CSKAOYAN.COM

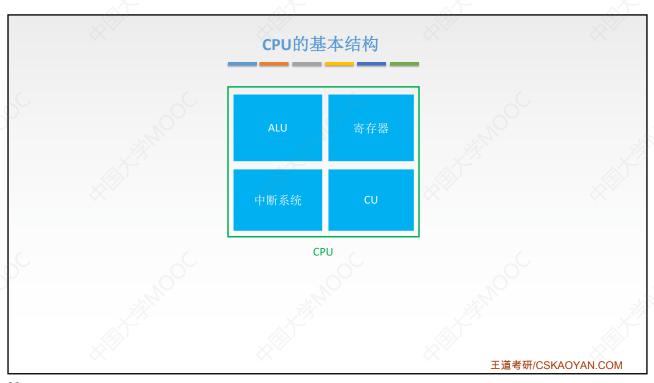
#### 运算器的基本结构 CPU内部总线 1. 算术逻辑单元: 主要功能是进行算术/逻辑运算。 2. 通用寄存器组:如AX、BX、CX、DX、SP等,用于 存放操作数(包括源操作数、目的操作数及中间结果) 暂存寄存器 增加一些功能 和各种地址信息等。SP是堆栈指针,用于指示栈顶的 ->移位寄存器 ALU ->累加寄存器 3. 暂存寄存器: 用于暂存从主存读来的数据, 这个数 据不能存放在通用寄存器中,否则会破坏其原有内容。 如:两个操作数分别来自主存和 $R_0$ ,最后结果存回 $R_0$ , 暂存寄存器 那么从主存中取来的操作数直接放入暂存器,就不会 $R_0$ ROin : 破坏运算前Ro的内容。 R0out R1in $R_1$ R1out $R_2$ R2in-R2out R3in $R_3$ R3out 结构简单,容易实现,但数据传输存在 较多冲突的现象, 性能较低。 王道考研/CSKAOYAN.COM

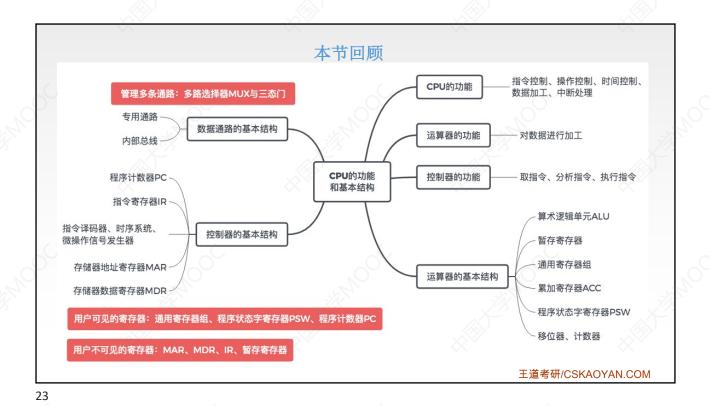












●王道论坛

②王道论坛

②王道计算机考研备考
②王道成鱼老师-计算机考研
②王道楼楼老师-计算机考研
③王道楼楼老师-计算机考研
②王道计算机考研
②王道计算机考研
②王道计算机考研
②王道计算机考研
②王道计算机考研
②王道在线