Tentamen i kursen Datorsystemteknik (EDA330 för D och EDA370 för E)

Datorsystemteknik för E/D

19/8 2000

Tentamensdatum: Lördag 19/8 2000 kl. 8.45 i sal MG

Examinator: Jonas Vasell och Rolf Snedsböl

Institution: Datorteknik

Förfrågningar: Peter Folkesson (ankn. 1676)

Lösningar: anslås tisdag 22/8 på institutionens anslagstavla utanför laboratoriet

Resultat: anslås senast fredag 1/9 på institutionens anslagstavla utanför laboratoriet

Rättningsgranskning: tid och plats anslås tillsammans med resultaten

Betygsgränser: 3: 24-35 poäng, 4: 36-47 poäng, 5: 48-60 poäng

Tillåtna hjälpmedel: inga

Allmänt: För full poäng på en u

För full poäng på en uppgift krävs både ett korrekt svar och en motivering. En bra motivering är minst lika viktig som ett korrekt svar. Redovisa noggrannt alla gjorda antaganden utöver de som anges i uppgiftstexten. Skriv tydligt och använd gärna figurer. Maximal poäng

på varje deluppgift anges inom parentes efter uppgiftstexten.

Lycka till!

Uppgifter (1-5):

1. Följande MIPS-program utför en beräkning som förekommer på många ställen i en viss tillämpning:

```
slt $t0, $a0, $a1
beq $t0, $zero, L1
sub $s0, $a1, $a0
beq $zero, $zero, L2
L1:
sub $s0, $a0, $a1
L2:
add $v0, $s0, $zero
```

- a. Vad utför detta program? (2 p)
- b. Från vilket/vilka register hämtas indata (argument), och i vilket/vilka register läggs resultatet? (2 p)
- c. Om programmet utförs i en pipeline som den i bilaga 1, med stall som enda möjlighet att hantera pipelinekonflikter, hur många extra cykler orsakade av pipeline-konflikter kommer det att krävas för att exekvera programmet? Antag att \$a0 från början innehåller värdet 1, och \$a1 värdet 5. (4 p)
- d. Eftersom beräkningen utförs på många ställen i tillämpningen, så vill man göra en subrutin av den. Förklara vad som måste göras för att göra om den till en subrutin, och skriv en så kort kod som möjligt som laddar argumentregistren med konstantvärden och anropar subrutinen. (4 p)
- 2. Räkna upp fyra olika metoder för lösning av hoppkonflikter i en pipeline, beskriv hur varje metod fungerar, samt redogör för varje metods relativa för- och nackdelar. (12 p)
- 3.
- a. Du har ett program för konvertering av CD-musik till s.k. MPEG Audio Layer 3 (MPEG3) för att kunna spela upp din favoritmusik på din portabla MPEG3-audio spelare. Programmet konverterar musik från de CD-skivor som du placerar i datorns CD-ROM enhet och lagrar den konverterade musiken som filer på hårddisken. För att få över filerna till den portabla MPEG3-spelaren används en seriell anslutning mellan dator och MPEG3-spelare samt en särskild programvara för kommunikationen.

De delar av MPEG3-konverteringsprogrammet som utför de tyngsta beräkningarna har en genomsnittlig CPI på 2,5 och utgör 60% av instruktionerna som hela programmet exekverar. Genomsnittlig CPI för övriga 40% av instruktionerna är 1,3. Klockfrekvensen på din processor är 350 MHz.

Antag att du uppgraderar din dator med en ny 500 MHz processor som har en utökad instruktionsuppsättning som drastiskt förbättrar prestanda på de tyngsta

beräkningarna som MPEG3-konverteringsprogrammet måste utföra. I en version av programmet som är specialoptimerad för den nya processorn har de delar av programmet som utför de tyngsta beräkningarna en genomsnittlig CPI på 0,5 och utgör nu endast 20% av instruktionerna som hela programmet exekverar. Genomsnittlig CPI för övriga 80% av instruktionerna är oförändrat 1,3. Denna del av programkoden är identisk med programkoden i den ickeoptimerade versionen. Hur många gånger snabbare går det att konvertera din favoritmusik med din nya uppgraderade dator körandes den specialoptimerade varianten av konverteringsprogrammet än med ditt gamla system? (8 p)

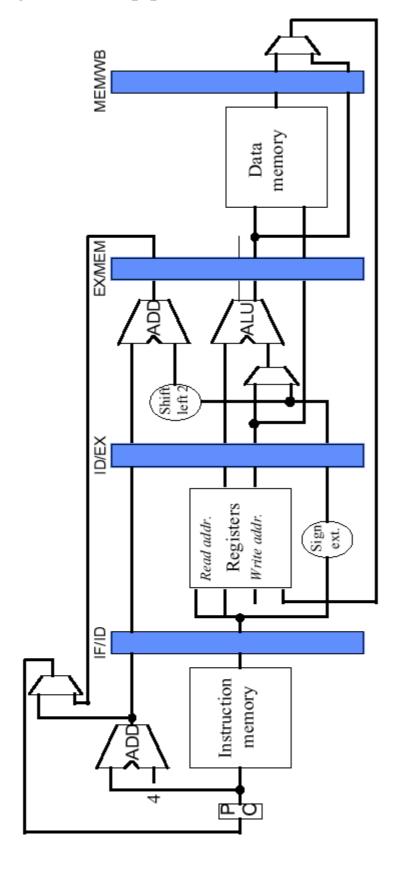
b. Whetstone och Dhrystone är exempel på 2 populära s.k. syntetiska benchmark-program vilka används för att mäta datorsystems prestanda. Vilka nackdelar finns det med att använda sig av dylika syntetiska benchmark-program för att mäta prestanda? (4p)

4.

- a. Antag att vi har ett fyra-vägs partiellt associativt (four-way set associative) cacheminne med total storlek 16 ord och blockstorlek 1 ord (1 ord = 4 byte). Utbytesalgoritmen är LRU och cacheminnet är ursprungligen tomt. Följande sekvens av referenser till byte-adresser görs: 12, 30, 13, 76, 5, 14, 44, 116, 15, 61, 101, 76, 6, 40, 31. Ange för var och en av dessa referenser om den ger träff eller miss i cacheminnet. Ange också i tabellform innehållet i varje cacheblock efter varje referens (ange tag för det block som ligger där), samt vilken hit rate (träffsannolikhet) som gäller för den aktuella sekvensen av referenser. (6 p)
- b. Vid undersökning av en viss dators uppbyggnad har man kommit fram till följande fakta om ett cacheminne: Det finns totalt 72 KB minne för hela cacheminnet, d.v.s. för såväl data som lagring av tags och statusbitar. Minnet förefaller uppbyggt som ett två-vägs partiellt associativt (two-way set associative) cacheminne. Typen av buss som förbinder cacheminnet med primär-minnet indikerar att blockstorleken måste vara 1, 2, eller 4 ord (d.v.s. 4, 8, eller 16 byte). Adresserna till cacheminnet är 30 bitar. Din uppgift är nu att beräkna cacheminnets datakapacitet, d.v.s. hur många block det kan lagra och vilken blockstorlek som används. Gör beräkningen under antagandet att endast en valid-bit behöver lagras för varje block (inga andra statusbitar). Antag också att allt tillgängligt cacheminne (dvs alla 72 KB) utnyttjas och att data-kapaciteten är en jämn tvåpotens. Undersök också om det finns mer än en möjlig lösning. (6 p)
- 5. Nedan följer ett antal frågor med tre svarsalternativ (1, X, 2) vardera, varav endast ett är rätt. Ställ upp svaren som en tipsrad. Varje rätt svar ger ett poäng.
 - a. Processorprestanda fördubblas ungefär (1) var 12:e månad. (X) var 18:e månad. (2) var 24:e månad.
 - b. SPEC är (1) en uppsättning benchmarks för linjära ekvationssystem. (X) ett kernel-baserat benchmark. (2) en standardiserad uppsättning benchmarks baserad på riktiga program.

- c. Vad avses med termen *basic block*? (1) En sekvens av instruktioner som saknar hopp-instruktioner. (X) ett grundläggande byggblock för uppbyggnad av en ALU. (2) en rad i en set-associativ cache.
- d. PCI är en vanlig standard för (1) processor-minnesbussar. (X) bakplansbussar. (2) I/O-bussar.
- e. Det största talet som kan representeras med enkel precision i MIPS (*IEEE 754 single precision*) är 2.0*10³⁸. Vilket är det största tal som kan representeras med dubbel precision (*IEEE 754 double precision*)? (1) 4.0*10³⁸. (X) 2.0*10⁷⁶. (2) 2.0*10³⁰⁸.
- f. MIMD står för (1) Magnetic In-line Memory Device. (X) Multiple Instruction Multiple Data. (2) Multiple Interrupt Masking Device.
- g. En superskalär processor (1) kan starta exekvering av flera instruktioner samtidigt. (X) har en extra lång pipeline. (2) har en speciellt kraftfull ALU.
- h. Write-update är en teknik för (1) minneskoherens. (X) skrivning i cacheminnen. (2) uppdatering av dynamiska RAM.
- i. SCSI är en standard för (1) processor-minnesbussar. (X) bakplansbussar. (2) I/O-bussar.
- j. För cache-minnen betyder direktavbildat (*direct mapped*) att (1) varje cache-block är associerat med ett primärminnesblock. (X) varje block kan lagras var som helst i cache-minnet. (2) varje block kan lagras på exakt ett ställe i cache-minnet.
- k. Det vanligaste sättet att hantera resurskonflikter i en pipeline är att (1) stanna delar av pipelinen tills konflikten löses upp. (X) tidigarelägga tillgång till resultat. (2) förutsäga resultatet av exekveringen.
- 1. Skillnaden i snabbhet mellan minnen och processorer tenderar (1) att minska. (X) att vara oförändrad. (2) att öka.

Bilaga 1: MIPS pipeline



Bilaga 2: MIPS maskininstruktioner

Se nästa sida.