DENEY 3 TRANZİSTORLU KUVVETLENDİRİCİ DEVRELER

DENEYİN AMACI: Bu deneyde BJT ve MOS kuvvetlendiriciler incelenecek ve elde edilecek veriler yardımıyla her iki kuvvetlendiricinin çalışma özellikleri gözlemlenecektir.

ÖN HAZIRLIK

Lütfen aşağıdaki soruları yanıtlayınız.

- Kuvvetlendirici ne demektir?
- Kutuplama ne demektir?
- Bağlama kapasitesi ne demektir? Nerede ve ne amaçla kullanılır?
- Köprüleme kapasitesi ne demektir? Nerede ve ne amaçla kullanılır?
- Kazanç ne demektir?
- Faz farkı ne demektir?
- Kırpılma nedir ve neden olmaktadır?

Deney öncesinde aşağıdaki hesaplamaları yapınız.

- Şekil 3.3'teki devrenin çalışma noktası büyüklüklerini (V_C, V_B, V_E, I_C) belirleyin.
- Şekil 3.3.'teki devre için V_o / V_b ve V_o / V_g gerilim kazancını C_3 devrede varken ve yokken (iki durum için ayrı ayrı) hesaplayın.
- Şekil 3.5'teki devrenin çalışma noktası büyüklüklerini (V_D, V_G, V_S, I_D) belirleyin.
- Şekil 3.5'teki devre için V_o / V_g gerilim kazancını hesaplayın.

Deney öncesinde, ön hazırlıkta yapılması istenilenler (Cevaplanması istenilen sorular ve hesaplamalar) ile ilgili kısa sınav yapılacaktır!

Hesaplamalar ön çalışma değerlendirmesi için toplanacaktır

GÖZDEN GEÇİRİLMESİ FAYDALI KONULAR

- BJTli kuvvetlendiricilerde ortak emetör ve ortak bazlı devreleri (benzerlikler ve farklılıklar açısından) karşılaştırın.
- MOS tranzitorlu kuvvetlendiricilerde ortak kaynak ve ortak geçitli devreleri (benzerlikler ve farklılıklar açısından) karşılaştırın.

DENEYİN ÖĞRENCİYE KATACAKLARI

Bu deney sonunda temel kuvvetlendirici yapısı ve bir gerilim kuvvetlendiricisinin parametreleri hakkında bilgi edinilecektir.

- Kuvvetlendirici nedir?
- BJT ve MOS kuvvetlendiricilerin çalışma bölgeleri nelerdir?
- Bağlama ve köprüleme kapasitelerinin kullanım amaçları nelerdir?
- Faz farkı nedir ve nasıl gözlemlenir?

DENEYDE KULLANILACAK MALZEME VE CİHAZLAR:

Devre Elemanları:

Şekil 2 için: Şekil 3 için: BC238B BS108 $R3 = 820k\Omega$ $Rg = 10k\Omega$ $R_1 = 220k\Omega$ $R4 = 330k\Omega$ $R_2 = 33k\Omega$ $RD = 1k\Omega$ $R_S = 220\Omega$ $RC = 8.2k\Omega$ $RE = 1.2k\Omega$ $R_V = 10k\Omega$ $R_V = 12k\Omega$ $C_4 = C_5 = C_6 = 1 \mu F$ $C_1 = C_2 = 4.7 \mu F$ $C_3 = 220 \mu F$

Cihazlar:

Multimetre (kutuplama gerilimlerinin ve akımlarının ölçülmesinde kullanılacak) Osiloskop (giriş ve çıkış işaretlerinin gözlenmesinde kullanılacak) Besleme kaynağı (12V, 15V) İşaret Üreteci (sinüs işareti üretebilen) Delikli Deney Seti (Bread Board)

Genel Bilgi

Bir işaret kaynağı tarafından girişine uygulanan işaretin gücünü/gerilimini/akımını, çıkış uçlarına bağlı bir yüke kuvvetlendirerek veren devrelere "kuvvetlendirici" denir. Kuvvetlendiriciler, bir DC kaynaktan sağlanan akımı girişine uygulanan işaretle denetleyebilen elemanlardan (örneğin tranzistorlar) yararlanılarak gerçekleştirilir. Günümüzde, kuvvetlendiricilerde bipolar jonksiyonlu tranzistorlar (BJT) veya alan etkili tranzistorlar (MOSFET, JFET, MESFET, vs.) yer almaktadır. Tranzistorun bulunuşundan önce kullanılan elektron tüpleri artık yalnızca çok yüksek güç uygulamalarında (örneğin radyo vericisi çıkış katları) kullanılmaktadır.

Bilindiği gibi, ileri aktif modda (BE jonksiyonu iletimde, BC jonksiyonu tıkamada) olan bir BJT'nin çıkış akımı (I_C), giriş gerilimi (V_{BE}) ile denetlenebilmektedir; oysa çıkış geriliminden (V_{CE}) neredeyse bağımsızdır. Doymada çalışan bir FET'in I_D , V_{GS} ve V_{DS} büyüklükleri arasında da buna benzer bir ilişki vardır. Tranzistorun bu özelliği (çıkış akımının giriş gerilimine bağımlılığı) ona ismini vermektedir.

transfer res**istor** → transistor (geçiş direnci)

Bu özelliğin bir tranzistorun kuvvetlendirme yapmasını nasıl sağladığını kolayca gösterebiliriz.

Çıkış akımı giriş gerilimine BJT'de (ileri aktif modda) üstel, FET'te ise (doymada)

yaklaşık karesel biçimde bağlıdır. BJT'nin ileri aktif modda (FET'in doymada) kutuplandığını varsayalım. Giriş gerilimindeki bir değişim (ΔV_{BE} veya ΔV_{GS}) çıkış akımındaki bir değişime (ΔI_{C} veya ΔI_{D}) neden olacaktır. Eğer bu değişimler yeterince küçükse,

$$\frac{\Delta I_c}{\Delta V_{BE}} \cong \frac{\partial I_c}{\partial V_{BE}} \qquad \frac{\Delta I_D}{\Delta V_{GS}} \cong \frac{\partial I_D}{\partial V_{GS}}$$

yazılabilir. Buradaki türevler, tranzistorların geçiş özeğrilerinin ($I_C - V_{BE}$ ve $I_D - V_{GS}$ özeğrileri) çalışma noktasındaki eğimleridir ve "geçiş iletkenliği" adını alıp g_m simgesi ile gösterilir.

Şimdi, çıkış akımının bir R direnci üzerine aktarıldığını düşünelim. BJT ileri aktif modda (FET doymada) kaldıkça, çıkış akımındaki bir değişim (ΔI_C veya ΔI_D) bu direnç üzerinde mutlak olarak $\Delta I_C R$ kadar (FET için $\Delta I_D R$ kadar) bir gerilim değişimine neden olacaktır. Çıkışa bağlı bu direnç üzerindeki bu gerilim değişimi (yani çıkış gerilimindeki değişim) o zaman, küçük değişimler için

$$|\Delta V_o| = \Delta I_c R \cong g_m R \Delta V_{BE}$$
 $|\Delta V_o| = \Delta I_D R \cong g_m R \Delta V_{GS}$

biçiminde yazılabilir. Buna göre, giriş gerilimindeki değişim çıkış geriliminde g_mR kat bir değişime neden olmuştur. $g_mR > 1$ olduğu sürece tranzistor kuvvetlendirme yapmaktadır. Burada önemli olan 2 nokta vardır:

- 1- Tranzistorun kuvvetlendirme yapabilmesi için uygun çalışma bölgesinde kutuplanması gerekir.
- 2- Tranzistorun yük direncine aktardığı güç, tranzistor girişindeki güçten büyük olmaktadır. Tranzistor bu gücü üretemeyeceğin göre bu güç bir kaynaktan gelmektedir.

Bu iki nokta bizi şu sonuca götürür:

Tranzistor, uygun çalışma noktasında kutuplanmak için bir besleme kaynağına gereksinim duyar. Uygun kutuplama koşulları altında kuvvetlendirme yapan tranzistor, aslında bu besleme kaynağından yüke aktarılacak akımı (gücü), girişine uygulanan işaret aracılığı ile denetleyen bir akım kontrol elemanı işlevi görmektedir.

Tranzistorların buraya kadar basitleştirilerek anlatılan "kuvvetlendirme" işlevi, aslında kuvvetlendiricide tranzistor uç bağlantılarının nasıl yapıldığı, giriş ve çıkış uçlarının hangi uçlar olduğu, yükün ve işaret kaynağı iç direncinin mertebesi, kutuplama akım ve gerilimlerinin değeri, uygulanan işaretin frekansı, yükün devreye doğrudan mı yoksa bir kondansatör üzerinden mi bağlı olduğu gibi sayısız etkene bağlıdır. Yine de, tranzistorların tanım bağıntıları ve bunlardan elde edilecek türevler (yani özeğrilerin eğimleri) herhangi bir tranzistorlu kuvvetlendiricide yeterince düşük frekanslar ve küçük işaretler için kazancın nasıl ifade edilebileceğini bulmamızda kolaylık sağlar. Bilindiği gibi BJT için ileri aktif modda ve MOSFET için doyma bölgesinde akım bağıntıları su biçimde verilebilmektedir:

BJT:
$$I_C = \beta_F I_B = I_S \exp(V_{BE}/V_T)(1+V_{CE}/V_A)$$
 $\left[V_T = kT/q : 1s1l \text{ gerilim}\right]$

MOSFET:
$$I_G = 0$$
, $I_D = \frac{1}{2}\beta \left(V_{GS} - V_T\right)^2 \left(1 + \lambda V_{DS}\right)$ [V_T: eşik gerilimi]

Bu bağıntılardan, çalışma noktası civarındaki küçük değişimler için aşağıdaki ilişkiler elde edilir. (Değişken işaretler küçük harf / küçük indis, çalışma noktası büyüklükleri büyük harf / büyük indis ile gösterilmektedir.)

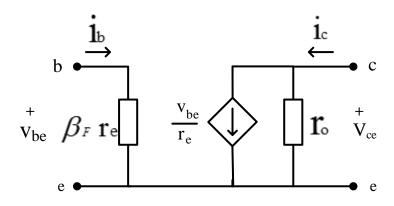
$$i_c=g_mv_{be}+\frac{v_{ce}}{r_o}\ ,\ i_b=\frac{g_mv_{be}}{\beta_F}$$
 BJT:
$$g_m=1/r_e=I_C/V_T\ , r_o=\frac{V_A}{I_C}$$

$$i_d=g_mv_{gs}+\frac{v_{ds}}{r_o},\ i_g=0$$
 MOSFET:
$$g_m=\beta\big(V_{gs}-V_T\big)=\sqrt{2\beta I_D}\quad, r_o=\frac{1}{\lambda I_D}$$

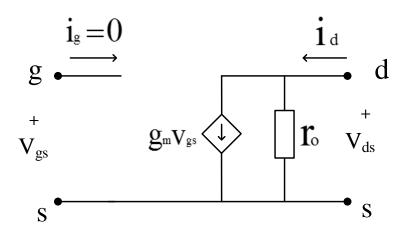
Daha önce, ileri aktif moddaki BJT'nin (doymadaki MOSFET'in) çıkış akımının çıkış geriliminden bağımsız olduğunu varsaymıştık. Oysa BJT'de "Early Olayı", MOSFET'te ise "Kanal Boyu Modülasyonu" adı verilen etkiler nedeni ile I_C akımı V_{CE} 'den, I_D akımı V_{DS} 'den belirli oranda etkilenmektedir. Bu etkiler sırasıyla V_A ve λ parametreleri ile modellenmekte ve küçük işaretler için sonlu bir çıkış direnci "ro" sonucunu oluşturmaktadır. Çıkış direnci, çıkış düğümündeki eşdeğer yük direnci ifadesine doğrudan girerek bu direncin değerini, dolayısıyla kazancı sınırladığı için olabildiğince büyük olması istenir. Bazı uygulamalarda (örneğin pasif dirençlerin çok yer kapladığı tümdevrelerde) yük olarak direnç değil de tranzistorun bu büyük çıkış direncinden yararlanılır ("aktif yüklü kuvvetlendiriciler"). Burada dikkat edilecek bir nokta, küçük işaret parametrelerinin (g_m ve r_o) çalışma noktası

akımına bağımlı olduğudur. Yani tranzistorlu bir devrenin küçük işaret davranışı (örneğin gerilim kazancı) tranzistorun kutuplama akımıyla değişir.

Yukarıda küçük işaretler için verilen bağıntılar yardımıyla, BJT ve FET için sırasıyla Şekil 3.1 ve Şekil 3.2'deki "küçük işaret eşdeğer devreleri" elde edilebilir. Bu devreler, doğrusal elemanlardan oluştuklarından, tranzistorlu kuvvetlendiricilerin değişken işaret davranışını incelemede büyük kolaylık sağlarlar.



Şekil 3.1. BJT küçük işaret modeli



Şekil 3.2. MOS küçük işaret modeli

Küçük işaret eşdeğeri, tranzistorlu bir devrenin büyük genlikli işaretler için nasıl davranacağını (büyük işaret davranışı) doğru olarak belirleyemez, çünkü bu davranış doğrusal olmaz. Yine de, böyle büyük genlikler için, tranzistorlar doyma veya kesime (FET'te doymasız bölge veya kesime) girmedikleri sürece, küçük işaret eşdeğeri, tranzistorlu devrenin davranışıyla ilgili kabaca da olsa bir fikir verir.

Giriş işareti değişirken, belirli bir ani giriş değeri için tranzistorun BE jonksiyonu tıkamaya ya da BC jonksiyonu iletime sokulabilir. Bu giriş değerinin daha ötesine geçen giriş büyüklükleri için, tranzistorun çıkış akımı (I_C) değişmez (0A ya da IC_{sat} değerinde kalır). Bu durumda çıkış işareti o bölge için yaklaşık sabit kalır. Böyle bir etkiye "kırpılma" denir. Analog uygulamalarda, çıkış işaretindeki bu bozulma, tranzistorun doğrusal olmamasından ileri gelen bozulmadan çok daha ciddidir ve uygun çalışma noktası seçilerek ve giriş işareti genliği sınırlanarak önlenmesi gerekir.

DENEY

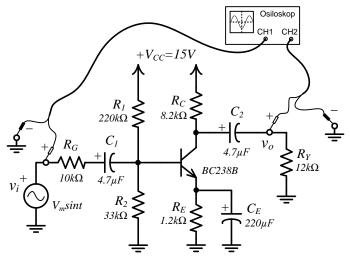
1. Kısım: BJTli Kuvvetlendirici

Ölcüm 1

Şekil 3.3'teki BJTli kuvvetlendiricinin kutuplama devresini (Şekil 3.3'te kesikli çizgi içerisine alınan kısım) kurun ve $V_{CC}=15V$ ile besleyin. Tranzistorun kolektör, baz ve emetör DC gerilimlerini ve kolektör akımının DC değerini ölçün. Ölçtüğünüz değerleri Tablo 3.1'e yazın.

Ölçüm 2

Kutuplama devresine eksik elemanları ekleyerek Şekil 3.4'teki devreyi hazırlayın. Girişe 5 kHz frekansında bir sinüs işareti uygulayın. Osiloskobun 1. kanalını işaret üreticiye (Vg) 2. kanalını devrenin çıkışına (Vo) bağlayın. Çıkışta kırpılma olması durumunda giriş işaretinin genlik değerini değiştirerek çıkış işaretinin kırpılmasını engelleyin. Devrenin kırpılmaya girdiği giriş gerilimi değerini belirleyin ve Tablo 3.2'ye yazın. Pozitif ve negatif yöndeki kırpılma değerlerinin simetrik olup olmadığına bakınız. Simetrik değilse nedenlerini düşününüz.



Şekil 3.3. Osiloskop Başlantısı

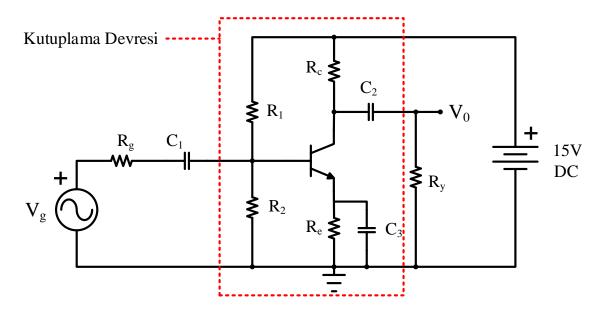
Ölçüm 3

Çıkış işaretinizi osiloskop ile gözlemleyerek, kırpılmaya girmemiş düzgün bir sinüs işaret elde edecek biçimde giriş işaretinizin genliğini ayarlayın. Ve, Vo değerlerini Vg'yi dikkate alarak ölçün ve faz farklarını dikkate alarak çizin (osiloskobun DC değerleri ölçmeyecek şekilde ayarlamayı unutmayın).

Vo/Vg değerini hesaplayarak kazancı belirleyin ve Tablo 3.3'e yazın.

Ölçüm 4

C3 kondansatörünü devreden çıkartın ve Ölçüm 3.3'te yapılan ölçümleri tekrarlayın. Vo/Vg değerini hesaplayarak kazancı belirleyin ve Tablo 3.4'e yazın.



Şekil 3.4. BJTli Kuvvetlendirici

ÖLÇÜMLER

Deneyi yaptıran Araştırma Görevlisi:

Öğrenci İsmi:

Öğrenci Numarası:

Öğrenci Grup Numarası:

Öğrenci e-postası:

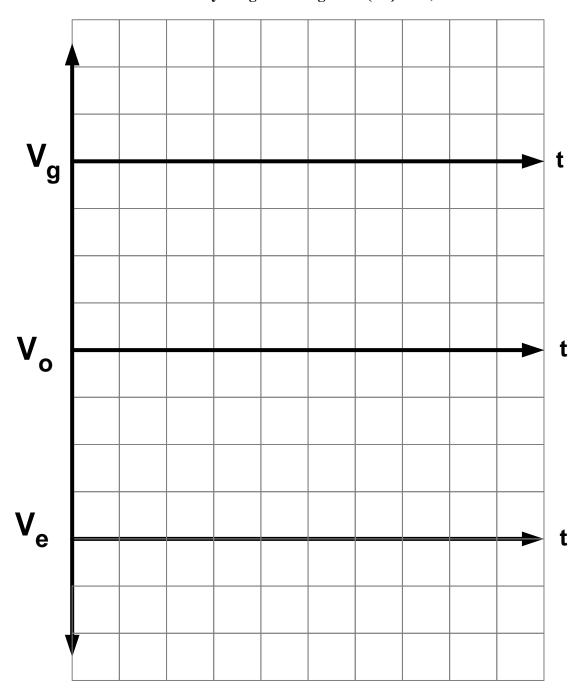
Tablo 3.1. DC Değerler (Ölçüm 1)

	Teorik Değer	Ölçülen Değer
Vc		
V _B		
VE		
Ic		

Tablo 3.2. Kırpılma Gerilimi (Ölçüm 2)

Vg (Kırpılma Başlangıcı için)	mV
Simetrik kırpılma var mı?	

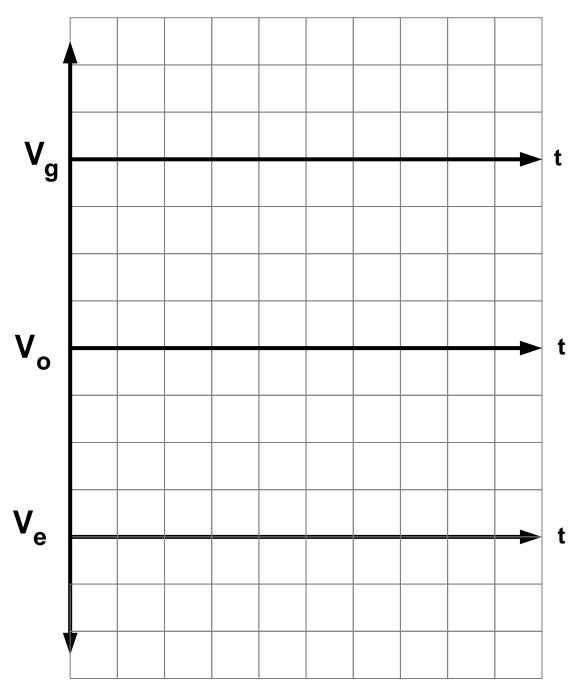
C₃ devredeyken gerilim değerleri (Ölçüm 3):



Tablo 3.3. Kazanç Hesabı (Ölçüm)

Vo/Vg		[dB]
-------	--	------

C₃ devrede yokken gerilim değerleri (Ölçüm 4) :



Tablo 3.4. Kazanç Hesabı (Ölçüm 4)

Vo/Vg		[dB]
-------	--	------

2. Kısım: MOS Tranzistorlu Kuvvetlendirici

Ölçüm 1

Şekil 3.4'teki kuvvetlendiricinin kutuplama devresini (Şekil 3.5'te kesikli çizgi içerisine alınan kısım) kurun ve $V_{CC}=12V$ ile besleyin. Tranzistorun geçit, savak ve kaynak DC gerilimlerini ve savak akımını ölçün. Ölçtüğünüz değerleri Tablo 3.5'e yazın.

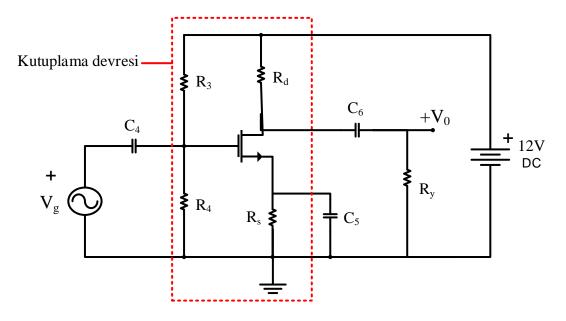
Ölçüm 2

Kutuplama devresine eksik elemanları ekleyerek Şekil 3.5'teki devreyi hazırlayın. Girişe 50 kHz frekansında bir sinüs işareti uygulayın. Osiloskobun 1. kanalını işaret üreticiye (Vg) 2. kanalını devrenin çıkışına (Vo) bağlayın. Çıkışta kırpılma olması durumunda giriş işaretinin genlik değerini değiştirerek çıkış işaretinin kırpılmasını engelleyin. Devrenin kırpılmaya girdiği giriş gerilimi değerini belirleyin ve Tablo 3.6'ya yazın. Pozitif ve negatif yöndeki kırpılma değerlerinin simetrik olup olmadığına bakınız. Simetrik değilse nedenlerini düşününüz.

Ölçüm 3

Çıkış işaretinizi osiloskop ile gözlemleyerek, kırpılmaya girmemiş düzgün bir sinüs işaret elde edecek biçimde giriş işaretinizin genliğini ayarlayın. Vd, Vs değerlerini Vg'yi dikkate alarak ölçün ve faz farklarını dikkate alarak çizin (osiloskobun DC değerleri ölçmeyecek şekilde ayarlamayı unutmayın).

Vo/Vg değerini hesaplayarak kazancı belirleyin ve Tablo 3.7'e yazın.



Şekil 3.5. MOS Tranzistorlu Kuvvetlendirici

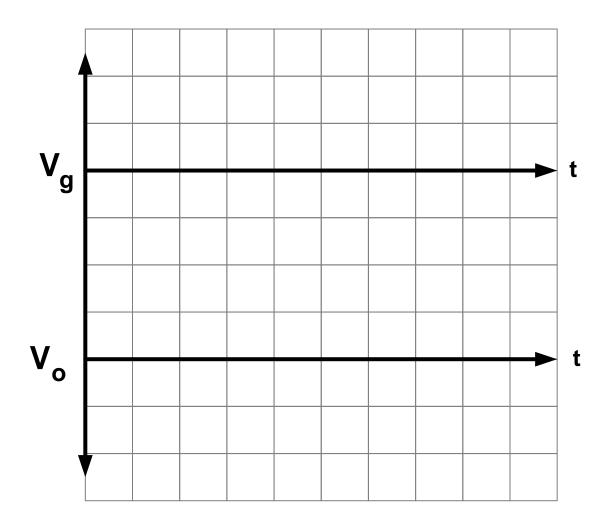
ÖLÇÜMLER

Tablo 3.5. DC Değerler (Ölçüm 1)

	Teorik Değer	Ölçülen Değer
$\mathbf{V}_{\mathbf{G}}$		
VD		
Vs		
I _D		

Tablo 3.6. Kırpılma Gerilimi (Ölçüm 2)

Vg (Kırpılma Başlangıcı için)	mV
Simetrik kırpılma var mı?	



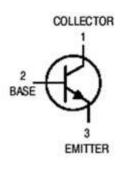
Tablo 3.7. Kazanç Hesabı (Ölçüm 4)

Vo/Vg [dB]
---------	-----

EK BİLGİLER

BC238B





$\textbf{ELECTRICAL CHARACTERISTICS} \ (T_{A} = 25 \, ^{\circ}\text{C unless otherwise noted}) \ (\text{Continued})$

Characterist	Symbol	Min	Тур	Max	Unit	
ON CHARACTERISTICS						
DC Current Gain (Ic = 10 μA, V _{CE} = 5.0 V)	BC237A BC237B/238B BC237C/238C/239C	h _{FE}	_ _ _	90 150 270	_ _ _	_
(I _C = 2.0 mA, V _{CE} = 5.0 V)	BC237 BC239 BC237A BC237B/238B BC237C/238C/239C		120 120 120 200 380	— 170 290 500	800 800 220 460 800	
(I _C = 100 mA, V _{CE} = 5.0 V)	BC237A BC237B/238B BC237C/238C/239C		_ _ _	120 180 300	_ _ _	
Collector-Emitter On Voltage (I _C = 10 mA, I _B = 0.5 mA) 39 (I _C = 100 mA, I _B = 5.0 mA)	BC237/BC238/BC2 BC237/BC239 BC238	VCE(sat)		0.07 0.2	0.2 0.6 0.8	V
Base-Emitter Saturation Voltage (I _C = 10 mA, I _B = 0.5 mA) (I _C = 100 mA, I _B = 5.0 mA)		V _{BE(sat)}	_ _	0.6	0.83 1.05	V
Base–Emitter On Voltage (I _C = 100 μA, V _{CE} = 5.0 V) (I _C = 2.0 mA, V _{CE} = 5.0 V) (I _C = 100 mA, V _{CE} = 5.0 V)		V _{BE(on)}	 0.55 	0.5 0.62 0.83	 0.7 	V

BS108

FEATURES

- . Direct interface to C-MOS, TTL, etc.
- · High-speed switching
- · No secondary breakdown.

APPLICATIONS

- · Line current interruptor in telephone sets
- Applications in relay, high-speed and line transformer drivers.

DESCRIPTION

N-channel enhancement mode vertical D-MOS transistor in a SOT54 (TO-92) package.

PINNING - SOT54

PIN	DESCRIPTION	
1	source	
2	gate	
3	drain	

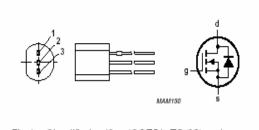


Fig.1 Simplified outline (SOT54; TO-92) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	MAX.	UNIT	
V_{DS}	drain-source voltage (DC)	200	V	
V_{GSth}	gate-source threshold voltage	1.8	٧	
ID	drain current (DC)	300	mA	
R _{DSon}	drain-source on-state resistance	5	Ω	

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 60134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{DS}	drain-source voltage (DC)		-	200	V
V_{GSO}	gate-source voltage (DC)	open drain	_	±20	V
ID	drain current (DC)		-	300	mA
I _{DM}	peak drain current		_	1.2	Α
P _{tot}	total power dissipation	T _{amb} ≤ 25 °C; note 1	_	1	W
T _{stg}	storage temperature		-55	+150	°C
Tj	junction temperature		_	150	°C

RAPORDA İSTENENLER

- Deneydeki devreleri bir bilgisayar destekli bir tasarım programı ile hazırlayın. Devrenin benzetimini yaparak deneyde yapılan ölçümlerin aynısını yapın.
- Ön hazırlık kısmında hesaplamış olduğunuz teorik değerleri, deney esnasında ölçülen değerleri ve benzetim sonuçlarını bir tabloya yazarak karşılaştırın. (Ön hazırlık için yapılmış olan teorik hesaplamalar, açık bir şekilde ve yapılan işlemler adım adım gösterilerek rapora da eklenmelidir.)
- Ölçüm değerleri, benzetim sonuçları ve hesapladığınız değerler arasındaki uyumu inceleyin. Hata miktarlarını % olarak belirleyin.
- Kuvvetlendirici devrelerin kullanıldığı yerlere birkaç örnek vererek çalışma şeklini açıklayın.

Başarılar...

Son düzenleme: 15.09.2014, Araştırma Görevlisi Osman Ceylan