

DENEY-5

İŞLEMSEL KUVVETLENDİRİCİLERİN DOĞRUSAL OLMAYAN UYGULAMALARI

DENEYİN AMACI: Elektronik devrelerde çokça kullanılan işlemsel kuvvetlendiricilerin lineer olmayan uygulamalarından gerilim karşılaştırıcı, Schmitt tetikleme devresi ve doğrultucu devreleri incelenecek ve bu devrelerin davranışları deney sırasında gözlemlenecektir.

ÖN HAZIRLIK

Deneye gelmeden aşağıda belirtilenleri yazılı olarak hazırlayınız:

- Şekil 5.2'deki devrenin çalışmasını inceleyiniz ve giriş çıkış gerilim grafiklerini çizin.
- Şekil 5.5'teki devreyi inceleyiniz, ekte verilen zener diyot veri sayfasından yararlanarak $\pm 15V$ 'la beslenen bir işlemsel kuvvetlendirici kullanılması durumunda zener diyotların yanmayacağı minimum R direncinin değerini belirleyiniz.
- Şekil 5.9'da gösterilen Schmitt tetikleme devresinin çalışmasını inceleyiniz, V_{11} ve V_{12} geçiş değerlerini bir kez de siz çıkarınız.
- Şekil 5.14'te verilen doğrultucu devreyi inceleyiniz, giriş çıkış bağıntılarını bir kez de siz çıkarınız.

Deneyden önce ön hazırlık değerlendirmesi olarak **yazılı kısa sınav** yapılacaktır.

GÖZDEN GEÇİRİLMESİ FAYDALI KONULAR

- İşlemsel kuvvetlendiricinin giriş ve çıkış bağıntıları nelerdir?
- İşlemsel kuvvetlendiricili devrelerin analizi tanım bağıntılarından yararlanarak nasıl yapılır?
- Diyot ve zener diyotun çalışması ve akım gerilim ilişkileri nasıldır?
- Histerezis nedir? Nerelerde kullanılır?
- Doğrultucu devreler nasıl çalışır?

DENEYİN ÖĞRENCİYE KATACAKLARI

Bu deneyde,

- İşlemsel kuvvetlendiricinin karşılaştırıcı devre olarak kullanılması,
- İşlemsel kuvvetlendiricili devrelerin giriş ve çıkışlarının doymaya sürülmeden sınırlandırılması için yöntemler,
- İşlemsel kuvvetlendiriciye pozitif geri besleme uygulanarak elde edilen Schmitt Trigger devresinin davranışı,
- İşlemsel kuvvetlendiricili yüksek lineerlikli doğrultucu devreler öğrenilecektir.

Malzeme listesi:

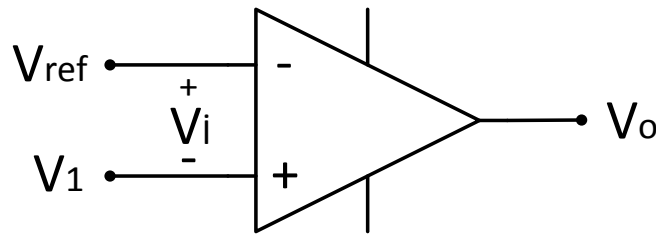
- 1 adet osiloskop
- 1 adet işaret üretici (1MHz'e kadar yeterli olacaktır.)
- 1 adet $\pm 15V$ güç kaynağı
- 1 adet ayarlanabilir gerilim kaynağı
- 2 adet $\mu A741$ işlemsel kuvvetlendirici
- 2 adet 4k7 direnç
- 1 adet 10k potansiyometre
- 3 adet 10k direnç
- 2 adet BZX83C 5.1V'luk zener diyet
- 1 adet 2.2k direnç
- 1 adet 220k direnç
- 1 adet 22k direnç
- 1 adet 15k direnç
- 1 adet 27k direnç
- 1 adet 1 μF direnç
- 2 adet normal diyet (1N4448)

1. GERİLİM KARŞILAŞTIRICI DEVRENİN İNCELENMESİ

Gerilim karşılaştırıcıları, bir giriş gerilimini sabit veya değişken bir referans gerilimiyle karşılaştırmak üzere kullanılırlar. Bir gerilim karşılaştırıcının iki girişi ve bir çıkışı bulunur. Girişlerden birine genellikle sabit bir referans gerilimi, diğerine ise zamanla değişen bir işaret uygulanır. Devre, giriş işaretini referansla karşılaştırır, girişin referansa göre durumuna bağlı olarak, çıkış iki konumdan birini alır. Bunlar; 0 seviyesi kabul edilen bir v_{o-min} gerilimi veya 1 seviyesi kabul edilen bir v_{o-maks} gerilimidir. Başka bir deyişle, gerilim karşılaştırıcı, bir bitlik bir analog - sayısal çevirici olarak görev yapar.

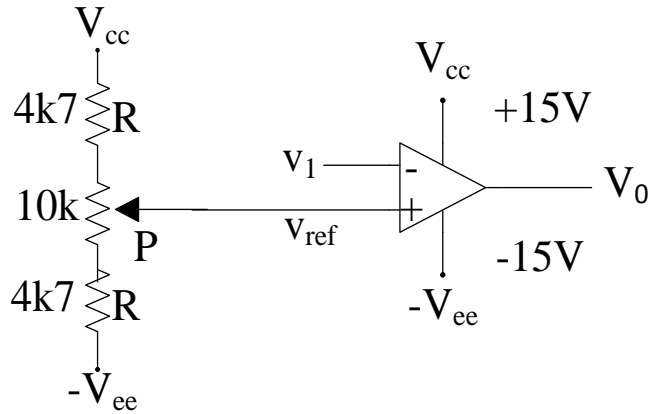
En basit şekliyle bir gerilim karşılaştırıcı devresi Şekil 5.1'de görülmektedir. Burada işlemsel kuvvetlendiriciye geribesleme uygulanmamıştır. Yani, $v_i = v_{ref} - v_1$ fark gerilimi belirli ve çok küçük bir değeri aşar aşmaz, v_o çıkış gerilimi; $v_i < 0$ ise negatif yöndeki en düşük değerini, $v_i > 0$ ise pozitif yöndeki ek yüksek değerini alır. Bu karşılaştırıcı devresinde üç nokta önemlidir:

- Çıkışın aşırı derecede sürülmesi
- Girişin aşırı derecede sürülmesi
- Konum değiştirme süreleri



Şekil 5.1 Gerilim karşılaştırıcı

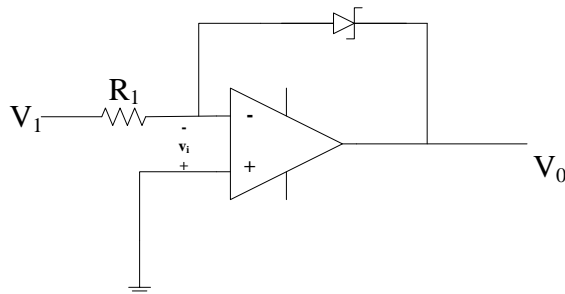
Bu basit yapıyı aşağıdaki düzen yardımıyla inceleyelim.



Şekil 5.2 Gerilim karşılaştırıcı test devresi

Deney 5.1: Şekil 5.2'deki gerilim karşılaştırıcı devresini kurunuz. Girişe frekansı 100Hz ve tepeden tepeye değeri yaklaşık 20V olan ($\pm 10V$) üçgen biçimli bir işaret uygulayınız. Referans geriliminin farklı değerleri için giriş ve çıkış işaretlerinin zamana göre değişimlerini osiloskopa inceleyiniz ve Ek-A'ya ölçekli olarak çizin.

Şekil 5.1'deki devrede çok küçük giriş gerilimlerinde bile çıkışın aşırı derecede sürülmesi durumuyla karşılaşılmaktadır. Açık çevrim kazancının yüksek olması halinde, çok küçük v_i gerilimlerinden itibaren işlemsel kuvvetlendiricinin katları doymada çalışır. Ancak bu durumda devrenin konum değiştirme süreleri de uzar. Bu sakınca, Şekil 5.3'teki gibi zener diyotu üzerinden negatif bir geribeslemenin uygulanmasıyla giderilebilir. Şekil 5.3'teki devrede $v_i < 0$ ise v_o negatif olur, v_o çıkış gerilimi zener diyodunun ileri yönde geçirme gerilimiyle $-0,6V$ değerinde sınırlanır. $v_i > 0$ olması halinde ise v_o pozitif olur ve bu kez diyodun zener gerilimiyle sınırlanır. Zener geriliminin besleme geriliminden yeterince küçük olması halinde işlemsel kuvvetlendiricinin çıkış tarafından doymaya girmeyeceği açıktır.



Şekil 5.3 Geribeslemeli gerilim karşılaştırıcı

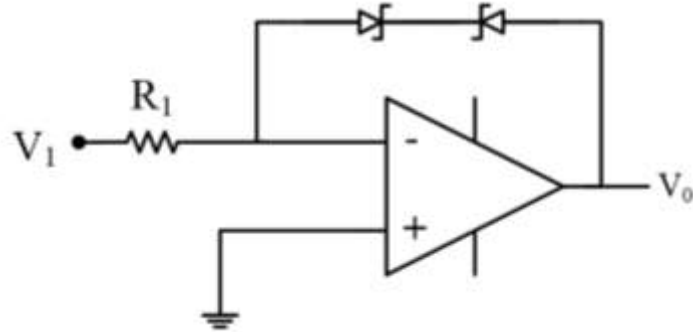
Seri, ancak ters yönde sırt sırta bağlanmış iki zener diyodu kullanılarak, yukarıda anlatılan devrenin getireceği asimetri ortadan kaldırılabilir. Böyle bir devre Şekil 5.4'te görülmektedir.

Bu devrede,

$$v_1 > 0 \text{ için } v_o = -(V_Z + V_D) \quad (5.1)$$

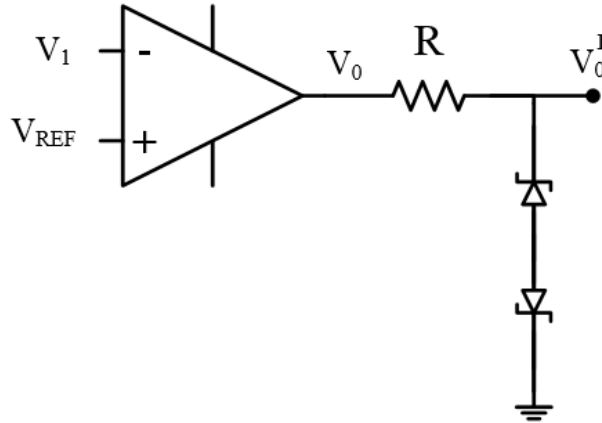
$$v_1 < 0 \text{ için } v_o = V_Z + V_D \quad (5.2)$$

olacağı, önceki devredeki benzer bir inceleme ile kolayca görülebilir. Bu önlemlerle işlemsel kuvvetlendiricinin doymaya sürülmesi önlenmiş olmakla beraber zener diyotları üzerinden negatif geribesleme uygulandığından, faz kompanzasyonu yapılması zorunluluğu ortaya çıkar.



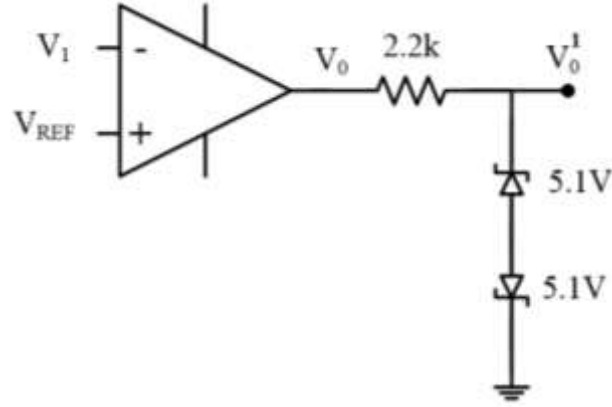
Şekil 5.4 İki taraftan sınırlama

Geribesleme uygulanmadan çıkış gerilimini sınırlamak ve besleme gerilimi değerlerinden bağımsız kılmak amacıyla sırt sırta bağlı iki zener diyotu ve bir R direncinden oluşan bir devre Şekil 5.1'deki karşılaştırıcının çıkışına bağlanabilir. Böyle bir düzen Şekil 5.5'te görülmektedir. R direncinin değeri, diyotların çalışması için öngörülen zener akımını akıtabilecek şekilde seçilmelidir.



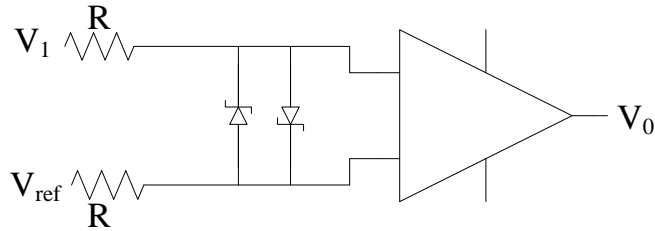
Şekil 5.5 Çıkışın zener diyodu ile sınırlanması

Deney 5.2: Şekil 5.6'daki çıkıştan sınırlamalı gerilim karşılaştırıcısı devresini kurunuz. Girişe frekansı 100Hz ve tepeden tepeye değeri 20V olan ($\pm 10V$) üçgen biçimli bir işaret uygulayınız. Giriş (v_1) ve çıkış (v_o ve v_o') işaretlerinin zamana göre değişimlerini osiloskopa inceleyiniz ve Ek-B'ye ölçekli olarak çiziniz. Elde ettiğiniz sonuçları bir önceki düzene ilişkin sonuçlarla karşılaştırınız.



Şekil 5.6 Zener diyot ile çıkışın sınırlanması test devresi

İşlemsel kuvvetlendiricinin doymaya girmesini girişten önlemek de mümkündür. Bunun için şekil 5.7'deki düzenden yararlanılabilir. Bu devrede giriş, zıt yönde paralel bağlı iki diyot yerleştirilmiş ve bununla giriş geriliminin değeri yeteri kadar küçük tutulmuştur. Böylece işlemsel kuvvetlendirici, açık çevrim kazancında çalıştırılmasına rağmen, girişteki sınırlama nedeniyle doymaya giremez. Dolayısıyla doymanın getireceği olumsuz etkiler giderilmiş olur. v_{ref} geriliminin sıfır yapılması halinde, giriş işaretinin her bir sıfır geçişinde çıkış bir konumdan diğerine geçer. Bu devreye sıfır geçiş dedektörü adı verilir. Sıfır geçiş dedektörünün sinüs işaretinden kare dalga üretilmesi, faz-metre gerçekleştirilmesi gibi çok sayıda uygulaması bulunmaktadır.



Şekil 5.7 Girişten sınırlamalı gerilim karşılaştırıcı

2. SCHMITT TETİKLEME DEVRESİNİN İNCELENMESİ

Schmitt tetikleme devresi, pozitif geribeslemeli bir gerilim karşılaştırıcısıdır. Schmitt tetikleme devresiyle gerilim karşılaştırıcı arasındaki fark; Schmitt tetikleme devresinde giriş geriliminin bir v_{11} değerinde, çıkış geriliminin v_{01} değerinden v_{02} değerine sıçraması, geriye doğru gidildiğinde bundan daha farklı bir v_{12} giriş geriliminde v_{02} değerinden v_{01} değerine geri dönmesidir. Schmitt tetikleme devresinde bir histerezisdavranışı söz konusudur. Schmitt tetikleme devresinin giriş-çıkış karakteristiği Şekil 5.8'de verilmiştir.

Bu çalışma şekli, işlemsel kuvvetlendiriciye uygulanan pozitif geribesleme ile sağlanmaktadır. Schmitt tetikleme devresinin sağladığı en önemli yarar, çok yavaş değişen bir giriş dalga şeklini, keskin değişim gösteren bir çıkış dalga şekline çevirmesidir. Şekil 5.9'da bir Schmitt tetikleme devresi görülmektedir. İşlemsel

kuvvetlendiriciye, çıkışıyla faz döndürmeyen girişi arasına bir R_p direnci bağlanarak pozitif geribesleme uygulanmıştır. Yine bu girişe bağlı olan R_1 direncinin diğer ucu ise referansa bağlanmıştır. İşlemsel kuvvetlendiricinin faz döndürmeyen girişinde, çıkıştaki sıçramanın oluşturduğu gerilimler,

$$V_{11} = \frac{R_1}{R_1 + R_p} V_{omaks} \quad (5.3)$$

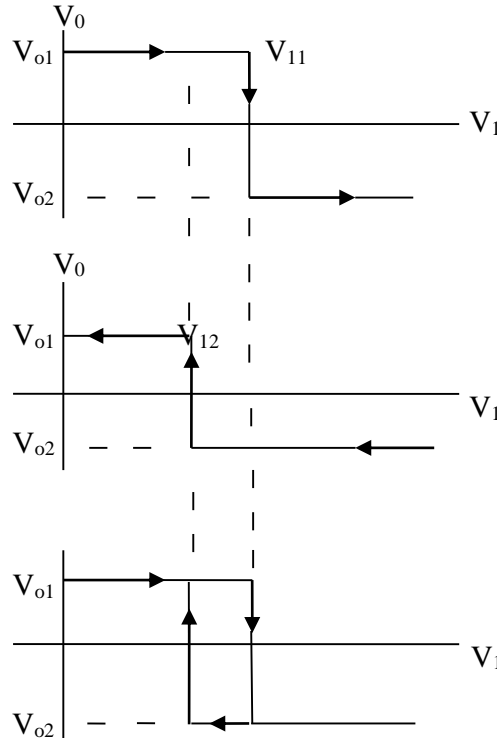
$$V_{12} = \frac{R_1}{R_1 + R_p} V_{omin} \quad (5.4)$$

şeklinde ifade edilirler. Bu bağıntılarda, v_{0-maks} çıkış geriliminin alacağı en yüksek değer, v_{0-min} ise en küçük değerdir.

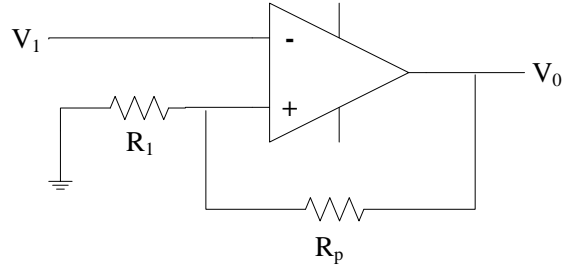
Konum değiştirme işlemi, $v_1 = V_{11}$ veya $v_1 = V_{12}$ olması halinde gerçekleşir. $v_1 > V_{11}$ olması halinde v_o gerilimi v_{omin} değerine, $v_1 < V_{12}$ olması durumunda ise v_{omaks} değerine sıçrar. Devrenin histerezisi

$$\Delta V = \frac{R_1}{R_2 + R_p} (V_{omaks} + V_{omin}) \quad (5.5)$$

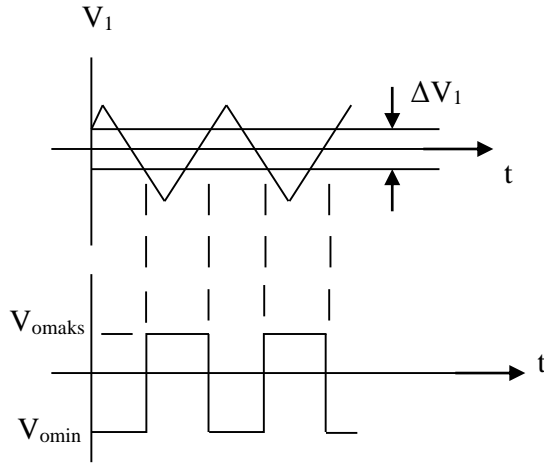
bağıntısı ile belirlenir. Devrenin üçgen biçimli bir giriş işareti için vereceği çıkış gerilimi Şekil 5.10'da görülmektedir.



Şekil 5.8 Schmitt tetikleme devresinin giriş-çıkış karakteristiği

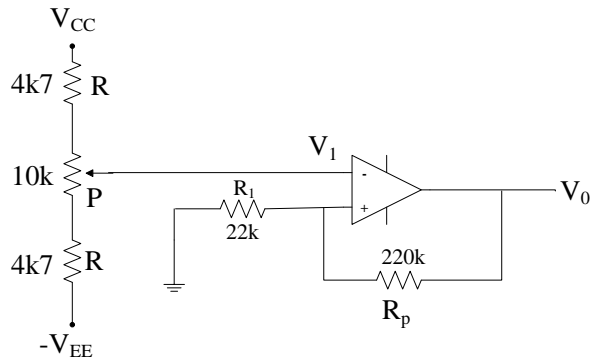


Şekil 5.9 Schmitt tetikleme devresi



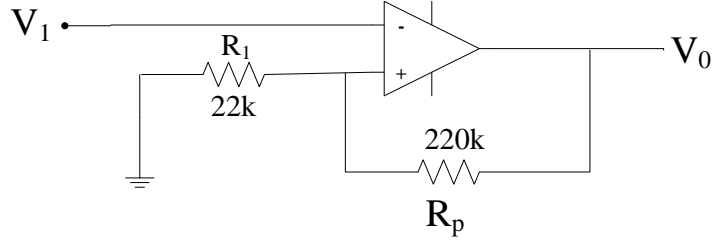
Şekil 5.10 Schmitt tetikleme devresinde giriş ve çıkış gerilimlerinin değişimi

Deney 5.3: Schmitt tetikleme devresini daha yakından incelemek amacıyla Şekil 5.11'deki Schmitt tetikleme devresini kurunuz. Giriş gerilimini uygun bir aralıkta uygun adımlarla değiştirerek devrenin histerezis eğrisini, karakteristik değerlerini belirleyerek çıkarınız, Ek-C'ye ölçekli olarak çiziniz. Sonuçları teorik hesaplarla karşılaştırıp gereken yorumları yapınız.



Şekil 5.11 Schmitt tetikleme test devresi

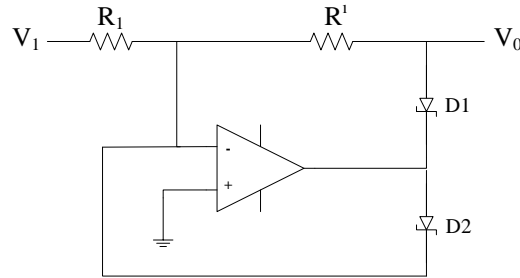
Deney 5.4: Dirençli gerilim bölücüyü devreden çıkararak, Şekil 5.12'deki devrede frekansı 100Hz ve tepeden tepeye değeri 10V olan üçgen biçimli bir işareti V_1 girişinden uygulayınız. Giriş ve çıkış işaretlerinin zamana göre değişimlerini osiloskopla inceleyiniz ve Ek-D'de ölçekli olarak çizin.



Şekil 5.12 Schmitt tetikleme test devresi

3. YÜKSEK DOĞRULUKTA DOĞRULTUCU DEVRELERİ

Ölçü düzenlerinde genellikle doğrusallığın iyi olması istenir. Başka bir deyişle, doğrultulan bir işaret ile elde edilen doğru gerilim arasındaki ilişki doğrusal olmalı, bu doğrusallık birkaç mV'luk düşük değerli gerilimlere kadar iyi bir şekilde sağlanmalıdır. Diyotlu doğrultucu devrelerin, diyotun özeğrisinin doğrusal olmaması nedeniyle, bu şartı sağlayamayacakları açıktır. İyi doğrusallık şartının gerekli olduğu durumlarda, işlemsel kuvvetlendiricilerle diyotların birlikte kullanıldıkları düzenlerden yararlanılır. Böyle bir tek yöllü doğrultucu devresi Şekil 5.13'de görülmektedir.



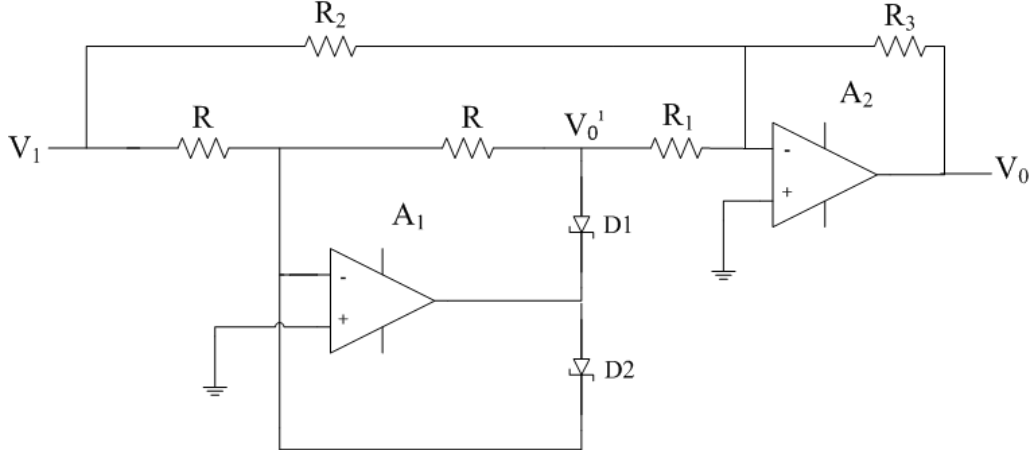
Şekil 5.13 İşlemsel kuvvetlendiricili tek yöllü doğrultucu

Devrenin çalışması şu şekilde açıklanabilir: v_1 giriş gerilimi pozitifse D_1 diyotu iletimde, D_2 diyotu ise kesimde olur (İletim yönünde kutuplanan bir diyodun iç direnci çok küçüktür ve devredeki dirençlerin yanında ihmal edilebilir). Böylece, devre faz çeviren kuvvetlendirici olarak çalışır ve çıkış gerilimi

$$V_o = -\frac{R_1'}{R_1} V_1 \quad (5.6)$$

olur. v_1 geriliminin negatif olması durumunda ise, D_1 tıkalı ve D_2 iletimde olur, D_2 üzerinden kuvvetlendiriciye geribesleme uygulanır. D_2 'nin iletimde olması, işlemsel kuvvetlendiricinin doymaya sürülmesini önler. Görünürde kısa devre nedeniyle faz döndüren giriş referans potansiyelinde bulunur. Öte yandan, D_1 diyodu tıkalı

olduğundan, R' üzerinden akım akmaz. R' üzerinde gerilim düşümü olmaması nedeniyle, bu direncin bir ucu faz döndüren girişe bağlı bulunduğundan, v_o çıkış gerilimi de bu yarı periyotta sıfır olur. Şekil 5.13'deki devreye bir ek yapılarak çift yollu doğrultucu gerçekleştirilmek mümkündür. İşlemsel kuvvetlendiricili çift yollu doğrultucu devresi Şekil 5.14'te görülmektedir.



Şekil 5.14 İşlemsel kuvvetlendiricili çift yollu doğrultucu

Devre, tek yollu bir doğrultucu ile bir toplama kuvvetlendiricisinin bir araya getirilmesiyle oluşturulmuştur. Çıkış gerilimi, $R_2=2.R_1$ alınması halinde

$$V_o = -\frac{R_3}{2R_1} V_1 - \frac{R_3}{R_1} V_o' \quad (5.7)$$

şeklinde ifade edilebilir.

Tek yollu doğrultucunun çıkış geriliminin $v_o'=0$ olduğu yarı periyotta ($v_1 < 0$) devrenin çıkış gerilimi

$$V_o = -\frac{R_3}{2R_1} V_1 \quad (5.8)$$

olur. Diğer yarı periyotta ise ($v_1 > 0$) A_1 'in (1. işlemsel kuvvetlendiricinin) çıkışı

$$V_o = \frac{R}{R} V_1 = -V_1 \quad (5.9)$$

değerini alacağından, v_o çıkış gerilimi (2. işlemsel kuvvetlendiricinin çıkışı)

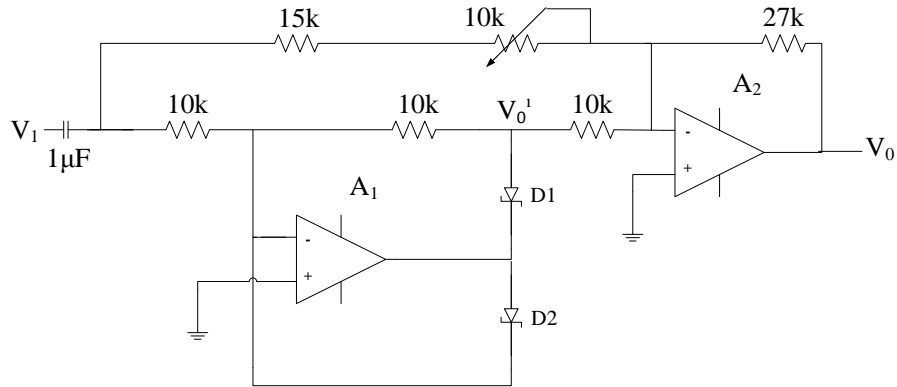
$$V_o = -\frac{R_3}{2R_1} V_1 - \frac{R_3}{R_1} (-V_1) = \frac{R_3}{2R_1} V_1 \quad (5.10)$$

olur. Yani bu yarı periyotta devre, pozitif kazançlı bir kuvvetlendirici olarak çalışır.

Çıkarılan bağıntılardan anlaşılacağı gibi giriş işaretinin negatif olduğu durumda, devre negatif kazanç çarpanı getirerek çıkış gerilimini pozitif yapar, giriş işaretinin pozitif olduğu durumda kazanç çarpımı da pozitif olduğundan, çıkış işareti yine pozitif gerilim değeri alır. Dolayısıyla devre bir çift yöllü doğrultucu görevi yapacaktır. Başka bir deyişle devre bir yarı periyotta faz döndüren, diğer yarı periyotta ise faz döndürmeyen kuvvetlendirici davranışı göstermekte, bu nedenle çıkıştan işaretin mutlak değeri (çift yöllü doğrultulmuş işaret) alınmaktadır. (Devre yüksek doğruluklu AC-DC dönüştürücü olarak görev yapar.)

Pratikte oldukça yaygın olarak kullanılan yukarıdaki yapıyı aşağıdaki ölçümler yardımıyla inceleyelim.

Deney 5.5: Şekil 5.15'teki çift yöllü doğrultucu devresini kurunuz. Girişe frekansı 1kHz olan sinüs biçimli bir işaret uygulayınız. Çıkış işaretinin simetrik olmasını 10k değerindeki potansiyometrenin değerini değiştirerek sağlayınız. Giriş (v_1) ve çıkış (v_o ve v_o') işaretlerinin zamana göre değişimlerini osiloskopla inceleyiniz ve Ek-E'de ölçekli olarak çiziniz.

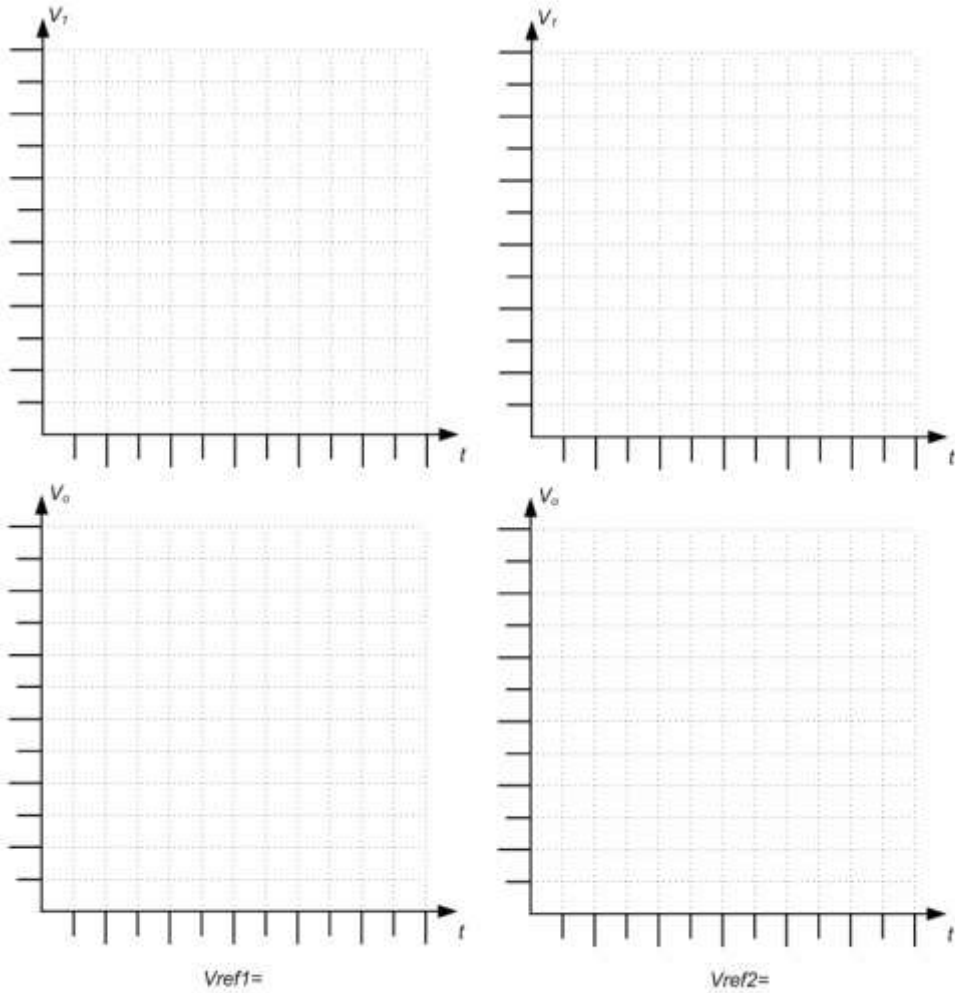


Şekil 5.15 İşlemsel kuvvetlendiricili çift yöllü doğrultucu test devresi

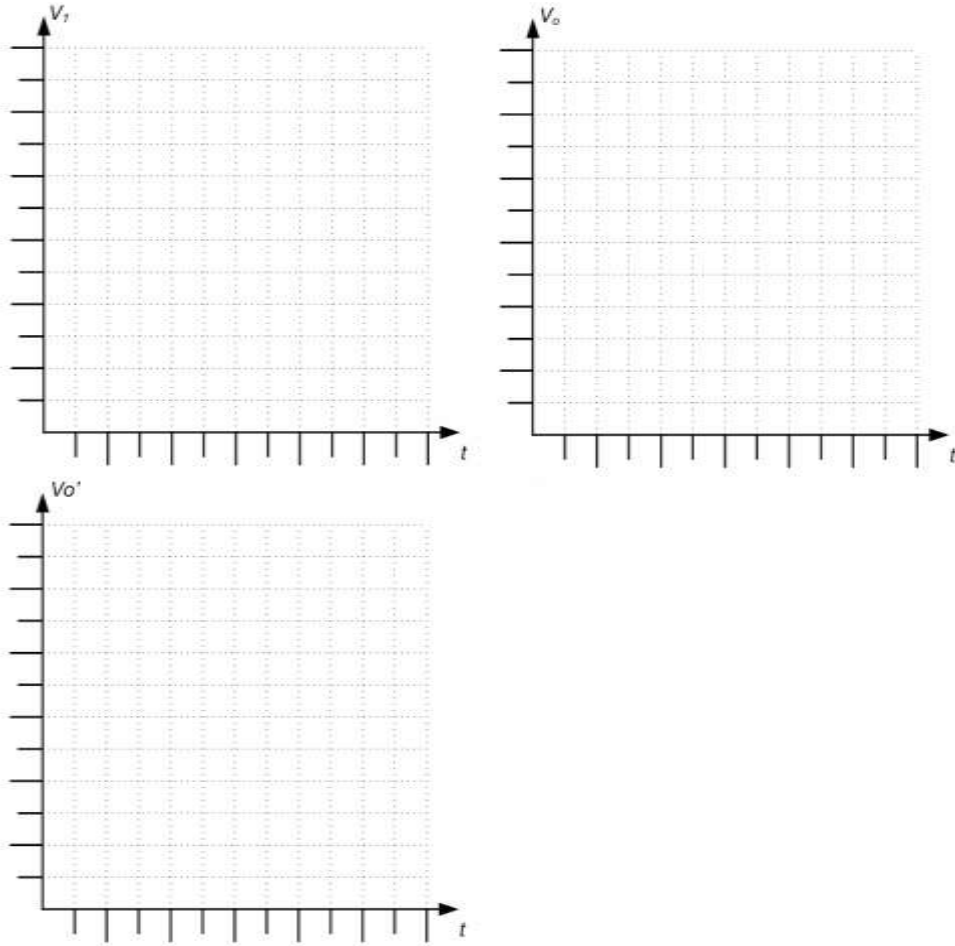
(DENEY-5) ÖLÇME SONUÇLARINI İŞLEME KISMI

Deneyi Yaptıran Araştırma Görevlisi	
Deney Günü ve Saati	
Deneyi yapan öğrencinin:	
Adı ve Soyadı:	
Numarası:	
Grup Numarası:	
E-postası:	

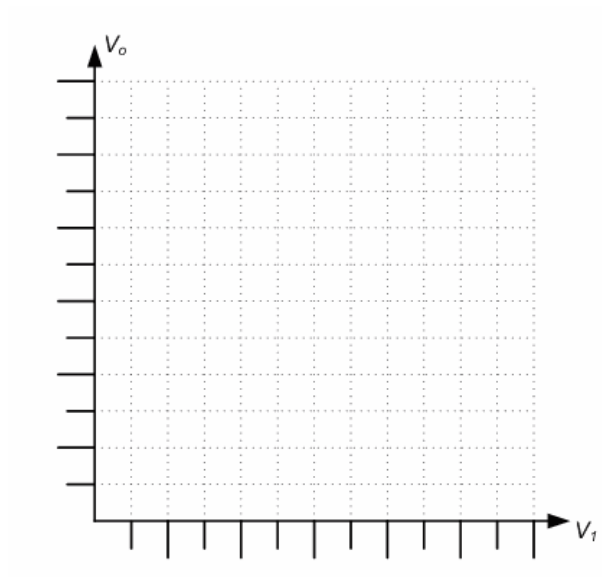
EK-A (DENEY-5.1)



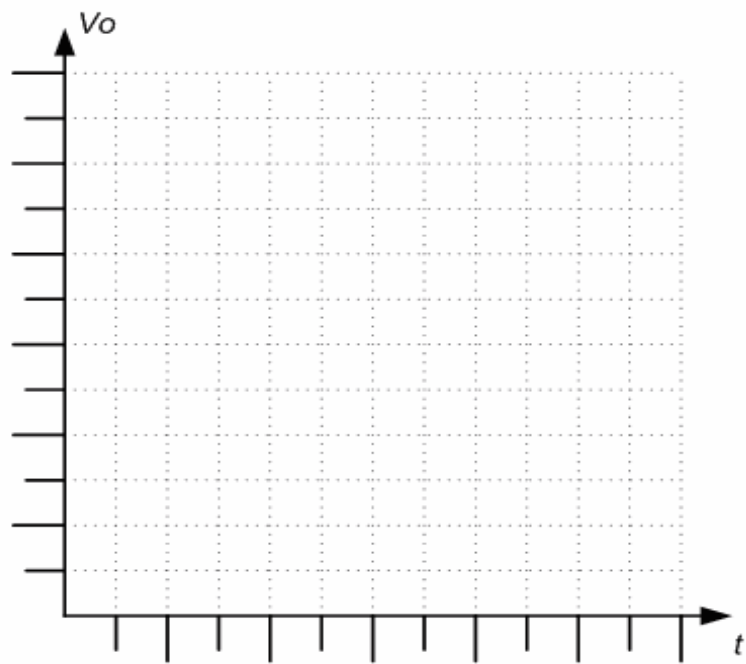
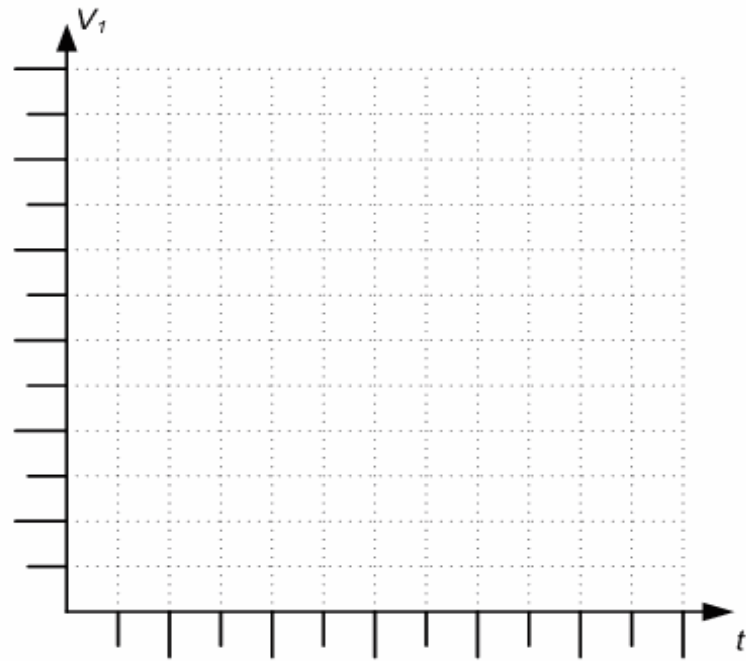
EK-B (DENEY-5.2)



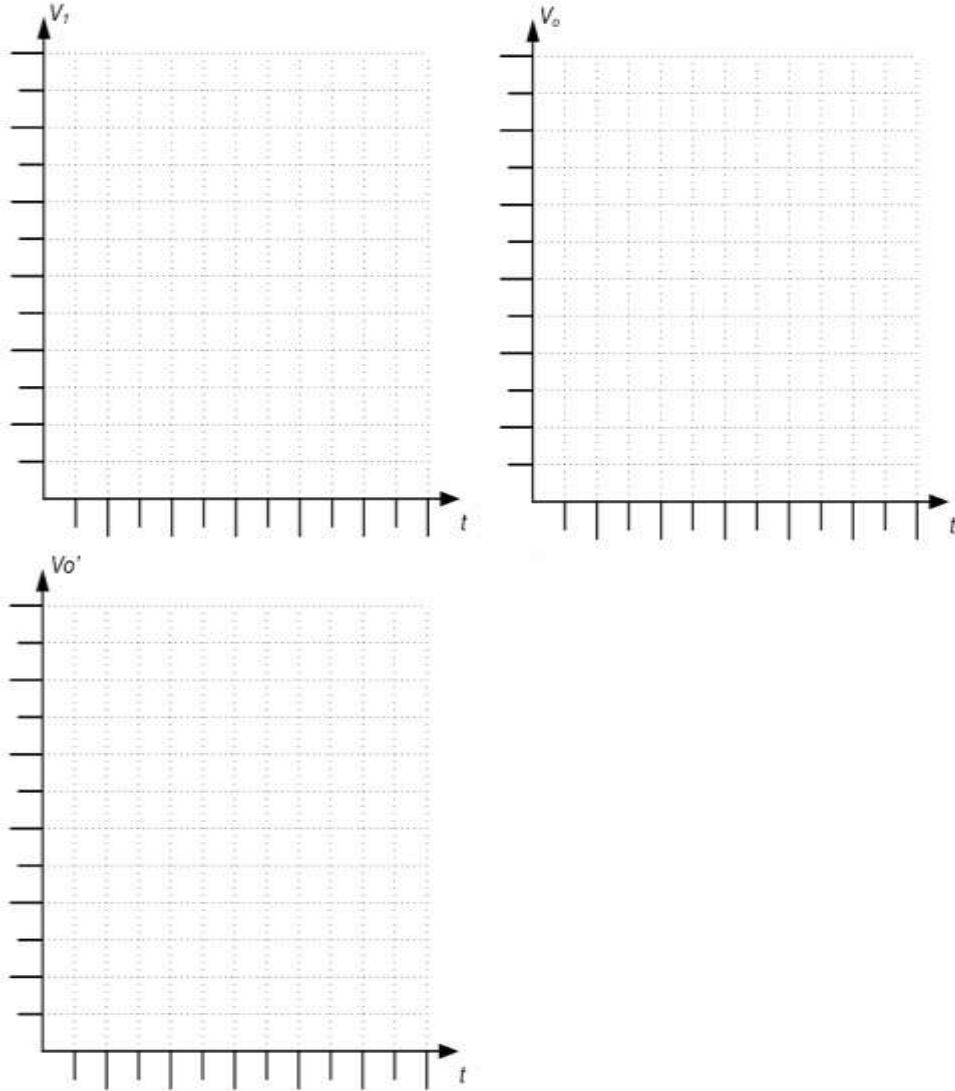
EK-C (DENEY-5.3)



EK-D (DENEY-5.4)

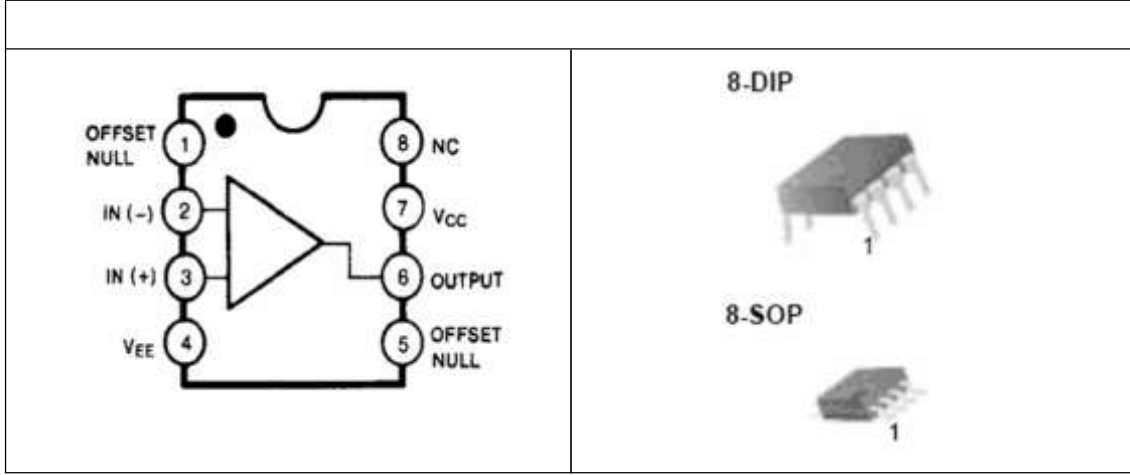


EK-E (DENEY-5.5)

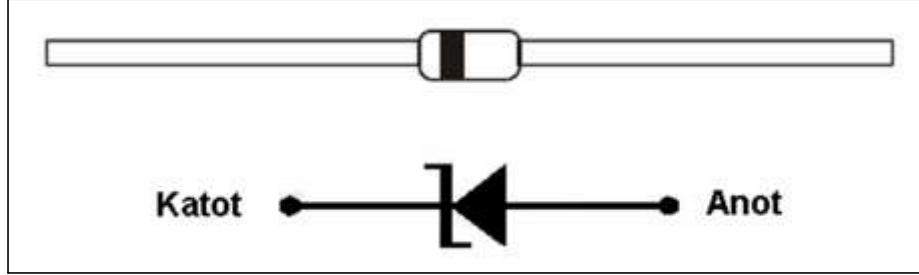


EK-BİLGİLER

μ A-741 OPAMP



BZX83C Zener Diyot



Maksimum Değerler

	Sembol	Değer	Birim
Güç harcaması	P_{tot}	500	mW
Jonksiyon ısısı	T_J	175	$^{\circ}C$

Zener Karakteristikleri

	Zener Voltage Range			Dynamic Resistance			Reverse Leakage Current		
	V_{znom} V	I_{ZT} for V_{ZT}		r_{ZJT} Ω	r_{ZJK} Ω	I_{ZK} mA	$T=25^{\circ}C$ μA	$T=125^{\circ}C$ μA	at
BZX83C	5.1	5mA	4.8...5.4	<60	<550	1	<1	<2	1 V