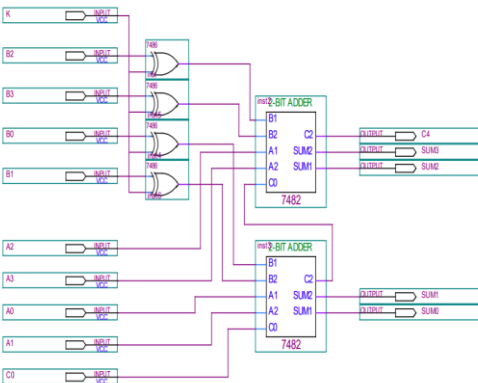
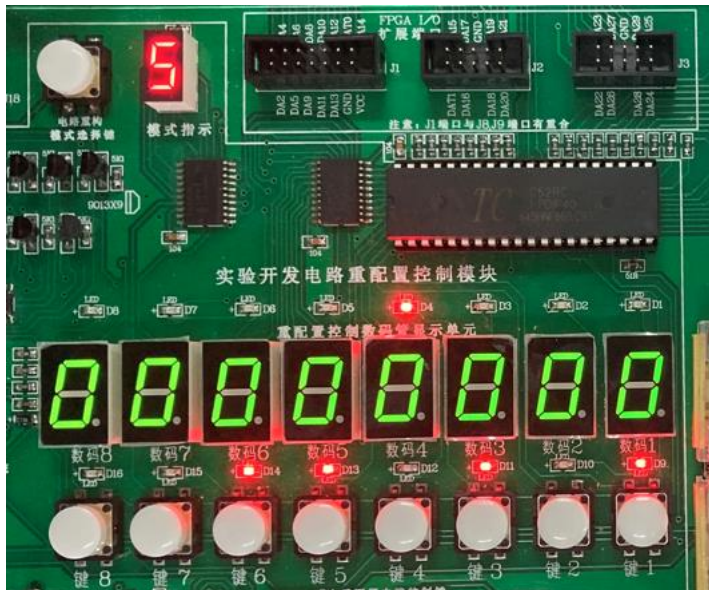


计算机组成与设计 课程实验报告

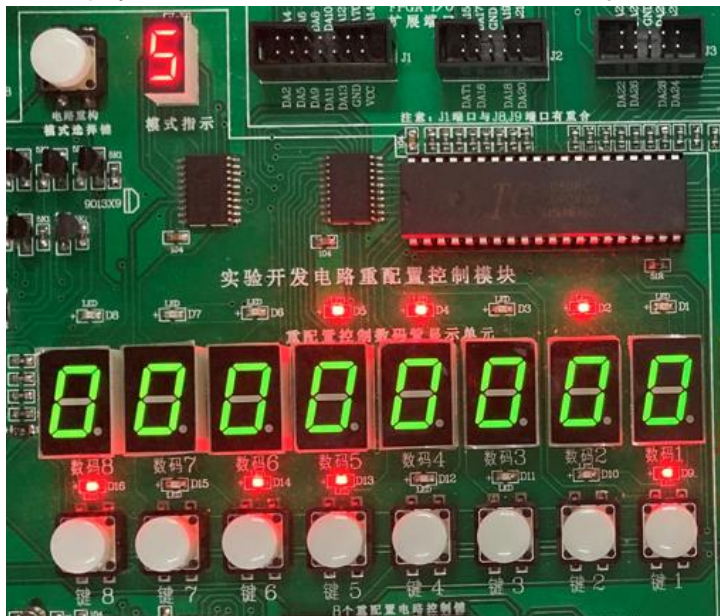
学号：202000130143		姓名： 郑凯饶	班级：2020 级 1 班
实验题目： 补码加法器			
实验学时： 2		实验日期： 2022-4-17	
实验目的： 要求采用一位全加器和异或门设计一个四位二进制补码加法器，操作和运算结果均采用补码表示，该加法器要求可做补码加法，也可做补码减法运算。			
实验软件和硬件环境：			
软件环境： QuartusII 软件			
硬件环境： 1. 实验室台式机 2. 计算机组成与设计实验箱			
实验原理和方法：			
(1) 四位补码加法器原理图：			
			
图 3 四位补码加法器原理图			
图 3 是四位补码加法器的原理图，图中 SUM3-SUM0 表示四位和数，C4 为向高位的进位，A3-A0 为 A 操作数，B3-B0 为 B 操作数，C0 为低位来的进位，K 为控制端，当 K 为高电平时，执行减法运算，K 为低电平时，执行加法运算。 由于 $(X)_{补} - (Y)_{补} = (X)_{补} + (-Y)_{补}$ ，做减法运算时通过异或门取反，并将 C0 置为 1，取反加一。			
实验步骤： 连接电路原理图：			

(键 8-键 5 代表操作数 A, 键 4-键 1 代表操作数 B)

加法操作: $(-7) + (5) = (-2)$



加法操作: $(3) + (5) = (-0)$ (溢出)



减法操作: $(-5) - (1) = (-6)$

结论分析与体会:

这次实验完成了 4 位补码加法器, 体会了补码在机器中的运算。实验中 C4 输出引脚可以作为高符号位, 与 sum3 构成双符号位, 判断补码运算是否溢出: $(C4, \text{sum3}) = (0, 1)$ 代表正溢出, $(C4, \text{sum3}) = (1, 0)$ 代表负溢出。希望可以进一步设计补码乘除法的运算电路。

