山东大学 计算机科学与技术

计算机组成与设计 课程实验报告

学号: 202000130143 | 姓名: 郑凯饶 | 班级: 2020 级 1 班

实验题目:

四位补码运算器

实验学时:2

实验日期:

2022-4-24

学院

实验目的:

设计一个能够实现补码加法、减法、加 1、左移、右移、直接传送等功能的四位补码运算器。

实验软件和硬件环境:

软件环境:

Quartus II 软件

硬件环境:

- 1. 实验室台式机
- 2. 计算机组成与设计实验箱

实验原理和方法:

1. 四位补码运算器电路框图

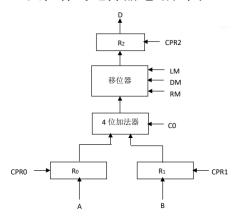
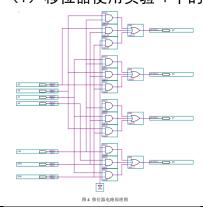


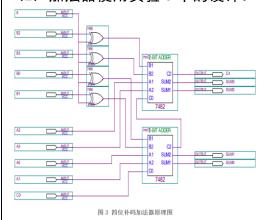
图 5 四位补码运算器电路框图

具体模块设计:

(1) 移位器使用实验 4 中的设计:



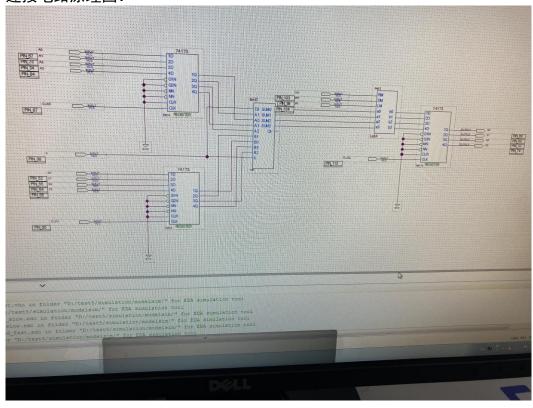
(2) 加法器使用实验 3 中的设计:



2. 使用寄存器作为输入输出缓冲结构,避免输出信号灯在输出的过程中不断跳动。

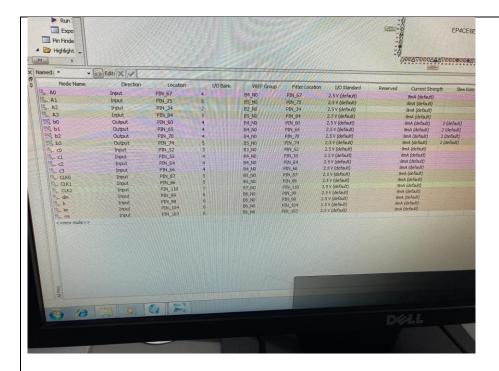
实验步骤:

连接电路原理图:

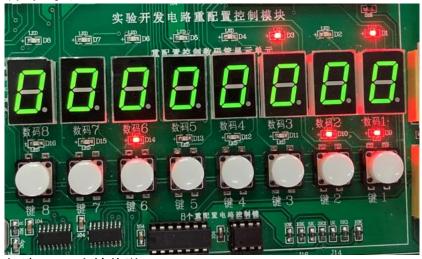


将之前实验完成的移位器、加法器生成符号元件作为模块设计电路。将 4D 寄存器 74173 的 G1N\G2N\MN\NN\CLR 引脚接地作为简单 4 位的 D 触发器使用。

引脚分配:

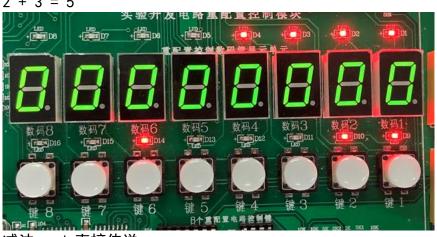


测试、验证:



加法 and 直接传送:

2 + 3 = 5



减法 and 直接传送:

2 - 3 = -1



加法 and 逻辑左移:

(2 + 3) << 1 = -6 (溢出)



减法 and 左移:

(2 - 3) << 1 = -2



加法 and 右移:

(2 + 3) >> 1 = 2



减法 and 右移:

(2-3) >> 1=7(溢出)

结论分析与体会:

这次实验在实验指导书的引导下,我们使用模块化方法完成了四位补码加法器的设计,体会到寄存器在输入输出结构的缓冲作用。在测试中我们也体会到了补码在逻辑移位中没有考虑丢位的影响会造成溢出。