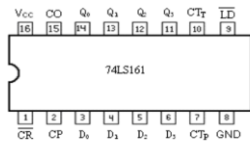


计算机组成与设计 课程实验报告

| | | |
|---|----------------|---------------|
| 学号：202000130143 | 姓名： 郑凯饶 | 班级：2020 级 1 班 |
| 实验题目： 时序系统实验 | | |
| 实验学时：2 | 实验日期： 2022-5-5 | |
| 实验目的： 掌握计算机实验中时序系统的设计方法。设计一个基本时序系统，该系统具有 4 个节拍电平及 4 相工作脉冲。 | | |
| 实验软件和硬件环境： | | |
| 软件环境： QuartusII 软件 | | |
| 硬件环境： 1. 实验室台式机 2. 计算机组成与设计实验箱 | | |
| 实验原理和方法： 时序实验结构图： 2、实验方案： | | |
| | | |
| <p>图 12-2 时序试验结构图</p> <p>计数器信号通过 3—8 译码器产生工作脉冲，工作脉冲循环 1 轮产生节拍电平的触发信号。</p> <p>计数器采用 74161：</p> | | |

6、74LS161（四位同步二进制加法计数器）



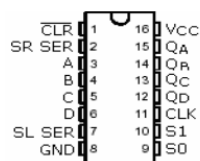
CO 为进位输出端。

功能表

| 输 入 | | | | | | | | | | 输 出 | | | | | 说 明 |
|-----|----|-----|-----|----|----|----|----|----|--|----------|----|----|----|----|--------------------|
| CR | LD | CTp | CTp | CP | D3 | D2 | D1 | D0 | | Q3 | Q2 | Q1 | Q0 | CO | |
| 0 | x | x | x | x | x | x | x | x | | 0 | 0 | 0 | 0 | 0 | 异步清零 |
| 1 | 0 | x | x | ↑ | d3 | d2 | d1 | d0 | | d3 | d2 | d1 | d0 | | CO=CTp·Q3·Q2·Q1·Q0 |
| 1 | 1 | 1 | 1 | ↑ | x | x | x | x | | 计数 保持 | | | | | CO=Q3·Q2·Q1·Q0 |
| 1 | 1 | 0 | x | x | x | x | x | x | | | | | | | CO=CTp·Q3·Q2·Q1·Q0 |
| 1 | 1 | x | 0 | x | x | x | x | x | | 保持 | | | | | 0 |

移位寄存器采用 74194：

7、74LS194（双向移位寄存器）



功能表：

| 清零 | 模式 | | 时钟 | 串行 SER | | | | 并 行 | | | | 输 出 | | | |
|----|----|----|----|--------|------|---|---|-----|---|--|--|-----|-----|-----|-----|
| | S1 | S0 | | 左 SL | 右 SR | A | B | C | D | | | QA | QB | QC | QD |
| L | x | x | x | x | x | x | x | x | x | | | L | L | L | L |
| H | x | x | L | x | x | x | x | x | x | | | QA0 | QB0 | QC0 | QD0 |
| H | H | H | ↑ | x | x | a | b | c | d | | | a | b | c | d |
| H | L | H | ↑ | x | H | x | x | x | x | | | H | QAa | QBa | QCc |
| H | L | H | ↑ | x | L | x | x | x | x | | | L | QAa | QBa | QCc |
| H | H | L | ↑ | H | x | x | x | x | x | | | QAa | QBn | QCn | H |
| H | H | L | ↑ | L | x | x | x | x | x | | | QAa | QBn | QCn | L |
| H | L | L | x | x | x | x | x | x | x | | | QA0 | QB0 | QC0 | QD0 |

a、b、c、d=分别为A、B、C 或 D 输入端上稳定状态输入的电平。

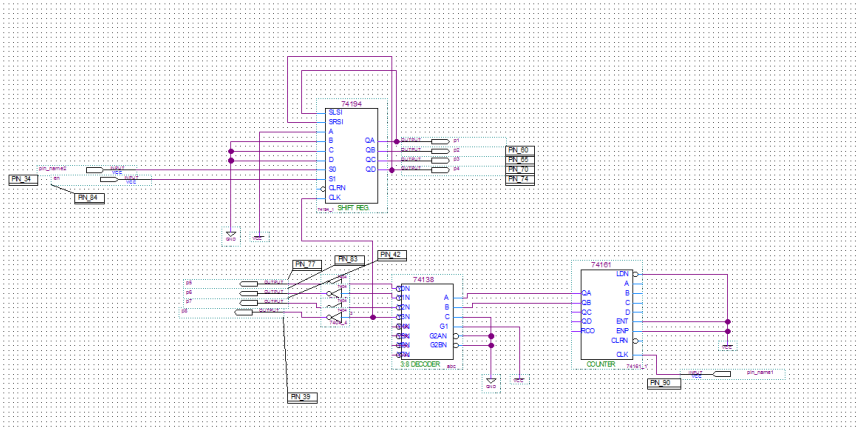
QA0、QB0、QC0、QD0=在已建立稳定状态输入条件之前QA、QB、QC、QD 相应的电平。

QAa、QBn、QCn、QDn=在时钟最新 ↑ 跃变之前的QA、QB、QC、QD 的电平。

H=高电平 L=低电平 ×=不定 ↑=从低电平转换到高电平

实验步骤：

连接电路原理图：

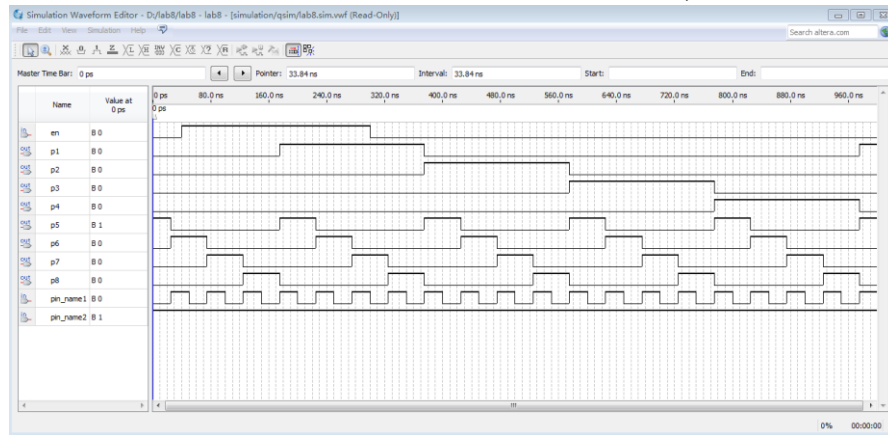


引脚分配：

| Node Name | Direction | Location | I/O Bank | VREF Group | Filter Location | I/O Standard | Reserved | Current Strength | Slew Rate | Differential Pair |
|-----------|-----------|----------|----------|------------|-----------------|-----------------|----------|------------------|-------------|-------------------|
| en | Input | PNL_B4 | 5 | B5_N0 | PNL_B4 | 2.5 V (default) | | 8mA (default) | | |
| p1 | Output | PNL_60 | 4 | B4_N0 | PNL_60 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| p2 | Output | PNL_65 | 4 | B4_N0 | PNL_65 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| p3 | Output | PNL_70 | 4 | B4_N0 | PNL_70 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| p4 | Output | PNL_74 | 5 | B5_N0 | PNL_74 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| p5 | Output | PNL_77 | 5 | B5_N0 | PNL_77 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| p6 | Output | PNL_83 | 5 | B5_N0 | PNL_83 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| p7 | Output | PNL_42 | 3 | B3_N0 | PNL_42 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| p8 | Output | PNL_38 | 3 | B3_N0 | PNL_38 | 2.5 V (default) | | 8mA (default) | 2 (default) | |
| pin_name1 | Input | PNL_90 | 6 | B6_N0 | PNL_90 | 2.5 V (default) | | 8mA (default) | | |
| pin_name2 | Input | PNL_34 | 2 | B2_N0 | PNL_34 | 2.5 V (default) | | 8mA (default) | | |

测试、调试：

由于时序系统的工作情况不易通过静态图片看出，采用仿真图进行记录：



P5-8 产生 1 轮工作脉冲后，p1-4 依次产生节拍电平，可以看到结果符合预期。

结论分析与体会：

这次实验我们遇到了很多问题，比如模块间的默认命名发生冲突、硬件试验箱产生的结果同仿真不同，以及在调用模块的功能表上琢磨了许久。在解决问题的过程中，我们加深了对 Quarters 的认识，理解了上\下边两种总触发方式以及时序系统的工作流程。