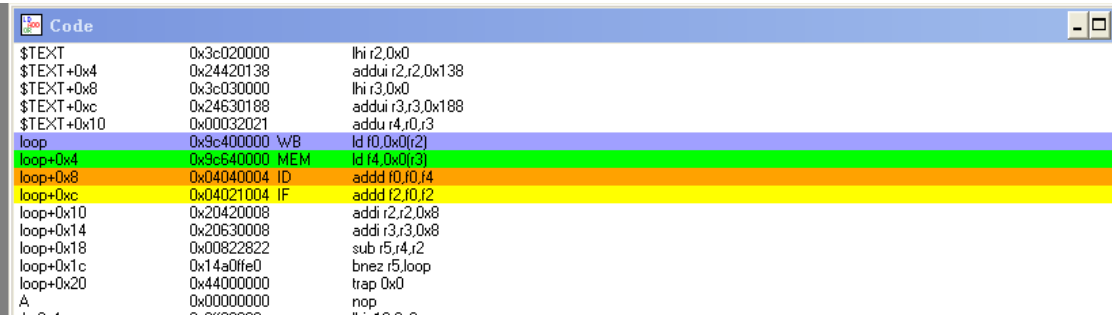
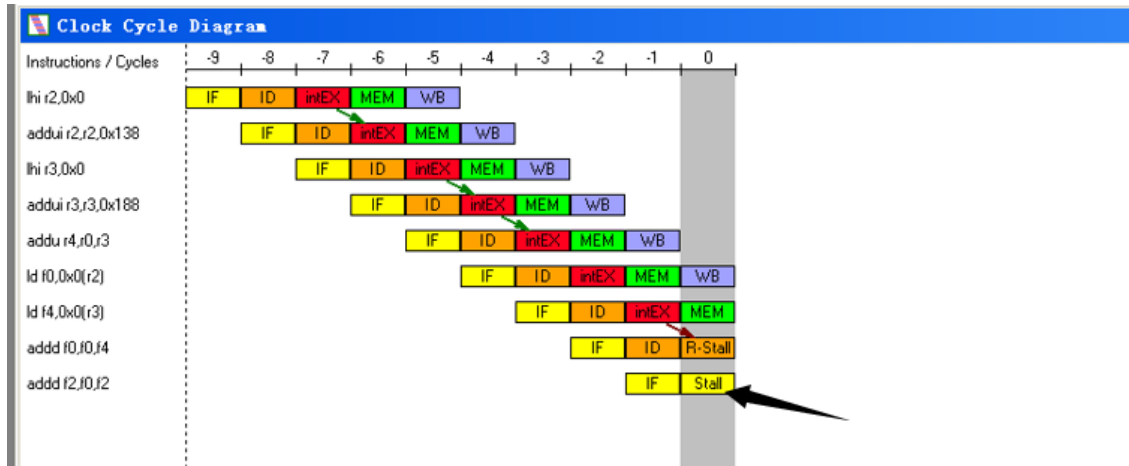


山东大学计算机科学与技术学院

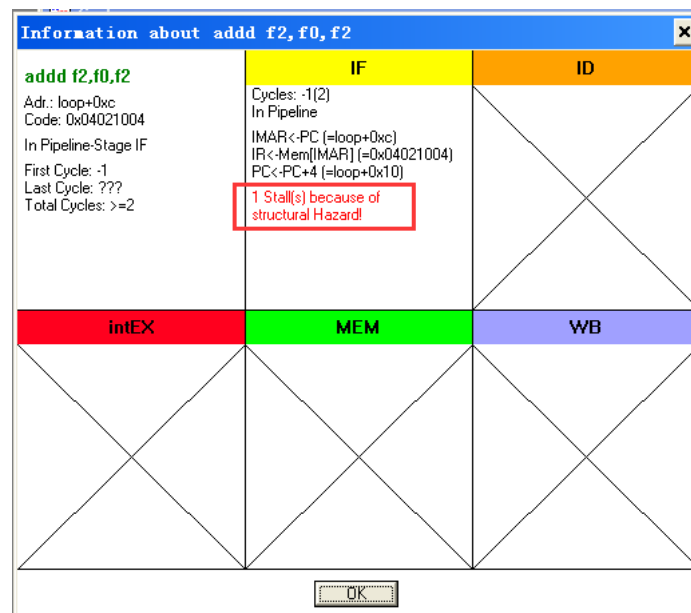
计算机体系结构课程实验报告

学号：201800130031	姓名：来苑	班级：计科 1 班
实验题目：实验四 结构相关		
实验学时：2 学时	实验日期：2021. 5. 28	
实验目的： 通过本实验，加深对结构相关的理解，了解结构相关对 CPU 性能的影响。		
硬件环境： 机房		
软件环境： WindowsXp		
实验步骤与内容： 1. 用 WinDLX 模拟器执行程序 structure_d.s 1.1 初始化和配置环境，装入程序 structure_d.s 		
1.2 单步执行程序，观察结构相关 单步执行到如下情况时，出现了第一个流水线冲突。 		

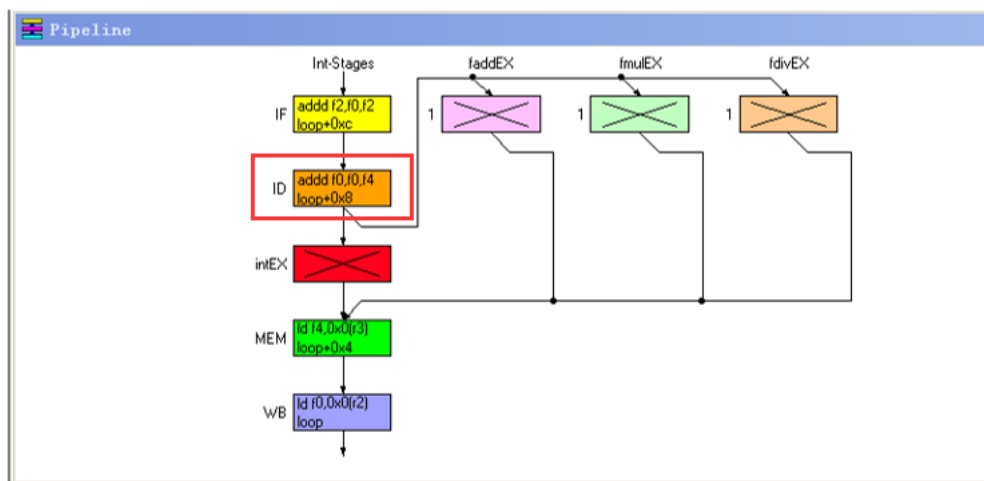


在这之前的绿色箭头表示数据冲突已经通过定向技术解决了，红色箭头表示此处出现了数据相关，需要等待上一条指令 `ld f4,0x0(r3)` 得到 `f4` 的值，所以此处插入一个 R-Stall 气泡。

查看指令 `addd f2,f0,f2` 的具体 information:

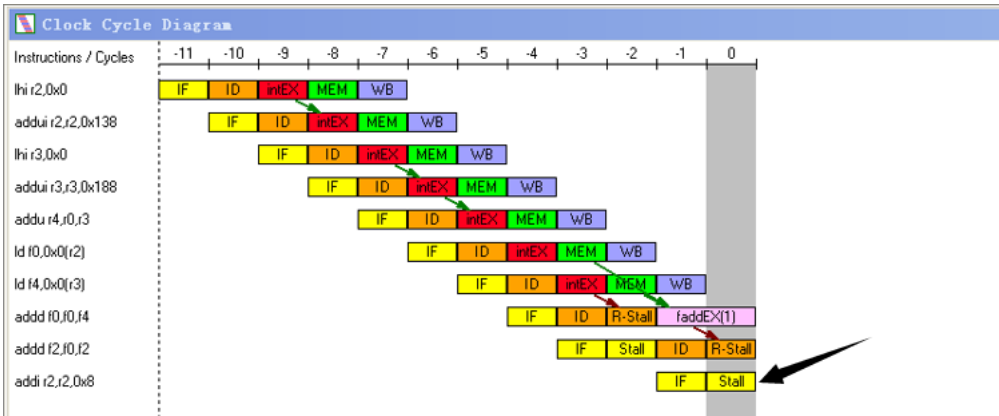


由于在该时钟周期时，上一条指令 `addd f0,f0,f4` 占据了功能部件 ID，所以产生了结构冲突，当前指令 `addd f2,f0,f2` 需要等待一个周期。

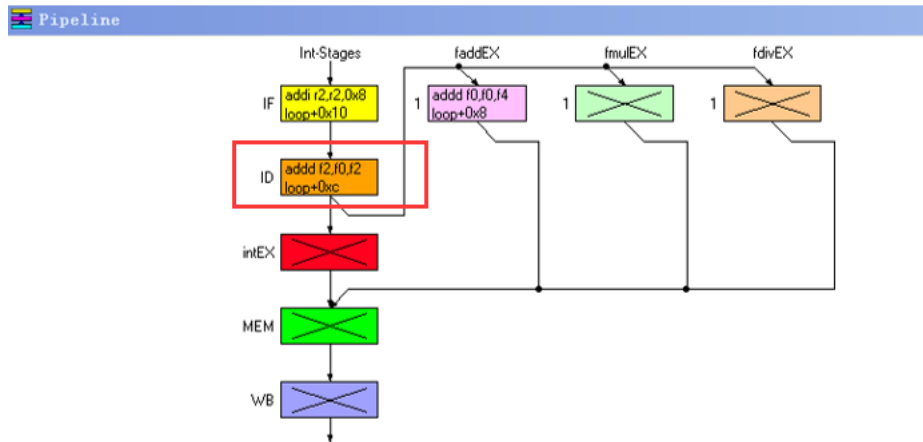


继续单步执行。

Code		
\$TEXT	0x3c020000	lhi r2,0x0
\$TEXT+0x4	0x24420138	addui r2,r2,0x138
\$TEXT+0x8	0x3c030000	lhi r3,0x0
\$TEXT+0xc	0x24630188	addui r3,r3,0x188
\$TEXT+0x10	0x00032021	addu r4,r0,r3
loop	0x3c400000	ld f0,0x0(r2)
loop+0x4	0x9c640000	ld f4,0x0(r3)
loop+0x8	0x04040004	faddEX(1) addd f0,f0,f4
loop+0xc	0x04021004	ID addd f2,f0,f2
loop+0x10	0x20420008	IF addi r2,r2,0x8
loop+0x14	0x20630008	addi r3,r3,0x8
loop+0x18	0x00822822	sub r5,r4,r2
loop+0x1c	0x14a0ffe0	bnez r5,loop
loop+0x20	0x44000000	trap 0x0

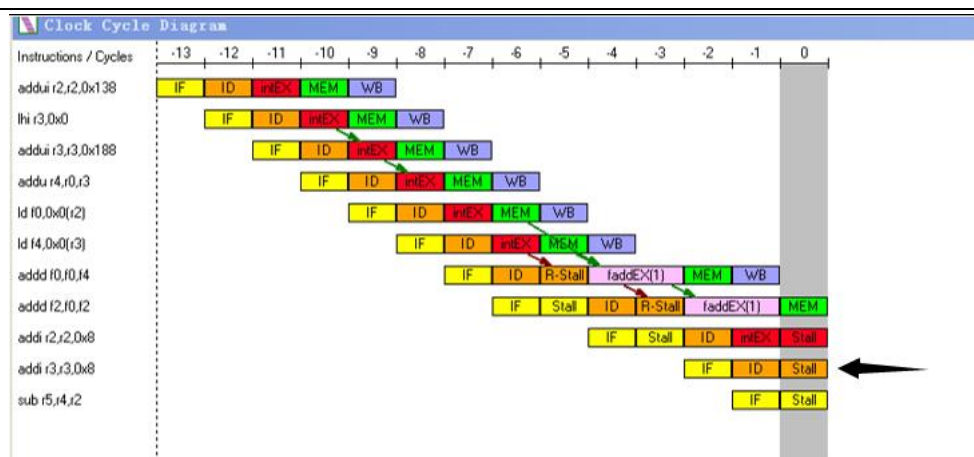


此时又出现了结构相关。由于高精度浮点数需要的执行周期较长，所以指令 `addd f2,f0,f2` 出现了数据冲突，为了等待 `f0`，它占据了功能部件 `ID`，所以在该时钟周期时，指令 `addd r2,r2,0x8` 出现了与 `ID` 相关的结构冲突。



继续单步执行。

Code		
\$TEXT	0x3c020000	lhi r2,0x0
\$TEXT+0x4	0x24420138	addui r2,r2,0x138
\$TEXT+0x8	0x3c030000	lhi r3,0x0
\$TEXT+0xc	0x24630188	addui r3,r3,0x188
\$TEXT+0x10	0x00032021	addu r4,r0,r3
loop	0x3c400000	ld f0,0x0(r2)
loop+0x4	0x9c640000	ld f4,0x0(r3)
loop+0x8	0x04040004	addd f0,f0,f4
loop+0xc	0x04021004	MEM addd f2,f0,f2
loop+0x10	0x20420008	intEX addi r2,r2,0x8
loop+0x14	0x20630008	ID addi r3,r3,0x8
loop+0x18	0x00822822	IF sub r5,r4,r2
loop+0x1c	0x14a0ffe0	bnez r5,loop
loop+0x20	0x44000000	trap 0x0
A	0x00000000	nop
A+0x4	0x3ff00000	lhi r16,0x0
A+0x8	0x00000000	nop
A+0xc	0x40000000	rfe A+0x10
A+0x10	0x00000000	nop



此时，由于有多组两条指令同时访问同一个功能部件，所以出现了多条指令 Stall 的情况。此时结构相关的部件有 MEM、intEX、ID。

Information about addi r2,r2,0x8		
addi r2,r2,0x8 Addr.: loop+0x10 Code: 0x20420008 In Pipeline-Stage intEX First Cycle: -4 Last Cycle: ??? Total Cycles: >=5	IF	ID
	Cycles: -4(2) Terminated successfully IMAR<PC (=loop+0x10) IR<Mem[IMAR] (=0x20420008) PC<PC+4 (=loop+0x14) 1 Stall(s) because of structural Hazard!	Cycles: -2(1) Terminated successfully A<R2 (=0x140) No Stalls required.
	intEX	MEM
Cycles: -1(2) In Pipeline ALU<A+(8) (=0x148) (A=0x140) 1 Stall(s) because of structural Hazard! No Forwarding.		
OK		

Information about addi r3,r3,0x8		
addi r3,r3,0x8 Addr.: loop+0x14 Code: 0x20630008 In Pipeline-Stage ID First Cycle: -2 Last Cycle: ??? Total Cycles: >=3	IF	ID
	Cycles: -2(1) Terminated successfully IMAR<PC (=loop+0x14) IR<Mem[IMAR] (=0x20630008) PC<PC+4 (=loop+0x18) No Stalls required.	Cycles: -1(2) In Pipeline A<R3 (=0x188) 1 Stall(s) because of structural Hazard!
	intEX	MEM
OK		

3. 记录由结构相关引起的暂停时钟周期数，计算暂停时钟周期数占总执行周期数的百分比
每个循环有三个暂停时钟周期，共 10 个循环，所以一共有 30 个暂停时钟周期数。
再查看 Statistics 窗口：

```
Total:
139 Cycle(s) executed.
10 executed by 86 Instruction(s).
2 Instruction(s) currently in Pipeline.

Hardware configuration:
Memory size: 32768 Bytes
faddEX-Stages: 1, required Cycles: 2
fmulEX-Stages: 1, required Cycles: 5
fdivEX-Stages: 1, required Cycles: 19
Forwarding enabled.

Stalls:
RAW stalls: 30 (21.58% of all Cycles), thereof:
  LD stalls: 10 (33.33% of RAW stalls)
  Branch/Jump stalls: 10 (33.33% of RAW stalls)
  Floating point stalls: 10 (33.33% of RAW stalls)
WAW stalls: 0 (0.00% of all Cycles)
Structural stalls: 0 (0.00% of all Cycles)
Control stalls: 9 (6.47% of all Cycles)
Trap stalls: 3 (2.16% of all Cycles)
Total: 42 Stall(s) (30.22% of all Cycles)

Conditional Branches:
Total: 10 (11.63% of all Instructions), thereof:
  taken: 9 (90.00% of all cond. Branches)
  not taken: 1 (10.00% of all cond. Branches)

Load-/Store-Instructions:
Total: 20 (23.26% of all Instructions), thereof:
  Loads: 20 (100.00% of Load-/Store-Instructions)
  Stores: 0 (0.00% of Load-/Store-Instructions)

Floating point stage instructions:
Total: 20 (23.26% of all Instructions), thereof:
  Additions: 20 (100.00% of Floating point stage inst.)
  Multiplications: 0 (0.00% of Floating point stage inst.)
  Divisions: 0 (0.00% of Floating point stage inst.)

Traps:
Traps: 1 (1.16% of all Instructions)
```

得到总执行周期数为 139, 则暂停时钟周期数占总执行周期数的百分比为 $30/139=21.6\%$ 。

4. 论述结构相关对 CPU 性能的影响，讨论解决结构相关的方法
结构相关会导致流水线效率的降低，但仍需要允许一定的结构相关，否则完全流水的成本太高。
解决方法：
①插入暂停气泡，如实验中的 Stall；
②设置相互独立的指令存储器和数据存储器。

结论分析与体会：

通过可视化界面，能够很清晰地看到结构相关的发生以及导致结构相关的原因。本次实验，使我进一步认识了结构相关以及解决结构相关的方法。