山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130143 | 姓名： 郑凯饶 | | 班级：2020级1班 |
| 实验题目：  节拍脉冲发生器时序电路实验 | | | |
| 实验学时：2 | | 实验日期： 2022-5-2 | |
| 实验目的：  掌握节拍脉冲发生器的设计方法，理解节拍脉冲发生器的工作原理。 | | | |
| 实验软件和硬件环境：  软件环境：  QuartusII软件  硬件环境：  1.实验室台式机  2.计算机组成与设计实验箱 | | | |
| 实验原理和方法：   1. 连续节拍发生器电路设计     RST1低电平将左起第一个D触发器PRN引脚置为有效，将其D置为“1”。之后T1~T4在CLK1的输入脉冲作用下，周期性地轮流输出正脉冲。   1. 单步节拍发生器电路设计     不同于连续电路，该电路使用或非门进行初始化，T1~T4均无输出时，或非门输入高电平。之所以称为单步调试电路，是因为脉冲不会周期性输出，T5高电平输出与时钟脉冲进行或运算，使触发信号一直处于高电平。 | | | |
| 实验步骤：  （1）连续节拍发生器  连接电路原理图：  引脚分配：    测试、调试：  进行仿真：  FPGA平台测试：          键8为使能键，时钟脉冲为4Hz。  （2）单步节拍发生器  连接电路原理图：    引脚分配和连续调试器相同。  测试、调试：    符合预期结果。 | | | |
| 结论分析与体会：  这次实验我们开始尝试时序电路，通过时钟脉冲和触发器的组合，实现更为复杂的周期性的节拍信号输出。预期该实验电路会作为CPU时钟电路的一部分基础，期待后面进行完整CPU设计。 | | | |
|  | | | |