# Corso di Architettura degli Elaboratori

Anno Accademico 2010/2011 Esempio Compitino Intermedio

## Istruzioni

- Scrivere *Nome*, *Cognome* e *Matricola* su **ogni** foglio (solo pagine **dispari**).
- Scrivere la risposta nello spazio bianco al di sotto della domanda; Non è possibile allegare fogli aggiuntivi, quindi cercate di essere chiari e non prolissi.
- In caso di errori indicate chiaramente quale parte della risposta deve essere considerata; annullate le parti non pertinenti.
- Assicurarsi che non manchi alcun foglio al momento della consegna.

## Domande a risposta multipla

#### es1

Fra le informazioni riportate di seguito dire quale non è comunicata dalla CPU al dispositivo DMA

- a) se l'operazione è di lettura
- b) se l'operazione è di scrittura
- c) quantità di dati da trasferire
- d) codice di interruzione
- e) indirizzo iniziale in memoria del blocco dati coinvolto nell'operazione
- f) tutte le informazioni di sopra sono comunicate;

#### es2

Si consideri una cache set-associativa a 4 vie (4-way) da 8MB, con linee da 2KB. La cache è inserita in una gerarchia di memoria insieme ad una memoria centrale suddivisa in 2<sup>20</sup> blocchi. Assumendo un indirizzamento al singolo byte, il formato degli indirizzi della memoria centrale è:

- a) Etichetta = 10 bit; Set = 10 bit; Parola = 11;
- b) Etichetta = 10 bit; Set = 11 bit; Parola = 10;
- c) Etichetta = 9 bit; Set = 11 bit; Parola = 10;
- d) Etichetta = 11 bit; Set = 9 bit; Parola = 11;
- e) nessuna delle risposte precedenti è corretta;

#### es3

Si consideri una cache di 256MB con associazione a gruppi a 256 vie (256-way set associative) e dimensione di linea di 8KB. Supponendo che il campo tag sia di 12 bit, la dimensione massima (in byte) di memoria principale che la cache è in grado di gestire è:

- a) 32768MB;
- b) 4096MB;
- c) 524288KB;
- d) 256MB;
- e) nessuna delle risposte precedenti è corretta;

## Domande a risposta libera

es4

Descrivere in dettaglio il ciclo di esecuzione con trattamento delle interruzioni

## es5

Spiegare in dettaglio le differenze fra un modulo di memoria DRAM ed un modulo di memoria SRAM. Discuterne vantaggi e svantaggi.

## es6

Nel contesto di una gerarchia di memoria, spiegare come i "miss" possono essere categorizzati in diversi tipi e dire quali strategie, per ogni tipo, si possono adottare per tentare di diminuirne il numero. Discutere criticamente tali strategie.

## es7

Discutere le ragioni per cui è stato sviluppato il sistema RAID. Inoltre si descriva in dettaglio il livello  $0,\,2$  e 4 del RAID.

#### Esercizio

#### es8

Sia dato un disco rigido da 128GB con 2 piatti (4 facce), 524288 tracce per faccia e 1024 settori per traccia. La velocità di rotazione del disco è di 10000 rpm, mentre il tempo medio di posizionamento della testina è di 1,4 ms. Si calcoli il tempo totale medio (in millisecondi, e senza contare l'attesa che il dispositivo ed uno dei suoi canali sia libero) che occorrono per trasferire 32KB, assumendo che i byte da trasferire siano memorizzati in settori contigui di una singola traccia.

Si descrivano dettagliatamente tutti i passi per ottenere la soluzione.

#### IN ALTERNATIVA

es8
Sia data la seguente sequenza di indirizzi in lettura (l) o scrittura (s) emessi dalla CPU:

#	indirizzo	l/s	byte scritto	
	(binario)		(esadecimale)	
1	000100000000	l		
2	000100001000	1		
3	000100001100	s	FF	
4	000100001101	s	AD	
5	000100010000	1		
6	000100010000	s	1B	
7	000100010100	1		
8	000001110101	1		

Si assuma che la dimensione di parola coincida con un byte, e la presenza di una cache di ampiezza 16B, dimensione di blocco 4B, inizialmente vuota, e ad associazione a 2 vie (con politica di rimpiazzo LRU, politica di scrittura write-back e gestione dei miss in scrittura con la politica write allocate). Si assuma che la memoria abbia il contenuto esadecimale mostrato di seguito:

ind	byte	ind	byte	ind	byte	ind	byte
100	80	101	00	102	07	103	02
104	00	105	00	106	00	107	00
108	ΑE	109	13	10A	A1	10B	23
10C	A1	10D	42	10E	90	10F	75
110	В9	111	16	112	00	112	00
114	OA	115	07	116	03	117	71

Si mostri come sia il contenuto della cache che il contenuto della memoria cambia.

Nome e Cognome:

Matricola:

Pagina 8