



UNIDADE III

Circuitos Lógicos Digitais

Prof. MSc. Roberto Leminski

Circuitos Lógicos Digitais

- Circuitos Lógicos Digitais podem ser divididos em dois grandes grupos: Circuitos Combinacionais e Circuitos Sequenciais.
- Circuitos Combinacionais são circuitos nos quais as saídas dependem, unicamente, das combinações das entradas.
- As saídas serão geradas através de combinações das entradas por meio de Portas Lógicas.
- São circuitos unidirecionais, ou seja, a informação contida nos estados lógicos flui em, apenas, uma direção, das entradas para as saídas.
- Estes circuitos não possuem nenhum tipo de memória ou realimentação (*feedback*).

Circuitos Lógicos Digitais

- Todos os circuitos abordados nesta disciplina são Circuitos Combinacionais.

Os principais tipos de Circuito Combinacionais incluem:

- Circuitos Codificadores e Decodificadores;
- Circuitos Somadores e Subtratores;
- Comparadores;
- Multiplexadores e Demultiplexadores.

Circuitos Lógicos Digitais

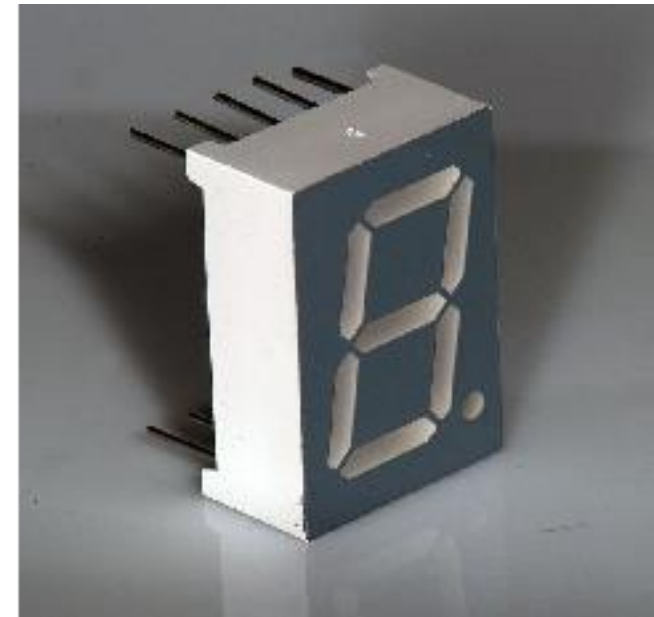
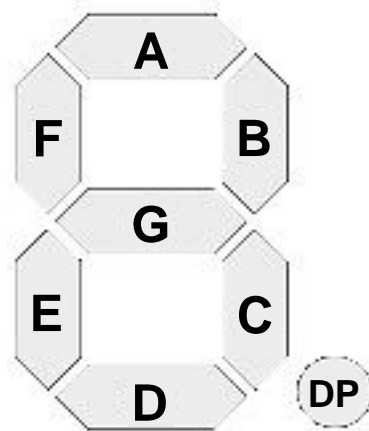
- Os circuitos que apresentam algum tipo de realimentação são chamados de Circuitos Sequenciais, os quais não serão abordados nesta disciplina.

Como exemplos desta categoria de circuitos, temos:

- Contadores;
- Registradores;
- Circuitos Multiplicadores;
- *Flip-flops*.

Display de Sete Segmentos (SSD)

- Um *display* de sete segmentos (SSD), ou indicador de sete segmentos, é uma forma de dispositivo de exibição eletrônica constituído por sete LEDs ou elementos de cristal líquido (segmentos) que é utilizado para exibir numerais decimais.
- Os monitores de SSD são amplamente utilizados em relógios digitais, medidores eletrônicos, calculadoras básicas e outros dispositivos eletrônicos que exibem informações numéricas.



Fonte: https://commons.wikimedia.org/wiki/Seven_segment_display

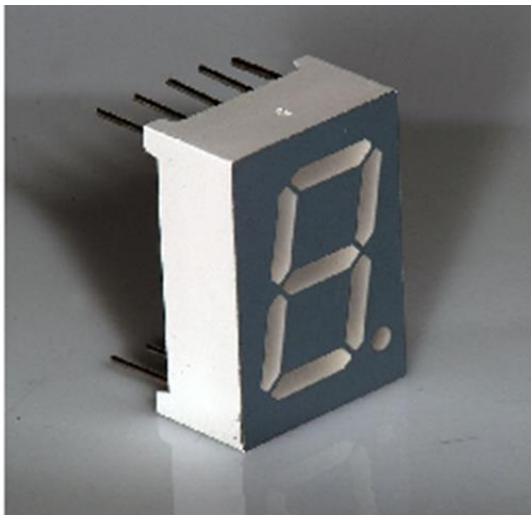
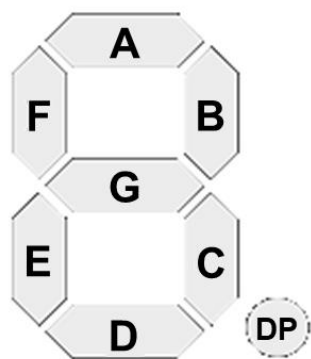
***Display* de Sete Segmentos (SSD)**

- Estes *displays* são alimentados por meio de um conjunto de Circuitos Combinacionais, um para cada segmento.

Para analisar o SSD, faremos duas considerações iniciais:

1. As denominações dos segmentos serão as letras de A a G, conforme indicado na figura mostrada;
2. Restringiremos a, apenas, algarismos como saída, embora seja possível, também, representar algumas letras com este *display*.
 - Consideremos que o circuito possua dez entradas, representando os dígitos de 0 a 9, e que cada entrada deve acionar os segmentos correspondentes, que serão as saídas dos circuitos, indicados pelas letras correspondentes.

Display de Sete Segmentos (SSD)



Fonte: https://commons.wikimedia.org/wiki/Seven_segment_display

Decimal (Entrada)	Exibição	Saídas						
		A	B	C	D	E	F	G
0	0	1	1	1	1	1	1	0
1	1	0	1	1	0	0	0	0
2	2	1	1	0	1	1	0	1
3	3	1	1	1	1	0	0	1
4	4	0	1	1	0	0	1	1
5	5	1	0	1	1	0	1	1
6	6	1	0	1	1	1	1	1
7	7	1	1	1	0	0	0	0
8	8	1	1	1	1	1	1	1
9	9	1	1	1	1	0	1	1

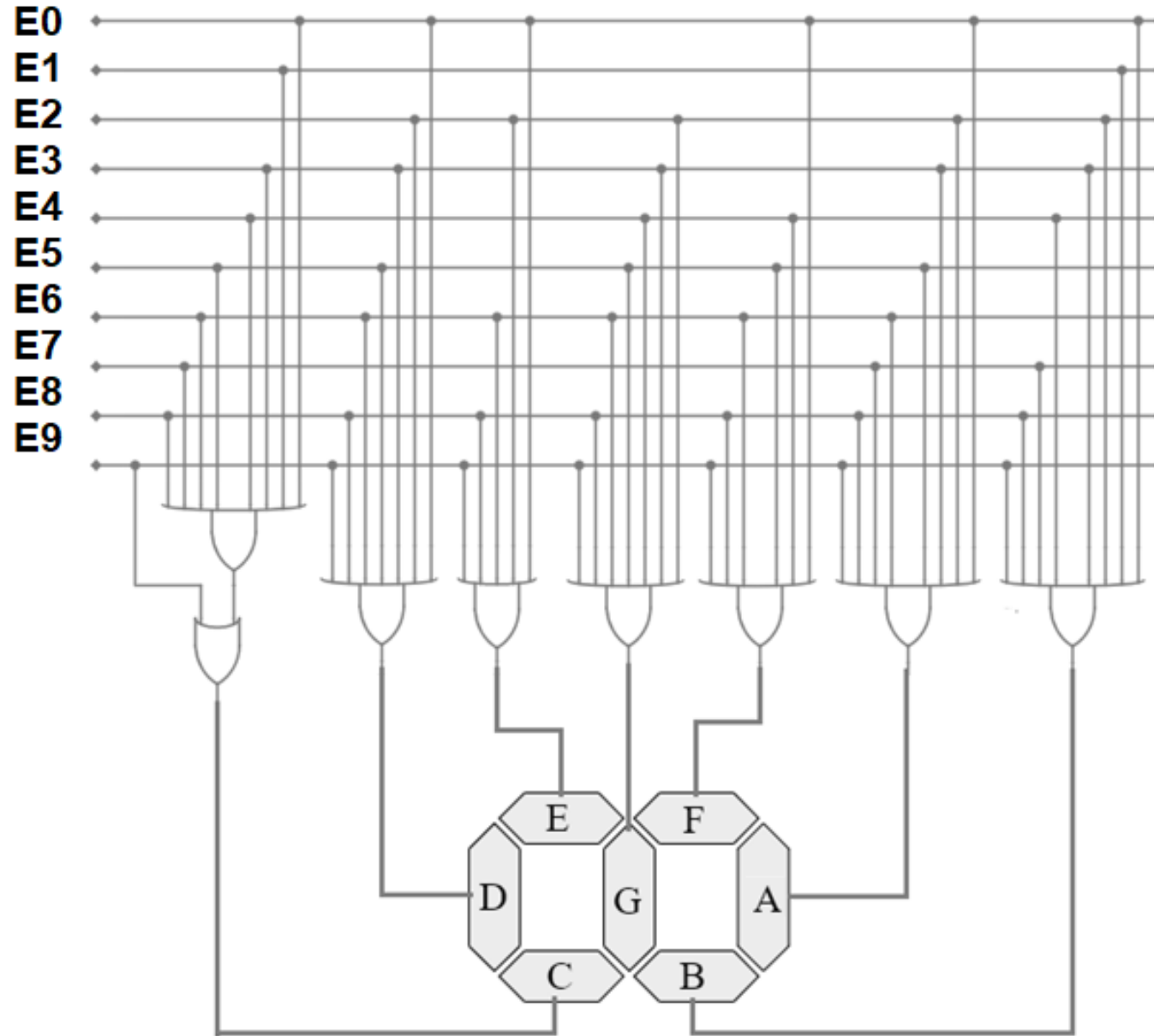
Display de Sete Segmentos (SSD)

- Como cada entrada é exclusiva, isto é, uma vez que uma se acione (valor lógico 1) as demais estarão desligadas (valor lógico 0), cada saída será uma conexão por meio de uma porta OR das entradas que a acionam.
- Assim, a expressão lógica de acionamento, para cada segmento, será (E_n , que representa “Entrada n”):
 - $A = E_0 + E_2 + E_3 + E_5 + E_6 + E_7 + E_8 + E_9$
 - $B = E_0 + E_1 + E_2 + E_3 + E_4 + E_7 + E_8 + E_9$
 - $C = E_0 + E_1 + E_3 + E_4 + E_5 + E_6 + E_7 + E_8 + E_9$
 - $D = E_0 + E_2 + E_3 + E_5 + E_6 + E_8 + E_9$
 - $E = E_0 + E_2 + E_6 + E_8 + E_9$
 - $F = E_0 + E_4 + E_5 + E_6 + E_8 + E_9$
 - $G = E_2 + E_3 + E_4 + E_5 + E_6 + E_8 + E_9$

Display de Sete Segmentos (SSD)

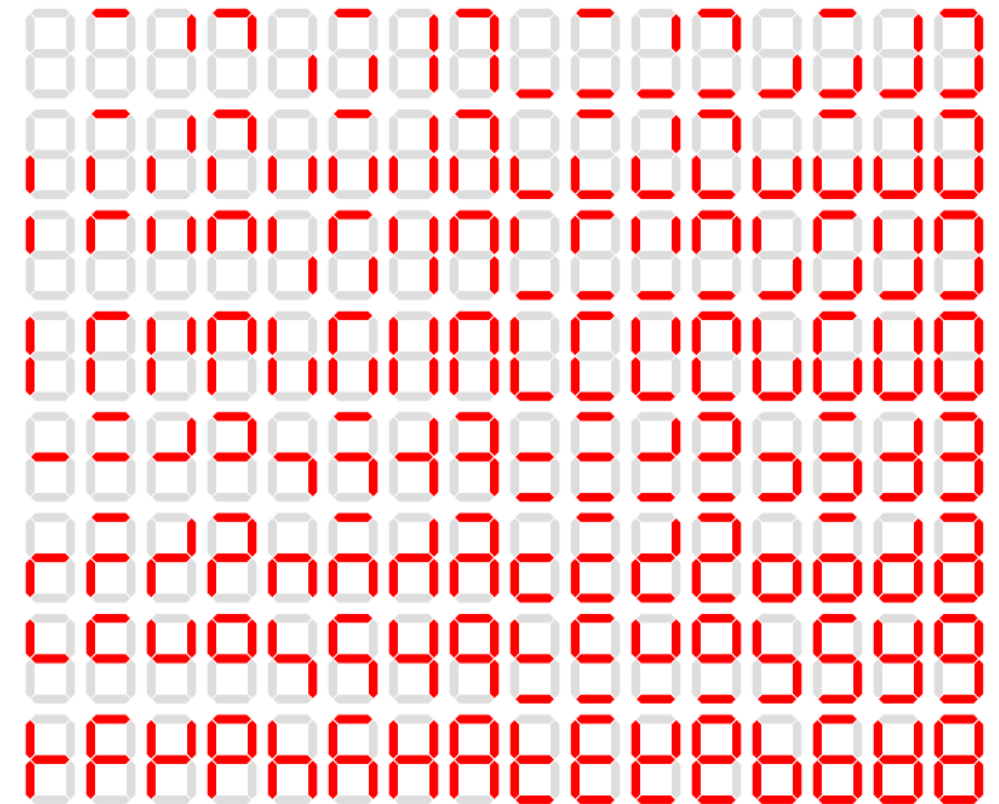
O circuito ficará:

- Observação: a **saída C** está com duas Portas Lógicas, porque o *software* utilizado não possui Portas Lógicas com 9 entradas.



Display de Sete Segmentos (SSD)

- Um SSD pode exibir um total de 2^7 (=128) combinações de segmentos acesos/apagados. Assim, até 127 símbolos podem ser representados (excluindo a combinação que consiste em todos os segmentos apagados).
- Existem também os *displays* de 9, 14 e 16 segmentos, que podem exibir maior número de combinações, tendo mais possibilidades para formar caracteres distintos.



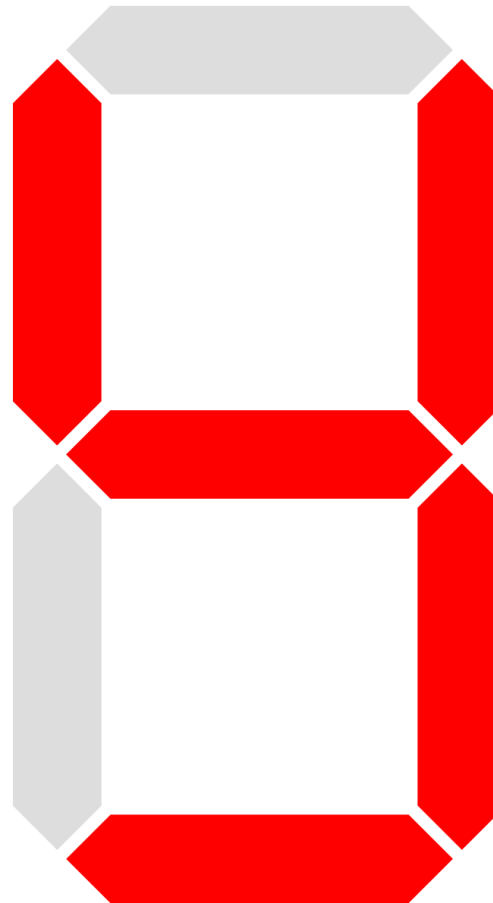
Fonte:
https://commons.wikimedia.org/wiki/Seven_segment_display

Interatividade

Considere a imagem ao lado, que representaria a letra “y” em um SSD. Quais segmentos estão acionados?

- a) A, C, D, E, G.
- b) A, C, D, F, G.
- c) A, B, C, D, F.
- d) B, C, D, E, G.
- e) B, C, D, F, G.

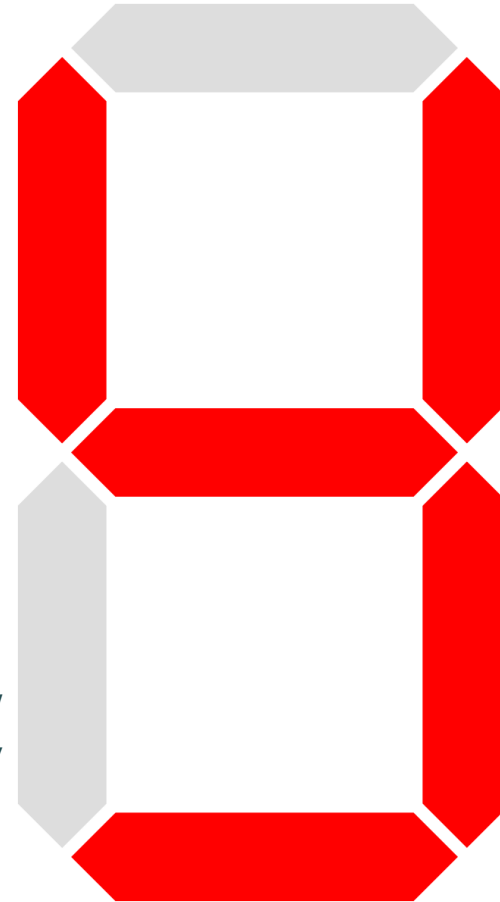
Fonte:
https://commons.wikimedia.org/wiki/Seven_segment_display



Resposta

Considere a imagem ao lado, que representaria a letra “y” em um SSD. Quais segmentos estão acionados?

- a) A, C, D, E, G.
- b) A, C, D, F, G.
- c) A, B, C, D, F.
- d) B, C, D, E, G.
- e) B, C, D, F, G.



Fonte:
https://commons.wikimedia.org/wiki/Seven_segment_display

Circuitos Codificadores

- Sistemas digitais utilizam-se de valores lógicos para armazenarem as informações.
- A informação, para ser armazenada, deve ser codificada, isto é, convertida em um conjunto de valores lógicos 0 e 1.
- De forma análoga, deve ser possível, também, realizar a operação inversa, ou seja, decodificar os valores lógicos, devolvendo os seus valores numéricos correspondentes no Sistema Decimal.
 - Codificadores e Decodificadores são importantes grupos dentre os Circuitos Combinacionais.

Circuitos Codificadores – Códigos

- Um código é uma forma de transmitir uma ideia utilizando-se de outra linguagem, simbologia ou notação.
- Assim, a conversão de uma base numérica para outra, pode ser considerada uma codificação; da mesma forma, o *Display* de Sete Segmentos também pode ser considerado um codificador, pois transforma a informação contida em um conjunto de *bits* para uma forma que possa ser exibida pelo acionamento de elementos luminosos.
- De forma semelhante, os teclados de diversos dispositivos precisam codificar para *bits* o correspondente a cada tecla digitada, para que esta informação seja armazenada e processada.
 - Apresentaremos, rapidamente, os quatro principais códigos utilizados computacionalmente: BCD 8421, BCH, Excesso 3 e Código de Gray.

Codificadores – Código BCD 8421

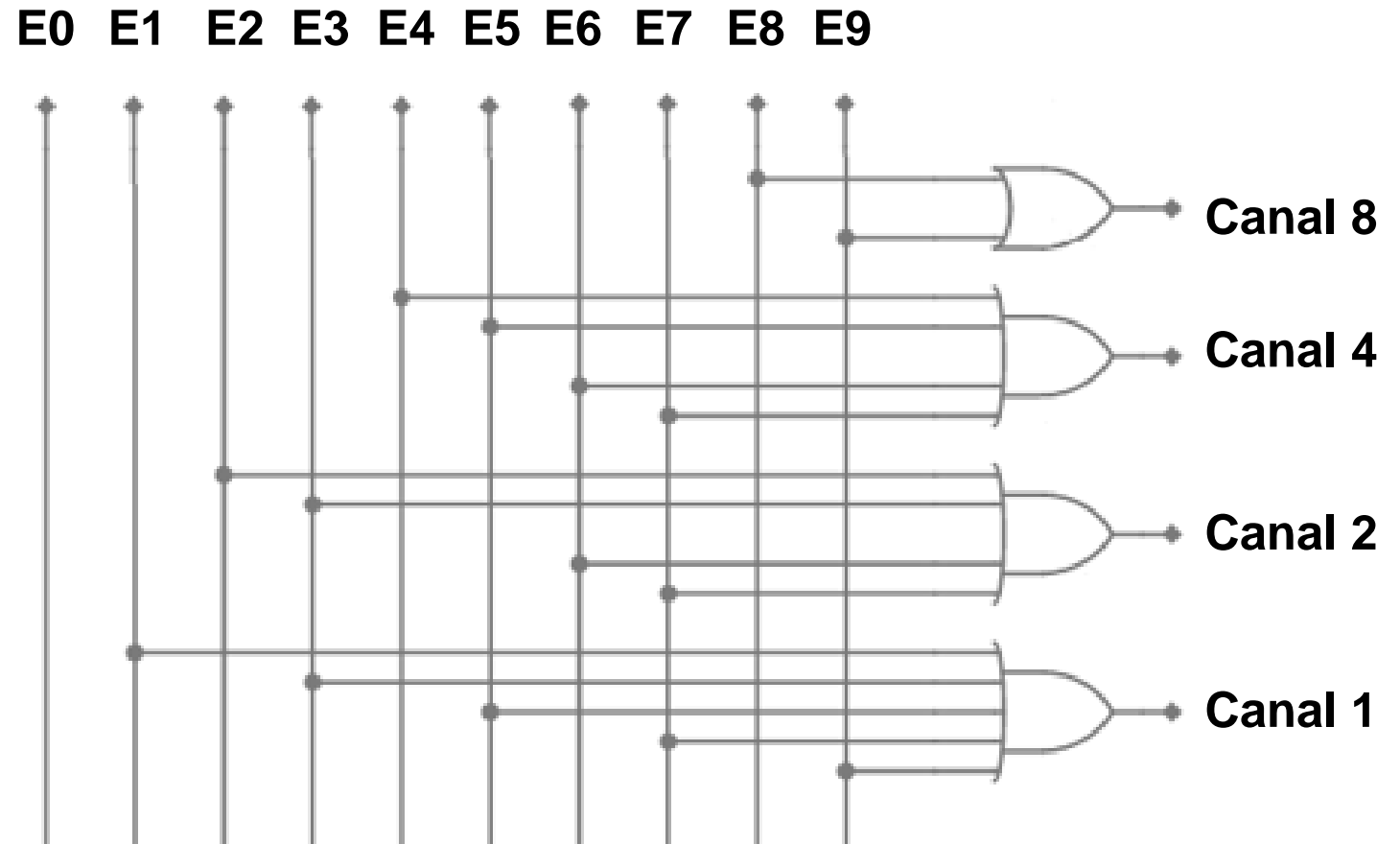
- O Código BCD 8421 (BCD é um acrônimo para *Binary Coded Decimal*, Decimal Codificado em Binário) é um dos códigos mais utilizados.
- Ele codifica os valores numéricos de 0 a 9, diretamente, para um valor binário composto por 4 *bits*, sendo que cada um representa uma potência de 2 (8, 4, 2 e 1, o que dá o nome ao código).
- As saídas serão denominadas canais e recebem a numeração do seu valor correspondente.

Decimal	BCD			
	Canal 8	Canal 4	Canal 2	Canal 1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Codificadores – Código BCD 8421

As saídas serão:

- Canal 8 = $E8 + E9$
- Canal 4 = $E4 + E5 + E6 + E7$
- Canal 2 = $E2 + E3 + E6 + E7$
- Canal 1 = $E1 + E3 + E5 + E7 + E9$



Codificadores – Código BCH

- O Código BCH (que é um acrônimo de *Binary Coded Hexadecimal*, Hexadecimal Codificado em Binário) é muito semelhante ao código BCD, mas é utilizado para codificar os dezesseis algarismos do sistema hexadecimal para o sistema binário.

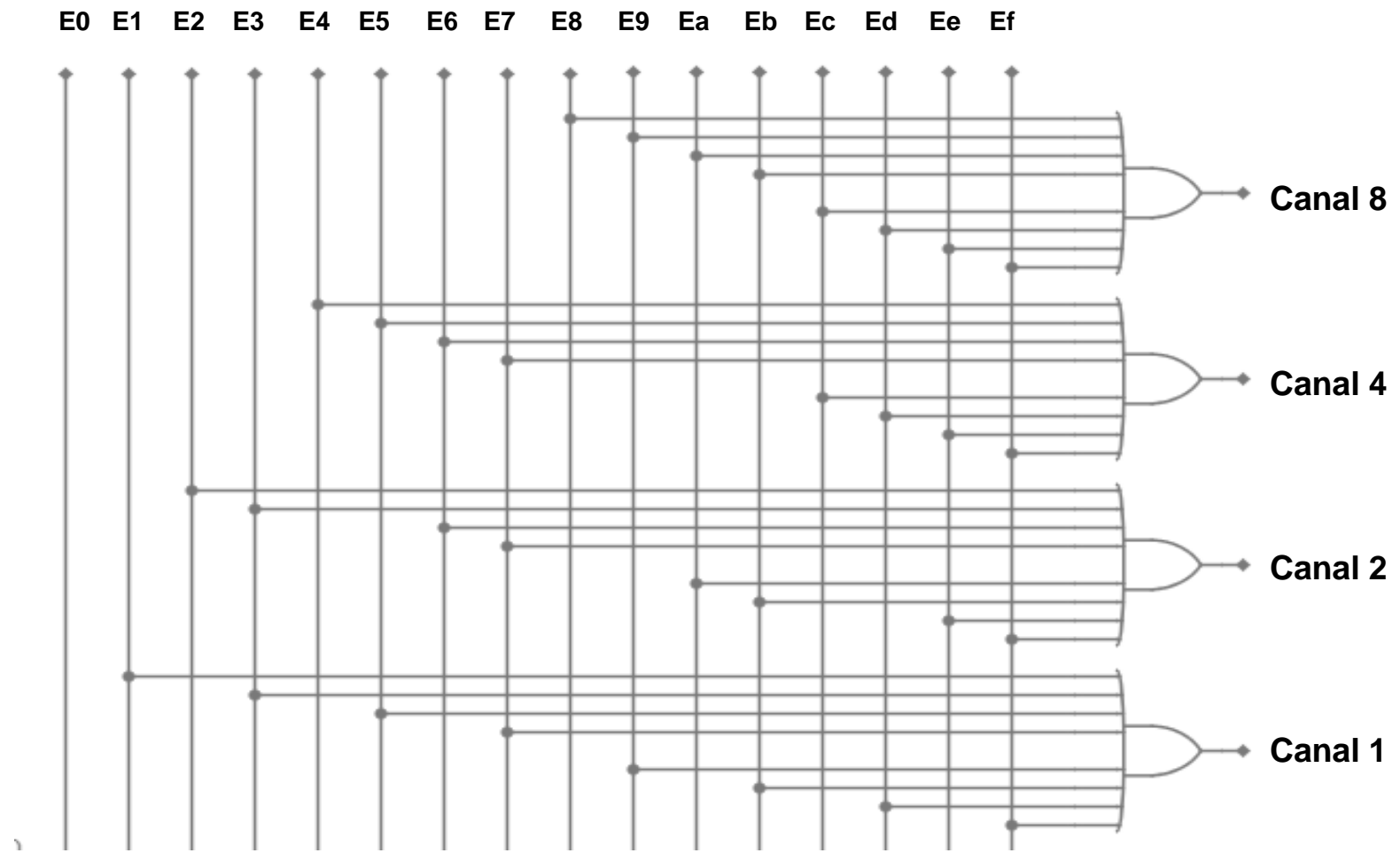
Decimal	BCH			
	Canal	Canal	Canal	Canal
	8	4	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1

Decimal	BCH			
	Canal	Canal	Canal	Canal
	8	4	2	1
8	1	0	0	0
9	1	0	0	1
A	1	0	1	0
B	1	0	1	1
C	1	1	0	0
D	1	1	0	1
E	1	1	1	0
F	1	1	1	1

Codificadores – Código BCH

As saídas serão:

- Canal 8 = $E8 + E9 + Ea + Eb + Ec + Ed + Ee + Ef$
- Canal 4 = $E4 + E5 + E6 + E7 + Ec + Ed + Ee + Ef$
- Canal 2 = $E2 + E3 + E6 + E7 + Ea + Eb + Ee + Ef$
- Canal 1 = $E1 + E3 + E5 + E7 + E9 + Eb + Ed + Ef$



Codificadores – Código Excesso 3

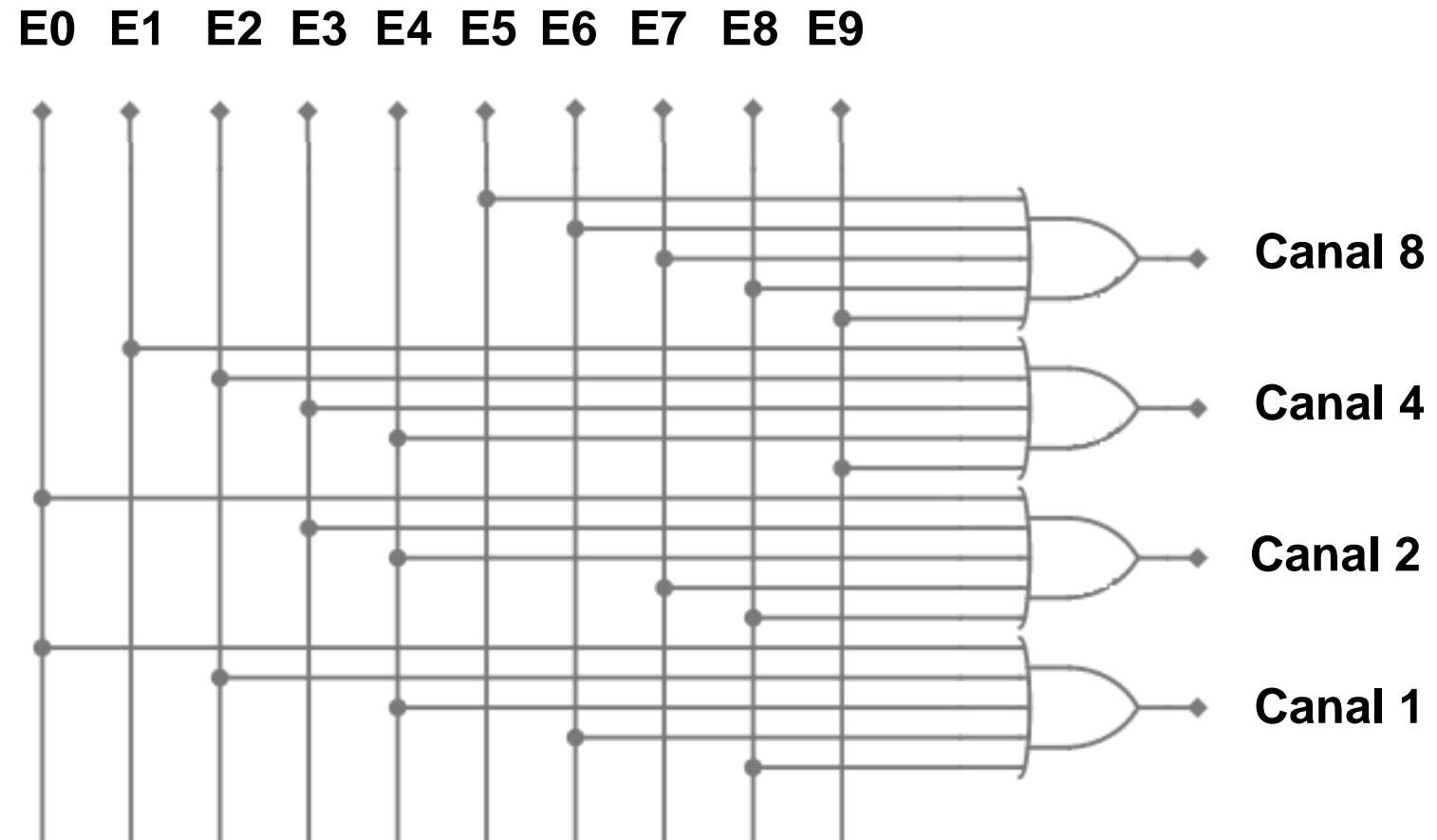
- Após, obviamente, a transcrição binária direta, os primeiros códigos de importância foram os chamados códigos de excesso de N (a regra de formação destes códigos é o acréscimo constante de um valor N ao valor binário).
- O Código Excesso 3 ($N = 3$) também é conhecido como Código de Stibitz, em homenagem ao seu criador George Stibitz (1904-1995), um dos pais da Computação Eletrônica.

Decimal	Excesso 3			
	Canal 8	Canal 4	Canal 2	Canal 1
0	0	0	1	1
1	0	1	0	0
2	0	1	0	1
3	0	1	1	0
4	0	1	1	1
5	1	0	0	0
6	1	0	0	1
7	1	0	1	0
8	1	0	1	1
9	1	1	0	0

Codificadores – Código Excesso 3

As saídas serão:

- Canal 8 = $E5 + E6 + E7 + E8 + E9$
- Canal 4 = $E1 + E2 + E3 + E4 + E9$
- Canal 2 = $E0 + E3 + E4 + E7 + E8$
- Canal 1 = $E0 + E2 + E4 + E6 + E8$



Codificadores – Código de Gray

- O Código de Gray apresenta como característica principal que, apenas, um *bit* varia na mudança de um número para o subsequente.
- Este código surgiu nos primórdios da computação: o consumo de energia e o ruído gerado na transição de estado lógico eram elevados, então, tentava-se minimizar o número de transições de estado.
- O nome do código vem de seu criador, Frank Gray (1887-1969).

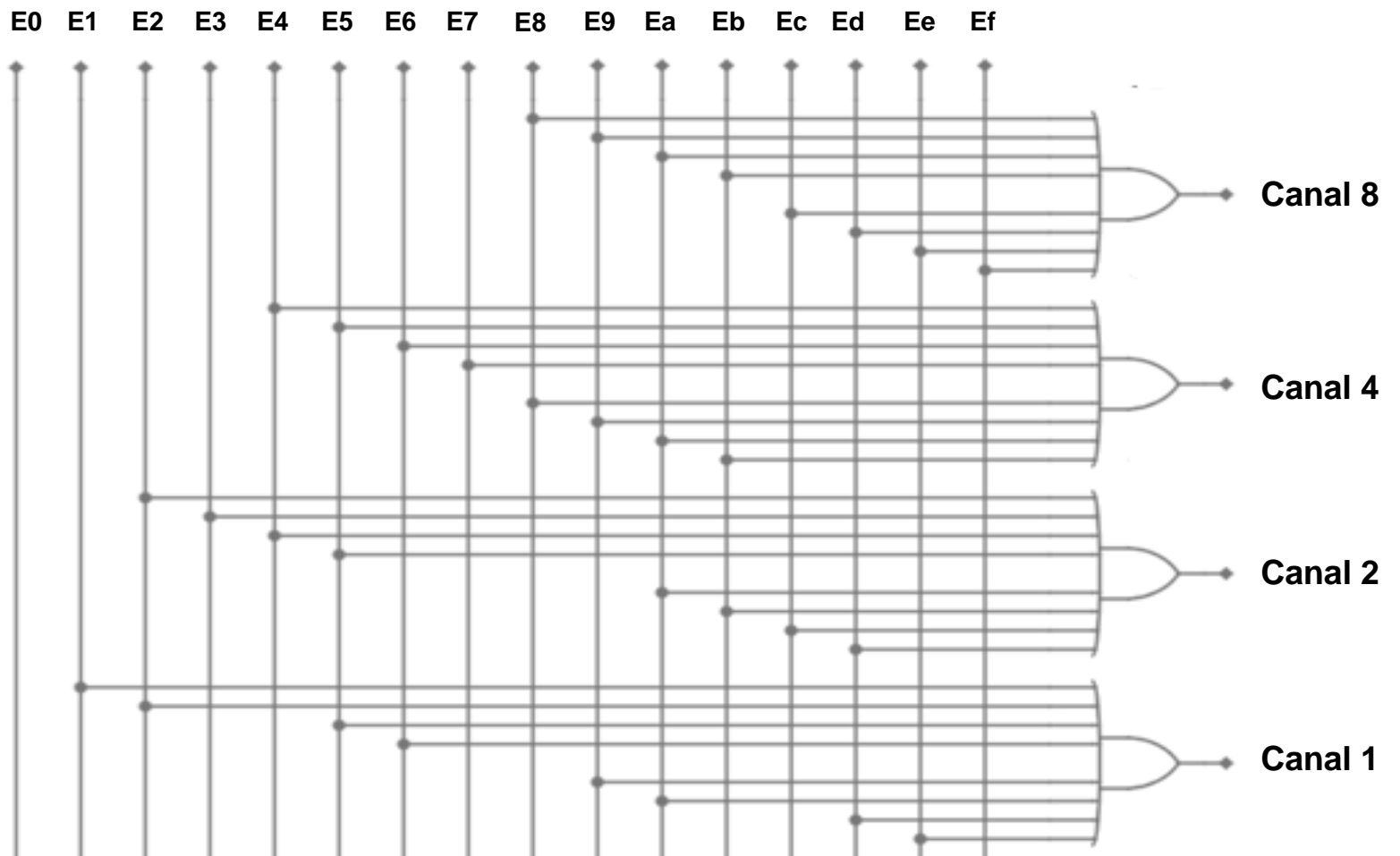
Decimal	Gray			
	Canal	Canal	Canal	Canal
	8	4	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	1	1
6	0	1	0	1
7	0	1	0	0

Decimal	Gray			
	Canal	Canal	Canal	Canal
	8	4	2	1
8	1	1	0	0
9	1	1	0	1
A	1	1	1	1
B	1	1	1	0
C	1	0	1	0
D	1	0	1	1
E	1	0	0	1
F	1	0	0	0

Codificadores – Código Excesso 3

As saídas serão:

- Canal 8 = $E8 + E9 + Ea + Eb + Ec + Ed + Ee + Ef$
- Canal 4 = $E4 + E5 + E6 + E7 + E8 + E9 + Ea + Eb$
- Canal 2 = $E2 + E3 + E4 + E5 + Ea + Eb + Ec + Ed$
- Canal 1 = $E1 + E2 + E5 + E6 + E9 + Ea + Ed + Ee$



Interatividade

Considerando os circuitos codificadores para os códigos apresentados, podemos resumir que todos estes circuitos possuem:

- a) 10 ou 16 entradas que, conectadas por meio de portas AND, resultam nos quatro diferentes canais de saída.
- b) 10 ou 16 entradas que, conectadas por meio de portas OR, resultam nos oito diferentes canais de saída.
- c) 10 ou 16 entradas que, conectadas por meio de portas XOR, resultam nos quatro diferentes canais de saída.
- d) 10 ou 16 entradas que, conectadas por meio de portas OR, resultam nos quatro diferentes canais de saída.
- e) 10 ou 16 entradas que, conectadas por meio de portas AND, resultam nos oito diferentes canais de saída.

Resposta

Considerando os circuitos codificadores para os códigos apresentados, podemos resumir que todos estes circuitos possuem:

- a) 10 ou 16 entradas que, conectadas por meio de portas AND, resultam nos quatro diferentes canais de saída.
- b) 10 ou 16 entradas que, conectadas por meio de portas OR, resultam nos oito diferentes canais de saída.
- c) 10 ou 16 entradas que, conectadas por meio de portas XOR, resultam nos quatro diferentes canais de saída.
- d) 10 ou 16 entradas que, conectadas por meio de portas OR, resultam nos quatro diferentes canais de saída.
- e) 10 ou 16 entradas que, conectadas por meio de portas AND, resultam nos oito diferentes canais de saída.

Circuitos Decodificadores

- Para construir um decodificador, as entradas (E_x , onde x é a identificação da Entrada) se tornarão as saídas (S_x , onde x é a identificação da Saída).
- Assim, para os códigos estudados, cada circuito terá quatro entradas, correspondentes aos quatro canais de saída.
- Obviamente, por possuírem um número maior de saídas, os circuitos codificadores serão maiores, com maior quantidade de Portas Lógicas.
- No caso dos Códigos BCD 8421 e Excesso 3, como parte das combinações das entradas não são utilizadas (apenas 10 das 16 combinações podem vir a ocorrer), será necessária a construção dos Mapas de Karnaugh para simplificar os circuitos.

Decodificadores – BCD 8421

Construímos a tabela verdade, tornando os canais 8421 em entradas e os valores de 0 a 9 em saídas:

[illegible]

Decodificadores – BCD 8421

- Para cada uma das dez saídas, constrói-se um Mapa de Karnaugh, preenchendo as 6 células ausentes com “X” (indiferente).

As células indiferentes estarão sempre nas mesmas posições nos mapas:

		C8C4			
		00	01	11	10
C2C1	00	0 1	4 0	12 X	8 0
	01	1 0	5 0	13 X	9 0
	11	3 0	7 0	15 X	11 X
	10	2 0	6 0	14 X	10 X

$$S0 = \overline{C8 + C4 + C2 + C1}$$

		C8C4			
		00	01	11	10
C2C1	00	0 0	4 0	12 X	8 0
	01	1 1	5 0	13 X	9 0
	11	3 0	7 0	15 X	11 X
	10	2 0	6 0	14 X	10 X

$$S1 = \overline{(C8 + C4 + C2)} \cdot C1$$

Decodificadores – BCD 8421

Assim, teremos as expressões das saídas:

$$S0 = \overline{C8 + C4 + C2 + C1}$$

$$S1 = \overline{(C8 + C4 + C2)} \cdot C1$$

$$S2 = \overline{(C4 + C1)} \cdot C2$$

$$S3 = \overline{C4} \cdot C2 \cdot C1$$

$$S4 = \overline{(C2 + C1)} \cdot C4$$

$$S5 = C4 \cdot \overline{C2} \cdot C1$$

$$S6 = C4 \cdot C2 \cdot \overline{C1}$$

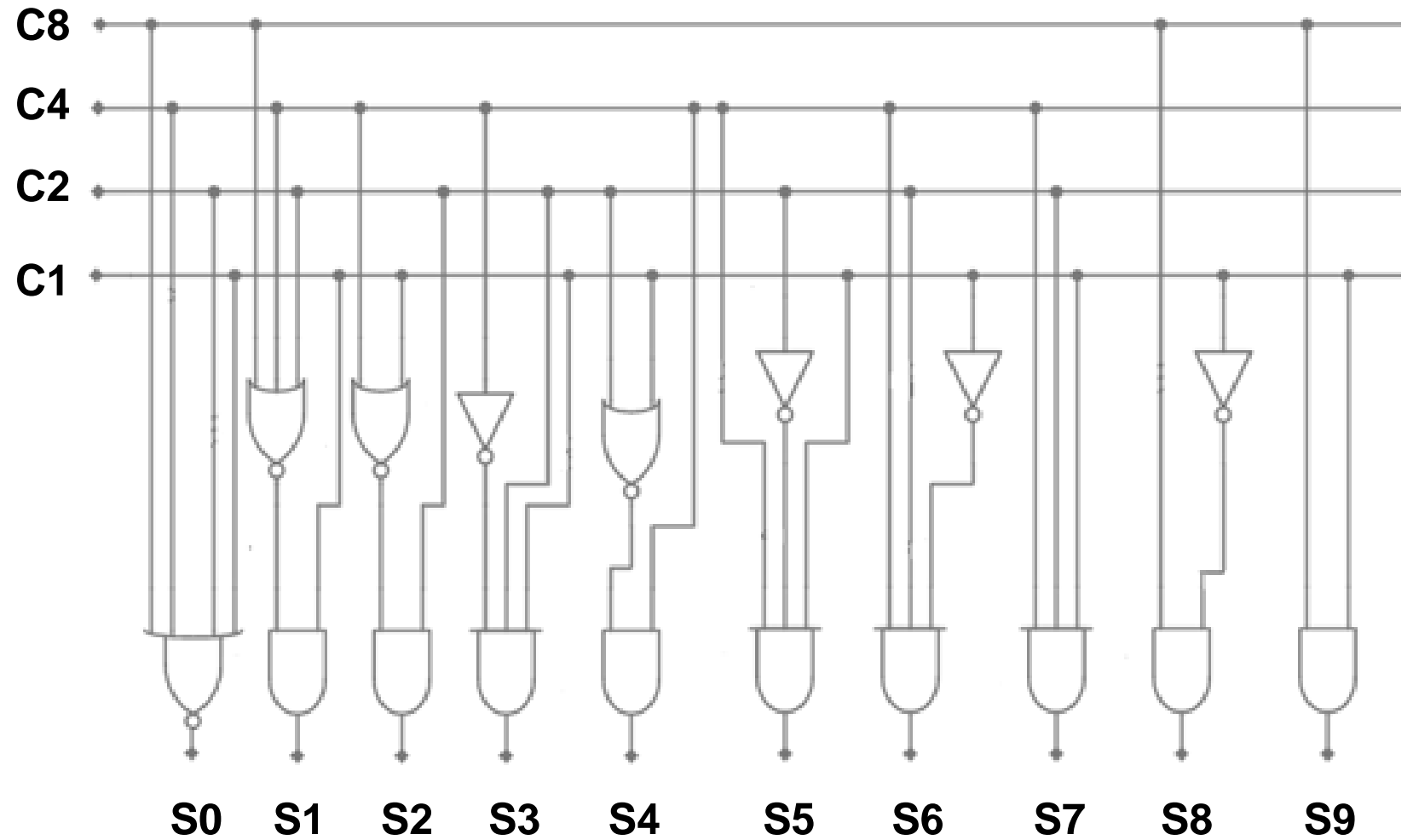
$$S7 = C4 \cdot \overline{C2} \cdot \overline{C1}$$

$$S8 = C8 \cdot \overline{C1}$$

$$S9 = C8 \cdot C1$$

Decodificadores – BCD 8421

O circuito completo será:



Decodificadores – BCH

Entradas				Saídas							
Canal 8	Canal 4	Canal 2	Canal 1	S0	S1	S2	S3	S4	S5	S6	S7
0	0	0	0	1	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	0	0	0	1	0
0	1	1	1	0	0	0	0	0	0	0	1

Entradas				Saídas							
Canal 8	Canal 4	Canal 2	Canal 1	S8	S9	Sa	Sb	Sc	Sd	Se	Sf
1	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0	0	0	0	0
1	0	1	0	0	0	1	0	0	0	0	0
1	0	1	1	0	0	0	1	0	0	0	0
1	1	0	0	0	0	0	0	1	0	0	0
1	1	0	1	0	0	0	0	0	1	0	0
1	1	1	0	0	0	0	0	0	0	1	0
1	1	1	1	0	0	0	0	0	0	0	1

$$S0 = \overline{(C8 + C4 + C2 + C1)}$$

$$S1 = \overline{(C8 + C4 + C2)} \cdot C1$$

$$S2 = \overline{(C8 + C4 + C1)} \cdot C2$$

$$S3 = \overline{(C8 + C4)} \cdot C2 \cdot C1$$

$$S4 = \overline{(C8 + C2 + C1)} \cdot C4$$

$$S5 = \overline{(C8 + C2)} \cdot C4 \cdot C1$$

$$S6 = \overline{(C8 + C1)} \cdot C4 \cdot C2$$

$$S7 = \overline{C8} \cdot C4 \cdot C2 \cdot C1$$

$$S8 = \overline{(C4 + C2 + C1)} \cdot C8$$

$$S9 = \overline{(C4 + C2)} \cdot C8 \cdot C1$$

$$Sa = \overline{(C4 + C1)} \cdot C8 \cdot C2$$

$$Sb = \overline{C4} \cdot C8 \cdot C2 \cdot C1$$

$$Sc = \overline{(C2 + C1)} \cdot C8 \cdot C4$$

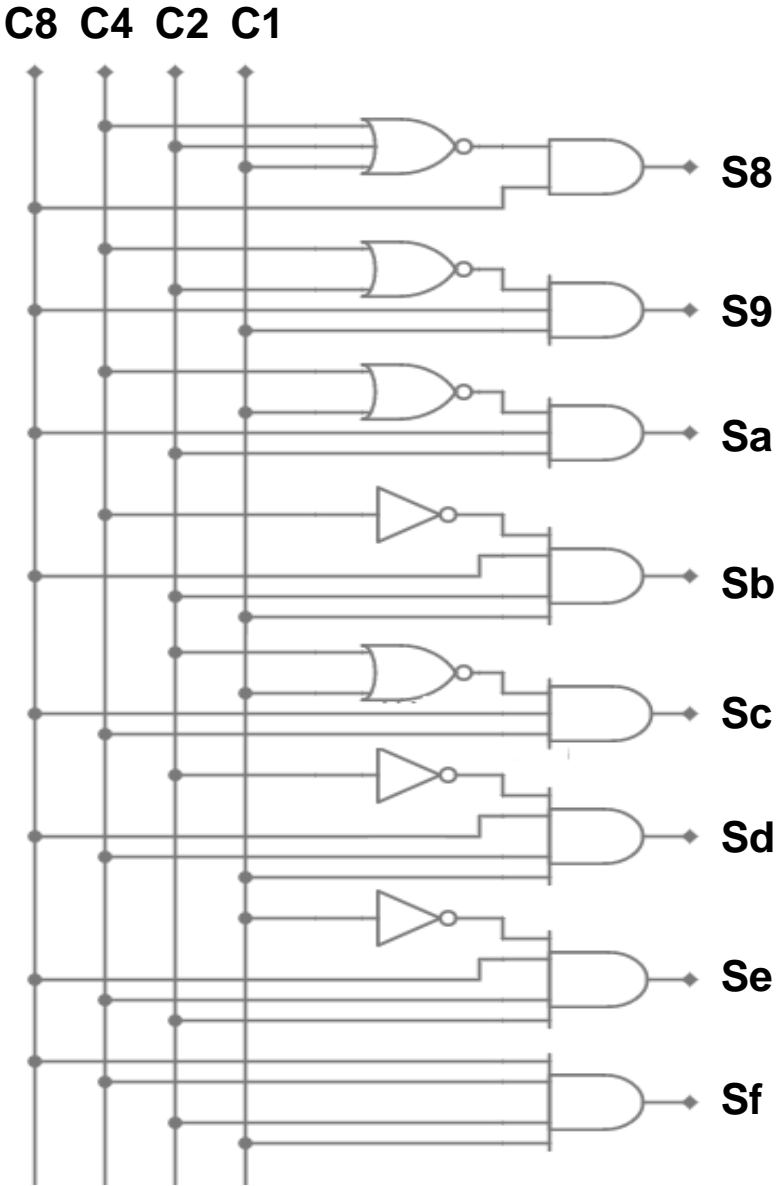
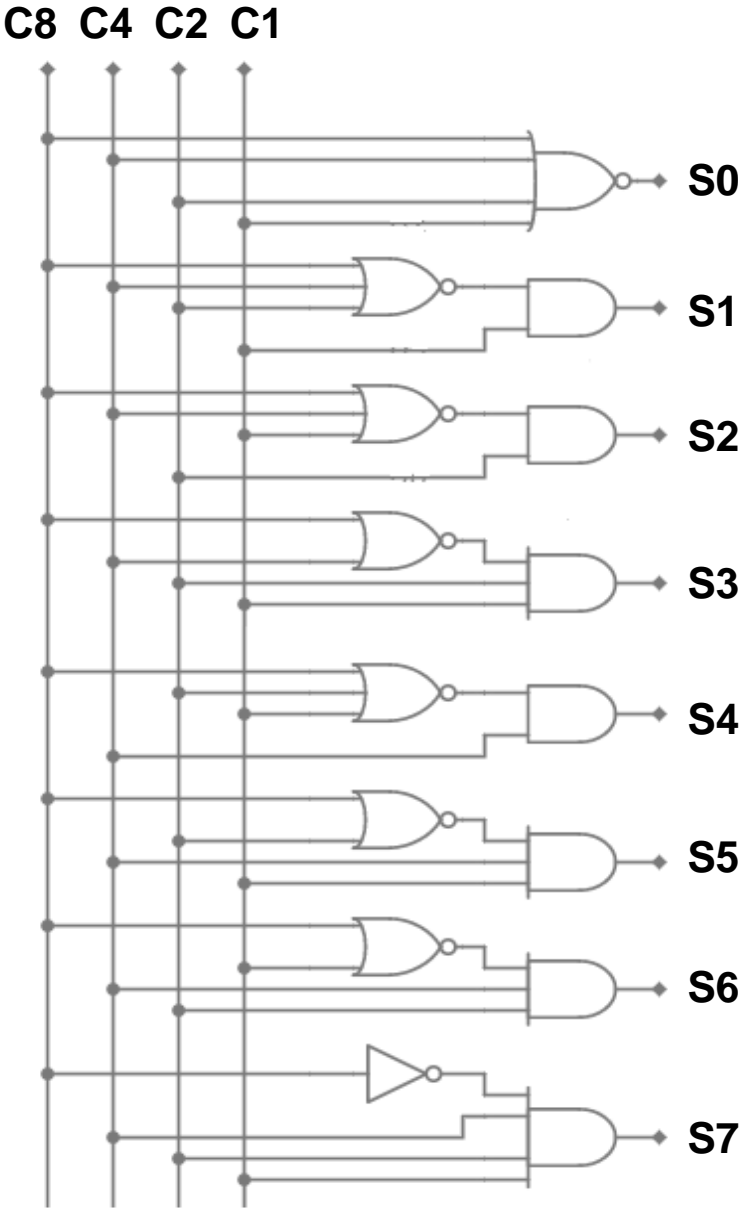
$$Sd = \overline{C2} \cdot C8 \cdot C4 \cdot C1$$

$$Se = \overline{C1} \cdot C8 \cdot C4 \cdot C2$$

$$Sf = C8 \cdot C4 \cdot C2 \cdot C1$$

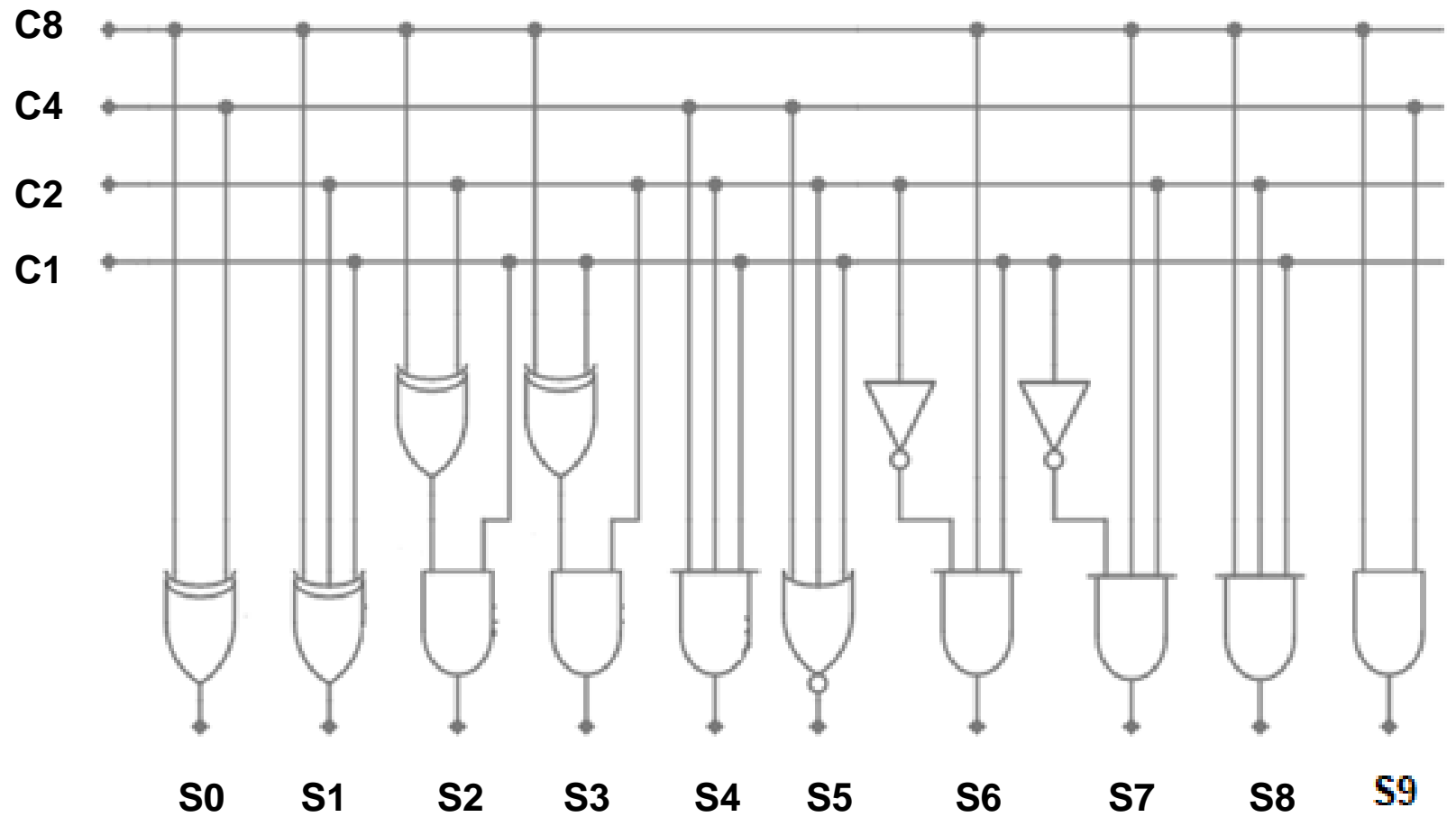
Decodificadores – BCH

O circuito completo será:



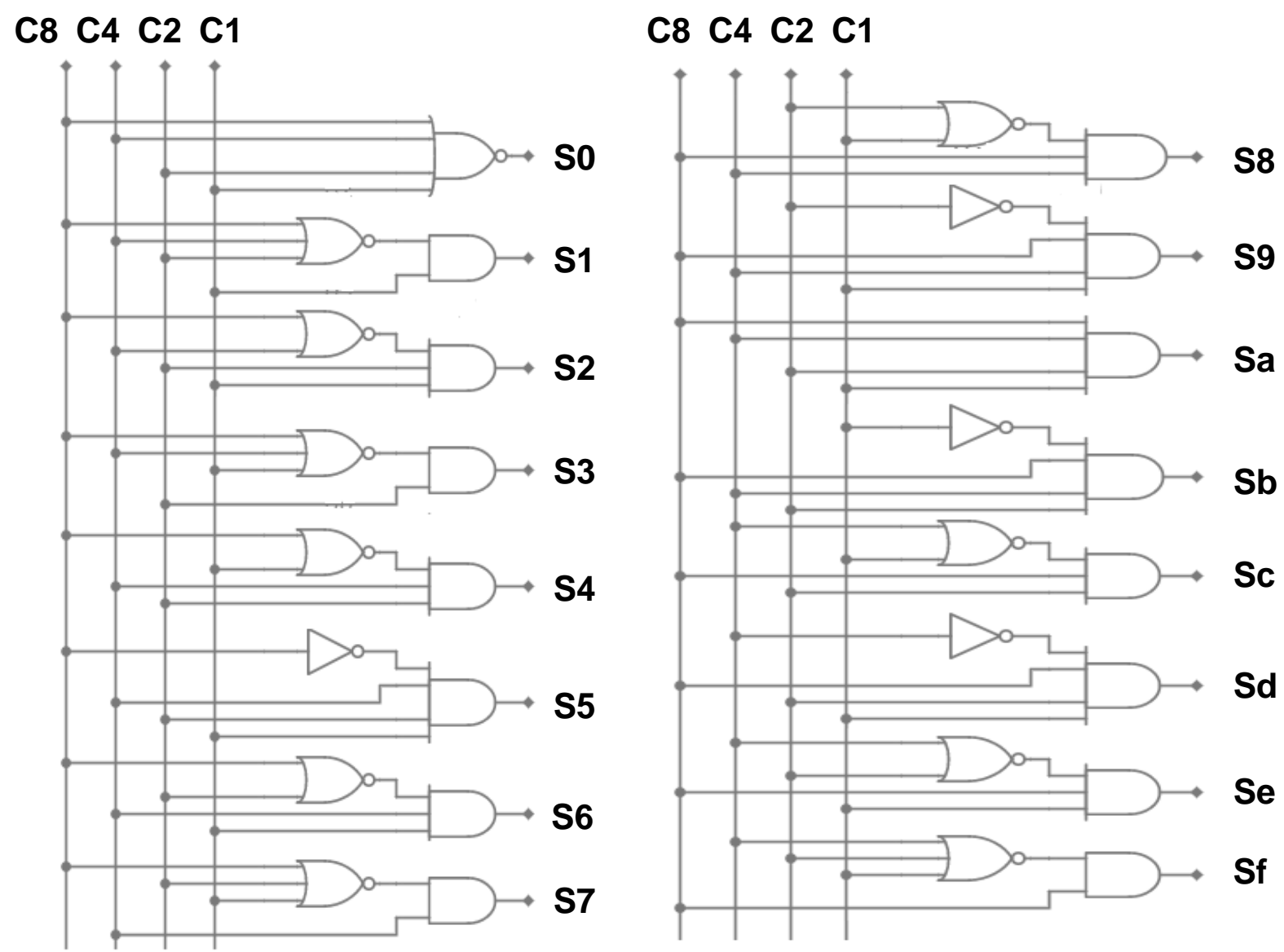
Decodificadores – Excesso 3

O circuito completo será:



Decodificadores – Código de Gray

O circuito completo será:



Interatividade

Considere o Mapa de Karnaugh correspondente a uma das saídas do circuito decodificador para o Código Excesso 3. Este mapa corresponde à saída:

- a) S1.
- b) S3.
- c) S5.
- d) S8.
- e) S9.

C8C4		00	01	11	10
C2C1	00	0 X	4 0	12 0	8 1
01	1 X	5 0	13 X	9 0	
11	3 0	7 0	15 X	11 0	
10	2 X	6 0	14 X	10 0	

Resposta

Considere o Mapa de Karnaugh correspondente a uma das saídas do circuito decodificador para o Código Excesso 3. Este mapa corresponde à saída:

- a) S1.
- b) S3.
- c) **S5.**
- d) S8.
- e) S9.

C8C4		00	01	11	10
C2C1	00	0 X	4 0	12 0	8 1
	01	1 X	5 0	13 X	9 0
	11	3 0	7 0	15 X	11 0
	10	2 X	6 0	14 X	10 0

Circuitos Aritméticos

- Circuitos Aritméticos são circuitos que emulam, por meio do uso de Portas Lógicas, operações aritméticas.
- Os circuitos Meio Somador e Meio Subtrator, que fazem as respectivas operações para a entradas de um *bit*, e os circuitos completos para ambas as operações (que permitem as operações para quaisquer quantidades de *bits* ao serem ligados um na saída do outro) são Circuitos Combinacionais.
- Circuitos Multiplicadores são Circuitos Sequenciais e não serão apresentados.

Circuitos Aritméticos

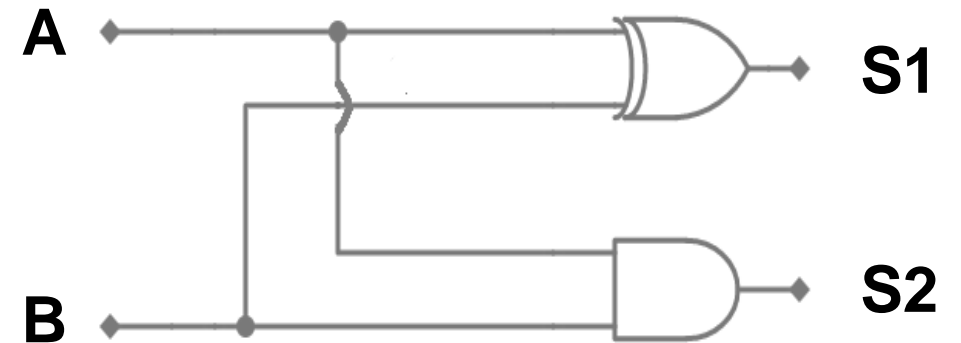
- Circuitos Aritméticos são a base da Unidade Lógica e Aritmética (*Arithmetic Logic Unit*), que é um Circuito Lógico Digital constituinte de uma Unidade Central de Processamento (CPU, em inglês).
- O conceito de Unidade Lógica Aritmética foi proposto por John von Neumann (1903-1957) em 1945, ou seja, ainda nos primórdios da computação eletrônica.

Circuitos Aritméticos – Meio Somador

- Um circuito Meio Somador (*half adder*, em inglês) é um circuito que emula, por meio de operações lógicas, o resultado de uma soma entre dois algarismos binários de um *bit* cada.
- A soma de dois números de um *bit* resulta em dois *bits*, cada uma sendo uma saída do circuito.

Na tabela, A e B são os números a serem somados e sendo S2 o algarismo mais significativo (maior) e S1 o algarismo menos significativo:

A	B	S2	S1
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



- Uma análise rápida da tabela, sem a necessidade do mapa de Karnaugh, já indica que $S1 = A \oplus B$ e $S2 = A \cdot B$.

Circuitos Aritméticos – Somador Completo

- Circuitos Somadores Completos são uma extensão dos Meio Somadores, possibilitando a soma de três dígitos de um *bit* cada.
- Assim, a soma destes três valores de entrada irá resultar em duas saídas de um *bit* cada, para comportar todos os possíveis valores das operações.

A	B	C	S2	S1
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Circuitos Aritméticos – Somador Completo

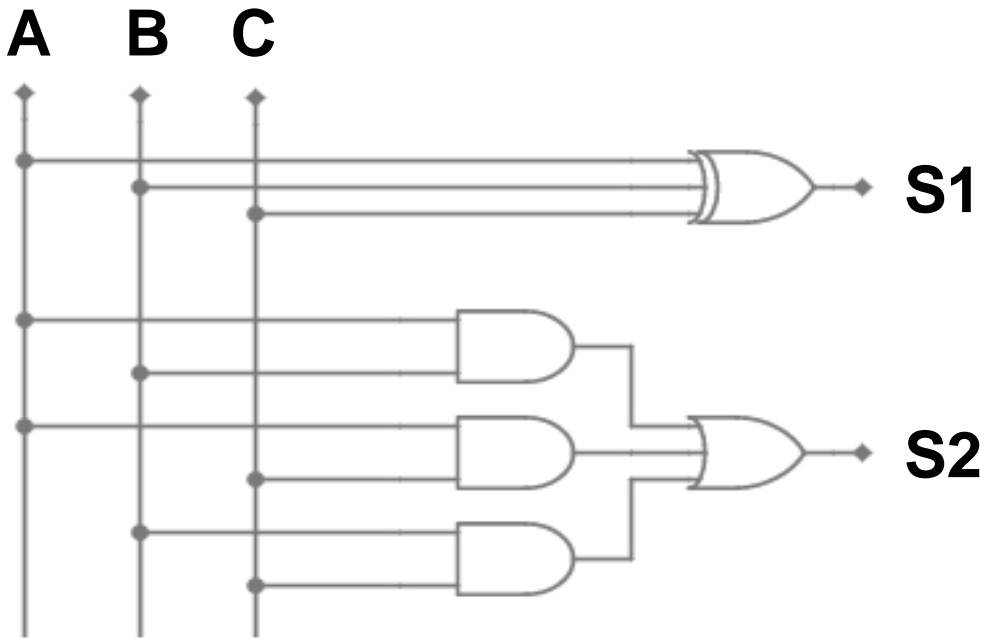
A	B	C	S2	S1
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

AB		00	01	11	10
C	0	0	1	0	1
	1	1	0	1	0

$S1 = A \oplus B \oplus C$

AB		00	01	11	10
C	0	0	0	1	0
	1	0	1	1	1

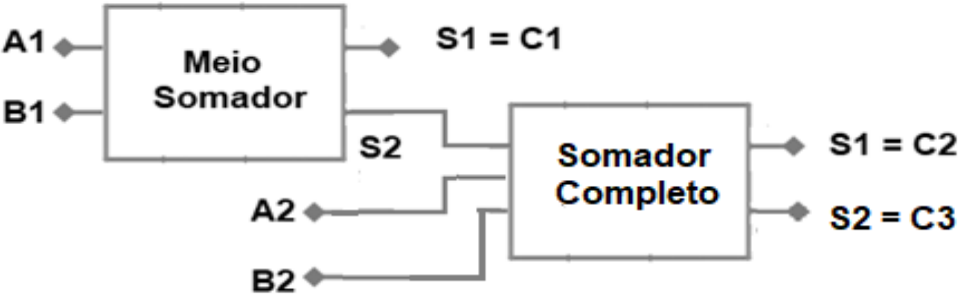
$S2 = (A \cdot B) + (A \cdot C) + (B \cdot C)$



Circuitos Aritméticos – Somadores

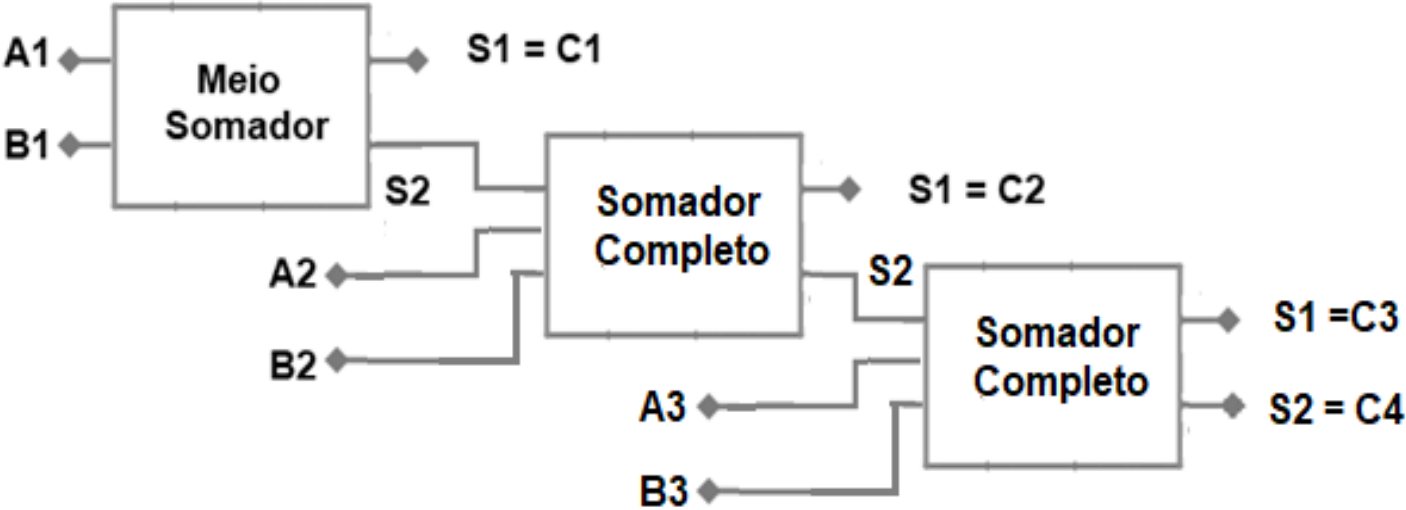
V1

$$\begin{array}{r} A2 A1 \\ + B2 B1 \\ \hline C3 C2 C1 \end{array}$$



V2 **V1**

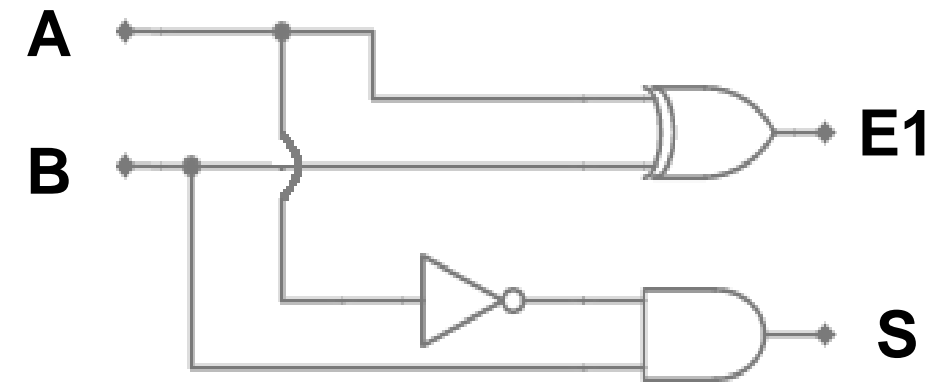
$$\begin{array}{r} A3 A2 A1 \\ + B3 B2 B1 \\ \hline C4 C3 C2 C1 \end{array}$$



Circuitos Aritméticos – Meio Subtrator

- O circuito Meio Subtrator (*half subtractor*, em inglês) é semelhante ao Meio Somador, porém ele emula, por meio de operações lógicas, o resultado de uma subtração entre dois algarismos binários de um *bit*.
- No caso, realiza-se a operação $A - B$.
- A saída E1 significa que A é menor do que B , por isso, A “empresta 1” do valor seguinte da subtração. A saída S representa o resultado da subtração, levando em consideração caso tenha sido “emprestado 1” do valor seguinte.

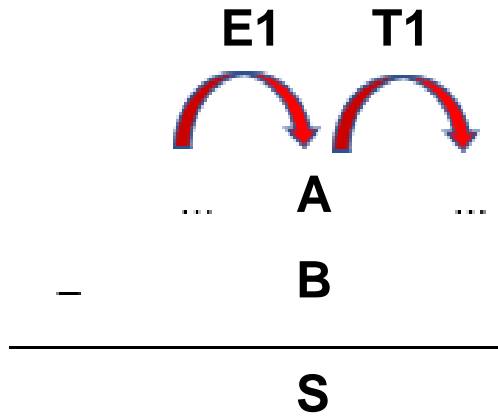
A	B	S	E1
0	0	0	0
0	1	1	1
1	0	0	1
1	1	0	0



- Podemos extrair as expressões lógicas, diretamente, da tabela verdade, sendo $E1 = A \oplus B$ e $S = \bar{A} \cdot B$.

Circuitos Aritméticos – Subtrator Completo

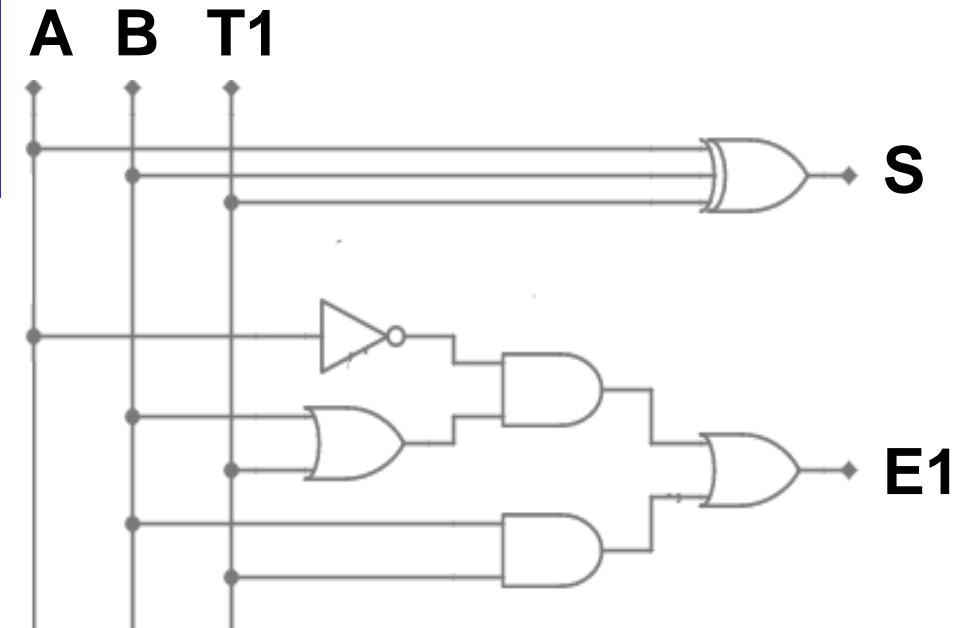
- Este circuito considera que possa ter sido emprestado um da operação anterior, como é mostrado na figura, onde T1 indica o valor que foi emprestado.



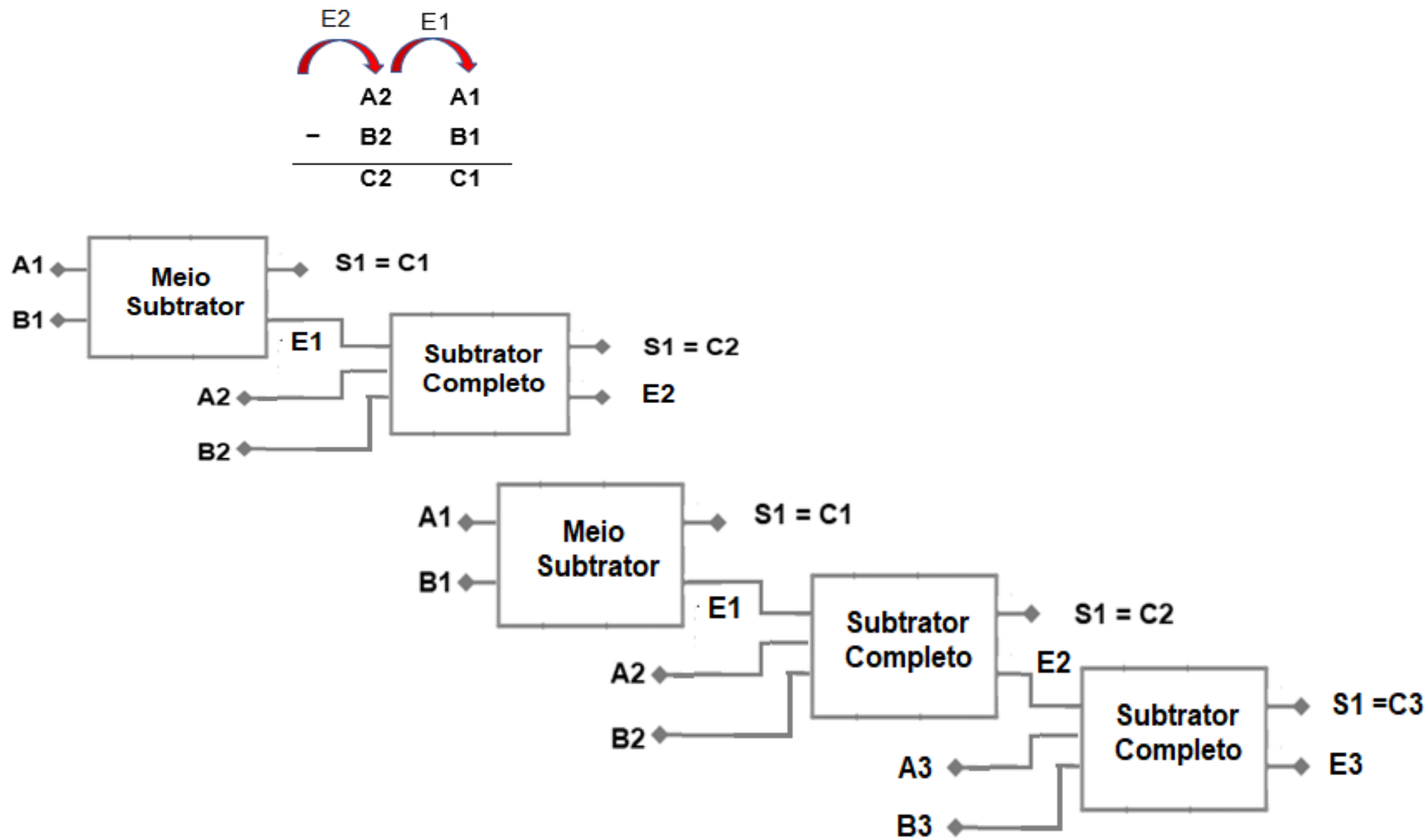
A	B	T1	S	E1
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

- $S = A \oplus B \oplus T1$

- $E1 = \bar{A} \cdot (B + T1) + B \cdot T1$



Circuitos Aritméticos – Subtrator Completo



Interatividade

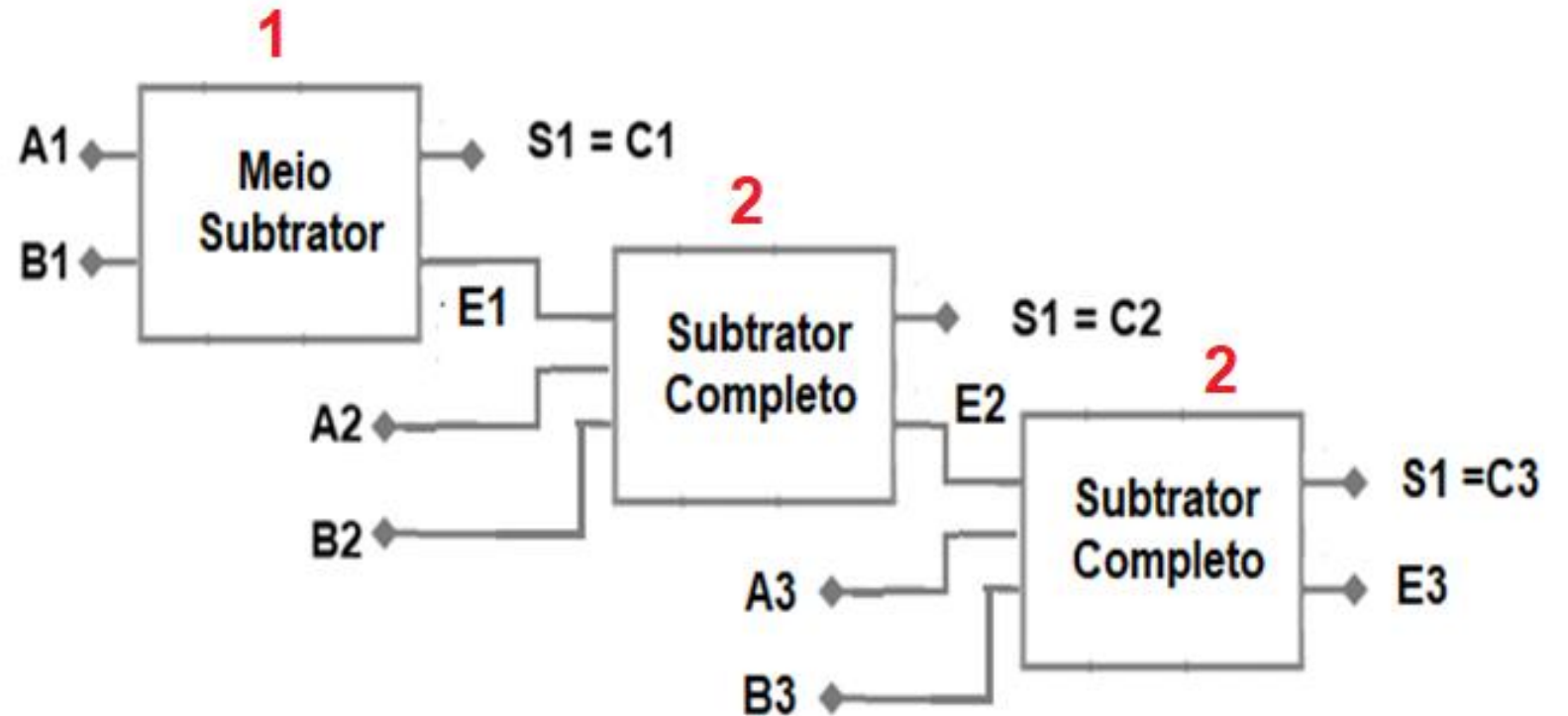
Considere um circuito para realizar a subtração de dois números de três dígitos cada. Quantas Portas Lógicas AND haverão neste circuito?

- a) 3 portas.
- b) 4 portas.
- c) 5 portas.
- d) 6 portas.
- e) 2 portas.

Resposta

Considere um circuito para realizar a subtração de dois números de três dígitos cada. Quantas Portas Lógicas AND haverão neste circuito?

- a) 3 portas.
- b) 4 portas.
- c) 5 portas.**
- d) 6 portas.
- e) 2 portas.



Referências

- ALENCAR FILHO, E. de. *Iniciação à Lógica Matemática*. São Paulo: Ed. Nobel, 2008.
- IDOETA, I. V.; CAPUANO, F. G. *Elementos de eletrônica digital*. São Paulo: Érica, 1998.
- LIVRO-TEXTO da disciplina.

ATÉ A PRÓXIMA!