## 5.4 評価結果まとめ

以上より、評価結果をまとめると次のようになる:

- 1. 帯域は ±100 MHz に広がり、従来よりおよそ 30%広帯域化した。
- 2. 消費電力は、読み出し多重度 32 の状態で 7.9 W であり、従来のおよそ半分になった。
- 3. 発熱を抑制し、USB 扇風機が不要になった。また、コネクター規格を SMA に統一した ことや基板の固定構造の実装、ユーザーが使用しやすいクロック周波数など、ユーザビリ ティが飛躍的に向上した。

今後、実際AHKIDを使りての使用更好のつきれを行っていくことが重要な課題であるが、GroundBCRD実行との試み出し回題としての要求を満たすことを確認した。

### 5.5 さらなる高みを目指した改造案の検討

アナログ基板 RHEA のさらなる改造 (RHEA 改; 図 5.10) として、ADC と DAC のサンプリング周波数をより高くすることが考えられる。RHEA に搭載している ADC (ADS4249) と DAC (DAC3283) の最大サンプル・レートはそれぞれ、 $250~\mathrm{MSPS}$  と  $800~\mathrm{MSPS}$  である。つまり、RHEA にはあと  $25~\mathrm{MHz}$ 、翼を広げる余地がある。

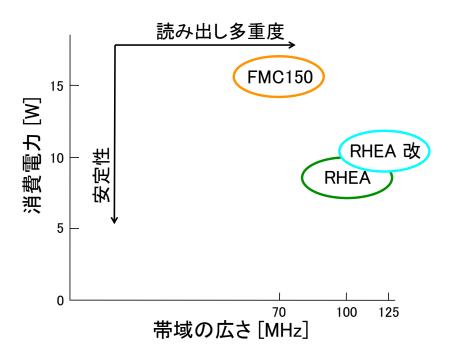


図 5.10: RHEA のさらなる改造により到達する境地

#### 5.5.1 水晶発振器を交換して $\mathrm{ADC}/\mathrm{DAC}$ のサンプリング周波数をあげる

ADC と DAC のサンプリング周波数は読み出し系の帯域を決定する大きな要素である。そこで、これらのサンプリング周波数を ADC の最大サンプリング・レートである  $250~\mathrm{MHz}$  にする。

つまり、水晶発振器の周波数を  $250~\mathrm{MHz}$  に変更する。これにより、帯域を  $125~\mathrm{MHz}$  まで拡大する。

この水晶発振器の変更は、5.1.1「基板納品時のトラブルと解決」で述べたように、半田ごてを使えば、現在の RHEA を使って行うことができるため、比較的簡単にに試すことができる。

#### 5.5.2 DAC のサンプリング周波数をさらに上げる

 $\mathrm{DAC}3283$  には出力波形をそれぞれ 2 倍、4 倍に補完する機能が実装されている。RHEA ではこの補完機能は使用していないが、DAC のサンプリング周波数を  $200~\mathrm{MHz}$  から  $800~\mathrm{MHz}$  にすることで、4 倍の補完機能を使用することが可能となる。これにより、高周波でもよりなめらかな波を生成することが可能となり、ノイズ耐性を向上できる。

4 倍の補完機能を実装するために必要な変更は次のふたつである:

- 1. 水晶発振器の周波数を 200 MHz から 800 MHz にする。
- 2. クロック・ファンアウト・バッファを分周器機能付きのもにする。

前款で述べたように、1. は比較的簡単に変更することができる。一方、2. は水晶発振器が出力した  $800~\mathrm{MHz}$  のクロック信号を DAC にはそのまま入力し、ADC と FPGA には 4 分周 (  $200~\mathrm{MHz}$  ) して入力する。たとえば、Texas Instruments の CDCM $1804^2$ を使うとこの回路を実現することができる。ただし、この変更は回路図の変更を要し、新しい基板を作りなおすことになる。 かいまがます。

<sup>&</sup>lt;sup>2</sup>http://www.ti.com/lit/ds/symlink/cdcm1804.pdf

# 第6章 まとめ

次世代の CMB 偏光観測において、検出器の多素子化とその多重読み出しは重要な要素であ る。MKID は多素子化、多重読み出しに優れた検出器であり、その特性を最大化する読み出し えれを使って 関光研究を行っている。 系の開発が急務である。玄塚波隆信用の

日本国内において、既存の読み出し系は、市販品を組み合わせて構成しており、実際に MKID の読み出した成功 <del>している</del>。しかした既存の読み出し系に用いている市販のアナログ基板には、以下の解決すべ き課題が存在する: (FMC150)

- 1. LPF (ローパス・フィルター)による帯域の制限
- 2. 消費電力・発熱の過大
- 3. ユーザビリティの毀損 MKIDの試み出した特化は

これらの課題を解決するために、新しいアナログ基板 $^{
m RHEA}$ の開発を行った。 $^{
m RHEA}$ は、次 のような方法で課題の解決を図った:

- 1. 帯域を制限している LPF の排除
- 2. (PLL からクロック・ファンアウト・バッファへの変更)
- 3. 水晶発振器の周波数の変更
- 4. コネクター規格の統一

支部作体。初始四評価1、以下哪至破额11年:

- 1. 帯域 ±100 MHz
- 2. 消費電力 7.9 W (読み出し多重度 32)
- 3. 外部冷却装置不要に代表される、高いユーザビリティの実現

<del>という特徴をもつアナログ基板である。帯域は、従来のアナログ基板と比較しておよそ30%拡</del> 大した。消費電力は、従来のおよそ半分になり、必須であった USB 扇風機も不要となった。 25%なし ← ユーザビリティの向上は、今後のユーザーからの反応が待たれるが、一ユーザーとして、こ

のフロントエンド回路の定性的な評価を述べると、読み出し系の状態制御や装置構成の変更等、 従来のフロントエンド回路と比べると使いやすくなったといえる。

以上より、試作アナログ基板 RHEA は、策定した仕様通りに完成した。今後、この RHEA を 量産するか、前章の最後で述べたような改良を行うかは決定していないが、GroundBIRD実験 で用いる MKID の読み出し系として満足するアナログ基板<del>を制作することができた。</del>

今後、実門外のMKIDを使っての使用実験をつみ重ねるという課題をは残るものの

また、クロックアップによる帯域の拡大、FPGA融の性能向上の思恵をただらた反映で記録のシリュから生のかしろ デジタル基板と分離した構成のため