

第3章 アナログ基板の仕様策定

本章では、要求分析に基づいた仕様策定を行う。従来のアナログ基板と比較した改良点について整理し、試作したアナログ基板の概要をまとめる。

3.1 要求分析

前章で述べたように、市販のアナログ基板には三つの解決すべき課題があった：1) LPF による帯域の制限、2) 消費電力の過大、3) ユーザビリティの毀損である。

3.1.1 帯域に対する要求

1) の最も簡単な解決案は、問題となる LPF を実装しないことである。これにより、原理的には DAC の最大出力周波数（サンプリング周波数の^{の半分}）まで、帯域を広げることができる。LPF を外すことにより、高周波ノイズの漏れ込みが懸念されるが、これは DAC の出力後、コネクタの先にユーザー定義の LPF を取り付けることで、帯域を制限することなく容易に対応できる。

3.1.2 消費電力・発熱に対する要求

2) は市販のアナログ基板に搭載されている IC の中で最も消費電力が大きい部品である PLL (Typ. 2.9 W) の代わりに、クロック・ファンアウト・バッファ (Typ. 0.29 W) を用いて消費電力を抑制する。このクロック・ファンアウト・バッファは、PLL と異なり FPGA による制御が不要であるためファームウェアのコーディングするコストことも小さくする。その他に、ADC を同等の性能でより省電力なパッケージを選択することで、より消費電力の低減を図る。具体的には、アナログ基板全体で、従来の消費電力の 50% を目指す。電力消費の削減は、発熱に対する課題も同時に解決する。

3.1.3 ユーザビリティに対する要求

3) はユーザビリティを損なう原因である水晶発振器を、ユーザーが直感的に使うことができる周波数分解能にするために整数倍の周波数をもつ水晶発振器に変更する。これにより、ユーザーはある数 (MKID の共振周波数) に 12.288 を掛けたり、割ったりするような認知的負荷から開放される。ADC/DAC の入出力先のコネクタの規格も SMA に統一することで作業効率に改善をもたらす。