# **Ejercicio 1** (1.6 puntos)

a) (0.4 puntos)

res=0x8376

loop=0x8384

Criterio de valoración: 0,2 puntos por cada respuesta correcta.

b) (0.4 puntos)

Instrucción	@ memoria y contenido
MOVHI R5, hi(vect)	$Mem_w[0x8380] = 0x9B83$
BNZ R6, loop	$Mem_w[\mathbf{0x838E}] = \mathbf{0x8DFA}$

Criterio de valoración: 0,2 puntos por fila correcta.

c) (0.4 puntos)

 $Mem_w [0x836E] = 0x000A$ 

Criterio de valoración: 0,2 puntos por cada respuesta correcta.

d) (0.4 puntos)

Nº de instruc. ejecutadas = 27 Nº de ciclos = 89

Criterio de valoración: 0,2 puntos por cada respuesta correcta.

# **Ejercicio 2** (0.6 puntos)

Lenguaje máquina SISA	Lenguaje ensamblador SISA									
0x532E	LDB R4, -18(R1) o LDB R4,0x2E(R1)									
0x88ED	BZ R4, -19									
0x9877	MOVI R4, 0x77 (119)									

Criterio de valoración: 0,2 puntos por cada fila correcta.

# Ejercicio 3 (2 puntos)

a) (0.4 puntos)

Nodo / Estado (Mnemo Salida)	Instrucción en IR (en ensamblador)	Valor del IR (en hexadecimal)
Jalr	JALR R3,R4	0x78C0
Ld	LD R4,6(R1)	0x3306
Movhi	MOVHI R7,127	0x9F7F
Bnz	BNZ R2,5	0x8505

Criterio de valoración: 0,1 puntos por cada fila correcta.

b) (0.8 puntos)

Nodo / Estado (Mnemo Salida)	Instrucción en IR (en ensamblador)	Contenido ROM_OUT (en hexadecimal)
Jalr	JALR R3,R4	0xC44E2D
Ld	LD R4,6(R1)	0x048401
Movhi	MOVHI R7,127	0x04026A
Bnz	BNZ R2,5	0x800220

Criterio de valoración: 0,2 puntos por cada fila correcta.

#### c) (0.8 puntos)

	<b>da</b> )		Palabra de Control														
Apartado	Nodo / Estado (Mnemo Salida)	Instrucción en IR (en ensamblador)	@B	Pc/Rx	Ry/N	ОР	P/I/L/A	@D	LdPc	Byte	R@/Pc	N (hexa)	ADDR-IO (hexa)				
а	Jalr	JALR R3,R4	011	0	x	10	11	011	1	x	x	xxxx	C0				
b	Ld	LD R4,6(R1)	100	x	x	xx	01	100	0	0	1	xxxx	06				
С	Movhi	MOVHI R7,127	101	0	0	10	00	111	0	x	x	007F	7 <b>F</b>				
d	Bnz	BNZ R2,5	100	0	x	10	xx	xxx	0	x	x	XXXX	05				

Criterio de valoración: cada fila vale 0.2 puntos. Se resta 0.1 puntos por cada error en la fila.

#### Ejercicio 4 (0.4 puntos)

Instrucción a ejecutar	Cambios en el es	Cambios en el estado del computador										
ST -5(R3), R6	PC=0x856C	$MEM_{w}[0x1352]=0x2468$										
BNZ RO, -6	PC=0x8560											
LDB R4,4(R2)	PC=0x856C	R4=0xFF85										
MOVI R6, 126	PC=0x856C	R6=0x007E										

Criterio de valoración: 0,1 puntos por cada fila correcta.

#### Ejercicio 5 (0.6 puntos)

Secuencia de instrucciones recuadro A:

movi R7, lo(subrutina)
movhi R7, hi(subrutina)
jalr R6, R7

\*en vez de R7, también podría ser otro registro no usado

\*como: R0, R3 o R6

Criterio de valoración: binario. 0.6 puntos si es correcto

#### Ejercicio 6 (1.6 puntos)

a) T<sub>c</sub> correspondiente al nodo de **F** (Fetch)

```
T_c (Fetch)= 100+70+100+50+700+50+50 (REG \rightarrow ROM\_OUT \rightarrow MUX2-1 \rightarrow MEMORY \rightarrow MUX2-1 \rightarrow IR) = 1170 ut
```

b) T<sub>c</sub> correspondiente al nodo de Addr

```
T_c (Addr)= 100+70+100+50+700 (REG\rightarrow ROM_OUT \rightarrow MUX4-1 \rightarrow MUX2-1 \rightarrow ALU-slow\rightarrow R@) = 1020 ut
```

c) T<sub>c</sub> correspondiente al nodo de **Ldb** 

```
T_c (Ldb)= 100+70+50+900+100+50 (REG \rightarrow ROM_OUT \rightarrow MUX2-1 \rightarrow MEMORY \rightarrow MUX4-1 \rightarrow MUX2-1 \rightarrow REG) = 1270 ut
```

d) T<sub>c</sub> correspondiente al nodo de Movhi

```
T_c (Movhi)= 100+70+100+50+350+100+50 (REG \rightarrow ROM_OUT \rightarrow MUX4-1 \rightarrow MUX2-1 \rightarrow ALU-quick \rightarrow MUX4-1 \rightarrow MUX2-1 \rightarrow REG) = 820 ut
```

Criterio de valoración: evaluación binaria por cada apartado: correcta (0,4 puntos) o incorrecta (0 puntos)

#### Ejercicio 7 (3.2 puntos)

a) (0.4 puntos)

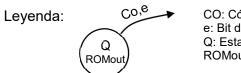
```
    115 114 113 112
    111 110 19 18 17 16 15 14 13 12 11 10

    1 0 1 1
    ddd bbb nnnnn0
```

Esta solución ya guarda en los 6 bits de menor peso del propio formato de instrucción la constante de 5 bits (N5) multiplicada por 2. Así cuando des de la UCG se suministra en valor SE(N6) ya se está obteniendo el SE(N5)\*2

Criterio de valoración: Evaluación binaria. 0,4 puntos si la codificación planteada puede ser válida para resolver el problema sin modificar el hardware del SISC Von Neumann.

#### b) (0.4 puntos)



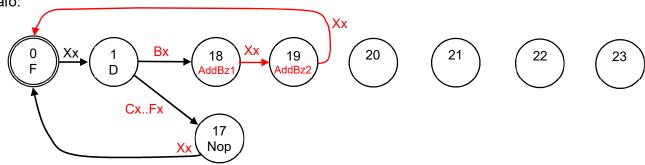
CO: Código de operación de la Instrucción, I<sub>15</sub> I<sub>14</sub> I<sub>13</sub> I<sub>12</sub> (en hexadecimal)

e: Bit de extensión del código de operación (I<sub>8</sub>)

Q: Estado (en decimal)

ROMout: Mnemotécnico de salida





Para resolver este ejercicio se necesitan añadir sólo dos estados nuevos cuyas tareas se describen en los siguientes apartados. Si se han usado más estados y la implementación es correcta y coherente con el apartado c), también se considerará el ejercicio correcto.

Criterio de valoración: Evaluación binaria de todo el grafo (bien o mal). 0.4 puntos si están todos los arcos con todas las etiquetas, en cualquier otro caso la nota es 0 puntos.

## c) (1 punto)

Nodo	Mnemotécnico	Acciones
E0	F	$IR \leftarrow Mem_w[PC] // PC \leftarrow PC+2$
E1	D	RX ← Ra // RY ← Rb // R@ ← PC+SE(N8)*2
E18	AddBz1	R@←PC+SE(N6) // RX←Rd // RY←Rb
E19	AddBz2	Rd←RX+RY // if ((RX+RY)==0) {PC←R@}

Criterio de valoración: El ejercicio tiene evaluación binaria (correcta o incorrecta) por fila. Si se han usado más estados que la solución planteada no pasa nada, si la solución es correcta y coherente con el apartado b) y d) se considerará correcta.

\*) Una posible solución alternativa con 3 estados seria:

E18: RX←Rd // RY←Rb

E19: Rd←RX+RY

E20:  $RX \leftarrow Rd // R@ \leftarrow PC + SE(N6)$ 

I saltar el estado E11 (Bz)

\*) Y una posible solución alternativa con 4 estados seria como la anterior, pero replicando el estado E11(Bz)

E18: RX←Rd // RY←Rb

E19: Rd←RX+RY

E20:  $RX \leftarrow Rd // R@ \leftarrow PC + SE (N6)$ E21: if  $(RX == 0) \{PC \leftarrow R@\}$ 

\*) Hay otra posible solución alternativa con 4 estados, pero usando un formato de instrucción distinto. La idea es extender el rango de la constante N5 hasta los 6 bits del formato de instrucción y luego sumarla 2 veces al PC.

El formato de codificación seria el siguiente: 1011 ddd bbb n<sub>4</sub> n<sub>4</sub> n<sub>3</sub> n<sub>2</sub> n<sub>1</sub> n<sub>0</sub>

E18: RX CRd // Rd PC+SE (N6) Usa Rd como temporal

E19: Rd←RX // RX←Rd

E20:  $RX \leftarrow Rd // RY \leftarrow Rb // R@ \leftarrow PC + SE (N6)$ E21:  $Rd \leftarrow RX + RY // if ((RX + RY) == 0) \{PC \leftarrow R@\}$ 

## d) (1 punto)

@ROM	Bnz	Bz	WrMem	RdIn	WrOut	WrD	Ldlr	Byte	R@/Pc	Alu/R@	Pc/Rx	Ry/N	P/I/L/A <sub>1</sub>	P/I/L/A <sub>0</sub>	OP <sub>1</sub>	$OP_0$	MxN <sub>1</sub>	MxN <sub>0</sub>	MxF	F <sub>2</sub>	Ψ.	ů Ľ	Mx@D1	Mx@D <sub>0</sub>	Nodo
18	0	0	0	0	0	0	0	x	x	x	1	0	x	x	0	0	0	0	1	1	0	0	x	x	AddBz1
19	0	1	0	0	0	1	x	×	x	0	0	1	0	0	0	0	x	x	1	1	0	0	1	0	AddBz2

Criterio de valoración: Sea k el mínimo número de filas y/o columnas que cubren todas las casillas de la tabla que están mal (1, 0 o x). La nota de este ejercicio es el MAXIMO(1 - 0.5k, 0). Si la solución propuesta en el apartado c) no resuelve el enunciado planteado en la pregunta del examen, no se corrige este apartado d) ya que no tiene sentido para el problema.

La solución más simple es con 2 estados nuevos. Si el apartado b) y c) son correctos, pero se han usado más estados no pasa nada, simplemente el criterio de corrección se adaptará al número de estados que se hayan usado (cada fila tiene un peso de 1 punto dividido entre el número de estados usados).

# e) (0.4 puntos)

$$ROM_Q+[0x0AC]=0x09$$

$$ROM_Q + [0x034] = 0x0F$$

Criterio de valoración: 0,2 puntos por cada respuesta correcta.