Apellidos y Nombre: Grupo: DNI: DNI:

Examen E1 (*temas 2, 3, 4, 5, 6 y 7*)

- Duración del examen: 1:45 horas.
- La solución de cada ejercicio se tiene que escribir en el espacio reservado para ello en el propio enunciado.
- No podéis utilizar calculadora, móvil, apuntes, etc.
- La solución del examen se publicará en Atenea mañana y las notas antes del 30 de Noviembre a la noche.

Pregunta 1) (1.5 puntos)

Cada fila de la tabla tiene 4 columnas con: el vector X de 8 bits, X expresado en hexadecimal, el valor en decimal, X_u , que representa X interpretado como un número natural codificado en binario, Y0 el valor en decimal, Y1, que representa Y2 interpretado como un número entero codificado en binario en Y2. Completa todas las casillas vacías.

Х	X (hexa)	Xu	X _s	
10100111	0xA7	167	-89	
00111000	0x38	56	56	
11100011	0xE3	227	-29	
01011010	0x5A	90	90	

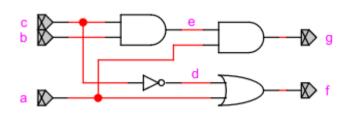
Criterio de corrección: +0.125 puntos por cada casilla correcta.

Pregunta 2) (1 punto)

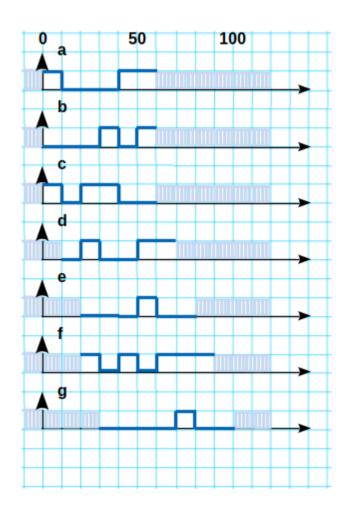
Completad el siguiente cronograma de las señales del esquema lógico sabiendo que los tiempos de propagación de las puertas son:

Tp(Not) = 10ut Tp(And-2) = 20utTp(Or-2) = 20ut.

Debéis operar adecuadamente con las zonas sombreadas (no se sabe el valor que tienen) y dibujar la señal sombreada cuando no se pueda saber si vale 0 o 1.

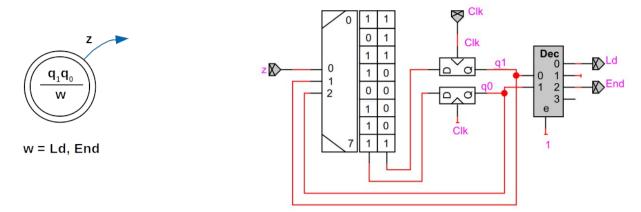


Criterio de corrección: -0.5 puntos por primera fila mal. Binario
-0.25 punto por segunda fila mal. Binario
3 filas o más mal es un 0

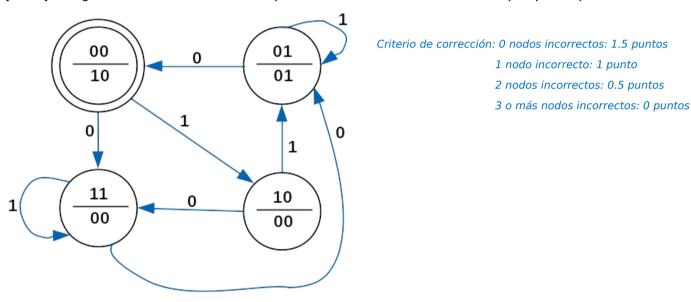


Pregunta 3) (2.5 puntos)

A partir del siguiente CLS y leyenda de grafo:



a) Dibujar el grafo de estados. Considera que los biestables se inicializan a 0. (1.5 puntos)



b) Completad el cronograma simplificado (0.5 puntos)

Estado	00	11	11	01	01	01	00	10	11	01	01
Z	0	1	0	1	1	0	1	0	0	1	1
w	10	00	00	01	01	01	10	00	00	01	01

Criterio de corrección: O si hay algún bit incorrecto. Binario

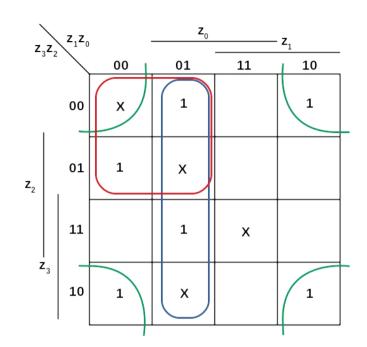
c) Si cambiamos la implementación del CLS según el modelo de Moore y utilizamos una única ROM y un multiplexor de buses. ¿Cuántos biestables son necesarios? ¿Cuántas palabras tiene la ROM y cuántos bits por palabra? ¿Cuánto vale E si el multiplexor de buses es un MUX-E-1? ¿Cuántos bits de anchura tiene cada bus del multiplexor de buses? (0.5 puntos)

# Biestables	# Palabras ROM	# Bits por/ Palabra ROM	E	# Bits/Bus
2	4	6	2	2

Pregunta 4) Dibujad el mapa de Karnaugh con las agrupaciones de unos adecuadas para obtener la expresión mínima en suma de productos de la función q de un circuito al que le correspondería la siguiente tabla de verdad. (1.25 punto)

a) Mapa de Karnaugh

Z 3	Z 2	Z 1	Z ₀	g
0	0	0	0	Х
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	х
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	х
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	v



b) Expresión mínima en suma de productos de g =

$$|z_2|z_0 + |z_1z_0 + |z_3|z_1$$

Criterio de corrección:

Si grupos de unos óptimos y expresión coherente: 1.25 puntos en total

Si grupos de unos óptimos pero error en la expresión de algún grupo: 0,75 puntos en total

Si grupos de unos no óptimos sea cual sea la expresión, O puntos en total

Pregunta 5) ¿Cuantos bits se necesitan, como mínimo, para representar los siguientes números enteros en complemento a dos (Ca2)? (0.75 puntos)

X _s	# Bits		
-17	6		
25	6		
-3	3		

Criterio de corrección: +0.25 por cada acierto

Pregunta 6) (3 puntos)

Se desea diseñar un Procesador de Propósito Específico (PPE) que gestione el acceso a un directorio de ficheros compartidos que está protegido por un password de 3 números.

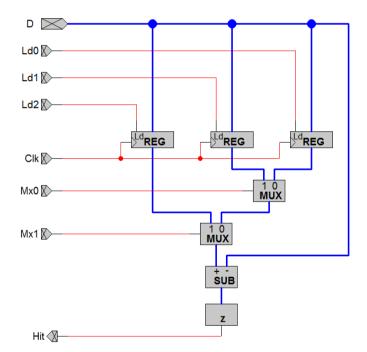
Las entradas del PPE son las siguientes: **setup** (1 bit): Si vale 1 indica que se desea hacer un cambio de password; **check** (1 bit): Si vale 1 indica que se desea introducir el password y, si es correcto, dar acceso a los ficheros; **D** (8 bits): bus de datos por donde entran los números (1 por ciclo) para verificar el password introducido (caso en que **check**=1) o para cambiarlo (caso en que **setup**=1).

El PPE únicamente debe generar la señal de salida **Access** (1 bit) que si vale 1 debe dar acceso al sistema de ficheros

El funcionamiento del PPE se detalla a continuación. En el ciclo en que **setup** vale 1, durante los siguientes 3 ciclos llegarán los números a través del bus **D** (1 por ciclo) que establecerán el nuevo password. Por otro lado, si en un ciclo la entrada **check** vale 1, durante los siguientes 3 ciclos llegarán a través del bus **D** (1 por ciclo) los números que se deberán comprobar. Si, y solo si, los 3 números introducidos por el usuario coinciden, se deberá generar la señal **Access** durante 1 ciclo, en caso contrario se deberá abortar la comprobación.

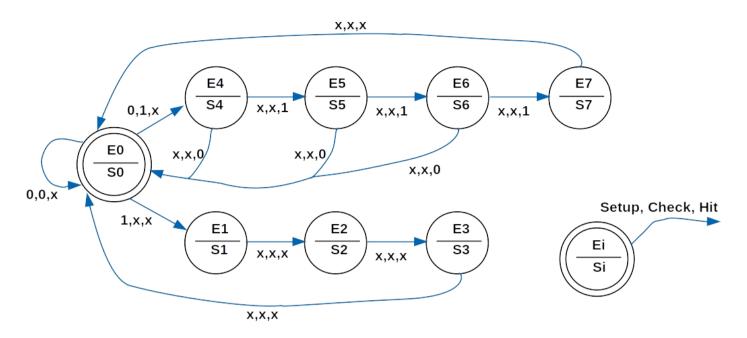
Considera que:

- Los registros están inicializados a un password válido.
- Todos los registros deben ser utilizados. El primer número debe guardarse en el registro 0 (Ld0), el segundo número en el registro 1 (Ld1), y el tercer número en el registro 2 (Ld2).
- En caso de que setup y check llegen a la vez (mismo ciclo), se deberá ignorar check e iniciar la secuencia setup.
- Una vez iniciadas las secuencias setup o check, no se interrumpirán hasta que finalicen (o aborten).
- Siempre que se finalice una secuencia de setup o check, pasarán algunos ciclos hasta que se reciba otra petición (de cambio o de comprobación de password). Esto siempre se cumplirá por tanto no es necesario controlarlo.



Apellidos y Nombre: Grupo: DNI:

a) A partir de la leyenda propuesta, completa el grafo de estados que implementa la Unidad de Control (UC) de este PPE. (2 puntos)



Criterio de corrección: -0.25 por cada estado incorrecto. Un estado es incorrecto si falta algún arco o la transición es incorrecta

b) Completar la tabla de salidas de la UC. Poned el valor "X" siempre que sea posible. (1 punto)

	Ld0	Ld1	Ld2	Mx0	Mx1	Access
S0	0	0	0	X	X	0
S1	1	Х	X	X	X	0
S2	0	1	X	X	X	0
S3	0	0	1	X	X	0
S4	0	0	0	0	0	0
S5	0	0	0	1	0	0
S6	0	0	0	X	1	0
S7	0	0	0	Х	Х	1

Criterio de corrección: 1-0.25*k, siendo k el mínimo número de filas y columnas que cubren todos los errores