

## Solución Examen Final (parte 2)

## Ejercicio 1 (1 punto)

## a) Solución:

**Criterio de valoración (0,6 puntos):** Cada instrucción evaluación binaria (bien o mal).

**-0.1 puntos** por cada instrucción mal (6 o más instrucciones mal se obtiene un 0).

1	MOVI	R0,	0x00
2	MOVI	R1,	0x9E
3	MOVHI	R1,	0x00
4	MOVI	R2,	0x00
5	MOVI	R3,	10
6	LDB	R7,	0 (R1)
a	CMPLE	R7,	R0, R7
b	BNZ	R7,	1
c	ADDI	R2,	R2, 1
7	ADDI	R1,	R1, 1
8	ADDI	R3,	R3, -1
9	BNZ	R3,	-7
10	IN	R7,	PRINT-STATUS
11	BZ	R7,	-2
12	OUT	PRINT-DATA,	R2

## b) Solución:

Dir. Mem. = 0x00A2 , R7 = 0xFF96

**Criterio de valoración (0,1 puntos):**

**0,1 puntos** por dirección y contenidos correctos (evaluación binaria).

## c) Solución:

**Criterio de valoración (0,1 puntos)**

Evaluación binaria: bien 0,1 puntos, mal 0 puntos.

Nº instruc. ejecutadas = 73 Nº ciclos = 229

## d) Solución:

**Criterio de valoración (0,2 puntos):**

Evaluación binaria instrucciones d y e 0,1 puntos

Evaluación binaria Nº ciclos 0,1 puntos

d ..CMPLT R7, R7, R0..

e ..ADD R2, R2, R7..

Nº ciclos = 241

**Ejercicio 2 (1,25 puntos)****Solución:**

Apartado	Nodo/Estado (Mnemo Salida)	Instrucción en IR (en ensamblador)	Palabra de Control																	
			@A	@B	Pc/Rx	Ry/N	OP	F	P//L/A	@D	WrD	Wr-Out	Rd-In	Wr-Mem	Ldlr	LdPc	Byte	Alu/R@	R@/Pc	N (hexa)
a	Ldb	LDB R6, 0x32(R7)	1 1 1	1 1 0	x x	x x	x x x	0 1	1 1 0	1	0	0	0	x	0	1	x	1	X X X X	B 2
b	D	ADD R1, R2, R3	0 1 0	0 1 1	1 0	0 0	1 0 0	x x	x x x	0	0	0	0	0	0	x	x	x	F F 9 8	C C
c	Movi	MOVI R4, 0x88	1 0 0	0 1 0	x 0	1 0	0 0 1	0 0	1 0 0	1	0	0	0	x	0	x	x	x	F F 8 8	8 8

**Criterio de valoración (0,6 puntos):**

Una casilla puede ser: un bit (1,0,o x) de una señal binaria, como por ejemplo para la señal Ry/N, o los n bits de un bus, como son los 3 bits de @A. Un casilla está mal si lo está alguno de los bits que la forman. Sea k el mínimo número de filas y/o columnas que cubren todas las casillas que están mal.

Sea k el mínimo número de filas y/o columnas que cubren todas las casillas incorrectas. La nota de este ejercicio es:

Máximo(0,6-0,2\*k, 0)

**Ejercicio 3 (0,6 puntos)**

**Solución:** (Se considera también correcto el valor x para Mx@D0 en la dirección 14 (Movhi))

**Criterio de valoración (1,5 puntos):**

Una casilla puede ser un bit (1,0,o x) de una señal binaria, como por ejemplo para la señal Bnz o los n bits de un bus, como son los 2 bits de MxN (MxN1, MxN0). Un casilla está mal si lo está alguno de los bits que la forman. Sea k el mínimo número de filas y/o columnas que cubren todas las casillas que están mal.

Sea k el mínimo número de filas y/o columnas que cubren todas las casillas incorrectas. La nota de este ejercicio es:

Máximo(0,6-0,2\*k, 0)

@ROM	Bz	Ldlr	R@/Pc	Alu/R@	Pc/Rx	Ry/N	MxN1	MxN0	MxF	Mx@D1	Mx@D0	
5	0	0	x	x	0	0	0	0	1	x	x	Addr
9	0	x	1	x	x	x	x	x	x	x	x	Stb
11	1	x	x	0	0	x	x	x	1	x	x	Bz
14	0	x	x	x	0	0	0	1	1	1	0	Movhi

**Ejercicio 4 (0,6 puntos)****Solución:**

Instrucción a ejecutar	Cambios en el estado del computador
ST -8(R4), R5	MEMb[0x0004]=0x0F, MEMb[0x0005]=0x00, PC=0xF0FA
LDB R7, 0x3F(R7)	R7=0x0016, PC=0xF0FA
OUT PRINT-DATA, R2	R7=1, PORTIN[PRINT-STATUS]=0, PC=0xF0FA

**Criterio de valoración (0,6 punto):**

Cada fila (instrucción) evaluación binaria 0,2 puntos

Apellidos y Nombre: .....Grupo:.....DNI: .....

**Ejercicio 5 (1,2 puntos)**

a) **Solución:** El código SISA tiene otra solución válida: CMPLTU R7, R5, R6 seguida por BNZ R7, 1 y ADD R0, R0, R1. El código SISA2018 no tiene más alternativa que la presentada.

SISA:	CMPLTU	R7,	R6, R5	SISA2018:	CMPLTU	R7,	R6, R5
	BZ	R7,	1		ADDc	R0,	R0, R1
	ADD	R0,	R0, R1				

**Criterio de valoración (0,1 puntos):**

Evaluación binaria de los dos códigos juntos: correctos (0,1 puntos) o incorrectos (0 puntos)

b) **Solución:**

**Criterio de valoración (0,1 puntos):**

Evaluación binaria: correcto (0,1 puntos) o incorrecto (0 puntos)

x = 33,3 %

c) **Solución:** Hay otra solución correcta que consiste en negar los dos estados actuales del grafo que se presenta, siendo la expresión de  $q^+$  la misma que la presentada y  $Fz = !q$ . En el esquema lógico se debe añadir una Not entre Q y Fz.

Leyenda	Grafo	Mapa y expresión Q+	Mapa y expresión Salida	Esquema lógico del circuito
Leyenda	Grafo	Mapa y expresión Q+	Mapa y expresión Salida	Esquema lógico del circuito
		<p><math>q^+ = LdFz.z + q \cdot !LdFz</math></p>	<p><math>Fz = q</math></p>	
Leyenda	Grafo	Mapa y expresión Q+	Mapa y expresión Salida	Esquema lógico del circuito

**Criterio de valoración (0,2 puntos):**

Dividimos la solución en tres partes: 1) leyenda y grafo, 2) mapas y expresiones de  $Q^+$  y  $Fz$  y 3) esquema lógico. Cada parte evaluación binaria. -0,1 por cada parte incorrecta. 2 o 3 partes incorrectas es un 0 en el ejercicio.

d) Solución:

$$WrD(Cond, Fz, WrD1) = !Cond \cdot !Fz \cdot WrD1 + !Cond \cdot Fz \cdot WrD1 + Cond \cdot !Fz \cdot !WrD1 + Cond \cdot !Fz \cdot WrD1$$

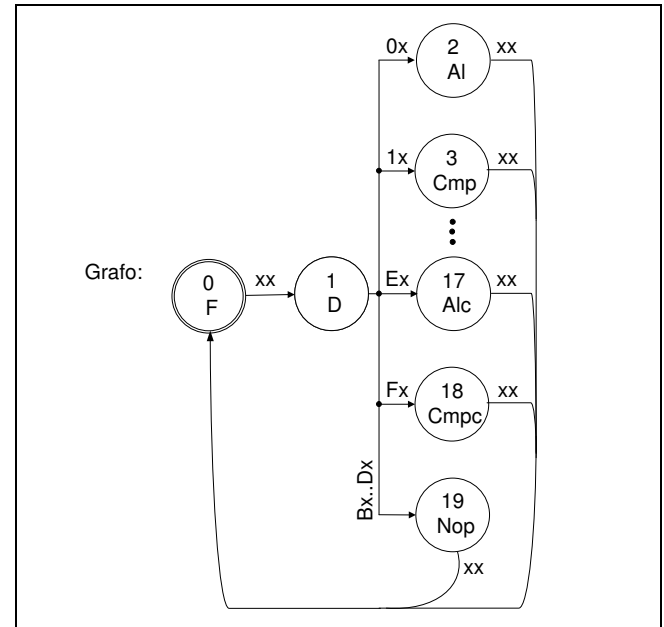
**Criterio de valoración (0,1 puntos):**

Evaluación binaria: correcto (0,1 puntos) o incorrecto (0 puntos)

e) Solución

**Criterio de valoración (0,1 puntos):**

Evaluación binaria: correcto (0,1 puntos) o incorrecto (0 puntos),



f) Solución:

@ROM	Cond	LdFz	Bnz	Bz	WrMem	RdIn	WrOut	WrD1	Ldlr	Byte	R@/Pc	Alu/R@	Pc/Rx	Ry/N	P///L/A1	P///L/A0	OP1	OP0	MxN1	MxN0	MxF	F2	F1	F0	Mx@D1	Mx@D0	Mnemo
0	0	0	1	1	0	0	0	0	1	0	0	1	1	0	x	x	0	0	1	1	1	1	0	0	x	x	F
1	0	0	0	0	0	0	0	0	0	x	x	x	1	0	x	x	0	0	1	0	1	1	0	0	x	x	D
2	0	1	0	0	0	0	0	1	x	x	x	x	0	1	0	0	0	0	x	x	0	x	x	x	0	0	Al
3	0	1	0	0	0	0	0	1	x	x	x	x	0	1	0	0	0	1	x	x	0	x	x	x	0	0	Cmp
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
17	1	0	0	0	0	0	0	x	x	x	x	x	0	1	0	0	0	0	x	x	0	x	x	x	0	0	Alc
18	1	0	0	0	0	0	0	x	x	x	x	x	0	1	0	0	0	1	x	x	0	x	x	x	0	0	Cmpc

	0 F	1 D	2 Al	3 Cmp	4 Addi	5 Addr	6 Ld	7 St	8 Ldb	9 Stb	10 Jalr	11 Bz	12 Bnz	13 Movl	14 Movhi	15 In	16 Out	17 Alc	18 Cmpc	19 Nop
Cond					0	0	0	0	0	0	0	0	0	0	0	0	0			
LdFz					0	0	0	0	0	0	0	0	0	0	0	0	0			

**Criterio de valoración (0,5 puntos = 0,2 (LdFz) + 0,3 (el resto):**

LdFz en las dos tablas conjuntas evaluación binaria: bien 0,2 puntos, con algún error 0 puntos.

Cada fila F y D, excluyendo el bit LdFz, evaluación binaria: cada fila bien 0,1 puntos, mal 0 puntos

El resto de filas (Al, Cmp, Alc y CMPc) evaluación binaria conjunta: todo bien 0,1 puntos, algún error 0 puntos

Apellidos y Nombre: .....Grupo:.....DNI: .....

g) **Solución:**

Arco del nodo 1 al 18: Direcciones binario = 00001111x, Contenido Hexa = 0x12

Arcos del nodo 18 al 0: Direcciones binario = 10010xxxxx, contenido Hexa = 0x00

**Criterio de valoración (0,1 puntos):**

Evaluación binaria: bien 0,1 puntos, con algún error 0 puntos.