

# **BK242x Application Notes**

# BK242x 应用手册

V2.0

Beken Corporation 博通集成电路(上海)有限公司 中国上海张江高科技园区 科苑路 1278 号 3A

电话: (86)21 5108 6811 传真: (86)21 6087 1277

文档含博通(BEKEN)公司保密信息,非经书面许可,不可外传



## 更改记录

版本号	日期	作者	注释
1.0	2011年05月08日	QXu	正式发布
2.0	2011年05月30日	QXu	统一 BK2421 和 BK2423 应用;增加"自动 跳频"章节;增加"如何使 BK242x 工作于 高发射功率模式下";增加"常见问题"内 容。



## 目录

1.	本文档主要内容	б
2.	BK2423、BK2421 与 NRF24L01+有何区别?	7
	2.1. 设计时必须考虑的差异点:	7
	2.2. 设计时通常不需考虑的差异点:	8
3.	如何判断芯片是否正常工作	10
	3.1. 各种状态下芯片外围接口电压	11
	3.2. 发射故障分析流程图	12
	3.3. 接收故障分析流程图	
4.	BK242X MODULE 射频测试	14
	4.1. 测试准备	
	4.2. 发射功率频率测试	
	4.2.1. 发射功率频率测试框图	15
	4.2.2. 发射功率频率测试步骤	
	4.3. 接收灵敏度测试	
	4.3.1. 接收灵敏度测试方法	
_		
5.	<b>如何过 FCC 和 CE 标准</b>	18
	5.1. 传导杂散测试结果	18
	5.2. 辐射杂散测试结果	20
	5.3. FCC 测试前 CHECKLIST	
6.	自动跳频(AFH)	23
	6.1. 频率表	
	6.2. 实现方法	
	6.3. 参数选择	26
7.	如何使 BK242X 工作于高发射功率模式下	27
	7.1. BANK 寄存器值修改	27
	7.2. 高功率原理图和版图	
	7.3. 如何在正常模式 DEMO 板基础上评估高功率模式	29
8.	其它常见问题	30
	8.1. 硬件参考文档[2]中各子目录的内容是什么? 其中文件用什么软件打开?	30
	8.2. 软件参考文档[3]中对应源码用什么软件打开?	30
	8.3. 如何设计 BK242x 的天线? 按照参考文档中设计,是否需要重新调试?	
	8.4. 用 BK242x 的裸 DIE 直接邦定(BONDING)在 PCB 上需要注意什么?	
	8.5. 用 BK242x 的裸 DIE 邦定在 PCB 上,怎么判断邦定线有没邦定正确?	
	8.6.       怎样使 Power Down 模式下电流消耗最低?         8.7.       怎样控制输出功率?	
	8.8. 怎样使接收灵敏度变得更差,以便控制在较短距离内通信?	
	8.9. BK2423 中,设置 BANK1_REG4[21]=RX_SEN 可以使灵敏度增加多少?	
	8.10. BK2423 的 CD 检测(RSSI MEASUREMENT)阈值和输入功率的对应关系如何?	32
	8.11. 如何操作 FEATURE 寄存器 BANK0_REG29 和 BANK0_REG7[7]=RBANK?	34



## BK242x 应用手册

٠,	2	1
٧	_	l

8.12.	在快速插拔电的情况下,有时会发生芯片无法正常收发数据的情况,应如何解决?	34
8.13.	为什么我设置的自动重发次数 ARC 为非 0, 系统却没有自动重发?	34
8.14.	EN_DPL 和 EN_AA 各工作状态下的区别?	35
8.15.	- T	35
8.16.	音频应用中,无 ACK, 2MBPS模式下,连续发 32 个包为何会出错?	35
8.17.	为什么 BK2421 的初始值用在 BK2423 上收不到数据?	35
8 18	BK2421 BK2423 和 NRF24I 01+之间加何互连互通?	36





图表	
图表 1 BK2423、BK2421 与 NRF24L01+必须考虑的差异点	8
图表 2 BK2423、BK2421 与 NRF24L01+通常不需考虑的差异点	<u>9</u>
图表 3 各种状态下芯片外围接口电压	
图表 4 发射故障分析流程图	12
图表 5 接收故障分析流程图	13
图表 6 传导测试图片	14
图表7发射功率频率测试框图	15
图表 8 接收灵敏度测试框图	16
图表 9 传导杂散测试结果	19
图表 10 FCC 辐射测试图片	20
图表 11 辐射杂散测试结果	
图表 12 频率表	
	25
HIVE TO 1 YOUR STREET	25
图表 16 不同速率 ARD 时间	26
图表 17 高功率下 BANK 寄存器设置	
图表 18 高功率下原理图	28
图表 20 BK242X PIN 上 ESD 结构	31
图表 21 输出功率控制表	32
图表 22 BK2423 不同速率下的灵敏度	32
图表 23 BK2423 250KBPS 和 1MBPS 模式 CD 阈值表	33
图表 24 BK2423 2MBPS 模式 CD 阈值表	
图表 25 FN DPI 和 FN AA 不同工作状态	35



## 1. 本文档主要内容

本文档描述了使用 BK242x 系列芯片当中经常碰到的问题,BK242x 系列芯片包括 BK2421 和 BK2423 芯片。BK2423 是 BK2421 的升级版本,最大的区别是 BK2423 除支持 BK2421 的 1Mbps 和 2Mbps 空中数据速率以外,还支持 250kbps 较低空中数据速率,从而提高接收灵敏度,增大通讯距离;在 1Mbps 和 2Mbps 模式下,BK2423 比 BK2421 灵敏度有 2dB 的提升,但是发射功率也减小了 2dB;另外,BK2423 在功能上更加兼容 nRF24L01+。





## 2. BK2423、BK2421 与 nRF24L01+有何区别?

BK242x 和 nRF24L01+最大的区别是 BK242x 有两个 BANK 寄存器(Bank0, Bank1), 而 nRF24L01+只有一个。当使用 BK2423 时,Bank1 寄存器可以使用默认设置,此时可只初始化 Bank0 寄存器。

以下部分详细介绍了设计替换时必须考虑的差异点和一般情况下不需考虑的差异点。通常 不需考虑的差异点是指一般工作模式下不会用到的一些差异点。

## 2.1. 设计时必须考虑的差异点:

序	设计时必须	DEGAL 01	DVIOLOS	DV2422
号	考虑的差异点	nRF24L01+	BK2421	BK2423
1	射频前端匹配 电路	匹配电路结构 相同,元器件 <b>值不同</b> 。	匹配电路结构相同,元器件 <b>值不</b> 同。具体设计见 BK2421 硬件设计相关文档[2]。	匹配电路结构相同,元器件 <b>值不同</b> 。具体设计见 BK2423 硬件设计相关文档[2]。
2	Bank 寄存器数	1个	2个 (Bank0,Bank1)	同 BK2421。
3	上电初始化	初始化一个 Bank 寄存 器。	需要初始化两个寄存器,具体步骤如下: (1) 读当前 Bank 状态 Bank0_REG7[7]=RBANK= (0:Bank0;1:Bank1),如果为 Bank0,则用 SPI Bank 切换命令 ACTIVATE +0x53 切换到 Bank1; 如果为 Bank1,则转到(2)。 (2) 初始化 Bank1 寄存器,各寄存器值请参考软件设计相关文档[3]。 注意: Bank1 的 REG0 到 REG8 写入顺序为: 先高字节,再低字节;每个字节从高位再到低位,具体见[3]。 Bank1 的 REG9 到 REG14 及 Bank0 的读写顺序和 nRF24L01+一致: 先低字节,再高字节;每个字节仍然从高位到低位。 (3) 用 SPI Bank 切换命令ACTIVATE +0x53 切换到 Bank0。	可不初始化 Bank1 寄存器,但用户有特殊需求需修改 Bank1 的寄存器,可按 BK2421 的步骤修改。 与 nRF24L01+完全兼容。



## BK242x 应用手册

4	地址选择	地址字节为 3~5bytes, 如不满 5bytes <b>不需要</b> 填满 5 个 bytes。	地址字节为 3~5bytes,如不满 5bytes, <b>需要</b> 在不用的高字节填 任意地址,以便填满 5 个 bytes。	同 nRF24L01+。
5	空中数据速率	支持 250kbps/1Mb ps/2Mbps。	支持 1Mbps/2Mbps。	同 nRF24L01+。
6	Bank0_REG6[4 ]=PLL_LOCK 寄存器	置1强行让 nRF24L01+闭 环发射,可用 于功率测试。	不用此 bit,写 0 或 1 都可以,发 射单载波在 Bank1 中控制, Bank1_REG4=0xD9BE8621。	两种模式都支持。如需使 BK2423 和 BK2421软件兼容,在初始化时该位必须置 0。

## 图表 1 BK2423、BK2421 与 nRF24L01+必须考虑的差异点

## 2.2. 设计时通常不需考虑的差异点:

			A A	
序	设计时通常不			
号	需考虑的差异	nRF24L01+	BK2421	BK2423
	点			
1	CSN 时序要求	CSN在写完数据拉	CSN在低状态下写数据以	同 BK2421,一般 SPI
		高时 <b>不需要</b> 迟于	后,再拉高必须 <b>迟于</b> CLK	操作都能满足。
		CLK 操作。	至少半个 CLK 的时间,且	
	-		CSN上升时间不能大于	
	A		100ns。	
	OF WILE	OF EMANICANCE	Y OF EME DA Port	El DESMINI
2	CE 置低后,	CE置低以后中断不	当 CE 置低后,RX_DR 中	同 nRF24L01+。
	RX_DR 中断清	会清零。	断会自动清零, 所以要在	
	零		CE置低之前先处理中断。	
3	PTX、PRX中	当 PRX 发送带	当 PRX 发送带 PAYLOAD	当 PRX 发送带
	断触发时间	PAYLOAD 的 ACK	的 ACK 时的 <b>PRX 端:</b>	PAYLOAD 的 ACK 时
		时的 PRX 端:	RX_DR 和 TX_DS 同时置	的 <b>PRX 端:</b> TX_DS 比
		TX DS比RX DR	1;	RX DR 延迟一个数据
		延迟一个数据包置	PTX 端: TX DS 先置 1,	包置 1(同 nRF24L01+);
		1:	RX DR比TX DS延迟2-	` '
		PTX 端: RX_DR 和	3us 置 1。	PTX 端: TX_DS 先置
		TX DS 同时置 1。	Jus 1. 10	1,RX_DR比TX_DS
		1V_D2  -1+1 FF 1.		延迟 2-3us 置 1。(同
				BK2421)
4	PTX 设备对接	如果 RX 的三级	如果 RX 的三级 FIFO 已经	同 BK2421。
	收 FIFO 的溢出	FIFO 已经收满,则	收满,则收到的包不会覆	, -
	处理	收到的包不会覆盖	盖 FIFO 中的数据,并且不	
	~~		血110 自1984期,月117、	



		FIFO 中的数据, <b>会</b> 触发 RX_DR 中 断。	会触发 RX_DR 中断。	
5	CD 检测	没有控制开关,不 能设定阈值,而且 阈值会随温度变化 ±5dB,隔一段时间 CD 会自动清零。	有控制开关,有比较阈值,Bank1_REG5[29:26]为比较阈值,0: -97dBm, 15: -67dBm, 步长 2dB。当检测到连续 128us 干扰信号大于所设阈值时,Bank0_REG9[0]会置 1,且会一直保持为 1,直到读CD值以后会自动清零。如不用 CD,请关闭 CD 以省电(1mA 左右,默认初始值为关闭)。	有控制开关,有比较阈值, Bank1_REG5[29:26]为 比较阈值, <b>阈值范围与</b> BK2421有很大不同, 详细见后面"其它常见 问题"。 检测方式同 BK2421。
6	REUSE_TX_PL 命令使用	当更换 channel,或者 CE 拉低,或者切换 TX/RX 模式后, <b>REUSE 命令仍然有效</b> 。	当更换 channel,或者 CE 拉低,或者切换 TX/RX 模 式后,该命令会自动结 束。如果需要再次启动 REUSE,则需要重新发送 该命令。	当更换 channel,或者 CE 拉低, <b>REUSE 命令</b> <b>仍然有效</b> 。但切换 TX/RX 模式后, <b>REUSE 命令会自动结</b> 束,需重新发送。
7	发射功率	最大 0dBm,四级控制。	可八级控制输出功率,最大 5dBm,最小为一40dBm,具体功率等级见后面"其它常见问题"。	可八级控制输出功率,最大 3dBm,最小为一40dBm,具体功率等级见后面"其它常见问题"。
8	PLL 锁定时间设定: Bank1_REG12[ 26:24]	无此寄存器,默认 为 130us。	默认为 120us,设定值 Bank1_REG12[26:24]= b'000; Bank1_REG12=0x00731200	默认为 130us,设定值 Bank1_REG12[26:24]= b'101; Bank1_REG12=0x05731 200, 与 nRF24L01+兼容。

图表 2 BK2423、BK2421 与 nRF24L01+通常不需考虑的差异点



## 3. 如何判断芯片是否正常工作

如果碰到一对芯片不能正常收发,首先应该通过与正常芯片收发来判定哪个芯片出了问题,并判定是发射不好还是接收不好,在此前提下,将详细介绍在发射或接收出了问题以后的故障分析流程。

各种状态下电压值表及收发故障流程分析图见后面,下面部分是图表中注释项目的详细解释说明。

## 在参照流程图调试时,如出现死循环,考虑芯片损坏或焊接不良。

- (1) **检查软件:** 是否与参考代码特别是参考寄存器值有差异; 用正常的板子来检查 MCU 是否正确地写了所有的寄存器; BK242x 在收发的时候,是否切换到了正确的模式,在发包前,是否有延时;为了方便调试,建议先发送 NoACK 包,然后用 REUSE 命令不停的发送包。
- (2) 检查射频匹配电路和天线: 电路和天线是否与参考电路完全相同,包括器件值,PCB 版图和天线尺寸。如果电路不同需要传导测试输出功率,测试方法见发射功率频率测试,如没达到 0dBm 则需调试电路匹配值,如果天线不同需用矢量网络分析仪测试天线特性或用替换法排除天线影响。注意元器件值焊的时候是否短路,芯片 PIN 脚 VDDPA,RFP,RFN 是否短到地了。
- (3) ISM 频段有没干扰:测试 ISM 频段(2400MHz~2483.5MHz)有没干扰的最直接方法是将 2.4G 天线连接到频谱仪,直接测空间辐射的信号,设置频谱仪 Span=2300MHz~2500MHz, Ref Amplitude<-50dBm。如果没有频谱仪,最简单的方法是切换信道重新测试,此时可选稍微超出 ISM 频段,但 BK242x 仍能正常工作的频率,如 Channel=90(2490MHz)。
- (4) 发射单载波 CW (Continuous Wave):测试方法见发射功率频率测试。
- (5) CW 频偏<100KHz: CW 频偏值指测量值频率与理论值频率之间的偏差,理论值指信道 N 时的频率为(2400+N)MHz,测试频率时 Span<10MHz。
- (6) 调晶体频偏或换晶体: 首先根据晶体负载电容 CL 计算晶体上电容的值 C1=C2=2×CL-Cp, Cp 为芯片和 PCB 上的寄生电容, BK242x 为 2~3pF; 如果按照理论值频偏还是大于100KHz 的话, 那需要改变 C1,C2 的值(变大 C1,C2 值发射频率都会变低,但 C1 是精调,C2 是粗调); 如果调完以后的值一致性很差,则需要更换晶体,提高晶体精度 ppm。
- (7) 电源是否干净:如果单载波在频谱上比较脏,则很有可能是电源干扰引起的,可用示波器直接测电源+3.3V,示波器设置为 AC Coupled,如果电源噪声峰峰值 Vpp 大于 20mV,说明电源太脏了,需要用 RC 滤波电路,串联 10 欧姆,并联大电容到地,详见参考原理图。如果电源不容易滤干净,可用外部干净电源代替输入看能否正常工作。
- (8) **SPI 读写正常与否的判断:** 先写 Bank0 中能 R/W 的寄存器, 然后再读出来, 如果写入和读出一样说明 SPI 读写正常, 如果不一样, 可按照以下步骤检查:
  - 1) 用示波器看寄存器读写波形: 检查 SPI 四根线的电平是否正确,波形是否和参考代码的理论波形一样;
  - 2) 函数 SPI\_RW 和初始化数组在有些 MCU 平台上编译后,会有异常。单步跟踪看看代码是否和理论的一样;
  - 3) MISO 应配置成输入模式,有的 MCU 在 MISO 上需要加上拉电阻,可用示波器看电平 是否达到 MCU 输入要求;
  - 4) 检查 MCU 的 SPI 初始化配置。
- (9) CW 锁定: 判断 CW 是否锁定需要使用频谱仪观察,设置频谱仪 Span<1MHz,频率为期望的 频率,如果此单一频率一直停留在某一频点而不会跳动就说明锁定住了。
- (10) 检查晶体是否正常工作:由于在默认设置状态下,晶体上电 20ms 以后会自动关掉,所以要测试晶体是否正常工作需要重新上电,在上电的 20ms 以内在晶体 PIN 脚 XTALP 或 XTALN 测试,如果有信号说明晶体振荡正常,否则可能晶体损坏。



- (11) **灵敏度测试:** 灵敏度测试详见<u>接收灵敏度测试</u>,如果没有矢量信号发生器,则用收发误包率代替,或只关注发射功率大小也能间接地衡量接收性能。
- (12) 查看接收本振频偏<100KHz:接收本振(RXLO)频偏值指测量值频率与理论值频率之间的偏差,此处查看接收本振的目的等同于(5),是为了看芯片是否频偏太大,所以也可使此芯片工作在发射状态用(5)判断。如用接收方式就需要查看接收本振,具体详见接收灵敏度测试步骤中的第(3)步,理论的接收本振频率为:

Frxlo=(2400+N-Fspace)\*16/15MHz;

其中N为信道号,Fspace=1MHz(250Kbps, 1Mbps)或 2MHz(2Mbps)。

**(13) 接收本振锁定:** 判断接收本振是否锁定需要使用频谱仪观察,设置频谱仪 Span<1MHz,Ref Amplitude=-50dBm, 频率为(12)中计算的频率,如果此单一频率一直停留在某一频点而不会跳动就说明锁定住了。

## 3.1. 各种状态下芯片外围接口电压

芯片在不同的工作状态下,外围接口电压具体值如下表,表中为近似值,不同芯片及不同 外围供电和器件值会有所差异:

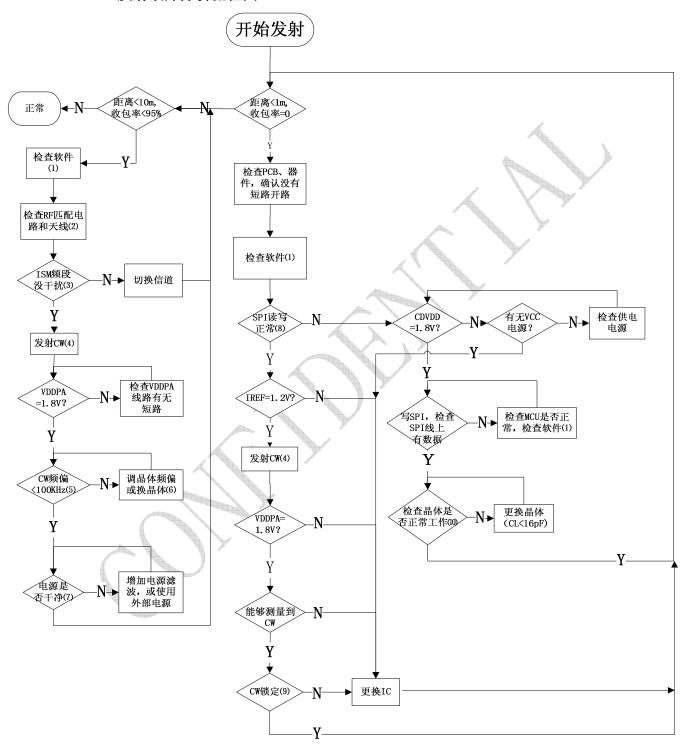
	CDVDD	IREF	VDDPA	XTALP	XTALN
Default*	1.8V*	0V*	0V*	0V*	0V*
Power Down	1.8V	0V	0V	0V	0V
StandByI	1.8V	0V	0V	直流 0.7V,Vpp 为 0.6V	直流 0.7V,Vpp 为 0.5V
StandByII	1.8V	0V	0V	直流 0.7V,Vpp 为 0.6V	直流 0.7V,Vpp 为 0.5V
Receive	1.8V	1.2V	0V	直流 0.7V,Vpp 为 0.6V	直流 0.7V,Vpp 为 0.5V
Transmit	1.8V	1.2	1.8V	直流 0.7V,Vpp 为 0.6V	直流 0.7V,Vpp 为 0.5V

图表3各种状态下芯片外围接口电压

\*默认(Default)状态是指:芯片只加电源,SPI不对其操作,所以此状态的值可以用来判断芯片是否损坏或焊接好坏。此状态下芯片上电最初的 20ms 会自动初始化,所以最初的 20ms PIN 脚电压如下:IREF 会有 20ms 的 1.2V 电压,然后变为 0V;VDDPA 在最后 5ms 左右会有 1.8V 电压,然后也变为 0V;XTALP,XTALN 在 20ms 中都会有电压,然后变为 0V,所以如果最初 20ms 内上面 PIN 脚没有上述电压变化,则说明芯片损坏或焊接不良。



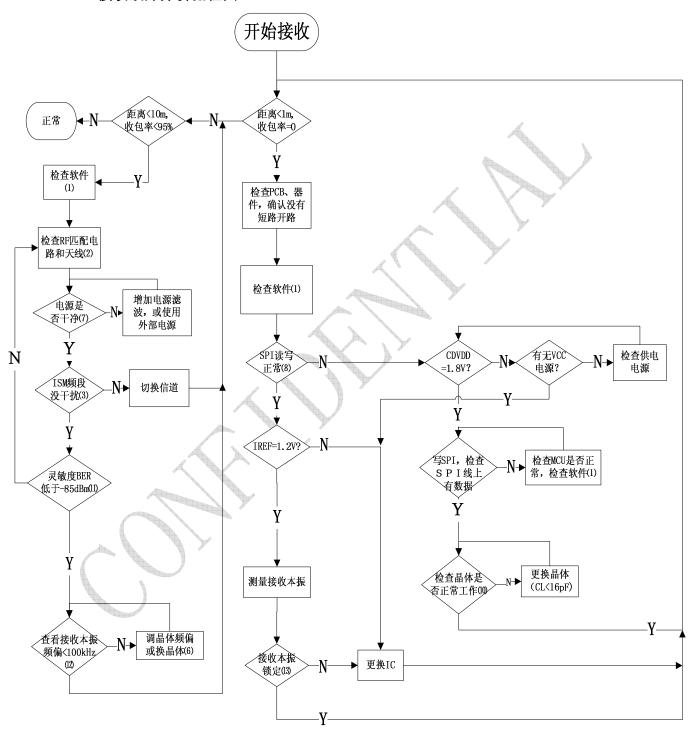
## 3.2. 发射故障分析流程图



图表 4 发射故障分析流程图



## 3.3. 接收故障分析流程图



图表5接收故障分析流程图

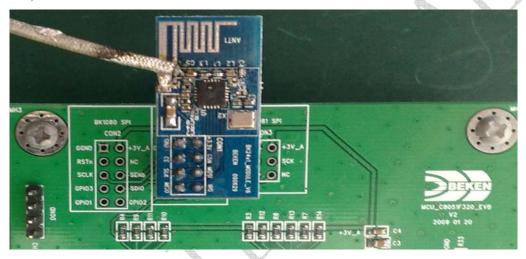


## 4. BK242x Module 射频测试

BK242x Module 的射频性能测试主要包括发射功率(Power)频率(Frequency)和接收灵敏度(Sensitivity)测试,而 FCC/CE 测试主要 FAIL 在谐波功率高于标准要求,本部分将详细介绍测试方法和模块测试结果。

## 4.1. 测试准备

一般实验室射频测试都为传导(Conducted)测试,即通过射频线 SMA 头连到外部仪器测试,对于本 Module 需要直接从匹配电路的 C5、C6之间的 pad 焊出射频线,并且与 PIFA 天线断开(去掉 L4),射频线的外壳地需要就近接 Module 地,下图为传导测试的焊接图片:



图表 6 传导测试图片

射频测试需要准备以下仪器:

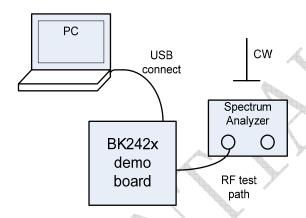
- ◆ 射频测试线: 需要专门的射频线进行测试,并且需要知道测试频率下的插入损耗(IL)。
- ◆ 频谱分析仪(用于测发射性能):测 2.4G 载波信号,最高频率至少 3GHz,要测试五次谐波,最高频率至少 13GHz,具体仪器型号如 Agilent PSA、ESA 系列频谱分析仪。
- ◆ 矢量信号发生器(用于测接收性能):最高频率至少 3GHz,要有 Custom (I/Q) setup modulation option,具体仪器型号如 Agilent E4438C。



## 4.2. 发射功率频率测试

### 4.2.1. 发射功率频率测试框图

BK242x 的 DEMO 板通过 USB 与主机相连,频谱分析仪通过射频线与 DEMO 板的 SMA 口相连。



图表7发射功率频率测试框图

## 4.2.2. 发射功率频率测试步骤

发射功率测试需要 BK242x 输出单载波信号,寄存器设置详见参考文档 [3]的 Carrier\_Test() 函数或直接用参考文档[4]的 Demo 软件直接发单载波;

如下为具体步骤:

- (1) 设置芯片处于发射状态:写 Bank0 REG0 Bit0=0; 拉高 CE=1, 使 CE 产生上升沿;
- (2) 设置测试的信道及频率:写 Bank0\_REG5[6:0]=0x28=40,对应频率 Frf=(2400+40) MHz·
- (3) 设置芯片处于单载波发射:写 Bank1\_REG4=0XD9BE8621;如使用 Demo 软件切换到 "ACK/NoACK Mode Test"界面,点 Carrier Test—Start 按钮即可输出单载波;
- (4) 频谱分析仪设置:
  - ◆ Frequency center=Frequency at Max Amplitude, such as 2440MHz at channel 40;
  - ♦ Span<10MHz;
  - ◆ RBW<100kHz,可以设为 Auto;
- (5) 记录该频率下的功率值和对应频率值,频率值需要分辨到 1KHz,通过更改 2)中 channel 值测试低、中、高信道的功率值,其中发射频率 Frf=(2400+channel)MHz。



## 4.3. 接收灵敏度测试

#### 4.3.1. 接收灵敏度测试方法

接收灵敏度(Sensitivity)是指当接收误比特率(BER: Bit Error Rate)为 0.1%时的输入信号强度。Sensitivity可以通过以下三种方法计算:

#### (1) 通过 PER 得到 BER:

BER 可以根据误包率(PER: Packet Error Rate)来计算,以下为计算公式,

其中N为每个包的总 bits 数,该 PER 值即对应 0.1% BER。

此测试方法中不应该使用 ACK 和重传,由于用此方法结果很不精确,所以发的包应该尽可能多(如 10000 个包)。

#### (2) 软件统计错误 Bits 数得到 BER:

发射机连续发射包到接收端,接收 RX 芯片初始配置为:No-Ack, 10bit preamble, 3bytes 地址域, 32bytes 包长度, No CRC。

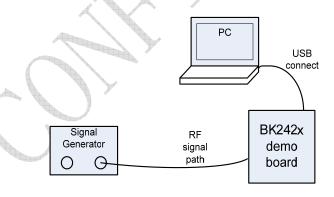
RX 读取收到的包后,与实际已知的包比较,计算出错误 bits 数目,从而计算出 BER。为了测试准确,建议发送的 bits 数至少为 1000 个。

该种测试方法相对复杂些, 但是结果较为精确。

#### (3) 硬件统计错误 bits 数得到 BER:

BK242x 芯片硬件本身支持比特流的统计,可以直接算得 BER,该方法最为准确,但是需要用专门的信号发生器产生 PN9 信号,同时需要软件编程,让芯片进入 BER 测试模式。

这里介绍 BK242x 芯片特有的硬件计算 BER 方法,接收灵敏度测试框图如下: BK242x 的 DEMO 板通过 USB 与主机相连,信号源通过射频线与 DEMO 板的 SMA 口相连。



图表8接收灵敏度测试框图



#### 4.3.2. 接收灵敏度测试步骤

- (1) 设置芯片处于接收状态: 写 Bank0 REG0 Bit0=1; 拉高 CE=1, 使 CE 产生上升沿;
- (2) 设置寄存器 BankO REG6 Bit3 和 Bit5 来决定芯片工作于 250kbps、1Mbps 或者 2Mbps;
- (3) 工作频率计算:

由于频率偏差会影响到灵敏度测试,所以工作频率 Frf 需根据实际接收 RX LO 泄漏的频率 Frxlo 来计算,Frxlo 的频率需要用频谱分析仪测试,测试框图同<u>发射功率测试框图</u>,在芯片接收模式下,在频谱仪频率范围 2550~2650MHz 之间会有接收 LO 的单载波信号。

设置频谱分析仪 Span<1MHz,Ref Amplitude=-50dBm,读出 Frxlo 的准确频率值,分辨率到 1KHz, 然后根据以下公式计算出 Frf 的值输入到信号源频率设置中:

250kbps or 1Mbps Mode: Frf=Frxlo\*15/16+1MHz
2Mbps Mode: Frf=Frxlo\*15/16+2MHz

- (4) 把 Module 重新连到接收灵敏度测试框图,设置矢量信号发生器 E4438C 如下:
  - ◆ Input Frequency: Frf((3)中计算的输入射频频率)

◆ Data : PN9

◆ Filter : Gaussian

♦ Filter Bbt : 1

◆ Symbol Rate: 250ksps、1Msps or 2Msps

♦ Modulation Type : 2-Lvl FSK

◆ Freq Dev: 160kHz for 250ksps

300kHz for 1Msps

600kHz for 2Msps

如没有类似 E4438C 的仪器,可用另一个 BK242x 作为替代信号源来发送 PN9 序列,设置此信号源寄存器如下: Bank1\_REG1=0x00004B0C; Bank1\_REG2=0x028CFCA0; Bank1\_REG12=0x10127300,然后转到步骤(5)、(6)测接收信号。

但是此情况下只能定性(或相对定量)地判断接收芯片的性能:因为用 BK242x 作为信号源,接收芯片的最好 BER(即发射大信号情况下)只能到 2%左右,而且最小 BER(即通过衰减器发射小信号)对应的接收灵敏度也只能到-80dBm 左右。用户可以根据此方法定性地测量接收性能,通过与正常芯片的测试结果比较也能相对定量地判断芯片的接收性能。

(5) 切换 Demo 软件到 "ACK/NoACK Mode Test" 界面,点误码率 BER Test-Start 按钮,再按 Read 按钮,调整信号发生器的输出功率,直到 BER 的值为 0.001,信号发生器的功率值即 为灵敏度值,记得需要减掉射频线的插损。

如果不用 Demo 软件,通过自己软件控制,详见参考文档 [3]中的 BER\_Test ()函数,该函数读取一段时间内芯片收到的总 bit 数和错误 bit 数,用户可以很方便的计算出 BER。

(6) 通过更改 channel 值换工作频率, 重复(4)、(5)、(6)测低、中、高信道下的接收灵敏度。



## 5. 如何过 FCC 和 CE 标准

由于 FCC 标准比 CE 标准要求严格,所以此部分以 FCC 为例说明,FCC 关于 2.4G ISM 频 段的规范主要参考 FCC section 15.247 和 15.249, ISM 工作频段为 2400MHz~2483.5MHz。

在 FCC 标准中,最容易 FAIL 的指标是发射杂散特别是高次谐波的幅度容易超过标准范围,要过 FCC 标准最关键的是传导(连线)测试结果与 FCC 标准相比需要有足够的余量(至少 5dB),如果由于测试条件所限,至少需要满足以下几点:

- ◆ 射频匹配电路部分的原理图和版图完全等同于本文档中匹配电路的布局和布线,如果 不同则需要重新调试元器件值:
- ◆ 发射功率最大为 0dBm: Bank0 REG6[2:1]=2;
- ◆ 发射测试模式下,需要关掉接收,否则 RX 本振泄漏会超过标准: Bank0\_REG0[0]=0;

由于各个客户所使用的板材和元器件都不一样,所以正确的方法是在以上几点满足的情况下,调试传导测试结果与 FCC 标准相比有足够余量,并且在量产时用相同的元器件焊接(同品牌同值)。

射频匹配电路部分的原理图和版图详见参考文档[2]。

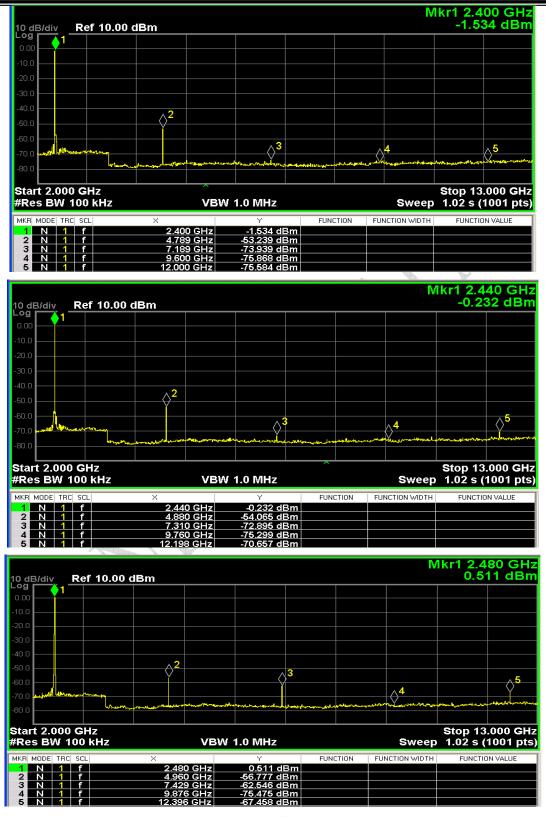
## 5.1. 传导杂散测试结果

传导杂散测试需要焊接带 SMA 头的射频线到频谱分析仪来测试发射功率,具体请参考前面的测试准备和发射功率频率测试。

测试之前需要校准各个频率的线损,以下是低、中、高信道下的传导杂散测试结果示例:

载波频率	谐波频率	FCC 要求:<-41.2dBm		CE 要求: <-3	0dBm
(MHz)	(MHz)	实测(dBm)	余量(dB)	实测(dBm)	余量(dB)
2400(低信道)	4800	-53	12	-53	23
1	7200	-73	32	-73	43
	9600	-75	34	-75	45
	12000	-75	34	-75	45
2440(中信道)	4880	-54	13	-54	24
	7320	-72	31	-72	42
	9760	-75	34	-75	45
	12200	-70	29	-70	40
2480(高信道)	4960	-56	15	-56	26
	7440	-62	21	-62	32
	9920	-75	34	-75	45
	12400	-67	26	-67	37





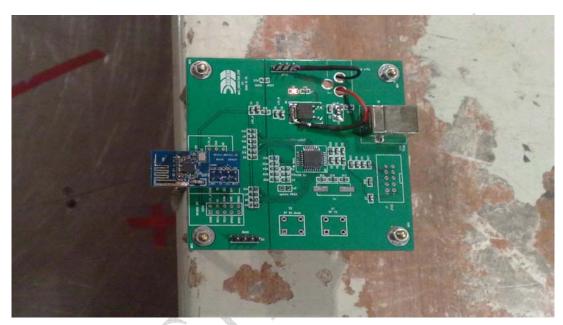
图表9传导杂散测试结果



## 5.2. 辐射杂散测试结果

由于 BK242x 的天线为 PCB 板上天线,所以一般 FCC 测试都为辐射情况下(空间辐射 3 米,见下图)的测试,而天线增益已经考虑在内,**所以不需要另外关于天线的说明**。

由于谐波中辐射最强的为二次和三次谐波,所以本示例辐射杂散测试中主要的测试内容为二、三次谐波的辐射强度。





图表 10 FCC 辐射测试图片



FCC 测试中对于功率信号有两种检测方式: Peak Detector(峰值检测)和 Average Detector(平均值检测),Average 为实际工作情况下的平均信号辐射功率,如无线鼠标中假设每 8ms 发送一次信号,则此值即为在 8ms 内发送的功率在 8ms 时间内的平均值,而 Peak 为发射 burst 功率的最大值,以上值在测试中都会在全方向不同高度下 MAX Hold 取最大值。

通常在测试标准中要求 Peak 功率值大于 Average 功率值为 20dB,而实际产品当中 Peak 功率值大于 Average 功率值为:

## Pincrease=20\*log((Ton+Toff)/Ton)

Ton 为功率发射时间, Toff 为发射中间间隔

所以在 FCC 测试中,需要用实际产品在正常发射模式下发数据作为测试模式进行测试,而不是发单载波作为 Peak 和 Average 的测试模式;由于正常发射下,发射 PA 会 ON/OFF 导致发射频谱变宽,所以在低、中、高信道频率选择上不要太靠近 ISM 频段边缘频率,即低信道选择大于2402MHz,而高信道小于 2480MHz,以防止在 ISM 频段以外有泄漏边带超过标准。

由于 Average 值跟实际产品有关,所以下面示例中的测试结果为单载波发射下的值,即对应于 Peak 标准下的值,从结果可以看出即便是 BK242x Module 发射单载波下的功率值在 Average 下都有相当的余量。

载波频率	谐波频率	FCC 要求: <74dBuV/m@3m(Peak Detector)			
		<5	54dBuV/m@3m (Average D	Detector)	
(MHz)	(MHz)	实测(dBuV)	Peak Detctor 余量(dB)	Aver Detctor 余量(dB)	
2400(低信道)	4800	50	24	4	
	7200	40	34	14	
2440(中信道)	4880	49	25	5	
	7320	39	35	15	
2480(高信道)	4960	46	28	8	
	7440	38	36	16	

图表 11 辐射杂散测试结果

## 5.3. FCC 测试前 Checklist

当准备去过 FCC 测试之前,请检查产品是否工作在如下模式:

- ◆ 发射功率最大为 0dBm: Bank0\_REG6\_Bit[2:1]的值小于等于 2;
- ◆ 发射测试模式下,需要关掉接收,否则 RX 本振泄漏会超过标准: Bank0\_REG0[0]=0;
- ◆ 产品的测试模式需要正常工作模式下,即发数据的方式以模拟真实情况,而不是只发单载 波作为测试模式;
- ◆ FCC 需要测试低、中、高三个信道,产品中需要通过按钮可以直接切换不同信道,信道频率选择建议至少离开 ISM 频率边缘 2MHz 以上;
- ◆ 测试产品需要用本产品供电电源(如电池),而不能用其它产品(如笔记本)作为电源:



如果以上设置已经完成,在自己实验室请先确保传导测试没问题:

- ◆ 如果测试条件允许,传导测试结果与 FCC 标准相比有足够的余量(至少 5dB);
- ◆ 如没有测试条件,则至少要求射频匹配电路部分的原理图和版图完全等同于本文档匹配电路中的布局和布线,如果不相同则一定要到有条件的实验室进行预测试。





## 6. 自动跳频 (AFH)

由于 BK242x 工作在 2.4G ISM 频段,这个频段上有很多其它的设备在共用,所以存在着很多干扰信号,大致分为两类:连续干扰(WLAN 信号)和突发干扰(Bluetooth 信号)。

在大部分时间里,BK242x 持续地工作在一个没有干扰的频点,但是在设备上电时或通信过程中检测到干扰后,PTX 和 PRX 需要自动跳频并搜索干净频点。对于频点搜索和干扰躲避,实现起来比较灵活,用户可以根据实际应用情况,自己定义算法和规则,以下是一种方法供参考。

#### 6.1. 频率表

PRX 和 PTX 需要按照预先定义的频点序列进行跳频,这个频点序列就是频率表,BK242x 所需的频点推荐如下,如所需频点少于 16 个,可顺序选择一些频点作为频率表:

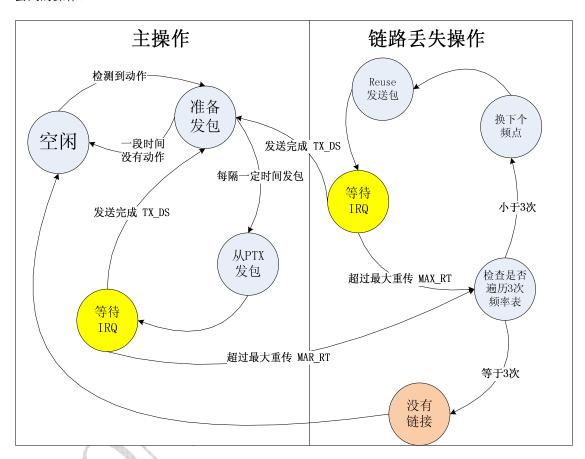
Index	Channel	Frequency(MHz)
0	2	2402
1	28	2428
2	55	2455
3	8	2408
4	34	2434
5	61	2461
6	14	2414
7	40	2440
8	67	2467
9	20	2420
10	46	2446
11	73	2473
12	26	2426
13	52	2452
14	79	2479
15	32	2430

图表 12 频率表



#### 6.2. 实现方法

由于蓝牙干扰通常在一个频点的驻留时间为625us,所以可以通过重发延时来避免,设置为700us就可以保证两次发射不会都受干扰。这里的自动跳频主要是指当遇到连续干扰时根据预先算法跳到下一个频率,下图是实现自动跳频的状态机图,左边是正常操作,右边是当遇到干扰时链路丢失的操作。



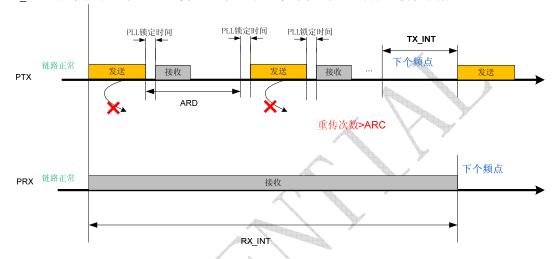
图表 13 自动跳频实现框图

- ◆ "空闲":设备大部分时间处于空闲状态,没有动作发生。
- ◆ **"准备发包":** 当检查到有动作触发以后,初始化设备并准备发包。
- ◆ "从 PTX 发包": 数据按预先设定的周期被装载到 PTX,并向外发送。
- ◆ "等待 IRQ": 包发完以后等待 BK242x 给 MCU 的 IRQ,中断包括发送完成(TX\_DS)或最大 重传(MAX\_RT),如果数据正常发送,则产生 TX\_DS 中断,并准备发下一个包;如果数据 没有正常发送,并超过最大重传数(ARC),则产生 MAX\_RT 中断。
- ◆ "检查是否遍历 3 次频率表": 当超过最大重传数量需要换到下个频点以前,检查是否遍历了整个频率表,如果已遍历一遍,则计数器加 1。如果计数器已达 3 次,则 PTX 无法与PRX 相连:如果计数器还少于 3 次,则继续循环到下个频点。



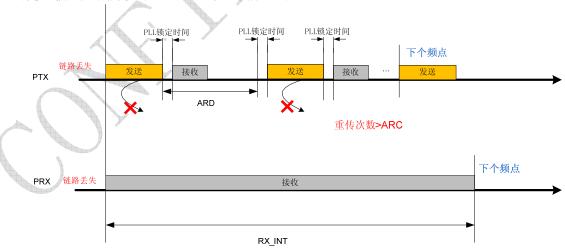
◆ "换下个频点": 这是自动跳频的主要部分,BK242x 根据前一次丢失链路的情况来动作如何跳到下一个频点:

如果这是第一次链路丢失,即这次链路丢失以前的上一次链路是正常的,则PTX换完频点以后等待TX INT时间然后再重发包,以便PRX超时以后同步改变到下一个频点接收数据。



图表 14 第一次链路丢失

如果这不是第一次链路丢失,即这次链路丢失以前的上一频点链路也已经丢失,则PTX换完频点以后立即重发包,而PRX需要等到RX\_INT完后再改变频点,从而使得PTX和PRX异步改变频率,这种模式亦用于刚开机时PTX和PRX在不同频点时相互连上。



图表 15 不是第一次链路丢失

◆ "Reuse 发送包": 换完频点以后重发上一次的包。



### 6.3. 参数选择

自动跳频算法中的参数需要根据实际应用选择,下面是一种参数选择方案供参考:

◆ ARD: 自动重传延时, BK242x 最小延时时间为 250us, 当使用 5 个字节地址时, 最多载荷如下:

空中数据速率	ARD	最多载荷
250kbps	750us/1500us	8字节/32字节
1Mbps	250us/500us	5字节/32字节
2Mbps	250us/500us	15字节/32字节

图表 16 不同速率 ARD 时间

- ◆ ARC: 自动重传次数,默认选为3次,可在寄存器中设置。
- ◆ MAX\_TX\_TIME: 最大交互时间, MAX\_TX\_TIME=(ARC+1)\*(Tpll+Ton\_air+ARD), Tpll为锁相环锁定时间130us左右, Ton\_air为空中传输时间。
- ◆ TX\_INT: PTX在下次重传之前的等待时间,可选 2\* MAX\_TX\_TIME。
- ◆ RX\_INT: PRX在频点改变之前的时间,推荐RX\_INT>TX\_INT+MAX\_TX\_TIME。



## 7. 如何使 BK242x 工作于高发射功率模式下

当某些应用如音频传输需要 BK242x 工作于高发射输出功率(>5dBm)时,需要通过修改 BANK 寄存器才能达到,并且在原理图上需要另加滤波电路以过 FCC 标准。

如果要求发射功率超过 15dBm,则需要加外部功率放大器。

## 7.1. BANK 寄存器值修改

通过修改 Bank 寄存器使得 BK242x 工作于大电流高输出功率模式下:

寄存器	更改后值	原始默认值
$RF_PWR[2] = Bank1_REG4[20]$	0x7	0x6
$RF_PWR[1:0] = Bank0_REG6[2:1]$	UX1	UXU
<pre>Ictr1PA[0]= Bank1_REG4[9]</pre>	0x0	0x1
txIctr1[2:0]=Bank1_REG4[29:27]	0x7	0x3
Rvco_tx[2:0]=Bank1_REG3[31:29]	0x7	0x4
整个 BankO_REG6 值	0x0F	0x0D
整个 Bank1_REG3 值	0xF9003941	0x99003941
整个 Bank1_REG4 值	0xF9BE840B	0xD9BE860B
输出功率	>5dBm	0dBm

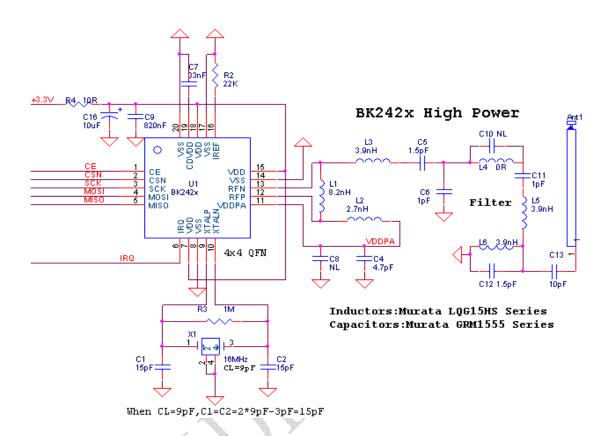
图表 17 高功率下 BANK 寄存器设置

#### 7.2. 高功率原理图和版图

由于输出高功率会使内部功率放大器(PA)饱和,导致更高的谐波产生,所以需要在默认原理图的基础上加滤波电路,而且高功率应用中通常需要全向天线,所以如果空间允许最好选用鞭状天线;如果空间比较小可选用较贵但方向性好的贴片天线。

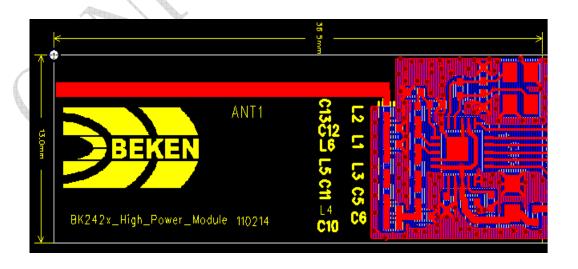
芯片出来部分匹配网络结构同默认原理图,但值有所不同,另外所有元器件电感采用 Murata LQG15HS 系列,电容采用 Murata GRM1555 系列,如有不同可能需要重新调试:





图表 18 高功率下原理图

版图参考如下,为考虑全向,用单极印刷天线:



图表 19 高功率下版图



## 7.3. 如何在正常模式 DEMO 板基础上评估高功率模式

由于高功率模式与正常模式之间最大的区别是加了滤波电路,所以完全可以用正常模式下的 DEMO 板来评估高功率模式下的性能(除谐波不能满足 FCC 要求),只需把芯片出来匹配电路网络的元器件值(C8,C4,L2,L1,L3,C5,C6)改成高功率下的值即可,然后在 C5 与 C6 之间焊一根竖立天线(3cm 左右)即可。

以上的值是对应于 BEKEN 的 DEMO 板,如射频匹配部分版图不一样,匹配值会有所不同,需重新调试并测发射功率大于 5dBm,如何测发射功率见<u>发射功率测试框图</u>,有条件也需要测试灵敏度见接收灵敏度测试框图。





## 8. 其它常见问题

#### 8.1. 硬件参考文档[2]中各子目录的内容是什么?其中文件用什么软件打开?

Nano Dongle 目录(PCB 板厚 0.6mm): Nano Dongle 的设计原始文档, 参考文档[2]中主要介绍的内容。

Normal Module 目录(PCB 板厚 1.0mm): 基于 Nano Dongle 射频匹配电路设计的 Normal Module 设计文件。

目录中文件按扩展名请用以下软件打开:

- ◆ \*.dsn:此文件为原理图设计文件,请用 Cadence ORCAD 10.5 或以上版本打开。
- ◆ \*.pcb: 此文件为版图设计文件,请用 PADS 2005 SP2 或以上版本打开。
- ◆ \*..lib: 此文件为 2.4G 天线的 Protel99 格式 PCB 库,用 Protel99SE 或以上版本打开。
- ◆ \*.asc:此文件为从\*.pcb 文件中导出的网络表,导出格式为 PowerPCB v3.0,可用相关软件版本导入查看,也可用 Protel 99 导入查看,但不建议直接以此为基础进行 PCB 设计,因为从原始文件导出时可能丢失了部分属性。
- ◆ \*.zip:此压缩包文件(用 winzip 解压)为从\*.pcb 文件中导出的 Gerber 文件,可导入到 CAM350 中查看,没有丢失任何属性。
- ◆ \*.pdf:此文件中包括原理图和版图的丝印,可用 Adobe Reader 打开。

#### 8.2. 软件参考文档[3]中对应源码用什么软件打开?

参考文档[3]中提供软件参考方案,包括 SPI 接口操作,编程说明和参考代码介绍,其源代码在 Keil C51 uVision2 环境下编译通过。

#### 8.3. 如何设计 BK242x 的天线? 按照参考文档中设计, 是否需要重新调试?

2.4G 天线,如果不考虑成本及体积,可以选用其它天线,如贴片天线(小尺寸、中性能、中成本)或外置的鞭状天线(大尺寸、高性能、高成本),而参考文档[2]中主要介绍了 PCB 天线,因为其成本最低、尺寸中等,只要设计得当又能满足大部分应用。

参考文档中包括三种 PCB 天线设计:超小型 PIFA 天线(用于 Nano Dongle,占用 PCB 面积最小,但最大增益会比其它两种天线小 6dB 左右,即工作距离会短一半);正常 PIFA 天线(用于 Normal Module,占用 PCB 面积最大,最大增益可以达到 1.5dB);正常 Wiggle 天线(用于较紧凑型 Normal Module,占用 PCB 面积比第二种稍小,增益也稍差 1dB,可以用于对体积稍有要求的无线终端,如对于空间比较紧凑的无线鼠标等设备)。

如果你的设计环境跟参考文档中环境差不多的话,就基本上不用调试了,参考文档中的天线请注意两个板子都为双面 FR4 板材,其中小的 NANO 天线板厚为 0.6mm,大 Normal Module 天线板厚为 1mm,如果板子参数与以上不一致或板子大小和机壳环境差异很大,则 Layout 时需适当加长天线末端长度(如增加 2mm)或直接调试 L4,C10 俩元件供调试天线匹配到 50 欧姆。



#### 8.4. 用 BK242x 的裸 die 直接邦定(Bonding)在 PCB 上需要注意什么?

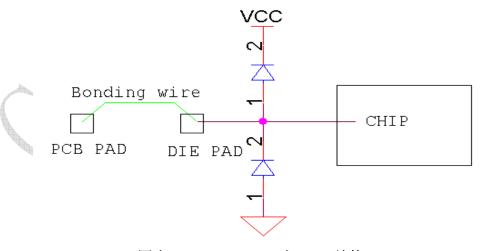
BK242x 除 QFN 封装以外,Beken 也提供裸 die 供客户直接邦定在 PCB 板上。QFN 封装和裸 die 邦定最主要的区别是:QFN 封装的芯片衬底和封装外壳地之间用的是导电银浆,衬底和 PCB 地的连接会更好些;而 die 邦定一般客户采用的是不导电或部分导电的红胶,衬底和地之间会存在一定的阻抗,所以对于 die 邦定更要求芯片地 PAD 就近邦到 PCB 板的地平面上。

一般情况下,QFN 封装和 die 邦定封装在 PCB 上可以共用封装。但 die 邦定封装在设计和邦定时需要另外注意几点:

- ◆ 邦定的金手指需要用沉金工艺,不能用喷锡工艺;
- ◆ PCB 上芯片中心的四个地地过孔需要从底层向顶层塞满绿油(防止邦定时有气流从底层吹向顶层),并保证顶层表面平整;
- ◆ 邦定 PCB PAD(金手指)与外围的黑胶丝印框图之间至少有 0.5mm 的间隔;
- ◆ 在邦定的时候要做好 ESD 保护;
  - a) 请确认邦定设备(wire-bond 机)良好接地,ESD保护良好;
  - b) 在邦定时, 先邦定所有的接地线, 然后再邦定其他的线。
  - c) 如果是先做 COB 封装, 然后用电烙铁焊接到 PCB 上的话, 请使用三相插头的电烙铁, 从 而保证电烙铁良好接地。
- ◆ 最好在滴黑胶之前邦定之后,先测试芯片功能然后再滴黑胶,并控制黑胶温度。 以上注意事项为一般要求,客户在设计 PCB 封装之前最好先咨询邦定厂商。

## 8.5. 用 BK242x 的裸 die 邦定在 PCB 上,怎么判断邦定线有没邦定正确?

BK242x 芯片的所有 PIN 脚都有 ESD 保护器件,为两个倒置的二极管,分别连芯片电源和地,所以除电源 PIN 和地 PIN 以外,其它 I/O 口如果邦定正确,都能够在其上面测到两个二极管的压降,约 0.5V 左右,二极管结构如下:



图表 20 BK242x PIN 上 ESD 结构

测试方法:断开芯片电源,待测 I/O 口不能为电源 PIN 和地 PIN,且此 I/O 口在 PCB 板上必须与其它器件断开,把万用表打到二极管测试档,用正极接 I/O 口,负极接芯片电源 VCC PIN 脚,测上面二极管上的压降,用同样方法正极接地,负极接 I/O 口,测下面二极管上的压降,如两者都



没压降,很可能 bonding wire 没有连上,或者连上了,但是两个 ESD 二极管已经被打坏,所以用此方法也能判断 I/O 口是否已经被 ESD 打坏。

#### 8.6. 怎样使 Power down 模式下电流消耗最低?

需要将 BK242x CSN 置高, CE 置低,如果线上有上拉电阻,CLK 及 MOSI 需置高,如果线上没有上拉电阻,CLK 及 MOSI 需置低。请另外注意 MCU 空闲引脚的处理。

#### 8.7. 怎样控制输出功率?

注意 Bank1\_REG4 的默认设置为"0xD9**B**E860B"; 控制输出功率由 3 个 bit 组成 RF\_PWR[2:0], 其中最高位 RF\_PWR[2]位于 Bank1\_REG4[20];其它两位 RF\_PWR[1:0]位于 Bank0 REG6[2:1], 输出功率值如下表所示:

RF_PWR[2]=	RF_PWR[1:0]=	输出功率	电流 (mA)
Bank1_REG4[20]	Bank0_REG6[2:1]	(dBm)	7
1	11	3	23
1	10	-2(默认值)	17
1	01	7	15
1	00	-15	13
0	11	-25	12
0	10	-30	11
0	01	-30	11
0	00	-40	11

图表 21 输出功率控制表

#### 8.8. 怎样使接收灵敏度变得更差,以便控制在较短距离内通信?

为了只能在较短距离内通信(如最初的对码),除了控制输出功率到最低以外,还可以控制接收灵敏度,需要设置 Bank0 REG6[0]=0,灵敏度会变差 20dB 左右。

## 8.9. BK2423 中,设置 Bank1\_REG4[21]=RX\_SEN 可以使灵敏度增加多少?

在BK2423 芯片中,增加了RX\_SEN设置以提高接收灵敏度,在不同的数据率模式下,设置RX SEN为1,所提高的灵敏度会有所不同,RX SEN=0下的灵敏度同BK2421。

空中数据速率	Sensitivity (RX_SEN = 0)	Sensitivity (RX_SEN = 1)
250Kbps	-91dBm	-97dBm
1Mbps	-88dBm	-90dBm
2Mbps	-85dBm	-87dBm

图表 22 BK2423 不同速率下的灵敏度

## 8.10. BK2423 的 CD 检测(RSSI Measurement)阈值和输入功率的对应关系如何?

BK2423 的 CD 检测值与 BK2421 不同,并非与输入功率呈线性 2dB 递增关系,特别是当 RX SEN 为 1 时(此时灵敏度变好),很多点都不能检测到 CD 值,用 CD 时需特别注意。



250kbps 和 1Mbps 模式 CD 值一样,阈值表如下:

Bank1_REG4[21]= RX_SEN=0	Bank1_REG4[21]= RX_SEN=1	Bank1_REG5[26: 29]=  RSSI_TH
NA	NA	0x0
-105dBm	NA	0x2
-101dBm	NA	0x1
-98dBm	NA	0x3
-95dBm	NA	0x8
-93dBm	NA	0xA
-91dBm	NA	0x9(默认值)
-88dBm	NA	0xB
-86dBm	NA	0x4
-83dBm	-106dBm	0x6
-81dBm	-102dBm	0x5
-78dBm	-99dBm	0x7
-76dBm	-97dBm	0xC
-74dBm	-95dBm	0xE
-71dBm	-93dBm	0xD
-69dBm	-90dBm	0xF

图表 23 BK2423 250kbps 和 1Mbps 模式 CD 阈值表

2Mbps 模式 CD 阈值表如下:

Step	Threshold $(RX\_SEN = 0)$	Threshold $(RX\_SEN = 1)$	RSSI_TH
0	-100dBm	NA	0x0
1	-96dBm	NA	0x2
2	-94dBm	NA	0x1
3	-91dBm	NA	0x3
4	-88dBm	NA	0x8
5	-86dBm	NA	0xA
6	-84dBm	NA	0x9(默认值)
7	-82dBm	-108dBm	0xB
8	-79dBm	-99dBm	0x4
9	-77dBm	-97dBm	0x6



10	-74dBm	-94dBm	0x5
11	-72dBm	-92dBm	0x7
12	-70dBm	-90dBm	0xC
13	-67dBm	-88dBm	0xE
14	-65dBm	-86dBm	0xD
15	-62dBm	-83dBm	0xF

图表 24 BK2423 2Mbps 模式 CD 阈值表

### 8.11. 如何操作 FEATURE 寄存器 Bank0 REG29 和 Bank0 REG7[7]=RBANK?

在读写这些寄存器前,需要先通过 ACTIVATE(+0x73 或+0x53)命令来激活。用户应该在激活寄存器前先读该寄存器,只有在读出来为 0 的情况下才下激活命令。激活后,再向该寄存器写入应写的值。如果本身是激活的,则下命令以后会变成非激活状态;在非激活状态下,返回值都为 0。

## 8.12. 在快速插拔电的情况下,有时会发生芯片无法正常收发数据的情况,应如何解决?

在对 BK242x 掉电后迅速上电的情况下,由于电源上的大电容存在电荷,所以可能未完全放电,导致芯片内部的寄存器和状态机不对,重新上电后不会恢复到默认值。此时 SPI 可能也处于不稳定状态,会将 BK242x 的内部寄存器值改写,严重的可能导致不能正常初始化,从而不能正常工作。

建议遇到该种情况的客户上电后的软件部分作如下改动:

- 1. 向 REG12 写入 0x00731A00;
- 2. 发送 ACTIVATE+0x53, 切换 Bank;
- 3. 向另一个 Bank 的 REG12 也写入 0x00731A00;
- 4. 读取 REG7 的值来判断当前处于哪个 Bank, 并切换回 bank0;
- 5. 重新 Power Up 芯片,以便状态机正常: Bank0 REG0[1]先置 0 再置 1。
- 6. 作正常的初始化步骤,初始化 Bank1 和 Bank0。

## 8.13. 为什么我设置的自动重发次数 ARC 为非 0, 系统却没有自动重发?

如果希望 BK242x 出错重发,收发双方都必须将 Bank0\_REG1=EN\_AA 对应 Pipe 的寄存器 使能。比如收发双方使用 Pipe0 通信,则都需要 Bank0\_REG1[0]=1。



#### 8.14. EN DPL 和 EN AA 各工作状态下的区别?

EN_DPL 和 DPL_Px	EN_AA	说明
0	0	兼容旧包格式,无 Enhanced ShockBurst 模式。
0	1	静态载荷长度由 RX_PW_Px 寄存器确定,发射端载荷长度与接收端一致。
		如要工作在 NOACK 模式,需 REG1D[0]=EN_DYN_ACK=1, 发 W_TX_PAYLOAD_NOACK 命令。
1	0	动态载荷长度,用命令 W_TX_PAYLOAD 发送 NOACK 包。
1	1	如要工作在 NOACK 模式,需 REG1D[0]=EN_DYN_ACK=1, 发 W_TX_PAYLOAD_NOACK 命令。

## 图表 25 EN\_DPL 和 EN\_AA 不同工作状态

#### 8.15. 怎样将 MAX\_RT 状态位清零?

芯片在发送一个 ACK 包的时候,如果重传次数超过 ARC,就会引起 MAX RT 中断。

只有 TX FIFO 中没有数据包,才能彻底清除 MAX\_RT 中断。如果 TX FIFO 中有数据包,在清 MAX\_RT 中断后,系统又开始重传 FIFO 里的最先压入的一个数据包,直到传输成功或者重传次数再次超过 ARC。

如果想丢弃 TX FIFO 中的数据包,可以执行 FLUSH TX FIFO 命令,把 TX FIFO 清空。

故清除 MAX RT 需要依次执行如下步骤:

- ◆ 将 TX FIFO 清空 (FLUSH TXFIFO):
- ◆ 清除 MAX\_RT 标志位;

RX\_DR 和 TX\_DS 中断只要分别向其写 1 就可清除。

## 8.16. 音频应用中,无 ACK, 2Mbps 模式下,连续发 32 个包为何会出错?

由于 BK242x 发射使用的是开环模式,每隔 4ms 需要重新锁定一下发射载频,所以一次性连续发射不能超过 4ms。如果使用 5 字节地址、32 字节载荷、2Mbps 发送速率,每次连续发送最好不要超过 24 个包,等 TX FIFO 清空以后,芯片会自动重锁,然后继续发送后面的 24 个包。

## 8.17. 为什么 BK2421 的初始值用在 BK2423 上收不到数据?

Bank0\_REG6[4]寄存器在 BK2421 上没有用到,但在 BK2423 上被用作 PLL LOCK 测试模式(置 1 时),又由于 BK2421 原来默认此位为 1,所以用 BK2421 初始值会使 BK2423 进入测试模式。

建议为两者软件兼容,把 Bank0 REG6[4]此位初始值设为 0,不会影响 BK2421 使用。



### 8.18. BK2421、BK2423 和 nRF24L01+之间如何互连互通?

BK2421、BK2423 和 nRF24L01+三者之间互连互通需要注意以下两点:

1. PLL 锁定时间必须相同: nRF24L01+和 BK2423 的默认锁定时间为 130us, 而 BK2421 的默认 锁定时间为 120us, 所以 BK2421 要与其它两者相通的话,必须写 Bank1\_REG12[26:24]=b'101,即 Bank1\_REG12=0x05731200。

nRF24L01+\_REG29[0]=EN\_DYN\_ACK 的值必须与 BK242x\_Bank1\_REG12[9]的值相同:由于 BK242x\_Bank1\_REG12[9]的值默认为 1,所以 nRF24L01+\_REG29[0]=EN\_DYN\_ACK 的值也必须为 1, 如为 0,则必须初始化 BK242x\_Bank1\_REG12[9]的值为 0。



- 9. 参考文档
- [1]. BK2421/BK2423 Datasheet
- [2]. BK2421/BK2423 Hardware Reference Design
- [3]. BK2421/BK2423 Programming Guide
- [4]. BK2421/BK2423 Demo Board User Guide

