

BK2401/BK2421 Hardware Reference Design

BK2401/BK2421 硬件参考设计

V3.0

Beken Corporation

博通集成电路(上海)有限公司 中国上海张江高科技园区 科苑路 1278 号 3A

电话: (86)21 5108 6811 传真: (86)21 6087 1277

文档含博通(BEKEN)公司保密信息,非经书面许可,不可外传



更改记录

版本号	日期	作者	注释
1.0	2009年7月20日	BEKEN	正式发布。
2.0	2010年1月5日	BEKEN	更新文档符合 BK2401/BK2421 芯片;增加
			Wiggle 天线及所有天线的仿真测试结果。
3.0	2010年3月31日	BEKEN	更新文档符合 BEKEN V3.0 DEMO 板。



目录

1.	本文	档主要内容	5
2.	NANC	O DONGLE 原理图设计	6
	2.1.	原理图和 BOM 表	6
	2.2.	USB MCU 选择	
	2.3.	射频匹配电路	9
	2.4.	BK2401/BK2421 电源滤波	
	2.5.	16M 晶体选择	9
	2.5.1		
	2.5.2	使用 MCU 晶体作为输入	10
3.	NANO	O DONGLE 版图(PCB LAYOUT)设计	11
	3.2.	板材的选择	11
	3 3	駅間に関係 LAYOUT	11
	3.4.	BK2401/BK2421 芯片 LAYOUT	12
	3.5.	BK2401/BK2421 芯片 LAYOUT 3.3V 电源 LAYOUT 16M 晶体 LAYOUT	12
	3.6.	16M 晶体 LAYOUT	13
	3.7.	控制线 LAYOUT	14
	3.8.	USB MCU LAYOUT	14
4.	如何	将 NANO PCB 应用到 NORMAL MODULE 中	15
_	2.40	PCB 天线设计	
5.	2.4G	PCB 大线设计	1/
	5.1.	小尺寸 NANO DONGLE 用 PIFA 天线设计	
	5.2.	更大尺寸 NORMAL MODULE 用 PIFA 天线设计	
	5.3.	更大尺寸 NORMAL MODULE 用 WIGGLE 天线设计	2 3
6.	最终	原理图和版图 CHECKLIST	26



BEREN	BK2401/BK	2421 硬件参考设计	v3.0
图表 2 NANO 的 BI	K2401/BK2421 MODULE 原	理图	7
		晶体	
图表 9 NORMAL M	ODULE 匹配电路 LAYOUT -		15
图表 12 NANO DOI	NGLE PIFA 天线 S11		18
图表 13 NANO DOI	NGLE PIFA 天线增益		
图表 14 NORMAL N	MODULE PIFA 天线		20
图表 15 NORMAL N	MODULE PIFA 天线 S11		21
图表 16 NORMAL N	MODULE PIFA 天线增益		22
图表 17 NORMAL N	MODULE WIGGLE 天线		
图表 18 NORMAL N	MODULE WIGGLE 天线 S11-		24
图表 19 NORMAL N	MODULE WIGGLE 天线增益		25

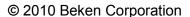


1. 本文档主要内容

本文档描述了用 BK2401/BK2421 如何简单快速地实现无线终端的硬件设计,该硬件方案可广泛应用于计算机周边及消费类无线终端设备中,如无线键鼠、无线语音、无线遥控及监视等。

文档主要包括适用于设备微型化的<mark>超小模块 Nano Dongle(11mm*18mm)</mark>的相关硬件设计(原理图及版图的设计、2.4G PCB 天线设计及相关元器件选择等),以及在此基础上如何把 Nano Dongle 的 PCB 运用到对于体积要求不是特别严的 Normal Module 上,以获得更好的性能和更广泛的应用,从而加速基于 BK2401/BK2421 芯片的无线产品硬件开发。

本文档中需要特别关注的是射频匹配电路部分的原理图和版图,以及 PCB 天线的设计,请完全按照此参考设计的要求进行布局和布线!!!

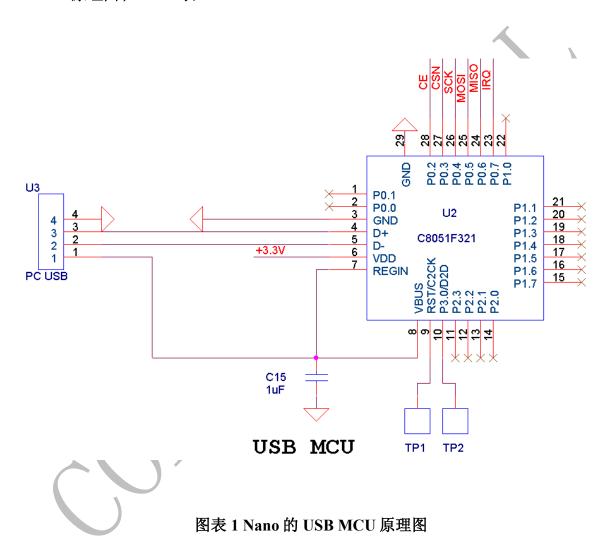




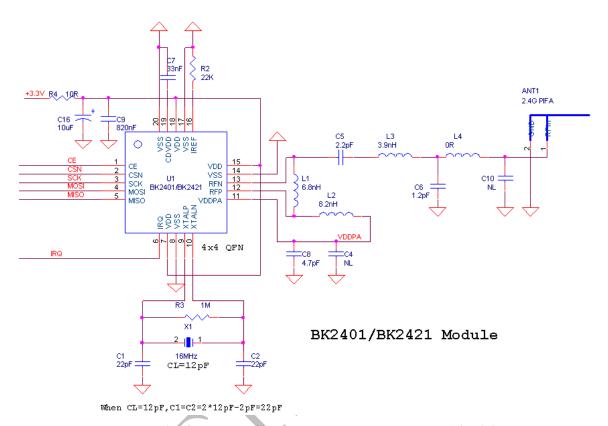
2. Nano Dongle 原理图设计

Nano Dongle 的原理图有两部分组成: USB MCU 控制器和 BK2401/BK2421 2.4G 射频收发器模块, 原理图中的值为 NL(不焊)和 0 ohm(欧姆)的元器件, 为考虑调试和兼容性请不要删掉, 在 Layout 中需保留位置,各个元件的具体型号及精度要求请参考 BOM 表。

2.1. 原理图和 BOM 表







图表 2 Nano 的 BK2401/BK2421 Module 原理图



Nano Dongle 的完整 BOM 表如下:

Item	Qty	Ref	Value	Footprint	Description
1	1	ANT1	2.4G PIFA	2.4G_Ant	2.4G PIFA Antenna
2	2	C1, C2	22pF*	0402	NPO +/-0.25pF, 6.3V
3	1	C4	NL	0402	Not Load
4	1	C5	2.2pF	0402	NPO +/-0.25pF, 6.3V
5	1	C6	1.2pF	0402	NPO +/-0.25pF, 6.3V
6	1	C7	33nF	0402	X7R, +/-10% 6.3V
7	1	C8	4.7pF	0402	NPO +/-0.25pF, 6.3V
8	1	C9	820nF	0402	X7R, +/-10% 6.3V
9	1	C10	NL	0402	Not Load
10	1	C15	1uF	0603	X5R, 16V
11	1	C16	10uF	1206	Tantalic Cap, 6.3V
12	1	L1	6.8nH	0402	Chip inductor +/-5%
13	1	L2	8. 2nH	0402	Chip inductor +/-5%
14	1	L3	3.9nH	0402	Chip inductor +/-3nH
15	1	L4	OR	0402	Resistor, Oohm
16	1	R2	22K	0402	Resistor, 22Kohm, 1%
17	1	R3	1M	0402	Resistor, 1Mohm, 5%
18	1	R4	10R	0402	Resistor, 10ohm, 5%
19	1	U1	BK2401/21	QFN20_4x4	BK2401/BK2421 chip
20	1	U2	C8051F321	MLP-28	Silab, MCU
21	1	U3	PC USB	PCUSB	USB Type A
22	1	X1	16MHz	XTAL_2X2X6	+/-60ppm, CL=12pF

^{*:}When CL=12pF, C1=C2= $2\times$ CL-2pF=22pF

图表 3 Nano Dongle 的完整 BOM



2.2. USB MCU 选择

原理图中包括一个 USB 单片机(MCU)控制芯片,该 USB 单片机为 Silicon Labs 的 C8051F321(MLP-28 封装),内部集成了一个 5V 转 3.3V 的 LDO, PIN7=REGIN 为 5V 输入,PIN6=VDD 为 3.3V 输出给 BK2401/BK2421 供电,两个测试点用来下载单片机程序。

用户可以选用其它相类似的 MCU 芯片,由于 Nano 板子的面积非常小,所以选用的 MCU 封装不应大于此芯片封装,而且需要集成内部晶体振荡器、LDO 等相关外围设备,其它供应商如 HOLTEK 的 HT82B40R。

2.3. 射频匹配电路

由于 BK2401/BK2421 为工作于 ISM 2.4G 高频的无线收发芯片,其匹配电路对芯片射频性能有很大的影响,从 BK2401/BK2421 PIN11=VDDPA, PIN12=RFP, PIN13=RFN 到天线 ANT1 之间的电路为 BK2401/BK2421 的射频匹配电路(包括元器件 C8、C4、L2、L1、C5、L3、C6、L4、C10),该电路主要包括两部分:

- ◆ L4和 C10 为天线的匹配电路,可以根据实际天线调整这两个匹配值。如果天线的输入阻抗已经设计成 50ohm(需要考虑实际机壳及周边设备对天线的影响),则此两元件可以去掉,但考虑到实际 PCB 板材及各种应用环境,建议这两个器件不要删除。由于参考设计中天线已为 50 ohm,故 L4 用 0 ohm 代替,C10 不用焊接,天线具体设计请参考 2.4G PCB 天线设计。
- ◆ 剩下的其它七个元器件为芯片的匹配电路,主要实现功能为:信号的差分与单端互转;高次谐波及本振信号的滤波;及信号本身的匹配(为达到最优的输出功率及接收灵敏度),由于此部分元器件值严重影响射频性能,其值与 Layout 设计必须严格按照本文档及附带文件中推荐的方法设计。

2.4. BK2401/BK2421 电源滤波

从 MCU LDO 出来的 3.3V 给 BK2401/BK2421 供电,由于 Nano 板子非常小,没有很完整的地和很干净的电源,所以给 BK2401/BK2421 的电源上需要加 RC 电路用来滤波,R4 为 10 欧姆电阻,大的钽电容和小电容并联靠近 BK2401/BK2421 芯片 PIN 脚放置。

2.5. 16M 晶体选择

2.5.1 16M 晶体指标

由于 Nano Dongle 的空间限制,及尽量考虑 BK2401/BK2421 背面有一个相对完整的地平面,所以宜选用 2mm*6mm 的柱状晶体,该晶体规格参数要求如下(BEKEN 使用的晶体由深圳新天源电子有限公司生产):

- ◆ 工作频率: 16MHz+-60ppm。注意: 这里的+-60ppm 为总的频率偏差,包括稳定性即个体差异、温度频偏和老化频偏等其它各种因素。
- ◆ **负载电容**: 为能正常快速起振,负载电容 CL 最大 16pF。 (如选 CL=12pF,则由于芯片内部电容和 PCB 寄生电容总共约 2~3pF 电容, C1=C2 取值为 2×12pF−2pF=22pF, C1, C2 由于影响到频率偏移,应尽量选精度高的电容,如 NP0+/-0.25pF。)
- ◆ 串联谐振电阻:该电阻为晶体寄生串联谐振电阻,值最大为100欧姆。
- ◆ **分布电容:** 该为晶体寄生分布电容,值最大为 5pF。



焊接注意:由于柱状晶体不能长时间高温焊接,所以不能过回流炉,需要手工焊接,焊接停留时间(包括晶体 PIN 脚和晶体外壳焊接时间)**每个地方不能超过 5 秒**,否则有可能导致晶体损坏,如需了解更详细的焊接工艺,请联系晶体生产厂商。

2.5.2 使用 MCU 晶体作为输入

如果 MCU 有 16M 晶体输出,则 BK24x1 可以与 MCU 共用晶体。MCU 的晶体输出 PIN 脚直接接到 BK24x1 的晶体输入 PIN 脚 PIN10=XTALN 即可,此时 PIN9=XTALP 留空,R3=C1=C2=NL

不焊,晶体的负载电容 CL 和其它参数由 MCU 晶体决定,需要通过调节 MCU 电容来调频偏。通常要求晶体输入信号的峰峰值大于 400mV,越大会有越好的信噪比和越低的电流消耗,但是幅度也不要超过 rail 电压,否则 ESD 二极管工作会恶化性能。





3. Nano Dongle 版图(PCB Layout)设计

此 Nano Dongle 的板子为两层板(top 层和 bottom 层),元器件尽量放在 top 面,bottom 面 尽量有完整的地平面,元器件的接地 PIN 应就近直接打过孔到 bottom 面。

<u>Layout 中特别要注意的是射频匹配电路的设计,应完全按照我们的参考设</u> 计布局布线。

3.1. 板材的选择

BK2401/BK2421 Nano Dongle 板子采用最常用的双面 FR4 板材结构, 板厚为 0.6mm。

3.2. 天线 Layout

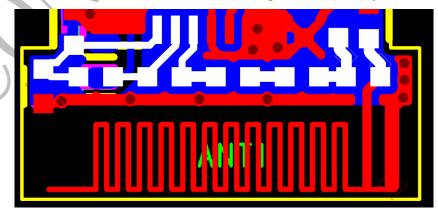
由于天线性能受板材(板厚、介质等)与周围环境(外壳、人体、天线离 PCB 地平面距离等)诸多因素的影响,所以天线需选择经过验证的结构,BEKEN 推荐的 PIFA(Printed Inverted F Antenna)天线和 Wiggle 天线都经过仿真和实测(考虑机壳等影响),天线具体设计请参考 <u>2.4G</u> PCB 天线设计。

天线 Lavout 时需要注意:

- ◆ 天线 top 部分及对应 bottom 层都需要净空,不能铺铜;
- ◆ PIFA 天线短路臂连到地以后,至少有两个对地过孔直接到 bottom 层;
- ◆ 天线与 PCB 铺铜地之间的距离应大于 0.5mm,靠近天线沿着地平面应该打一排对地过孔;
- ◆ 天线周围最好不要有金属结构或元器件、铺地平面等,最多在其中一面距离一定间隔(至少5mm)可以放一些元器件。

3.3. 射频匹配电路 Layout

由于射频匹配电路的 PCB Layout 会严重影响到射频性能,强烈建议完全按照我们已经优化的值和 layout 进行布局和布线,包括元器件与铺铜地之间的间隔(推荐为 0.2mm),地地过孔的选择(应尽可能的多),如下图中高亮部分即为 Nano Dongle 的匹配电路 Layout。



图表 4 Nano Dongle 匹配电路 Layout

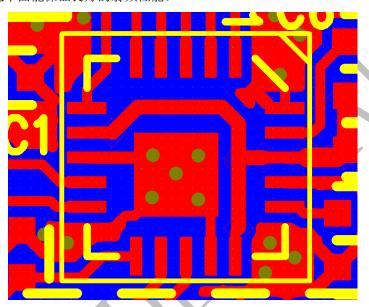
匹配电路对应的 bottom 层地平面应尽量为完整地平面,最好不要有任何走线和元器件,实际 Nano 设计中由于空间受限,晶体放在 VDDPA 走线下面了,如果空间允许,应尽量避免。



3.4. BK2401/BK2421 芯片 Layout

BK2401/BK2421 为 4mm*4mm QFN 封装的芯片,其芯片底下是需要接地的,PCB 做库的时候在芯片中心需加接地的大 pad,为保证与 PCB 底层 bottom 的地平面完整接地,**pad 中心至少需要四个地地过孔(Vias),而且手工焊接时需预先在 pad 上加锡处理。**

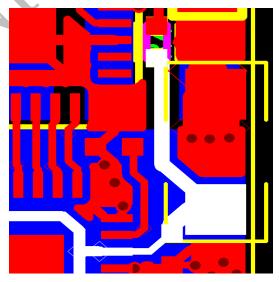
BK2401/BK2421 芯片下面对应的 bottom 层尽量不要有走线和元器件,特别是靠近射频匹配电路的部分,完整的地平面能保证良好的射频性能。



图表 5 BK2401/BK2421 芯片 Layout

3.5. 3.3V 电源 Layout

BK2401/BK2421 的电源来自 MCU 的 LDO,10ohm 串联电阻和一大一小两个并联电容对电源低通滤波,两个电容靠近 BK2401/BK2421 芯片 PIN 脚放置,小电容需更靠近芯片 PIN 脚,**电源走线需先进入电容 pad,再从电容 pad 引线出来**,如下图高亮走线。

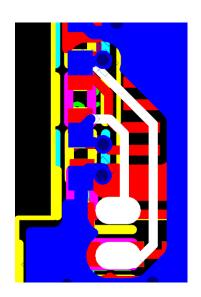


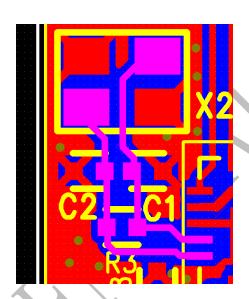
图表 6 3.3V 电源 Layout



3.6. 16M 晶体 Layout

晶体对应的平面应尽量为完整地平面,最好不要有任何走线和元器件,实际 Nano Dongle 设计中由于空间受限,晶体放在 VDDPA 走线下面了(下图左边),如果空间允许,应尽量避免,如下图右边的 Normal Module 中的晶体底下为完整地平面。





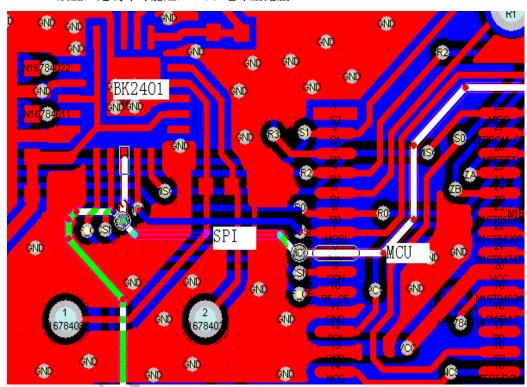
图表 7 Nano Dongle 和 Normal Module 晶体 Layout



3.7. 控制线 Layout

BK2401/BK2421 与 MCU 交互的 SPI 控制线,特别是其中两根对 BK2401/BK2421 芯片输入的 SCK、MOSI 线,需要特别小心,尽量不要与其它器件共用,走线尽量短,布局时需考虑 MCU的 SPI I/O 口靠近 BK2401/BK2421 放置,线四周需包地处理,以免受外界干扰。

如下图为 BK2401/BK2421 与 MCU 应用的例子,MCU 的 SPI 口需尽可能靠近 BK2401/BK2421 放置,走线尽可能短,MCU 地尽量完整。



图表 8 SPI 线 Layout

3.8. USB MCU Layout

MCU的 5V 电源由 USB 直接供给,根据不同的 MCU 需要适当加滤波电容,由于板子所有地都通过 USB 的地 PIN 与计算机相连,所以 USB 的地 PIN 应尽可能多打孔与 BK2401/BK2421 的地网络相连。

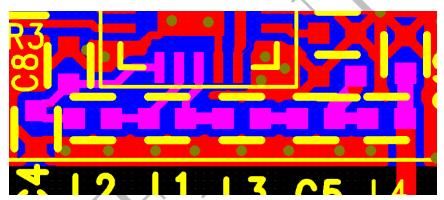


4. 如何将 Nano PCB 应用到 Normal Module 中

前面的原理图和版图设计都是针对最小的 Nano Dongle 设计的,由于空间受限,有些元器件的选择和版图设计不是最优化的,如没有相对大面积的参考地、天线因为空间限制不能做得更大、晶体可选范围窄、电源也可能载有干扰噪声,因而对于 PCB 面积局限不大的应用(如无线鼠标 PCB),可以在 Nano PCB 的基础上设计 Normal Module,以获得更好的性能和更广泛的应用。

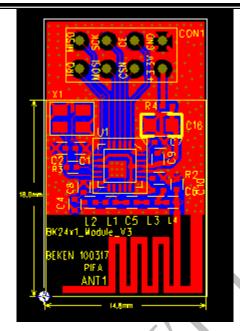
要从 Nano PCB 转到 Normal Module PCB 最关键的一点是:射频匹配部分 电路的布局、布线,元器件与铺铜地平面之间的距离(0.2mm)都要保持不变, 板材也尽量保持不变(但实际中大板子板厚一般会大于 0.6mm),由于可用面积 更大,可以适当加大铺地面积和地孔数量。

下面是用 Nano Dongle 的 PCB 移植到 Normal Module 上的一个例子, PCB 板厚为 **1mm**,射 频匹配部分电路的布局、布线与 Nano Dongle 中的完全相同,bottom 层除天线部分,其它全为地平面:



图表 9 Normal Module 匹配电路 Layout





图表 10 Normal Module 完整 Layout

从图中可知:

◆ 更完整的地平面(BK2401/BK2421 module 部分的 bottom 层全为地,没有任何走线和 元器件);

如果 BK2401/BK2421 模块与其它电路共同布板(如无线鼠标 PCB),可以把 BK2401/BK2421 模块地和其它数字信号地之间适当隔开,以免受到影响。

- ◆ 更大尺寸更好性能的天线;
- ◆ 可以选用性价比及焊接性更好的大晶体;



5. 2.4G PCB 天线设计

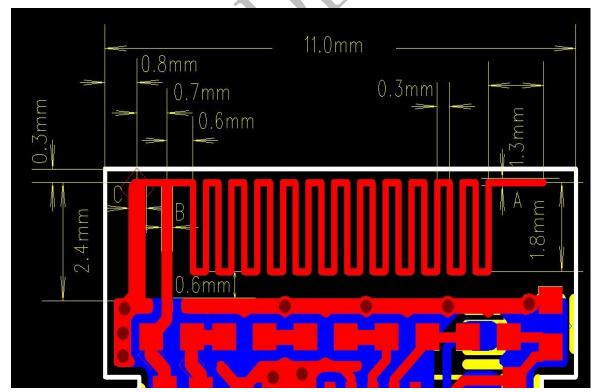
本节主要讨论的是 2.4G PCB 天线,如果不考虑成本及体积,可以选用其它天线,如贴片天线(小尺寸、中性能、中成本)或外置的鞭状天线(大尺寸、高性能、高成本),而 PCB 天线是最低成本、中等尺寸,只要设计得当又能获得足够性能的天线。

本节中包括三种天线:

- ◆ 超小型 PIFA 天线: 用于 Nano Dongle 的 PCB 天线,由于 PCB 空间受限,最大增益会比其它几种天线小 6dB 左右,即工作距离会短一半。由此天线及 MCU 做成的完整板子大小为 11mm*18mm 左右。
- ◆ 正常 PIFA 天线: 用于 Normal Module 的 PCB 天线, 所占 PCB 空间最大, 最大增益可以达到 1.5dB, 如 PCB 面积足够, 建议用此天线。由此天线做成的 RF Module 板子大小为 15mm*18mm 左右。
- ◆ 正常 Wiggle 天线: 用于 Normal Module 的 PCB 天线, 所占 PCB 空间比第二种稍小, 增益也稍差 1dB, 可以用于对体积稍有要求的无线终端, 如对于空间比较紧凑的无线 鼠标等设备。由此天线做成的 RF Module 板子大小为 13mm*18mm 左右。

5.1. 小尺寸 Nano Dongle 用 PIFA 天线设计

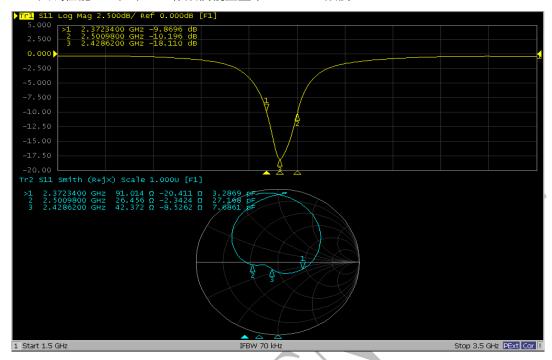
天线具体尺寸如下图(板材为两层 FR4,板厚 0.6mm); 其中天线线宽 A: 0.15mm; B: 0.25mm; C: 0.4mm



图表 11 Nano Dongle PIFA 天线

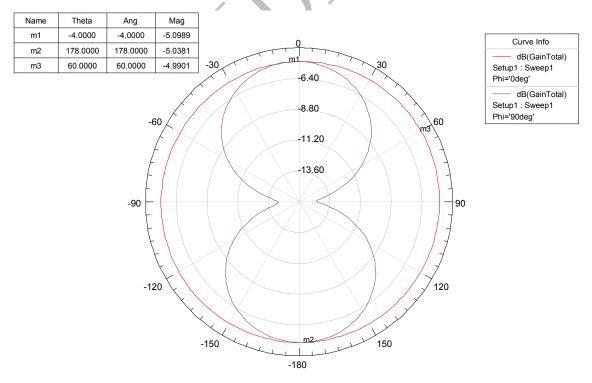


天线性能 S11 如下,工作频段覆盖整个 2.4G ISM 频段:

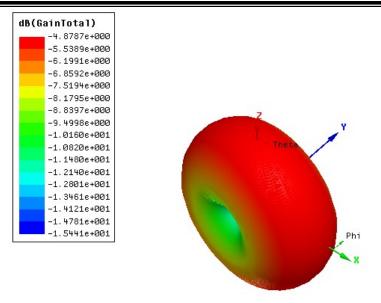


图表 12 Nano Dongle PIFA 天线 S11

2D和3D增益如下,该天线最大增益只有-5dB左右:







图表 13 Nano Dongle PIFA 天线增益

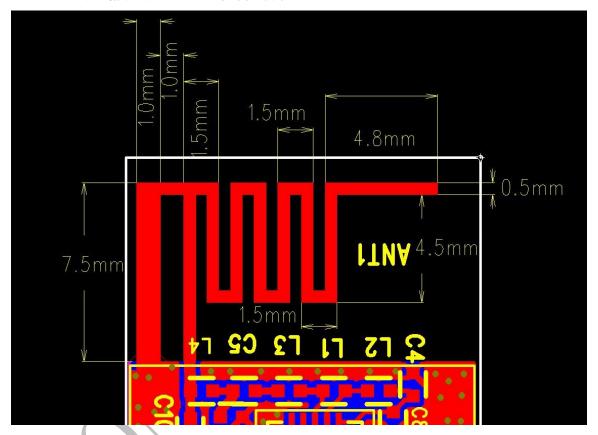


5.2. 更大尺寸 Normal Module 用 PIFA 天线设计

该天线结构就是 Normal Module 完整 Layout 中的 PIFA 天线。

天线具体尺寸如下图(板材为两层 FR4,**板厚 1.0mm**),如果板子厚度和板子大小与此不一致(板厚和地面积大小影响性能),则 Layout 时需加长天线末端尺寸,如增加最后端 4.8mm 的长度,供调试天线用。

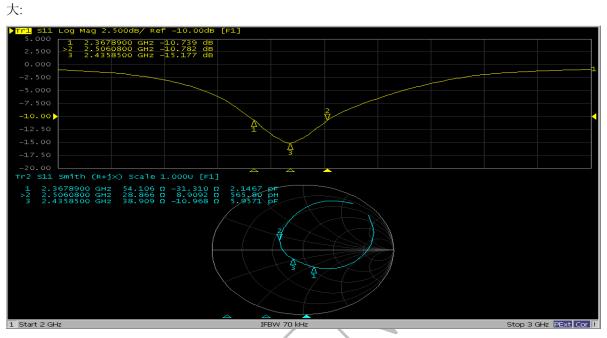
由此天线做成的 RF Module 板子大小为 15mm*18mm 左右。



图表 14 Normal Module PIFA 天线

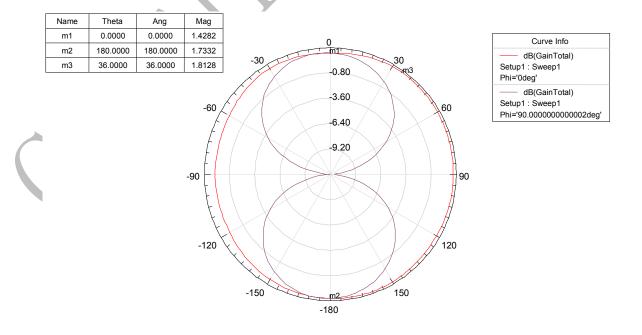


天线性能 S11 如下,工作频段覆盖整个 2.4G ISM 频段,可以看到天线工作带宽比 Nano 更

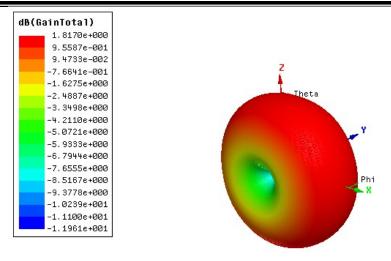


图表 15 Normal Module PIFA 天线 S11

2D和 3D增益如下,该天线最大增益比 Nano 大 6dB 左右,达到 1.5dB 左右:







图表 16 Normal Module PIFA 天线增益

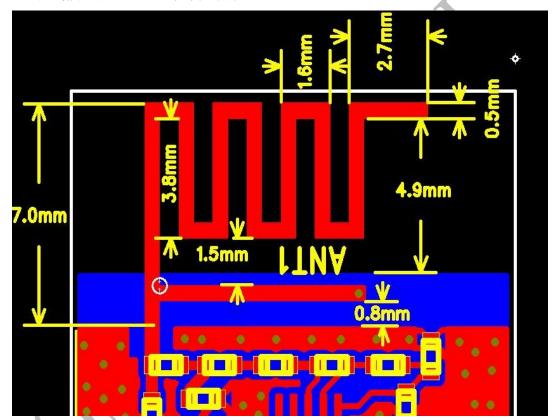


5.3. 更大尺寸 Normal Module 用 Wiggle 天线设计

Wiggle 天线比大 PIFA 天线占用空间更小,应用更灵活,而性能亦差不多,广泛应用于无线键鼠产品当中。

天线具体尺寸如下图(板材为两层 FR4,**板厚 1.0mm**),如果板子厚度和板子大小与此不一致(板厚和地面积大小影响性能),则 Layout 时需加长天线末端尺寸,如增加最后端 2.7mm 的长度,供调试天线用。

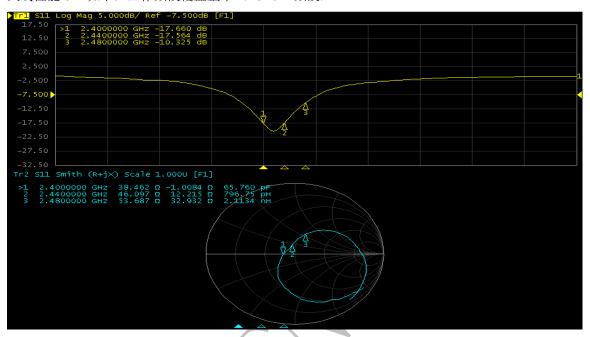
由此天线做成的 RF Module 板子大小为 13mm*18mm 左右。



图表 17 Normal Module Wiggle 天线

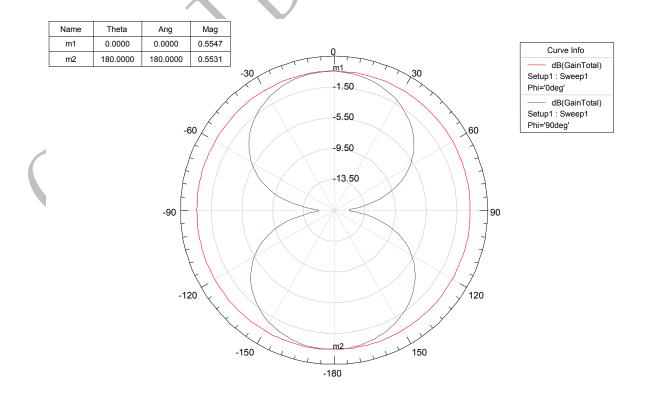


天线性能 S11 如下,工作频段覆盖整个 2.4G ISM 频段:

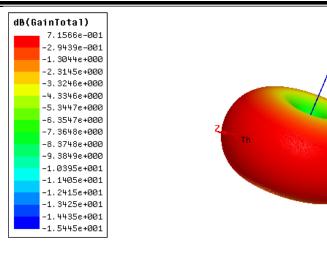


图表 18 Normal Module Wiggle 天线 S11

2D 和 3D 增益如下,该天线最大增益比 Normal PIFA 稍小 1dB 左右:







图表 19 Normal Module Wiggle 天线增益



6. 最终原理图和版图 Checklist

当完成 PCB 设计,准备投板之前,请依次检查是否已经考虑了前面的设计要求,以下是一些必须满足的项目。

原理图方面:

- ◆ 原理图中有几个 NL (不焊) 和 0ohm(欧姆)的元器件不要删掉;
- ◆ C1 和 C2 需要根据 CL 来算值,如 CL=12pF,则 C1=C2=2×12pF-2pF=22pF;
- ◆ 用于电源滤波的串联电阻和并联大电容建议加上;
- ◆ BK2401/BK2421 周围的其它元器件值必须与参考设计完全一致

版图方面:

- ◆ 射频匹配电路的版图是否与参考设计完全一致;
- ◆ 天线 top 部分及对应 bottom 层都需要净空,不能铺铜;
- ◆ 与 MCU 相连的 SPI 接口应尽量短,四周需包地防干扰处理;
- ◆ Bottom 层尽量有干净完整的地平面;_
- ◆ BK2401/BK2421 芯片底下的地 pad 至少需要四个地地过孔(Vias)与 bottom 层相连;
- ◆ 给BK2401/BK2421的供电应按照要求尽量走得干净;
- ◆ USB 的地 PIN 应尽可能多的与板子地相连;

