Flexi Soft Designer

SICK

Applikationsname: Flexi-Soft-Hauptmodul FX3-CPU0

Geräte-Prüfsumme Software: 0x7F97501B - Geräte-Prüfsumme Gerät: 0x7F97501B

Konfigurationsdatum und -zeit: 17.08.2020 15:38:00



Inhalt

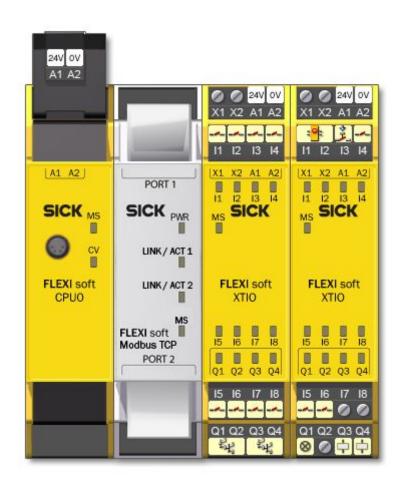
1.		Stü	icklist	e	.4
2.		Dia	gnos	e	.5
3.	_	Zus	samm	nenfassung	.5
	3.1.			I O	
	3.2.		Modul	l 13	5
	3.3.		Modul	l 1	6
	3.4.		Modul	12	6
4.		V o	nfiaur	ration	6
			•		
	4.1.		Install	ierte Softwarekomponenten	6
	4.2.		Allgen	neine Information	7
	4.3.		CPU		8
	4.	.3.1		FX3-CPU0: Allgemeine Informationen	8
		.3.1		Prüfsummenwerte	3
		.3.1		Leistungsfähigkeit der CPU	
		.3.2. .3.2.		CPU-LogikSeite 1	
		.3.3.		FX3-CPU0: Ein-/Ausgänge	
		.3.3.		Verdrahtungsbeispiel	
	4.4.		I/O-M	odul	10
		.4.1.		XTIO[1]	
		.4.1.	.1.	Allgemeine Informationen	10
		.4.1.		Eingänge	
		.4.1. .4.1.		Ausgänge	
		.4. 1. .4.1.		Versorgungsspannung Verdrahtungsbeispiel	
		.4.2	-	XTIO[2]	
		.4.2. .4.2.		Allgemeine Informationen	
		.4.2.		Eingänge	
		.4.2		Ausgänge	
	4.	.4.2		Versorgungsspannung	
	4.	.4.2	.5.	Verdrahtungsbeispiel	12
	4.5.		Gatev	vay	13
	4.	.5.1.	-	GMOD: Allgemeine Informationen	13
	4	.5.2		GMOD: Routing	
		.5.2.		Flexi Soft zum Netzwerk	
		.5.2.		Netzwerk zur Flexi Soft	
		.5.3		GMOD: Gerätekonfiguration	
5.		I/O	-Übeı	rsicht	15





1. Stückliste





Menge	Titel	Tagname	Artikeln ummer	Interne Artikelnum mer	Beschreibung
1	CPU0	CPU0[0]	1043783		Flexi-Soft-Hauptmodul FX3-CPU0
1	MPL0	Systemstecker	1043700		Flexi-Soft-Systemstecker
1	GMOD	GMOD[13]	1044073		GMOD-Gateway
1	XTIO	XTIO[1]	1044125		Flexi-Soft-I/O-Modul FX3-XTIO
1	Einkanaliger Schließer / Einkanalig	TIM Hinten 1.XTIO [1].I1			
1	Einkanaliger Schließer / Einkanalig	TIM Hinten 2.XTIO [1].I2			
1	Einkanaliger Schließer / Einkanalig	TIM Hinten 3.XTIO [1].I3			
1	Einkanaliger Schließer / Einkanalig	TIM Hinten 4.XTIO [1].I4			
1	Einkanaliger Schließer / Einkanalig	TIM Vorne 1.XTIO			
1	Einkanaliger Schließer / Einkanalig	TIM Vorne 2.XTIO			
1	Einkanaliger Schließer / Einkanalig	TIM Vorne 3.XTIO [1].I7			
1	Einkanaliger Schließer / Einkanalig	TIM Vorne 4.XTIO [1].I8			



Menge	Titel	Tagname	Artikeln ummer	Interne Artikelnum mer	Beschreibung
1	PNP-Ausgang / Zweikanalig	TIM vorne Feldauswahl.XTIO [1].Q1Q2			
1	PNP-Ausgang / Zweikanalig	TIM hinten Feldauswahl.XTIO [1].Q3Q4			
1	XTIO	XTIO[2]	1044125		Flexi-Soft-I/O-Modul FX3-XTIO
1	Reset / Einkanalig	Reset.XTIO[2].I3			
1	Einkanaliger Schließer / Einkanalig	Mute.XTIO[2].I4			
1	Einkanaliger Schließer / Einkanalig	Ladebuchse.XTIO [2].I5			
1	Einkanaliger Schließer / Einkanalig	230V Buchse.XTIO [2].I6			
1	Lampe / Einkanalig	Lampe.XTIO[2].Q1			
1	Schütz / Einkanalig	Freigabe Panda.XTIO[2].Q3			
1	Schütz / Einkanalig	Freigabe ! Motoren.XTIO[2].Q4			
1	Not-Halt-Taster, / Zweikanalig, kompaktes Komplettgerät	Not-Halt-Taster Außen.XTIO[2].I1I2			

2. Diagnose

Momentane Betriebszeit: 2.15:01:41, Spannung aus und wieder ein: 111 - Aktuell: 0, Historisch: 0

Keine Fehlerhistorie verfügbar.

3. Zusammenfassung

3.1. Modul 0

	Geräteklass	Typencode:	Seriennum	Softwareve	Hardwarev	Version/	Betriebszusta
	e:		mer:	rsion	ersion:	Step:	nd:
**************************************	CPU0	FX3- CPU000000	1938 0041	V 4.04.0	4.00	1.9.1.228 V 4.xx	Online

3.2. Modul 13



	Geräteklass e:	Typencode:	Seriennum mer:	Softwareve rsion	Hardwarev ersion:	Version/ Step:	Betriebszusta nd:
7777	GMOD	FX0- GMOD00000	1937 0308	V 2.11.0	1.01	1.9.1.228 V 2.xx	Online

Fehlermeldungen:

Modul hat externen Fehler Modul-Eingangsstatus ist ungültig Modul-Ausgangsstatus ist ungültig

3.3. Modul 1

	Geräteklass e:	Typencode:	Seriennum mer:	Softwareve rsion	Hardwarev ersion:	Version/ Step:	Betriebszusta nd:
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	XTIO	FX3-XTIO84002	1936 2980	V 3.10.0	1.11	1.9.1.228 V 3.xx	Online

3.4. Modul 2

	Geräteklass e:	Typencode:	Seriennum mer:	Softwareve rsion	Hardwarev ersion:	Version/ Step:	Betriebszusta nd:
w -	XTIO	FX3-XTIO84002	1936 1497	V 3.10.0	1.11	1.9.1.228 V 3.xx	Online

4. Konfiguration

4.1. Installierte Softwarekomponenten

Grundkomponenten (Station)	1.9.1.228
Software component for GCC1 Network Modules	1.7.0.128
Software component for GS3S gateway	1.8.0.1
Softwarekomponente für Relaisausgangserweiterung UE410-2RO3	3 1.9.1.228
Softwarekomponente für Relaisausgangserweiterung UE410-4RO3	3 1.9.1.228
Software-Komponente für Flexi-Soft-Erweiterungsmodul FX3-ANAC	1.9.1.228
Softwarekomponente für GCAN-Gateway	1.9.1.228
Softwarekomponente für GDEV-Gateway	1.9.1.228
Softwarekomponente für GENT-Gateway	1.9.1.228
Softwarekomponenten für GETC-Gateway	1.9.1.228
Softwarekomponente für GMOD-Gateway	1.9.1.228
Softwarekomponente für GPNT-Gateway	1.9.1.228
Softwarekomponente für GPRO-Gateway	1.9.1.228
Softwarekomponente für Motion-Control-Modul Drive Monitor FX3-	1.9.1.228
MOC0	
Softwarekomponente für Motion-Control-Modul Drive Monitor FX3-	1.9.1.228
MOC1	
Softwarekomponente für Motion-Control-Modul MOC3SA	1.9.1.228



Softwarekomponente für Sicherheits-Relais ReLy OSSD1 1.9.1.228 Softwarekomponente für I/O-Modul STIO 1.9.1.228 Softwarekomponente für Sicherheits-Relais UE10 1.9.1.228 Softwarekomponente für Sicherheits-Relais UE12 1.9.1.228 Softwarekomponente für I/O-Modul XTDI 1.9.1.228 Softwarekomponente für I/O-Modul FX3-XTDS 1.9.1.228 Softwarekomponente für I/O-Modul XTIO 1.9.1.228 Softwarekomponente für Hauptmodule CPU0 und CPU1 1.9.1.228

4.2. Allgemeine Information

Benutzergruppe
Applikationsname
Applikationsbeschreibung
Konfigurations-Prüfsumme
Geräte-Prüfsumme
Konfigurationsstatus
Gerätestatus
Konfigurationsdatum



Autorisierter Kunde Flexi-Soft-Hauptmodul FX3-CPU0

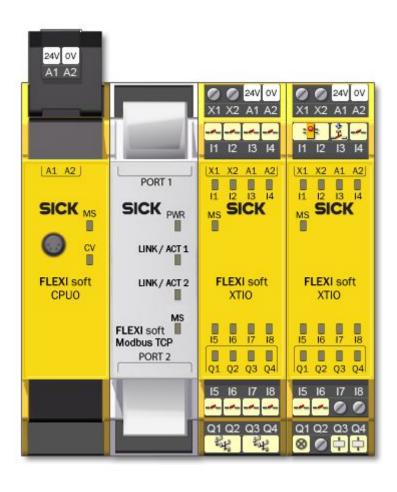
0x7F97501B 0x7F97501B Verifiziert Verifiziert 17.08.2020 15:38

2









Modul	Typenschlüssel	Step	Adresse
CPU0	FX3-CPU000000	V 4.xx	0
GMOD	FX0-GMOD00000	V 2.xx	13
XTIO	FX3-XTIO84002	V 3.xx	1
XTIO	FX3-XTIO84002	V 3.xx	2



4.3. CPU

4.3.1. FX3-CPU0: Allgemeine Informationen

Typenschlüs sel	Seriennumm er	Softwarevers ion	Hardwarever sion	Version/Step	Speicherverbr auch (UI/ Logik)	Adresse
FX3-CPU000000	1938 0041	V 4.04.0	4.00	1.9.1.228 V 4.xx	6,87% / 4,72%	0
FX3-MPL000001	1939 0966	-	-	1.9.1.228	-	-

4.3.1.1. Prüfsummenwerte

	Projektprüfsu Geräte-			
	mme	Prüfsumme		
Konfigurations-	0x7F97501B	0x7F97501B		
Prüfsumme				

4.3.1.2. Leistungsfähigkeit der CPU

Einstellungen

- ✓ Logikoptimierung der CPU aktiviert (ca. 25% gesteigerte Leistung im Vergleich zu einer CPU V3)
- ✓ EFI deaktiviert, um die Logikleistung um ca. 50% zu steigern
- Flexi Loop deaktiviert
- Flexi Line deaktiviert

4.3.2. CPU-Logik

	Benutzt
Funktionsbausteine	12
Ausführungszeit (ms)	4

4.3.2.1. Seite 1

Nummer	Name	Eingang	Ausgang	Einstellungen
0	AND	I.0 TIM Vorne 1.XTIO[1].I5		Eingang 1: Nicht invertiert
		I.1 TIM Vorne 2.XTIO[1].I6		Eingang 2: Invertiert
		I.2 TIM Vorne 3.XTIO[1].I7		Eingang 3: Invertiert
		I.3 TIM Hinten 1.XTIO[1].I1		Eingang 4: Nicht invertiert
		I.4 TIM Hinten 2.XTIO[1].I2		Eingang 5: Invertiert
		I.5 TIM Hinten 3.XTIO[1].I3		Eingang 6: Invertiert
1	Abschaltver	I.0 TIM Vorne 4.XTIO[1].I8	O.0 AND 1 -> I.0 ->	Verzögerungszeit: 500 ms
	zögerung		Eingang 1	
2	Abschaltver	I.0 TIM Hinten 4.XTIO[1].I4	O.0 AND 1 -> I.1 ->	Verzögerungszeit: 500 ms
	zögerung		Eingang 2	
3	Reset	I.0 Reset.XTIO[2].I3	O.0 AND 5 -> 1.0 ->	Min. Reset-Pulszeit: 100 ms
			Eingang 1	
		I.1 Not-Halt-Taster	O.0 Freigabe Panda.XTIO	
		Außen.XTIO[2].I1I2	[2].Q3	
			O.1 Nicht verbunden	
			O.2 OR 0 -> I.1 -> Eingang 2	
4	AND	I.0 TIM Vorne 1.XTIO[1].I5		Eingang 1: Invertiert
		I.1 TIM Vorne 2.XTIO[1].I6		Eingang 2: Invertiert
		I.2 TIM Vorne 3.XTIO[1].I7		Eingang 3: Nicht invertiert
		I.3 TIM Hinten 1.XTIO[1].I1		Eingang 4: Invertiert
		I.4 TIM Hinten 2.XTIO[1].I2		Eingang 5: Invertiert
		I.5 TIM Hinten 3.XTIO[1].I3		Eingang 6: Nicht invertiert
5	AND	I.0 TIM Vorne 1.XTIO[1].I5	O.0 Nicht verbunden	Eingang 1: Invertiert
		I.1 TIM Vorne 2.XTIO[1].I6		Eingang 2: Nicht invertiert
		I.2 TIM Vorne 3.XTIO[1].I7		Eingang 3: Nicht invertiert
		I.3 TIM Hinten 1.XTIO[1].I1		Eingang 4: Invertiert
		I.4 TIM Hinten 2.XTIO[1].I2		Eingang 5: Nicht invertiert



Nummer	Name		Ausgang	Einstellungen	
		I.5 TIM Hinten 3.XTIO[1].I3		Eingang 6: Nicht invertiert	
6	AND	I.0 Abschaltverzögerung 0		Eingang 1: Nicht invertiert	
		-> O.0 -> Freigabe I.1 Abschaltverzögerung 1	1	Eingang 2: Nicht invertiert	
		-> O.0 -> Freigabe	Eingang 1	Elligang 2. Nicht invertiert	
7	AND	1.0 AND 1 -> 0.0 ->		Eingang 1: Nicht invertiert	
•	, 10	Ausgang 1	2	Linguing 1. Mont involuent	
		I.1 230V Buchse.XTIO		Eingang 2: Invertiert	
		[2].16			
		I.2 Ladebuchse.XTIO[2].I5		Eingang 3: Invertiert	
		I.3 AND 2 -> O.0 ->		Eingang 4: Nicht invertiert	
8	OR	Ausgang 1	0 0 AND 5 > 1.1 >	Fingens 1. Night invertigat	
0	UK	I.0 Mute.XTIO[2].I4	O.0 AND 5 -> I.1 -> Eingang 2	Eingang 1: Nicht invertiert	
		I.1 AND 0 -> O.0 ->	Lingariy 2	Eingang 2: Nicht invertiert	
		Ausgang 1		Linguing 2. Mont involuent	
9	OR	I.0 AND 1 -> O.0 ->	O.0 Lampe.XTIO[2].Q1	Eingang 1: Invertiert	
		Ausgang 1			
		I.1 Reset 0 -> O.2 -> Reset		Eingang 2: Nicht invertiert	
40	NOT	erforderlich	00511		
10	NOT	I.0 AND 2 -> O.0 -> Ausgang 1	O.0 Feldverletzung		
11	AND	I.0 Reset 0 -> 0.0 ->	O.0 Freigabe !	Eingang 1: Nicht invertiert	
• •		Freigabe	Motoren.XTIO[2].Q4	gang 1.110111111110111011	
		I.1 OR 1 -> O.0 -> Ausgang		Eingang 2: Nicht invertiert	
		1			
→ TM Hinten 4.XTIO(1)	Ji4 Bhaana 2 Abschaltve	Treisole			
	<u></u>	Reset #FR 3	Freizabe		# Freigabe Panda.XTIO[2] ウ
Not-Halt-Taster A	Außen X	Freigabe 1 Reset	Freigabebedingung erfüllt	9.1	■ Lampe XTIO[2].G1
			Reset erforderlich Engang 2 OR 0	Engang 1 11 Ausgang 1	Freigabe IMotoren.XTIO 💠
				:⊗-	Tropic moderation Q
				Engana 2 MAD 5	
→ Mute.XTIO[2].I4	in the second se		Engang		
			Bingang 1 7 Ausgang 1 Bingang	12 OR1	
230V Buchse.XT	10[2]16		Engang 2 Of 18-		
Ladebuchse XTK	0[2].15		Eingang 3 Out AND 0		
TIM Vorne 1.XTIO		Brigang 1 0 Assgang 1	Bingang 4		
→ TIM Vorne 2.XTI0		Brigging 3 Oil AND 2	Freigabe Antriebe		
→ TIM Vorne 3.XTIC	0[1].17	Brosno 5 Or			
TIM Hinten 1.XTIC		Fingang 6 O	ng 10 Ausgang Feldiverletzung	€	
→ TIM Hinten 2.XTIC		Engang 1 0 6 Ausgang 1	->-		
→ TIM Hinten 3.XTIC	MITS T	Finance 2 = 18 - AND 4	NOT 1		
		Engang 5			
		Engang 8 Feld 2 und 3 verletzt			
		Engang 1 4 Ausgang 1			
		Engang 3			
		Engang 4 Ou			
		Eingang 6 Feld 3 verletzt			
		· ······ P · VAPPAGE			

4.3.3. FX3-CPU0: Ein-/Ausgänge

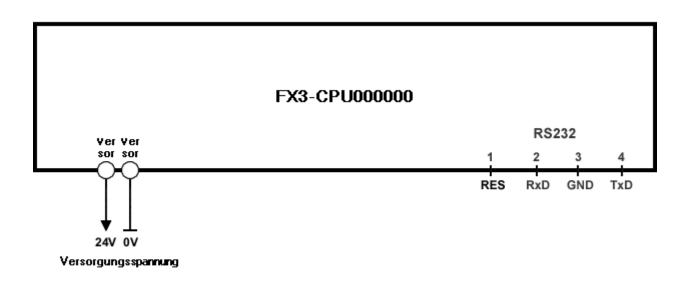
Bezeichnung

24V 0V

A1 CPU0[0] Stromversorgung

4.3.3.1. Verdrahtungsbeispiel





4.4. I/O-Modul

4.4.1. XTIO[1]

4.4.1.1. Allgemeine Informationen

Typenschlüs	Seriennumm	Softwarevers	Hardwarever	Version/Step	Adresse
sel	er	ion	sion		
FX3-XTIO84002	1936 2980	V 3.10.0	1.11	1.9.1.228 V 3.xx	1

4.4.1.2. Eingänge

			Modus	Titel/Name	EIN- AUS	AUS- EIN	Entp rellz eit [ms]	Dis. [ms]	Testp eriode [ms]		Max. Aus-Ein- Verzöger ung [ms]
2	24V	 I1	- -	Einkanaliger Schließer (Einkanalig) / TIM Hinten 1	-	-	0	-	-	-	-
3	24V	 12	<i>_</i> _	Einkanaliger Schließer (Einkanalig) / TIM Hinten 2	-	-	0	-	-	-	-
4	24V	 13	<i>_</i> _	Einkanaliger Schließer (Einkanalig) / TIM Hinten 3	-	-	0	-	-	-	-
5	24V	 14	<i>_</i> _	Einkanaliger Schließer (Einkanalig) / TIM Hinten 4	-	-	0	-	-	-	-
6	24V	 15	<i>_</i> _	Einkanaliger Schließer (Einkanalig) / TIM Vorne 1	-	-	0	-	-	-	-
7	24V	 16	<i>_</i> _	Einkanaliger Schließer (Einkanalig) / TIM Vorne 2	-	-	0	-	-	-	-
8	24V	 17	<i>_</i> _	Einkanaliger Schließer (Einkanalig) / TIM Vorne 3	-	-	0	-	-	-	-
9	24V	 18	<i>_</i> _	Einkanaliger Schließer (Einkanalig) / TIM Vorne 4	-	-	0	-	-	-	-

4.4.1.3. Ausgänge

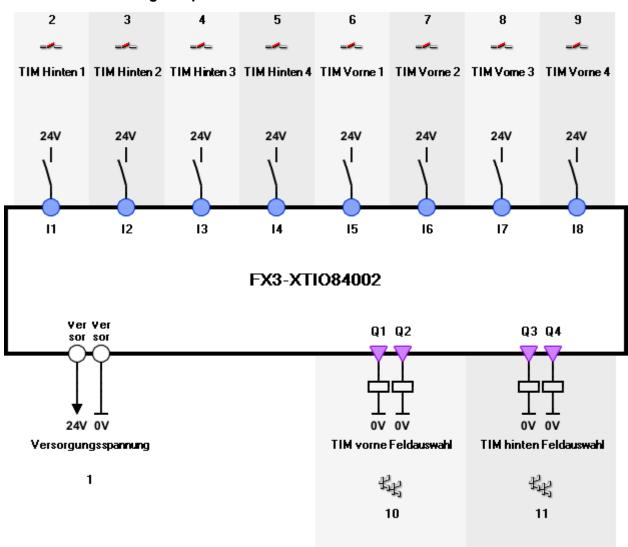


		Modus	Titel/Name	Erhöhte kapazitiv e Lasten
10	KK.	Q1 Q2	PNP-Ausgang (Zweikanalig) / TIM vorne Feldauswahl	Deaktiviert
11	KK.	Q3 Q4	PNP-Ausgang (Zweikanalig) / TIM hinten Feldauswahl	Deaktiviert

4.4.1.4. Versorgungsspannung

			Titel/Name	
1	24V	A1	XTIO[1] Stromversorgung	

4.4.1.5. Verdrahtungsbeispiel



4.4.2. XTIO[2]

4.4.2.1. Allgemeine Informationen

Typenschlüs sel	Seriennumm er	Softwarevers ion	Hardwarever sion	Version/Step	Adresse

4.4.2.2. Eingänge



		Modus	Titel/Name	EIN- AUS	AUS- EIN	Entp rellz eit [ms]	Dis. [ms]	Testp eriode [ms]		Max. Aus-Ein- Verzöger ung [ms]
2	24V 💃	13	Reset (Einkanalig)	-	-	0	-	-	-	-
3	24V 🚤	14	Einkanaliger Schließer (Einkanalig) / Mute	-	-	0	-	-	-	-
4	24V 🚤	I5 	Einkanaliger Schließer (Einkanalig) / Ladebuchse	-	-	0	-	-	-	-
5	24V 🚤	l6 	Einkanaliger Schließer (Einkanalig) / 230V Buchse	-	-	0	-	-	-	-
9	24V 24V	11 走	Not-Halt-Taster, (Zweikanalig, kompaktes Komplettgerät) / Not-Halt- Taster Außen	-	-	0	3000	-	-	-

4.4.2.3. Ausgänge

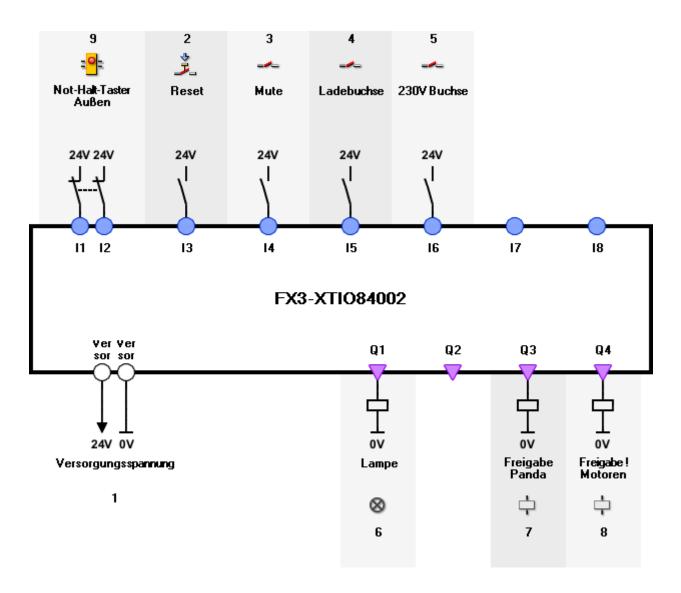
		Modus	Titel/Name	Erhöhte kapazitiv e Lasten
6	\otimes	Q1 📥	Lampe (Einkanalig)	Deaktiviert
7	÷	Q3 📥	Schütz (Einkanalig) / Freigabe Panda	Deaktiviert
8		Q4 📥	Schütz (Einkanalig) / Freigabe !Motoren	Deaktiviert

4.4.2.4. Versorgungsspannung

			Titel/Name	
1	24V <u></u>	A1	XTIO[2] Stromversorgung	
	0V 	A2		

4.4.2.5. Verdrahtungsbeispiel





4.5. Gateway

4.5.1. GMOD: Allgemeine Informationen

Typenschlüs	Seriennumm	Softwarevers	Hardwarever	Version/Step	Adresse
sel	er	ion	sion		
FX0-GMOD00000	1937 0308	V 2.11.0	1.01	1.9.1.228 V 2.xx	13

4.5.2. GMOD: Routing

4.5.2.1. Flexi Soft zum Netzwerk

Aktualisierungsrate [ms]

Eingangsdatensatz 1

[Byte	[Byte 0] Byte 0								
[0.7]	Ergebnis 0.7	[0.6]	Ergebnis 0.6	[0.5]	Ergebnis 0.5	[0.4]	Ergebnis 0.4		
[0.3]	Ergebnis 0.3	[0.2]	Ergebnis 0.2	[0.1]	Ergebnis 0.1	[0.0]	Feldverletzung		



[Byte 4] Modul 0 [XTIO[1]]]					
[4.7] TIM Vorne 4.XTIO[1].18 [4.3] TIM Hinten 4.XTIO [1].14	3 [4.6] [4.2]	TIM Vorne 3.XTIO[1].17 TIM Hinten 3.XTIO [1].13	[4.5] [4.1]	TIM Vorne 2.XTIO[1].l6 TIM Hinten 2.XTIO [1].l2	[4.4] [4.0]	TIM Vorne 1.XTIO[1].I5 TIM Hinten 1.XTIO [1].I1
[Byte 5] Modul 1 [XTIO[2]]]					
[5.7]	[5.6]		[5.5]	→ 230V Buchse.XTIO	[5.4]	Ladebuchse.XTIO
[5.3]	[5.2]	Reset.XTIO[2].I3	[5.1]	[2].16 	[5.0]	[2].15 Not-Halt-Taster Außen.XTIO[2].1112
[Byte 16] Modul 0 [XTIO[1]]					
[16.7] [16.3] 蝎 -	[16.6] [16.2]	ട്ടൂ TIM hinten Feldauswahl.XTIO [1].Q3Q4	[16.5] [16.1]	¹ 2012 −	[16.4] [16.0]	划 TIM vorne Feldauswahl.XTIO [1].Q1Q2
[Byte 17] Modul 1 [XTIO[2	2]]					
[17.7] [17.3]	[17.6] [17.2]		[17.5] [17.1]		[17.4] [17.0]	⊗ Lampe.XTIO[2].Q1
[Byte 28] Set1.B28						
[28.7] № Bit7 [28.3] № Bit3		I→ Bit6 I→ Bit2		i⊷i Bit5 i⊷i Bit1	[28.4] [28.0]	► Bit4 ► Bit0
[Byte 29] Set1.B29						
[29.7] № Bit7 [29.3] № Bit3		I→I Bit6 I→I Bit2		H Bit5 H Bit1	[29.4] [29.0]	► Bit4 ► Bit0
[Byte 30] Set1.B30						
[30.7] № Bit7 [30.3] № Bit3		I→I Bit6 I→I Bit2		I→ Bit5 I→ Bit1	[30.4] [30.0]	► Bit4 ► Bit0
[Byte 31] Set1.B31						
[31.7] № Bit7 [31.3] № Bit3	-	I→ Bit6 I→ Bit2		H Bit5 H Bit1		H Bit4 H Bit0
4.5.2.2. Netzwerk zur	Flexi S	Soft				
Aktualisierungsrate [ms]						
Ausgangsdatensatz 1						
[0] S1.B0						
[0.7] ♣ Bit7 [0.3] ♣ Bit3	[0.6] [0.2]	Hit6 Hit2	[0.5] [0.1]	Hit5Hit1	[0.4] [0.0]	Hit4 Hit0
[1] S1.B1						
[1.7] ♣ Bit7 [1.3] ♣ Bit3	[1.6] [1.2]	H Bit6 H Bit2	[1.5] [1.1]	Hit5 Hit1	[1.4] [1.0]	- Bit4 - Bit0
[2] S1.B2						
[2.7]	[2.6] [2.2]	H Bit6 H Bit2	[2.5] [2.1]	Hard Bit5 Hard Bit1	[2.4] [2.0]	Hit4 Hit0
[3] S1.B3						
[3.7] 🙌 Bit7	[3.6]	₩ Bit6	[3.5]	₩ Bit5	[3.4]	₩ Bit4



[3.3] H Bit3 [3.2] H Bit2 [3.1] H Bit1 [3.0] H Bit0

4.5.3. GMOD: Gerätekonfiguration

Allgemeine Konfiguration

IP-Adresse	Subnetzmaske	Default-Gateway	DHCP	Timeout (s) Gerätename
192.168.1.20	255.255.255.0	192.168.1.1	Aus	0	FX0-GMOD

TCP/IP-Konfiguration - Socket 1

Hören auf	Verbinden zu	Automatisc hes Update	Update- Rate (ms)	Datensatz '	1 Datensatz 2	2 Datensatz 3	B Datensatz 4
9100	-	Aus	-	An	Aus	Aus	Aus

Modbus-Konfiguration - Flexi Soft an SPS

Verbindungs modus	COS-Update	Heartbeat- Intervall			Datensatz 3/ Update Rate (ms)	
SPS fordert an	Aus	Ein	400001 / 5000	400100 / 5000	400200 / 5000	400300 / 5000

Modbus-Konfiguration - SPS an Flexi Soft

Verbindungs modus	Update Rate	Datensatz 2/ Update Rate		Update Rate	Datensatz 5/Update Rate (ms)
	(ms)	(ms)	(ms)	(ms)	
SPS schreibt	401000 / 5000	401100 / 5000	401200 / 5000	401300 / 5000	401400 / 5000

5. I/O-Übersicht

5.1. I/O-Modul

