Ακαδ. Έτος
2024-25

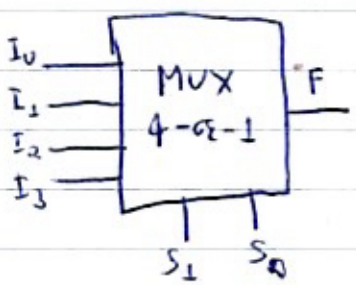
Αρχιτεκτονική Υπολογιστών - Διάλεξη 1 (17/02/2025)

Συστήματα Αρίθμησης
Χάρτες Karnaugh
Αποκωδικοποιητές (Cascading RAM)
Πολυπλέκτες
Αθροιστές
Δυαδικό Σύστημα

} Από Συστήματα Υπολογιστών - Α' Εξάμ.

Σχεδιάγραμμα Μαθήματος
1) Εφαρμογές πολυπλεκτών
2) Στοιχεία μνήμης (FLIP-FLOP)* και καταχωρητές*
3) RAM (εσωτερική οργάνωση)
4) Καταχωρητές CPU
5) Ανάκλαση εκτέλεσης εντολών
6) Μορφές εντολών*
7) Επεξεργαστές RISC*
   Διαφορές με CISC
8) Κρυφή Μνήμη
9) Διασωλήνωση*

Πολυπλέκτης: ένα κύκλωμα που δέχεται 2^N εισόδους και τις εξάγει σε μία και μοναδική έξοδο



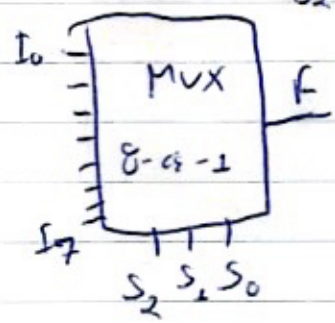
Πίνακας Αλήθειας

S_1	S_0	F
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

N=4 είσοδοι
$\log_2(N)$ γραμμές επιλογής

S_2	S_1	S_0	F
0	0	0	I_0
0	0	1	I_1
0	1	0	I_2
0	1	1	I_3
1	0	0	I_4
1	0	1	I_5
1	1	0	I_6
1	1	1	I_7

$N = 8$ είσοδοι, $\log_2(8) = 3$ γραμμές επιλογής



Η είσοδος την οποίαν οι τιμές χαρακτήρισαν από τις γραμμές επιλογής βγαίνει στην έξοδο.

Εφαρμογές Πολυπλεκτών

1η Εφαρμογή: Υλοποίηση λογικών συναρτήσεων

Να κατασκευαστεί με πολυπλέκτη 4-σε-1 ένα κύκλωμα πλήρους αθροιστή. Οι γραμμές εισόδου A, B του πλήρους αθροιστή να συνδεθούν με τις γραμμές επιλογής του πολυπλέκτη και το κρατούμενο εισόδου C_{in} με τις γραμμές εισόδου του πολυπλέκτη.

ΛΥΣΗ

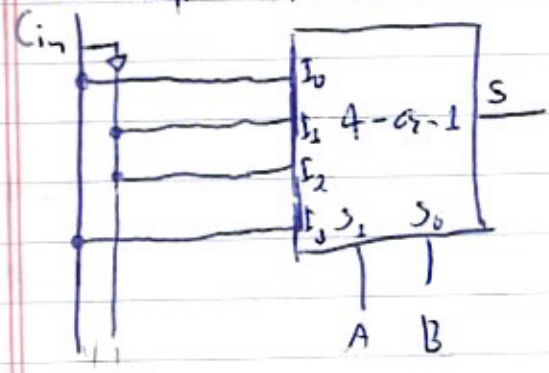
ΕΙΣΟΔΟΙ					
A	B	C_{in}	S	C_{out}	
0	0	0	0	0	$S = I_0$
0	0	1	1	0	
0	1	0	1	0	$S = I_1$
0	1	1	0	1	
1	0	0	1	0	$S = I_2$
1	0	1	0	1	
1	1	0	0	1	$S = I_3$
1	1	1	1	1	

$S = 1$ αν το πλήθος γραμμών στις εισόδους είναι περιττός

$C_{out} = 1$ αν το πλήθος γραμμών στις εισόδους είναι ≥ 2

Ένας πολυπλέκτης έχει 1 έξοδο. Άρα για τις συναρτήσεις S_1 και C_{out} => 2 πολυπλέκτες 4-σε-1

Από την στιγμή που τουτοποιούμε τα κυκλώματα μένει να ορίσουμε τις συνθέσεις ανάμεσα στις εισόδους του πολυπλέκτη και στο C_{in}

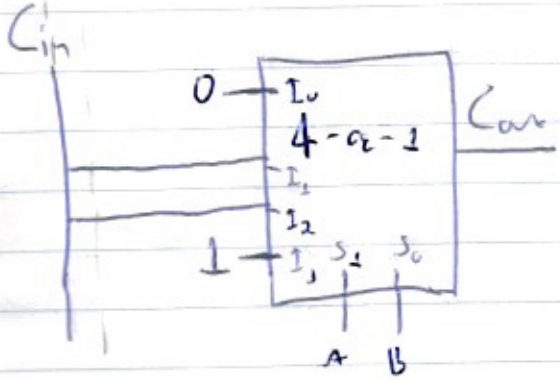
- 

Τα A, B πάνε στις γραμμές επιλογής. Άρα, οι τιμές του A, B ~~[illegible]~~ αποφασίζουν ποια από τις εισόδους I_0, I_1, I_2, I_3 του πολυπλέκτη θα βγει στην έξοδο S*

- Αν $A=B=0$, τότε $S=I_0$. Όμως I_0 συνδέεται με το C_{in} και στις 2 πρώτες γραμμές του πίνακα αληθείας του αθροιστή βλέπουμε ότι όταν $A=B=0$ τότε $S=C_{in}$. Αφού θέλω να πάει το I_0 στο S συνδέω το I_0 με το C_{in} $\boxed{I_0=C_{in}}$

*Τα δύο διαγράμματα είναι ενιαία

- Αν $A=0, B=1$, τότε $S=I_1$. Όμως το I_1 συνδέεται με το C_{in} και στις γραμμές 3-4 του πίνακα αληθείας του αθροιστή βλέπουμε ότι όταν $A=0, B=1$ τότε $S=C_{in}'$. Αφού θέλω να πάει το I_1 στο S συνδέεται το I_0 με το C_{in} $\boxed{I_1=C_{in}'}$



C_{out}: Αν $A=B=0$ παρατηρούμε ότι ανεξάρτητα από την τιμή C_{in} το $C_{out}=0$

Αν $A=B=1$, $C_{out}=1$ ανεξάρτητα από το C_{in}

$S=\Sigma(1,2,4,7)$

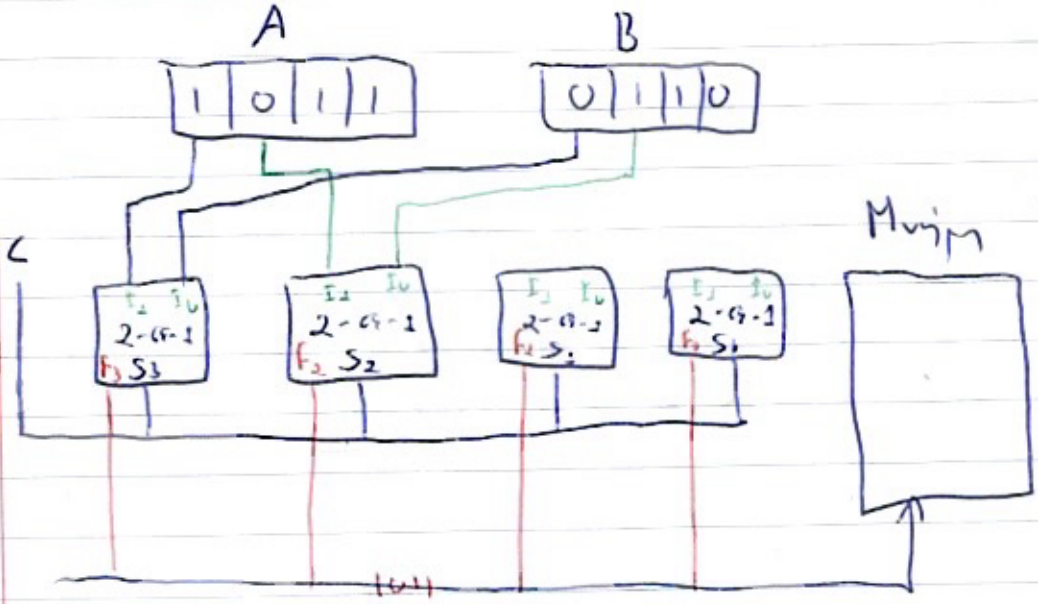
$C_{out}=\Sigma(3,5,6,7)$

2η Εφαρμογή: Επιλογή Δεδομένων

Δίνονται 2 λέξεις δεδομένων μήκους 4 bit A, B. Οι A και B πρέπει να στείλουν δεδομένα σε μια μνήμη μέσω ενός δίαυλου 4 bit. Σε κάθε χρονική στιγμή μια λέξη μπορεί να χρησιμοποιεί τον δίαυλο. Να υλοποιήσετε το σύστημα αυτό.

$A = A_3 A_2 A_1 A_0 = 1011 = 11$

$B = B_3 B_2 B_1 B_0 = 0110 = 6$



Έστω ότι υπάρχει ένα σήμα επιλογής C. Αν $C=0$ επιλέγεται η B να βάλει δεδομένα στον δίαυλο

Αν $C=1$ στον δίαυλο, επιλέγεται η A να βάλει δεδομένα

Πολυπλέκτης 2-σε-1: Επιλέγει ανάμεσα σε 2 λέξεις.

Έστω $C=1$ τότε $S_3 = S_2 = S_1 = S_0$ είναι 1

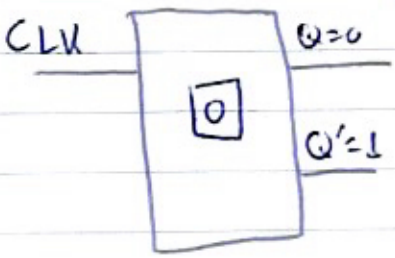
Άρα οι 4 πολυπλέκτες θα βγάλουν στην έξοδο

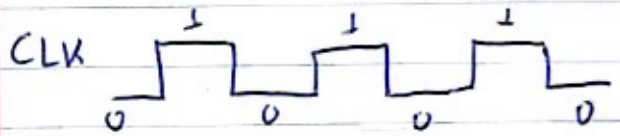
$f_3 = I_1 = 1$
$f_2 = I_1 = 0$
$f_1 = I_1 = 1$
$f_0 = I_1 = 1$

→ A

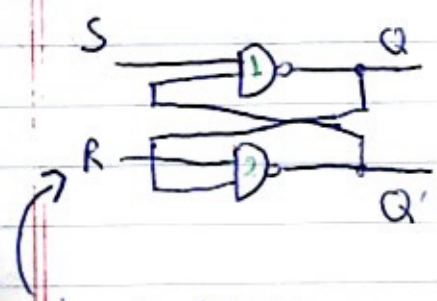
FLIP-FLOP: Στοιχείο μνήμης που αποθηκεύουν 1 bit πληροφορίας. Κάθε ff έχει στη αποθηκεύει 1 bit, διαθέτει 2 εξόδους Q, Q' οι οποίες παρέχουν την κανονική και τη συμπληρωματική τιμή του αποθηκευμένου bit.

Κάθε ff αλλάζει πληροφορία όταν CLK μεταβεί από [0 σε 1] ή 1 σε 0





Παρέχει σταθερό χρονικό παλμού 0/1. Αυτό χρησιμεύει για λόγους συγχρονισμού



Latch: Μανταλωτής

Μπορεί να περάσει από τις εξής καταστάσεις

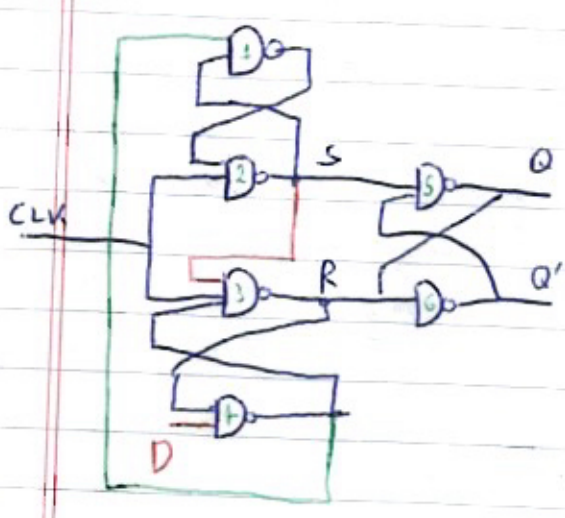
S	R	Q	Q'	
0	0	1	1	(ΑΝΕΠΙΘΥΜΗΤΗ)
0	1	1	0	
1	0	0	1	
1	1	ΗΡΕΜΙΑ ΙΔΙΕΣ ΕΞΟΔΟΙ		

- Έστω S=0, R=1: Επειδή S=0, η (1) δίνει έξοδο Q=1 και η (2) έχει 2 εισόδους, ίσες με 1 άρα Q'=0
- Έστω S=R=1: Άρα οι έξοδοι των (1), (2) εξαρτώνται από τις τιμές Q, Q'

1) Αν Q=0, τότε η (2) θα δίνει έξοδο 1 οπότε η (1) θα δίνει έξοδο Q=0 Άρα τα Q, Q' παραμένουν ίδια
2) Αν Q=1, Q'=0, τότε η (1) δίνει 1 και η (2) δίνει 0. Άρα οι Q, Q' παραμένουν ίδια.

Συνδυαστικά κυκλώματα: Η έξοδος εξαρτάται κάθε χρονική στιγμή από τις τιμές των εισόδων

Ακολουθιακά κυκλώματα: Η έξοδος δεν εξαρτάται μόνο από τις εισόδους αλλά και από την προηγούμενη κατάσταση του κυκλώματος



D (data)

Η πηγή εισόδου δεδομένων στο FLIP FLOP 1 bit

Το ρολόι παράγει σήματα 0 ή 1

Αν CLK = 0 τότε οι (2), (3) δίνουν έξοδο 1
Άρα S = R = 1. Άρα οι έξοδοι Q, Q' παραμένουν ίδιες (ΗΡΕΜΙΑ)
Όσο CLK = 0 το κύκλωμα δε μπορεί να αλλάξει κατάσταση.

Αλλαγές

1) D στην πύλη 4
2) Το 5 είναι είσοδος και στη 3, η οποία έχει 3 εισόδους
3) Η έξοδος της 4 (στην οποία τοποθετείται το D) τροφοδοτεί και τον άλλο μανδαλωτή στην πύλη 1