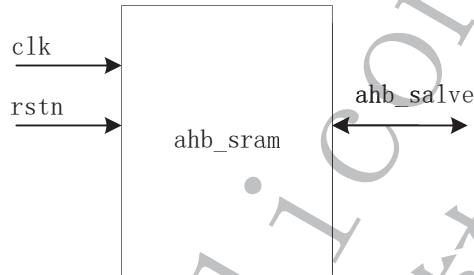


# ahb\_sram Specification

## 1. 功能介绍

通过 AHB salve 接口，完成对一个 single port SRAM(1024(depth)x32(width))的读写操作。

设计框图如下图所示：



## 2. IO 功能定义

Name	Direction	Bits	Description
clk	I	1	时钟输入。
rstn	I	1	异步复位输入，低有效。
ahb_inf	I/O	NA	标准的 AHB slave 接口。

AHB 接口时序：见 AMBA 标准协议：《AMBA™ Specification》，Rev 2.0。

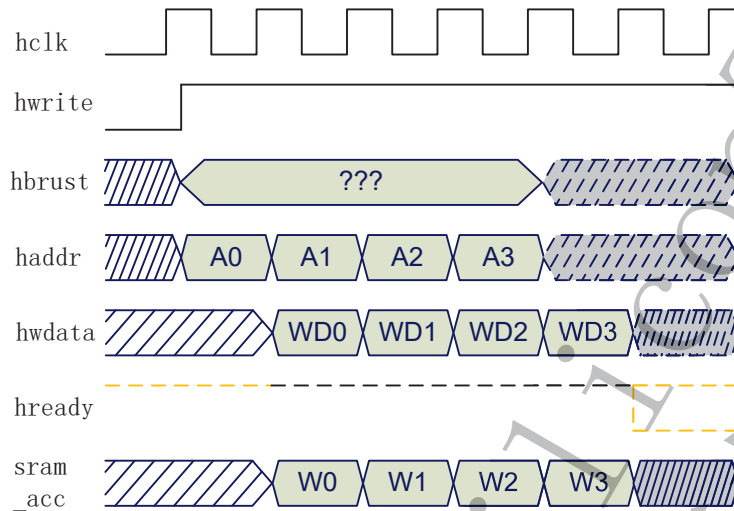
注：AMBA 协议是 ARM 公司定义的总线协议。

设计要求：

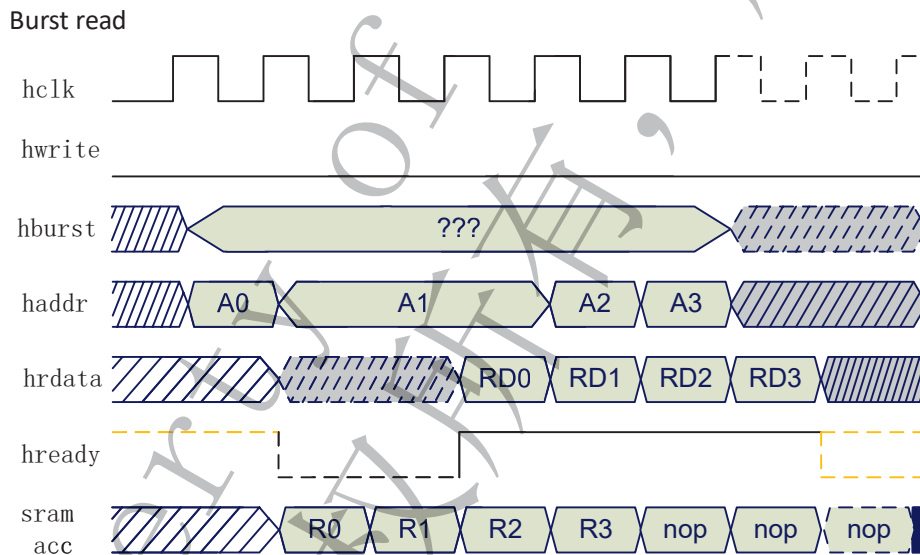
- 1) ASIC 的话，0.13um 的综合速度要在 300MHZ~350MHZ 以上；fpga 的话，使用 xilinx 7 系列器件，可以跑到 200MHZ；
- 2) 要求 code 的面积尽量小；
- 3) 考虑 SRAM 的 dout 延时比较大，可以在 SRAM 的 dout 后加一级寄存再送给 hrdata；  
PS：但是这样好像又损失 read 的 efficiency，可以考虑解决办法；
- 4) 需要要仿真环境，并自动对比设计的正确性；

### 3. SRAM Write/Read Waveform

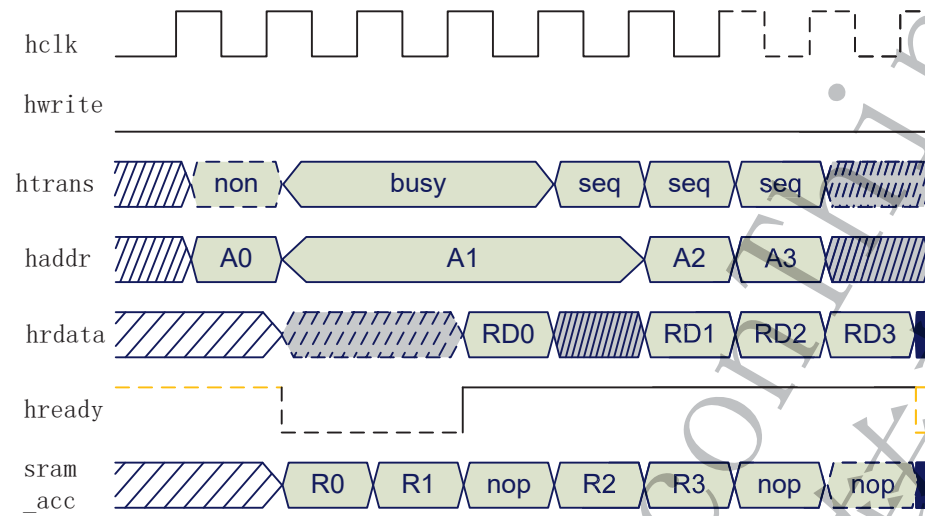
#### 3.1. SRAM Write Waveform



#### 3.2. SRAM Read Waveform



### Burst read with busy transfer\_1



### Burst read with busy transfer\_2

