

Microprocessor System Design

Omid Fatemi
Memory Interfacing
(omid@fatemi.net)

Class Work #3

Memory Interfacing - 8088

۱. هر ۲ تا آدرس که از نظر پروسسور متمایز اند به یک خانه از حافظه نگاشت می‌شوند علت این اتفاق این است که خط‌های آدرس کامل وصل نشده اند و تمام آدرس‌ها نگاشت یک به یک ندارند. partial decoding

<https://electronics.stackexchange.com/questions/199255/what-is-the-difference-between-full-and-partial-address-decoding>

First Part – Closed-Book

فکر کنید یک ۸۰۸۸ رو به یک حافظه‌ی ۶۴ کیلو بایتی وصل کنیم.
۶۴ کیلو می‌شه ۲ به توان ۱۶ پس یعنی ۱۶ خط آدرس دارد.
سیگنال‌های خواندن و نوشتن که مشابه حالت‌های قبل وصل می‌شوند
الان chip select باید وصل شود؟ فرض کنید ما بیت ۱۶ نات ۱۷ نات ۱۸ و ۱۹ آدرس‌های پروسسور را با هم nand کنیم و به عنوان چیپ سلکت می‌دهیم. حالا می‌خواهیم آدرس رنج این رو بدست بیاریم.

۱۶ ۱۷ ۱۸ ۱۹ 1 0 0 1

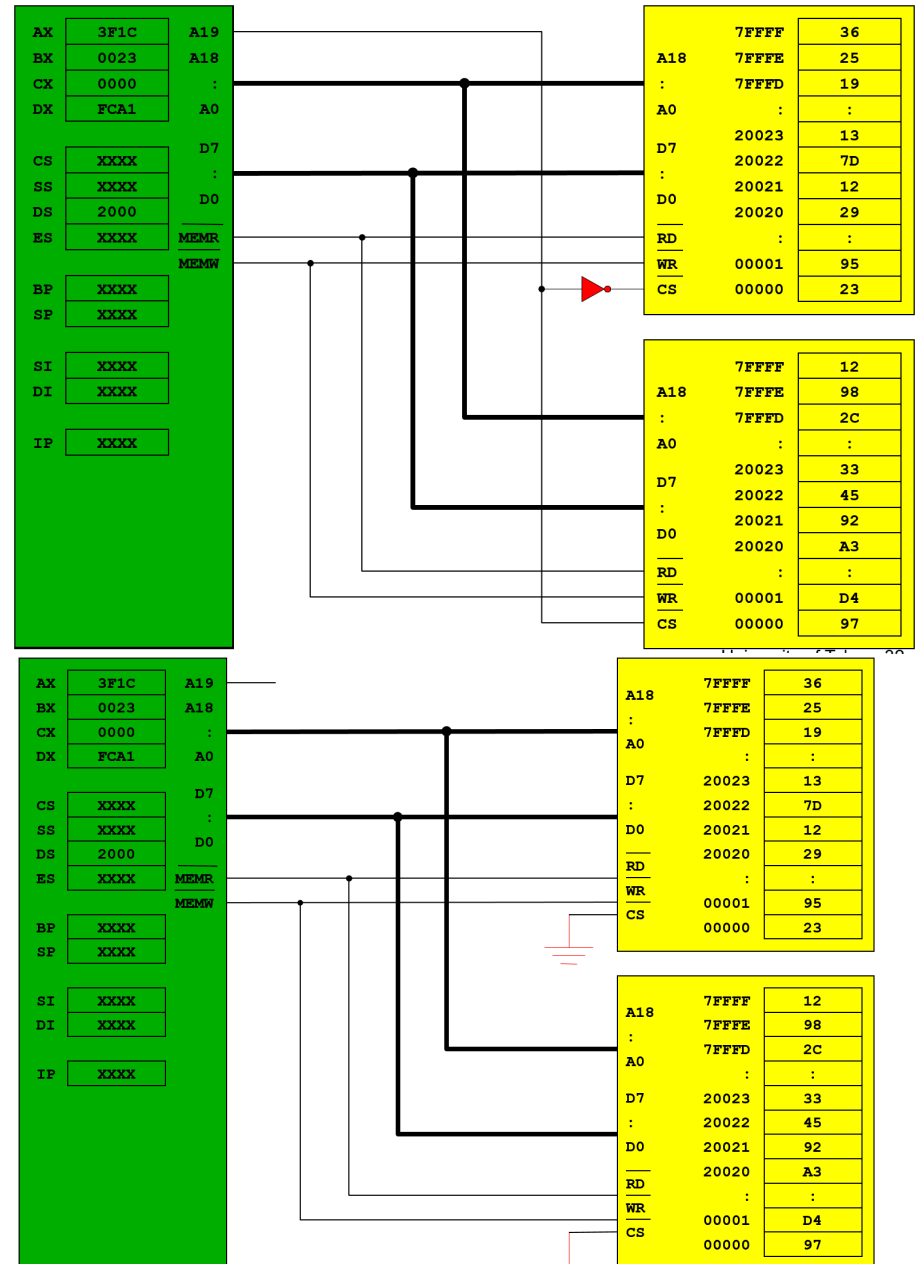
حالا اگر بقیه را ۰ کنیم کمترین اندازه و اگر بقیه را ۱ کنیم بیشترین اندازه آدرس خواهد شد.

Questions

1. What is full decoding? And what is the problem with partial decoding?
2. What is the address range of the top memory in this design?
3. What is the problem with this design?

CS = 0 -> A19 = 1
بقیه ۰ min =

CS = 0 -> A19 = 1
بقیه ۱ max =



Second Part – Open-Note

Problems

1. There are two types of memory modules:

- 512k x 4 bit SRAM for 00000-7FFFF
- 512k x 8 bit ROM for 80000-FFFFFF

1. How many modules are required from each type.

2. Design the circuit.

