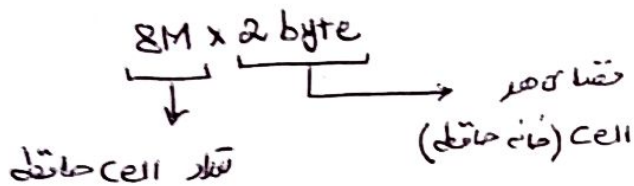


## CW2 : Questions

- ۱- 8086 دارای 16 بیت است در حالی که در 8088 8 بیت است. data bus
- ۲- کل فضای حافظه 2<sup>24</sup> است و هر خانه حافظه 16 بیت یعنی 2 بایت است و پس 2<sup>24</sup> × 2 یعنی 2<sup>25</sup> × 8
- خانه 2 بایتی داریم یعنی به کل 8M × 16 bit = 8M × 2 byte است.



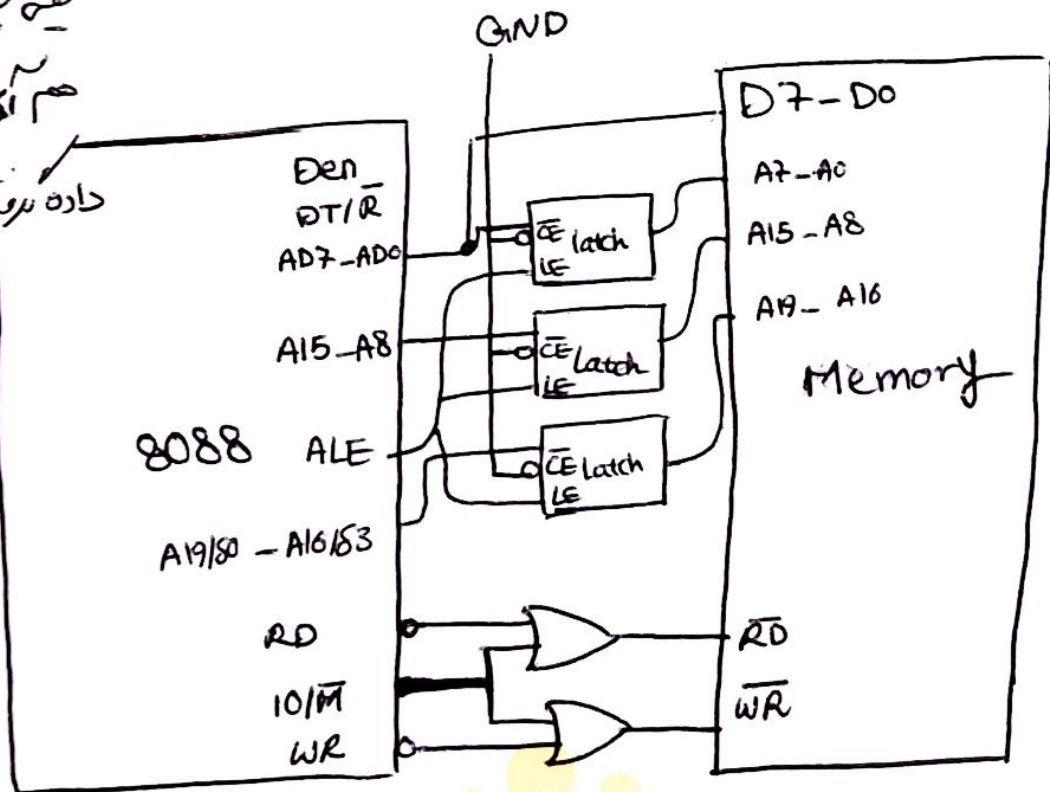
- ۳- یعنی کوچکترین واحد که می توانیم به آن دسترسی پیدا کنیم در آن را تغییر دهیم 16 بیت است.

- ۴- یعنی data bus و address bus در این 8 بیت با هم multiplex شده اند.



یعنی با استفاده از این pin ها

هم آدرس فرستاده می شود، هم داده برمی گردد و یا فرستاده می شود



پروسیسور برای اجرای دستور read، 4 clock cycle زمان میبرد.

CC1: آدرس بار و pin ها که آدرس خود قرار می دهند

CC2: سیگنال کشش read فعال می شود

CC3: داده خاص می خوانند

CC4: چیزی که روی data bus قرار گرفته است را برمی دارد و در مکان مورد نظر قرار می دهد و سیگنال read را غیر فعال می کند

۶- همان طور که در توضیح سوال ۵ گفتیم در 4 clock cycle دوم سیگنال Read فعال می شود (یعنی

صبر می شود) و در 4 clock cycle چهارم این سیگنال غیر فعال می شود.

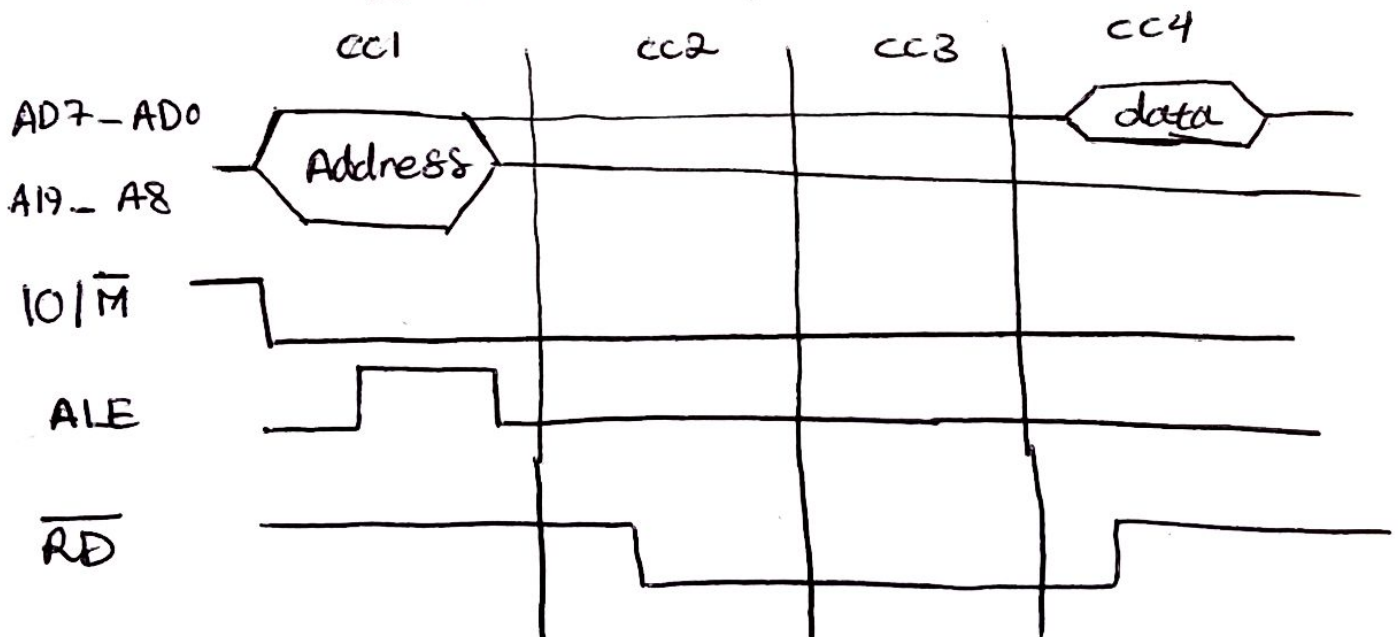
# CW2s Problems

1- 32Mbit -  
 8M x 4bit  
 یعنی ۲۳ بیت address bus و ۴ بیت data bus.

۲- 128Mbit = 16M x 8bit -  
 یعنی ۲۴ بیت address bus و ۸ بیت data bus دارد.

۳- وقتی reset می‌شود  $ip = 0$  می‌شود و  $CS = FFFF$  بین اولین آدرس که خوانده خواهد شد -  
 FFFF0 است.

۴- گام‌هایی که باید اجرا شود ①- بابت آدرس حاصل  $9E52 + 8000$   
 ②- خواندن آدرس آدرس حافظه ③- رجیستر حاصل در AL است  
 $BX = 9E52$   
 $DS = 8000$   
 $MOV AL, [BX]$   
 که فرض می‌شود ۱، ۲، ۳ انجام می‌شوند و فقط ۴ کیل بوی به مرحله ۲ باز می‌شود.



۵- شکل این است که این دینامیک عمل خواندن از حافظه را بررسی انجام می دهد، اگر خواهیم با توجه

به سوال قبل پاسخ دهیم باید به اجزای دستور `Mov AL, [BX]` نگاه کنیم. در اولین `clock` اول

آدرس `[BX]` روی پین های ۱۹ تا ۱۰ آدرس قرار می گیرد، در `CC` بعدی کینال `read` فعال می شود.

در `CC` بعدی پردازنده کاری نمی کند و در `CC` چهارم پردازنده داده ای را که روی `AD7 - AD0` قرار گرفته است  
را می خواند. حال در طراحی شان داده شده در مرحله ۱ آدرس روی خط های آدرس قرار می گیرند و در

`CC` پنجم پردازنده `pin` ها خود را در حالت `high impedance` قرار می دهد و در همان

طوری که بالا تر هستیم در همین `clock cycle` است که `read` فعال می شود پس اصلاً چیزی روی `pin`

آدرس قرار ندارد که حافظه بخواند آن ها را بخواند پس طراحی شان داده شده که کار نمی کند.