

Микропроцессорные устройства обработки сигналов

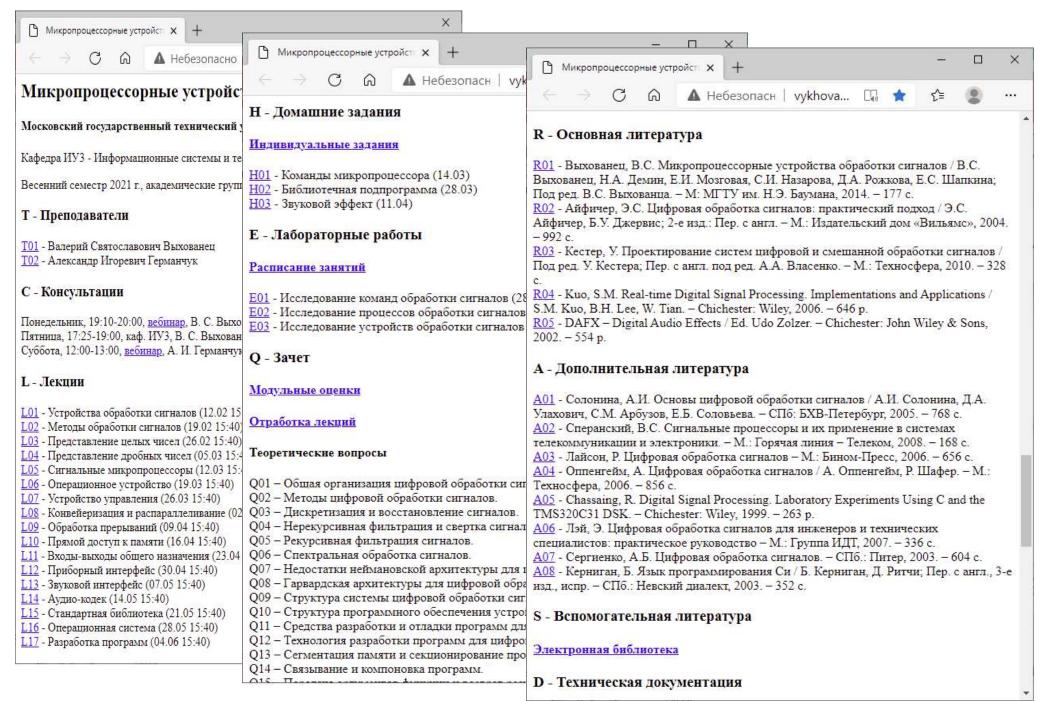
Лекция L01 «Устройства обработки сигналов»

http://vykhovanets.ru/course67/

Виды учебной работы

- Дисциплина 108 часов
- Лекции 34 часа (17 ЛК)
- Лабораторные работы 17 часов (3 ЛР)
- Самостоятельная работа 57 часов
- Домашние задания 18 часов (3 ДЗ)
- Подготовка к занятиям 39 часов
- Аттестация зачет
- Выхованец Валерий Святославович, д.т.н., проф.
- Германчук Александр Игоревич, преп.
- Интернет-ресурс http://vykhovanets.ru/course67/

Сайт дисциплины

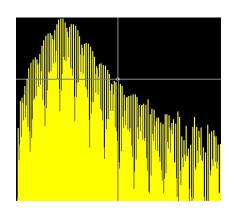


Структура дисциплины

Модуль 1 Архитектура и организация микропроцессоров ЛК 1-5, Д3 1, ЛР 1



 Модуль 2 Обработка сигналов и данных ЛК 6-11, Д3 2, ЛР 2

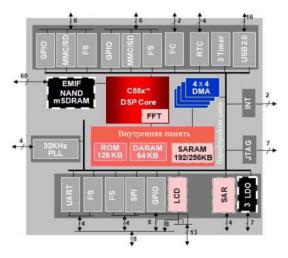


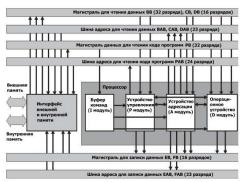
• Модуль 3 Устройства обработки сигналов ЛК 12-17, Д3 3, ЛР 3



Лекции

- L01 Устройства обработки сигналов
- **L02** Методы обработки сигналов
- L03 Представление целых чисел
- L04 Представление дробных чисел
- L05 Сигнальные микропроцессоры
- L06 Операционное устройство
- L07 Устройство управления
- L08 Устройство адресации
- L09 Конвейеризация и распараллеливание
- L10 Обработка прерываний
- L11 Прямой доступ к памяти
- L12 Входы-выходы общего назначения
- L13 Приборный интерфейс
- L14 Звуковой интерфейс
- L15 Аудио-кодек
- L16 Стандартная библиотека
- L17 Операционная система





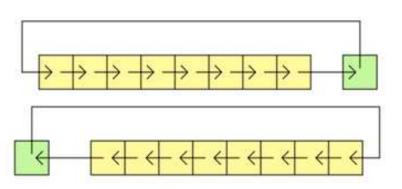


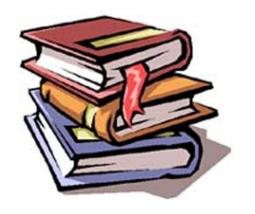
Домашние задания

• **Д3 1** Команды микропроцессора

• Д3 2 Библиотечная подпрограмма

• ДЗ 3 Звуковой эффект







Лабораторные работы

• **ЛР 1** Исследование команд обработки сигналов



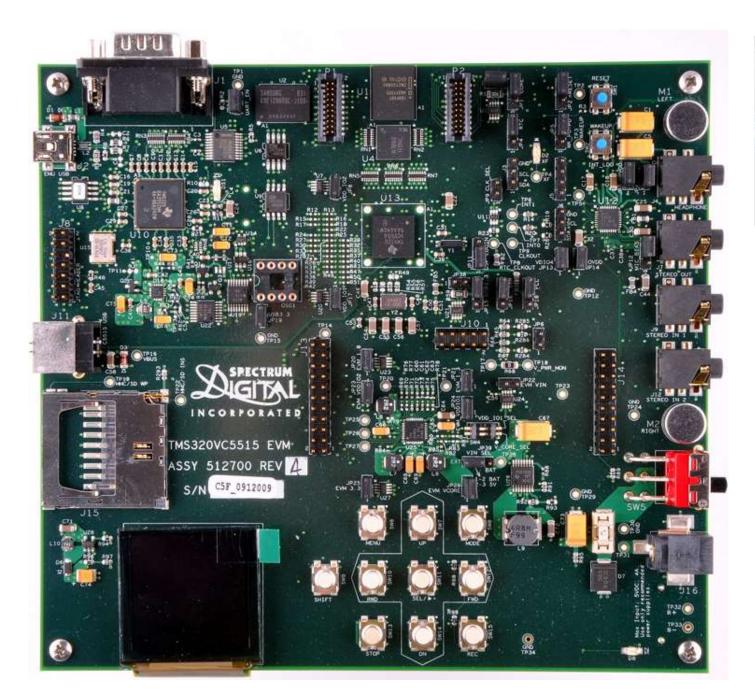
• ЛР 2 Исследование процессов обработки сигналов



• **ЛР 3** Исследование устройств обработки сигналов



Оценочная плата

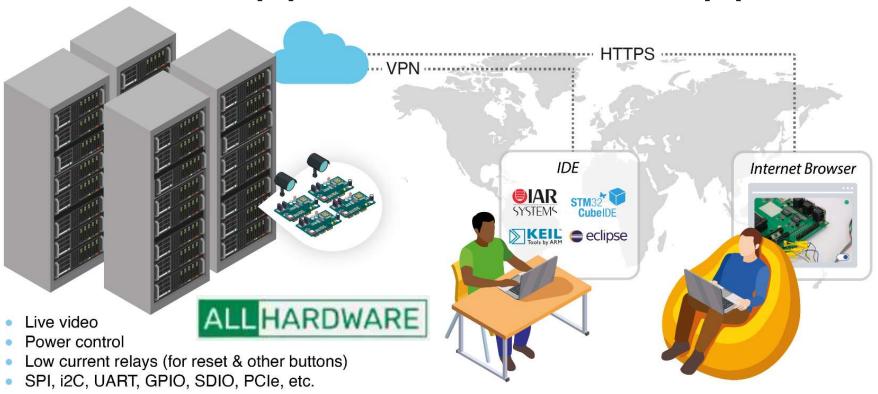


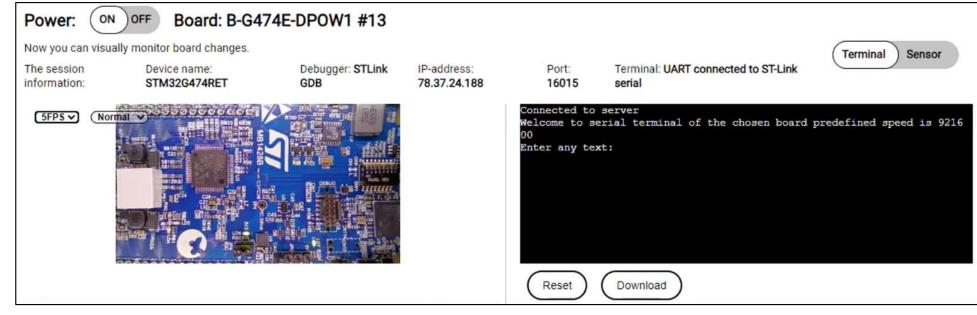






Удаленная отладка





Основная литература

- **R01** Выхованец, В.С. Микропроцессорные устройства обработки сигналов М: МГТУ им. Н.Э. Баумана, 2014. 177 с.
- R02 Айфичер, Э.С. Цифровая обработка сигналов: Практический подход / Э.С. Айфичер, Б.У. Джервис. – М.: Вильямс, 2004. – 992 с.
- R03 Проектирование систем цифровой и смешанной обработки сигналов / Под ред. У. Кестера; Пер. с англ. под ред. А.А. Власенко. – М.: Техносфера, 2010. – 328 с.
- R04 Kuo, S.M. Real-time Digital Signal Processing. Implementations and Applications – Chichester: Wiley, 2006. – 646 p.
- R05 DAFX Digital Audio Effects / Ed. Udo Zolzer. – John Wiley & Sons, 2011. – 614 p.



Дополнительная литература

- **A01** Солонина, А.И. Основы цифровой обработки сигналов. СПб: БХВ-Петербург, 2005. 768 с.
- A02 Сперанский, В.С. Сигнальные процессоры и их применение в системах телекоммуникации и электроники. – М.: Горячая линия – Телеком, 2008. – 168 с.
- A03 Лайсон, Р. Цифровая обработка сигналов
 М.: Бином-Пресс, 2006. 656 с.
- **A04** Оппенгейм, А. Цифровая обработка сигналов М.: Техносфера, 2006. 856 с.
- A05 Лэй, Э. Цифровая обработка сигналов для инженеров и технических специалистов: Практическое руководство М.: Группа ИДТ, 2007. 336 с.

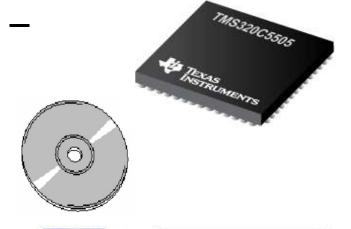


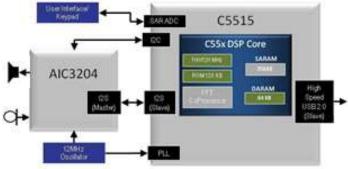
Документация

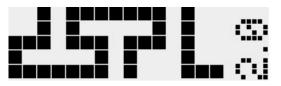
- D01 TMS320C5x. Users Guide. Texas Instruments, 1995.
 774 p.
- D04 TMS320C55x. CPU. Reference Guide. Texas Instruments, 2009. – 265 p.
- D05 TMS320C55x. Programmer's Guide. Texas Instruments, 2001. – 287 p.
 - **D06** TMS320C55x. Mnemonic Instruction Set. Reference Guide. Texas Instruments, 2009. 863 p.
 - **D09** TMS320C55x. DSP Library Programmer's Reference. Texas Instruments, 2009. 265 p.
 - **D10** TMS320C5515. DSP System. User's Guide. Texas Instruments, 2011. 82 p.
- D11 TMS320C5515. Fixed-Point Digital Signal Processor. –
 Texas Instruments, 2011. 160 p.
- D26 EVM5515. Evaluation Module. Schematics. Texas Instruments, 2010. – 20 p.

Программные средства

- P01 TMS320C55x. Chip Support Library. Texas Instruments, 2012.
- P02 TMS320C55x. DSP Library. –
 Texas Instruments, 2009.
- P03 TMS320C55x. Connected Audio Framework. – Texas Instruments, 2013.
- P04 EVM5515. Evaluation module.
 Demo Software. Texas Instruments,
 2011.
- P05 DSPL-2.0 Библиотека алгоритмов цифровой обработки сигналов. Доступ http://ru.dsplib.org/dspl/. 2022.
- Р06 Пример лабораторной работы 3 2018.









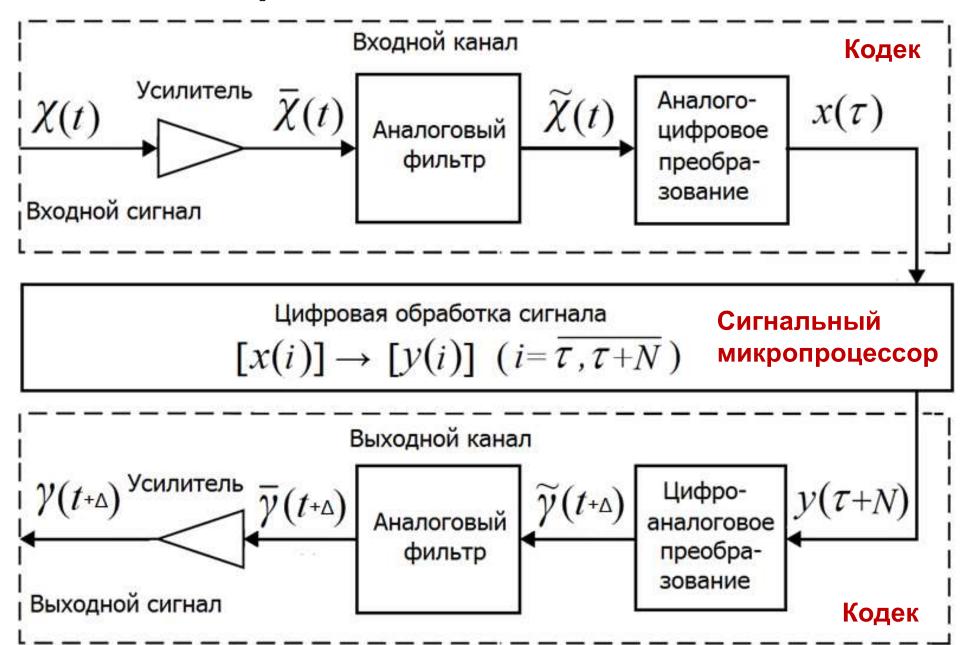
Нормативы

- N01 ГОСТ Р 7.0.5–2008. Библиографическая ссылка. Общие требования и правила составления. М.: Изд-во стандартов, 2009. 23 с.
- N02 ГОСТ 2.105-95. Единая система конструкторской документации. Общие требования к текстовым документам. – М.: Изд-во стандартов, 1995. – 37 с.
- N03 Стилевой шаблон MS Word для оформления текстовых документов. 2013. 4 с.
- N04 Рабочая программа дисциплины
 «Микропроцессорные устройства обработки сигналов». –
 М.: МГТУ им. Н.Э. Баумана, 2017. 17 с.

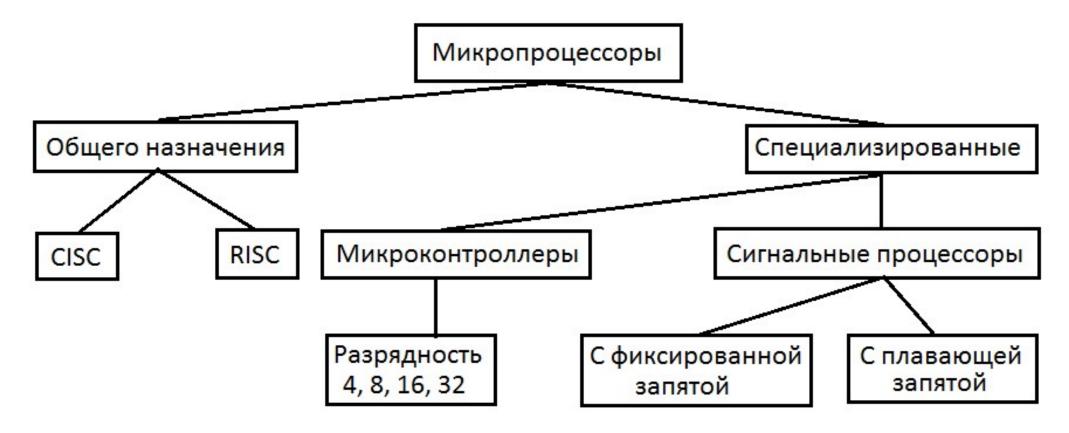




Обработка сигналов

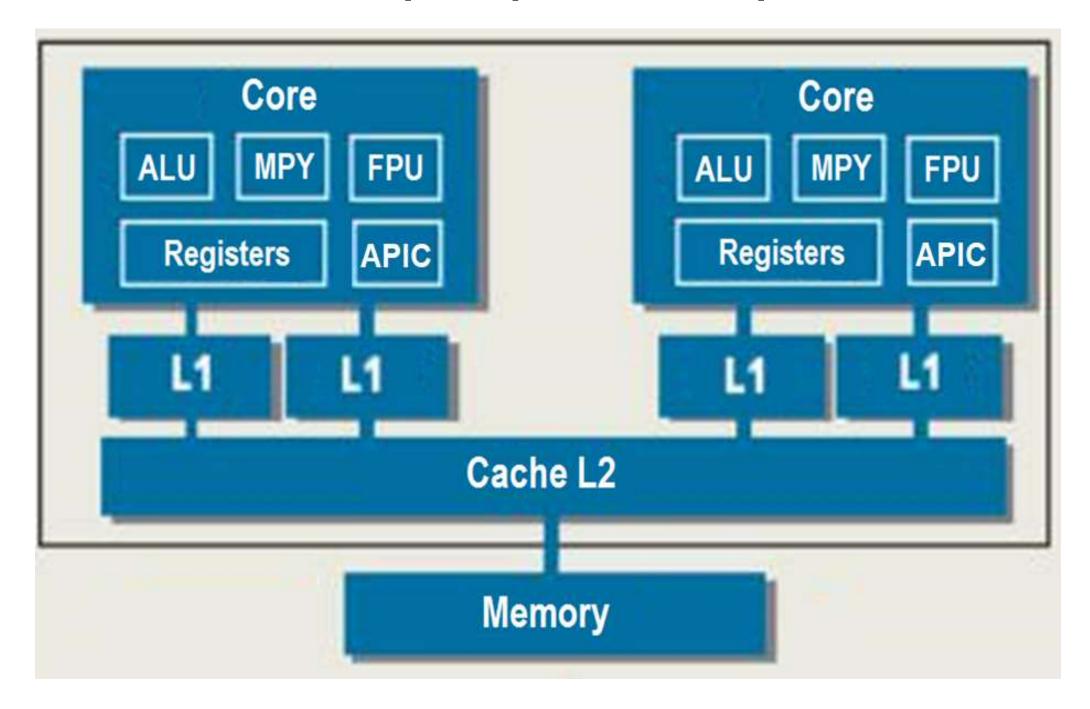


Микропроцессоры

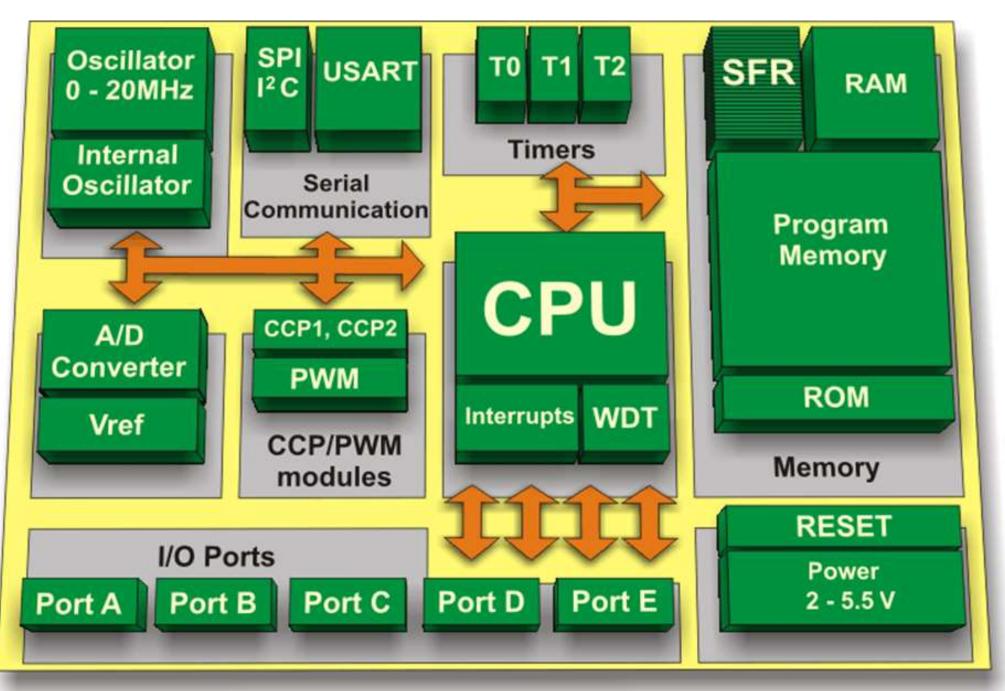


- Процессор устройство обработки данных, интерпретирующее (выполняющее) команды, хранящиеся на носителе данных.
- Микропроцессор процессор, реализованный в виде одной микросхемы или комплекта из нескольких специализированных микросхем.

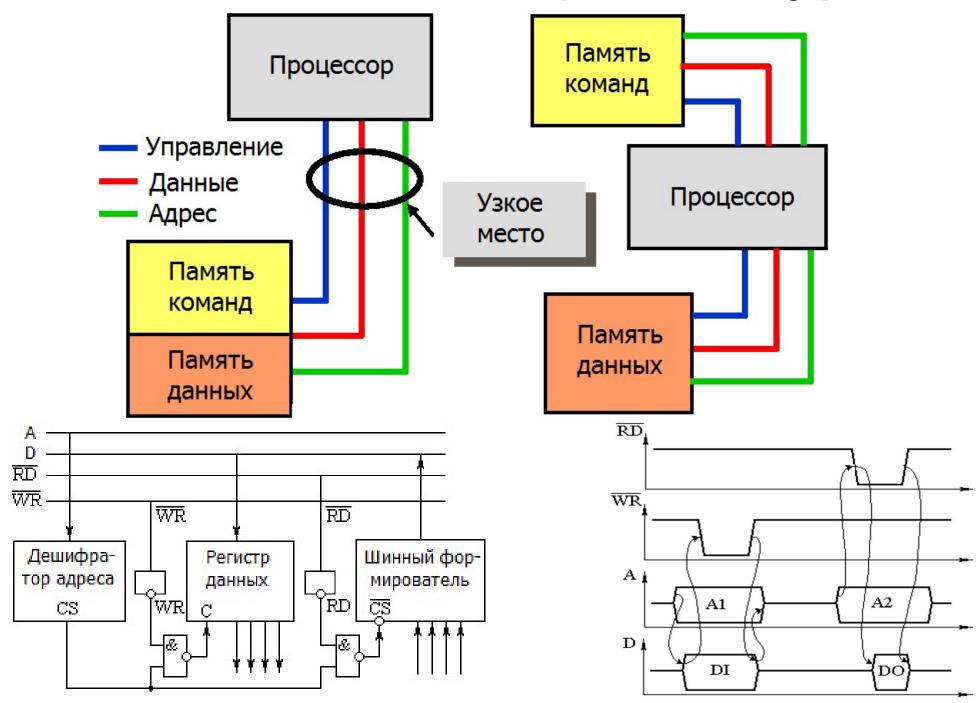
Микропроцессор



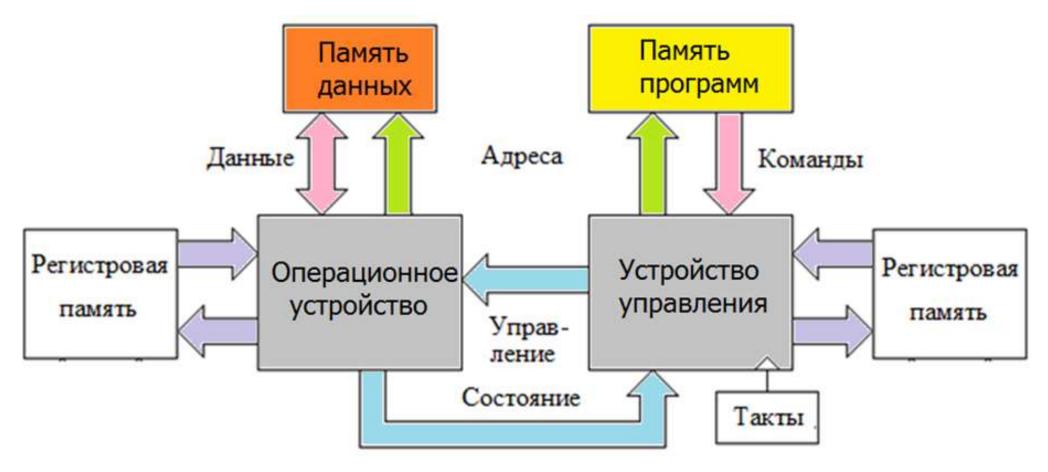
Микроконтроллер



Неймановская архитектура



Гарвардская архитектура



Тактовые частоты – до 1 ГГц.

Число ядер – RISC + N*DSP.

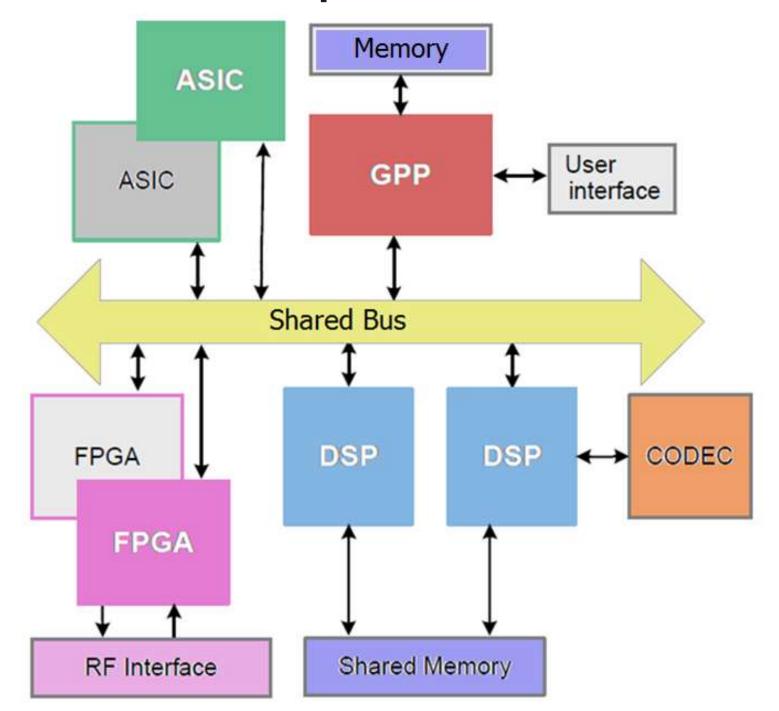
Кэш – одно- и двухуровневый.

Конвейер команд, распараллеливание команд – до 8 команд.

Прямой доступ к памяти – 1 и более многоканальных контроллера.

Быстродействие – 1000 MIPS и 1000 MFLOPS.

Устройство обработки сигналов



Глоссарий 1

- ASIC Analog Specific Integrated Circuit (схема сопряжения)
- DSP Digital Signal Processors (процессор цифровой обработки сигналов)
- GPP General Purpose Processors (процессор общего назначения)
- FPGA Field Programmable Gate Array (программируемая логическая матрица)
- NoC Network on Chip (вычислительная сеть на кристалле)
- RF Radio Frequency
- Shared Bus общая шина
- SoC signal system on chips (обработка сигналов на кристалле)
- VLSI very large scale integration (сверхбольшая степень интеграции)
- CISC Complex Instruction Set Computer (проц. слож. набор команд)
- RISC— Reduced Instruction Set Computer (проц. сокр. набор команд)
- ARM Advanced RISC Machine (усовершенствованный RISC-проц.)

Мультимедиа-устройство







Плата устройства

M.2 KEY E:PCIE1.1/USB 2.0/SDIO FAN power **40 PIN GPIO** 8G EMMC M.2 KEY E:PCIE2.0/USB 2.0 2G DDR4 IR MIC in x 2 RTC battery slot-Micro SD slot **Dubug Uart** SATA x 2 Power Key Reset Key LSADC Key 不知為 答言 RGMII-Audio out TYPE C DC 12V/2A **USB 2.0** GbE WAN Mini DP HDMI out GbE LAN **USB 3.0** HDMI in Realtek RTD1296

Мультимедиа процессор

Realtek Rtd1295

External Memory Interface

DDR3/DDR4 16bit x 2 or LPDDR2/LPDDR3 32bit x 1

NAND eMMC 5.0
Embedded Multi Media Card

SPI NOR

Serial Peripheral Interface

SD3.0/SDIO3.0

Secure Digital Memory Card

Image Interface

HDMI(2.0) TX/RX
High-Definition Multimedia Interface

MHL TX(3.0)

Mobile High-Definition Link

Composite Video Output

Security

Crypto & Security
AES 128/192/256 DES/TDES
SHA-1 SHA-256/Multi2

Smart Card

True Random Number Generator

A53 Quad Core (ARMv8 32b/64b Core) NEON SIMD engine

FPU

32k I-Cache 32k D-Cache

1MB L2 Cache

GPU

ARM Mali T820 MP3
OpenGLES 3.1/OpenGL 1.2 FP/DirectX
11.1/ASTC/Renderscript

ROM128KB eFuse 8Kb

RTC/PLL/System Reset

Video/Audio System

H.264 codec 2K60fps/4K24fps H.265 Decoder 4K60fps

VP9 4K60fps

JPEG Codec

Audio DSP

7.1ch 5280 Shared Co-Processor for Power management)

Audio DAC/ADC

Connectivity

USB3.0 DRD x 1 USB2.0 Host x 1 USB2.0 Host/Device x1

> PCle Host 1.1 x 1 PCle Host 2.0 x 1

SATA3.0 x 1(shared w/ SGMII)
Serial Advanced Technology Attachment

Gigabit Ethernet MAC/PHY

Router/IPv6 Eng. RGMII x 1(shared w TP)

IR TX/RX

Serial TP x 1(shared w/ RGMII)

UART x1 + Fast UART x1

PWMx4/GPIOs

12C x 6

LSADC

12S inx1/outx1

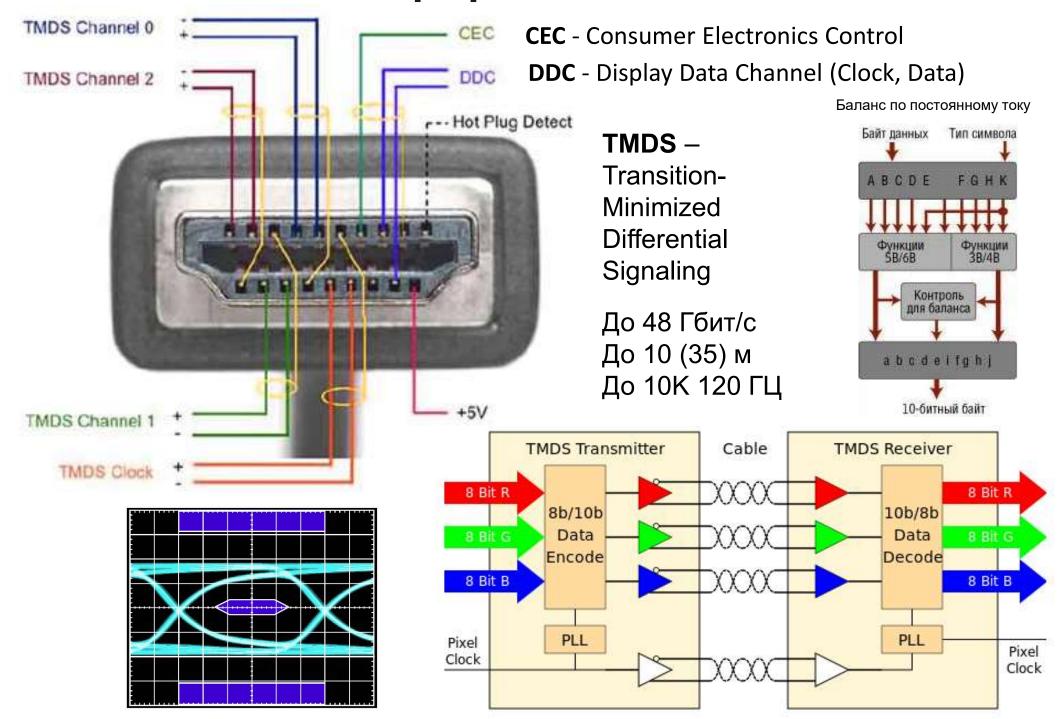
Глоссарий 2

- HDMI High-Definition Multimedia Interface, мультимедийный интерфейс
- MHL Mobile High-definition Link(1/2 HDM, TX Transmit)
- NAND флэш-память типа NOT-AND
- NOR флэш-память типа NOT-OR
- SD/SDIO Secure Digital Input Output, интерфейс карт памяти SD
- FPU Float Pointer Unit, процессор с плавающей запятой
- GPU Graphics Processing Unit, графический процессор
- PLL Phase Locked Loop, фазовая автоподстройка
- RTC Real Time Clock, часы реального времени
- DAC Digital to Analog Converter, цифро-аналоговый преобразователь
- ADC Analog to Digital Converter, аналого-цифровой преобразователь
- PWM Pulse Width Modulation, широтно-импульсная модуляция
- (LP)DDR Low Power Double Data Rate, синхронная динам. память
- eMMC Embedded Multi Media Card, встроенный интерфейс карт
- SPI Serial Peripheral Interface, последов. периферийны интерфейс
- ROM Read Only Memory, постоянное запоминающее устройство
- SIMD Single Instruction Multiple Data, одна команда, много данных
- TRNG True Random Number Generator
- eFuse память динамического программирования микросхем
- HDR High Dynamic Range, увеличение динамического диапазона
- SSE(2) Streaming SIMD Extensions (2), потоковое SIMD-расширение

Глоссарий 3

- **H.264** Advanced Video Coding, стандарт сжатия видео
- H.265 High Efficiency Video Coding, стандарт сжатия видео
- VP9 Video Processing 9, стандарт сжатия видео от Google
- JPEG Joint Photographic Experts Group, растровый формат
- USB Universal Serial Bus, универсальная последовательная шина
- PCle Peripheral Component Interconnect Express, компьютерная шина
- SATA Serial Advanced Technology Attachment, посл. обмен данными
- MAC Media Access Control, управление доступом к среде
- PHY Physical layer, физический уровень
- IR Infrared interface, инфракрасный интерфейс
- TX/RX Transmitter/Receiver, передатчик-приемник
- GMII Gigabit Media-Independent Interface, гигабитный интерфейс
- RGMII Reduced GMII (1/2 GMII), улучшенный гигабитный интерфейс
- SGMII Serial GMII, последовательный гигабитный интерфейс
- Serial TP Serial Twisted Pair, витая пара
- UART Universal Asynchronous Receiver-Transmitter, УСПП
- GPIO general-purpose input/output, универсальный вход-выход
- I2C Inter-Integrated Circuit, приборный интерфейс
- LSADC Low Speed ADC, низкоскоростной многоканальный АЦП
- I2S Integrated Inter-chip Sound, звуковой интерфейс
- CEC Consumer Electronics Control, управление бытовой электроникой

Интерфейс HDMI



Ввод-вывод сигналов

