



Universidade Tecnológica Federal do Paraná – UTFPR
Bacharelado em Ciência da Computação

BCC33B – Arquitetura e Organização de Computadores

Prof. Rogério A. Gonçalves
rogerioag@utfpr.edu.br

Aula 001

Introdução

Visão Geral da Disciplina

Conceitos: Arquitetura e Organização

Histórico

Evolução

Resumo da Aula

Visão Geral

Representação da Informação

Sistemas de Numeração

- Decimal (Base 10)
- Binário (Base 2)
- Hexadecimal (Base 16)
- Octal (Base 8)

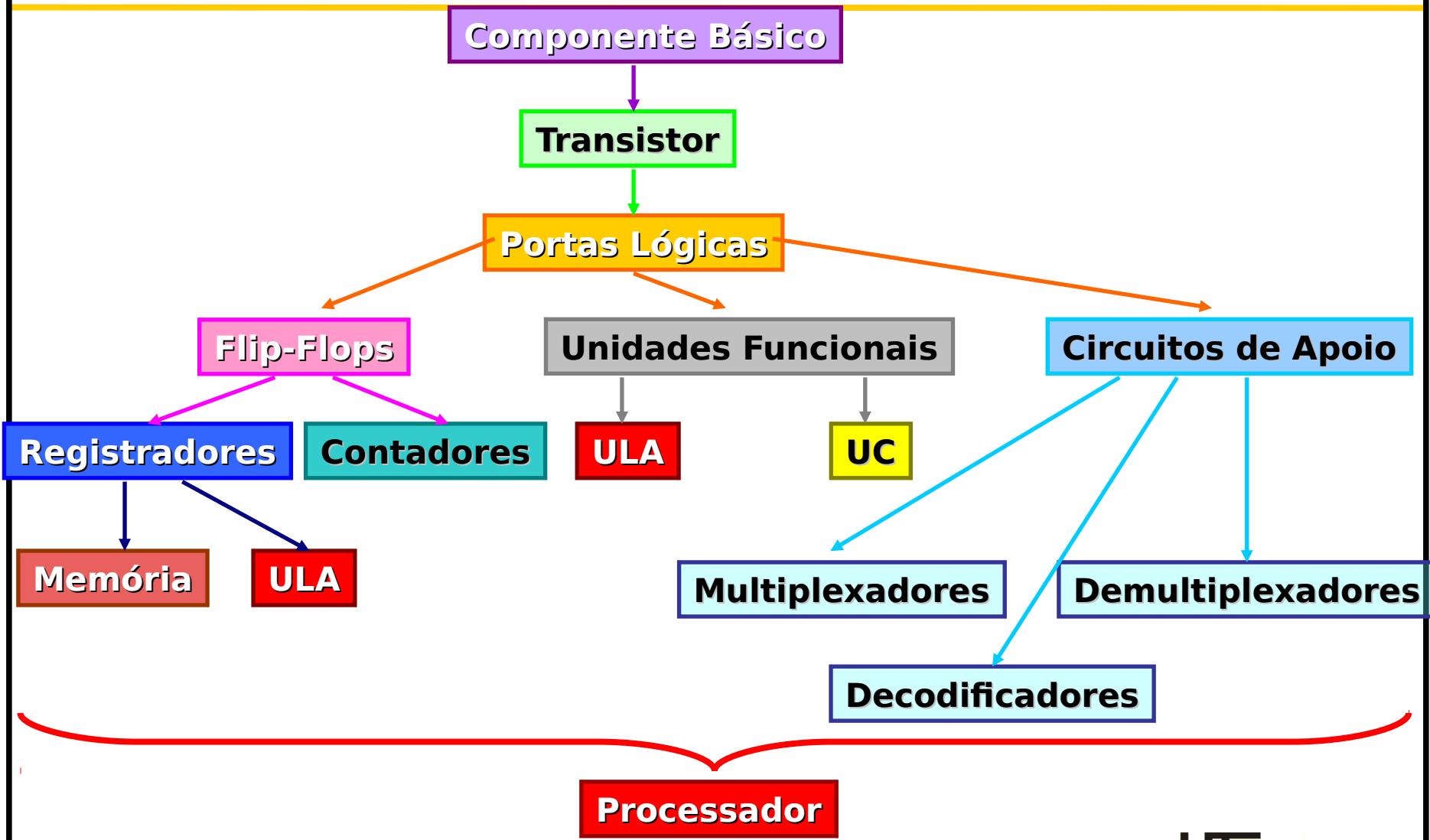
Linguagem de Montagem

- Assembly
- Formada por mnemônicos que são montados (traduzidos) para a linguagem de máquina.

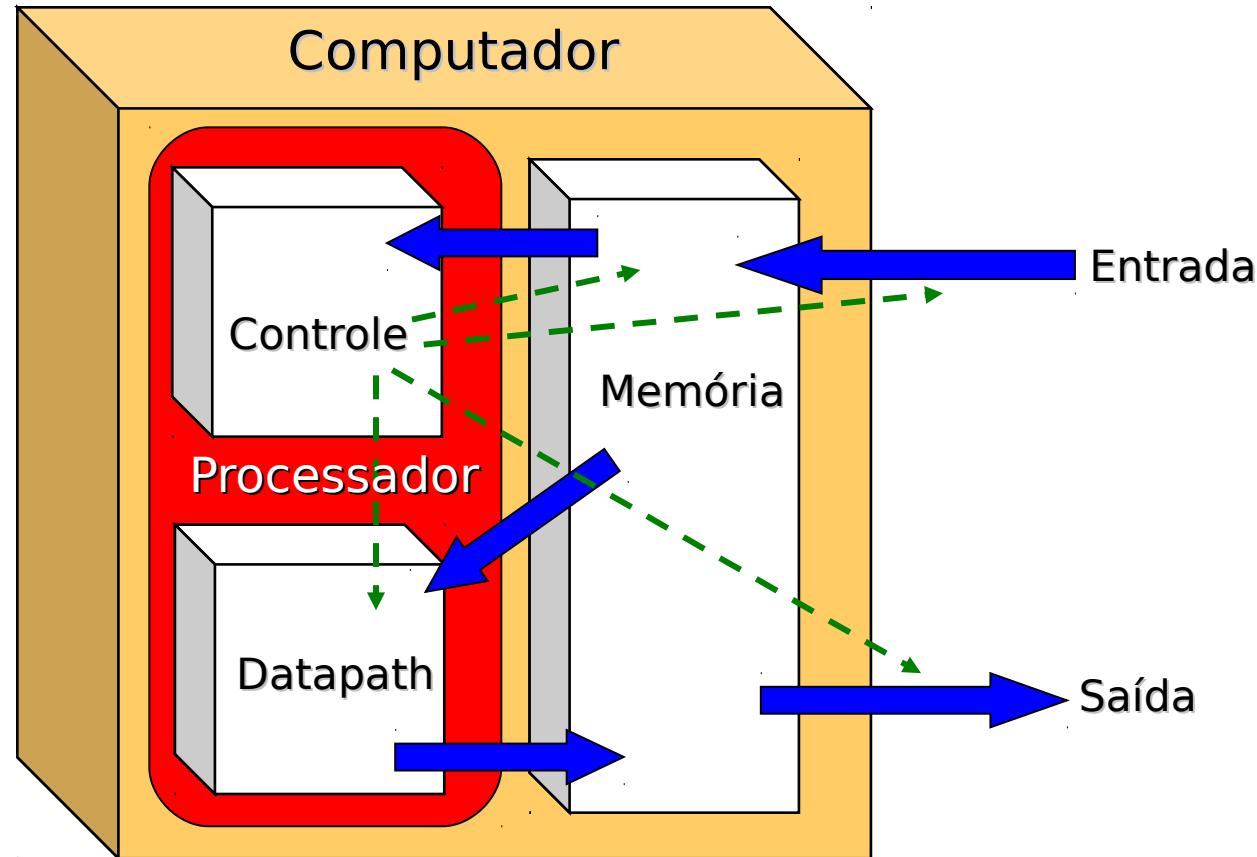
add \$2, \$8, \$0

00000001000000000001000000100000

Visão Geral



Componentes Clássicos



Componentes: Entrada, Memória, Controle, Datapath e Saída.

Conceitos: Arquitetura e Organização

Arquitetura de Computadores:

Refere-se aos aspectos funcionais do Sistema Computacional que são “visíveis” ao programador.

Exemplo:

Conjunto de Instruções (Tipos de Instruções)

Tamanho dos Dados (Número de Bits)

Organização de Computadores:

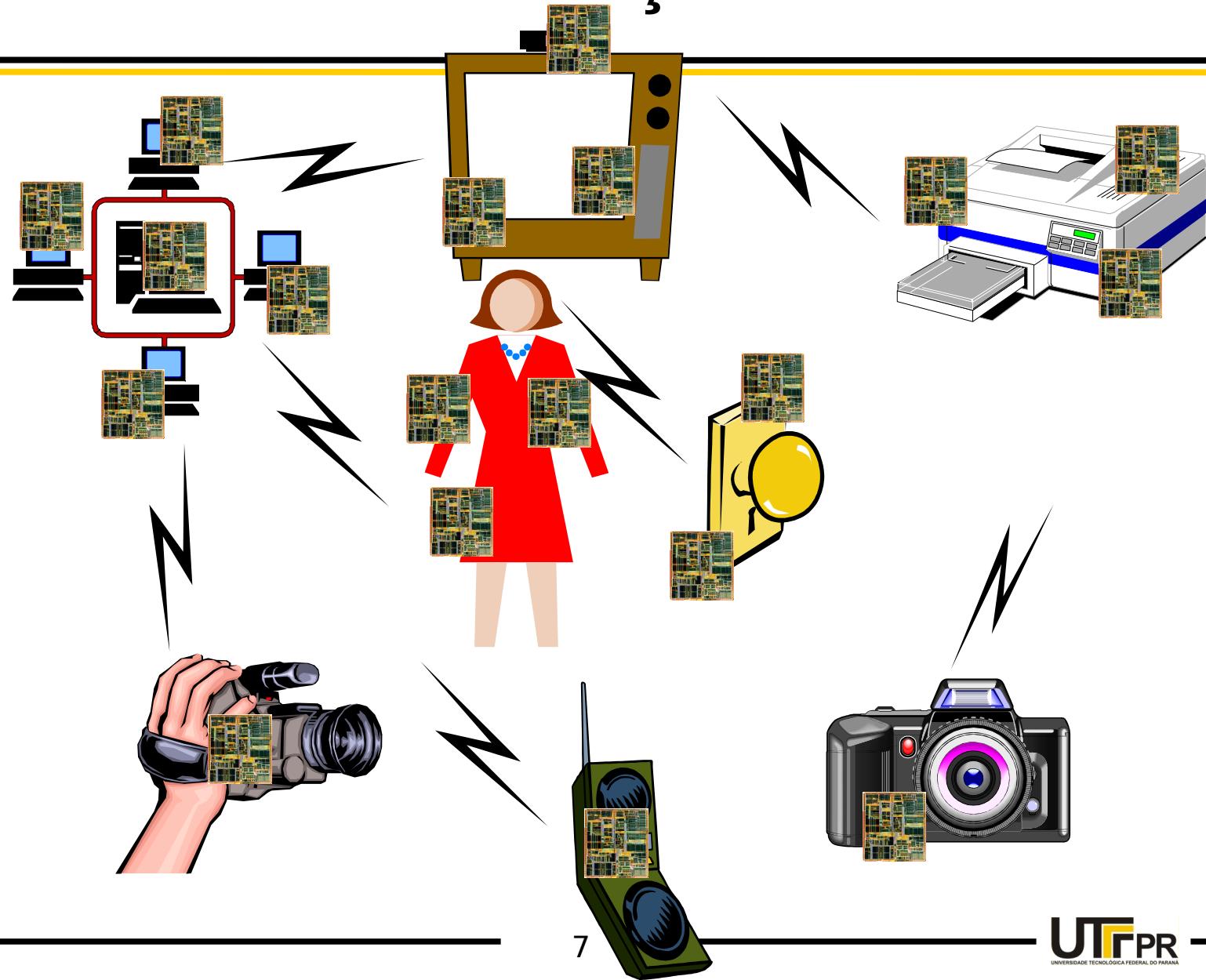
Refere-se aos aspectos estruturais do Sistema Computacional que não são “visíveis” ao programador.

Exemplo:

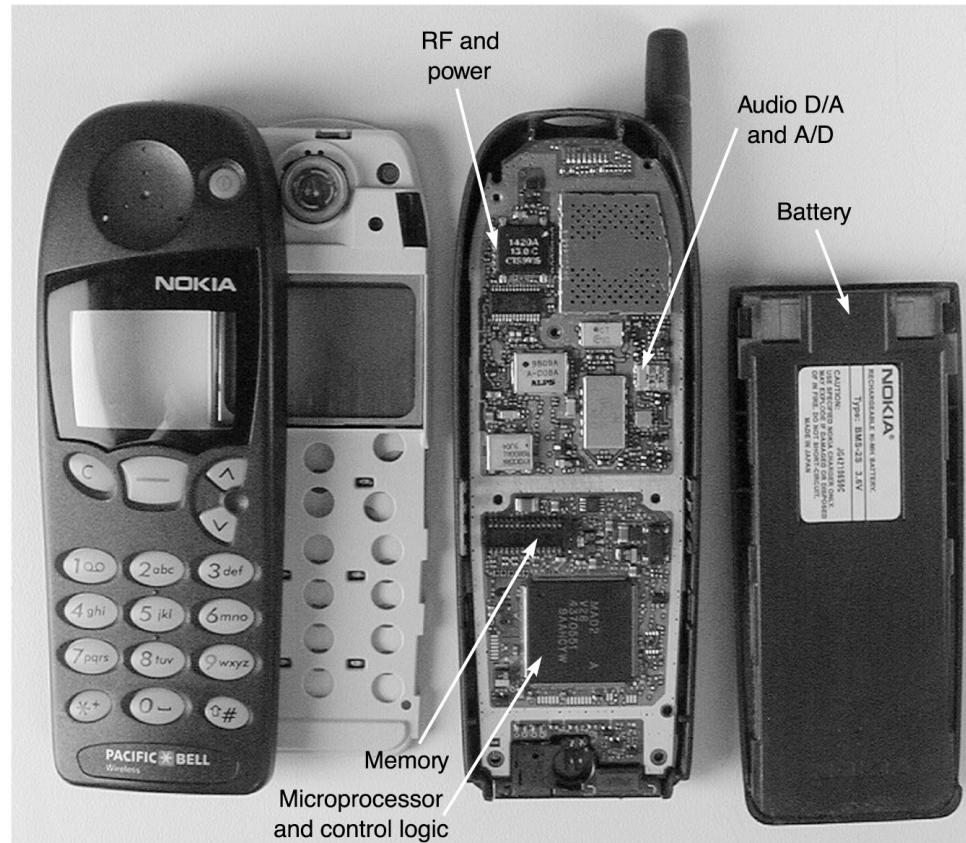
Sinais de Controle, Freqüência de Clock

Multiplicação implementada por adições ou hardware específico

Motivação

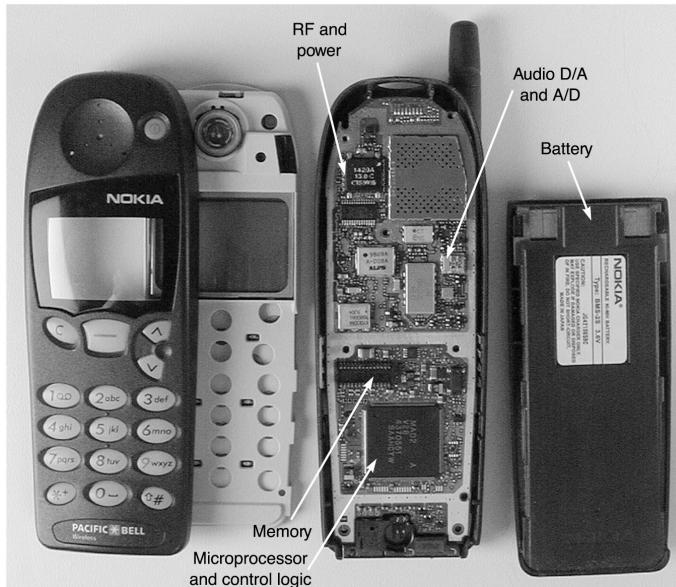


Microprocessadores Embarcados



© 2003 Elsevier Science (USA). All rights reserved.

Microprocessadores Embarcados



© 2003 Elsevier Science (USA). All rights reserved.

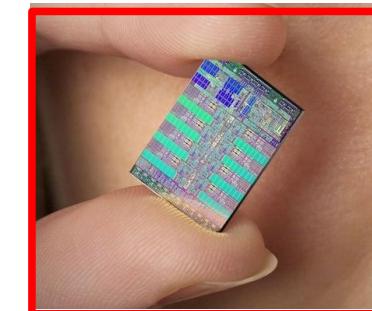
Necessidade de processamento!



Microprocessadores Embarcados



©2004 Sony Computer Entertainment Inc. All rights reserved.
Design and specifications are subject to change without notice.
"PSP" is a registered trademark of Sony Computer Entertainment Inc.
"Sony" and "PSP" are trademarks of Sony Computer Entertainment Inc.

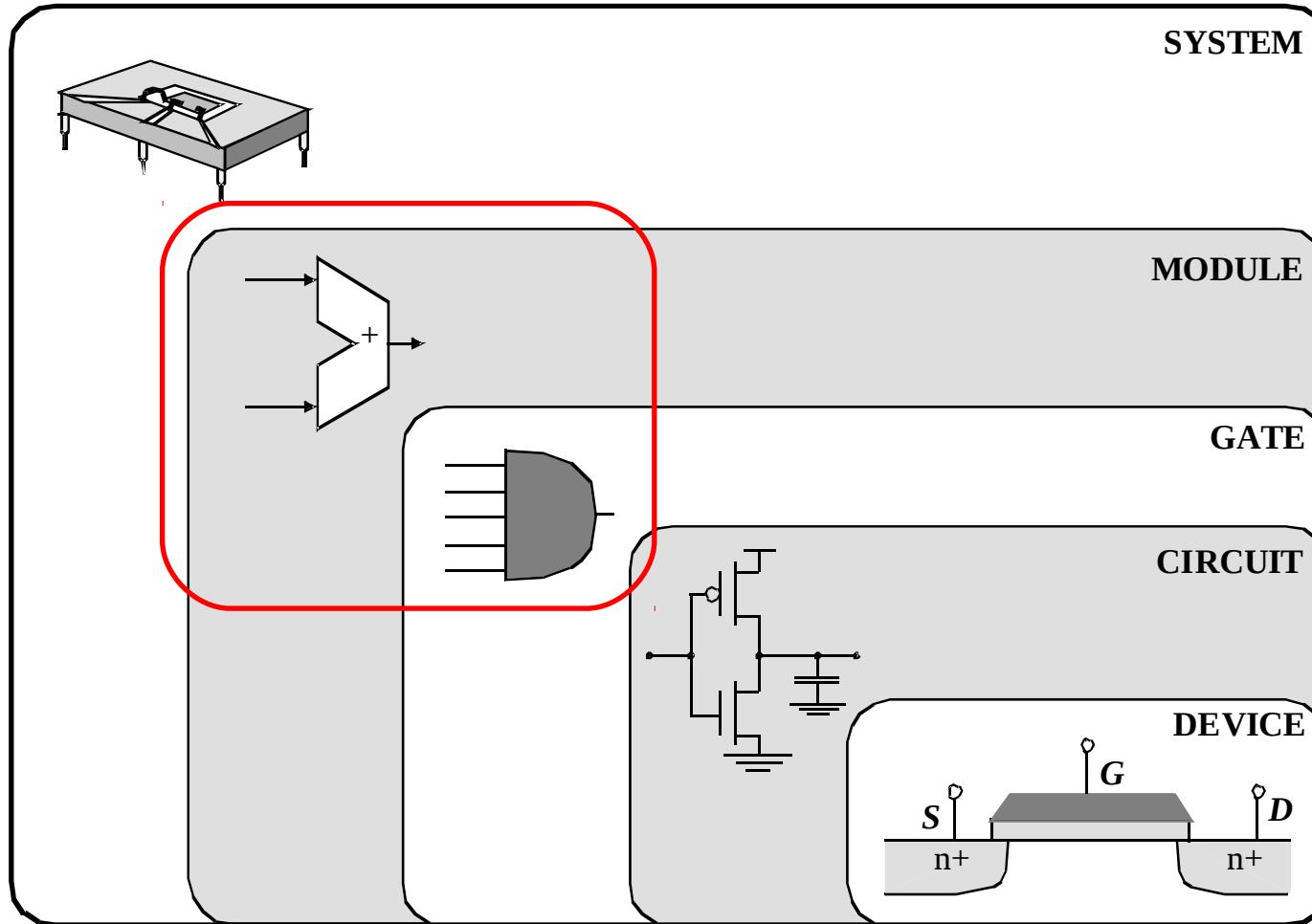


Cell

Microprocessadores Embarcados



Níveis de Abstração

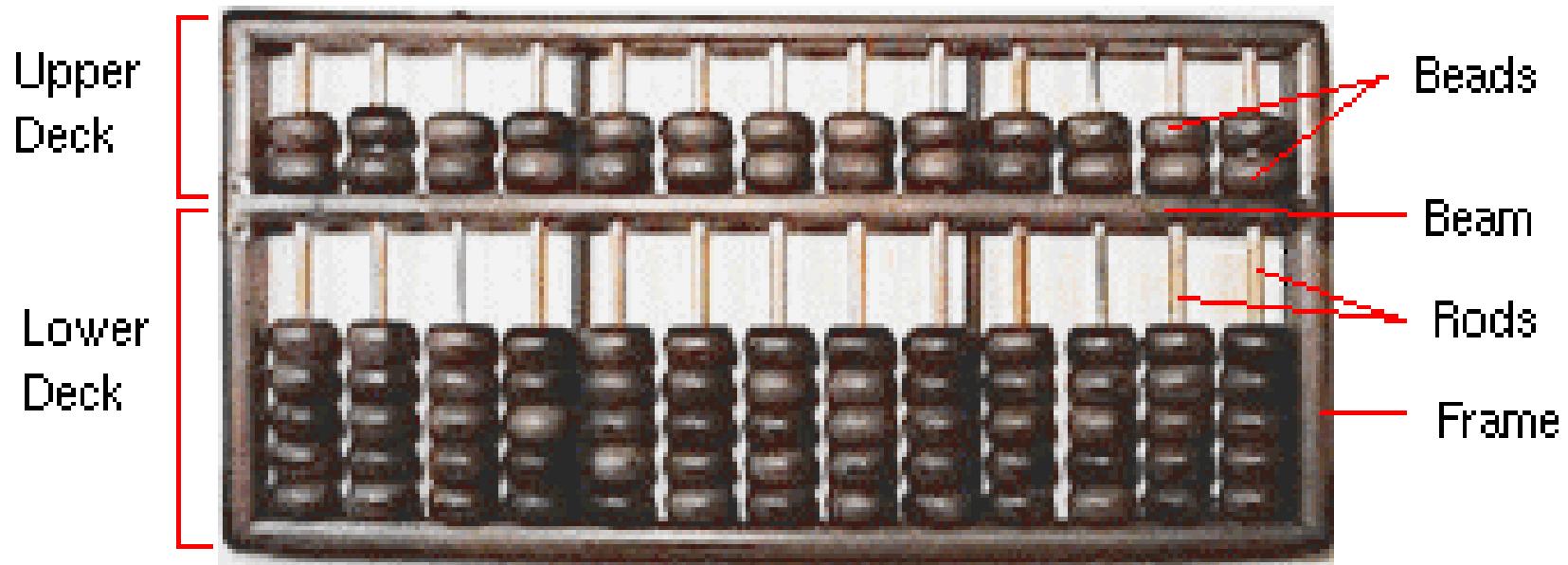


Histórico

Classificação:

Dispositivos Mecânicos:

- Ábaco: 500 AC, usado para cálculo de colheitas. Pode ter sido inventado na Babilônia (Iraque)

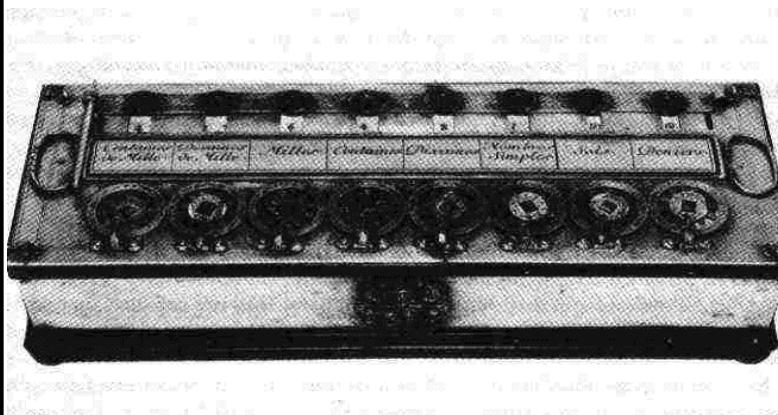


Histórico

Classificação:

Dispositivos Mecânicos:

- Blaise Pascal (1623-1662): Calculadora Mecânica. Pascaline (1642) – 1^a Calculadora Mecânica.

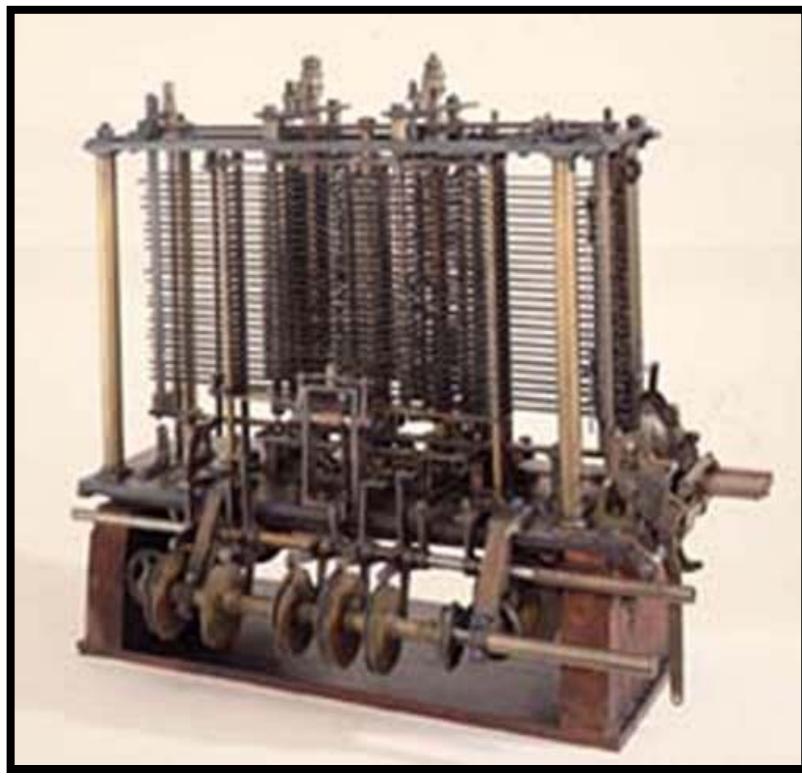


Histórico

Classificação:

Dispositivos Mecânicos:

- Charles Babage (1791-1871): Máquina para calcular tabelas de navegação (Engenho Analítico)



Charles Babbage



Máquina Analítica
Iniciada em 1834

Projetado para ser programável.
Ada Lovelace publicou os
primeiros programas.
É popularmente considerada como
a **primeira programadora**.

Histórico

Álgebra de Boole

- Em 1854, **George Boole** publica trabalhos em que tenta descobrir leis algébricas para o pensamento.
- Seu trabalho será a **base lógica** dos cálculos nos futuros dos computadores
→ Álgebra de Boole.

Histórico

Classificação:

Dispositivos Eletromecânicos:

Herman Hollerith (1889):

Máquina com motor elétrico que contava e ordenava informações.

Cartão perfurado para armazenar dados.

Usada no Censo Americano de 1890.

Criação da *Tabulating Machine Company* ⇒ IBM

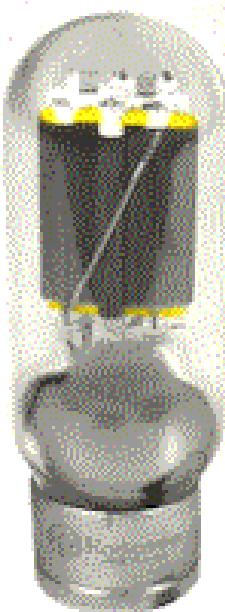
Reduziu para um mês o tempo de processamento e permitiu que fossem incluídas novas perguntas.

Histórico

Classificação:

Dispositivos Eletrônicos:

- Marco inicial **criação da válvula** para substituir dispositivos eletromecânicos
- **Benefícios:** maior velocidade, maior confiabilidade (sem desgastes mecânicos)



Histórico

Classificação:

Dispositivos Eletrônicos:

Subdivisão:

1^a Geração: Computadores a Válvula

2^a Geração: Computadores Transistorizados

3^a Geração: Computadores com Circuitos Integrados

4^a Geração: Computadores VLSI (*Very Large Scale Integration*)

Histórico

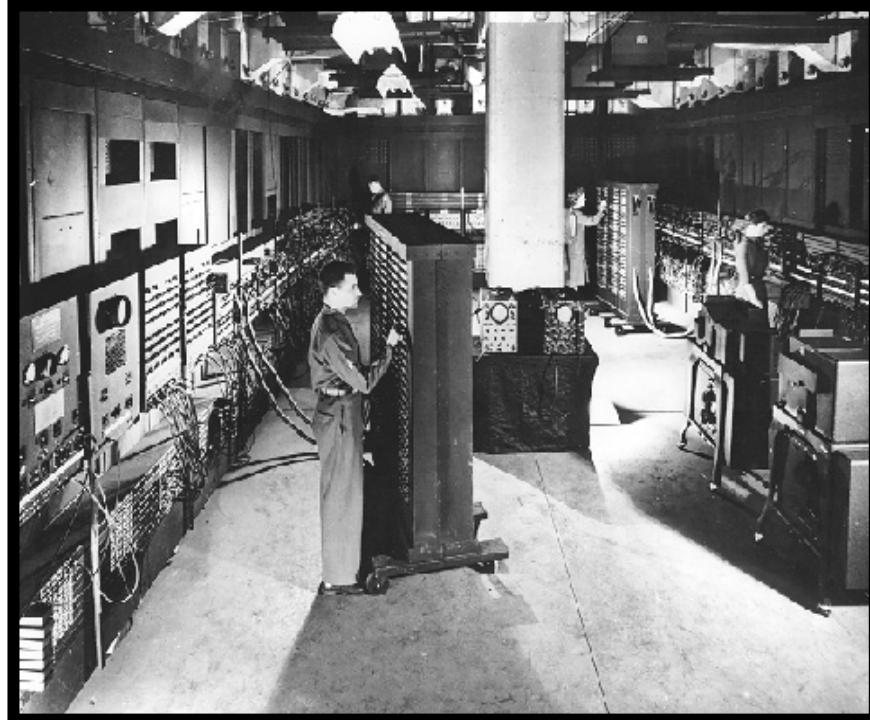
Classificação:

3.1 - 1^a Geração: Computadores a Válvula

ENIAC (*Electronic Numerical Integrator and Computer*):

- Desenvolvido na Universidade da Pensilvânia por J. Presper Eckert e John Mauchly (1943-1946)
- 1º Computador Eletrônico
- 18.000 válvulas
- 30 toneladas
- 140 m²
- 1.800 instruções/segundo
- Usado para cálculo de balística

Histórico



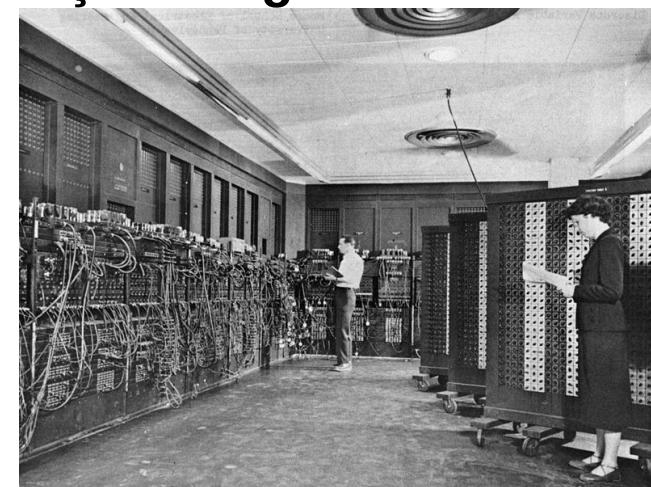
Eckert e Mauchly



**1º computador eletrônico
(1946)**

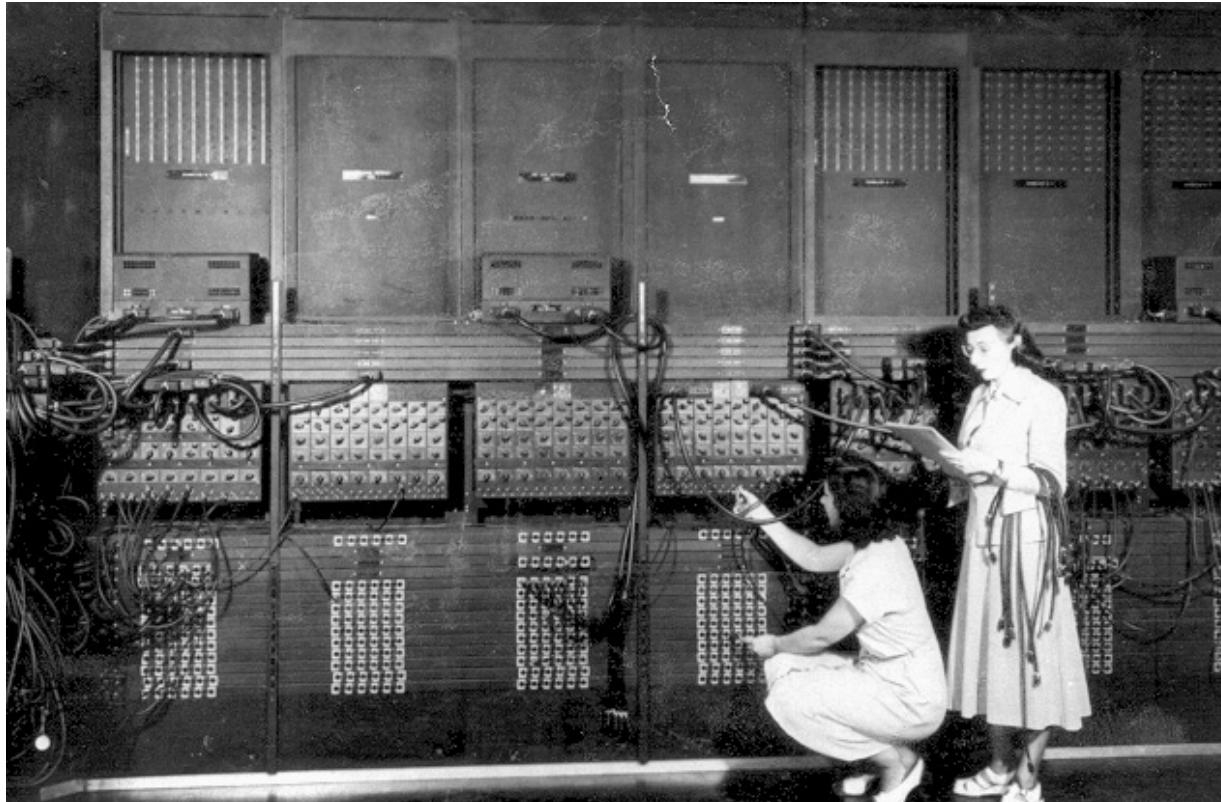
18.000 Válvulas

1.800 instruções/seg



Histórico

Programação do ENIAC



Histórico

Classificação:

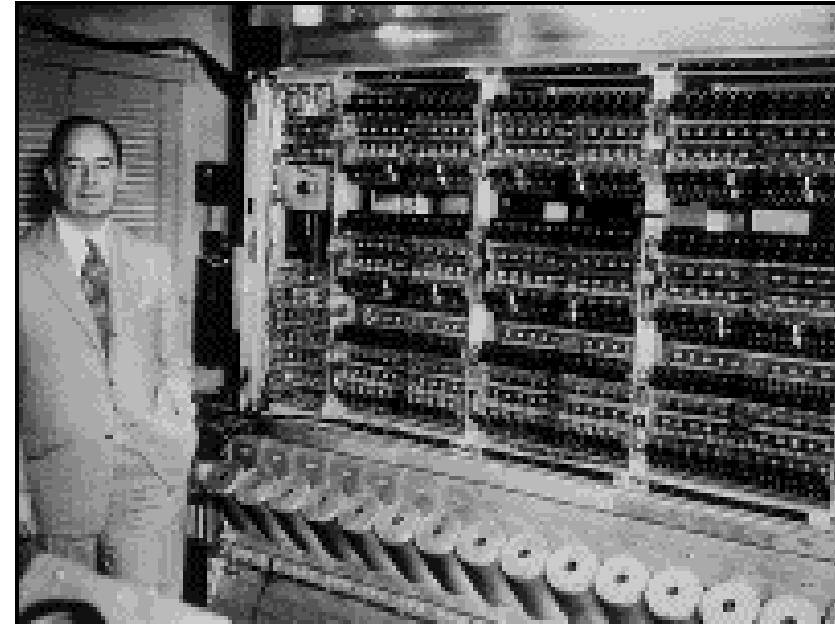
3.1 - 1^a Geração: Computadores a Válvula

EDVAC (*Electronic Discrete Variable Automatic Computer*):

- Desenvolvido na Universidade de Princeton por John von Neumann (1946-1952)
- 1^a Proposta de Computador com conceito de programa armazenado (memória para instruções e dados)
- Conhecido como Máquina de von Neumann

Histórico

John von Neumann e o EDVAC



Desenvolvido na Univ. Princeton (1946-1952)
1^a Proposta de Computador com conceito de
programa armazenado
(memória para instruções e dados)

Histórico

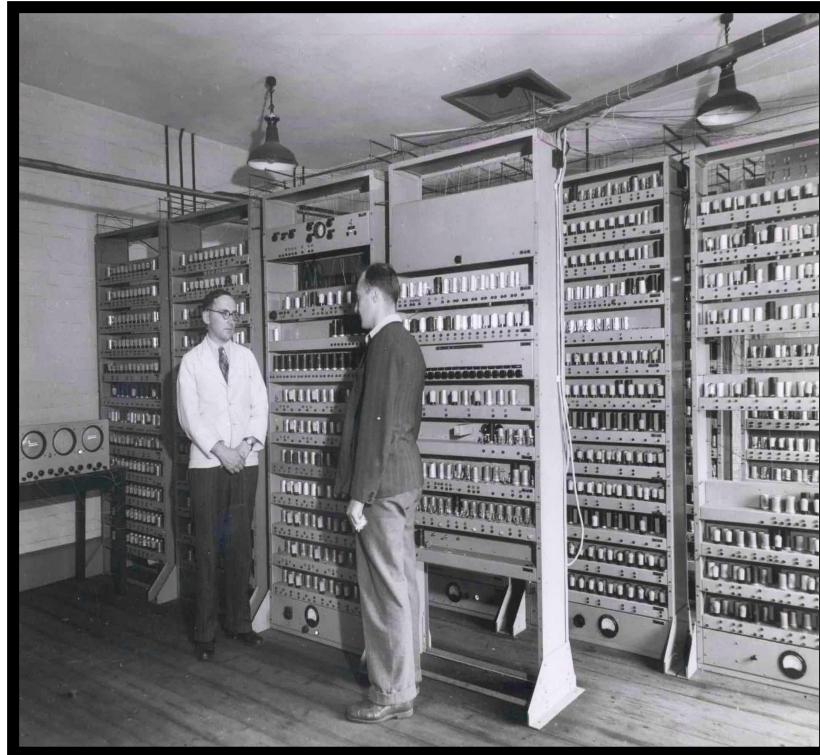
Classificação:

3.1 - 1^a Geração: Computadores a Válvula

EDSAC (*Electronic Delay Storage Automatic Calculator*):

- Desenvolvido na Universidade de Cambridge por Maurice Wilkes (1946-1949)
- 1º Computador de grande porte operacional (em 1949) com conceito de programa armazenado (memória para instruções e dados)

Histórico



EDSAC
(1949)

Maurice Wilkes



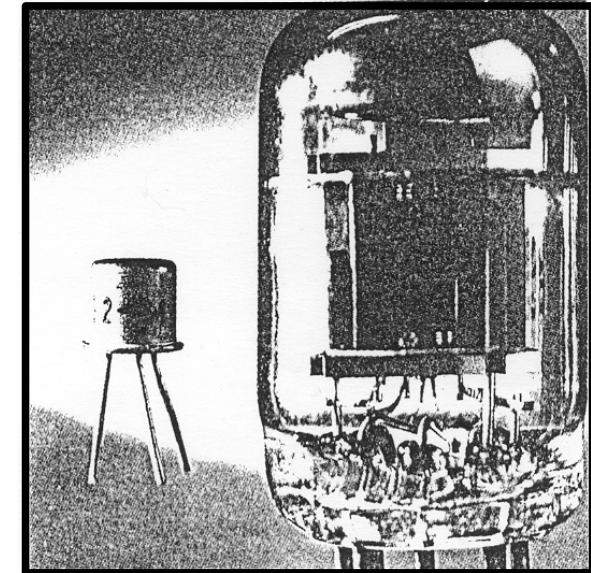
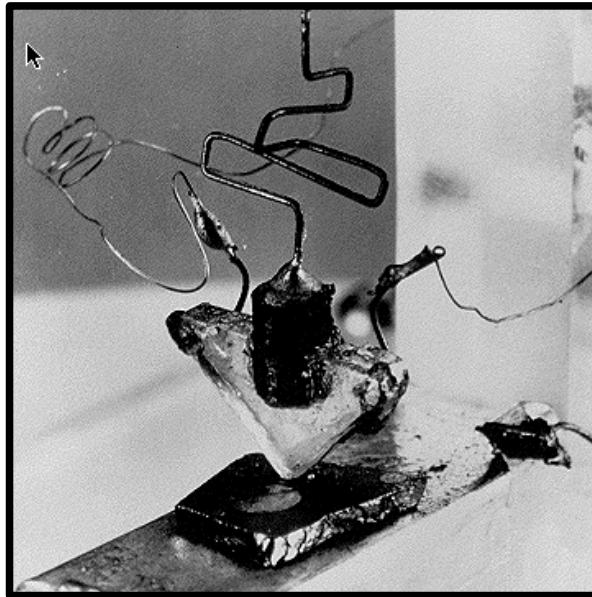
1º computador com programa
armazenado
650 instruções/seg

Histórico

Classificação:

3.2 - 2^a Geração: Computadores Transistorizados

- Em 1947 a *Bell Laboratories* produziu o 1º Transistor
- Benefícios: Menor custo, menor tamanho, menor consumo de energia, mais rápido

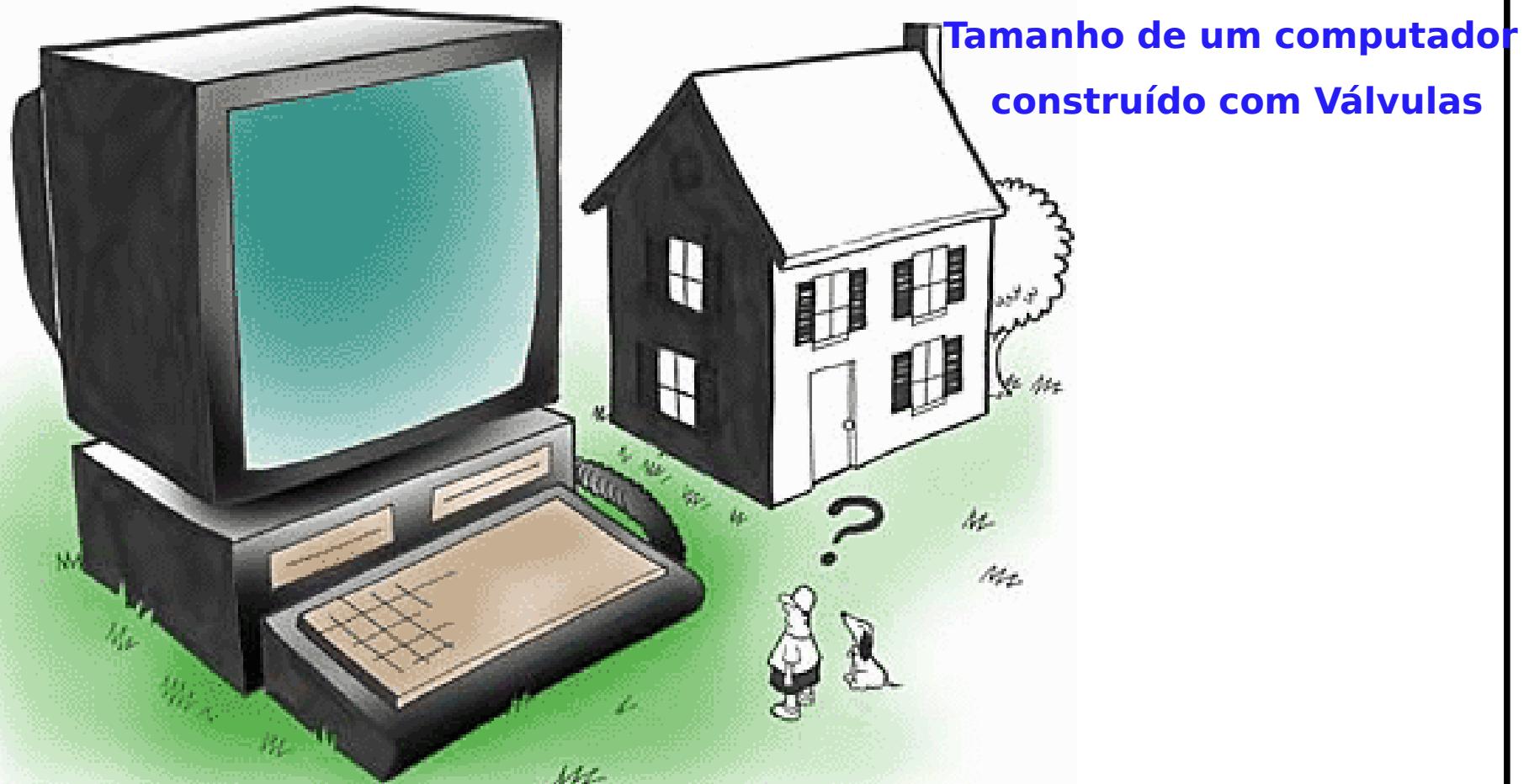


1º
Transistor

Transistor e Válvula

Histórico

Comparação da Evolução: Válvula-Transistor

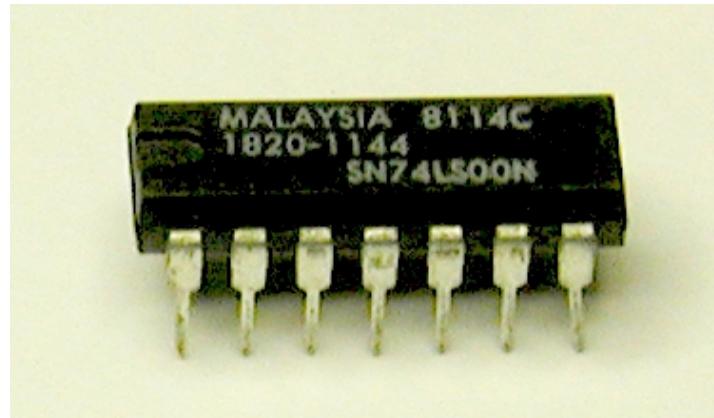


Histórico

Classificação:

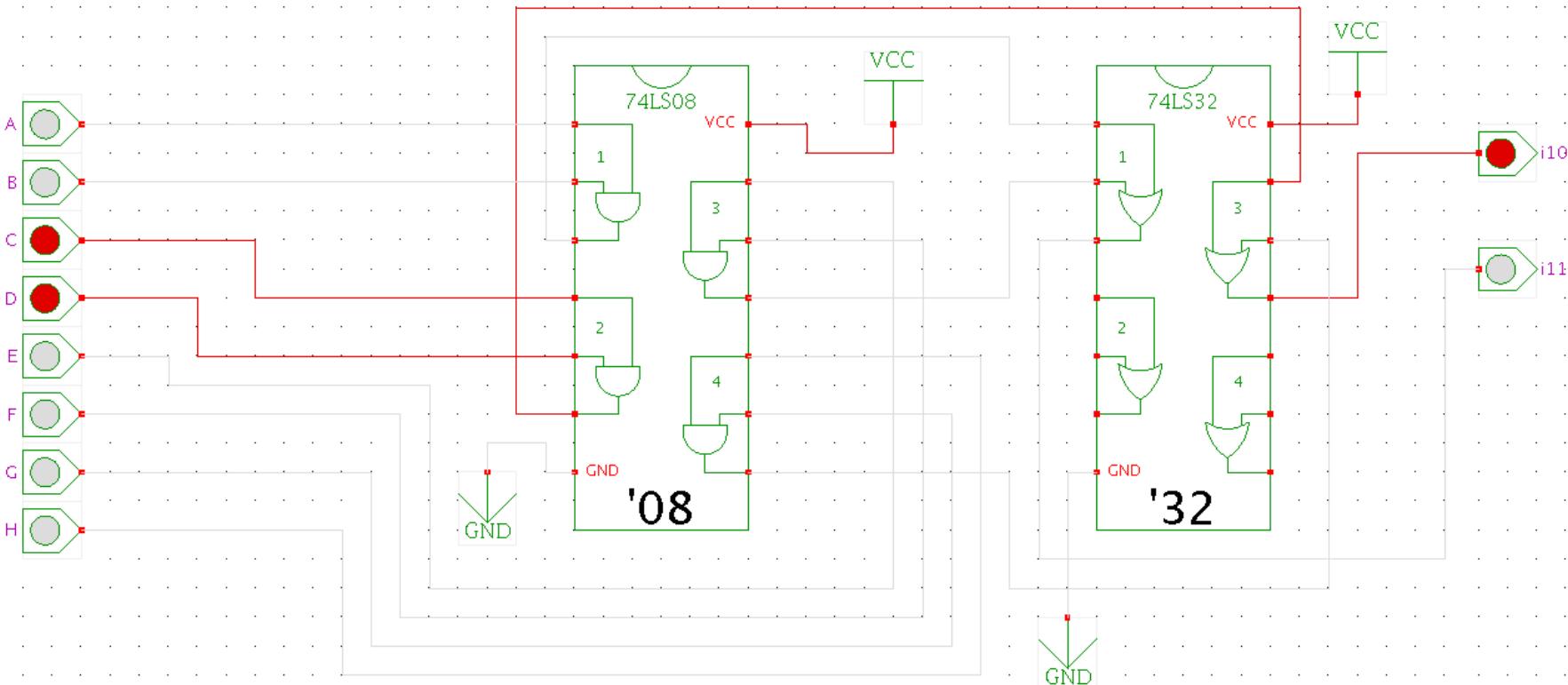
3.3 - 3^a Geração: Circuitos Integrados

- Em 1958 a *Texas Instruments Company* fabricou o 1º Circuito Integrado ⇒ Possibilitou a integração de dezenas de transistores numa única pastilha
- Benefícios: Menor custo, menor tamanho, mais rápido



Ideia dos Cls

Circuitos reimplementados com Cls



Histórico

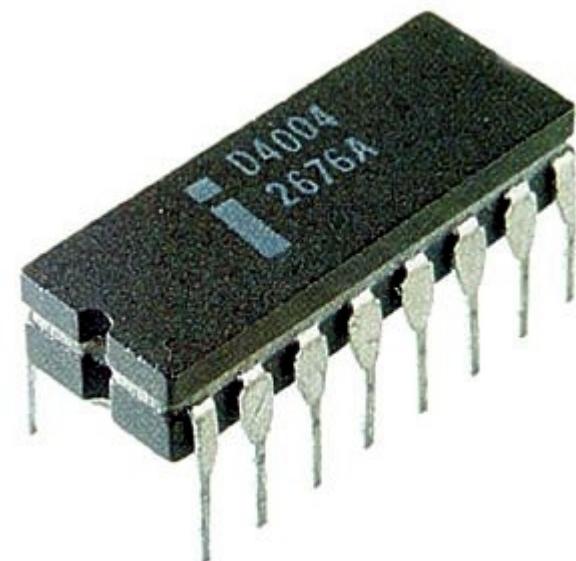
Classificação:

3.4 - 4^a Geração: Circuitos VLSI

- Integração de LSI (*Large Scale Integration*) a VLSI (*Very Large Scale Integration*)
- Em 1970/1971 a Intel produziu o **1º microprocessador** chamado 4004:

4004

- CPU de 4 bits
- 2.300 transistores
- Tecnologia de 10µm
- Clock de 108 KHz



Circuitos Integrados

Classificação de Circuitos Integrados

SSI	Small Scale Integration	1 a 10
MSI	Medium Scale Integration	+10 a 100
LSI	Large Scale Integration	+100 a 100.000
VLSI	Very Large Scale Integration	+100.000
ULSI	Ultra Large Scale Integration	100.000 - 1.000.000
SLSI	Super Large Scale Integration	1.000.000 - 10.000.000

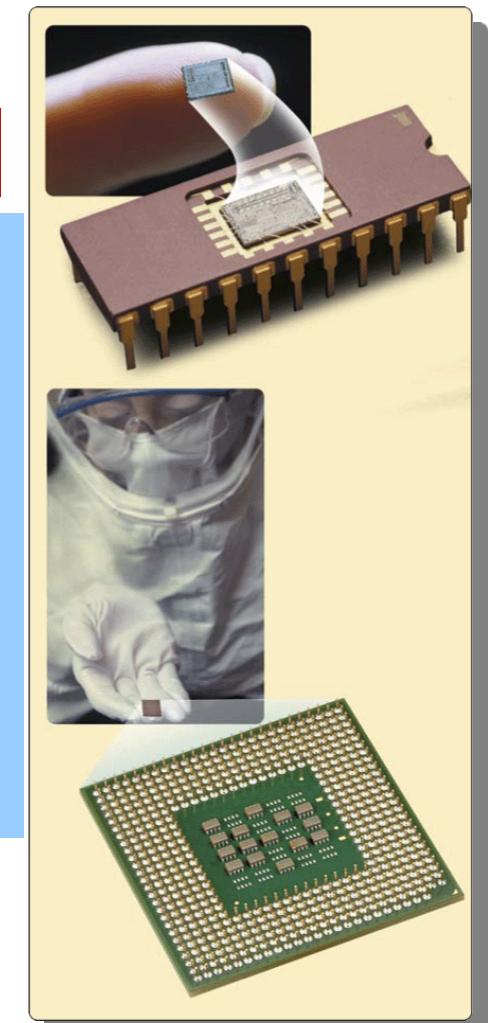
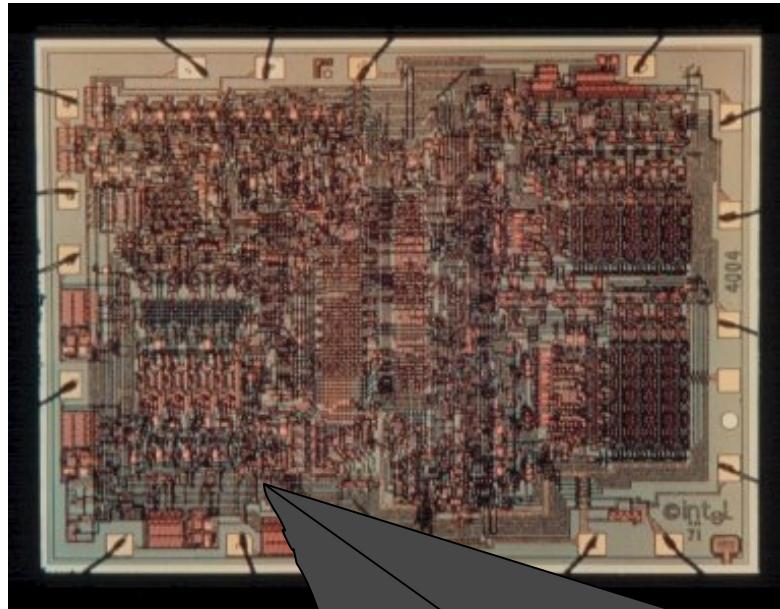
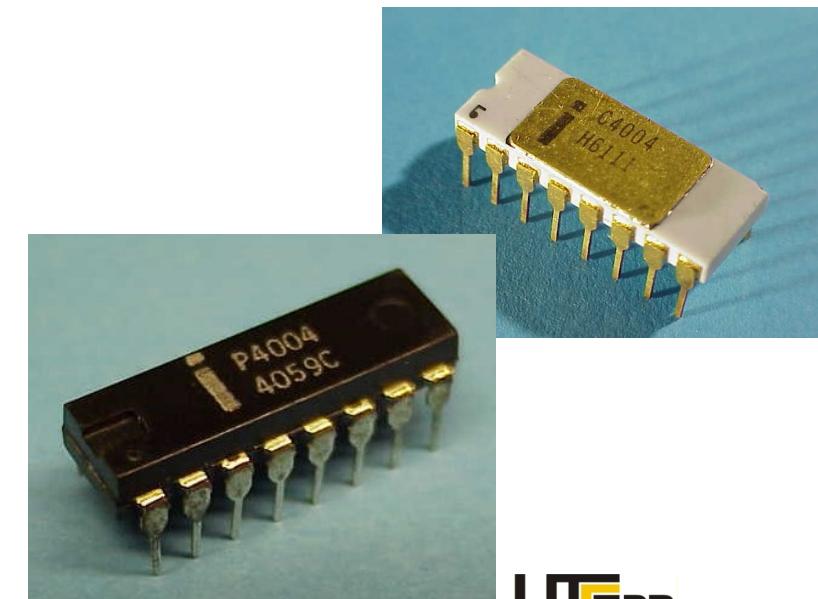
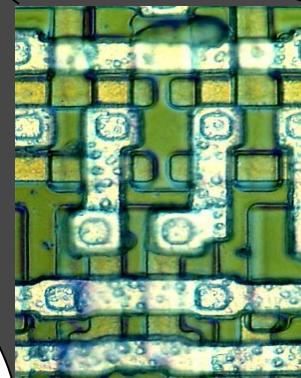
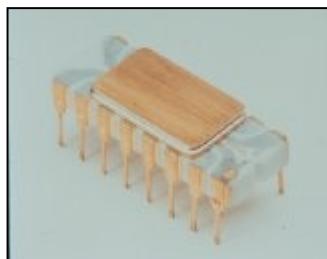


Foto do Intel 4004

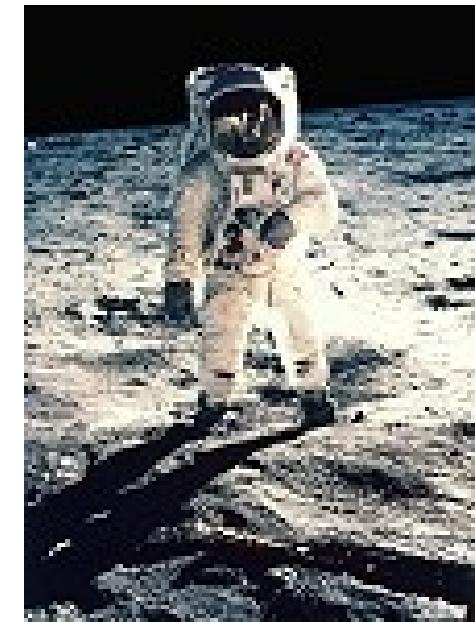
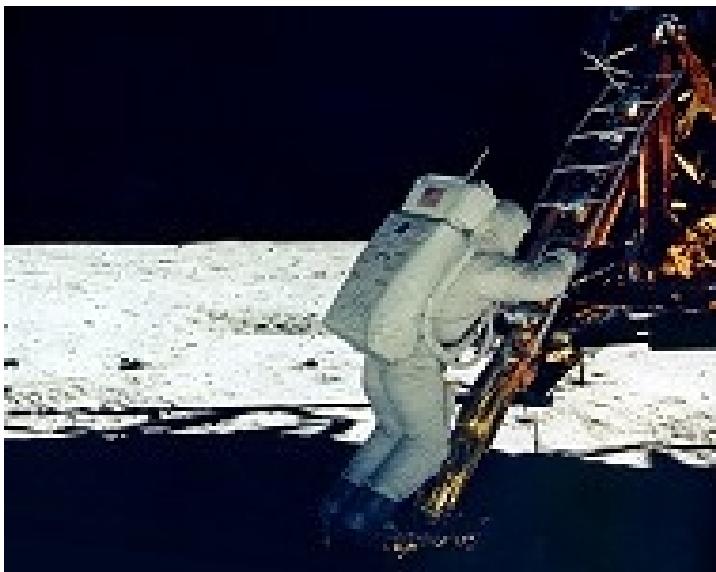


Introduzido em 1971
Primeiro microprocessador
2.300 transistores
12 mm²
108 KHz
Tecnologia 10µm

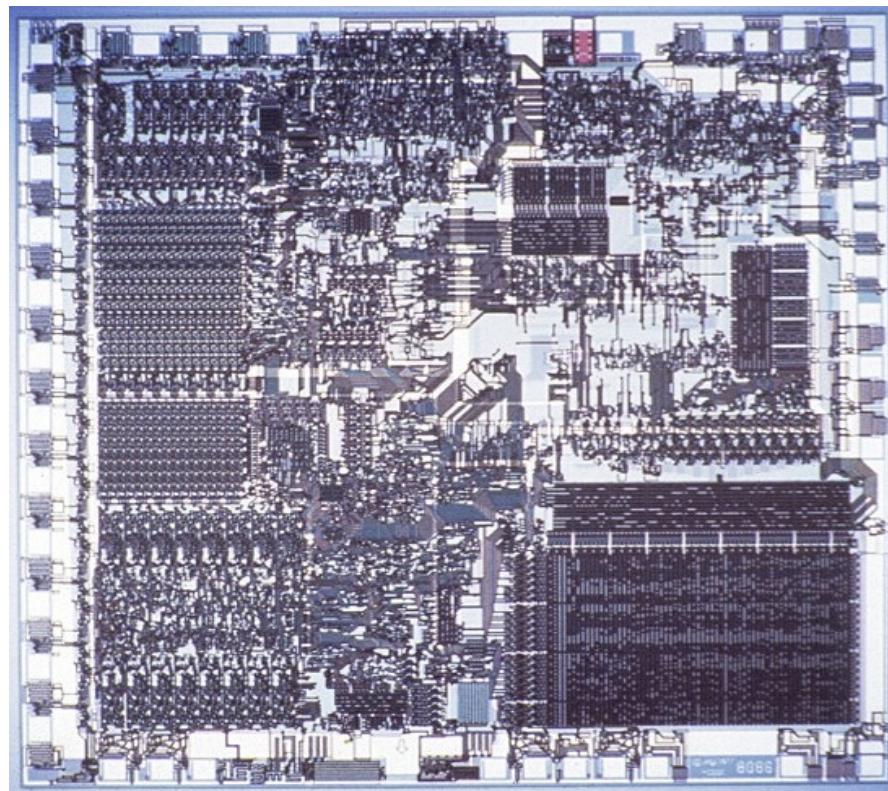


Tecnologia?

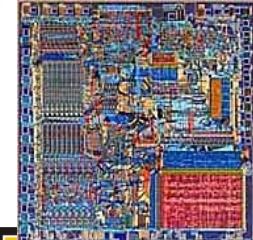
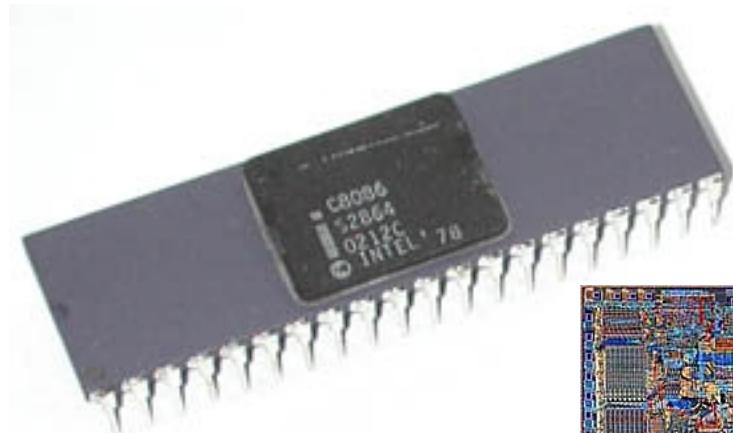
Tecnologia para viajar até a Lua em 1969?
Mas, o 1º processador foi fabricado em 1971!



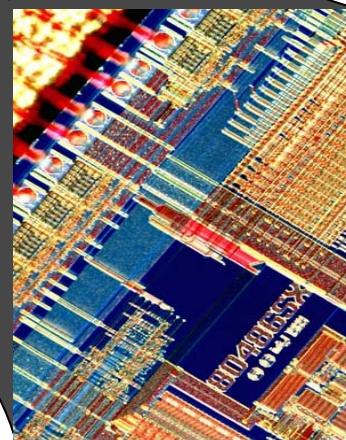
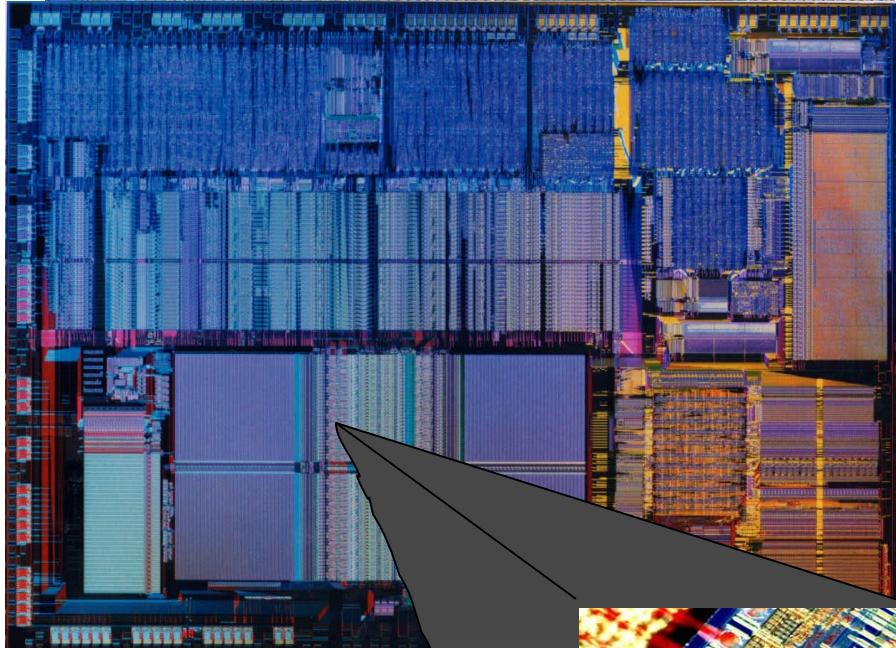
Intel 8086



29.0000 transistores
33 mm²
5 MHz
Tecnologia 3µm
Introduzido em 1979
Arquitetura básica do PC IA32



Intel 80486



1.200.000 transistores

81 mm²

25 MHz

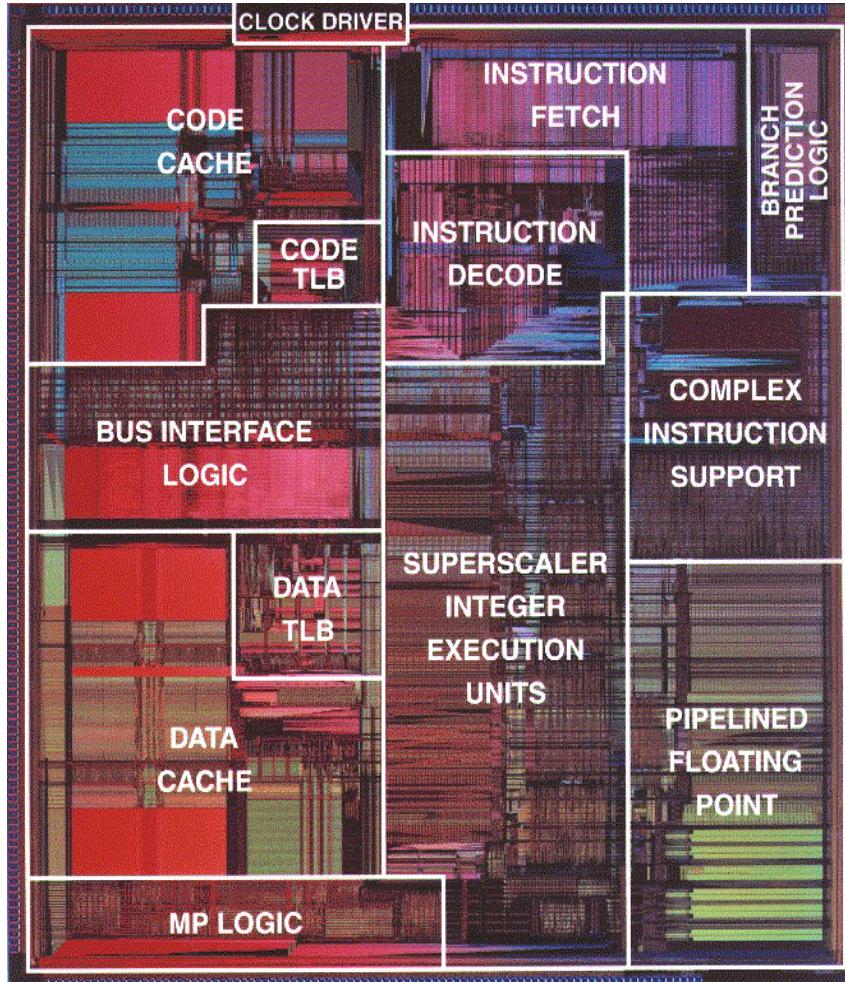
Tecnologia 1µm

Introduzido em 1989

1^a implementação *pipelined* do IA32



Pentium



Início → codinome P5

3.300.000 transistores

91 mm²

60 MHz

Tecnologia 0,8µm

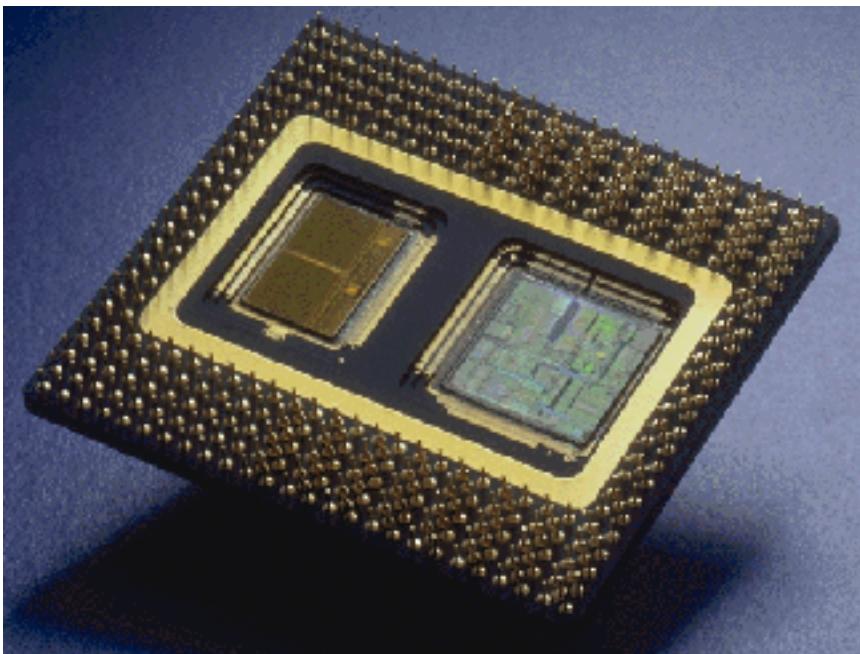
Introduzido em 1993

1^a implementação superescalar do IA32

Sucessor do 486 (i586)



Pentium Pro com Cache secundária



5.5 milhões de transistores

Área: 307 mm² (+202 for L2 cache)

Clock: 166 e 200 Mhz

Tecnologia 0.6 µm

Introduzido em 1995

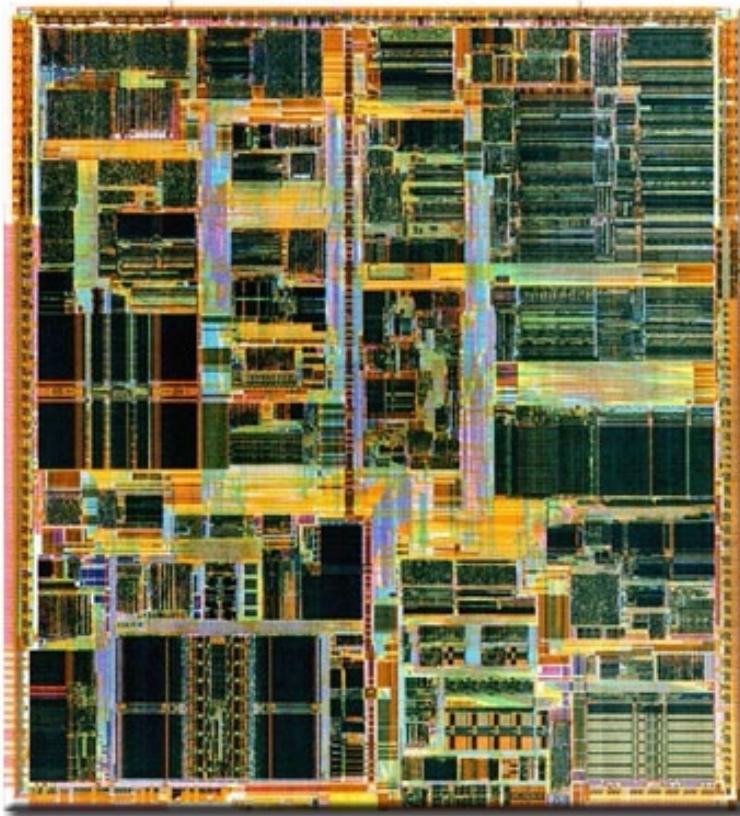
Núcleo RISC

Voltado ao mercado de alto desempenho

cache L2 integrada (no mesmo encapsulamento mas não no mesmo die)

die principal para o processador e um segundo die para o cache L2.

Pentium II



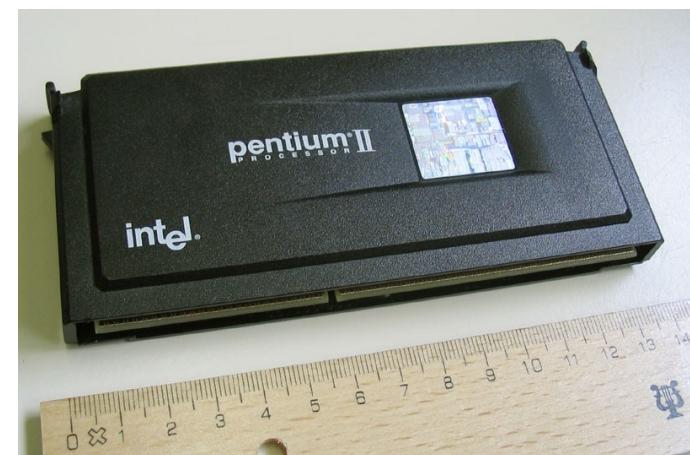
7.5 milhões de transistores

Área: 131 mm²

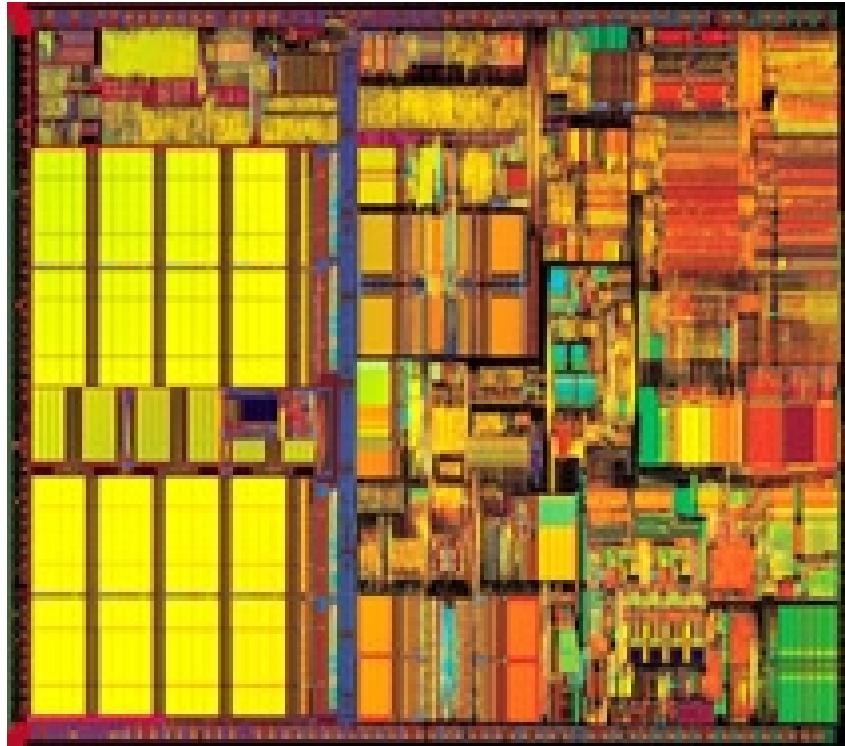
Clock: 233 a 450 MHz

Tecnologia 0.25 µm

Introduzido em 1997



Pentium III



**9.500.000 transistores
125 mm²
450 MHz
Tecnologia 0,18µm
Introduzido em 1999**



Pentium IV



42.000.000 de transistores

217mm²

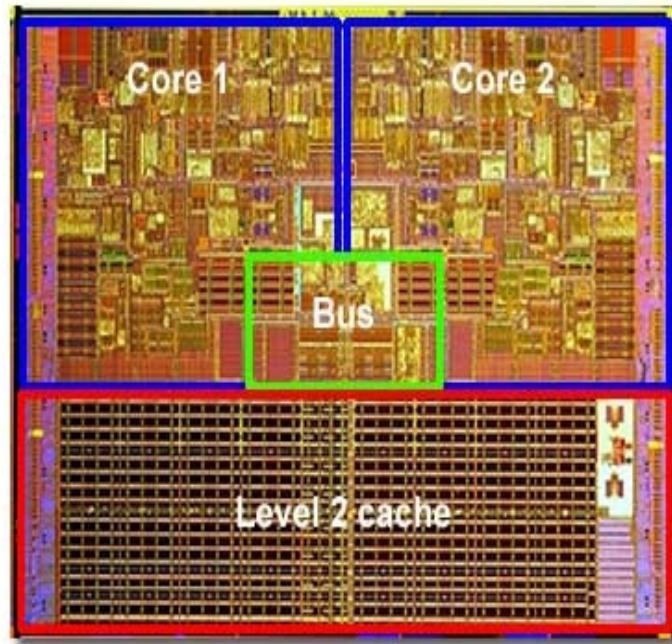
1,5 GHz

Tecnologia 0,18µm - 0,09µm

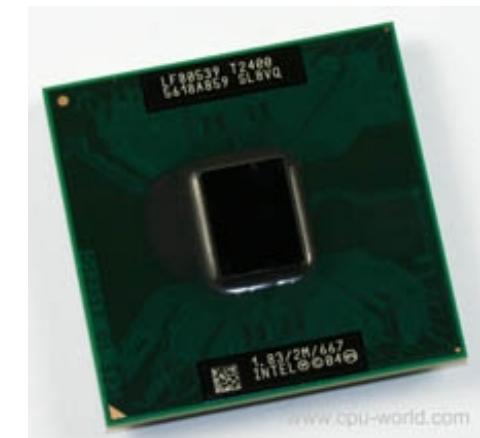
Introduzido em 2000



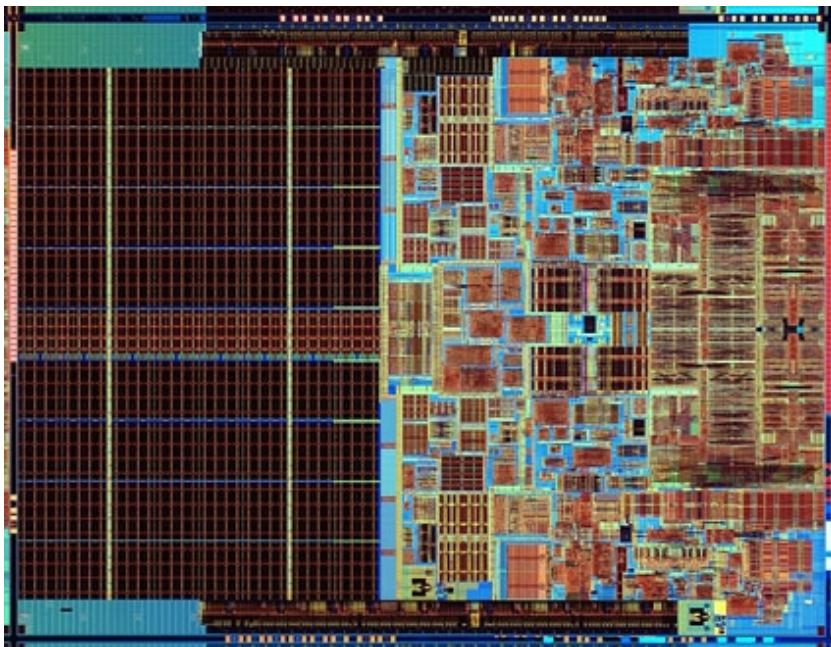
Core Duo (Dual Core)



151 milhões de transistores
90.3 mm²
2.33 GHz
Tecnologia 65 nm
Introduzido em 2006



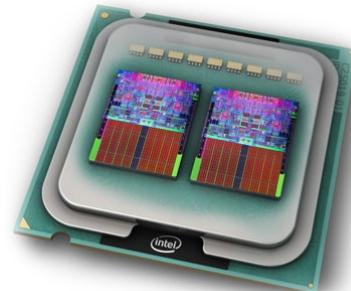
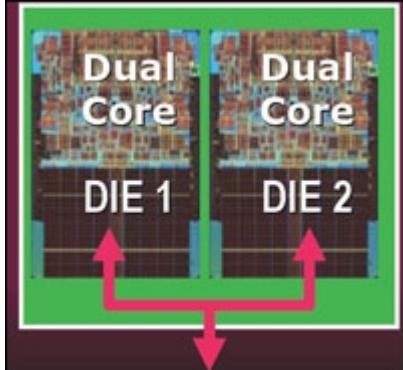
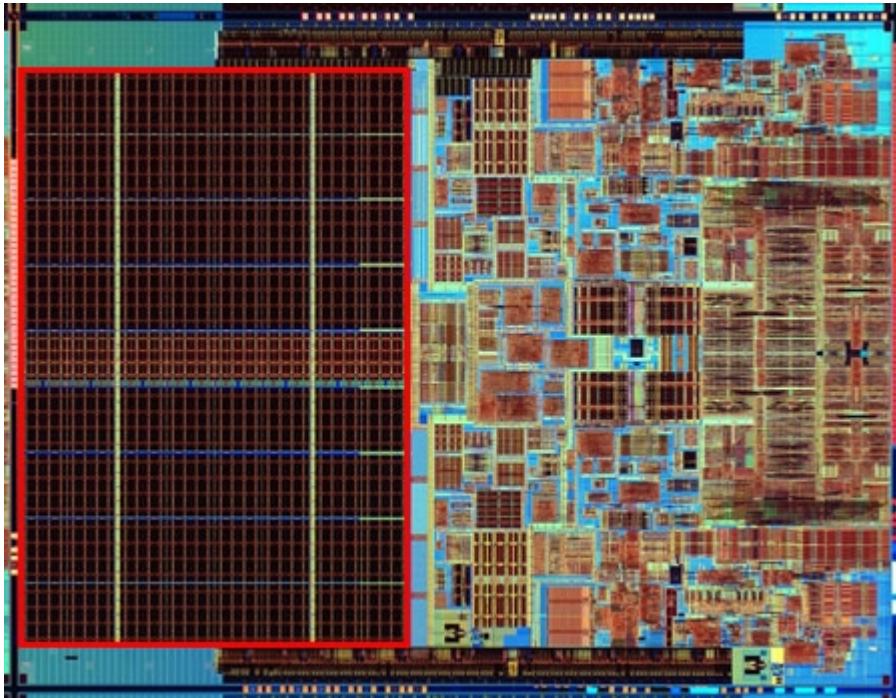
Core 2 Duo



2 x 410 milhões de transistores
2 x 107 mm²
Clock: 1.8 a 3.3 GHz
Tecnologia 65 - 45 nm
Introduzido em 2006



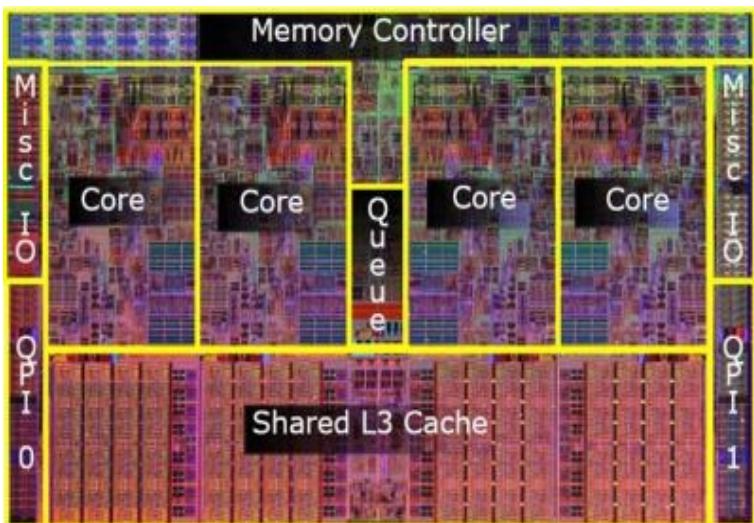
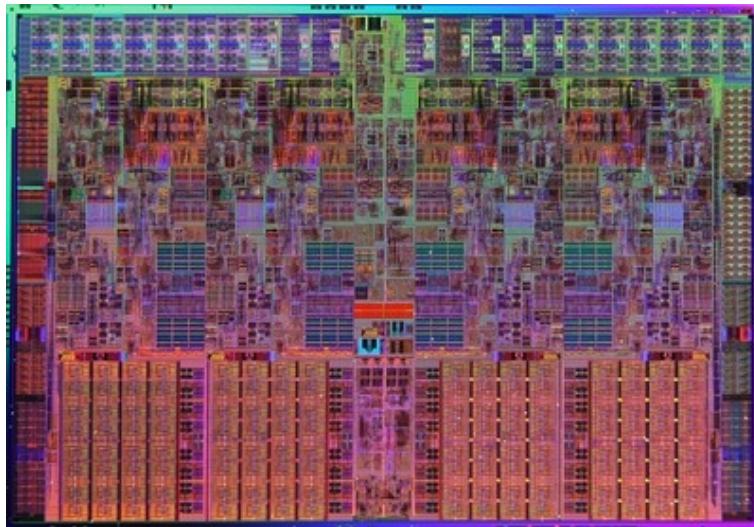
Core 2 Quad



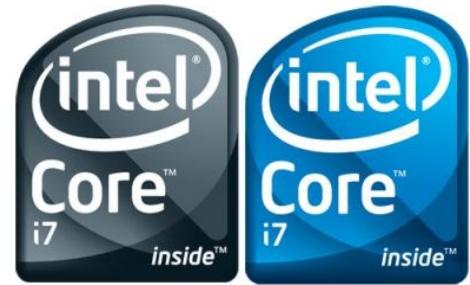
820 milhões de transistores
 $2 \times 107 \text{ mm}^2$
Clock: 2 - 2.2 GHz
Tecnologia: 45 nm
Introduzido em 2008



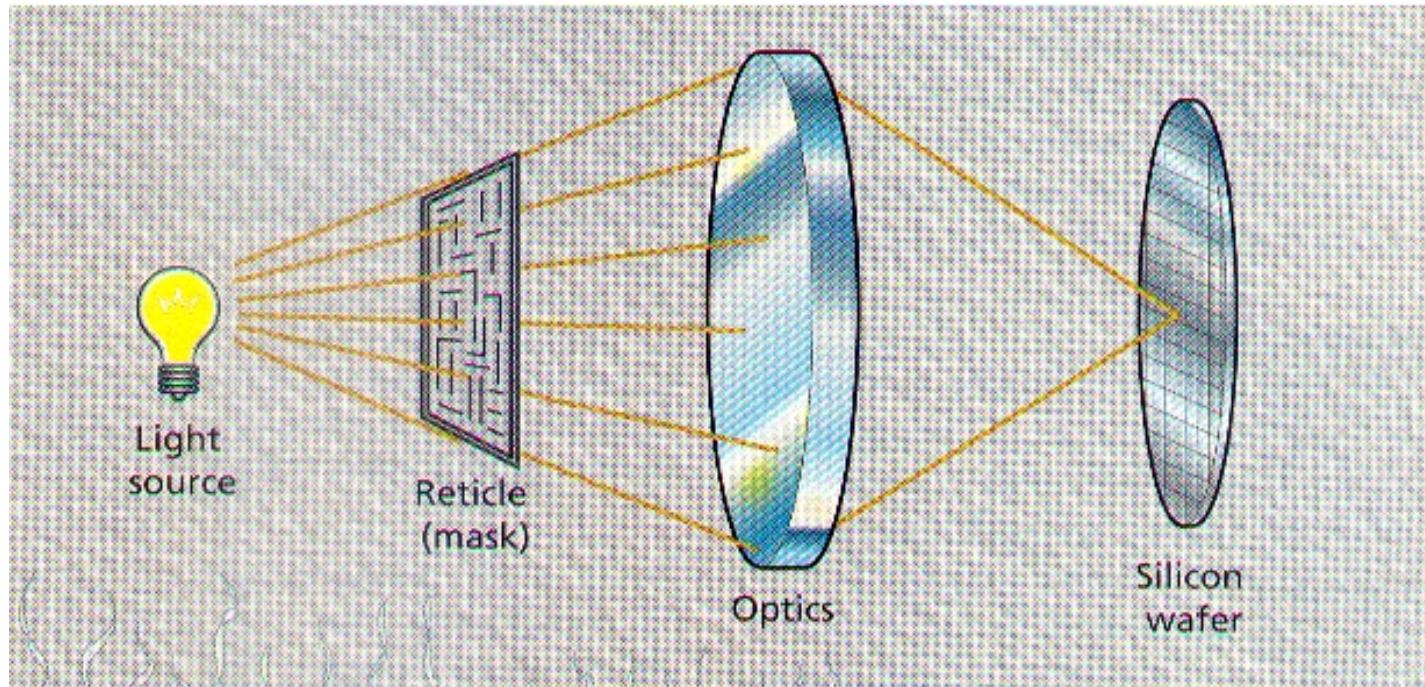
Core i7



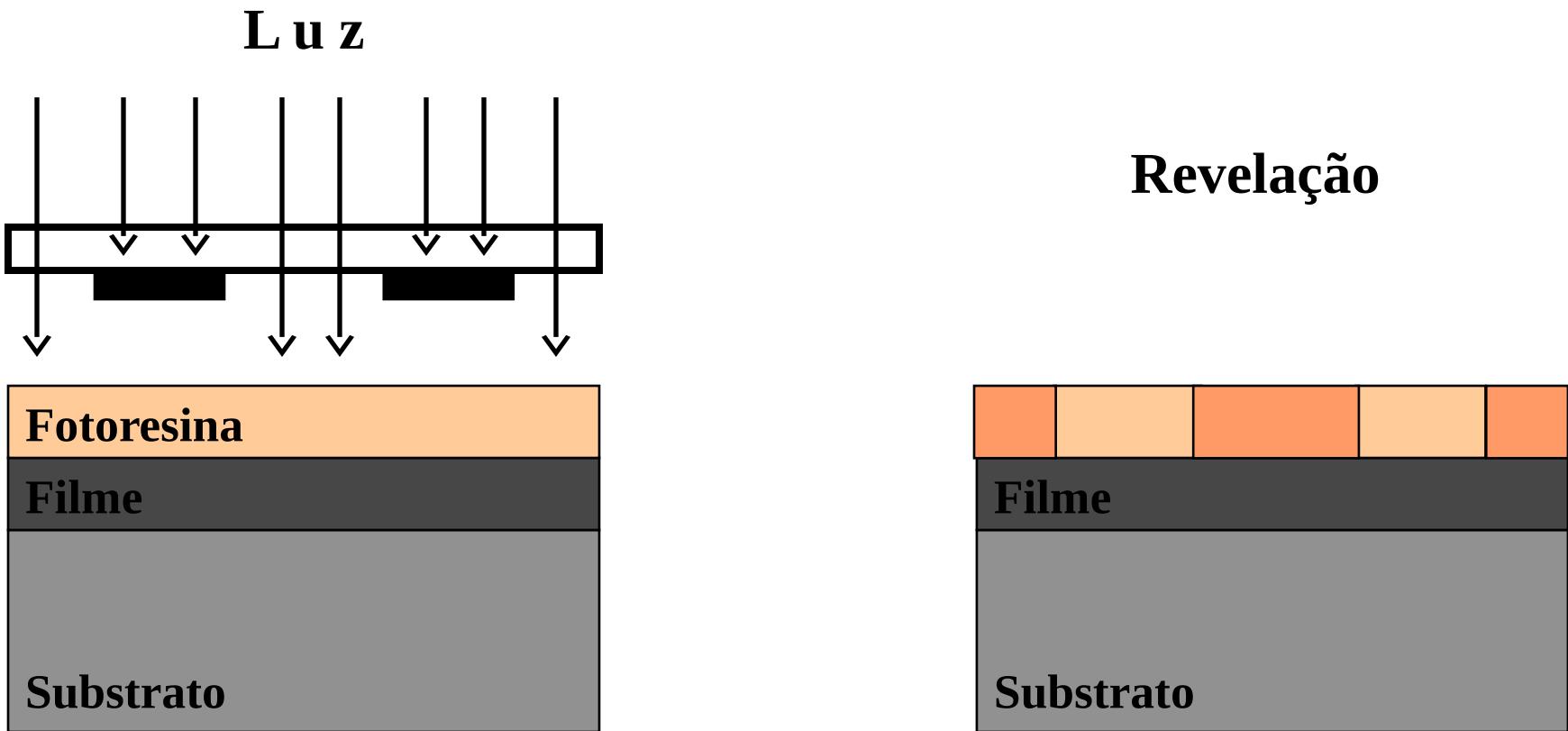
731 milhões de transistores
263 mm²
3.3 GHz
Tecnologia 45 nm
Introduzido em 2008



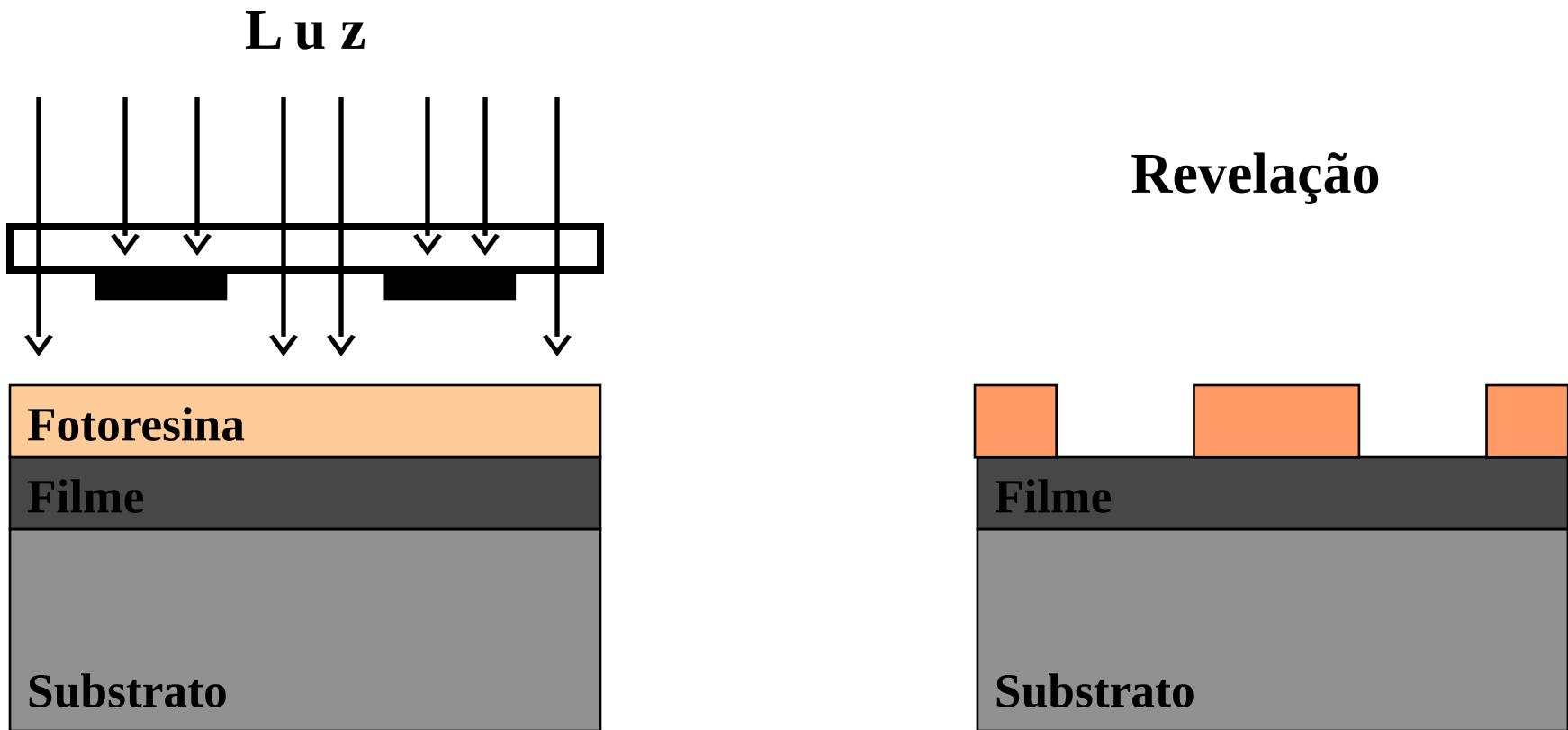
Fotolitografia



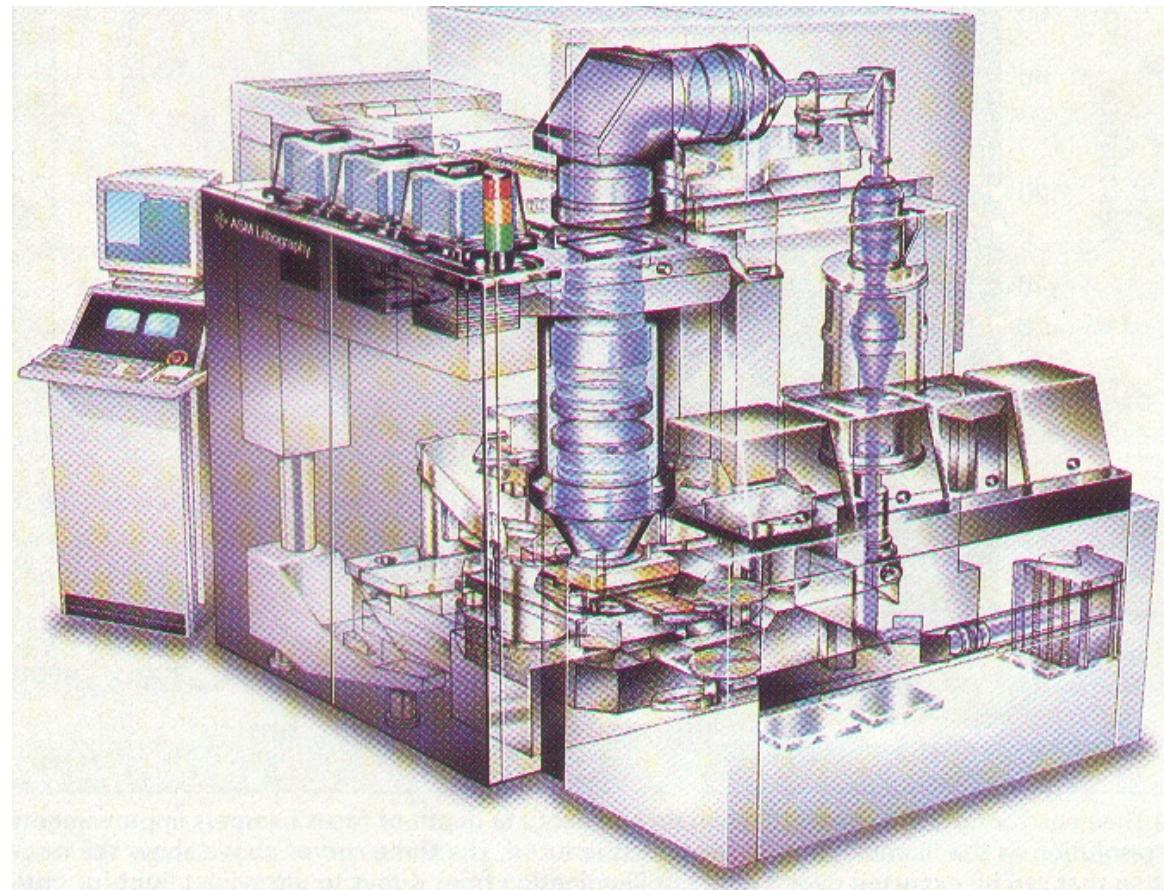
Fotolitografia



Fotolitografia

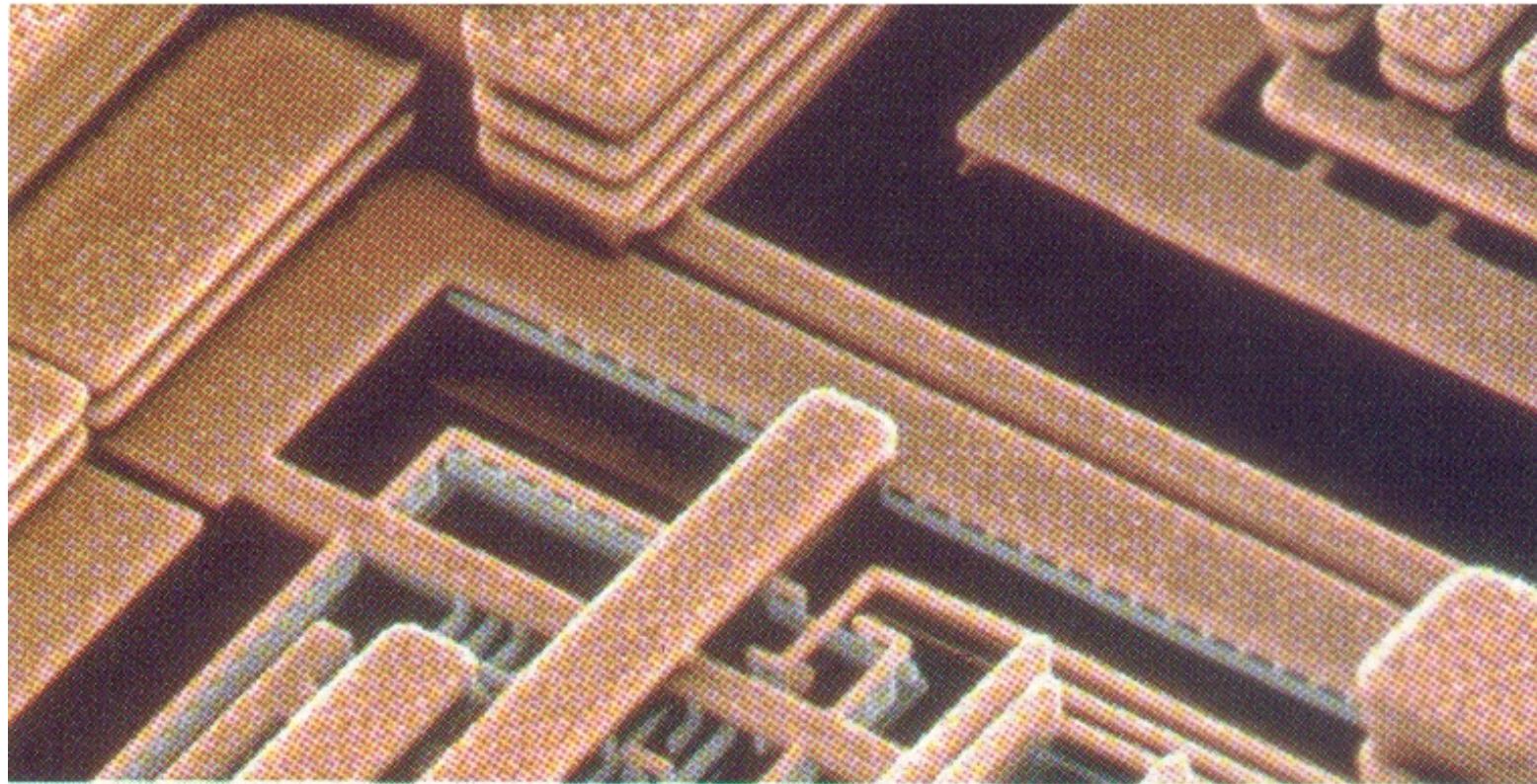


Fotolitografia



Fotolitografia

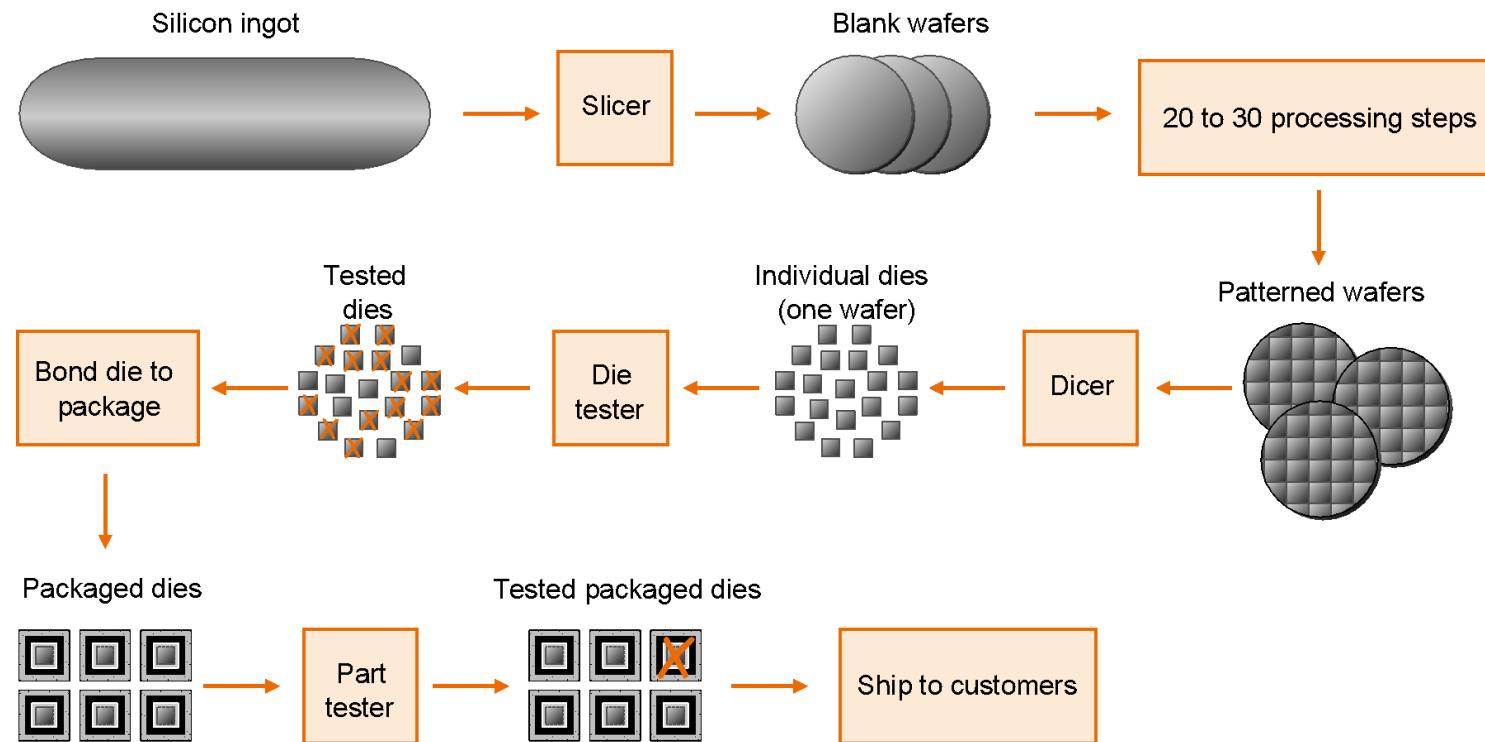
Conexões em cobre $0,11\mu\text{m}$ IBM



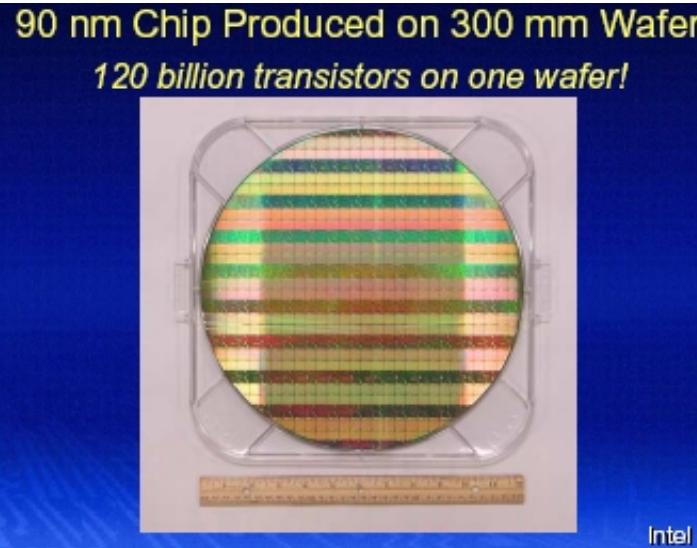
Processo de Fabricação do Chip

- 1.Silício: elemento químico encontrado na areia.
- 2.Silício: não é bom condutor de eletricidade, nem é bom isolante, portanto é um semicondutor.
- 3.Por meio de processos químicos, adiciona-se materiais ao silício de modo que:
 - pequenas áreas possam ter uma das seguintes características:
 - excelente condutor de eletricidade como alumínio ou cobre.
 - excelente isolante de eletricidade como plástico ou vidro.
 - áreas que podem conduzir ou isolar a eletricidade, sob condições especiais, atuando como uma chave (transistores).
- 4.Barra de Silício é fatiada em wafers com espessura menor que 0,1 polegadas.
- 5.Wafers passam por processos químicos para criação dos transistores, isolantes e condutores.
- 6.Depois da “impressão” dos circuitos no wafer, ele é fatiado em “chips”.
- 7.Chips são testados e depois “encapsulados”, e testados novamente.

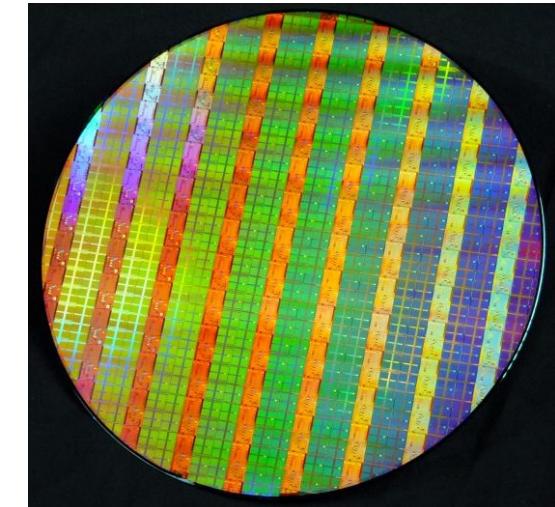
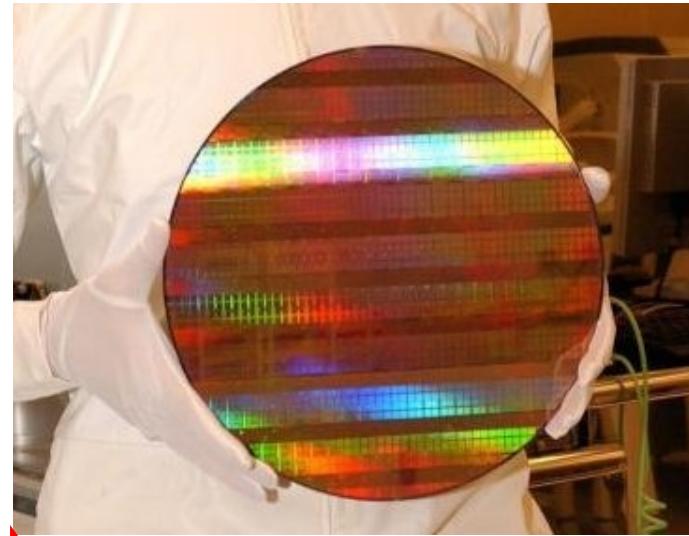
Processo de Fabricação do Chip



Wafer de Silício

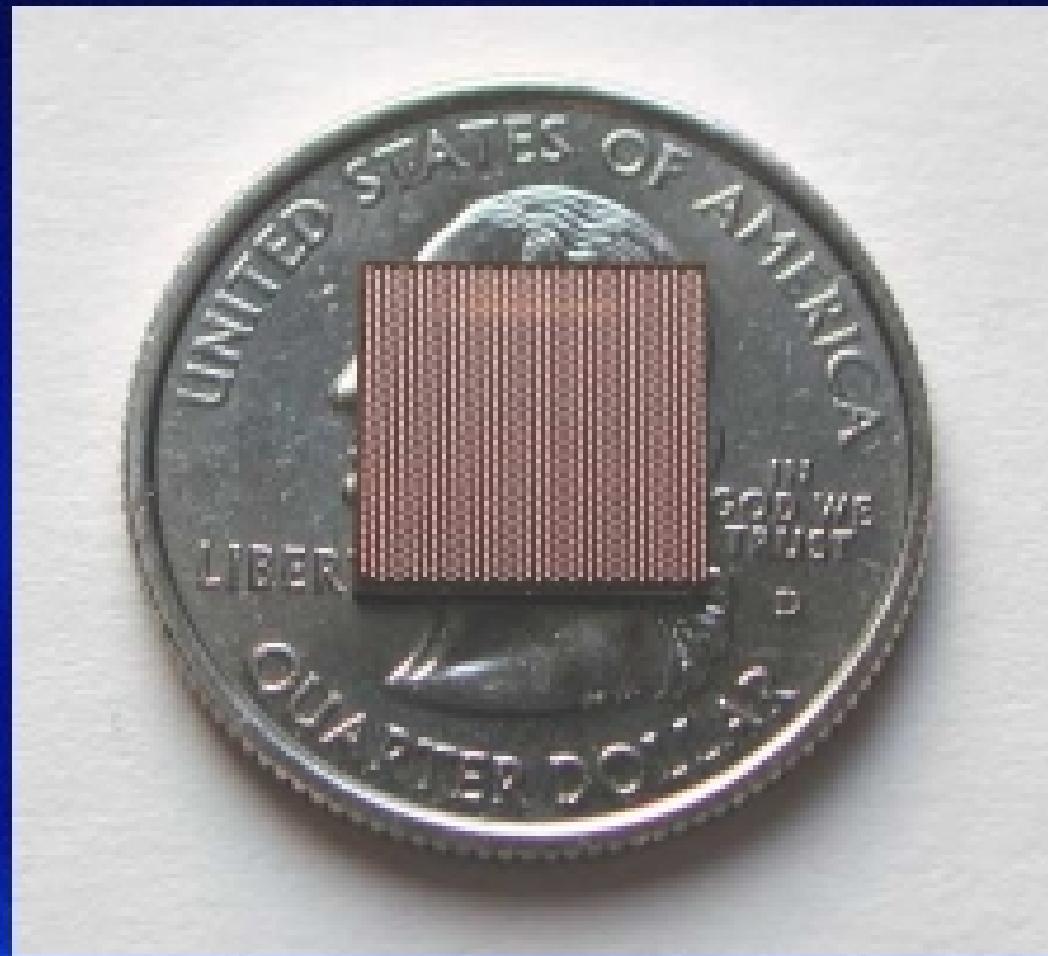


Intel 300 mm wafer com 45 nm
Mais de 400 milhões de transistores
para um processador dual-core
(quad-core duplica)



Chip de Memória

52 Mbit SRAM Chip



Lei de Moore

Lei de Moore:

Gordon Moore, co-fundador da Intel, previu em 1965 que o número de transistores num chip dobraria a cada 18 meses. Desde a década de 60 tem se mantido próximo a esta taxa.

Conseqüências da Lei de Moore:

Aumento da densidade do chip

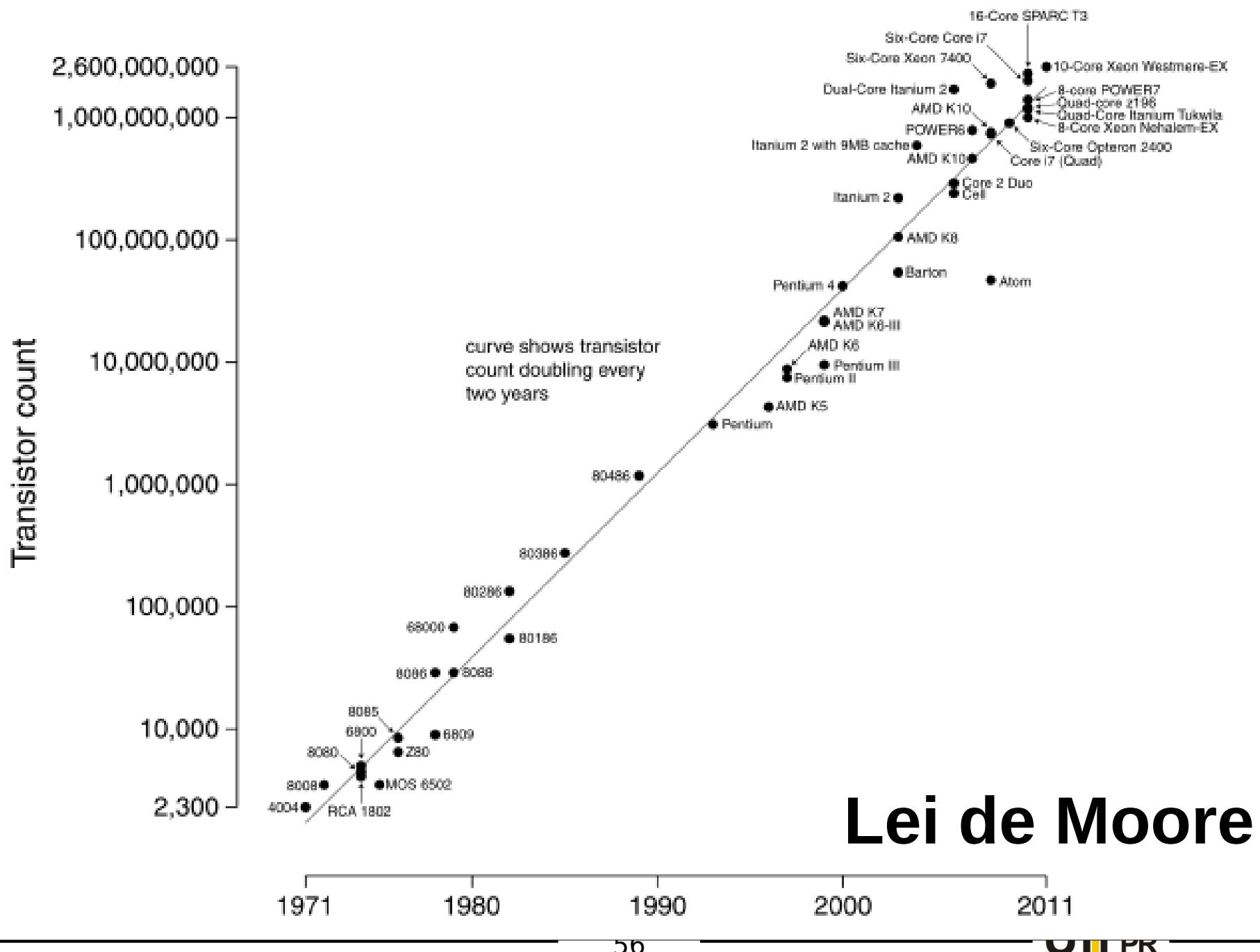
Circuitos mais próximos, Barramentos internos mais curtos,
Maior velocidade de operação

Custo do chip é reduzido

Dispositivos menores Utilização em diversos ambientes

Computadores menores:

Redução do número de interconexões externas



Resumo da Aula

Tópicos mais importantes:

Evolução

Lei de Moore

Entregar folha com:

Nome

Registro ou Matrícula

Data de Hoje

Resumo

Referências

**Notas de Aula do Prof. João Angelo Martini
DIN-UEM**