

# Is Parallel Programming Hard, And, If So, What Can You Do About It?

Edited by:

Paul E. McKenney  
Linux Technology Center  
IBM Beaverton  
paulmck@linux.vnet.ibm.com

Translated by:

SeongJae Park  
sj38.park@gmail.com

August 1, 2016

## Legal Statement

This work represents the views of the editor and the authors and does not necessarily represent the view of their respective employers.

Trademarks:

- IBM, zSeries, and PowerPC are trademarks or registered trademarks of International Business Machines Corporation in the United States, other countries, or both.
- Linux is a registered trademark of Linus Torvalds.
- i386 is a trademark of Intel Corporation or its subsidiaries in the United States, other countries, or both.
- Other company, product, and service names may be trademarks or service marks of such companies.

The non-source-code text and images in this document are provided under the terms of the Creative Commons Attribution-Share Alike 3.0 United States license.<sup>1</sup> In brief, you may use the contents of this document for any purpose, personal, commercial, or otherwise, so long as attribution to the authors is maintained. Likewise, the document may be modified, and derivative works and translations made available, so long as such modifications and derivations are offered to the public on equal terms as the non-source-code text and images in the original document.

Source code is covered by various versions of the GPL.<sup>2</sup> Some of this code is GPLv2-only, as it derives from the Linux kernel, while other code is GPLv2-or-later. See the comment headers of the individual source files within the CodeSamples directory in the git archive<sup>3</sup> for the exact licenses. If you are unsure of the license for a given code fragment, you should assume GPLv2-only.

Combined work © 2005-2016 by Paul E. McKenney.

---

<sup>1</sup> <http://creativecommons.org/licenses/by-sa/3.0/us/>

<sup>2</sup> <http://www.gnu.org/licenses/gpl-2.0.html>

<sup>3</sup> <git://git.kernel.org/pub/scm/linux/kernel/git/paulmck/perfbook.git>

# Contents

<b>1</b>	<b>How To Use This Book</b>	<b>1</b>
1.1	Roadmap . . . . .	1
1.2	Quick Quizzes . . . . .	2
1.3	Alternatives to This Book . . . . .	2
1.4	Sample Source Code . . . . .	3
1.5	Whose Book Is This? . . . . .	3
<b>2</b>	<b>Introduction</b>	<b>7</b>
2.1	Historic Parallel Programming Difficulties . . . . .	7
2.2	Parallel Programming Goals . . . . .	8
2.2.1	Performance . . . . .	8
2.2.2	Productivity . . . . .	9
2.2.3	Generality . . . . .	10
2.3	Alternatives to Parallel Programming . . . . .	12
2.3.1	Multiple Instances of a Sequential Application . . . . .	12
2.3.2	Use Existing Parallel Software . . . . .	12
2.3.3	Performance Optimization . . . . .	12
2.4	What Makes Parallel Programming Hard? . . . . .	13
2.4.1	Work Partitioning . . . . .	13
2.4.2	Parallel Access Control . . . . .	14
2.4.3	Resource Partitioning and Replication . . . . .	14
2.4.4	Interacting With Hardware . . . . .	15
2.4.5	Composite Capabilities . . . . .	15
2.4.6	How Do Languages and Environments Assist With These Tasks? . . . . .	15
2.5	Discussion . . . . .	15
<b>3</b>	<b>Hardware and its Habits</b>	<b>17</b>
3.1	Overview . . . . .	17
3.1.1	Pipelined CPUs . . . . .	17
3.1.2	Memory References . . . . .	18
3.1.3	Atomic Operations . . . . .	19
3.1.4	Memory Barriers . . . . .	19
3.1.5	Cache Misses . . . . .	20
3.1.6	I/O Operations . . . . .	20
3.2	Overheads . . . . .	21
3.2.1	Hardware System Architecture . . . . .	21
3.2.2	Costs of Operations . . . . .	21
3.3	Hardware Free Lunch? . . . . .	22

3.3.1	3D Integration . . . . .	23
3.3.2	Novel Materials and Processes . . . . .	23
3.3.3	Light, Not Electrons . . . . .	24
3.3.4	Special-Purpose Accelerators . . . . .	24
3.3.5	Existing Parallel Software . . . . .	24
3.4	Software Design Implications . . . . .	24
<b>4</b>	<b>Tools of the Trade</b>	<b>27</b>
4.1	Scripting Languages . . . . .	27
4.2	POSIX Multiprocessing . . . . .	28
4.2.1	POSIX Process Creation and Destruction . . . . .	28
4.2.2	POSIX Thread Creation and Destruction . . . . .	29
4.2.3	POSIX Locking . . . . .	30
4.2.4	POSIX Reader-Writer Locking . . . . .	32
4.3	Atomic Operations . . . . .	34
4.4	Linux-Kernel Equivalents to POSIX Operations . . . . .	34
4.5	The Right Tool for the Job: How to Choose? . . . . .	36
<b>5</b>	<b>Counting</b>	<b>37</b>
5.1	Why Isn't Concurrent Counting Trivial? . . . . .	38
5.2	Statistical Counters . . . . .	39
5.2.1	Design . . . . .	39
5.2.2	Array-Based Implementation . . . . .	39
5.2.3	Eventually Consistent Implementation . . . . .	40
5.2.4	Per-Thread-Variable-Based Implementation . . . . .	41
5.2.5	Discussion . . . . .	42
5.3	Approximate Limit Counters . . . . .	42
5.3.1	Design . . . . .	43
5.3.2	Simple Limit Counter Implementation . . . . .	43
5.3.3	Simple Limit Counter Discussion . . . . .	47
5.3.4	Approximate Limit Counter Implementation . . . . .	48
5.3.5	Approximate Limit Counter Discussion . . . . .	48
5.4	Exact Limit Counters . . . . .	48
5.4.1	Atomic Limit Counter Implementation . . . . .	48
5.4.2	Atomic Limit Counter Discussion . . . . .	51
5.4.3	Signal-Theft Limit Counter Design . . . . .	52
5.4.4	Signal-Theft Limit Counter Implementation . . . . .	52
5.4.5	Signal-Theft Limit Counter Discussion . . . . .	55
5.5	Applying Specialized Parallel Counters . . . . .	55
5.6	Parallel Counting Discussion . . . . .	56
5.6.1	Parallel Counting Performance . . . . .	56
5.6.2	Parallel Counting Specializations . . . . .	57
5.6.3	Parallel Counting Lessons . . . . .	58
<b>6</b>	<b>Partitioning and Synchronization Design</b>	<b>61</b>
6.1	Partitioning Exercises . . . . .	61
6.1.1	Dining Philosophers Problem . . . . .	61
6.1.2	Double-Ended Queue . . . . .	65
6.1.3	Partitioning Example Discussion . . . . .	71
6.2	Design Criteria . . . . .	71

6.3	Synchronization Granularity . . . . .	72
6.3.1	Sequential Program . . . . .	72
6.3.2	Code Locking . . . . .	74
6.3.3	Data Locking . . . . .	74
6.3.4	Data Ownership . . . . .	75
6.3.5	Locking Granularity and Performance . . . . .	76
6.4	Parallel Fastpath . . . . .	78
6.4.1	Reader/Writer Locking . . . . .	78
6.4.2	Hierarchical Locking . . . . .	79
6.4.3	Resource Allocator Caches . . . . .	79
6.5	Beyond Partitioning . . . . .	83
6.5.1	Work-Queue Parallel Maze Solver . . . . .	83
6.5.2	Alternative Parallel Maze Solver . . . . .	84
6.5.3	Performance Comparison I . . . . .	85
6.5.4	Alternative Sequential Maze Solver . . . . .	87
6.5.5	Performance Comparison II . . . . .	87
6.5.6	Future Directions and Conclusions . . . . .	88
6.6	Partitioning, Parallelism, and Optimization . . . . .	89
<b>7</b>	<b>Locking</b>	<b>91</b>
7.1	Staying Alive . . . . .	91
7.1.1	Deadlock . . . . .	92
7.1.2	Livelock and Starvation . . . . .	97
7.1.3	Unfairness . . . . .	98
7.1.4	Inefficiency . . . . .	99
7.2	Types of Locks . . . . .	99
7.2.1	Exclusive Locks . . . . .	99
7.2.2	Reader-Writer Locks . . . . .	99
7.2.3	Beyond Reader-Writer Locks . . . . .	100
7.2.4	Scoped Locking . . . . .	101
7.3	Locking Implementation Issues . . . . .	102
7.3.1	Sample Exclusive-Locking Implementation Based on Atomic Exchange . . . . .	102
7.3.2	Other Exclusive-Locking Implementations . . . . .	103
7.4	Lock-Based Existence Guarantees . . . . .	105
7.5	Locking: Hero or Villain? . . . . .	106
7.5.1	Locking For Applications: Hero! . . . . .	106
7.5.2	Locking For Parallel Libraries: Just Another Tool . . . . .	106
7.5.3	Locking For Parallelizing Sequential Libraries: Villain! . . . . .	109
7.6	Summary . . . . .	110
<b>8</b>	<b>Data Ownership</b>	<b>111</b>
8.1	Multiple Processes . . . . .	111
8.2	Partial Data Ownership and <code>pthread</code> s . . . . .	112
8.3	Function Shipping . . . . .	112
8.4	Designated Thread . . . . .	112
8.5	Privatization . . . . .	112
8.6	Other Uses of Data Ownership . . . . .	113

<b>9 Deferred Processing</b>	<b>115</b>
9.1 Running Example . . . . .	115
9.2 Reference Counting . . . . .	116
9.3 Hazard Pointers . . . . .	119
9.4 Sequence Locks . . . . .	121
9.5 Read-Copy Update (RCU) . . . . .	124
9.5.1 Introduction to RCU . . . . .	125
9.5.2 RCU Fundamentals . . . . .	127
9.5.3 RCU Usage . . . . .	133
9.5.4 RCU Linux-Kernel API . . . . .	143
9.5.5 “Toy” RCU Implementations . . . . .	148
9.5.6 RCU Exercises . . . . .	160
9.6 Which to Choose? . . . . .	161
9.7 What About Updates? . . . . .	162
<b>10 Data Structures</b>	<b>165</b>
10.1 Motivating Application . . . . .	165
10.2 Partitionable Data Structures . . . . .	166
10.2.1 Hash-Table Design . . . . .	166
10.2.2 Hash-Table Implementation . . . . .	166
10.2.3 Hash-Table Performance . . . . .	168
10.3 Read-Mostly Data Structures . . . . .	169
10.3.1 RCU-Protected Hash Table Implementation . . . . .	169
10.3.2 RCU-Protected Hash Table Performance . . . . .	170
10.3.3 RCU-Protected Hash Table Discussion . . . . .	172
10.4 Non-Partitionable Data Structures . . . . .	173
10.4.1 Resizable Hash Table Design . . . . .	173
10.4.2 Resizable Hash Table Implementation . . . . .	174
10.4.3 Resizable Hash Table Discussion . . . . .	178
10.4.4 Other Resizable Hash Tables . . . . .	179
10.5 Other Data Structures . . . . .	181
10.6 Micro-Optimization . . . . .	182
10.6.1 Specialization . . . . .	182
10.6.2 Bits and Bytes . . . . .	182
10.6.3 Hardware Considerations . . . . .	183
10.7 Summary . . . . .	184
<b>11 Validation</b>	<b>185</b>
11.1 Introduction . . . . .	185
11.1.1 Where Do Bugs Come From? . . . . .	185
11.1.2 Required Mindset . . . . .	186
11.1.3 When Should Validation Start? . . . . .	188
11.1.4 The Open Source Way . . . . .	188
11.2 Tracing . . . . .	189
11.3 Assertions . . . . .	189
11.4 Static Analysis . . . . .	190
11.5 Code Review . . . . .	190
11.5.1 Inspection . . . . .	190
11.5.2 Walkthroughs . . . . .	191
11.5.3 Self-Inspection . . . . .	191

11.6	Probability and Heisenbugs . . . . .	192
11.6.1	Statistics for Discrete Testing . . . . .	193
11.6.2	Abusing Statistics for Discrete Testing . . . . .	194
11.6.3	Statistics for Continuous Testing . . . . .	194
11.6.4	Hunting Heisenbugs . . . . .	195
11.7	Performance Estimation . . . . .	198
11.7.1	Benchmarking . . . . .	198
11.7.2	Profiling . . . . .	199
11.7.3	Differential Profiling . . . . .	199
11.7.4	Microbenchmarking . . . . .	199
11.7.5	Isolation . . . . .	200
11.7.6	Detecting Interference . . . . .	200
11.8	Summary . . . . .	203
<b>12</b>	<b>Formal Verification</b>	<b>205</b>
12.1	General-Purpose State-Space Search . . . . .	205
12.1.1	Promela and Spin . . . . .	205
12.1.2	How to Use Promela . . . . .	208
12.1.3	Promela Example: Locking . . . . .	210
12.1.4	Promela Example: QRCU . . . . .	211
12.1.5	Promela Parable: dynticks and Preemptible RCU . . . . .	215
12.1.6	Validating Preemptible RCU and dynticks . . . . .	218
12.2	Special-Purpose State-Space Search . . . . .	231
12.2.1	Anatomy of a Litmus Test . . . . .	231
12.2.2	What Does This Litmus Test Mean? . . . . .	232
12.2.3	Running a Litmus Test . . . . .	232
12.2.4	PPCMEM Discussion . . . . .	233
12.3	Axiomatic Approaches . . . . .	234
12.4	SAT Solvers . . . . .	234
12.5	Summary . . . . .	235
<b>13</b>	<b>Putting It All Together</b>	<b>237</b>
13.1	Counter Conundrums . . . . .	237
13.1.1	Counting Updates . . . . .	237
13.1.2	Counting Lookups . . . . .	237
13.2	Refurbish Reference Counting . . . . .	237
13.2.1	Implementation of Reference-Counting Categories . . . . .	238
13.2.2	Linux Primitives Supporting Reference Counting . . . . .	241
13.2.3	Counter Optimizations . . . . .	242
13.3	RCU Rescues . . . . .	243
13.3.1	RCU and Per-Thread-Variable-Based Statistical Counters . . . . .	243
13.3.2	RCU and Counters for Removable I/O Devices . . . . .	244
13.3.3	Array and Length . . . . .	245
13.3.4	Correlated Fields . . . . .	246
13.4	Hashing Hassles . . . . .	246
13.4.1	Correlated Data Elements . . . . .	246
13.4.2	Update-Friendly Hash-Table Traversal . . . . .	247

<b>14 Advanced Synchronization</b>	<b>249</b>
14.1 Avoiding Locks . . . . .	249
14.2 Memory Barriers . . . . .	249
14.2.1 Memory Ordering and Memory Barriers . . . . .	250
14.2.2 If B Follows A, and C Follows B, Why Doesn't C Follow A? . . . . .	251
14.2.3 Variables Can Have More Than One Value . . . . .	251
14.2.4 What Can You Trust? . . . . .	252
14.2.5 Review of Locking Implementations . . . . .	257
14.2.6 A Few Simple Rules . . . . .	258
14.2.7 Abstract Memory Access Model . . . . .	258
14.2.8 Device Operations . . . . .	259
14.2.9 Guarantees . . . . .	259
14.2.10 What Are Memory Barriers? . . . . .	260
14.2.11 Locking Constraints . . . . .	267
14.2.12 Memory-Barrier Examples . . . . .	268
14.2.13 The Effects of the CPU Cache . . . . .	269
14.2.14 Where Are Memory Barriers Needed? . . . . .	270
14.3 Non-Blocking Synchronization . . . . .	271
14.3.1 Simple NBS . . . . .	272
14.3.2 NBS Discussion . . . . .	272
<b>15 Parallel Real-Time Computing</b>	<b>275</b>
15.1 What is Real-Time Computing? . . . . .	275
15.1.1 Soft Real Time . . . . .	275
15.1.2 Hard Real Time . . . . .	275
15.1.3 Real-World Real Time . . . . .	276
15.2 Who Needs Real-Time Computing? . . . . .	279
15.3 Who Needs Parallel Real-Time Computing? . . . . .	280
15.4 Implementing Parallel Real-Time Systems . . . . .	280
15.4.1 Implementing Parallel Real-Time Operating Systems . . . . .	282
15.4.2 Implementing Parallel Real-Time Applications . . . . .	290
15.4.3 The Role of RCU . . . . .	292
15.5 Real Time vs. Real Fast: How to Choose? . . . . .	293
<b>16 Ease of Use</b>	<b>295</b>
16.1 What is Easy? . . . . .	295
16.2 Rusty Scale for API Design . . . . .	295
16.3 Shaving the Mandelbrot Set . . . . .	296
<b>17 Conflicting Visions of the Future</b>	<b>299</b>
17.1 The Future of CPU Technology Ain't What it Used to Be . . . . .	299
17.1.1 Uniprocessor Über Alles . . . . .	299
17.1.2 Multithreaded Mania . . . . .	300
17.1.3 More of the Same . . . . .	301
17.1.4 Crash Dummies Slamming into the Memory Wall . . . . .	301
17.2 Transactional Memory . . . . .	302
17.2.1 Outside World . . . . .	303
17.2.2 Process Modification . . . . .	306
17.2.3 Synchronization . . . . .	309
17.2.4 Discussion . . . . .	312

17.3	Hardware Transactional Memory . . . . .	312
17.3.1	HTM Benefits WRT to Locking . . . . .	313
17.3.2	HTM Weaknesses WRT Locking . . . . .	315
17.3.3	HTM Weaknesses WRT to Locking When Augmented . . . . .	319
17.3.4	Where Does HTM Best Fit In? . . . . .	322
17.3.5	Potential Game Changers . . . . .	322
17.3.6	Conclusions . . . . .	324
17.4	Functional Programming for Parallelism . . . . .	324
<b>A</b>	<b>Important Questions</b>	<b>327</b>
A.1	What Does “After” Mean? . . . . .	327
A.2	What is the Difference Between “Concurrent” and “Parallel”? . . . . .	329
A.3	What Time Is It? . . . . .	330
<b>B</b>	<b>Synchronization Primitives</b>	<b>331</b>
B.1	Organization and Initialization . . . . .	331
B.1.1	smp_init(): . . . . .	331
B.2	Thread Creation, Destruction, and Control . . . . .	331
B.2.1	create_thread() . . . . .	331
B.2.2	smp_thread_id() . . . . .	332
B.2.3	for_each_thread() . . . . .	332
B.2.4	for_each_running_thread() . . . . .	332
B.2.5	wait_thread() . . . . .	332
B.2.6	wait_all_threads() . . . . .	332
B.2.7	Example Usage . . . . .	332
B.3	Locking . . . . .	333
B.3.1	spin_lock_init() . . . . .	333
B.3.2	spin_lock() . . . . .	333
B.3.3	spin_trylock() . . . . .	333
B.3.4	spin_unlock() . . . . .	333
B.3.5	Example Usage . . . . .	333
B.4	Per-Thread Variables . . . . .	333
B.4.1	DEFINE_PER_THREAD() . . . . .	333
B.4.2	DECLARE_PER_THREAD() . . . . .	334
B.4.3	per_thread() . . . . .	334
B.4.4	__get_thread_var() . . . . .	334
B.4.5	init_per_thread() . . . . .	334
B.4.6	Usage Example . . . . .	334
B.5	Performance . . . . .	334
<b>C</b>	<b>Why Memory Barriers?</b>	<b>335</b>
C.1	Cache Structure . . . . .	335
C.2	Cache-Coherence Protocols . . . . .	337
C.2.1	MESI States . . . . .	337
C.2.2	MESI Protocol Messages . . . . .	337
C.2.3	MESI State Diagram . . . . .	338
C.2.4	MESI Protocol Example . . . . .	339
C.3	Stores Result in Unnecessary Stalls . . . . .	339
C.3.1	Store Buffers . . . . .	340
C.3.2	Store Forwarding . . . . .	340

C.3.3	Store Buffers and Memory Barriers . . . . .	341
C.4	Store Sequences Result in Unnecessary Stalls . . . . .	343
C.4.1	Invalidate Queues . . . . .	343
C.4.2	Invalidate Queues and Invalidate Acknowledge . . . . .	343
C.4.3	Invalidate Queues and Memory Barriers . . . . .	344
C.5	Read and Write Memory Barriers . . . . .	345
C.6	Example Memory-Barrier Sequences . . . . .	346
C.6.1	Ordering-Hostile Architecture . . . . .	346
C.6.2	Example 1 . . . . .	347
C.6.3	Example 2 . . . . .	347
C.6.4	Example 3 . . . . .	347
C.7	Memory-Barrier Instructions For Specific CPUs . . . . .	349
C.7.1	Alpha . . . . .	350
C.7.2	AMD64 . . . . .	352
C.7.3	ARMv7-A/R . . . . .	352
C.7.4	IA64 . . . . .	352
C.7.5	MIPS . . . . .	353
C.7.6	PA-RISC . . . . .	353
C.7.7	POWER / PowerPC . . . . .	354
C.7.8	SPARC RMO, PSO, and TSO . . . . .	354
C.7.9	x86 . . . . .	355
C.7.10	zSeries . . . . .	356
C.8	Are Memory Barriers Forever? . . . . .	356
C.9	Advice to Hardware Designers . . . . .	356
<b>D</b>	<b>Answers to Quick Quizzes</b> . . . . .	<b>359</b>
D.1	How To Use This Book . . . . .	359
D.2	Introduction . . . . .	360
D.3	Hardware and its Habits . . . . .	363
D.4	Tools of the Trade . . . . .	366
D.5	Counting . . . . .	371
D.6	Partitioning and Synchronization Design . . . . .	384
D.7	Locking . . . . .	388
D.8	Data Ownership . . . . .	395
D.9	Deferred Processing . . . . .	397
D.10	Data Structures . . . . .	413
D.11	Validation . . . . .	416
D.12	Formal Verification . . . . .	421
D.13	Putting It All Together . . . . .	425
D.14	Advanced Synchronization . . . . .	428
D.15	Parallel Real-Time Computing . . . . .	430
D.16	Ease of Use . . . . .	432
D.17	Conflicting Visions of the Future . . . . .	433
D.18	Important Questions . . . . .	435
D.19	Synchronization Primitives . . . . .	436
D.20	Why Memory Barriers? . . . . .	436
<b>E</b>	<b>Glossary and Bibliography</b> . . . . .	<b>441</b>

<b>F Credits</b>	<b>469</b>
F.1 Authors . . . . .	469
F.2 Reviewers . . . . .	469
F.3 Machine Owners . . . . .	469
F.4 Original Publications . . . . .	469
F.5 Figure Credits . . . . .	470
F.6 Other Support . . . . .	471



# Chapter 1

## How To Use This Book

이 책의 목적은 당신이 shared-memory parallel machine 을 정확성을 해치지 않으면서 프로그램하는 것을 돋는 것입니다.<sup>1</sup> 우린 이 책의 디자인 원칙이 당신이 적어도 몇몇 병렬 프로그래밍의 함정들은 피하는데 도움을 주길 바랍니다. 즉, 당신은 이 책을 완성된 성당이라기보단 새로 건물을 지을 토대라고 생각해야 합니다. 이를 따르기로 한다면, 당신의 임무는 신나는 병렬 프로그래밍 세계에 진보 — 결국엔 이 책을 구식으로 만들게 될 진보요 — 를 가져오는것을 돋는겁니다. 병렬 프로그래밍은 사람들이 말하는 것처럼 어렵지 않습니다. 그리고 우리는 이 책이 당신의 병렬 프로그래밍 과제를 더 쉽고 재밌게 만들길 바랍니다.

짧게 말해서, 병렬 프로그래밍을 과학, 연구, 뭔가 대단한 과제에 적용하려 하면, 그것은 곧바로 엔지니어링 문제가 되어버립니다. 따라서 우리는 특정 병렬 프로그래밍 작업들을 조사하고, 거기서 얻은 것들을 어떻게 다른 곳에도 적용할 수 있는지 이야기합니다. 그러한 적용은, 일부 케이스에서는 놀랍게도 자동화도 가능합니다.

이 책은 성공적 병렬 프로그래밍 프로젝트에 숨어있는 엔지니어링 비법들을 알려주는 것이 새로운 세대의 병렬성 해커들을 느리고 고통스럽게 오래된 바퀴를 다시 만들어내는 대신, 그들의 에너지와 창의성을 새로운 개척자에게 집중하도록 도울 수 있길 바랍니다. 우린 진심으로 병렬 프로그래밍이 당신에게 최소한, 우리에게도 왔던 재미와 흥분, 그리고 도전을 당신에게 가져다 주길 바랍니다.

### 1.1 Roadmap

이 책은 극소수의 영역에만 적용 가능한 최적의 알고리즘의 모음이라기보다는 꽤넓게 적용될 수 있고 많이 사용된 디자인 테크닉들을 소개하는 안내서입니다. 당신은 지금 Chapter 1을 읽고 있습니다, 알고 있겠지만요.

<sup>1</sup> 또는, 좀 더 정확히는, 병렬성 없는 프로그래밍에 비해 정확성을 털 해치면서요.

Chapter 2 은 병렬 프로그래밍에 대해 전반적으로 간단히 살펴봅니다.

Chapter 3 는 shared-memory parallel hardware 에 대해 소개합니다. 무엇보다도, 당신이 코드가 동작하게 될 하드웨어에 대해 모르면 좋은 병렬성 있는 코드를 작성하기가 어렵습니다. 하드웨어는 계속 발전할테니, 이 챕터는 항상 시대에 뒤쳐질겁니다. 따라서 우리는 내용을 최신으로 유지하기 위해 최선을 다할겁니다. Chapter 4 는 이어서 shared-memory 병렬 프로그래밍의 기본을 매우 간략히 소개합니다.

Chapter 5 에서는 가장 간단한 문제, 카운팅을 병렬화하는 작업에 대해 자세히 알아봅니다. 대부분은 카운팅에 대해서는 잘 알고 있을테니, 이 챕터에서는 보다 흔한 컴퓨터 사이언스에서의 문제들에 정신을 뺏기지 않고 병렬 프로그래밍 이슈에 대해서만 집중할 수 있을 겁니다. 이 챕터는 병렬 프로그래밍 수업에서 가장 많이 활용되곤 합니다.

Chapter 6 에서는 Chapter 5 에서 알아본 문제들을 해결하는 설계 레벨의 방법들을 소개합니다. 가능할때엔 병렬성을 설계 레벨에서 해결하는 것이 중요합니다: Dijkstra [Dij68] 의 말을 바꿔쓰자면, “개선된 병렬성은 최적이 아닌 것으로 본다” [McK12b].

이어지는 세개의 챕터는 세개의 중요한 동기화 방법을 각각 설명합니다. Chapter 7 에서는 적어도 2014년에 와서는 제품 수준의 병렬 프로그래밍에 있어 가장 많이 사용되지도 않고, 일반적으로 병렬 프로그래밍의 가장 악랄한 악당으로 여겨지는 락킹에 대해 알아봅니다. Chapter 8 는 과소평가되곤 하지만 실제로는 놀랍도록 여러 분야에 사용 가능하고 강력한 방법인 데이터 소유권에 대해 알아봅니다. 마지막으로 Chapter 10 에서는 레퍼런스 카운팅, 해저드 포인터, 순차적 락킹, 그리고 RCU 를 포함한 deferred-processing 메커니즘들을 소개합니다.

챕터 10 에서는 앞에서 배운 내용들을 해시 테이블에 적용해 봅니다. 해시 테이블은 그 훌륭한 데이터 분리성으로 인해 널리 사용되고 있고, 때문에 (보통은) 훌륭한

성능과 확장성을 보입니다.

많은 사람들이 비통해하듯이, validation (실증) 없이 이루어지는 병렬 프로그래밍은 비참한 실패로의 분명한 지름길입니다. 챕터 11에서는 다양한 테스트 방법을 다룹니다. 물론 모든 부분에 대해 프로그램의 신뢰성을 테스트 하는 것은 불가능합니다. 따라서 챕터 12에서는 몇개의 실용적인 형식 검증 (formal verification) 방법에 대해 간단히 다룹니다.

챕터 13에서는 적당한 크기의 병렬 프로그래밍 문제들을 다룹니다. 이런 문제들의 어려움은 다양하지만 앞 챕터들의 내용을 이해한 사람에게는 적당할 겁니다.

챕터 14에서는 메모리 배리어와 non-blocking 동기화를 포함한 고급 동기화 방법을 알아봅니다. 이어지는 챕터 16는 몇몇 ease-of-use 기법들을 이야기합니다. 마지막으로, 챕터 17에서는 공유 메모리 병렬 시스템 설계, 소프트웨어 / 하드웨어 트랜잭션 메모리, 그리고 병렬성을 위한 함수형 프로그래밍을 포함해 몇몇 가능할 법한 미래의 방향에 대해 알아봅니다.

이 책의 끝에는 몇개의 부록이 있습니다. 그 중 가장 유명한 건 메모리 배리어에 대해 다루고 있는 Appendix C 일 겁니다. Appendix D 는 다음 섹션에서 이야기할, 퀴즈들의 답을 담고 있습니다.

## 1.2 Quick Quizzes

“Quick quizzes” 는 이 책 전반에 걸쳐 여기저기서 나오고, 그에 대한 답은 페이지 359 부터 시작하는 Appendix D 에서 볼 수 있습니다. 그 중 일부는 그 퀴즈가 제출된 곳의 내용에 기반하지만, 몇몇은 그 섹션 이외의 내용에 대해서도 생각해야 할 거고, 일부는 당신이 알고 있는 모든 내용을 필요로 할 수도 있습니다. 최대한 노력했다는 가정 하에, 당신이 이 책으로부터 얻을 수 있는 것은 당신이 배운 내용을 얼마나 실제로 응용하는지에 달려있습니다. 따라서, 답을 보기 전에 퀴즈를 풀기 위해 많은 노력을 기울인 독자는 향상된 병렬 프로그래밍에 대한 이해와 함께 그들의 노력이 결실로 돌아옴을 알 수 있을 것입니다.

**Quick Quiz 1.1:** 이 Quick Quiz 들의 답은 어디에 있을까요?

**Quick Quiz 1.2:** 몇몇 퀴즈는 저자의 입장이 아니라 독자의 입장에서 쓰인 것 같은데요. 그런 의도가 맞나요?

**Quick Quiz 1.3:** 전 퀴즈를 좋아하지 않아요. 어떠하죠?

간략히 정리하자면, 당신이 해당 내용에 대해 깊은 이해가 필요하다면, 어느 정도의 시간은 퀴즈의 답을

구하는데 사용할 필요가 있습니다. 가만히 내용을 읽기만 하는 것도 물론 의미있습니다만, 완벽한 문제 해결 능력을 갖는 것은 실질적인 문제를 풀어보는 것도 필요로 합니다.

저는 이 깨달음을 저의 늦깎이 박사 과정에서 힘들게 얻었습니다. 저는 제게 익숙한 주제를 공부했는데, 제가 해당 챕터의 연습문제 중에 제가 곧바로 머리 속에서 답할 수 있는 내용이 얼마 안된다는 사실에 놀랐습니다.<sup>2</sup> 저 스스로를 그 문제들을 풀도록 강제하는 것은 해당 내용에 대한 제 기억력을 매우 높였습니다. 따라서 저는 이 퀴즈들에 대해 제가 스스로 하지 않았던 것을 여러분에게 강요하고 있지는 않아요!

마지막으로, 가장 흔한 학습 장애는 당신이 이미 알고 있다고 생각하는 것입니다. 퀴즈들은 그걸 낫게 하는데 매우 효과적일 수 있습니다.

## 1.3 Alternatives to This Book

Knuth 가 깨달았던 것과 같이, 당신의 책의 내용에 끝이 있으려면 그 책의 내용은 어딘가에 집중되어 있어야 합니다. 이 책은 운영체계 커널, 병렬 데이터 관리 시스템, 저수준 라이브러리 등과 같은 소프트웨어 스택의 바닥 쪽에 있는 소프트웨어를 주요 대상으로 두고 공유메모리 기반 병렬 프로그래밍에 중점을 둡니다. 이 책에서 프로그래밍 언어로는 C 언어를 사용합니다.

당신이 병렬성의 다른 분야에 관심있다면, 다른 책을 보는 편이 좋을 겁니다. 만약 그렇다면, 다행히도 여러 좋은 책들이 있습니다:

1. 보다 학술적이고 정밀하게 병렬 프로그래밍을 다루고 싶다면, Herlihy 와 Shavit 의 책 [HS08]이 당신에게 적합할 겁니다. 이 책은 추상화된 하드웨어에서 제공하는 원초적 기능들의 조합으로 시작해서 락킹과 리스트, 큐, 해시 테이블, 그리고 카운터를 포함한 간단한 자료구조들을 다루고, 마지막으로 트랜잭션 메모리를 다룹니다. Michael Scott 의 책 [Sco13] 은 비슷한 내용을 보다 소프트웨어 엔지니어링에 중점을 두어서 접근합니다. 그리고, 제가 알기로는 최초로 RCU 에 대한 내용의 섹션을 담은 채로 정식으로 학계에 출간된 최초의 책입니다.
2. 당신이 프로그래밍 언어적 실용성 관점에서의 병렬 프로그래밍에 대한 학술적 처리를 알고 싶다면 Scott 의 책 [Sco06] 의 concurrency (동시성) 챕터를 재밌게 볼 수 있을 겁니다.

<sup>2</sup> 아마 그래서 제 교수님들은 제가 그 수업을 포기하지 못하게 하셨다고 생각합니다

3. 객체 지향 패턴 전문가들이 병렬 프로그래밍을 어떻게 취급하는지 C++ 위주로 알고 싶다면 Schmidt의 POSA 시리즈 [SSRB00, BHS07] 의 Volume 2 와 4 를 읽어봐도 좋을 겁니다. 특히 Volume 4 는 그 작업들을 도매점 어플리케이션에 적용해본 내용에 대한 재미있는 챕터들이 있습니다. 이 예제가 얼마나 실제 상황에 가까운지는 병렬성에 내재된 문제들은 종종 실제 세계의 응용사례에서 시작된다는 이야기를 하는 “Partitioning the Big Ball of Mud” 라는 제목의 섹션에서 증명되었습니다.
4. 당신이 리눅스 커널 디바이스 드라이버를 다루고 싶다면 Corbet, Rubini, 그리고 Kroah-Hartman 이 쓴 “Linux Device Drivers” [CRKH05], 그리고 Linux Weekly News 웹사이트 (<http://lwn.net/> 를 반드시 봐야 합니다. 리눅스 커널 내부에 대한 일반적 내용에 대해서는 많은 책과 자료들이 있습니다.
5. 당신의 주요 관심사가 과학 / 기술 분야 컴퓨팅이 라면, 그리고 패턴주의자의 접근방법을 선호한다면, Mattson의 책 [MSM05] 을 읽어 보십시오. 그 책에서는 Java, C/C++, OpenMP, 그리고 MPI 를 다룹니다. 거기서 이야기하는 패턴들은 첫째로 설계, 다음으로 구현에 매우 집중되어 있습니다.
6. 당신의 주요 관심사가 과학 / 기술 분야 컴퓨팅이고 GPU, CUDA, 그리고 MPI 에 관심이 있다면, Norm Matloff 의 ‘Programming on Parallel Machines’ [Mat13] 을 한번쯤 보세요.
7. POSIX 쓰레드에 관심 있다면, David R. Butenhof 의 책 [But97] 을 읽어보세요. 또한, W. Richard Stevens 의 책 [Ste92] 은 UNIX 와 POSIX 를 다루고, Stewart Weiss 의 수업노트 [Wei13] 는 좋은 예제들과 함께 완전하고 접근 가능한 소개를 제공합니다.
8. C++11 에 관심 있다면, Anthony Williams 의 “C++ Concurrency in Action: Practical Multithreading” [Wil12] 를 좋아할 수 있을 겁니다.
9. C++ 에 관심 있지만 Windows 환경에 있다면 Dr. Dobb 의 잡지 [Sut08] 에 실린 Herb Sutter 의 “Effective Concurrency” 시리즈를 읽어보세요. 이 시리즈는 병렬성에의 일반적 접근을 잘 소개합니다.
10. Intel Threading Building Blocks 를 사용해 보고 싶다면, James Reinder 의 책 [Rei07] 이 아마 찾으시는 책일 겁니다.
11. 다양한 멀티 프로세서 시스템의 하드웨어 캐시 구성이 커널 내부 구현에 어떤 영향을 끼치는지 궁금한 사람이라면 이 연구 [Sch94] 에 실린 Curt Schimmel 의 고전적 접근을 한번 봐야 합니다.
12. 마지막으로, Java 사용자라면 Doug Lea 의 교재 [Lea97, GPB<sup>+</sup>07] 가 큰 도움이 될겁니다.
- 하지만, 로우 레벨의, 특히 C 로 구현된 소프트웨어를 위한 병렬적 설계의 기본적 내용에 관심이 있다면, 이 책을 계속 읽으세요!

## 1.4 Sample Source Code

이 책은 많은 소스 코드를 인용하고 있고, 많은 경우 그 소스 코드는 이 책의 git tree 안의 CodeSamples 디렉토리 안에 있습니다. 예를 들어 UNIX 시스템에서는 다음과 같이 명령을 내릴 수 있을 겁니다:

```
find CodeSamples -name rCU_rcplS.c -print
```

이 명령문은 Section 9.5.5 에 사용된 rCU\_rcplS.c 파일의 위치를 알려줄 겁니다. 다른 종류의 시스템에서는 나름대로 파일 이름으로 해당 파일의 위치를 알려주는 방법이 있을 겁니다.

## 1.5 Whose Book Is This?

표지에서 이야기했듯, 이 책의 편집자는 Paul E. McKenney 입니다. 하지만, Paul 은 [perfbook@vger.kernel.org](mailto:perfbook@vger.kernel.org) 이메일 리스트를 통한 기여를 받습니다. 이런 기여들은 텍스트 이메일, 책의 LATEX 소스에 대한 패치, 심지어는 git pull 요청까지 어떤 형태라도 상관 없습니다. 당신에게 가장 좋은 방법을 사용하세요.

패치를 만들거나 git pull 요청을 보내기 위해서는, [git://git.kernel.org/pub/scm/linux/kernel/git/paulmck/perfbook.git](http://git.kernel.org/pub/scm/linux/kernel/git/paulmck/perfbook.git) 에 있는 이 책의 LATEX 소스가 필요할 겁니다. 또한, 당연하게도 git 과 LATEX 이 필요하겠죠. git 과 LATEX 은 대부분의 주요 리눅스 배포본에 포함되어 있습니다. 그 외에도 당신이 사용하고 있는 배포본에 따라 다른 패키지들도 필요할 수 있습니다. 일부 유명한 배포본에 대해 필요한 패키지 목록은 이 책의 LATEX 소스의 FAQ-BUILD.txt 파일에 있습니다.

이 책의 LATEX 소스 트리를 만들고 보려면 Figure 1.1 에 있는 리눅스 커맨드를 사용하세요. 일부 환경에서는 perfbook.pdf 를 표시하는데 사용되는 evince 커맨드가 acroread 라던지 다른 커맨드로 바뀌어야 할 수도 있습니다. git clone 커맨드는 PDF 를 최초

```

1 git clone git://git.kernel.org/pub/scm/linux/kernel/git/paulmck/perfbook.git
2 cd perfbook
3 # You may need to install a font here. See item 1 in FAQ.txt.
4 make
5 evince perfbook.pdf & # Two-column version
6 make perfbook-1c.pdf
7 evince perfbook-1c.pdf & # One-column version for e-readers

```

Figure 1.1: Creating an Up-To-Date PDF

```

1 git remote update
2 git checkout origin/master
3 make
4 evince perfbook.pdf & # Two-column version
5 make perfbook-1c.pdf
6 evince perfbook-1c.pdf & # One-column version for e-readers

```

Figure 1.2: Generating an Updated PDF

만들 때 한번만 수행되면 됩니다. 한번 pdf 를 생성한 이후로는 Figure 1.2 의 커맨드를 수행함으로써 그사이 업데이트된 내용을 얻어오고 업데이트된 내용이 포함된 PDF 를 만들 수 있습니다. Figure 1.2 의 커맨드는 반드시 Figure 1.1 에 나온 커맨드가 생성한 perfbook 디렉토리 안에서 수행되어야 합니다.

이 책의 PDF 들은 가끔마다 <http://kernel.org/pub/linux/kernel/people/paulmck/perfbook/perfbook.html> 과 <http://www.rdrop.com/users/paulmck/perfbook/> 에 업로드 됩니다.

실제 패치를 보내고 git pull 요청을 보내는 과정은 리눅스 소스 트리의 Documentation/SubmittingPatches 에 문서화되어 있는 리눅스 커널의 방식과 유사합니다. 한가지 중요한 필수사항은 각 패치 (git pull 요청의 경우라면 커밋) 은 반드시 다음과 같은 형태의, 유효한 Signed-off-by: 라인을 포함해야 합니다:

Signed-off-by: My Name <myname@example.org>

Signed-off-by: 라인을 포함한 패치의 예를 보려면 <http://lkml.org/lkml/2007/1/15/219> 를 보십시오.

Signed-off-by: 라인은 매우 중요한 의미를 갖는데, 다음과 같은 내용을 당신이 선서한다는 의미입니다:

1. 해당 기여는 모두 또는 부분적으로 저에 의해 만들어졌고, 저는 해당 파일에 표시된 오픈 소스 라이센스 아래 해당 기여를 제출할 권리를 갖습니다; 또는
2. 해당 기여는 제가 알기로는 적절한 오픈 소스 라이센스 하에 만들어진 기준의 작업물에 기초하며,

파일에 표시된 대로 저는 그 라이센스 아래 해당 작업물을 모두 또는 일부분 제가 수정하고 기준과 같은 오픈 소스 라이센스 아래(제가 다른 라이센스로 제출할 권리를 갖지 않았다면) 제출할 권리를 갖습니다; 또는

3. 해당 기여는 제게 (a), (b) 또는 (c) 를 선서해 준 다른 사람에 의해 제공되었고 저는 이를 수정한 바가 없습니다.
4. 해당 기여는 다른 집단의 어떤 지적 재산권 관련 분쟁이나 권리와 무관하게 만들어졌습니다.
5. 저는 이 프로젝트와 해당 기여가 공적이며 이 기여에 대한 기록(제가 기여와 함께 제공한 모든 개인적 정보와 저의 sign-off를 포함하여) 이 불특정 기간 유지되고 이 프로젝트나 사용된 오픈 소스 라이센스(들) 과 연관되어 재배포 될 수 있음을 이해하고 동의합니다.

이건 리눅스 커널에서 사용되는 개발자의 유래에 대한 선서 (DCO) 1.1 과 유사합니다. 다만 한가지, item #4 가 추가되었습니다. 추가된 해당 항목은 당신이 해당 기여를 다른 사람으로부터 받은게 아니라 직접 만들었다고 이야기합니다. 만약 여러 사람이 하나의 기여를 함께 작성했다면, 각자가 모두 Signed-off-by: 라인을 가져야 합니다.

당신은 당신의 진짜 이름을 사용해야만 합니다: 안타깝지만 저는 익명으로 제공된 기여는 받을 수 없습니다.

이 책은 미국 영어를 사용합니다만, 오픈소스라는 환경상 이 책은 번역이 허용되고, 전 개인적으로 번역을 장려합니다. 이 책에 붙어 있는 오픈 소스 라이센스는 추가적으로, 원한다면 당신이 당신의 번역을 판매할 수도 있게 허용합니다. 번역본의 복사본을 (가능하다면 하드카피로) 보내 주실 것을 부탁드립니다만, 이는

어디까지나 부탁드리는 것이고, 당신이 이미 Creative Commons 와 GPL license 로 갖는 권리에 우선하지 않습니다. 현재 진행중인 번역 작업의 목록을 보려면 FAQ.txt 파일을 봐 주십시오. 전 최소 한개의 챕터 이상이 이미 모두 번역되었다면 번역 작업이 “진행 중” 이라고 여깁니다.

이 섹션의 시작에서 이야기 했듯, 전 이 책의 편집자입니다. 하지만, 당신이 기여를 하기로 하면, 이것은 당신의 책이기도 합니다. 이제, Chapter 2, introduction 을 시작합니다.



# Chapter 2

## Introduction

If parallel programming is so hard, why are there any parallel programs?

*Unknown*

병렬 프로그래밍은 해커가 시도해 볼 수 있는 가장 어려운 영역 중 하나라는 평판을 가지고 있습니다. 논문과 서적들은 데드락, 라이브락, 레이스 컨디션, 논-디터미니즘, 확장성에서의 암달의 법칙 한계, 그리고 가혹한 리얼타임 환경에서의 응답시간의 위험을 경고하고 있고, 이런 위험들은 실제로 존재합니다. 우리 저자들은 감정적 상처, 하얗게 세는 머리카락, 그리고 탈모를 겪어가면서 셀 수 없을 만큼 오랜 시간 그 문제들을 다뤄왔습니다.

하지만, 모든 새로운 기술들이 처음엔 곧바로 사용하기엔 너무 어려웠지만, 시간에 따라 점점 쉬워져 왔습니다. 예컨대, 과거엔 자동차를 운전하는 것이 흔치 않은 능력이었지만 지금은 흔한 일입니다. 이런 극적인 변화는 두 가지 기본적 이유에서 나옵니다: (1) 자동차가 점점 싸고 흔해져서 더 많은 사람들이 운전을 배울 기회를 갖습니다, 그리고 (2) 자동 변속기, 자동 초크, 자동 발진기, 매우 향상된 신뢰도, 그리고 다른 향상된 기술의 접목 등으로 인해 자동차를 운전하기가 보다 쉬워집니다.

컴퓨터를 포함해서, 다른 기술들도 마찬가지입니다. 더이상 프로그램을 짜기 위해 천공카드를 만질 필요 없습니다. 스프레드시트 프로그램들은 수십년전이었다면 전문가 집단이 필요했을 계산 결과를 프로그래머가 아닌 사람들도 그들의 컴퓨터에서 쉽게 얻을 수 있게 해줍니다. 가장 반박하기 어려운 예는 아마도 지금은 흔해진 소셜 네트워크 서비스들과 함께 약 2000년대 초쯤부터 전문적으로 교육받지 않은 사람도 접근하기 시작한 웹서핑과 컨텐츠 제작일 겁니다. 1968년만 해도, 그런 컨텐츠 제작은 연구 주제 [Eng68]에 가까웠습니다. 그 당시엔 “UFO 가 백악관 잔디밭에 착륙하기처럼”[Gri00] 어렵다고 이야기 하곤 했죠.

그러니, 병렬 프로그래밍이 지금 그렇듯이 영원히 어려운 주제로 남을 거라고 주장하고자 한다면, 과거 수

백, 수천년의 다양한 노력에서 만들어진 반례를 생각하세요. 그래도 주장하고자 한다면, 증명은 당신의 몫입니다.

### 2.1 Historic Parallel Programming Difficulties

제목에서 알 수 있듯이, 이 책은 좀 다른 접근법을 취합니다. 병렬 프로그래밍의 어려움을 이야기하기보다는, 먼저 병렬 프로그래밍이 어려운 이유를 알아보고나서 독자들이 이 어려움들을 이겨낼 수 있도록 돕습니다. 이어서 설명하겠지만, 이 어려움들은 다음의 카테고리들로 분류될 수 있습니다:

1. 역사적으로 비싸고 흔치 않았던 병렬 시스템들.
2. 연구자와 전문가들의 부족한 병렬 시스템 경험.
3. 공식적으로 접할 수 있는 병렬 코드의 양의 부족.
4. 병렬 프로그래밍에 대해 널리 알려진 엔지니어링 교육의 부족.
5. 연산에 비해, 심지어 타이트하게 설계된 공유메모리 컴퓨터에서도 존재하는, 커뮤니케이션의 높은 오버헤드.

이렇게 역사적으로 존재했던 문제들 중 다수는 해결되어 가는 중입니다. 먼저, 지난 수십년간, 무어의 법칙 덕에 병렬 시스템의 가격은 집 여러채 가격에서 자전거 한대 가격 정도로 떨어졌습니다. 멀티코어 CPU의 장점에 대한 논문은 1996년초 [ONH<sup>+</sup>96]에도 나왔습니다. IBM은 2000년도에 동시에 수행되는 멀티쓰레딩 기능을 그들의 하이엔드 POWER 제품군에 넣었고, 2001년에는 멀티코어를 구현했습니다. 2000년 11월, Intel은 일반 시장용 제품인 Pentium에 하이퍼쓰레딩 기능을 넣었고, 2005년에는 AMD와 Intel 둘 다 듀얼코어 CPU

를 내놓았습니다. Sun은 2005년 후반, 멀티코어/멀티쓰레드 기능을 갖춘 Niagara로 그 뒤를 이었습니다. 2008년에 이르러서는 사실상 싱글 CPU 데스크탑을 찾아보기 어려워졌습니다. 이 시점부터 싱글코어 CPU는 넷북이나 임베디드 기기에서나 사용되었습니다. 2012년에 이르러, 심지어 스마트폰도 멀티코어 CPU를 사용하기 시작했습니다.

둘째로, 저가에 쉽게 구할 수 있는 멀티코어 시스템이 많아진 것은, 한때엔 접하기 쉽지 않았던 병렬 프로그래밍 경험이 거의 모든 연구자와 전문가에게 가능해졌다는 뜻입니다. 실제로, 병렬 시스템은 이제 학생이나 취미로 컴퓨터 만지는 사람도 살 수 있는 가격입니다. 따라서 우리는 병렬 시스템을 이용한 발명과 혁신이 엄청나게 많아질 것임을 예상할 수 있고, 이렇게 친숙해진 병렬 시스템 환경은 한때 엄청나게 접근하기 어렵던 병렬 프로그래밍 영역을 훨씬 편하고 일반적인 영역으로 만들 것입니다.

셋째로, 20세기에는 병렬 소프트웨어로 구현된 큰 시스템은 거의 항상 독점과 비밀로 갇혀 있었습니다. 반면, 21세기에는 다행히도 리눅스 커널 [Tor03], 데이터베이스 시스템들 [Pos08, MS08], 그리고 메세지 패싱 시스템들 [The08, UoC08]을 포함해, 많은 오픈소스(따라서 공개적으로 접할 수 있는) 병렬 소프트웨어 프로젝트들이 존재합니다. 이 책은 주로 리눅스 커널의 경우를 소개할 겁니다만 유저 레벨 어플리케이션에서도 적용 가능한 것들을 많이 다룰 겁니다.

넷째로, 1980년대와 1990년대의 거대 규모의 병렬 프로그래밍 개발 프로젝트들은 모두 독점 프로젝트였던 합니다만, 커뮤니티에 상용 퀄리티의 병렬 코드를 개발하는데 필요한 엔지니어링 수련법을 이해하고 있는 개발자 요원들을 심어주었습니다. 이 책의 주요 목적은 이런 엔지니어링 수련법을 소개하는 것입니다.

불행히도, 다섯번째 문제인 연산에 비해 비싼 커뮤니케이션의 비용은 여전히 많이 남아있습니다. 이 문제는 2000년대 들어 많은 주목을 받았지만, Stephen Hawking에 따르자면 빛과 원자의 속도의 한계로 인해 이 분야의 발전은 어려울 것으로 보입니다 [Gar07, Moo03]. 다행히도, 이 문제는 1980년대부터 존재했습니다. 덕분에 앞서 이야기한 엔지니어링 훈련법은 실용적이고 효과적인 방법으로 진화되었습니다. 또한, 하드웨어 설계자들은 점점 더 이 문제에 주목하고 있습니다. 그러니 아마도 미래의 하드웨어는 Section 3.3에서 이야기한 것처럼 보다 병렬 소프트웨어에 친화적인 형태가 될 것입니다.

**Quick Quiz 2.1:** 여봐요!!! 병렬 프로그래밍은 수십 년간 엄청나게 어렵다고 알려졌다구요. 근데 당신은 그게 그렇게 어렵지 않다고 슬쩍 이야기하는 것 같네요. 뭘 개수작이요?

하지만, 병렬 프로그래밍이 흔히 이야기하는 것보다 애 어렵지 않다고는 해도, 일반적으로는 시퀀셜 프로그래밍보다는 어려운 경우가 많습니다.

**Quick Quiz 2.2:** 어떻게 병렬 프로그래밍이 시퀀셜 프로그래밍만큼 쉬운게 가능한가요?



그러니 병렬 프로그래밍의 대안을 찾아보는 것도 말이 됩니다. 하지만, 병렬 프로그래밍의 목표를 이해하지 않은 채 병렬 프로그래밍의 대안을 찾아본다는 것은 말이 안됩니다. 이 주제는 다음 섹션에서 다룹니다.

## 2.2 Parallel Programming Goals

시퀀셜 프로그래밍을 넘어서 병렬 프로그래밍이 이루고자 하는 세개의 주된 목표는 다음과 같습니다:

1. 성능(Performance).
2. 생산성(Productivity).
3. 일반성(Generality).

불행히도, 현재로썬 어떤 병렬 프로그램도 이중 두개의 목표까지만 달성 가능합니다. 그러니까, 말하자면 이 세개의 목표는 구부릴 수 없는, 병렬 프로그래밍의 쇠로 만들어진 삼각형을 구성하는 세개의 꼭지점인 거죠.

**Quick Quiz 2.3:** 헐, 진짜요? 정확성, 관리성, 내구성 같은 것들은요?



**Quick Quiz 2.4:** 그리고 정확성, 관리성, 내구성이 해당되지 않는데 왜 생산성과 Generality는 해당되는 거죠?



**Quick Quiz 2.5:** 병렬 프로그램은 정확성을 증명하기가 어렵다고 알고 있는데, 정말 정확성도 그 목록에 올라갈 수 없는 건가요?



**Quick Quiz 2.6:** 그냥 재미를 목표로 하는건 어떤가요?



이 목표들은 다음 섹션에서 각각 자세히 설명됩니다.

### 2.2.1 Performance

성능이야말로 병렬 프로그래밍에서의 최우선 목표입니다. 만약 성능이 고려대상이 아니라면, 당신 자신을

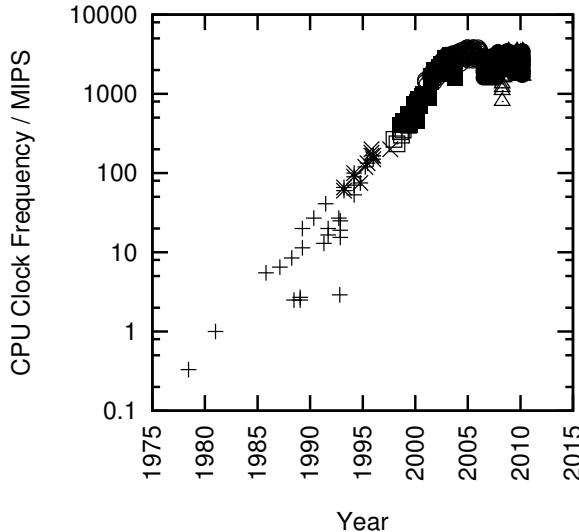


Figure 2.1: MIPS/Clock-Frequency Trend for Intel CPUs

위해 그냥 시퀀셜하게 코드를 짜고 행복해지는게 나을 겁니다. 그렇게 하면 훨씬 쉽고 빠르게 일을 끝낼 수 있을 겁니다.

**Quick Quiz 2.7:** 성능 이외의 이유로 병렬 프로그래밍을 하는 경우도 있나요?

■ 참고로, 여기서 “성능” 이란 용어는 확장성 (CPU 당 성능)과 효율성 (예를 들어, watt 당 성능)를 포함해 넓은 범주를 포함합니다.

그건 그렇고, 성능의 포커스는 하드웨어에서 병렬 소프트웨어로 옮겨졌습니다. 이는 무어의 법칙은 여전히 트랜지스터 밀집도를 높이고 있지만, 이를 전통적인 싱글쓰레드 성능 향상에 사용하는 것을 그만뒀기 때문이지요. Figure 2.1<sup>1</sup>은 싱글쓰레드로 도는 코드를 작성하고 단순히 성능 목표를 만족할 더 빠른 컴퓨터가 나오길 1, 2년 정도 기다리는건 더이상 선택지가 아니란 걸 보여줍니다. 모든 주요 제조사가 멀티코어/멀티쓰레드 시스템으로 개발 방향을 바꾼 이상, 병렬성만이 그런 시스템의 최대 성능을 끌어낼 수 있는 방법입니다.

하지만, 첫번째 목표는 성능이지 확장성이 아닙니다. 선형적인 확장성을 얻을 수 있는 가장 쉬운 방법이 각

<sup>1</sup> 이 그림은 이론상으로 한 클락에 한개 이상의 명령어를 처리할 수 있는 최신 CPU에서는 클락 주파수를, 그리고 가장 간단한 명령어의 처리에도 여러 클락이 필요한 구형 CPU에서는 MIPS(오래된 Dhrystone 벤치마크에서 주로 사용하던, millions of instructions per second)를 보여줍니다. 이렇게 서로 다른 두개의 측정 결과를 보여주는 이유는, 최신 CPU의 한 클락에 여러 명령어를 처리할 수 있는 기능이 일반적으로는 메모리쪽 성능에 의해 제한되기 때문입니다. 뿐만 아니라, 구형 CPU에서 일반적으로 사용되던 벤치마크는 너무 구식이고, 최신의 벤치마크들을 구형 CPU에서 돌리는건 구형 CPU를 구하기도 어려워서 불가능에 가깝기 때문입니다.

CPU의 성능을 떨어뜨리는 것 [Tor01]이기도 하고 말이죠. 네개 CPU를 갖는 시스템을 갖게 되었다면, 당신은 뭘 고르시겠어요? 한개 CPU 위에서 초당 100개 트랜잭션을 처리하지만 CPU 확장성이 아예 없는 프로그램? 아니면 한개 CPU 위에선 초당 10개 트랜잭션만 처리하지만 완벽하게 CPU를 늘려줌에 따라 성능이 늘어나는 프로그램? 아마 첫번째 프로그램이 더 나은 선택 같아 보이겠지만, 당신에게 32개 CPU 시스템이 생길 수 있다고 하면 또 답이 달라질겁니다.

그렇다면 하지만, 단순히 멀티 CPU 머신이 있기 때문이란 게 그 모든 CPU를 다 사용해야 한다는 이유가 되진 않습니다. 특히나 요즘은 멀티 CPU 시스템이 매우 싼 가격이기도 하니까요. 이해해야 하는 핵심 포인트는 병렬 프로그래밍은 기본적으로 성능 최적화를 위한 여러 방법 중 하나란 거죠. 당신의 프로그램이 지금도 충분히 빠르다면 프로그램을 병렬화 시키거나 병렬화 이외의 다른 방법들을 통해 최적화를 할 필요 자체도 없습니다.<sup>2</sup> 같은 이유로, 당신이 최적화를 위해 시퀀셜 프로그램에 병렬성을 도입하려 한다면, 병렬 알고리즘들을 최선의 시퀀셜 알고리즘과 비교해야 합니다. 많은 병렬 알고리즘 성능 분석 문서들이 시퀀셜 알고리즘의 케이스를 아예 무시하고 있기 때문에 주의를 해야겠지만요.

## 2.2.2 Productivity

**Quick Quiz 2.8:** 왜 이런 비기술적인 문제를 이야기하는거죠??? 그저 비기술적일 뿐 아니라, 심지어 생산성이라니요? 누가 그런걸 신경써요?

■ 최근 수십년간 생산성은 매우 중요해졌습니다. 엔지니어들의 연봉은 수천달러 정도인데 컴퓨터의 가격은 수천만 달러였던 과거를 생각해봅시다. 그 당시의 컴퓨터에 10명의 엔지니어로 구성된 팀을 만들어서 성능을 10% 라도 개선할 수 있다면, 그들은 많은 보너스를 받을 수 있었을겁니다.

CSIRAC은 그런 부류의 머신 중 하나로, 가장 오래되었지만 여전히 온전한, stored-program 컴퓨터로 1949년 [Mus04, Mel06]에 운영되었습니다. 이 머신은 트랜지스터 시대 이전에 만들어졌기 때문에, 2,000 개의 진공관으로 구성되었고 1kHz 클락 주파수로 동작했으며, 30kW의 전력을 사용하고, 그 무게는 3톤이 넘었습니다. 하지만 이 머신은 768 워드밖에 안되는 용량의 RAM을 가지고 있었기에, 오늘날의 거대한 소프트웨어 프로젝트에서 종종 골치를 앓는 생산성 문제에서 자유로웠습니다.

<sup>2</sup> 물론, 당신이 그저 취미로 병렬 소프트웨어를 만드는 사람이라면 그것만으로도 그 소프트웨어가 뭐건 병렬화를 할 충분한 이유가 되지요.

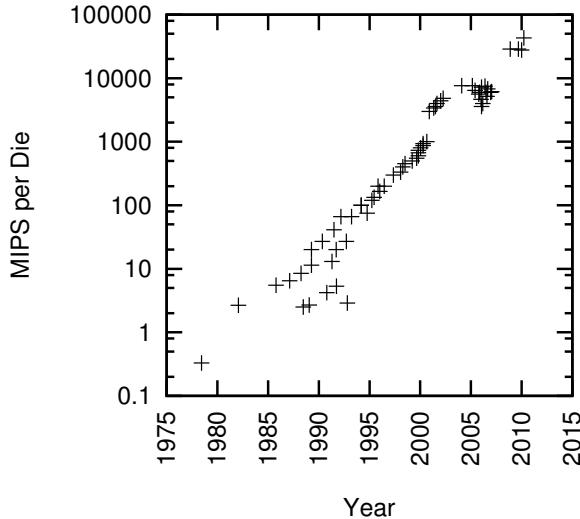


Figure 2.2: MIPS per Die for Intel CPUs

오늘날에 그렇게 성능이 떨어지는 기계를 구입하는건 매우 어렵습니다. 그나마 가장 비슷한 예는 Z80 [Wik08]과 같은 8-bit 임베디드 마이크로프로세서가 될 수 있을 것 같습니다만, 그 Z80 조차도 CSIRAC 보다 1,000 배는 빠른 CPU 를 띄 주파수를 가지고 있었습니다. Z80 CPU 는 8,500 개의 트랜지스터를 사용했고, 2008년도에 해당 \$2 US 에 1,000개 단위로 구매할 수 있었습니다. CSIRAC 와 반대로 Z80 에서 소프트웨어 개발 비용은 그렇게 크게 중요하지 않았습니다.

오랫동안의 트렌드를 Figure 2.2 를 통해 보면 CSIRAC 와 Z80 은 그 가운데 두개의 점으로 표현될 수 있습니다. 이 그림은 지난 30여년간의 다이당 컴퓨터이션 파워 변화를 간략히 보여주는데, 지속적으로 증가한 걸 볼 수 있습니다. 멀티코어 CPU 의 성장은 2003년에 마주한 클락 주파수의 한계 장벽에도 불과하고 이런 증가 추세를 지속시켰습니다.

이렇게 가파른 하드웨어 가격 하락은 소프트웨어 생산성이 점점 중요해짐을 의미합니다. 이제는 그저 하드웨어를 효과적으로 사용하는 것만으로는 충분하지 않습니다: 이젠 소프트웨어 개발자들을 가능한한 효과적으로 사용하는 것이 중요합니다. 시퀀셜 하드웨어에서는 예전부터 그런 문제가 있었지만, 병렬 하드웨어는 최근에서야 낮은 가격으로 상품이 나오기 시작했습니다. 따라서, 병렬 소프트웨어를 만들때의 생산성은 최근에 들어서야 매우 중요해졌습니다.

**Quick Quiz 2.9:** 병렬 시스템이 그렇게 싼 가격이 되었다면, 어떤 사람이 그걸 프로그램 하라고 월급을 줘가며 프로그래머를 고용하겠어요? ■

적어도 한때에는 병렬 소프트웨어의 유일한 목표가 성능이었습니다. 하지만, 지금은 생산성이 점점 소프트

라이트를 받고 있습니다.

### 2.2.3 Generality

병렬 소프트웨어를 개발하는 높은 비용을 정당화 할 수 있는 한가지 방법은 최대한의 generality 를 위해 노력하는 것입니다. 보다 일반적인 소프트웨어 제품의 개발 비용은 덜 일반적인 것에 비해 더 많은 사용자들로 나뉘어져 보상되기 때문입니다. 실제로, 이런 경제적 이유가 generality 의 중요한 특별 케이스라 할 수 있는 이식성에 대한 마니악한 관심을 설명합니다.<sup>3</sup>

불행히도, generality 는 종종 성능이나 생산성, 또는 둘 다를 하락시키기도 합니다. 예를 들어, 이식성은 종종 중간 레이어를 두는 식으로 만족되는데, 중간 레이어가 추가되는 것은 분명한 성능 하락을 야기합니다. 보다 일반적인 환경에서의 이 현상을 보기 위해, 다음의 널리 쓰이는 병렬 프로그래밍 환경들을 생각해봅시다:

**C/C++ “락킹과 쓰레드” :** POSIX 쓰레드 (pthreads) [Ope97], Windows 쓰레드, 그리고 많은 운영체제 커널 환경을 포함하는 이 카테고리는 (최소 하나의 SMP 시스템에서는) 엄청난 성능과 좋은 generality 를 제공합니다. 비교적 낮은 생산성은 아쉽지만요.

**Java :** 이 범용적이고 분질적으로 멀티쓰레드를 고려한 프로그래밍 환경은 자동 가비지 컬렉터와 당야한 클래스 라이브러리들로 인해 C 나 C++ 보다 훨씬 높은 생산성을 제공하는 것으로 널리 알려졌습니다. 하지만, 그 성능은 2000년대 초에 엄청 개선되긴 했지만 여전히 C 와 C++ 보다 부족합니다.

**MPI :** 이 메세지 패싱 인터페이스 [MPI08] 는 세계에서 가장 큰 과학 분야와 기술 분야 컴퓨팅 클러스터들을 뒷받침하며 병렬화 되지 않은 성능과 확장성을 제공합니다. 그러나, 이론적으로는 범용적으로 사용 가능하다고 하지만 대부분의 경우 과학 분야와 기술 분야 컴퓨팅에서 사용됩니다. 그 생산성은 심지어 C/C++ “락킹과 쓰레드” 환경보다도 떨어진다고 많은 사람들이 생각합니다.

**OpenMP :** 이 컴파일러 지시어 집합은 루프문을 병렬화 하는데 사용될 수 있습니다. 때문에 이 특정한 작업에 한정적이고, 이런 제약이 종종 그 성능을 제한합니다. 하지만, MPI 나 C/C++ “락킹과 쓰레드” 보다는 사용하기 쉬운 편입니다.

**SQL :** SQL (Structured Query Language [Int92]) 는 관계형 데이터베이스 쿼리에 제한적입니다. 하지만, 그 성능은 트랜잭션 처리 성능 의회 (TPC) 벤치마크

<sup>3</sup> 이걸 지적해준 Michael Wong 에게 찬사를.

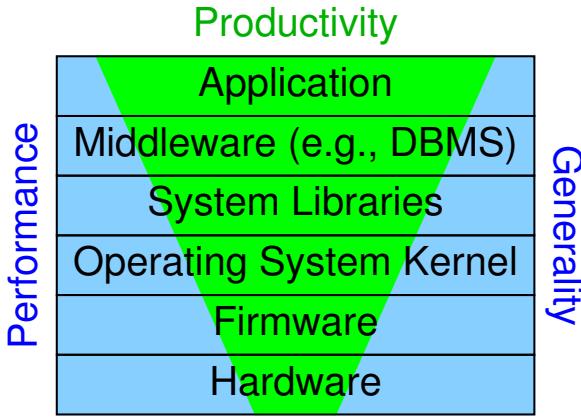


Figure 2.3: Software Layers and Performance, Productivity, and Generality

결과들 [Tra01]로 볼 때 상당히 좋습니다. 생산성도 대단합니다; 실제로, 이 병렬 프로그래밍 환경은 병렬 프로그래밍 컨셉을 잘 모르거나 아예 모르는 사람들도 커다란 병렬 시스템을 잘 사용할 수 있게 됩니다.

훌륭한 성능, 생산성, 그리고 generality 를 제공하는 병렬 프로그래밍 환경의 천국은 아직 존재하지 않습니다. 그런 천국이 오기 전까지는, 성능, 생산성, 그리고 generality 사이에서 엔지니어링적 트레이드오프를 가질 수밖에 없습니다. 그런 트레이드오프의 한 예가 Figure 2.3에 있습니다; 이 그림은 시스템 스택의 상위 레이어로 갈수록 생산성은 점점 중요해지고 성능과 generality 는 하위 레이어로 갈수록 중요해진다는 점을 보여줍니다. 하위 레이어에서 발생하는 거대한 개발 비용은 똑같이 거대한 사용자 수로 나뉘어져야 하고(그래서 generality 가 중요하죠), 하위 레이어에서 잃은 성능은 위쪽에서 쉽게 회복시킬 수 없습니다. 스택의 윗단에서는 해당 특정 어플리케이션에 대해 매우 적은 사용자만 존재할겁니다. 생산성 고려가 중요해지죠. 이게 스택의 위로 갈수록 “bloatware”가 되는 경향을 설명합니다: 많은 경우 여분의 하드웨어가 여분의 개발자보다 싸게 머히니까요. 이 책은 성능과 generality 가 주요 관심사인, 스택의 바닥 근처에 있는 개발자를 대상으로 합니다.

생산성과 generality 사이에서의 트레이드오프가 많은 영역에서 100여년간 존재했음을 알아둘 필요가 있습니다. 하나님 예를 들자면, 못을 박는데 망치보다 레일건이 생산적이지만 망치는 못박는 거 말고도 많은 영역에 사용될 수 있죠. 그러니 병렬 컴퓨팅에서도 비슷한 트레이드오프들을 발견하는건 그다지 놀라운 일이 아닙니다. 이런 트레이드오프는 추상적으로 Figure 2.4에 나타나 있습니다. 여기서 user 1, 2, 3, 그리고 4는

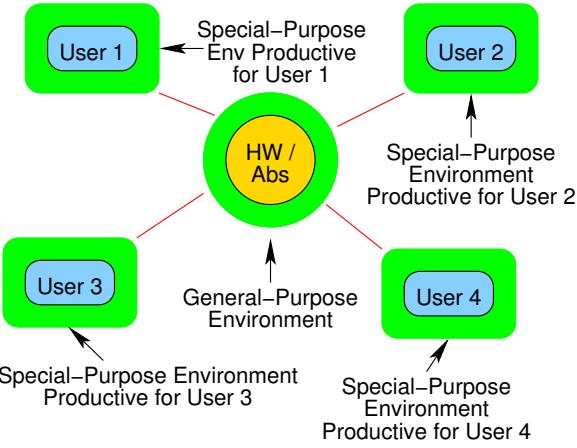


Figure 2.4: Tradeoff Between Productivity and Generality

컴퓨터가 도와야 하는 그들만의 특정한 작업을 가지고 있습니다. 특정 사용자에게 가장 생산적인 언어 또는 환경은 어떤 프로그래밍이나 환경 설정, 환경 구축을 할 필요 없이 간단하게 그 사용자의 작업을 해내는 언어 또는 환경입니다.

**Quick Quiz 2.10:** 이건 달성 불가한 이상에 불과해요! 현실적으로 달성 가능한 무언가에 집중하는게 어때요?

■

불행히도, user 1에 의해 요청된 작업을 수행하는 시스템은 user 2의 작업을 처리하지 못하는 경우가 많습니다. 가장 생산성 좋은 언어와 환경은 영역이 한정되어 있어서, generality 가 부족할 수 있다는 것이죠.

다른 선택지는 Figure 2.4의 가운데 영역처럼 프로그래밍 언어나 환경을 주어진 (assembly, C, C++, 또는 Java 같은 로우 레벨 언어들처럼) 하드웨어나 (Haskell, Prolog, 또는 Snobol처럼) 추상화에 맞추는 것입니다. 이런 언어들은 user 1, 2, 3, 4에 의해 요청된 작업들에 대해 모두 똑같이 맞춰져 있지 않다는 점에서 일반적이라고 할 수 있습니다. 다시 말해, 그런 언어들의 generality 는 해당 영역에 한정된 언어와 환경에 비해 생산성을 떨어뜨려야만 얻을 수 있다는 거죠. 뿐만 아니라, 특정 추상화에 맞춰진 언어는 누군가가 그 추상화와 실제 하드웨어 사이의 매핑을 효과적으로 하기 전까지는 성능과 확장성 문제를 심하게 겪을 확률이 높습니다.

성능, 생산성, generality 라는 쇠로된 삼각형의 세 가지 목표에서의 탈출은 불가능한 걸까요?

실은 종종 탈출구가 있습니다. 예를 들어, 다음 섹션에서 이야기할 병렬 프로그래밍의 대안책을 사용하는 것이죠. 병렬 프로그래밍은 엄청난 재미를 가져다 줄 수는 있지만, 항상 최고의 선택인 건 아닙니다.

## 2.3 Alternatives to Parallel Programming

병렬 프로그래밍의 대안을 제대로 고려해보려면, 당신은 당신이 병렬성에 기대하는게 뭔지 정확히 정해야 합니다. Section 2.2에서 본것과 같이, 병렬 프로그래밍의 주요 목표는 성능, 생산성, 그리고 generality입니다. 이 책은 소프트웨어 스택의 바닥 근처에서 성능에 큰 영향을 끼치는 코드를 만지는 개발자들을 대상으로 하고 있기 때문에, 이 섹션의 나머지 부분은 성능 개선 쪽에 포커스를 맞춥니다.

병렬성은 성능을 개선하기 위한 방법 중 하나에 불과하단 것을 명심해야 합니다. 병렬성 외의 잘 알려진 방법을 적당히 덜 어려운 순서에서 더 어려운 순서로 나열해 보자면 다음과 같습니다:

1. 시퀀셜 어플리케이션의 여러 인스턴스를 실행하는 것.
2. 어플리케이션이 이미 존재하는 병렬 소프트웨어를 사용하게 하는 것.
3. 성능 개선책을 시리얼 어플리케이션에 적용하는 것.

이 방법들 각각을 다음의 섹션들에서 설명합니다.

### 2.3.1 Multiple Instances of a Sequential Application

시퀀셜 어플리케이션의 인스턴스를 여러개 실행시키는 것으로 당신은 실제로는 병렬 프로그래밍을 하지 않으지만 병렬 프로그래밍을 한것과 같은 효과를 얻을 수 있습니다. 이런 접근법에는 어플리케이션의 구조에 따라 여러 방법이 있습니다.

당신의 프로그램이 매우 많은, 서로 다른 시나리오를 분석하거나 매우 많은 독립적 데이터 셋을 분석하는 것이라면 쉽고 효과적인 방법 하나는 하나의 분석을 수행하는 하나의 시퀀셜 프로그램을 만들고 (예를 들면 bash 셸 같은) 스크립트 환경을 사용해 그 시퀀셜 프로그램의 여러 인스턴스를 병렬적으로 수행시키는 것입니다. 경우에 따라서는 이런 접근법은 여러 머신으로 구성된 클러스터로도 쉽게 확장될 수 있습니다.

이런 접근법은 사기처럼 보일 수도 있겠죠, 그리고 어떤 사람들은 그런 프로그램들을 “당황 스러울 정도로 병렬적이다”라고 펌하합니다. 그리고 실제로, 이런 접근법은 증가된 메모리 소모, 같은 중간 결과를 다시 계산함으로써 발생하는 CPU 사이클의 낭비, 그리고 증가된 데이터 복사와 같은 잠재적 단점을 갖습니다. 하지만, 이 접근은 종종 매우 생산적이어서 엄청난 생산성

증가를 매우 적은, 또는 아예 없는 추가 노력으로도 달성 가능하게 해줍니다.

### 2.3.2 Use Existing Parallel Software

관계형 데이터베이스 [Dat82], 웹 어플리케이션 서버, 그리고 맵 리듀스 환경 등과 같이 싱글 쓰레드 프로그래밍으로 동작시킬 수 있는 병렬 소프트웨어 환경이 오늘날에는 결코 적지 않습니다. 예를 들어, 혼란 구조 중 하나는 각자 SQL 프로그램을 생성하는 별개의 프로그램을 각 유저에게 제공하는 것입니다(여주: SQL 클라이언트 같은거죠). 이렇게 유저별로 배포된 SQL 프로그램은, 자동으로 사용자들의 쿼리를 동시에 처리하는 일반적인 관계형 데이터베이스와 상호 동작합니다. 사용자에게 배포된 프로그램은 단지 사용자 인터페이스만 책임지면 되고, 병렬성과 데이터 정합성 등의 어려운 일은 모두 관계형 데이터베이스의 책임입니다.

또한, 특히 수학 계산 쪽에서, 병렬 라이브러리 함수들도 많이 생겨나고 있습니다. 심지어 일부 라이브러리는 벡터 연산 유닛들과 범용 그래픽 처리 유닛 (GPGPU)과 같은, 특정 목적으로 만들어진 하드웨어의 특성을 활용하기도 합니다.

매우 신경써서 조심스럽게 만들어진 완전히 병렬적인 어플리케이션에 비교했을 때엔 이런 접근법은 종종 성능을 희생합니다. 하지만, 그정도 희생은 대부분의 경우 커다란 개발 비용의 축소로 보상됩니다.

**Quick Quiz 2.11:** 잠깐만요! 이런 접근법은 단순히 개발을 위한 노력을 당신으로부터 누군가 그 존재한다는 병렬 소프트웨어를 만드는 사람에게 전가할 뿐인 거 아닌가요? ■

### 2.3.3 Performance Optimization

2000년대 초까지, CPU 성능은 매 18개월마다 두배씩 빨라졌습니다. 그런 환경에서는 조심스럽게 성능을 개선하는 것보다 새로운 기능을 추가하는 것이 대부분의 경우 중요합니다. 무어의 법칙은 트랜지스터 집적도와 트랜지스터당 성능을 높이는 게 아니라, “단지” 트랜지스터 집적도만을 올리기 때문에 지금은 성능 최적화의 중요성에 대해 다시 생각해볼 좋은 기회입니다. 무엇보다, 새로운 하드웨어들은 더이상 대단한 싱글 쓰레드 성능 향상을 가져오지 않습니다. 더욱기, 많은 성능 최적화는 에너지 소모를 줄입니다.

이런 관점에서, 병렬 시스템이 점점 싸고 시장에 많이 나올수록 더욱더 매력적인 성능 개선 방법이 되고 있습니다. 하지만, 병렬성을 활용해 얻을 수 있는 성능 향상 정도는 대략적으로 보면, CPU 수에 제한됨을 기억하고 있는게 현명할 것입니다. 반면, 전통적인 싱글 쓰레드 소프트웨어 최적화에서의 최적화 기법을 통한 성능 향상은 그보다 훨씬 클 수 있습니다. 예를 들어, 긴 링크드

리스트를 해쉬 테이블이나 서치 트리로 교체하는 것은 수십수백배 성능을 향상시킬 수 있습니다. 이 고도로 최적화된 싱글쓰레드 프로그램은 최적화 되지 않은 병렬 프로그램에 비해 훨씬 빠를 것이고, 병렬성은 필요치 않을 것입니다. 물론, 고도로 최적화된 병렬 프로그램은 추가적인 개발과정의 노력이 필요하겠지만 최적화된 싱글쓰레드 프로그램보다도 나은 성능을 보일테죠.

더욱이, 서로 다른 프로그램들은 서로 다른 성능 병목 지점을 가질 겁니다. 예를 들어, 당신의 프로그램이 대부분의 시간을 디스크 드라이브로부터 읽어들이는 데 데이터가 도착하기를 기다리고 있다면, 여러 CPU를 사용하는 것은 그저 디스크로부터 데이터를 기다리는 시간을 증가시키기만 할수도 있습니다. 실제로, 프로그램이 하드디스크처럼 회전하는 디스크에 시퀀셜하게 써여져 있는 하나의 큰 파일을 읽으려 할 때, 그 프로그램을 병렬화 하면 추가된 탐색 오버헤드 때문에 프로그램이 더 느려질 수 있습니다. 그보다는 데이터 배치를 그 파일이 더 작아질 수 있도록 (그래서 더 빨리 읽어들일 수 있도록) 하고, 그 파일을 병렬적으로 다른 드라이브에서 접근할 수 있도록, 여러 조각으로 나누거나, 자주 접근되는 데이터를 메인 메모리에 캐시해 놓거나, 만약 가능하다면, 읽어야 하는 데이터의 양 자체를 줄여야 합니다.

**Quick Quiz 2.12:** 어떤 다른 병목지점들이 CPU를 추가해도 성능을 개선되지 않게 할 수 있을까요?



병렬성은 효과적인 최적화 기술이 될 수 있지만, 유일한 것도 아니고 모든 상황에 맞는 것도 아닙니다. 물론, 당신의 프로그램을 병렬화 하기가 쉬울수록 최적화 방법으로 병렬화가 더 매력적인 선택일 겁니다. 병렬화는 매우 어렵다는 평판을 얻어왔고, 이로 인해 “정확히 뭐가 병렬 프로그래밍을 그렇게 어렵게 하지?”라는 질문이 나옵니다.

## 2.4 What Makes Parallel Programming Hard?

병렬 프로그래밍의 어려움은 병렬 프로그래밍 문제의 기술적 요소의 집합이기에 인간 공학에서의 이슈만큼이나 어렵다는 것을 알아두는 것이 중요합니다. 우리는 인간이 병렬 시스템에게 뭘 해야하는지 말하는 법, 다른 말로 하자면 프로그래밍을, 알아야 할 필요가 있습니다. 하지만 병렬 프로그래밍은 프로그램의 성능과 확장성이라는, 머신으로부터 인간으로의 커뮤니케이션을 포함한 두갈래의 커뮤니케이션과 관련되어 있습니다. 짧게 말해서, 사람은 컴퓨터가 뭘 해야하는지 말하는 프로그램을 쓰고, 컴퓨터는 이 프로그램을 그 성능과 확장성으로 비평합니다. 따라서, 추상화나 수학적 분석으로의

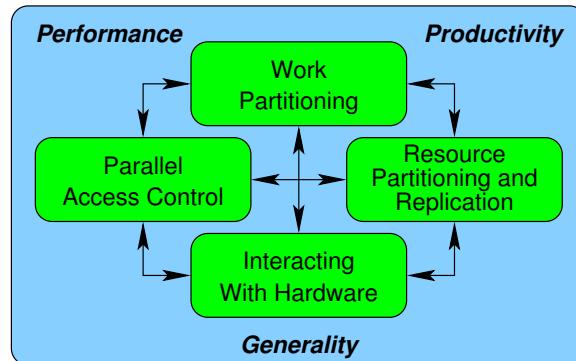


Figure 2.5: Categories of Tasks Required of Parallel Programmers

접근은 종종 매우 제한된 쓰임새만을 보일 겁니다.

산업혁명 때, 인간과 기계 사이의 인터페이스는 인간 공학 연구에 의해 평가되었고, 그때는 시간-과-움직임 연구라 불렸습니다. 비록 그때도 병렬 프로그래밍을 조사하는 인간공학 연구 [ENS05, ES05, HCS<sup>+</sup>05, SS94]도 있었지만, 이런 연구는 매우 좁게 포커스되어 있었고, 따라서 일반적인 결과를 내놓지는 못했습니다. 더욱이, 일반적인 프로그래머 생산성의 범위가 10배 이상도 차이나는 점을 생각하면, 생산성의 (대략) 10% 차이를 알 수 있는 적당한 비용의 연구를 원하는 건 비현실적입니다. 그런 연구가 신빙성 있게 파악할 수 있는 수백 수천 배 차이들도 매우 가치있지만, 대부분의 의미있는 개선들은 10% 개선의 연장선입니다.

따라서 우리는 다른 접근법을 가져야 합니다.

하나의 그런 접근법은 시퀀셜 프로그래머와 달리 병렬 프로그래머가 반드시 해야 하는 작업을 신중히 고려해 보는 것입니다. 그러면 우린 주어진 프로그래밍 언어나 환경이 개발자가 그 작업을 처리하는데 도움을 주는지 평가할 수 있습니다. 이런 작업들은 Figure 2.5에 보여진, 각각 다음의 섹션들에서 다루어질 네개의 카테고리로 나누어집니다.

### 2.4.1 Work Partitioning

워크 파티셔닝은 병렬 수행을 위해 반드시 필요합니다: 만약 오로지 하나의 일 “덩어리”만 있다면, 한번에 한개의 CPU에 의해서만 수행될 수 있는데, 이는 곧 순차적 수행이죠. 하지만, 코드를 조개는데에는 매우 큰 주의가 필요합니다. 예를 들어, 균등하지 않게 일을 조개는 경우 작은 조각들이 수행 완료된 후에는 순차적 수행이 일어납니다 [Amd67]. 덜 극단적인 경우에는 하드웨어를 모두 사용하고 성능과 확장성을 올리기 위해 로드밸런싱이 사용될 수 있습니다.

파티셔닝이 성능과 확장성을 엄청 끌어올릴 수 있긴 하지만, 복잡도도 높일수가 있습니다. 예를 들어, 파티셔닝은 글로벌한 에러와 이벤트의 처리를 복잡하게 만들 수 있습니다: 병렬 프로그램은 그런 글로벌한 이벤트를 안전하게 처리하기 위해 사소하지 않은 동기화를 해야만 할 수 있습니다. 좀 더 일반적으로 말해, 각각의 조각은 커뮤니케이션을 필요로 합니다: 무엇보다, 한 쓰레드가 전혀 커뮤니케이션을 하지 않는다면, 그건 어떤 효과도 일으키지 못할테고 애초에 수행될 필요가 없는 거죠. 하지만, 커뮤니케이션은 오버헤드를 일으키기 때문에, 생각없는 파티셔닝은 커다란 성능 하락을 가져올 수 있습니다.

더구나, 동시에 수행되는 쓰레드들은 종종 CPU 캐시 공간과 같은 공유 자원을 모조리 사용해 벼릴 수 있기 때문에 그 갯수는 자주 조정되어야 합니다. 너무 많은 쓰레드들이 동시에 수행되도록 된다면 CPU 캐시는 넘쳐날거고, 이는 높은 캐시 미스 레이트를 가져와 성능을 떨어뜨릴 겁니다. 반대로, I/O 기기들을 모두 활용하기 위해서는 컴퓨테이션과 I/O 를 겹치게 하기 위해 많은 수의 쓰레드가 필요합니다.

**Quick Quiz 2.13:** CPU 캐시 용량 외에, 뭐가 동시에 수행되는 쓰레드들의 갯수를 제한해야 하게 할 수 있을까요? ■

마지막으로, 쓰레드들을 동시에 수행되도록 두는 것은 프로그램의 상태 공간을 엄청나게 증가시켜서 프로그램을 이해하고 디버깅하기 어렵게 만들어 생산성을 떨어뜨립니다. 다른것들은 똑같다 해도, 더 정규적인 구조를 갖는 더 작은 상태 공간은 이해하기 쉽습니다만, 이건 기술적 또는 수학적 표현만큼이나 인간공학적 표현입니다. 나쁜 병렬 설계는 비교적 작은 상태 공간을 갖더라도 이해하기 어렵겠지만 좋은 병렬 설계는 엄청나게 큰 상태 공간을 가지더라도 정규적 구조 덕분에 불필요하게 이해하기 어렵지는 않을 겁니다. 최고의 설계는 당황스러운 병렬성을 노출하거나 문제를 맹황스럽게 병렬적인 해결책으로 바꿔버립니다. 어떤 경우든, “당황스럽도록 병렬적임”은 사실 부자들의 골칫거리입니다. 현존하는 최고의 기술은 좋은 설계들을 나열합니다: 상태공간 크기와 구조에 대해 더 일반적 평가를 하기 위해선 더 많은 일이 필요합니다.

#### 2.4.2 Parallel Access Control

싱글쓰레드로 도는 시퀀셜 프로그램에서는 하나의 쓰레드가 프로그램의 모든 리소스에 접근합니다. 이런 리소스들은 대부분의 경우 메모리 위의 데이터 구조들이지만 CPU들, 메모리 (캐시 포함), I/O 기기, 연산 가속 장치들, 파일, 그리고 그 외에도 다른 것들이 얼마든지 있을 수 있습니다.

첫번째 병렬-접근-제어(parallel-access-control) 문제

는 어떤 리소스에의 접근 형태가 그 리소스의 위치에 의존적인가 하는 것입니다. 예를 들어, 많은 메세지 전달 환경에서는 지역변수 접근은 expression 과 assignment 를 통해 이루어지지만, 원격 변수에의 접근은 일반적으로 메세징과 관련된, 완전 다른 문법을 사용합니다. 메세지 패싱 인터페이스 (MPI) [MPI08] 에서는 원격 데이터에 접근하는데에는 명시적 메세징이 필요하기 때문에 명시적 접근방법을 제공하는 반면, POSIX 쓰레드 환경 [Ope97], Structured Query Language (SQL) [Int92], 그리고 Universal Parallel C (UPC) [EGCD03] 같은 분할된 전체 주소공간(PGAS) 환경에서는 묵시적 접근을 제공합니다.

다른 병렬-접근-제어 문제는 쓰레드들이 리소스로의 접근을 어떻게 상호 순서 등을 맞출 것인가입니다. 이런 순서는 메세지 패싱, 락킹, 트랜잭션, 레퍼런스 카운팅, 명시적 타이밍, 공유된 어토믹 변수, 그리고 데이터 소유권 등을 포함한 다양한 병렬 언어와 환경에서 제공하는 매우 많은 동기화 메커니즘들을 통해 이루어집니다. 많은 전통적 병렬 프로그래밍이 이 순서 문제로 부터 발생하는 데드락, 라이브락, 그리고 트랜잭션 롤백 등에 많은 고려를 합니다. 락킹 vs 트랜잭션 메모리 [MMW07] 와 같은 동기화 메커니즘들의 비교를 포함하도록 할수도 있겠지만, 그런 설명은 이 섹션의 범위를 넘어갑니다. (트랜잭션 메모리에 대한 더 많은 정보를 위해선 Section 17.2 와 17.3 를 보기 바랍니다.)

#### 2.4.3 Resource Partitioning and Replication

대부분의 효과적인 병렬 알고리즘들과 시스템들은 리소스 병렬성을 활용하는데, 대부분의 경우 쓰기가 많이 일어나는 리소스는 분할하고 자주 읽기가 많이 일어나는 리소스는 사본을 만드는 것이 현명합니다. 여기서 말하는 리소스는 대부분의 경우 컴퓨터 시스템 각자, 대용량 저장장치, NUMA 노드, CPU 코어 (또는 다이 또는 하드웨어 쓰레드들), 페이지, 캐시 라인, 동기화 수단의 인스턴스, 또는 코드의 크리티컬 섹션에 분할되곤 하는 데이터입니다. 예를 들어, 락킹으로 분할하는 것을 가리켜 “data locking” [BK85] 라고 합니다.

리소스 분할은 많은 경우 어플리케이션에 종속적입니다. 예를 들어, 수학적 어플리케이션은 종종 행렬을 행, 열, 또는 서브 행렬로 분할하고, 상용 어플리케이션은 많은 경우 쓰기 위주 데이터 구조는 분할시키고 읽기 위주 데이터 구조는 사본을 만듭니다. 즉, 상용 어플리케이션은 주어진 고객을 위한 데이터를 커다란 클러스터의 일부 컴퓨터에 할당할 것입니다. 일부 어플리케이션은 데이터를 정적으로, 또는 수행시간동안 동적으로 분할할 수도 있습니다.

리소스 분할은 매우 효과적입니다만 복잡하게 연결

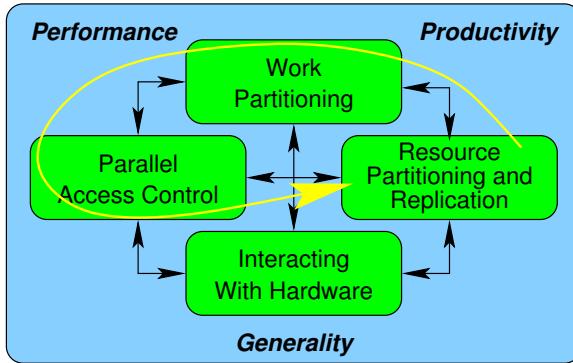


Figure 2.6: Ordering of Parallel-Programming Tasks

되어 있는 데이터 구조에서는 꽤 달성하기 어려운 문제이기도 합니다.

#### 2.4.4 Interacting With Hardware

하드웨어와의 상호작용은 일반적으로는 운영체제, 컴파일러, 라이브러리, 또는 다른 소프트웨어 환경 인프라의 영역입니다. 하지만, 최신 하드웨어 기능과 컴포넌트를 바탕으로 일하는 개발자들 같은 경우는 종종 그런 하드웨어를 직접 다뤄야 하는 경우가 있습니다. 또한, 주어진 시스템에서 마지막 한방울까지 성능을 짜내야 하는 경우에도 하드웨어에 직접 접근해야 하는 경우가 있을 수 있습니다. 이런 경우, 개발자는 어플리케이션을 타겟 하드웨어의 캐시 구조, 시스템 구성, 또는 상호작용 프로토콜에 맞춰줘야 하게 됩니다.

어떤 경우에는, 하드웨어는 앞의 섹션에서 이야기한 것처럼 파티셔닝하거나 접근을 제어해야 하는 리소스로 여겨질 수도 있습니다.

#### 2.4.5 Composite Capabilities

앞서 살펴본 네가지 방법이 기본적인 것들이지만, 좋은 엔지니어링적 실천법은 이 네개의 방법을 조합해서 사용하는 것입니다. 예를 들어, 데이터 병렬 접근법은 Figure 2.6에서 보여지듯이 먼저 데이터를 파티션간 커뮤니케이션이 최소화 되도록 분할하고, 코드 역시 적당하게 분할한 후에, 데이터 조각들과 쓰레드들이 쓰레드 간 커뮤니케이션을 최소화된 채로 처리량을 최대화하도록 매핑합니다. 개발자는 각 조각이 생산성을 증가시킬 수 있도록 개별적으로 관련 있는 상태 공간을 얼마나 많이 줄였는지 평가해 볼 수 있습니다. 설령 일부 문제는 분할이 불가능하다 하더라도, 분할 가능한 형태로의 현명한 변환을 통해 가끔 성능과 확장성에 큰 향상을 줄 수 있기도 합니다 [Met99].

#### 2.4.6 How Do Languages and Environments Assist With These Tasks?

많은 환경이 개발자가 이런 일을 직접 해야만 하게 하지만, 상당한 자동화를 제공하는 환경도 오래전부터 있었습니다. 이런 환경의 대표적인 예는 SQL로, 하나의 큰 쿼리를 자동으로 병렬화 시키고 독립적인 쿼리와 업데이트들의 동시수행을 자동화 해주며, 많은 구현체가 존재합니다.

이런 네 카테고리의 작업들은 반드시 모든 병렬 프로그램에서 행해져야만 합니다만 개발자가 하나 하나 손으로 해야만 한다는 의미는 아닙니다. 병렬 시스템들이 계속해서 가격이 인하되고 여러 곳에서 접할 수 있게 되어갈수록 이 네개 작업의 자동화가 늘어날 것입니다.

**Quick Quiz 2.14:** 병렬 프로그래밍에 다른 어려움은 없나요?

■

### 2.5 Discussion

이 섹션에서는 병렬 프로그래밍의 어려움과 목표, 그리고 그 대안에 대해 간략히 살펴봤습니다. 이 내용에 있어서 무엇이 병렬 프로그래밍을 어렵게 만드는지와, 그 어려움을 해결하기 위한 하이레벨에서의 접근법에 대해 알아봤습니다. 여전히 병렬 프로그래밍은 손댈 수 없을 정도로 어렵다고 생각하는 분은 병렬 프로그래밍에의 좀 더 오래된 리뷰 [Seq88, Dig89, BK85, Inm85]를 좀 보시기 바랍니다. 특히, Andrew Birrell의 전공논문 [Dig89]에서는 다음과 같이 이야기합니다:

동시성을 가진 프로그램을 짜는 것은 생소하고 어렵다는 인식이 있습니다. 전 생소하지도 어렵지도 않다고 믿습니다. 당신은 좋은 기능과 라이브러리들을 제공하는 시스템이 필요하고, 기본적인 주의와 조심이 필요하며, 유용한 테크닉들과 흔한 함정들을 알아야 합니다. 전 이 논문이 당신이 저의 믿음을 공유하는데 도움이 되었길 바랍니다.

이 오래된 가이드들의 저자들은 1980년대의 병렬 프로그래밍 문제에 잘 대응했습니다. 따라서, 21세기에 와서 병렬 프로그래밍 문제에 도전하는 것을 거절할 명분은 없습니다!

이제 다음 챕터로 넘어가도 좋을 것 같습니다. 다음 챕터에서는 우리의 병렬 소프트웨어 아래에 존재하는 병렬 하드웨어의 관련 있는 부분들에 대해 깊이 이야기해 봅니다.



# Chapter 3

## Hardware and its Habits

Premature abstraction is the root of all evil.

*A cast of thousands*

대부분의 사람들은 시스템간에 메세지를 주고받는 것은 단일 시스템 안에서 간단한 계산을 하는 것보다 비싸다는 것을 직관적으로 이해하고 있습니다. 하지만, 단일 공유메모리 시스템 안에서 쓰레드간에 커뮤니케이션하는 것도 매우 비쌀 수 있다는 것은 항상 앞의 이야기만큼 분명해 보이진 않습니다. 그래서 이 챕터는 하나의 공유메모리 시스템에서 동기화와 커뮤니케이션의 비용에 대해서 알아봅니다. 이 몇장의 내용은 공유메모리 병렬 하드웨어 설계의 겉면만 훑어 볼 겁니다; 더 깊이 알고 싶은 독자분들은 Hennessy 와 Patterson 의 고전 교과서 [HP95] 의 최신판을 보면 좋을 겁니다.

**Quick Quiz 3.1:** 왜 병렬 프로그래머가 하드웨어의 로우 레벨 요소들까지 배워야 하죠? 하이 레벨의 추상 계층만 보는게 더 쉽고, 낫고, 더 일반적이지 않겠어요?

■

### 3.1 Overview

컴퓨터 시스템 스펙 문서를 생각없이 읽으면 CPU 성능이 Figure 3.1 에 그려진 것과 같은, 제일 빠른 사람이 항상 경주에서 이기는, 깨끗한 운동장에서의 도보 경주와 같다고 생각하기 쉽습니다.

Figure 3.1 에 보여진 이상적 상황으로 접근하는 CPU 바운드 벤치마크들도 몇개 있긴 합니다만, 일반적인 프로그램은 경주용 운동장보다는 장애물 코스에 더 가깝습니다. 무어의 법칙에 의해 CPU 의 내부 구조가 지난 수십년간 엄청나게 변해왔기 때문이죠. 이런 변경들을 다음 섹션들에서 설명합니다.

#### 3.1.1 Pipelined CPUs

1980년대 초, 인스트럭션을 가져오고, 디코드하고, 실행하는 대부분의 마이크로 프로세서는 일반적으로 다음

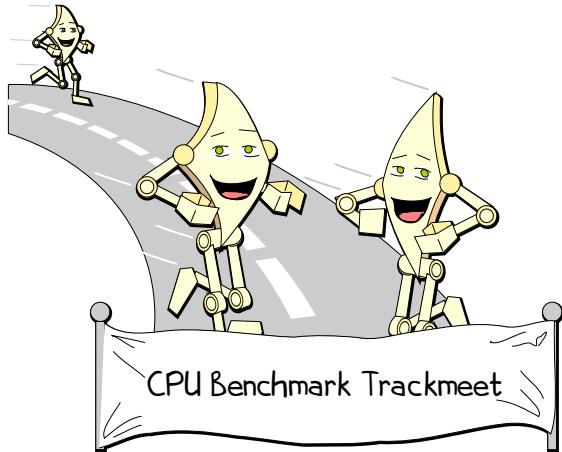


Figure 3.1: CPU Performance at its Best

인스트럭션을 가져오기 전에 인스트럭션 하나를 실행 완료하는데 최소 3 클락 사이클을 소모했습니다. 대조적으로, 1990년대 후반에서 2000년대 초반의 CPU 는 CPU 로의 인스트럭션 전달 흐름을 내부적으로 조절하는데 깊은 “파이프라인” 을 사용해 많은 인스트럭션들을 동시에 수행할 수 있습니다. 이러한 근래의 하드웨어의 기능들은 Figure 3.2 에 보여진 것처럼 성능을 대폭 향상시킬 수 있습니다.

긴 파이프라인을 가지고 CPU 의 최대 성능을 얻기 위해서는 프로그램의 컨트롤 플로우 (코드 실행 흐름) 를 매우 정밀하게 예측할 수 있어야 합니다. 큰 행렬이나 벡터 계산과 같이 기본적으로 꽉 짜여진 루프로 구성된 프로그램에서는 적당한 컨트롤 플로우를 얻을 수 있습니다. 그런 경우 CPU 는 루프 마지막의, 루프 마지막의, 루프 처음으로 돌아갈지 루프를 빠져나갈지에 대한 분기 조건이 거의 항상 참일 거라는 것을 올바르게 예측해서 파이프라인이 꽉 차 있게 해 CPU가 최대 속도로 돌아갈 수 있게 할겁니다.

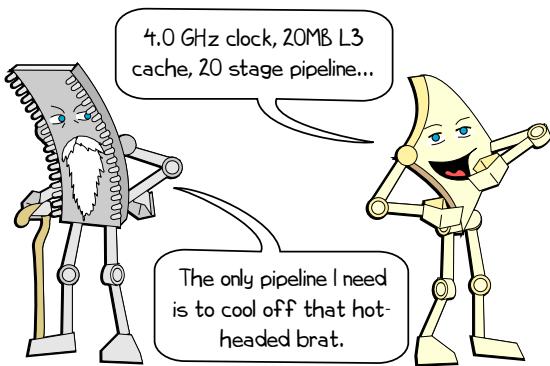


Figure 3.2: CPUs Old and New

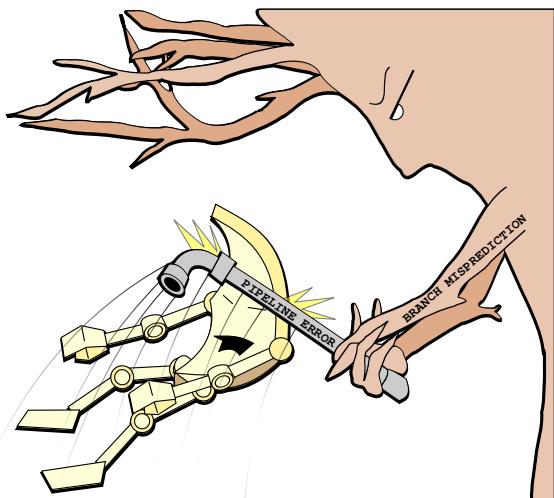


Figure 3.3: CPU Meets a Pipeline Flush

하지만, 분기 예측이 항상 그렇게 쉬운건 아닙니다. 예를 들어, 작은 무작위적 횟수만큼 도는 많은 루프로 구성된 프로그램을 생각해보세요. 또 다른 예로, 수많은 다른 진짜 객체를 레퍼런스 할 수 있는 가상 객체들이 있는데, 각 진짜 객체들은 자주 호출되는 멤버 함수들을 모두 다르게 구현한 객체지향 프로그램을 생각해보세요. 이런 경우, CPU가 다음 분기가 실행 흐름을 어디로 이끌지를 예측하는 것 조차도 불가능합니다. 그렇게 되면 CPU는 그 브랜치가 어디로 실행 흐름을 이끌지가 확실해질 때까지 기다리며 멈춰있거나, 추측이라도 해야 합니다. 예측 가능한 컨트롤 플로우를 갖는 프로그램에서는 추측하는 방법이 매우 잘 동작하지만, (바이너리 서치와 같은) 예측 불가능한 분기문들에 대해서는 추측이 대부분 틀릴 겁니다. 추측이 잘못된 경우 CPU는 그 분기문을 따르는, 투기적으로 그간 수행된 인스

트럭션들을 모두 폐기시켜야 하기 때문에 파이프라인 플러시를 일으키기 때문에 잘못된 예측은 매우 비싼 비용을 지불합니다. 만약 파이프라인 플러시가 너무 자주 일어난다면, Figure 3.3에서 그려진 것처럼 엄청난 성능 하락을 겪을 수 있습니다.

불행히도, 파이프라인 플러시는 근래의 CPU들이 달려야 하는 장애물 코스의 유일한 위험이 아닙니다. 다음 섹션에서는 메모리 참조에 존재하는 위험들을 다룹니다.

### 3.1.2 Memory References

1980년대에는, 대부분의 경우 마이크로프로세서가 메모리에서 값을 하나 얻어오는데 걸리는 시간이 인스트럭션 하나를 수행하는데 걸리는 시간보다 적었습니다. 2006년에 와서는, 마이크로프로세서는 메모리에 접근 한번 하는데 걸리는 시간 동안 수백, 심한 경우 수천개의 인스트럭션을 수행할 수 있습니다. 이 간극은 Moore의 법칙이 CPU 성능 향상을 메모리 반응속도의 감소 정도에 비해 너무 크게 이끌었기 때문입니다; 메모리의 발전은 반응속도 감소보다 용량 증가에 치중되었던 것도 한 이유죠. 예를 들어, 1970년대의 평범한 미니컴퓨터는 4KB (네, 메가바이트가 아니라 킬로바이트요. 기가바이트는 입밖에 꺼내지도 마요) 메인 메모리를 가졌고, 그 메모리는 한 사이클만에 접근 가능했습니다.<sup>1</sup> 2008년에도 CPU 설계자들은 여전히 단일 사이클만에 접근 가능한 4KB 메모리를 만들 수 있습니다; 심지어 수 GHz 주파수의 시스템에서도요. 그리고 실제로 그런 메모리를 만들니다만, 그들은 이제 그걸 “레벨 0 캐시”라 부르고, 그것들은 보통은 4KB 보다는 아주 약간은 크기도 합니다.

근래의 마이크로프로세서에 장착되는 큰 캐시들은 메모리 접근 시간과 맞서 싸우는데 꽤 도움을 줄 수 있습니다만, 이런 캐시들이 그 시간들을 제대로 숨기기 위해서는 고도로 예측 가능한 데이터 접근 패턴이 필요합니다. 불행히도, 링크드 리스트를 순회하는 것과 같은 많은 일들이 예측 불가능한 메모리 접근 패턴을 갖습니다. 무엇보다, 만약 패턴이 예측 가능하다면, 소프트웨어는 포인터 타입이란 것 자체를 만들지도 않았겠죠, 그렇죠? 따라서, Figure 3.4에서 보여지듯, 메모리 참조는 종종 근래의 CPU들에게 거대한 장애물입니다.

지금까지는 주어진 CPU가 싱글 쓰레드 코드를 돌릴 때 만날 수 있는 문제들만 이야기했습니다. 멀티쓰레드 수행은 다음 섹션에서 설명할텐데, 추가적인 문제들을 CPU에게 내놓습니다.

<sup>1</sup> 물론 그 한개의 사이클은 1.6 마이크로 세컨드 이상이었음을 언급하는게 공정하겠죠.

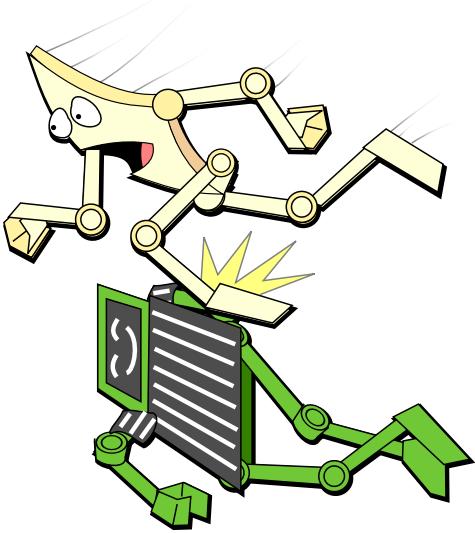


Figure 3.4: CPU Meets a Memory Reference

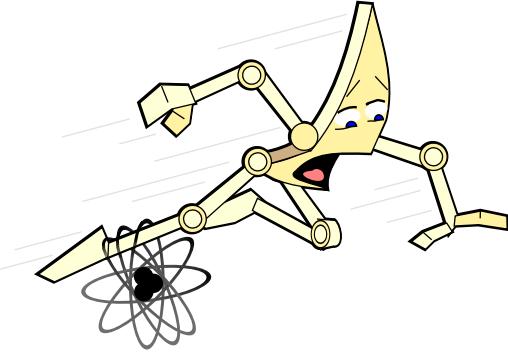


Figure 3.5: CPU Meets an Atomic Operation

니다. 다행히도, CPU 설계자들은 어토믹 오퍼레이션에 신경을 많이 쏟았고, 덕분에 2014년 초에 이르러서는 그 오버헤드를 상당히 감소시켰습니다. 하지만 그래도, 그 성능에 끼치는 효과는 Figure 3.5에 보이는 대로입니다.

불행히도, 어토믹 오퍼레이션들은 보통 데이터의 한 개 요소에만 적용 가능합니다. 많은 병렬 알고리즘들이 복수개의 데이터 요소들에의 업데이트 간에도 순서가 이루어지길 필요로 하기 때문에, 대부분의 CPU들은 메모리 배리어들을 제공합니다. 이런 메모리 배리어들 역시 성능에의 문제로 존재합니다. 다음 섹션에서 이를 이야기 합니다.

**Quick Quiz 3.2:** 어떤 기계가 복수 데이터 요소에 대한 어토믹 오퍼레이션을 허용하겠어요?

■

### 3.1.4 Memory Barriers

메모리 배리어에 대해서는 Section 14.2 와 Appendix C에서 좀 더 깊게 다를 겪습니다. 그 전에, 여기서는 다음의 간단한 락을 사용한 크리티컬 섹션을 생각해 봅시다:

```
1 spin_lock(&mylock);
2 a = a + 1;
3 spin_unlock(&mylock);
```

만약 CPU에 코드가 보여지는 순서대로 수행되어야 한다는 제약이 존재하지 않는다면, 변수 “a”는 “mylock”의 보호 없이 값이 증가할 것이고, 이렇게 되면 락을 잡는 목표가 이뤄지지 않은 셈입니다. 그런 문제되는 순서 재배치를 막기 위해, 락킹에 사용되는 기본 기능들은 명시적이든 묵시적이든 메모리 배리어를 사용합니다. 이런 메모리 배리어의 목적은 CPU가 성능을 향상시키기 위해 할 수 있는 코드의 순서 재배치를 막기 위한 것이기 때문에, 메모리 배리어는 거의 항상 Figure 3.6에서

### 3.1.3 Atomic Operations

그런 장애 중 하나는 어토믹 오퍼레이션들입니다. 여기서의 문제는 모든 어토믹 오퍼레이션은 CPU 파이프라인의 한 순간에는 조각으로 나뉘어 수행되는 어셈블리 오퍼레이션들과 한번씩은 충돌한다는 것입니다. 하드웨어 설계자는 근래의 CPU들은 그런 오퍼레이션들이 실은 여러 조각으로 나뉘어져 여러 순간동안 수행되더라도 원자적으로 수행되는 것처럼 보이게 하기 위해 여러개의 굉장히 현명한 트릭들을 사용한다고 이야기합니다. 그런 트릭 중 흔한 한 가지는 어토믹하게 수행되어야 하는 데이터를 담고 있는 캐시라인들을 모두 파악해두고, 이 캐시라인들은 해당 어토믹 오퍼레이션을 수행하는 CPU에 소유되어 있음을 분명하게 하고, 그리고 나서야만 해당 캐시라인들이 해당 CPU에 의해 여전히 소유되어 있음을 분명히 한 채로 어토믹 오퍼레이션을 수행하는 것입니다. 모든 데이터가 해당 CPU만 접근할 수 있는 상태이기에, 다른 CPU들은 실은 조각으로 나뉘어 수행되는 CPU 파이프라인의 현실에도 불구하고 해당 어토믹 오퍼레이션에 간섭을 끼칠 수 없습니다. 말할 필요도 없겠지만, 이런 종류의 트릭은 그 셋업이 수행되도록 주어진 어토믹 오퍼레이션이 완전히 끝날 때까지 파이프라인이 지연되거나 심지어 플러시될 수도 있습니다.

반대로, 어토믹 오퍼레이션이 아닌 오퍼레이션을 수행할 때에는 CPU는 값을 캐시라인에 올라오는 대로 가져올 수 있고, 수행 결과를 캐시라인 소유권을 가지기 위해 기다릴 필요 없이 곧바로 베퍼에 써넣을 수 있습



Figure 3.6: CPU Meets a Memory Barrier

보여지듯 성능을 떨어뜨립니다.

어토믹 오퍼레이션과 같이, CPU 설계자들은 메모리 배리어 오버헤드를 줄이려 열심히 노력해왔고, 꽤 많은 진전을 이뤘습니다.

### 3.1.5 Cache Misses

또 하나의 멀티 쓰레딩에서의 CPU 성능에의 장애물은 “캐시 미스”입니다. 앞서 말했듯, 근래의 CPU들은 높은 메모리 반응속도로 발생할 수 있는 성능 하락을 줄이기 위해 큰 캐시를 장착하고 있습니다. 하지만, 이런 캐시들은 실은 CPU 간에 자주 공유되는 변수들에 대해서는 생산적이지 못합니다. 하나의 CPU가 한 변수를 수정하려 할 때, 다른 CPU가 그 값을 최근에 바꾼 경우가 있을 가능성이 크기 때문이죠. 이런 경우, 해당 변수는 지금 수정하려는 CPU의 캐시가 아니라 최근에 값을 수정한 CPU의 캐시에 있을 것이고, 이로 인해 비싼 캐시 미스(더 자세한 내용을 위해선 Section C.1를 보세요)를 일으킬 것입니다. 이런 캐시 미스들은 Figure 3.7에서 보여진 것처럼 CPU 성능의 주요 장애가 됩니다.

**Quick Quiz 3.3:** 그래서, CPU 설계자들은 캐시 미스 오버헤드 역시 많이 개선 했나요? ■

### 3.1.6 I/O Operations

캐시 미스는 곧 CPU와 CPU 사이의 I/O 오퍼레이션으로 볼 수 있고, 이것은 가능한 I/O 오퍼레이션 중 가장 비용이 낮은 것들 중 하나입니다. 네트워킹이나 대용량

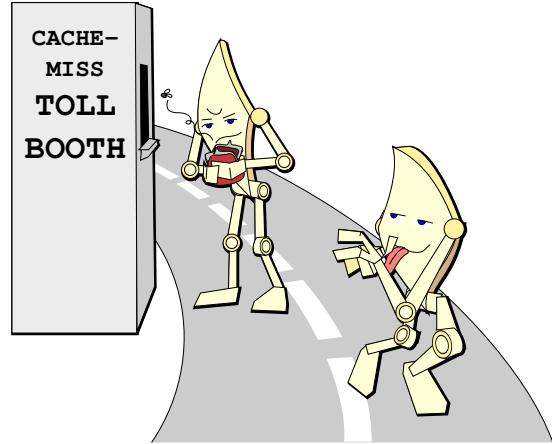


Figure 3.7: CPU Meets a Cache Miss

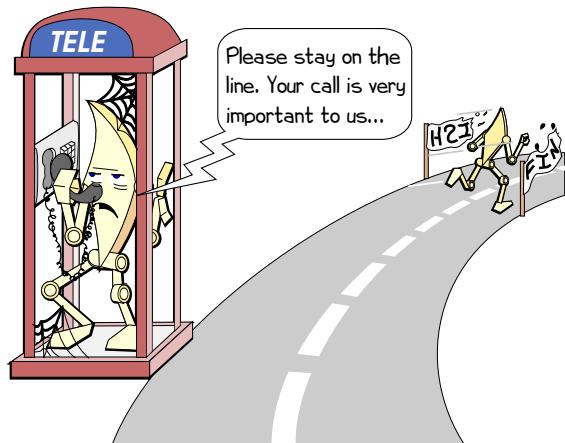


Figure 3.8: CPU Waits for I/O Completion

저장장치, 또는 사람을 포함하는 I/O 오퍼레이션들은 Figure 3.8에서 보여지듯, 앞의 섹션들에서 이야기 되었던 내부적 장애들보다 훨씬 커다란 장애를 야기합니다.

이건 공유 메모리 병렬성과 분산시스템 병렬성 사이의 차이 중 하나입니다: 공유메모리 병렬 프로그램은 일반적으로 캐시 미스보다 더한 장애는 겪지 않습니다만, 분산 병렬 프로그램은 보통 더 큰 네트워크 커뮤니케이션 시간을 겪습니다. 두 경우 모두, 문제의 응답시간들은 커뮤니케이션의 비용으로 생각될 수 있습니다. 순차 프로그램에서는 존재하지 않는 비용이죠. 따라서, 실제 수행되는 일과 커뮤니케이션 오버헤드 간의 비율이 핵심 설계 결정 요소입니다. 병렬 하드웨어 설계의 주요 목표는 이 비율을 적절한 성능과 확장성 목표를 달성 가

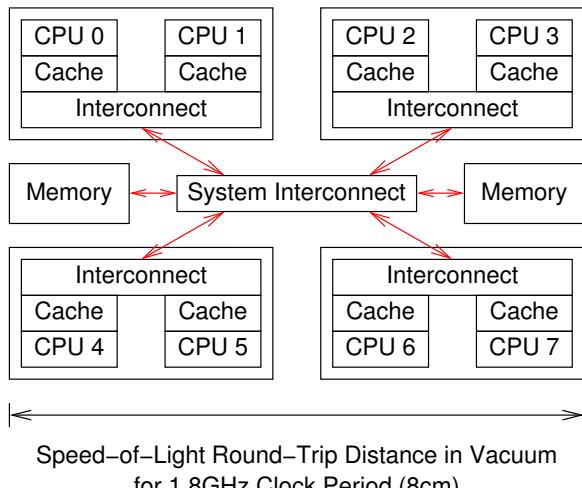


Figure 3.9: System Hardware Architecture

능한 수준으로 낮추는 것입니다. 이에 따라서, Chapter 6에서 볼테지만, 병렬 소프트웨어 설계의 중요한 목표는 커뮤니케이션 캐시 미스와 같은 비싼 동작들의 빈번도를 낮추는 것입니다.

물론, 주어진 동작이 장애라는 이야기는 그 이야기이고, 그 동작이 심각한 장애라는 건 또 따로 보여줘야하지요. 이 차이를 다음의 섹션에서 이야기 합니다.

## 3.2 Overheads

이 섹션에서는 앞의 섹션에서 나열했던 각 장애들의 실제 성능 오버헤드를 보입니다. 하지만, 그 전에 하드웨어 시스템 아키텍쳐에 대해서 간략히 알아보는게 필요합니다. 다음 섹션에서 이를 다룹니다.

### 3.2.1 Hardware System Architecture

Figure 3.9 는 8 코어 컴퓨터 시스템의 간략한 구조를 보여줍니다. 각 다이어그램은 CPU 코어 한쌍을 가지고 있고, 각 코어는 캐시를 갖고, 각 캐시는 쌍을 이루는 코어와 통신을 할 수 있도록 하는 연결이 되어 있습니다. 그럼 중간의 system interconnect는 네개의 다이어그램이 통신할 수 있도록 하고, 메인 메모리로 각 다이어그램을 연결합니다.

이 시스템에서 데이터는 하나의 2의승수로 정렬된 메모리의 블락들로, 보통 32에서 256 바이트 사이인 “캐시 라인” 단위로 움직입니다. 한 CPU 는 메모리로부터 자신의 레지스터로 변수를 가져오려면, 그 변수를 가지고 있는 캐시 라인을 자신의 캐시로 가져와야 합니다. 비슷하게, 한 CPU 는 자신의 레지스터로부터 메모리로 어떤 값을 쓰려 할 때, 일단 그 변수를 담고 있는

캐시 라인을 자신의 캐시로 가져와야 합니다만, 또한 다른 CPU 가 그 캐시 라인의 카피를 들고 있지 않음을 보장해야 합니다.

예를 들어, 만약 CPU 0 CPU 7 의 캐시에 있는 캐시 라인에 있는 변수에 compare-and-swap (CAS) 오퍼레이션을 하려 하면, 다음의 간략화한 이벤트들이 일어날 겁니다:

1. CPU 0 는 자신의 로컬 캐시를 확인하고, 그 캐시 라인이 없음을 발견합니다.
2. 요청은 CPU 0 와 CPU 1 사이의 연결로 넘겨져서 CPU 1 의 로컬 캐시를 확인해봅니다만, 역시 해당 캐시 라인이 없음을 발견합니다.
3. 요청은 시스템 연결부로 넘겨지고, 다른 세 개의 다이어그램을 체크합니다. 결과, 해당 캐시 라인은 CPU 6 과 CPU 7 이 위치한 다이어그램에 있음을 확인합니다.
4. 요청은 CPU 6 과 CPU 7 연결부로 넘겨져 각 CPU 의 캐시를 확인해 해당 캐시 라인이 CPU 7 의 캐시에 있음을 발견합니다.
5. CPU 7 은 해당 캐시 라인을 자신의 연결부로 넘기고, 자신의 캐시에서 해당 캐시 라인을 비워버립니다.
6. CPU 6 와 CPU 7 의 연결부는 해당 캐시 라인을 시스템 연결부로 넘깁니다.
7. 시스템 연결부는 해당 캐시 라인을 CPU 0 과 CPU 1 연결부로 넘깁니다.
8. CPU 0 과 CPU 1 연결부는 해당 캐시 라인을 CPU 0 의 캐시로 보냅니다.
9. CPU 0 는 이제 자신의 캐시 안에 있는 변수에 CAS 오퍼레이션을 수행할 수 있습니다.

**Quick Quiz 3.4:** 이제 간략화된 거라구요? 이것보다 더 복잡한게 어떻게 가능하죠? ■

**Quick Quiz 3.5:** 왜 CPU 7 의 캐시에서 해당 캐시 라인을 비워야 하죠?

■  
이 간략화된 시나리오는 캐시 코히런시 프로토콜 [HP95, CSG99, MHS12, SHW11] 의 시작일 뿐입니다.

### 3.2.2 Costs of Operations

병렬 프로그램에 중요하고 흔히 사용되는 오퍼레이션의 오버헤드들이 Table 3.1에 표시되어 있습니다. 이

Operation	Cost (ns)	Ratio (cost/clock)
Clock period	0.6	1.0
Best-case CAS	37.9	63.2
Best-case lock	65.6	109.3
Single cache miss	139.5	232.5
CAS cache miss	306.0	510.0
Comms Fabric	5,000	8,330
Global Comms	195,000,000	325,000,000

Table 3.1: Performance of Synchronization Mechanisms on 4-CPU 1.8GHz AMD Opteron 844 System

시스템의 클락 시간은 약 0.6ns입니다. 많은 근래의 마이크로프로세서가 한 클락 시간동안 여러 인스트럭션을 수행 완료시킬 수 있긴 합니다만, 모든 오퍼레이션의 비용은 클락 시간을 기준으로 해서 “Ratio”라고 표시한 세번째 행의 값으로 나타낼 수 있습니다. 이 표에 대해서 가장 먼저 알아둬야 할 것은, 큰 비율의 값들입니다.

최선의 경우 compare-and-swap (CAS) 오퍼레이션은 클락 시간보다 60배 이상 큰, 약 40 나노세컨드를 소비합니다. 여기서 “최선의 경우”는 한 번수에 CAS 오퍼레이션을 수행하는 CPU와 해당 변수를 마지막으로 건든 CPU가 동일해서 관련된 캐시 라인이 이미 자신의 캐시 안에 있는 경우입니다. 비슷하게, 최선의 경우 락 오퍼레이션(락 획득과 해제 두개 오퍼레이션의 수행 시간의 합)은 60 나노 세컨드가 넘고 100 클락 사이클이 넘는 시간을 소비합니다. 다시 말하지만, “최선의 경우”는 락을 나타내는 데이터 구조가 이미 락의 획득과 해제를 수행하는 CPU의 캐시 위에 있는 경우입니다. 락 오퍼레이션은 락 데이터 구조에 대한 두번의 어토믹 오퍼레이션을 필요로 하기 때문에 CAS 보다 비쌉니다.

캐시 미스가 난 오퍼레이션은 거의 200 클락 사이클인 140 나노세컨드를 소모합니다. 이 캐시 미스 비용 측정을 위해 사용된 코드는 미스가 난 데이터를 다른 CPU의 캐시에서 얻어옵니다. 즉, 이 캐시 미스 오퍼레이션은 메모리까지 접근하지는 않습니다. 변수의 기준 값을 보는 것은 물론, 새로운 값을 쓰기도 해야 하는 CAS 오퍼레이션은 500 클락 사이클인 300 나노세컨드를 소비합니다. 이걸 조금 생각해 봅시다. CPU는 하나의 CAS 오퍼레이션을 수행하는데 필요한 시간 동안, 500 개의 보통 인스트럭션을 수행할 수도 있었습니다. 이건 fine-grained 락킹만이 아니라 fine-grained 전역적 규칙에 기반한 모든 동기화 메커니즘의 한계를 보여줍니다.

**Quick Quiz 3.6:** 하드웨어 설계자들은 분명 이 상황을 개선하려 노력할 수 있었을 거예요! 왜 그들은 이 단일 인스트럭션 오퍼레이션들의 끔찍한 성능을 만족하고 있는거죠? ■

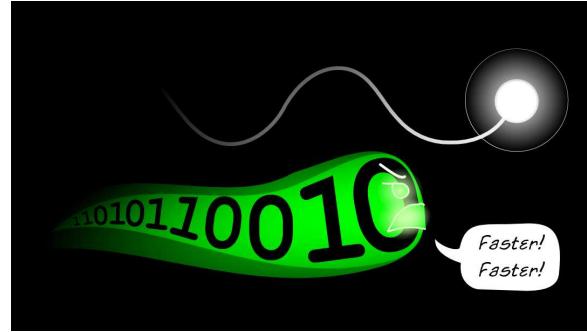


Figure 3.10: Hardware and Software: On Same Side

I/O 오퍼레이션들은 이보다도 더 비쌉니다. “Comms Fabric” 열에서 나타나 있듯이, InfiniBand 나 몇몇 독점 연결장치와 같은 고성능의 (그리고 고비용의!) 통신 장치들은 5 천개의 인스트럭션이 수행될 수도 있는, 약 3 마이크로세컨드의 대기시간을 갖습니다. 표준에 기반한 통신 네트워크들은 종종 몇몇 프로토콜 프로세싱을 필요로 하고, 이는 대기시간을 더욱 증가시킵니다. 물론, 지형적 거리도 대기시간을 늘립니다. 이론적으로 빛의 속도라고 해도 지구를 한바퀴 돌기 위해선 약 130 밀리세컨드의 시간을 필요로 합니다. 이는 2억 클락 사이클 이상입니다. 이 수치는 “Global Comms” 열에 있습니다.

**Quick Quiz 3.7:** 숫자가 미친듯이 크군요! 어떡해야 제 머리로 이걸 이해할 수 있을까요? ■

짧게 말해서, 하드웨어와 소프트웨어 엔지니어들은 사실 Figure 3.10에 우리의 데이터 스트림이 빛의 속도를 넘으려 노력하는 그림으로 나타내는 것처럼, 같은 편에서 컴퓨터들이 물리적 법칙에도 불구하고 더 빨리 동작할 수 있도록 고군분투하고 있습니다. 다음 섹션은 하드웨어 엔지니어들이 할수도 (또는 안할수도) 있는, 가능한 것들에 대해 알아봅시다. 이 짜움에서 소프트웨어가 할 수 있는 공헌은 이 책의 남은 챕터들에서 이야기 합니다.

### 3.3 Hardware Free Lunch?

동시성이 최근들어 기존보다 주목을 받게 된 것은 페이지 9의 Figure 2.1에 나타난대로 무어의 법칙에 의한 싱글 쓰레드 성능 증가(또는 “공짜 점심” [Sut08])가 멈췄기 때문입니다. 이 섹션에서는 하드웨어 설계자들이 “공짜 점심”을 약간이라도 다시 가져올 수 있는 몇 가지 방법을 간략히 알아봅니다.

하지만, 앞의 섹션에서는 동시성을 노출하는데 생기는 현저한 하드웨어적 문제를 알아봤습니다. 하드웨어 설계자들이 직면하는 강력한 물리적 한계점들 중 하나

는 빛의 유한한 속도입니다. 페이지 21의 Figure 3.9에 보여진 것처럼, 빛은 진공에서 1.8 GHz 클락 시간동안 8 센티미터만을 왕복할 수 있습니다. 이 거리는 5 GHz 클락에서는 3 센티미터로 줄어듭니다. 근래 컴퓨터 시스템의 크기에 비교해 보면 둘 다 비교적 작은 거리입니다.

상황이 더 나빠지는게, 실리콘에서의 전자파는 진공에서의 빛에 비해 3-30 배 느리게 움직이고, 일반적인 클락 주파수에 맞춰 움직이는 논리 회로들은 더욱 느리게 동작합니다. 예를 들어, 메모리 접근은 접근 요청이 시스템의 나머지 영역으로 넘어가기 전에 로컬 캐시 검색의 완료를 기다려야 합니다. 더욱이, 예를 들어 CPU와 메인 메모리 사이의 통신의 경우와 같이, 전기 신호를 한 실리콘 다이에서 다른 다이로 넘기기 위해서는 상대적으로 느린 속도와 큰 파워의 드라이버가 필요합니다.

**Quick Quiz 3.8:** 하지만 개별의 전자들은 컨덕터 내에서조차도 그렇게 빠르지 않아요!!! 세미컨덕터에서 발견된 저전력의 컨덕터 안에서의 전자 이동 속도는 초당 겨우 1 밀리미터 정도라구요. 뭔가요???

(하드웨어에도 소프트웨어에도) 이를 개선할 기술은 더도 말고 덜도 말고 약간만 있습니다:

1. 3D 융합,
2. 훌륭한 물질과 프로세스들,
3. 전자를 빛으로 대체하는것,
4. 특수 목적의 가속기, 그리고
5. 존재하는 병렬 소프트웨어.

이것들 각각을 다음 섹션에서 설명합니다.

### 3.3.1 3D Integration

3차원 융합 (3DI)는 매우 얇은 실리콘 다이들을 수직으로 쌓아 올려 붙이는 기술입니다. 이 기술은 잠재적 이득을 제공하지만, 또한 대단한 공정적 어려움 [Kni08]을 품고 있습니다.

3DI가 가져올 수 있는 가장 중요한 이점은 Figure 3.11에 그려진대로, 시스템 전체적으로 짧아지는 경로의 길이일 것입니다. 해당 그림에서는 3 센티미터의 실리콘 다이가 제개의 1.5 센티미터 다이들의 더미로 바뀌었고, 각 레이어 사이의 거리가 상당히 얇다는 것을 고려하면 이론적으로 시스템을 관통하는 최대 경로의 길이가 두배 가까이 줄어든 셈입니다. 또한, 설계와 배치에 충분한 고려를 한다면, (느리고 전력도 많이 소모함) 수평적인 전자적 연결들은 빠르기도 하고 전력

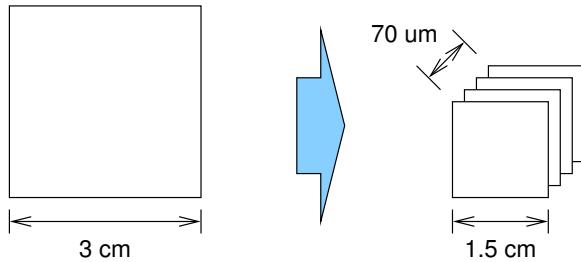


Figure 3.11: Latency Benefit of 3D Integration

소모도 적은, 짧은 수직적 전자적 연결로 대체될 수 있을 것입니다.

하지만, 클락으로 동작하는 논리회로의 수준들로 인한 지연은 3D 융합으로 감소되진 못할 것이고, 상기한 장점들을 달성하면서도 상품화하기 위해서는 3D 융합에서의 상당한 수준의 제조, 테스트, 전력 제공, 그리고 발열 처리 등의 문제들이 해결되어야 합니다. 발열 처리는 훌륭한 열의 전도체이지만 전자에는 절연체인 디아몬드에 기반한 반도체를 사용해 해결될 수 있을 것입니다. 그렇지만, 웨이퍼를 만들기 위한 커다란 단일 다이아몬드 크리스탈을 만드는 것은 어려운 것으로 알려져 있습니다. 또한, 이런 기술들 중 어느 것도 몇몇 사람들은 이미 익숙해진 이 문제에 커다란 개선을 가져다 주진 못할 것 같습니다. 그렇지만, 짐 그레이의 “연기나는 텔루성이 골프공들” [Gra02]로 가기 위해서는 해결되어야만 하는 단계입니다.

### 3.3.2 Novel Materials and Processes

스티븐 호킹은 반도체 제조사들이 두개의 근본적 문제를 가지고 있다고 이야기했다고 합니다: (1) 빛의 제한된 속도와 (2) 물질의 원자성의 본질 [Gar07]. 반도체 제조사에서 이런 제약을 해결해 보려 하는건 가능하겠지만, 이런 근본적 한계들을 비켜나가는데 집중해온 연구와 개발 과정에서 얻어진 몇가지 방법만이 존재할 뿐입니다.

물질의 원자성의 본질에 대한 한개의 회피책은 보다 큰 기기가 실현 불가능하도록 작은 기기의 전자적 특성을 흉내내게 하는, “high-k dielectric”이라 불리는 물질들입니다. 이 물질들은 일부 쉽게 해결하기 어려운 제조 공정 문제를 가지고 있지만, 선도자들이 한걸음 더 나아가게 하는데 도움을 줄수도 있습니다. 또 다른 좀 더 신기한 회피책은 하나의 전자는 여러 에너지 레벨을 가질 수 있다는 점을 이용해 여러 비트들을 하나의 전자에 저장하는 것입니다. 이 방법이 상품화된 반도체 기기에서 안정적으로 동작하게 될 수 있을지는 아직 확실하지 않습니다.

또다른 제안된 회피책은 훨씬 작은 기기 크기들을 이

용하는 “quantum dot” 방법입니다만 아직 연구 단계에 머물러 있습니다.

### 3.3.3 Light, Not Electrons

빛의 속도는 매우 가혹한 제약이지만, 반도체 물질 내부의 전자파는 전공에서의 빛의 속도의 3%에서 30% 사이 속도로 움직이기 때문에, 반도체 기기는 빛의 속도보다는 전자의 속도에 제한되고 있다고 볼 수 있습니다. 실리콘 기기에서 구리로된 접합부를 사용하는 것은 전자의 속도를 높이는 한 방법이고, 그 외에도 추가적인 방법을 사용하면 실제 빛의 속도에 더 가까이 다가갈 수 있을 것입니다. 덧붙이자면, 유리에서의 빛의 속도는 전공에서의 빛의 속도의 60% 이상이라는 사실에 기초해 칩들 사이에 작은 광섬유를 연결부로 사용한 실험도 있었습니다. 그런 광섬유 사용의 한 가지 문제는 전자와 빛 사이의 변환의 효율성이 떨어진다는 점으로, 이는 에너지 소모와 발열 처리 문제를 일으킵니다.

그렇다면 하나, 물리학 쪽에서의 근본적 진전이 없이는 데이터 흐름 속도의 폭발적인 증가는 전공에서의 빛의 속도에 제한될 것입니다.

### 3.3.4 Special-Purpose Accelerators

특정 문제에 사용되는 범용 CPU는 실제 문제에 크게 관련되지 않은 부분에 많은 시간과 에너지를 소모하고 있게 되는 경우가 많습니다. 예를 들어, 두개의 벡터의 내적을 구하는 경우, 범용 CPU는 일반적으로 루프 카운터를 사용해 루프 (아마도 루프 언롤링을 적용하지 않은 채)를 돌릴 겁니다. 인스트럭션을 디코드하고, 루프 카운터를 증가시키고, 이 카운터의 값을 체크하고, 루프의 시작지점으로 실행흐름을 다시 옮기는 일은 어떻게 보면 좀 낭비스럽습니다: 실제 목표는 그게 아니라 두 벡터의 연관된 원소들을 곱하는 거니까요. 따라서, 벡터들을 곱하는데 특수하게 설계된 특별한 하드웨어 부품은 해당 작업을 보다 에너지를 적게 쓰고 보다 빠르게 해결할 수 있습니다.

이게 현존하는 많은 상용 마이크로프로세서에 존재하는 벡터 연산 명령어들의 실제 모티베이션이 되었습니다. 이런 명령어들은 여러 데이터 항목들에 동시에으로 수행되기 때문에, 보다 적은 인스트럭션 디코드와 루프 오버헤드만으로 내적 연산을 완료할 수 있을 겁니다.

비슷하게, 특수화된 하드웨어는 보다 효율적으로 암호화와 복호화, 압축과 압축 해제, 인코딩과 디코딩, 그리고 그 외에도 여러 많은 작업을 처리할 수 있습니다. 안타깝게도, 이런 효율성은 공짜로 오진 않습니다. 이런 특수화된 하드웨어를 내장하는 컴퓨터 시스템은 더 많은 트랜지스터를 장착하게 되고, 이는 곧 일부 전력의 소모를 의미하는데, 심지어 사용중이지 않을 때도 전력을 소모할 수 있습니다. 이 특수 하드웨어의 장점을

활용하기 위해선 소프트웨어도 수정되어야 하는데, 이렇게 되면 해당 하드웨어는 충분히 범용적으로 사용될 수 있어서 해당 특수 하드웨어가 충분히 구매할 만 하도록 그 하드웨어의 윗단 프론트엔드 설계 비용이 충분히 많은 사용자에게 나뉘어 질 수 있어야만 합니다. 부분적으로는 이런 부류의 경제적 고려사항 때문에 특수화된 하드웨어는 그래픽 처리 (GPU), 벡터 처리기 (MMX, SSE, 그리고 VMX 명령어들), 그리고 암호화 등의 적은 어플리케이션 분야에만 나타나곤 했습니다.

서버와 PC 분야와 달리, 스마트폰은 다양한 하드웨어 가속기를 사용해 왔습니다. 이런 하드웨어 가속기는 CPU가 완전히 잠든 채로 고성능의 MP3 플레이어가 오디오를 재생 가능하도록 미디어 디코딩에 주로 사용되었습니다. 이런 가속기의 목적은 에너지 효율성을 개선해서 배터리 수명을 늘리는 것입니다: 특수 목적 하드웨어는 많은 경우 범용 CPU보다 더 효율적으로 연산을 처리할 수 있습니다. 이건 Section 2.2.3에서 다른 기본 요소에 대한 또 하나의 예입니다: 제너럴리티는 거의 항상 공짜가 아닙니다.

무어의 법칙으로 인한 싱글 쓰레드 성능 향상이 멈춘 이상, 앞으로는 더 다양한 특수 목적 하드웨어가 나타날 것이라고 보여집니다.

### 3.3.5 Existing Parallel Software

멀티코어 CPU는 컴퓨팅 산업을 놀라게 한 것 같지만, 사실 공유 메모리 병렬 컴퓨터 시스템은 25년여 전부터 판매되었습니다. 이건 중대한 병렬 소프트웨어가 나타나기 전에 충분한 시간이 되고도 남고, 그리고 실제로 그려했습니다. 병렬 운영 체제는 상당히 흔하고, 병렬 쓰레딩 라이브러리와 병렬 관계형 데이터베이스 관리 시스템, 그리고 병렬 수학 분야 소프트웨어가 그렇습니다. 이미 존재하는 병렬 소프트웨어를 사용하는 것은 우리가 마주한 어떤 병렬 소프트웨어 위기를 해결하는데 많은 도움을 줄 수 있습니다.

아마도 가장 대표적인 예는 병렬 관계형 데이터베이스 관리 시스템일 것입니다. 종종 하이 레벨 스크립트 언어로 짜여지는 싱글 쓰레드 프로그램들에서는 중앙의 관계형 데이터베이스에 동시적으로 접근할 일이 별로 없을 겁니다. 최종적으로 사용되는 고도로 병렬화된 시스템에서는 데이터베이스 자체만이 실질적으로 병렬성을 직접 고려하면 되는 존재입니다. 제대로 먹다면 매우 훌륭한 트릭이죠!

## 3.4 Software Design Implications

Table 3.1에 나온 비율 값들은 주어진 병렬 어플리케이션의 효율성을 제한하기 때문에 매우 중요합니다. 해당 병렬 어플리케이션이 쓰레드들 간에 통신을 하기 위해

CAS 를 사용한다고 생각해 보세요. 이 CAS 오퍼레이션들은 쓰레드들이 자기 혼자 하는게 아니라 다른 쓰레드들과 통신을 하기 위해 사용하는 것이기 때문에 자주 캐시 미스를 낼 것입니다. 더 나아가서 각각의 CAS 통신 오퍼레이션에 뒤따르는 일의 단위가 부동 소수점 연산 작업 정도는 충분히 할 수 있는 시간인 300ns 인 경우를 상상해 보세요. 그렇게 되면 실행 시간의 절반 가량이 CAS 통신 오퍼레이션만으로 소모되는 겁니다! 이건 결국 그런 병렬 프로그램을 돌리는 두개짜리 CPU 로 구성된 시스템은 한개짜리 CPU 시스템에서 돌아가는 순차적 구현보다도 빠르게 동작하지는 못한다는 이야기입니다.

단일 통신 오퍼레이션의 대기시간이 수천 또는 심지어 수백만 부동소수점 연산만큼이나 느린 분산 시스템의 경우엔 더 상황이 나빠집니다. 이는 통신 작업이 극단적으로 가끔만 일어나야 하고 매우 큰 단위의 연산을 가능하게 해야 하는 것이 얼마나 중요한지를 잘 보여줍니다.

**Quick Quiz 3.9:** 분산 시스템에서 통신이 그렇게까지 비싸다면 누가, 그리고 왜 그런 시스템을 쓰려 하는 건가요? ■

교훈은 분명합니다: 병렬 알고리즘들은 이런 하드웨어 특성을 분명히 마음 속에 기억해 둔 채 분명하게 설계되어야만 합니다. 그런 한가지 방법은 거의 독립적인 쓰레드들을 수행시키는 것입니다. 어토믹 오퍼레이션을 사용하든, 락이나 명시적 메세지를 사용하든, 쓰레드들의 커뮤니케이션이 덜 빈번할수록 어플리케이션의 성능과 확장성은 나아질 것입니다. 이런 방법은 Chapter 5 에서 간단히 알아보고, Chapter 6 에서 자세히 알아본 후, 그 논리적 극단에 대해 Chapter 8 에서 알아봅니다.

또 다른 방법은 공유된 것들에 가해지는 접근은 읽기 가 대부분이도록 하는 것인데, 이렇게 되면 CPU 들이 캐시에 읽기만 대부분 가해지는 데이터를 복사해 둘 수 있게 해서, 모든 CPU 들이 빠른 접근을 할 수 있게 합니다. 이런 방법은 Section 5.2.3 에서 간단히 알아보고, Chapter 9 에서 좀 더 깊게 다뤄봅니다.

요약하자면, 훌륭한 병렬 성능과 확장성을 달성하는 것은 조심스럽게 데이터 구조와 알고리즘을 선택해서든, 존재하는 병렬 어플리케이션과 환경을 사용해서든, 또는 문제를 당황스럽도록 병렬적인 해결책이 존재하는 문제로 변환해서든 당황스럽도록 병렬적인 알고리즘과 구현을 위해 노력하는 것입니다.

**Quick Quiz 3.10:** 좋아요, 우리가 분산 프로그래밍 기법들을 공유 메모리 병렬 프로그램에 적용하려 한다면, 항상 이런 분산 기법들을 사용하고 공유 메모리 없이 살면 안되나요? ■

자, 정리해 보죠:

1. 좋은 소식. 멀티코어 시스템이 저렴하고 어디서든 구할 수 있게 되었습니다.
2. 더 좋은 소식도 있어요: 많은 동기화 오퍼레이션의 오버헤드는 2000년대 초의 병렬 시스템에서 그랬던 것보다 훨씬 낮아졌습니다.
3. 나쁜 소식은 캐시 미스의 오버헤드는, 특히 큰 시스템에서는 여전히 높다는 것입니다.

이 책의 뒷부분에서는 이 나쁜 소식을 처리하는 방법들을 설명합니다.

특히, Chapter 4 에서는 병렬 프로그래밍에서 사용되는 일부 로우 레벨 도구들을 다룰 거고, Chapter 5 에서는 병렬 카운팅에서의 문제와 해결책을 알아볼겁니다. 그리고 Chapter 6 에서는 성능과 확장성을 올릴 수 있는 설계 원칙을 이야기해 봅니다.



# Chapter 4

## Tools of the Trade

You are only as good as your tools, and your tools are only as good as you are.

Unknown

이 챕터에서는 리눅스와 유사한 운영체제에서 돌아가는 어플리케이션에 집중해서 몇몇 기본적인 병렬 프로그래밍 도구를 소개합니다. Section 4.1은 스크립트 언어로 시작을 하고, Section 4.2에서는 POSIX API로 지원되는 멀티 프로세스 병렬성을 설명하고 POSIX 쓰레드를 다뤄봅니다. Section 4.3은 어토믹 오퍼레이션들을 설명하며, Section 4.4에서는 리눅스 커널에서의 유사한 오퍼레이션들을 알아봅니다. 그리고 마지막으로, Section 4.5에서는 해당 일을 완료하기 위해 어떤 도구를 골라야 할지 선택을 도와드립니다.

이 챕터는 간략한 소개만을 제공한다는 점을 기억해 두세요. 더 자세한 내용은 인용된 참조 목록들에서 볼 수 있으며, 이 도구들을 어떻게 사용하는지 최선인지는 뒤의 챕터들에서 설명합니다.

### 4.1 Scripting Languages

리눅스 셸 스크립트 언어들은 병렬성을 관리하는 간단하지만 효과적인 방법들을 제공합니다. 예를 들어, 당신이 `compute_it`이라는 이름의 프로그램을 가지고 있는데 두개의 다른 인자들로 두번 수행해야 한다고 생각해 봅시다. 유닉스 셸 스크립트를 사용하면 다음과 같이 수행을 할 수 있습니다:

```
1 compute_it 1 > compute_it.1.out &
2 compute_it 2 > compute_it.2.out &
3 wait
4 cat compute_it.1.out
5 cat compute_it.2.out
```

라인 1과 2는 이 프로그램의 인스턴스를 두개 실행시키고, 각 인스턴스의 결과물을 두개의 별개의 파일에 집어넣는데, & 문자는 셸이 그 두 프로그램 인스턴스를 백그라운드에서 실행하도록 합니다. 라인 3은 두개의

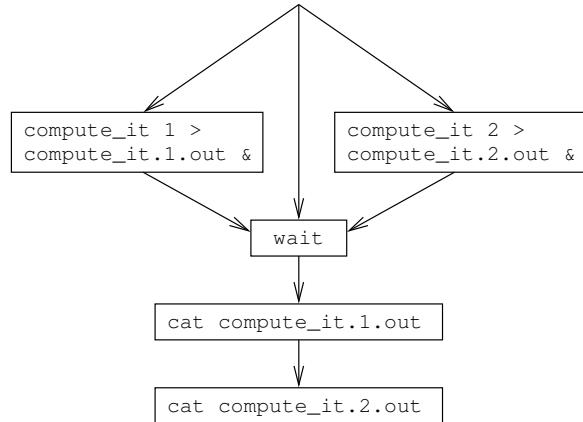


Figure 4.1: Execution Diagram for Parallel Shell Execution

인스턴스 모두가 종료되길 기다리고, 라인 4 와 5 에서는 그들의 결과값을 화면에 출력합니다. 실행 흐름은 Figure 4.1에 나타난 대로입니다: `compute_it`의 두 개의 인스턴스는 병렬적으로 수행되고, `wait`은 두개 인스턴스 모두가 완료된 뒤에 실행 완료되며, 그 뒤에 `cat`의 두개의 인스턴스가 순차적으로 수행됩니다.

**Quick Quiz 4.1:** 하지만 이 간단한 셸 스크립트는 진짜 병렬 프로그램이 아니잖아요! 왜 이런 별거아닌 걸 신경쓰는거죠???

**Quick Quiz 4.2:** 병렬 셸 스크립트를 작성하는 좀 더 간단한 방법은 없나요? 만약 있다면, 어떻게 하나요? 없다면, 왜 없죠?

다른 예로, `make` 소프트웨어 빌드 스크립트 언어는 얼마나 많은 병렬성이 해당 빌드 작업에 주어져야 하는지 결정하는 `-j` 옵션을 제공합니다. 예를 들어, `make -j 4` 명령을 리눅스 커널 빌드를 위해 내리게 되면 최대 4개의 병렬 컴파일이 동시에 수행될 수 있습니다.

```

1 pid = fork();
2 if (pid == 0) {
3     /* child */
4 } else if (pid < 0) {
5     /* parent, upon error */
6     perror("fork");
7     exit(-1);
8 } else {
9     /* parent, pid == child ID */
10 }

```

Figure 4.2: Using the fork() Primitive

이런 간단한 예가 병렬 프로그래밍은 항상 복잡하거나 어려울 필요는 없음을 당신에게 납득시켜 주길 바랍니다.

**Quick Quiz 4.3:** 하지만 스크립트 기반 병렬 프로그래밍이 그렇게 쉽다면, 왜 다른 것들을 신경쓰는거죠?

## 4.2 POSIX Multiprocessing

이 섹션에서는 이미 사용 가능하고 여러 구현체가 존재하는 POSIX 환경에 대해, pthread [Ope97]를 포함해 알아봅니다. Section 4.2.1에서는 POSIX fork() 와 관련된 것들을 살짝 훑어보고, Section 4.2.2에서는 쓰레드 생성과 소멸에 대해 간단히 알아본 후, Section 4.2.3에서는 POSIX 락킹에 대한 짧은 개요를 제공할 예정입니다. 그리고, 마지막으로, Section 4.2.4에서 여러 쓰레드에 의해 읽히고 가끔만 갱신되는 데이터에 대해 사용되곤 하는 특정한 락에 대해 설명합니다.

### 4.2.1 POSIX Process Creation and Destruction

프로세스는 fork()를 통해 생성되고, kill()를 통해 소멸될 수도, 스스로 exit()를 통해 소멸될 수도 있습니다. fork()를 실행하는 프로세스는 새로 생성되는 프로세스의 “부모”라고 불리웁니다. 부모는 자신의 자식을 wait()를 통해 기다릴 수도 있습니다.

이 섹션의 예제들은 상당히 간단한 것들이란 점을 기억해 두시기 바랍니다. 이 간단한 도구들을 사용하는 실제 어플리케이션들은 시그널, 파일 디스크립터, 공유된 메모리 조작, 그리고 또 다른 많은 자원들을 사용해야만 할 수도 있을 겁니다. 또한, 어떤 어플리케이션은 어떤 자식 프로세스가 종료되었을 때 특별한 행동을 취해야 할 수도 있고, 또한 자식 프로세스가 어떤 이유로 종료되었는지에 대해서도 신경써야 할 수 있습니다. 이렇게 신경써야 하는 부분들은 물론 코드에 상당한 복잡도를 추가할 수 있습니다. 더 많은 내용을 위해서는, 해당 주제에 대한 교재들 [Ste92, Wei13]을 보시기 바랍니다.

```

1 void waitall(void)
2 {
3     int pid;
4     int status;
5
6     for (;;) {
7         pid = wait(&status);
8         if (pid == -1) {
9             if (errno == ECHILD)
10                 break;
11             perror("wait");
12             exit(-1);
13         }
14     }
15 }

```

Figure 4.3: Using the wait() Primitive

fork()가 성공하면, fork()는 한번은 부모에게, 또한번은 자식에게 두번 리턴합니다. fork()가 리턴하는 값은 Figure 4.2(forkjoin.c)에 보여진 것처럼 콜러가 그 차이를 알 수 있게 합니다. 라인 1은 fork() 함수를 실행하고, 그 리턴값을 지역 변수 pid에 저장합니다. 라인 2에서는 pid가 0인지 체크하는데, 만약 맞다면 자신은 자식 프로세스라는 뜻이며, 이 경우 코드 실행은 라인 3으로 이어집니다. 앞서 이야기 했듯, 자식 프로세스는 exit() 함수를 통해 종료될 수 있습니다. 만약 fork() 리턴값이 0이 아니어서 자신이 부모 프로세스라면, 라인 4에서 얻은 fork() 리턴값을 가지고 라인 5-7에서 어려가 있었는지 확인하고 어려가 있었다면 어려를 화면에 출력하고 종료합니다. 그렇지 않고 fork()가 성공적으로 수행되었다면, 자식 프로세스의 프로세스 ID 값을 가지고 있는 변수 pid와 함께 라인 9로 넘어갑니다.

부모 프로세스는 자식 프로세스가 완료될 때까지 wait() 함수를 이용해 기다릴 수도 있습니다. 하지만, 각 wait() 호출은 오로지 한개 자식 프로세스만 기다리기 때문에, 이 함수의 사용은 셀 스크립트에서 사용할 때보다 좀 더 복잡합니다. 그래서 Figure 4.3(api-pthread.h)에서 보여진, 셀 스크립트에서의 wait 명령과 유사한 의미를 가진, waitall() 함수와 비슷한 함수로 wait()를 감싸는게 일반적입니다. 라인 6-15에서의 루프의 각 패스에서는 한개 자식 프로세스를 기다립니다. 라인 7에서는 wait() 함수를 호출하는데, 이로 인해 부모 프로세스는 자식 프로세스 하나가 종료할 때까지 블록되어 있고, 자식 프로세스가 종료된 후 자식 프로세스의 프로세스 ID를 리턴합니다. 만약 프로세스 ID가 아니라 -1이 리턴된다면, 이는 wait() 함수가 자식 프로세스를 기다릴 수 없었음을 의미합니다. 만약 그렇다면, 라인 9에서 errno가 ECHILD로 되었는지 여부를 체크하는데, 만약 그렇다면 더이상 자식 프로세스가 존재하지 않았다는 의미로, 이 때엔 라인 10에서 루프를 빠져나옵니다. 그렇지 않

```

1 int x = 0;
2 int pid;
3
4 pid = fork();
5 if (pid == 0) { /* child */
6     x = 1;
7     printf("Child process set x=1\n");
8     exit(0);
9 }
10 if (pid < 0) { /* parent, upon error */
11     perror("fork");
12     exit(-1);
13 }
14 waitall();
15 printf("Parent process sees x=%d\n", x);

```

Figure 4.4: Processes Created Via `fork()` Do Not Share Memory

다면, 라인 11과 12에서 에러를 출력하고 종료합니다.

**Quick Quiz 4.4:** 왜 이 `wait()` 함수는 그렇게 복잡해야만 하는거죠? 왜 그냥 셸 스크립트의 `wait` 같이 동작하도록 만들지 않는 거예요?

부모와 자식 프로세스가 메모리를 공유하지 않는다는 점은 매우 중요하므로 반드시 기억해야 합니다. 이는 Figure 4.4 (`forkjoinvar.c`)에 나타난 프로그램에 보여지는데, 자식 프로세스는 라인 6에서 전역 변수 `x`를 1로 만들고 라인 7에서 메세지를 프린트한 후, 라인 8에서 종료합니다. 부모는 라인 14에서 실행 흐름을 이어서 자식 프로세스를 기다리고 라인 15에서 변수 `x`의 값을 보지만 여전히 그 값은 0입니다. 따라서 이 프로그램의 출력은 다음과 같습니다:

```

Child process set x=1
Parent process sees x=0

```

**Quick Quiz 4.5:** 여기서 이야기한 것 외에도 `fork()` 와 `wait()`에 대해 이야기할 것들이 많지 않나요?

가장 잘게 크리티컬 섹션을 쪼갠 병렬성은 공유 메모리를 필요로 하며, 이는 Section 4.2.2에서 다릅니다. 참고로, 공유 메모리 병렬성은 `fork-join` 병렬성에 비해 상당히 복잡할 수 있습니다.

## 4.2.2 POSIX Thread Creation and Destruction

To create a thread within an existing process, invoke the `pthread_create()` primitive, for example, as shown on lines 15 and 16 of Figure 4.5 (`pcreate.c`). The first argument is a pointer to a `pthread_t` in which to store the ID of the thread to be created, the second NULL argument is a pointer to an optional `pthread_attr_t`, the third argument is the function (in this case,

```

1 int x = 0;
2
3 void *mythread(void *arg)
4 {
5     x = 1;
6     printf("Child process set x=1\n");
7     return NULL;
8 }
9
10 int main(int argc, char *argv[])
11 {
12     pthread_t tid;
13     void *vp;
14
15     if (pthread_create(&tid, NULL,
16                         mythread, NULL) != 0) {
17         perror("pthread_create");
18         exit(-1);
19     }
20     if (pthread_join(tid, &vp) != 0) {
21         perror("pthread_join");
22         exit(-1);
23     }
24     printf("Parent process sees x=%d\n", x);
25     return 0;
26 }

```

Figure 4.5: Threads Created Via `pthread_create()` Share Memory

`mythread()` that is to be invoked by the new thread, and the last NULL argument is the argument that will be passed to `mythread`.

프로세스 내에서 쓰레드를 생성하려면 Figure 4.5(`pcreate.c`)의 라인 15와 16에 보인 것처럼 `pthread_create()` 함수를 호출해야 합니다. 첫번째 인자는 `pthread_t` 타입 변수로의 포인터로, 해당 쓰레드의 ID를 저장하게 되며, 두 번째로 예제에서는 NULL 값을 준 인자는 필요하면 추가하게 되는 `pthread_attr_t` 타입 변수로의 포인터이며, 세번째 인자는 새로 생성된 쓰레드에 의해 호출될 함수(이 경우, `mythread()`)이고, 마지막으로 여기선 NULL을 준 인자는 `mythread`에게 전달될 인자입니다.

이 예제에서, `mythread()`는 단순히 리턴하지만, 대신 `pthread_exit()`를 사용할 수도 있습니다.

**Quick Quiz 4.6:** Figure 4.5의 `mythread()` 함수가 그냥 리턴해도 된다면, 왜 `pthread_exit()`를 신경 써야하죠?

라인 20에 있는 `pthread_join()` 함수는 `fork-join`에서의 `wait()` 함수와 유사합니다. 이 함수는 `tid` 변수로 이야기된 쓰레드가 `pthread_exit()` 함수를 통해서나 쓰레드의 탑 레벨 함수가 리턴을 하거나 해서 실행을 완료할 때까지 기다립니다. 쓰레드의 종료 값은 `pthread_join()` 함수에 두번째 인자로 넘겨진 포인터를 통해 저장됩니다. 쓰레드의 종료 값은 쓰레드가 어떻게 종료되었는지에 따라 다른데, `pthread_`

exit() 함수에 넘겨진 값이거나 쓰레드의 탑 레벨 함수에서 리턴한 값입니다.

Figure 4.5에 보여진 프로그램은 다음과 같이 결과를 내놓게 되는데, 이 결과는 메모리가 두개 쓰레드간에 공유됨을 보여줍니다:

```
Child process set x=1
Parent process sees x=1
```

이 프로그램은 변수 x에 값을 저장하는 쓰레드가 한번에 하나 뿐임을 확실히 하기 위해 많은 신경을 쓰고 있음을 알아 두십시오. 한 쓰레드가 어떤 변수에 값을 저장하는 동안 다른 쓰레드가 그 변수의 값을 읽거나 쓰려 하는 상황을 가리켜 “data race(데이터 레이스)”라 합니다. C 언어는 데이터 레이스의 결과에 대해 어떤 보장도 하지 않기 때문에, 우리는 다음 섹션에서 이야기 할 락킹 도구들과 같이 데이터에의 동시적 접근과 수정을 안전하게 할 수 있는 방법이 필요합니다.

**Quick Quiz 4.7:** C 언어가 데이터 레이스에 대해 어떤 보장도 하지 않는다면, 왜 리눅스 커널은 그렇게 많은 데이터 레이스들을 가지고 있는거죠? 지금 리눅스 커널이 완전 엉망이라고 이야기 하려는 거예요???

### 4.2.3 POSIX Locking

POSIX 표준은 프로그래머가 “POSIX 락킹”을 이용해 데이터 레이스 상황을 회피할 수 있게 합니다. POSIX 락킹은 여러개의 기본 기능을 제공하는데, 가장 기본적인 것들은 `pthread_mutex_lock()`과 `pthread_mutex_unlock()`입니다. 이 기본 기능들은 `pthread_mutex_t` 타입인 락에 대해 동작합니다. 이 락들은 정적으로 선언되고 `PTHREAD_MUTEX_INITIALIZER`를 통해 초기화 될 수도, 동적으로 할당된 후 `pthread_mutex_init()`를 통해 초기화 될 수도 있습니다. 이 섹션의 예제 코드는 앞의 경우들을 취할 것입니다.

`pthread_mutex_lock()` 함수는 특정 락을 “획득”하고, `pthread_mutex_unlock()` 함수는 특정 락을 “해제”합니다. 이것들은 “명시적” 락킹 함수들이기 때문에, 한 순간에 하나의 쓰레드만이 특정 락을 “가질” 수 있습니다. 예를 들어, 두개의 쓰레드들이 같은 락을 동시에 획득하려 하면, 그 중 하나만이 먼저 락을 얻을 수 있도록 “허락”되고, 다른 쓰레드는 첫번째 쓰레드가 락을 해제할 때까지 기다려야 합니다.

**Quick Quiz 4.8:** 제가 여러 쓰레드들이 한번에 같은 락을 쥐고 있게 하고 싶으면 어떻게 하죠?

Figure 4.6 (lock.c)에 명시적 락킹의 사용 예가 있습니다. 라인 1은 `lock_a`라는 이름의 POSIX 락을 정의와 함께 초기화하고, 라인 2에서는 비슷하게 `lock_b`

```
1 pthread_mutex_t lock_a = PTHREAD_MUTEX_INITIALIZER;
2 pthread_mutex_t lock_b = PTHREAD_MUTEX_INITIALIZER;
3 int x = 0;
4
5 void *lock_reader(void *arg)
6 {
7     int i;
8     int newx = -1;
9     int oldx = -1;
10    pthread_mutex_t *pmlp = (pthread_mutex_t *)arg;
11
12    if (pthread_mutex_lock(pmlp) != 0) {
13        perror("lock_reader:pthread_mutex_lock");
14        exit(-1);
15    }
16    for (i = 0; i < 100; i++) {
17        newx = ACCESS_ONCE(x);
18        if (newx != oldx) {
19            printf("lock_reader(): x = %d\n", newx);
20        }
21        oldx = newx;
22        poll(NULL, 0, 1);
23    }
24    if (pthread_mutex_unlock(pmlp) != 0) {
25        perror("lock_reader:pthread_mutex_unlock");
26        exit(-1);
27    }
28    return NULL;
29 }
30
31 void *lock_writer(void *arg)
32 {
33     int i;
34     pthread_mutex_t *pmlp = (pthread_mutex_t *)arg;
35
36     if (pthread_mutex_lock(pmlp) != 0) {
37         perror("lock_writer:pthread_mutex_lock");
38         exit(-1);
39     }
40     for (i = 0; i < 3; i++) {
41         ACCESS_ONCE(x)++;
42         poll(NULL, 0, 5);
43     }
44     if (pthread_mutex_unlock(pmlp) != 0) {
45         perror("lock_writer:pthread_mutex_unlock");
46         exit(-1);
47     }
48     return NULL;
49 }
```

Figure 4.6: Demonstration of Exclusive Locks

b라는 이름의 락을 정의하고 초기화 합니다. 라인 3에서는 공유 변수 x를 정의와 함께 초기화 합니다.

라인 5-28은 arg로 가리켜진 락을 잡고서 공유 변수 x를 반복적으로 읽는 lock\_reader() 함수를 정의합니다. 라인 10은 arg를 pthread\_mutex\_lock()과 pthread\_mutex\_unlock() 함수에 사용하기 위해 pthread\_mutex\_t 포인터로 캐스팅 합니다.

**Quick Quiz 4.9:** 왜 그냥 Figure 4.6 라인 5에서 lock\_reader()가 곧바로 pthread\_mutex\_t 포인터를 받도록 하지 않는거죠?

라인 12-15는 특정 pthread\_mutex\_t를 획득하고, 에러를 체크한 후 만약 에러가 있었다면 프로그램을 종료합니다. 라인 16-23은 반복적으로 x의 값을 체크하고, 그 값이 바뀔 때마다 새로운 값을 화면에 출력합니다. 라인 22는 예제가 싱글 프로세서 머신에서도 잘 돌아가도록 1밀리세컨드씩 잠을 잡니다. 라인 24-27에서는 pthread\_mutex\_t를 해제하고, 에러를 체크한 후 에러가 났다면 프로그램을 종료합니다. 마지막으로, 라인 28에서는 pthread\_create()에서 요구된 함수 타입을 맞춰주기 위해 NULL을 리턴합니다.

**Quick Quiz 4.10:** pthread\_mutex\_t의 획득과 해제에 매번 4줄이나 써야한다니 좀 고통스러울 것 같군요! 더 나은 방법은 없나요?

Figure 4.6의 라인 31-49는 주기적으로 공유 변수 x를 특정 pthread\_mutex\_t를 잡은 채로 업데이트하는 lock\_writer() 함수를 보여줍니다. lock\_reader()에서처럼 라인 34에서는 arg를 pthread\_mutex\_t 포인터로 캐스팅하고 라인 36-39에서 해당 락을 얻어오고, 라인 44-47에서 락을 놓아줍니다. 락을 잡고 있는 동안, 라인 40-43에서는 공유 변수 x를 5밀리세컨드씩 자면서 증가시킵니다. 마지막으로 라인 44-47에서는 락을 놓아줍니다.

Figure 4.7은 lock\_reader()와 lock\_writer()를 같은 lock\_a 락을 사용하도록 하면서 쓰레드로 실행시키는 코드를 보여줍니다. 라인 2-6은 lock\_reader()를 실행하는 쓰레드를 생성하고, 라인 7-11에서는 lock\_writer()를 실행하는 쓰레드를 생성합니다. 라인 12-19에서는 두 쓰레드가 완료되기를 기다립니다. 이 코드가 내놓는 결과는 다음과 같습니다:

```
Creating two threads using same lock:
lock_reader(): x = 0
```

두 쓰레드가 모두 같은 락을 사용하기 때문에, lock\_reader() 쓰레드는 lock\_writer()가 락을 잡고서 만들어내는 x의 중간 값들을 볼 수 없습니다.

**Quick Quiz 4.11:** “x = 0” 만이 Figure 4.7의 코드

```
1 printf("Creating two threads using same lock:\n");
2 if (pthread_create(&tid1, NULL,
3                     lock_reader, &lock_a) != 0) {
4     perror("pthread_create");
5     exit(-1);
6 }
7 if (pthread_create(&tid2, NULL,
8                     lock_writer, &lock_a) != 0) {
9     perror("pthread_create");
10    exit(-1);
11 }
12 if (pthread_join(tid1, &vp) != 0) {
13     perror("pthread_join");
14     exit(-1);
15 }
16 if (pthread_join(tid2, &vp) != 0) {
17     perror("pthread_join");
18     exit(-1);
19 }
```

Figure 4.7: Demonstration of Same Exclusive Lock

```
1 printf("Creating two threads w/different locks:\n");
2 x = 0;
3 if (pthread_create(&tid1, NULL,
4                     lock_reader, &lock_a) != 0) {
5     perror("pthread_create");
6     exit(-1);
7 }
8 if (pthread_create(&tid2, NULL,
9                     lock_writer, &lock_b) != 0) {
10    perror("pthread_create");
11    exit(-1);
12 }
13 if (pthread_join(tid1, &vp) != 0) {
14     perror("pthread_join");
15     exit(-1);
16 }
17 if (pthread_join(tid2, &vp) != 0) {
18     perror("pthread_join");
19     exit(-1);
20 }
```

Figure 4.8: Demonstration of Different Exclusive Locks

에서 발생 가능한 오로지 하나의 결과인가요? 만약 그렇다면, 왜죠? 아니라면, 어떤 다른 결과가 가능할까요, 그리고 왜일까요?

Figure 4.8에서 비슷한, 하지만 이번엔 다른 락을 사용하는 코드를 보여줍니다: lock\_reader()를 위해선 lock\_a를, lock\_writer()를 위해선 lock\_b를 사용합니다. 이 코드의 수행 결과는 다음과 같습니다:

```
Creating two threads w/different locks:
lock_reader(): x = 0
lock_reader(): x = 1
lock_reader(): x = 2
lock_reader(): x = 3
```

두 쓰레드가 다른 락을 사용하기 때문에, 서로를 배제하지 않고, 동시에 수행됩니다. 그래서 lock\_reader() 함수는 lock\_writer()가 저장한 x 종

간값을 볼 수 있습니다.

**Quick Quiz 4.12:** 서로 다른 락을 사용하는건 쓰레드가 서로 상대의 중간 상태를 볼 수 있는등 혼란스럽게 할 수 있는 것같은데요. 잘 짜여진 병렬 프로그램은 이런 혼란을 막기 위해서는 하나의 락만을 사용해야만 하는 건가요?

**Quick Quiz 4.13:** Figure 4.8 에 보여진 코드에서, `lock_reader()` 는 `lock_writer()` 가 생성하는 값 모두를 보도록 보장되어 있나요? 그렇다면, 또 그렇지 않다면, 왜죠?

**Quick Quiz 4.14:** 잠깐만요!!! Figure 4.7 에서는 공유 변수 `x` 를 초기화 하지 않았는데, Figure 4.8 에서는 왜 초기화 해야 했던거죠?

이외에도 몇가지 더 POSIX 명시적 락킹이 있지만, 여기 소개한 것만으로도 좋은 시작이 될 수 있고, 많은 상황에는 이것만으로도 충분할 겁니다. 다음 섹션에서는 POSIX 리더-라이터 락킹에 대해 간략히 알아봅니다.

#### 4.2.4 POSIX Reader-Writer Locking

POSIX API 는 `pthread_rwlock_t` 로 사용되는, 리더-라이터 락을 제공합니다. `pthread_mutex_t` 처럼, `pthread_rwlock_t` 는 `PTHREAD_RWLOCK_INITIALIZER` 를 사용해 정적으로 초기화 될 수도, `pthread_rwlock_init()` 함수를 이용해 동적으로 초기화 될 수도 있습니다. `pthread_rwlock_rdlock()` 함수는 특정 `pthread_rwlock_t` 의 읽기 권한을 얻어오고, `pthread_rwlock_wrlock()` 함수는 쓰기 권한을 얻어오며, `pthread_rwlock_unlock()` 함수는 락을 해제합니다. 언제든 `pthread_rwlock_t` 의 쓰기권한은 하나의 쓰레드만이 획득 가능하며, 읽기 권한은 여러 쓰레드가 동시에 가질 수 있습니다만, 동시에 쓰기 권한을 쥔 쓰레드가 없는 경우에 국한됩니다.

예상했겠지만, 리더-라이터 락은 읽기 작업이 대부분인 경우를 위해 설계되었습니다. 이런 상황에서, 리더-라이터 락은 명시적 락에 비해 훨씬 나은 확장성을 제공할 수 있는데, 명시적 락은 기본적으로 한번에 락을 잡을 수 있는 쓰레드의 수가 하나로 제한되는데 반해 리더-라이터 락은 충분히 많은 수의 읽기 작업 하는 쓰레드가 동시에 락을 잡을 수 있기 때문입니다. 하지만, 실제로 리더-라이터 락이 얼마나 추가적인 확장성을 제공하는지 알 필요가 있습니다.

Figure 4.9 (`rwlockscales.c`) 는 리더-라이터 락의 확장성을 측정하는 한가지 방법을 보여줍니다. 라인 1 은 해당 리더-라이터 락의 정의와 초기화를 하고, 라인 2

```

1 pthread_rwlock_t rwl = PTHREAD_RWLOCK_INITIALIZER;
2 int holdtime = 0;
3 int thinktime = 0;
4 long long *readcounts;
5 int nreadersrunning = 0;
6
7 #define GOFLAG_INIT 0
8 #define GOFLAG_RUN 1
9 #define GOFLAG_STOP 2
10 char goflag = GOFLAG_INIT;
11
12 void *reader(void *arg)
13 {
14     int i;
15     long long loopcnt = 0;
16     long me = (long)arg;
17
18     __sync_fetch_and_add(&nreadersrunning, 1);
19     while (ACCESS_ONCE(goflag) == GOFLAG_INIT) {
20         continue;
21     }
22     while (ACCESS_ONCE(goflag) == GOFLAG_RUN) {
23         if (pthread_rwlock_rdlock(&rwl) != 0) {
24             perror("pthread_rwlock_rdlock");
25             exit(-1);
26         }
27         for (i = 1; i < holdtime; i++) {
28             barrier();
29         }
30         if (pthread_rwlock_unlock(&rwl) != 0) {
31             perror("pthread_rwlock_unlock");
32             exit(-1);
33         }
34         for (i = 1; i < thinktime; i++) {
35             barrier();
36         }
37         loopcnt++;
38     }
39     readcounts[me] = loopcnt;
40     return NULL;
41 }
```

Figure 4.9: Measuring Reader-Writer Lock Scalability

에서는 각 쓰레드가 해당 리더-라이터 락을 잡는 시간을 조절하는 `holdtime` 인자를 보여줍니다. 라인 3에서 리더-라이터 락의 해제와 다음 획득 사이의 시간을 조절하는 `thinktime` 인자를 보여주고, 라인 4에서는 각 리더 쓰레드가 자신이 락을 획득한 횟수를 저장하는 `readcounts` 배열을 정의합니다. 그리고 라인 5에서는 언제 모든 리더 쓰레드들이 수행을 시작했는지 알려주는 `nreadersrunning` 변수를 정의합니다.

라인 7-10은 테스트의 시작과 끝을 맞춰주는 `goflag`를 정의합니다. 이 변수는 처음엔 `GOFLAG_INIT`로 설정되어 있고, 이후에 모든 리더 쓰레드들이 시작된 이후에 `GOFLAG_RUN`으로 변경된 후, 마지막으로 테스트를 종료시키기 위해 `GOFLAG_STOP`으로 값을 바꿉니다.

라인 12-41은 리더 쓰레드인 `reader()` 함수를 정의합니다. 라인 18은 이 쓰레드가 이제 수행됨을 알리기 위해 `nreadersrunning` 변수의 값을 어토믹하게 증가시키고, 라인 19-21은 테스트가 시작되길 기다립니다. `ACCESS_ONCE()` 함수는 컴파일러가 루프의 매 수행마다 `goflag`를 실제로 읽어오도록 합니다—그러지 않으면 컴파일러는 `goflag`의 값이 영영 변하지 않을 거라고 가정하고 동작하는 권리를 행사할 수도 있습니다.

**Quick Quiz 4.15:** 여기 저기 모든 곳에서 `ACCESS_ONCE()`를 쓰는 대신에, Figure 4.9의 라인 10에서 `goflag`를 `volatile`로 선언하는게 어때요?

■

**Quick Quiz 4.16:** `ACCESS_ONCE()`는 컴파일러에만 영향을 주지, CPU에는 영향을 안주죠. Figure 4.9의 `goflag`의 값의 변화가 시간 순서대로 다른 CPU에게도 전파되게 하려면 메모리 배리어도 쳐야 하지 않나요?

■

**Quick Quiz 4.17:** 예를 들어 `gcc __thread` 스토리지 클래스를 사용해 선언된 쓰레드별 변수에 접근할 때에도 `ACCESS_ONCE()`가 필요할까요?

■

루프가 선언된 라인 22-38은 성능 테스트를 합니다. 라인 23-26은 락을 얻어오고, 라인 27-29는 정해진 시간동안 락을 쥐고 있고(그리고 `barrier()` 지시어가 컴파일러가 루프를 없애는 것을 막습니다), 라인 30-33에서 락을 풀어주고, 라인 34-36에서 락을 다시 얻어오기 전에 특정 시간동안 기다립니다. 라인 37은 이 락 획득 횟수를 셉니다.

라인 39에서는 해당 락 획득 횟수를 `readcounts[]` 배열의 해당 쓰레드의 원소에 저장하고, 라인 40에서는 리턴해서 쓰레드를 종료합니다.

Figure 4.10에서는 테스트를 코어당 2개 하드웨어

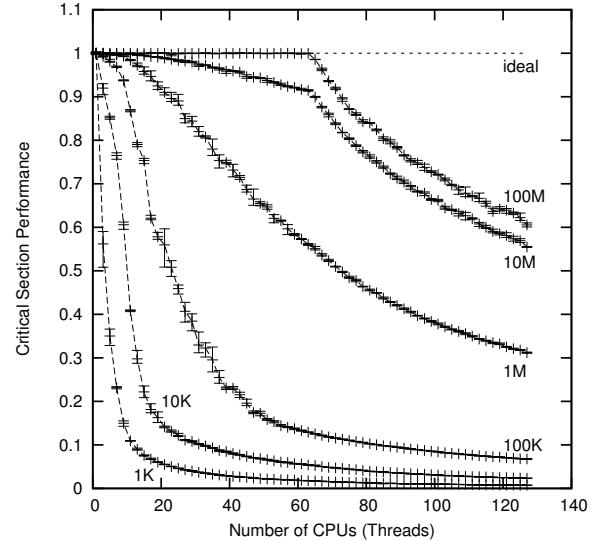


Figure 4.10: Reader-Writer Lock Scalability

쓰레드를 지원해 소프트웨어에는 총 128개의 CPU가 존재하는 것으로 보이는 64-코어 Power-5 시스템에서 돌린 결과입니다. `thinktime` 패러미터는 모든 테스트에서 0이었고, `holdtime`은 1000(그림에서는 “1K”로 표시되었습니다)부터 1억(그림에선 “100M”으로 표시됩니다)까지 값을 변화시켰습니다. 그림으로 그려진 실제 값은 다음과 같습니다:

$$\frac{L_N}{NL_1} \quad (4.1)$$

$N$ 는 쓰레드의 갯수이고,  $L_N$ 는  $N$  쓰레드들의 락 획득 횟수, 그리고  $L_1$ 는 단일 쓰레드의 락 획득 횟수입니다. 이상적인 하드웨어와 소프트웨어 확장성이 주어졌다면, 이 값은 항상 1.0이 될 것입니다.

그림에서 보여지듯이, 리더-라이터 락킹의 확장성은 이상적이진 않고, 특히 작은 크기의 크리티컬 섹션에서 더 그렇습니다. 왜 읽기 권한 락 획득이 그렇게 느린지 알아보려면, 모든 락 획득을 원하는 쓰레드들이 `pthread_rwlock_t` 데이터를 수정해야 함을 상기해 보십시오. 따라서, 모든 128개의 수행되는 쓰레드들이 리더-라이터 락으로부터 동시에 읽기 권한 락 획득을 하려 하면, 그 쓰레드들은 `pthread_rwlock_t`를 한번씩 반드시 수정해야만 합니다. 운좋은 쓰레드는 곧바로 그렇게 할 수 있을테지만, 가장 불행한 쓰레드는 다른 127개의 쓰레드들이 수정을 완료할 때까지 기다려야 합니다. 이 상황은 CPU를 추가할수록 나빠지기만 할 겁니다.

**Quick Quiz 4.18:** 단일 CPU 성능에 비교하는건 좀

심한 거 아닌가요?

**Quick Quiz 4.19:** 하지만 1,000 개의 인스트럭션은 크리티컬 섹션 치고 그렇게 작은 크기는 아니예요. 수십 개의 인스트럭션 정도만을 가지는 훨씬 작은 크리티컬 섹션이 필요하면 어떻게 해야하죠?

**Quick Quiz 4.20:** Figure 4.10에서 100M에서의 경우 이외의 값들은 이상적인 선에서 부드럽게 멀어집니다. 반면, 100M에서의 값은 64 CPU에서 갑자기 이상적인 선으로부터 멀어지는군요. 또, 100M 값과 10M 값 사이의 거리는 10M 값과 1M 값 사이의 거리보다 작아요. 왜 100M 값은 이렇게 남들과 다른거죠?

**Quick Quiz 4.21:** Power-5는 나온지 몇년이 넘었고, 최신 하드웨어는 분명 더 빠를 거예요. 그런데 왜 리더-라이터 락의 느린 속도에 걱정해야 하죠?

이런 한계점에도 불구하고, 리더-라이터 락킹은 많은 경우, 예를 들어 리더들이 대기시간이 긴 파일이나 네트워크 I/O를 하는 경우 등에 매우 유용합니다. 다른 대안들도 있는데, 그런 것들 중 일부는 Chapter 5와 Chapter 9에서 다루겠습니다.

### 4.3 Atomic Operations

Figure 4.10가 리더-라이터 락킹의 오버헤드는 크리티컬 섹션이 작을수록 커진다는 것을 보여줬으니, 매우 작은 크리티컬 섹션을 보호할 다른 나은 방안을 찾아봐야 하겠습니다. 그런 한가지 방안은 어토믹 오퍼레이션의 사용입니다. 우린 Figure 4.9의 라인 18에서 `__sync_fetch_and_add()`를 통해 어토믹 오퍼레이션 하나를 본 바 있습니다. 이 기능은 첫번째 인자로 참조된 값에 두번째 인자로 주어진 값을 어토믹하게 더하고, 예전 값(이 경우엔 그냥 무시되었었죠)을 리턴합니다. 두개의 쓰레드가 같은 변수에 대해 동시에 `__sync_fetch_and_add()`를 실행하면 변수의 값은 두 더하기 연산이 모두 수행된 값이 됩니다.

gcc 컴파일러는 이외에도 아래와 같이 추가적인 어토믹 오퍼레이션들을 제공합니다. 먼저 `__sync_fetch_and_sub()`, `__sync_fetch_and_or()`, `__sync_fetch_and_and()`, `__sync_fetch_and_xor()`, 그리고 `__sync_fetch_and_nand()`는 기존 값을 리턴합니다. 기존 값이 아니라 새롭게 바뀐 값이 필요하다면, 아래의 것들이 있습니다. `__sync_add_and_fetch()`, `__sync_sub_and_fetch()`, `__sync_or_and_fetch()`, `__sync_and_and_fetch()`, `__sync_xor_and_fetch()`, 그리고 `__sync_nand_and_fetch()`

입니다.

**Quick Quiz 4.22:** 정말로 이것들이 다 필요한 거 맞나요?

고전의 compare-and-swap 오퍼레이션은 `__sync_bool_compare_and_swap()`과 `__sync_val_compare_and_swap()` 두개의 함수로 제공됩니다. 두 함수 모두 어토믹하게 변수의 현재 값이 제시한 값과 같을 경우 새로운 값으로 변경해 줍니다. 첫번째 함수는 오퍼레이션이 성공하면 1을, 그리고 실패하면(예를 들어, 기존 값이 제시한 값과 같지 않은 경우) 0을 리턴합니다. 두번째 함수는 기존 값을 리턴합니다. 따라서 리턴받은 값이 제시했던 기존값과 같다면 오퍼레이션이 성공했음을 의미합니다. 앞의 오퍼레이션들이 적용 가능한 영역에선 대부분 compare-and-swap 보다 더 효율적이지만 하나의 변수에 대한 어떤 어토믹 오퍼레이션도 compare-and-swap을 사용해서 구현 가능하기 때문에, compare-and-swap 오퍼레이션은 “보편적”이라 할 수 있습니다. 뿐만 아니라 compare-and-swap 오퍼레이션은 더 넓은 어토믹 오퍼레이션 집합의 토대 역할을 할수도 있습니다. 그렇게 만들어진 것들은 보통 복잡도, 확장성, 성능 문제 [Her90]를 겪지만요.

`__sync_synchronize()` 함수는 Section 14.2에서 다루는, 컴파일러와 CPU의 오퍼레이션 재배치 가능성을 제한하는 “메모리 배리어”를 불러옵니다. 어떤 경우에는 CPU의 재배치 가능성은 두고 컴파일러의 오퍼레이션 재배치를 제한하는 것만으로도 충분한데, 이 경우에는 Figure 4.9의 라인 28에서처럼 `barrier()` 기능이 사용될 수 있을 겁니다. 어떤 경우에는 컴파일러가 주어진 메모리 접근의 최적화를 하는 것을 막는 것만으로도 충분한 경우가 있을 수 있는데, 이 경우에는 Figure 4.6의 라인 17에서처럼 `ACCESS_ONCE()` 함수가 사용될 수 있을 겁니다. 이 마지막 두개의 함수들은 gcc에 의해 제공되지는 않습니다만 다음과 같이 구현될 수 있을 겁니다:

```
#define ACCESS_ONCE(x) (*volatile typeof(x) *)&(x)
#define barrier() __asm__ __volatile__ (":: : :memory")
```

**Quick Quiz 4.23:** 이 어토믹 오퍼레이션들은 기계의 인스트럭션 셋에서 바로 지원되는 한개짜리 어토믹 인스트럭션으로 변환될테니, 이것들이 일을 돌아가게 할 수 있는 가장 빠른 방법 아닌가요?

### 4.4 Linux-Kernel Equivalents to POSIX Operations

안타깝게도, 쓰레딩 오퍼레이션들, 락킹 도구들, 그리고 어토믹 오퍼레이션들은 많은 표준 위원회가 그들을

Category	POSIX	Linux Kernel
Thread Management	<code>pthread_t</code>	<code>struct task_struct</code>
	<code>pthread_create()</code>	<code>kthread_create</code>
	<code>pthread_exit()</code>	<code>kthread_should_stop() (rough)</code>
	<code>pthread_join()</code>	<code>kthread_stop() (rough)</code>
	<code>poll(NULL, 0, 5)</code>	<code>schedule_timeout_interruptible()</code>
POSIX Locking	<code>pthread_mutex_t</code>	<code>spinlock_t (rough)</code> <code>struct mutex</code>
	<code>PTHREAD_MUTEX_INITIALIZER</code>	<code>DEFINE_SPINLOCK()</code> <code>DEFINE_MUTEX()</code>
	<code>pthread_mutex_lock()</code>	<code>spin_lock() (and friends)</code> <code>mutex_lock() (and friends)</code>
	<code>pthread_mutex_unlock()</code>	<code>spin_unlock() (and friends)</code> <code>mutex_unlock()</code>
POSIX Reader-Writer Locking	<code>pthread_rwlock_t</code>	<code>rwlock_t (rough)</code> <code>struct rw_semaphore</code>
	<code>PTHREAD_RWLOCK_INITIALIZER</code>	<code>DEFINE_RWLOCK()</code> <code>DECLARE_RWSEM()</code>
	<code>pthread_rwlock_rdlock()</code>	<code>read_lock() (and friends)</code> <code>down_read() (and friends)</code>
	<code>pthread_rwlock_unlock()</code>	<code>read_unlock() (and friends)</code> <code>up_read()</code>
	<code>pthread_rwlock_wrlock()</code>	<code>write_lock() (and friends)</code> <code>down_write() (and friends)</code>
	<code>pthread_rwlock_unlock()</code>	<code>write_unlock() (and friends)</code> <code>up_write()</code>
Atomic Operations	C Scalar Types	<code>atomic_t</code> <code>atomic64_t</code>
	<code>__sync_fetch_and_add()</code>	<code>atomic_add_return()</code> <code>atomic64_add_return()</code>
	<code>__sync_fetch_and_sub()</code>	<code>atomic_sub_return()</code> <code>atomic64_sub_return()</code>
	<code>__sync_val_compare_and_swap()</code>	<code>cmpxchg()</code>
	<code>__sync_lock_test_and_set()</code>	<code>xchg() (rough)</code>
	<code>__sync_synchronize()</code>	<code>smp_mb()</code>

Table 4.1: Mapping from POSIX to Linux-Kernel Primitives

다루기 전에도 매우 많이 사용되었습니다. 그 결과, 이 오퍼레이션들이 지원되는 방법에는 상당히 많은 다양성이 존재합니다. 역사적 이유로든 특정 환경에서 더 나은 성능을 얻기 위해서든, 어셈블리 언어로 구현된 오퍼레이션들도 여전히 많습니다. 예를 들어, `gcc __sync_` 류 함수들은 메모리 순서 의미를 제공해서 많은 개발자들이 메모리 순서 의미가 요구되지 않는 상황을 위한 각자의 구현을 만들도록 이끕니다.

그래서, Table 4.1 on page 35는 대략적인 POSIX 와 `gcc` 도구들, 그리고 리눅스 커널 사이의 대응표를 보여줍니다. 완벽한 대체물을 항상 찾긴 불가능한데, 예를 들어 리눅스 커널은 다양한 락킹 도구를 갖는 반면, `gcc` 는 리눅스 커널에서는 곧바로 사용할수는 없는 여러 어토믹 오퍼레이션들을 제공합니다. 물론, 사용자 레벨 코드는 리눅스 커널의 다양한 락킹 도구들이 필요하진 않으며, `gcc` 의 어토믹 오퍼레이션도 `cmpxchg()` 를 사용해 흉내내어질 수 있습니다.

**Quick Quiz 4.24:** 리눅스 커널의 `fork()` 와 `wait()` 대체물은 어디갔죠?

건 공유 메모리 병렬 시스템은 당신의 지능을 당신에게 사용하기 때문에 엄청나게 나쁜 생각입니다: 당신이 똑똑할 수록, 당신은 당신이 문제 [Pok16] 에 빠져 있음을 깨닫기 전까지 점점 깊은 구멍에 빠져들 겁니다. 따라서, 뒤의 챕터들에서 이야기하겠지만 개별 도구를 고르는 것 만큼이나 올바른 설계를 하는 것이 중요합니다.

## 4.5 The Right Tool for the Job: How to Choose?

대략적 경험으로 얻은 교훈으로 말씀드리건대, 해야하는 일을 완수해주는 가장 간단한 도구를 사용하세요. 만약 가능하다면, 그냥 순차적으로 프로그램을 짜세요. 그게 충분치 않다면, 병렬성을 성립시키기 위해 셸 스크립트를 사용하세요. 그로 말미암은 셸 스크립트의 `fork()`/`exec()` 오버헤드(Intel Core Duo 랩탑에서의 작은 C 프로그램의 경우 약 480 마이크로세컨드)가 지나치게 크다면, C 언어의 `fork()` 와 `wait()` 함수를 사용해 보세요. 이 함수들의 오버헤드(가장 작은 자식 프로세스에 약 80 마이크로세컨드)도 여전히 너무 크다면, POSIX 쓰레딩 도구들에서 적절한 락킹과 필요하면 어토믹 오퍼레이션을 골라서 사용해야 할 겁니다. POSIX 쓰레딩 도구들의 오버헤드(대부분의 경우 마이크로세컨드 미만) 조차도 너무 크다면, Chapter 9에서 소개되는 도구들이 필요할 수 있습니다. 프로세스간 통신과 메세지 패싱은 공유 메모리 멀티 쓰레드 실행의 좋은 대안이 될 수 있다는 점을 항상 기억하세요.

**Quick Quiz 4.25:** 셸은 기본적으로 `fork()` 가 아니라 `vfork()` 를 사용하지 않나요?

물론, 실제 오버헤드는 당신의 하드웨어에 따라 달라질 수 있을 것입니다만, 그보다는 당신이 해당 도구들을 어떻게 사용하느냐가 훨씬 더 영향을 끼칠 겁니다. 특히, 멀티 쓰레드로 짜여진 코드를 무작위로 해킹하는

# Chapter 5

## Counting

As easy as 1, 2, 3!

*Unknown*

카운팅은 아마도 가장 간단하고 가장 자연스런 컴퓨터의 일 중 하나일 것입니다. 하지만, 커다란 공유 메모리 멀티 프로세서에서 효과적이고 확장성 있게 카운팅을 하는 것은 꽤 어려운 일입니다. 더욱이, 카운팅의 간단함은 정교한 데이터 구조나 복잡한 동기화 도구로의 혼란 없이 기본적인 동시성 문제를 볼 수 있게 합니다. 따라서 카운팅은 병렬 프로그래밍으로의 훌륭한 소개 역할을 합니다.

이 챕터는 간단하고 빠르고 확장성 있는 카운팅 알고리즘들 중 일부를 다룹니다. 하지만 먼저, 당신이 얼마나 동시적 카운팅에 대해 알고 있는지 알아보죠.

**Quick Quiz 5.1:** 대체 왜 효과적이고 확장성 있는 카운팅이 어려운가요? 무엇보다, 컴퓨터들은 카운팅, 더하기, 빼기, 그 외에도 여러가지를 위한 전용 하드웨어도 가지고 있는데, 그걸 못하나요???

**Quick Quiz 5.2: 네트워크 패킷 카운팅 문제.** 당신이 송수신된 네트워크 패킷의 갯수(또는 전체 용량)에 대한 통계를 구해야 한다고 생각해 봅시다. 패킷들은 시스템의 어떤 CPU를 통해서든 송신 / 수신될 수 있을 겁니다. 나아가서 이 커다란 기계가 초당 백만개의 패킷을 다룰 수 있고, 그 갯수를 매 5초마다 읽어내야 하는 시스템 모니터링 패키지가 있다고 가정해 봅시다. 당신이라면 이 통계 카운터를 어떻게 구현하시겠어요?

**Quick Quiz 5.3: 대략적 구조체 할당 한계 문제.** 할당된 구조체의 갯수가 어떤 한계(한 10,000 정도)를 넘어가면 추가 할당을 막기 위해 할당된 구조체의 갯수를 유지해야 한다고 생각해 봅시다. 또, 이 구조체들은 할당되고 나서 곧바로 해제되고, 한계치를 넘기는 일은 매우 드물고, “대략적인” 한계치 설정이 가능하다고 생

각해 봅시다.



**Quick Quiz 5.4: 정교한 구조체 할당 한계 문제.** 할당된 구조체의 갯수가 어떤 정확한 한계(여기서도, 한 10,000 정도)를 넘어가면 추가 할당을 막기 위해 할당된 구조체의 갯수를 유지해야 한다고 생각해 봅시다. 이 구조체들은 할당되고 얼마 안되 해제되고, 그 한계는 드물게 초과되며, 거의 항상 최소 한개의 구조체는 사용중이 됩니다. 또한 예를 들어, 하나의 구조체도 사용되지 않고 있다면 해제 할 수 있는 어떤 메모리를 위해 카운터가 0이 되는 시점을 정확히 알 필요가 있습니다.



**Quick Quiz 5.5: 제거될 수 있는 I/O 디바이스 접속 카운트 문제.** 매우 빈번하게 사용되는 제거 가능한 대용량 디바이스에 대해 사용자에게 해당 디바이스를 제거해도 안전한지 알려주기 위해 그 참조 횟수를 관리해야 한다고 가정해 봅시다. 이 디바이스는 사용자가 디바이스를 제거하고 싶을 때 그 의사를 알려주며, 시스템은 사용자에게 언제 디바이스를 제거해도 안전한지 알려주는 일반적 디바이스 제거 절차를 따릅니다. ■

이 챕터의 뒷부분은 이 문제들에 대한 답을 만들어 볼겁니다. Section 5.1에서는 왜 멀티코어 시스템에서의 카운팅이 간단하지 않은지 다루고, Section 5.2에서는 네트워크 패킷 카운팅 문제를 푸는 방법들을 봅니다. Section 5.3에서는 대략적 구조체 할당 한계 문제, Section 5.4에서는 정교한 구조체 할당 한계 문제를 풀어봅니다. Section 5.5에서는 다양한 앞의 섹션에서 소개된 특정 병렬 카운터들을 어떻게 사용할지 생각해 봅니다. 마지막으로, Section 5.6에서는 성능 측정과 함께 이 챕터를 마무리 합니다.

Section 5.1와 Section 5.2는 소개적인 내용들을 담고 있고, 이외의 섹션들은 좀 더 전문적인 학생들에게 적당할 겁니다.

## 5.1 Why Isn't Concurrent Counting Trivial?

일단 간단한, 예를 들어, Figure 5.1 (count\_nonatomic.c)에 나온 것과 같이 직관적인 케이스부터 보도록 하죠. 여기서, 우리는 라인 1에 카운터를 두고, 라인 5에서 그 값을 증가시키며, 라인 10에서 그 값을 읽어옵니다. 이보다 간단할 수는 없겠죠?

이 방법은 당신이 대부분의 경우 읽기만을 하고 값의 증가는 아주 가끔만 한다면 매우 빠르다는 장점을 가지고, 또한 작은 시스템에서도 훌륭한 성능을 보일 겁니다.

다만 여기에는 한가지 문제가 있습니다: 이 방법은 카운트를 놓칠 수 있습니다. 제 듀얼 코어 랩탑에서 짧은 시간동안 inc\_count()를 100,014,000번 수행했을 때, 카운터의 마지막 값은 52,909,118이었습니다. 컴퓨팅에서는 대략적인 값도 충분한 경우도 있지만 그렇다 해도 50% 이상의 정밀도는 항상 필요합니다.

**Quick Quiz 5.6:** 하지만 ++ 연산자는 x86의 add-to-memory 명령어를 만들지 않나요? 그리고 CPU 캐시는 그걸 어토믹하게 수행하지 않나요? ■

**Quick Quiz 5.7:** 실패 횟수의 8-figure 정확도는 당신이 진짜로 이 테스트를 한 것을 보여주는군요. 왜 이런 사소한 프로그램을, 특히나 버그가 이렇게 쉽게 직관적으로 보이는데도 굳이 테스트 해야 하나요? ■

정확하게 카운트를 하는 직관적 방법은 Figure 5.2 (count\_atomic.c)에 나온 것처럼 어토믹 오퍼레이션을 사용하는 것입니다. 라인 1은 어토믹 변수를 정의하고, 라인 5에서 어토믹하게 값을 증가시키고, 라인 10에서 읽어냅니다. 이건 어토믹하기 때문에, 완벽한 카운트를 유지합니다. 하지만, 느립니다: 인텔 Core Duo 랩탑에서 이것은 어토믹하지 않은 방법에 비해 싱글쓰레드에서 여섯배, 그리고 두 쓰레드를 사용했을 때엔 열배 느립니다.<sup>1</sup>

```

1 long counter = 0;
2
3 void inc_count(void)
4 {
5     counter++;
6 }
7
8 long read_count(void)
9 {
10    return counter;
11 }
```

Figure 5.1: Just Count!

<sup>1</sup> 흥미롭게도, 어토믹하지 않게 카운터를 증가시키는 두개의 쓰레드는 어토믹하게 카운터를 증가시키는 두개의 쓰레드보다 더 빨리 그 값을 증가시킵니다. 물론, 당신의 목표가 단순히 카운터를 더 빨리 증가시키는 거라면, 그냥 카운터에 큰 값을 넣으면 되겠습니다. 분명한건, 거대한 성능과 확장성을 위해선 정확성을 주의깊게 완화

```

1 atomic_t counter = ATOMIC_INIT(0);
2
3 void inc_count(void)
4 {
5     atomic_inc(&counter);
6 }
7
8 long read_count(void)
9 {
10    return atomic_read(&counter);
11 }
```

Figure 5.2: Just Count Atomically!

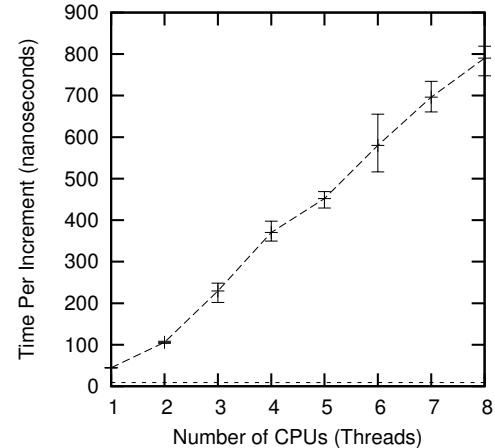


Figure 5.3: Atomic Increment Scalability on Nehalem

Chapter 3에서 이야기했던 걸 떠올려 보면 성능이 느린 것도, Figure 5.3에서 보여지듯 어토믹 증가 연산의 성능이 CPU와 쓰레드의 숫자가 증가할수록 느려지는 것도 그다지 놀라운 일은 아닙니다. 이 그림에서, x 축에 붙어있는 수평의 점선은 완벽하게 확장하는 알고리즘에 의해서만 얻어질 수 있는 이상적인 성능입니다: 그런 알고리즘이라면, 카운트 증가는 싱글쓰레드에서와 동일한 오버헤드만을 일으킬 것입니다. 하나의 전역 변수에 대한 어토믹 증가 연산은 분명하게 비이상적이며, CPU를 추가할수록 성능이 나빠집니다.

**Quick Quiz 5.8:** 왜 x 축의 점선은  $x = 1$ 에서 대각선의 선과 만나지 않죠? ■

**Quick Quiz 5.9:** 하지만 어토믹 증가 연산은 여전히 꽤 빠릅니다. 그리고 빠빠한 루프에서 하나의 변수를 증가시키는 건 제겐 꽤 비현실적인 것 같아 보이구요, 무엇보다, 프로그램의 실행은 실제로 일을 하는데 쓰여야지, 자기가 한 일을 세는데 쓰여야 하는게 아니라구요! 왜 제가 이걸 빠르게 하는걸 고민해야 하나요? ■

전역 어토믹 증가에 대한 다른 관점을 위해, Fig-

한 알고리즘의 역할도 있을 수 있다는 것입니다 [And91, ACMS03, Ung11].

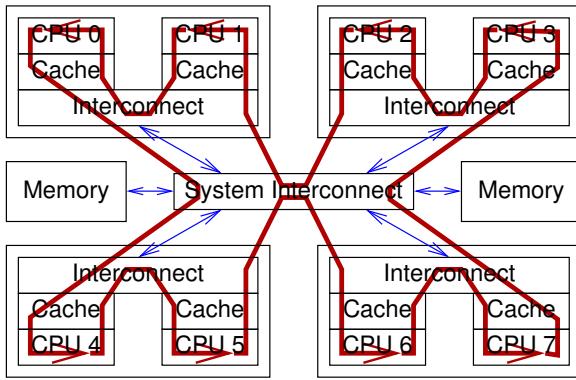


Figure 5.4: Data Flow For Global Atomic Increment

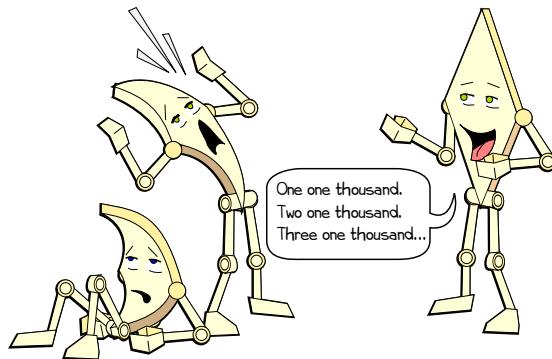


Figure 5.5: Waiting to Count

Figure 5.4 를 보세요. 각 CPU 가 주어진 전역 변수를 증가시킬 기회를 얻기 위해서, 해당 변수를 가지고 있는 캐시 라인은 빨간 화살표로 표시된 것처럼 모든 CPU 사이를 순환해야 합니다. 이런 순환은 상당한 시간을 요할 것이고, 이는 Figure 5.5 와 같은 상황을 초래해서 Figure 5.3 에서 보여진 낮은 성능을 야기할 것입니다.

다음 섹션들에서는 이런 순환에서 발생하는 지연들을 없앤 고성능 카운팅에 대해 알아봅니다.

**Quick Quiz 5.10:** 그런데 왜 CPU 설계자들은 단순히 데이터에의 증가 연산을 추가해서 담고 있는 캐시 라인의 순회가 증가하는 걸 막지 않는거죠? ■

## 5.2 Statistical Counters

이 섹션은 카운트는 매우 가끔만 업데이트 되고 그 값은 웬만해서는 읽혀지지 않는, 통계적 카운터의 흔한 특수 케이스들을 다룹니다. 이것들은 5.2 에서 이야기한 네

```

1 DEFINE_PER_THREAD(long, counter);
2
3 void inc_count(void)
4 {
5     __get_thread_var(counter)++;
6 }
7
8 long read_count(void)
9 {
10    int t;
11    long sum = 0;
12
13    for_each_thread(t)
14        sum += per_thread(counter, t);
15
16    return sum;
17 }
```

Figure 5.6: Array-Based Per-Thread Statistical Counters

트워크 패킷 카운팅 문제를 푸는데 사용될 수 있을 것입니다.

### 5.2.1 Design

통계적 카운팅은 보통 쓰레드별로 (또는, 커널에서라면 CPU별로) 카운터를 제공해서 각 쓰레드가 자신의 카운터를 업데이트 하도록 합니다. 이 카운터들의 전체 통합 값은 더하기의 상호성과 결합성에 기반해, 단순히 모든 쓰레드의 카운터의 값을 더하는 것으로 구해질 수 있습니다. 이건 Section 6.3.4 에서 소개되는 데이터 소유권 패턴의 한 예입니다.

**Quick Quiz 5.11:** 하지만 C 의 “정수들”은 크기와 관련한 복잡한 문제들이 있지 않나요? ■

### 5.2.2 Array-Based Implementation

쓰레드별 변수를 제공하는 방법 중 하나는 쓰레드별로 (아마도 false sharing 을 막기 위해 캐시 얼라인 되어 있고 패딩 되어있는)원소 하나를 갖는 배열을 만드는 겁니다.

**Quick Quiz 5.12:** 배열이요??? 하지만 그럼 쓰레드의 갯수가 제한되지 않나요? ■

그런 배열은 Figure 5.6 (count\_stat.c) 에 보여진 것처럼 per-thread 기능을 사용할 수도 있습니다. 라인 1 은 long 타입의 쓰레드별 카운터들을 담는, counter 라는 이름의 배열을 만듭니다.

라인 3-6 은 이 카운터를 증가시키는 함수로, \_\_get\_thread\_var() 함수로 현재 수행중인 쓰레드의 원소를 counter 배열에서 얻어옵니다. 이 원소는 연관된 쓰레드에 의해서만 수정되므로, 어토믹하지 않은 방식으로도 충분합니다.

라인 8-16 은 카운터의 총계 값을 얻어오는 함수로, for\_each\_thread() 를 이용해 현재 돌고 있는 쓰레드들의 리스트를 순회하면서 per\_thread() 를 이

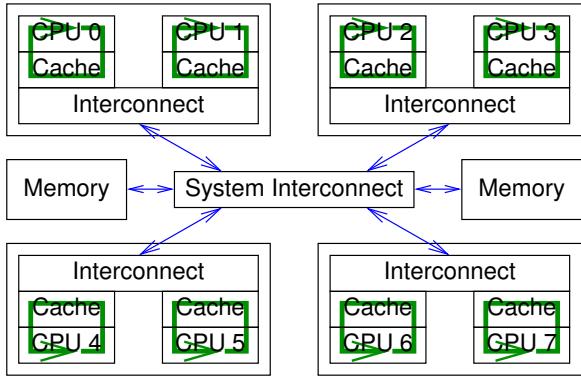


Figure 5.7: Data Flow For Per-Thread Increment

용해 특정 쓰레드의 카운터 값을 얻어옵니다. 하드웨어는 제대로 정렬되어 있는 `long` 변수는 어토믹하게 읽고 쓸 수 있기 때문에, 그리고 `gcc`는 이 기능을 잘 사용해주기 때문에, 평범한 읽기로 충분하고, 별다른 어토믹 오퍼레이션은 필요치 않습니다.

**Quick Quiz 5.13:** 근데, 그 외에 `gcc` 가 어떤 짓을 할 수 있죠???

**Quick Quiz 5.14:** Figure 5.6 의 쓰레드별 counter 변수는 어떻게 초기화 되나요??

**Quick Quiz 5.15:** Figure 5.6 의 코드가 어떻게 복수의 카운터를 가능하게 할 수 있죠??

이 방법은 `inc_count()` 를 호출하는 업데이터 쓰레드의 수가 늘어나더라도 선형적으로 성능이 확장됩니다. Figure 5.7 에 각 CPU 의 초록색 화살표로 보여지듯, 각 CPU 는 자신의 쓰레드의 변수를 시스템을 통과하는 비싼 통신 없이 빠르게 증가시킬 수 있기 때문입니다. 이와 같이, 이 섹션은 이 챕터의 시작에서 소개된 네트워크 패킷 카운팅 문제를 해결합니다.

**Quick Quiz 5.16:** 읽기 오퍼레이션은 쓰레드별 값을 모두 더하는 시간을 가져야 할 것이고, 그동안도 카운터는 값이 변할 수 있어요. 그럼 Figure 5.6 의 `read_count()` 는 정확하지 않다는 의미입니다. 이 카운터는 단위시간당  $r$  만큼 카운터 값을 증가하고 `read_count()` 는  $\Delta$  단위시간을 소모한다고 해봅시다. 리턴되는 값의 예상 오류값은 얼마입니까??

하지만, 이 업데이트 쪽 확장성은 쓰레드의 수가 늘어날 경우 읽기 쪽에 큰 부담으로 다가옵니다. 다음 섹션에서는, 업데이트 쪽 확장성을 유지하면서 읽기 쪽 부담을 줄이는 방법을 알아봅니다.

### 5.2.3 Eventually Consistent Implementation

읽기 쪽 성능을 엄청나게 개선하면서 업데이트 쪽 확장성도 지키는 한가지 방법은 일관성에 대한 요구사항을 약화시키는 것입니다. 앞 섹션의 카운팅 알고리즘은 이상적인 카운터가 `read_count()` 실행 직전과 직후에 내놓을 값을 사이의 값을 내놓는 것을 보장했습니다. 최종적 일관성(Eventual consistency [Vog09]) 는 더 약한 보장사항을 제공합니다: `inc_count()` 호출이 없을 때라는 조건 하에, `read_count()` 는 최종적으로는 정확한 값을 리턴할 것입니다.

우리는 글로벌 카운터를 사용해 최종적 일관성을 제공할 것입니다. 하지만, 업데이트는 쓰레드별 카운터만을 사용합니다. 별도의 쓰레드가 존재하며 이 쓰레드가 업데이트 쓰레드들의 쓰레드별 카운터의 값을 세어 글로벌 카운터의 값을 만들어냅니다. 읽기는 단순히 글로벌 카운터의 값을 읽습니다. 업데이트가 수행 중이라면, 읽기 쓰레드가 읽어낸 값은 과거의 값을 것입니다만, 일단 업데이트가 중단되면 글로벌 카운터는 최종적으로 진짜 값을 가질 겁니다—그래서 이 방법이 최종적 일관성에 분류되는 겁니다.

Figure 5.8 (`count_stat_eventual.c`) 에 그 구현이 있습니다. 라인 1-2 는 카운터의 값을 갖는 쓰레드별 변수와 글로벌 변수를 보여주며, 세번째 라인은 프로그램을 정확한 카운터 값과 함께 종료하고자 할 경우를 위해 종료 조건을 알리는 `stopflag` 를 보입니다. 라인 5-8 의 `inc_count()` 함수는 Figure 5.6 것과 비슷합니다. 라인 10-13 의 `read_count()` 함수는 단순히 `global_count` 변수의 값을 리턴합니다.

하지만, 라인 34-42 의 `count_init()` 함수는 라인 15-32 의 `eventual()` 쓰레드를 생성하는데, 이 쓰레드는 모든 쓰레드를 순회하며 쓰레드별 로컬 `counter` 를 더해서 `global_count` 변수에 저장하는 일을 반복합니다. `eventual()` 쓰레드는 일의 반복 사이에 적당히 선택된 1 밀리세컨드 동안 기다립니다. 라인 44-50 의 `count_cleanup()` 함수는 프로그램 종료를 관리합니다.

이 방법은 여전히 선형적인 카운터 업데이트 성능을 유지하면서 극단적으로 빠른 카운터 읽기 속도를 보입니다. 하지만, 이 훌륭한 읽기 성능과 업데이트 성능 확장성은 `eventual()` 이라는 추가된 쓰레드의 수행이라는 비용을 가집니다.

**Quick Quiz 5.17:** Figure 5.8 의 `inc_count()` 는 왜 어토믹 명령을 사용하지 않죠? 쓰레드별 카운터를 여러 쓰레드에서 접근하고 있잖아요??

**Quick Quiz 5.18:** Figure 5.8 의 단일 글로벌 쓰레드인 `eventual()` 함수는 글로벌 락처럼 큰 병목이 되거나 하진 않나요??

**Quick Quiz 5.19:** Figure 5.8 의 `read_count()` 에

```

1 long __thread counter = 0;
2 long *counterp[NR_THREADS] = { NULL };
3 long finalcount = 0;
4 DEFINE_SPINLOCK(final_mutex);
5
6 void inc_count(void)
7 {
8     counter++;
9 }
10
11 long read_count(void)
12 {
13     int t;
14     long sum;
15
16     spin_lock(&final_mutex);
17     sum = finalcount;
18     for_each_thread(t)
19         if (counterp[t] != NULL)
20             sum += *counterp[t];
21     spin_unlock(&final_mutex);
22     return sum;
23 }
24
25 void count_register_thread(void)
26 {
27     int idx = smp_thread_id();
28
29     spin_lock(&final_mutex);
30     counterp[idx] = &counter;
31     spin_unlock(&final_mutex);
32 }
33
34 void count_unregister_thread(int nthreadsexpected)
35 {
36     int idx = smp_thread_id();
37
38     spin_lock(&final_mutex);
39     finalcount += counter;
40     counterp[idx] = NULL;
41     spin_unlock(&final_mutex);
42 }
43
44 void count_init(void)
45 {
46     thread_id_t tid;
47
48     if (pthread_create(&tid, NULL, eventual, NULL)) {
49         perror("count_init:pthread_create");
50         exit(-1);
51     }
52 }
53
54 void count_cleanup(void)
55 {
56     stopflag = 1;
57     while (stopflag < 3)
58         poll(NULL, 0, 1);
59     smp_mb();
60 }

```

Figure 5.8: Array-Based Per-Thread Eventually Consistent Counters

Figure 5.9: Per-Thread Statistical Counters

서 리턴하는 추정값은 쓰래드의 갯수가 늘어날수록 부정확해져 가지 않을까요? ■

**Quick Quiz 5.20:** Figure 5.8 의 최종적 일관성 알고리즘은 읽기에도 쓰기에도 매우 적은 오버헤드와 극단적인 확장성을 보이는데, 과연 누가 Section 5.2.2 같이 읽기 쪽이 비싼 구현을 사용하겠습니까? ■

## 5.2.4 Per-Thread-Variable-Based Implementation

다행히도, gcc 는 쓰래드별 저장소인 `__thread` 스토리지 클래스를 제공합니다. 이 스토리지 클래스는 Figure 5.9 (`count_end.c`) 에 보여진 것처럼 확장성을 뿐만 아니라, 간단하고 어토믹하지 않은 증가 방법에 비해 카운트를 증가시키는 쪽에 거의 성능 페널티를 주지 않는 통계적 카운터를 구현하는데 사용될 수 있습니다.

라인 1-4 는 필요한 변수들을 정의합니다: `counter`

는 쓰레드별 카운터 변수이고, `counterp[]` 배열은 쓰레드들이 다른 쓰레드의 카운터들을 볼 수 있게 하며, `finalcount`는 개별 쓰레드가 끝날 때마다 전체 카운트를 계산해 가지고 있으며, `final_mutex`는 쓰레드들 사이에서 전체 카운트를 구할 때와 쓰레드 종료 시에 크리티컬 섹션을 위해 사용됩니다.

**Quick Quiz 5.21:** 다른 쓰레드의 카운터를 찾는데 왜 별개의 배열이 필요하죠? 왜 gcc는 리눅스 커널의 `per_cpu()` 가 쓰레드들이 다른 쓰레드의 쓰레드별 변수를 쉽게 접근할 수 있도록 하는 것처럼 `per_thread()` 같은 인터페이스를 제공하지 않나요? ■

업데이터에 의해 사용되는 `inc_count()` 함수는 라인 6-9에서 볼 수 있듯이 상당히 간단합니다.

리더에 의해 사용되는 `read_count()` 함수는 약간 복잡합니다. 라인 16에서 종료되는 쓰레드들을 배제하기 위해 락을 획득하고, 라인 21에서는 락을 풁니다. 라인 17에서는 카운트의 합을 이미 종료한 쓰레드들에 의해 계산된 카운트 값으로 초기화하고, 라인 18-20에서 현재 동작 중인 쓰레드들에서 얻어온 카운트 값을 더합니다. 마지막으로, 라인 22에서 그 합을 리턴합니다.

**Quick Quiz 5.22:** Figure 5.9 의 라인 19에서의 NULL 체크는 브랜치 예측 실패를 가져오지 않나요? 항상 0인 변수 집합을 두고 더이상 사용되지 않는 카운터로의 포인터를 NULL로 만드는 대신 그 변수로 향하게 하는 게 어떤가요? ■

**Quick Quiz 5.23:** 도대체 왜 Figure 5.9의 `read_count()` 함수의 합을 계산하는 곳에서 무거운 `lock`을 사용하는거죠? ■

라인 25-32는 `count_register_thread()` 함수를 보여주는데, 각 쓰레드는 자신의 카운터를 처음 사용하기 전에 이 함수를 반드시 호출해야 합니다. 이 함수는 단순히 해당 쓰레드를 위한 `counterp[]` 배열의 원소가 자신의 쓰레드별 `counter` 변수를 가리키도록 만듭니다.

**Quick Quiz 5.24:** 대체 왜 Figure 5.9의 `count_register_thread()` 함수에서 락을 잡아야 하는거죠? 여기서 사용하는건 다른 쓰레드가 건들지 않는, 제대로 정렬된 기계의 워드 스토어 사이즈 데이터이니 어토믹할 거잖아요, 아닌가요? ■

라인 34-42는 `count_unregister_thread()` 함수를 보아는데, 각 쓰레드는 종료되기 직전에 반드시 이 함수를 호출해야 합니다. 라인 38에서는 락을 잡고, 라인 41에서 푸는데, 이로써 `read_count()` 호출과 다른 `count_unregister_thread()` 호출을 배제 시킵니다. 라인 39에서는 이 쓰레드의 `counter`를 글로벌 `finalcount`에 더하고, 그 후 라인 40에서 자신의 `counterp[]` 배열에서의 원소를 NULL로 만듭니다. 이후의 `read_count()` 호출은 종료된 쓰레드의

카운트는 글로벌 변수 `finalcount`에서 볼 수 있을 것이고, 종료된 쓰레드의 카운터는 `counterp[]` 배열을 통해 무시할 수 있으므로 올바른 전체 값을 얻을 수 있을 것입니다.

이 방법은 업데이터들을 어토믹하지 않은 더하기와 거의 똑같은 성능을 주면서도 선형적 확장성을 갖습니다. 반면, 동시적으로 수행되는 읽기 동작은 하나의 글로벌 락을 두고 경쟁하므로 성능과 확장성 모두 최악으로 떨어집니다. 하지만, 카운트의 증가가 주로 일어나고 읽기는 잘 발생하지 않는 통계적 카운터에선 문제가 되지 않습니다. 물론, 이 방법은 배열 기반의 방법보다는 쓰레드 종료 시 쓰레드별 변수의 중발 문제 처리로 인해 좀 더 복잡하긴 합니다.

**Quick Quiz 5.25:** 좋아요, 하지만 리눅스 커널은 CPU 별 카운터의 값을 합칠 때 락을 잡지 않아요. 유저 스페이스 코드에선 왜 이게 필요한거죠??? ■

## 5.2.5 Discussion

이 세개의 구현들은 병렬 머신에서 돌아감에도 통계적 카운터에 유니프로세서에서의 성능을 얻는게 가능함을 보여줍니다.

**Quick Quiz 5.26:** 패킷의 사이즈가 다양하다면 패킷의 갯수를 세는 것과 패킷의 전체 바이트 수를 세는 것에 어떤 기본적 차이가 있나요? ■

**Quick Quiz 5.27:** 리더는 쓰레드들의 카운터를 모두 더해야 하므로, 쓰레드의 갯수가 늘어나면 더 많은 시간을 쓰게 될겁니다. 리더에게도 쓸만한 성능과 확장성을 주면서 쓰기 작업도 여전히 빠르고 확장성 있게 하는 방법은 없을까요? ■

이 섹션에서 이야기된 것을 바탕으로, 독자 여러분은 이제 이 챕터의 시작에 있던 네트워킹에 대한 통계적 카운터에 관한 Quick Quiz에 답변을 할 수 있을 겁니다.

## 5.3 Approximate Limit Counters

카운팅에 관계된 또 다른 특수 케이스는 한계 체크입니다. 예를 들면, 5.3의 대략적 구조체 할당 한계 문제처럼, 할당된 구조체의 갯수를 세고 있다가 할당된 구조체의 갯수가 특정 한계치, 대충 10,000 정도를 넘어가면 이어지는 할당을 실패 처리해야 하는 경우를 생각해 봅시다. 이 구조체들은 또한 잠시동안만 사용되어서, 한계치는 가끔만 초과되며, 이 한계치는 대략적이어서 어느정도 까지는 넘어가도 되는 경우를 생각해 봅시다(한계치가 정확해야 한다면 Section 5.4를 참고하세요).

### 5.3.1 Design

한계 카운터를 위해 사용할 수 있을 설계 중 하나는 한 계치 10,000 을 쓰레드의 수로 나눠서 각 쓰레드에게 크기가 고정된 구조체 풀을 주는 것입니다. 예를 들어, 100 개의 쓰레드가 있다면, 각 쓰레드가 100개의 구조체를 갖는 풀을 알아서 관리하게 하는 것입니다. 이 방법은 간단하고, 일부 경우에는 잘 동작합니다만, 구조체를 할당하는 쓰레드와 해제하는 쓰레드가 다른 [MS93] 많은 경우에는 동작하지 못합니다. 만약 한 쓰레드가 자신이 해제하는 모든 구조체에 대해 관리 책임을 갖는다면, 대부분의 해제를 하는 쓰레드가 구조체 해제 처리를 하느라 바쁜 동안 대부분의 할당을 하는 쓰레드는 풀의 구조체가 바닥나게 할겁니다. 한편으로는, 구조체를 할당한 CPU에게 해제된 구조체에 대한 관리 책임이 있다면, CPU들은 다른 CPU들을 모두 돌아봐야 할거고, 이는 비싼 어토믹 명령이나 다른 쓰레드간 통신 비용을 발생시킬 것입니다.<sup>2</sup>

짧게 말해서, 완전히 분할된 카운터는 많은 중요 위크로드에서 사용할 수 없습니다. 카운터를 분할하는 방법은 Section 5.2에서 이야기한 세가지 방법에서 훌륭한 업데이트 쪽 성능을 가져온 방법이었으나, 비관적으로 보일 수도 있겠습니다. 하지만, Section 5.2.3에서 보여진 최종적 일관성 (eventually consistent) 알고리즘이 흥미로운 힌트를 제공합니다. 이 알고리즘은 업데이트를 위한 쓰레드별 counter 변수와 읽기를 위한 global\_count 변수 두개의 저장소를 유지하고, 주기적으로 global\_count 를 업데이트해서 최종적으로는 쓰레드별 counter 의 값과 global\_count 를 일관되게 만들어주는 eventual() 쓰레드를 운용했습니다. 쓰레드별 counter 는 카운터 값을 완벽하게 분할했고 global\_count 는 전체 값을 유지했습니다.

한계 카운터를 위해 우리는 이 방법의 변종을 사용할 수 있는데, 카운터를 부분적으로 분할하는 것입니다. 예를 들어, 네개의 쓰레드가 각각 쓰레드별 counter 를 가질 수 있지만, 각각은 또한 쓰레드별 최대값 (countermax 라고 해봅시다) 을 가지는 것입니다.

그렇게 되면 한 쓰레드가 자신의 counter 를 증가시키는데, counter 는 자신의 countermax 와 동일하면 어떻게 될까요? 그 쓰레드의 counter 값의 절반을 globalcount 로 옮기고, counter 를 증가시키는 트릭을 씁니다. 예를 들어, 한 쓰레드의 counter 와 countermax 변수가 똑같이 10이라면, 다음의 일을 합니다:

1. 글로벌 락을 잡는다.

<sup>2</sup> 그렇지만, 만약 각 구조체가 항상 같은 CPU (또는 쓰레드) 에 의해 해제된다면, 이 간단한 풀개기 전략은 매우 잘 동작합니다.

2. globalcount 에 5를 더한다.
3. 앞의 합과 균형을 맞추기 위해, 이 쓰레드의 counter 에서 5를 뺀다.
4. 글로벌 락을 놓는다.
5. 이 쓰레드의 counter 를 증가시켜서 6으로 만든다.

이 방법은 여전히 글로벌 락을 필요로 하지만, 그 락은 다섯번의 증가 오퍼레이션마다 한번씩만 사용되므로, 락 경쟁을 상당히 줄여줄 겁니다. 이 경쟁정도는 countermax 값을 올려줌으로써 필요한 만큼까지 낮춰줄 수 있습니다. 하지만, countermax 를 늘리는데 대한 페널티가 존재하는데 globalcount 의 정확도가 떨어진다는 점입니다. 예를 들어 4개 CPU 가 있는 시스템에서 countermax 는 10이라 하면 globalcount 는 최대 40 의 범위값을 가질 수 있습니다. 반면, countermax 가 100 까지 늘어나면, globalcount 는 최대 400 의 범위값을 가질 수 있습니다.

이는 globalcount 와 globalcount 와 각 쓰레드의 counter 변수의 값의 합으로 만들어지는 값 사이의 차이를 얼마나 많이 신경써야 하나 하는 질문을 가져옵니다. 답은 얼마나 합으로 만들어진 값이 카운터의 리미트 (globalcountmax 라고 해두죠) 와 차이가 나나에 달려 있습니다. 이 두 값 사이의 차이가 크면 클수록 countermax 는 globalcountmax 리미트를 넘지는 않는다는 한계 내에서 커져도 괜찮습니다. 이 말은 주어진 쓰레드의 countermax 변수는 이 차이에 맞춰 설정될 수 있다는 겁니다. 리미트가 한참 남았다면, countermax 쓰레드별 변수는 성능과 확장성을 위한 최적화를 위해 큰 값을 가질 수 있고, 반대로 리미트가 가깝다면, 이 값들은 globalcountmax 리미트에의 체크의 범위를 줄이기 위해 작은 값을 설정되어야 합니다.

이 디자인은 일반적인 경우는 쓰레드간의 상호작용과 비싼 동작 없이 수행하되 결국 사용해야만 할 때에는 보수적으로 설계 된 (그리고 오버헤드가 큰) 알고리즘을 사용하는 유명한 디자인 패턴인 병렬 패스트패스 (parallel fastpath) 의 한 예입니다. 이 디자인 패턴은 Section 6.4에서 더 자세히 다룹니다.

### 5.3.2 Simple Limit Counter Implementation

Figure 5.10 는 이 구현에서 사용되는 쓰레드별, 그리고 글로벌 변수를 보여줍니다. 쓰레드별 counter 와

```

1 unsigned long __thread counter = 0;
2 unsigned long __thread countermax = 0;
3 unsigned long globalcountmax = 10000;
4 unsigned long globalcount = 0;
5 unsigned long globalreserve = 0;
6 unsigned long *counterp[NR_THREADS] = { NULL };
7 DEFINE_SPINLOCK(gblcnt_mutex);

```

Figure 5.10: Simple Limit Counter Variables

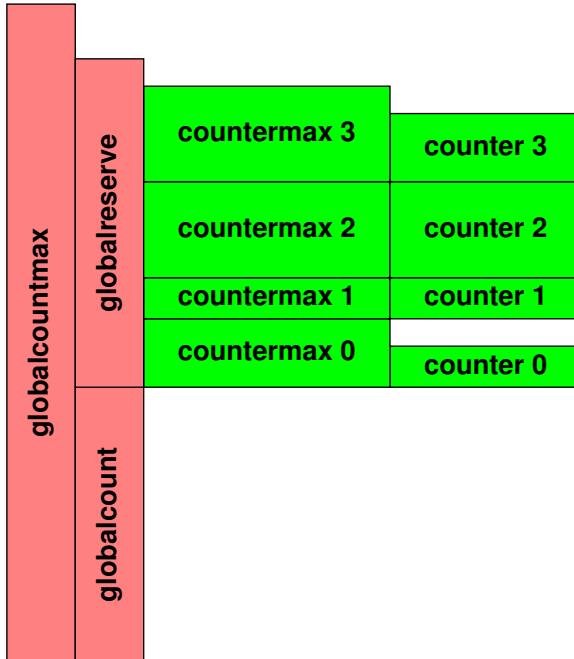


Figure 5.11: Simple Limit Counter Variable Relationships

countermax 변수들은 연관되는 쓰레드의 로컬 카운터와 그 카운터의 최대 허용값을 각각 나타냅니다. 라인 3의 globalcountmax 변수는 합계 카운터의 최대값을 가지며, 라인 4의 globalcount 변수는 글로벌 카운터입니다. globalcount 와 각 쓰레드의 counter 의 합은 전체 카운터의 합산 값을 갖습니다. 라인 5의 globalreserve 변수는 모든 쓰레드별 countermax 변수의 값의 합입니다. 이 변수들 간의 관계가 Figure 5.11에 나타나 있습니다:

1. globalcount 와 globalreserve 의 합은 globalcountmax 보다 작거나 같아야만 합니다.
2. 모든 쓰레드의 countermax 값의 합은 globalreserve 보다 작거나 같아야만 합니다.
3. 각 쓰레드의 counter 는 해당 쓰레드의

```

1 int add_count(unsigned long delta)
2 {
3     if (countermax - counter >= delta) {
4         counter += delta;
5         return 1;
6     }
7     spin_lock(&gblcnt_mutex);
8     globalize_count();
9     if (globalcountmax -
10         globalcount - globalreserve < delta) {
11         spin_unlock(&gblcnt_mutex);
12         return 0;
13     }
14     globalcount += delta;
15     balance_count();
16     spin_unlock(&gblcnt_mutex);
17     return 1;
18 }
19
20 int sub_count(unsigned long delta)
21 {
22     if (counter >= delta) {
23         counter -= delta;
24         return 1;
25     }
26     spin_lock(&gblcnt_mutex);
27     globalize_count();
28     if (globalcount < delta) {
29         spin_unlock(&gblcnt_mutex);
30         return 0;
31     }
32     globalcount -= delta;
33     balance_count();
34     spin_unlock(&gblcnt_mutex);
35     return 1;
36 }
37
38 unsigned long read_count(void)
39 {
40     int t;
41     unsigned long sum;
42
43     spin_lock(&gblcnt_mutex);
44     sum = globalcount;
45     for_each_thread(t)
46         if (counterp[t] != NULL)
47             sum += *counterp[t];
48     spin_unlock(&gblcnt_mutex);
49     return sum;
50 }

```

Figure 5.12: Simple Limit Counter Add, Subtract, and Read

countermax 보다 작거나 같아야만 합니다.

counterp[] 배열의 각 원소는 상응하는 쓰레드의 counter 변수를 가리키며, 마지막으로, gblcnt\_mutex 스핀락은 모든 글로벌 변수들을 보호하는데, 달리 말하자면 어떤 쓰레드도 gblcnt\_mutex 를 잡지 못했다면 어떤 글로벌 변수들도 접근하거나 수정하지 못합니다.

Figure 5.12 (count\_lim.c)에서 add\_count(), sub\_count(), and read\_count() 함수들을 보이고 있습니다.

**Quick Quiz 5.28:** 어째서 Figure 5.12 는 Section 5.2

에서 나왔던 `inc_count()` 와 `dec_count()` 인터페이스 대신에 `add_count()` 와 `sub_count()` 를 제공하나요? ■

라인 1-18 은 `add_count()` 를 보여주는데, 이 함수는 특정값 `delta` 를 카운터에 더합니다. 라인 3에서는 `delta` 를 위한 공간이 이 쓰레드의 `counter` 에 남아 있는지 확인하고, 만약 그렇다면 라인 4에서 그 값을 더하고 라인 6에서 성공했음을 리턴합니다. 이게 `add_counter()` 의 가장 빠른 수행경로로, 어토믹 오퍼레이션을 하지 않으며, 쓰레드별 변수만 참조하므로 어떤 캐시 미스도 만들지 않을 겁니다.

**Quick Quiz 5.29:** Figure 5.12 라인 3 의 저 이상한 조건문은 뭔가요? 왜 다음과 같이 더 직관적인 형태의 빠른 수행경로를 사용하지 않는거죠?

```
3 if (counter + delta <= countermax) {
4     counter += delta;
5     return 1;
6 }
```

라인 3에서의 테스트가 실패한다면, 글로벌 변수들에 접근해야 하므로, 라인 7의 `gblcnt_mutex` 를 반드시 잡아야 하고, 이 락은 실패하는 경우 라인 11에서, 성공하는 경우는 라인 16에서 해제합니다. 라인 8에서는 Figure 5.13 의 `globalize_count()` 를 호출하는데, 이 함수는 쓰레드 로컬 변수들을 초기화하고, 글로벌 변수들을 필요한 대로 맞춰줘서 전역적인 처리를 단순화 시킵니다. (하지만 제 말을 믿지만 말고, 직접 코딩해보세요!) 라인 9 와 10에서는 `delta` 를 더하는 것이 합법적인지 Figure 5.11에서 가장 왼쪽 두 빨간 막대의 높이 차이로 나타난 크기 규칙이 지켜지는지로 체크합니다. `delta` 의 합이 이루어져선 안된다면, 라인 11 은 (앞서 이야기했듯) `gblcnt_mutex` 를 풀고 라인 12에서 실패를 알리는 리턴을 합니다.

만약 아니라면, 느린 수행경로를 실행하게 됩니다. 라인 14 는 `delta` 를 `globalcount` 에 더하고, 글로벌 변수들과 쓰레드별 변수들 모두 업데이트 하기 위해 라인 15에서 (Figure 5.13에서 나왔던) `balance_count()` 를 호출합니다. 이 `balance_count()` 호출은 대부분의 경우 이 쓰레드가 다음엔 빠른 수행경로로 수행되도록 `countermax` 를 조정할 것입니다. 그러고나서 라인 16에서 `gblcnt_mutex` 를 (역시 앞에서 언급했듯) 풀어주고, 마지막으로 라인 17에서 성공을 의미하는 리턴을 합니다.

**Quick Quiz 5.30:** Figure 5.12에서 왜 `globalize_count()` 는 나중에 `balance_count()` 가 쓰레드별 변수를 다시 채우도록 쓰레드별 변수를 0으로 바꾸나요? 왜 그냥 쓰레드별 변수를 0이 아닌채로 놔두질 않는거죠? ■

라인 20-36 은 `sub_count()` 함수를 보여주는데,

이 함수는 `delta` 만큼을 카운터에서 제거합니다. 라인 22 는 쓰레드별 카운터가 이 빼기를 해도 되는 값인지 체크하고, 만약 그렇다면 라인 23에서 그 빼기를 수행한 후 라인 24에서 성공을 리턴합니다. 이 부분들이 `add_count()` 에서의 그것과 같은 `sub_count()` 의 빠른 수행경로로, 이 경로에서는 비용이 심한 동작은 하지 않습니다.

빠른 수행경로에서 `delta` 의 빼기가 적절치 못함으로 판단된다면, 실행은 라인 26-35 의 느린 수행경로로 이어집니다. 느린 실행 경로는 글로벌 상태에 접근해야 하기 때문에, 라인 26에서 `gblcnt_mutex` 를 잡고, 이 락은 (실패의 경우) 라인 29에서, 또는 (성공의 경우) 라인 34에서 해제됩니다. 라인 27은 Figure 5.13의 `globalize_count()` 를 실행하는데, 앞서 설명했듯 쓰레드 로컬 변수의 값을 지우고, 글로벌 변수들을 적당한 값으로 설정합니다. 라인 28은 카운터가 `delta` 의 빼기를 해도 좋을지 보고, 좋지 않다면 라인 29에서 `gblcnt_mutex` 를 (앞서 설명했듯) 해제하고 라인 30에서 실패를 리턴합니다.

**Quick Quiz 5.31:** Figure 5.12에서 `globalreserve` 는 `add_count()` 에서 값이 구해지는데, 왜 `sub_count()` 에서 값을 구하지 않나요? ■

**Quick Quiz 5.32:** 한 쓰레드가 Figure 5.12의 `add_count()` 를 호출하고, 다른 쓰레드가 `sub_count()` 를 호출한다고 해봅시다. `sub_count()` 는 카운터의 값이 0이 아님에도 실패하지 않겠습니까? ■

한편, 만약 라인 28에서 카운터가 `delta` 빼기를 해도 적합하다고 판단되면, 느린 수행경로를 걷게 됩니다. 라인 32에서 실제 빼기를 행하게 되고, 이후 라인 33에서 (Figure 5.13에 나온) `balance_count()` 를 호출해서 글로벌 변수들과 쓰레드별 변수들을 모두 (가능하면 다음엔 빠른 수행경로로 돌 수 있도록) 업데이트 합니다. 라인 34에서는 `gblcnt_mutex` 를 해제하고, 라인 35에서 성공을 리턴합니다.

**Quick Quiz 5.33:** Figure 5.12에서 왜 `add_count()` 와 `sub_count()` 를 모두 가지고 있는 거죠? 그냥 `add_count()` 에 음수를 넘기면 되지 않나요? ■

라인 38-50 은 `read_count()` 를 보이는데, 이 함수는 카운터의 합산된 값을 리턴합니다. 먼저 라인 48에서 해제하는 `gblcnt_mutex` 를 라인 43에서 잡는데, 이 락으로 `add_count()` 와 `sub_count()` 의 글로벌한 동작들을 배제시키고, 또한 쓰레드 생성과 종료 역시 배제시킵니다. 라인 44는 로컬 변수 `sum` 을 `globalcount` 의 값으로 초기화하고, 라인 45-47의 루프는 쓰레드별 `counter` 변수의 합을 구합니다. 그러고나서 라인 49에서 합을 리턴합니다.

Figure 5.13에서는 Figure 5.12에서 봤던 `add_`

```

1 static void globalize_count(void)
2 {
3     globalcount += counter;
4     counter = 0;
5     globalreserve -= countermax;
6     countermax = 0;
7 }
8
9 static void balance_count(void)
10 {
11     countermax = globalcountmax -
12         globalcount - globalreserve;
13     countermax /= num_online_threads();
14     globalreserve += countermax;
15     counter = countermax / 2;
16     if (counter > globalcount)
17         counter = globalcount;
18     globalcount -= counter;
19 }
20
21 void count_register_thread(void)
22 {
23     int idx = smp_thread_id();
24
25     spin_lock(&gblcnt_mutex);
26     counterp[idx] = &counter;
27     spin_unlock(&gblcnt_mutex);
28 }
29
30 void count_unregister_thread(int nthreadsexpected)
31 {
32     int idx = smp_thread_id();
33
34     spin_lock(&gblcnt_mutex);
35     globalize_count();
36     counterp[idx] = NULL;
37     spin_unlock(&gblcnt_mutex);
38 }

```

Figure 5.13: Simple Limit Counter Utility Functions

count(), sub\_count(), and read\_count()에서 사용하던 함수들을 보입니다.

라인 1-7은 globalize\_count() 함수인데, 이 함수는 현 쓰레드의 쓰레드별 카운터를 0으로 만들고, 글로벌 변수들을 적당한 값으로 만듭니다. 이 함수는 카운터의 합산값을 바꾸진 않지만 어떻게 카운터의 현재 값이 보여야 하는지를 바꾼다는 점이 중요합니다. 라인 3은 쓰레드의 counter 변수를 globalcount에 더하고 라인 4에서 counter를 0으로 만듭니다. 비슷하게, 라인 5는 쓰레드별 countermax를 globalreserve에서 빼고, 라인 6에서 countermax를 0으로 만듭니다. 이어서 설명될 balance\_count() 함수와 이 함수를 함께 이해하려면 Figure 5.11를 참고하는게 도움이 될겁니다.

라인 9-19는 balance\_count() 함수를 보이는 데, 이 함수는 간단히 말해서 globalize\_count()의 반대입니다. 이 함수가 하는일은 현 쓰레드의 countermax 변수를 카운터가 globalcountmax 한계치를 넘지 않는 한계에서 가장 큰 값을 갖도록 하는 것입니다. 현재 쓰레드의 countermax 변수를 바꾸는건 물론 counter, globalcount 그리고 globalreserve를 Figure 5.11에서 보여진 규칙을 지키도록 적절하게 조정하는 작업을 필요로 합니다. 이렇게 함으로써, balance\_count()는 add\_count()와 sub\_count()의 오버헤드가 적은 빠른 수행경로의 수행을 최대화 합니다.

라인 11-13은 globalcount나 globalreserve로 다뤄지지 않은 globalcountmax에서 이 쓰레드의 지분을 계산하고, 계산된 값을 이 쓰레드의 countermax에 대입합니다. 라인 14는 globalreserve를 올바르게 조정합니다. 라인 15는 이 쓰레드의 counter를 countermax 절반으로 만듭니다. 라인 16은 이 counter 값이 규칙을 깨지 않는 선에서 가능한 값인지 globalcount를 보고, 그렇지 않다면 라인 17에서 counter를 적절하게 감소시킵니다. 앞의 조건과 관계없이 마지막으로, 라인 18에서는 globalcount를 적절하게 조정합니다.

**Quick Quiz 5.34:** Figure 5.13의 라인 15에서는 왜 counter를 countermax / 2로 만들죠? 그냥 countermax 값을 가져오는게 더 간단하지 않나요? ■

Figure 5.14에 그린 것처럼 globalize\_count()와 balance\_count에 의해서 카운터 값들이 어떻게 바뀌는지 개요를 그려보는 게 도움이 될 겁니다. 시간은 왼쪽에서 오른쪽으로 흐르고, 가장 왼쪽의 구성은 대략 Figure 5.11의 그것입니다. 중간의 구성은 globalize\_count()가 쓰레드 0에 의해 수행되고 난 후의 각 카운터들의 관계입니다. 그림에서 볼 수 있듯, 쓰레드 0의 counter(그림에서의 “c 0”)는 globalcount에 더해지고, globalreserve

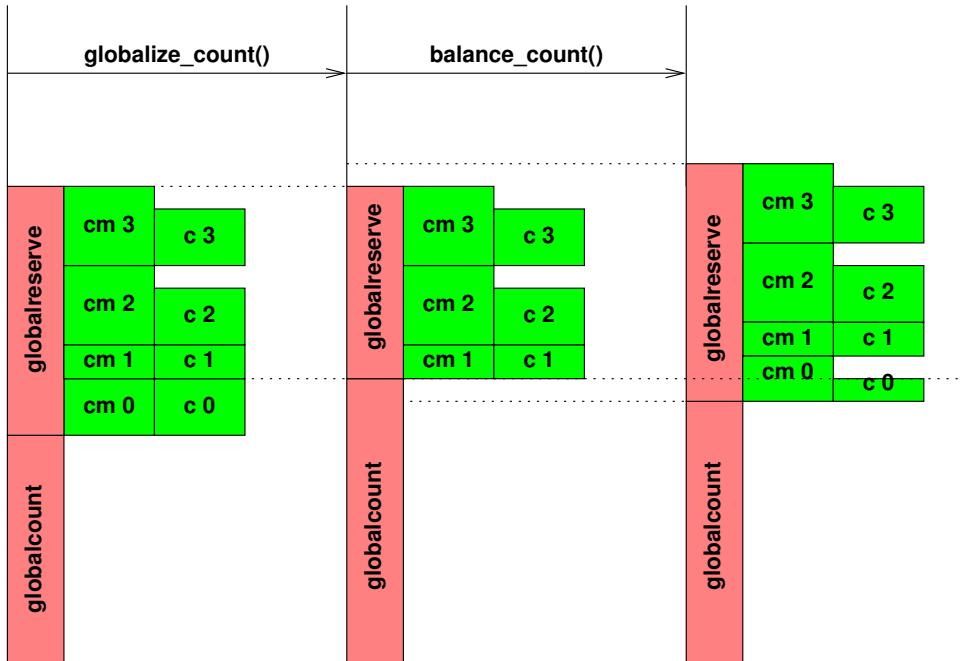


Figure 5.14: Schematic of Globalization and Balancing

는 그만큼 줄었습니다. 쓰레드 0 의 counter 와 countermax (그림에서의 “cm 0”)는 0이 되었습니다. 다른 세 쓰레드의 카운터들은 그대로입니다. 가장 원쪽 구성과 중간 구성 사이의 바닥쪽 점선을 보면 알 수 있듯이 이 변화는 전체 카운터의 값을 바꾸지 않았음을 참고하십시오. 바꿔 말하자면, globalcount 와 네 쓰레드의 counter 변수들의 값의 합은 두 구성 모두에서 동일합니다. 비슷하게, 위쪽 점선을 보면 알 수 있듯이, 이 변경은 globalcount 와 globalreserve 의 합에도 어떤 영향을 끼치거나 하지 않았습니다.

가장 오른쪽의 구성은 역시 쓰레드 0 에 의해 balance\_count() 가 수행된 이후의 카운터들의 관계를 보여줍니다. 다른 두개의 구성에 비해 올라간 수직의 선으로 보여지듯, 남은 카운트의 4분의 1이 쓰레드 0 의 countermax 에, 절반이 쓰레드 0 의 counter 에 더해졌습니다. 쓰레드 0 의 counter 에 더해진 양은 가운데와 오른쪽 구성의 가장 아래쪽의 두개의 점선으로 보여지듯이 전체 카운터의 값 (globalcount 와 세 쓰레드의 counter 변수의 값의 합) 을 바꾸지 않기 위해 globalcount 에서 빼졌습니다. globalreserve 변수 또한 이 변수가 네 쓰레드의 countermax 변수의 합과 동일하게 조정되었습니다. 쓰레드 0 의 counter 는 해당 쓰레드의 countermax 보다 작기 때문에, 쓰레드 0 은 또다시 자신의 카운터에서 곧바로 카운트 증가를 할 수 있습니다.

다.

**Quick Quiz 5.35:** Figure 5.14 에서 보면, 가운데와 오른쪽 구성의 합을 보면 알 수 있듯이, 한계까지 남은 카운트의 4분의 1이 쓰레드 0 에게 주어졌음에도, 8분의 1 만이 사용되었습니다. 왜 그런건가요? ■

라인 21-28 은 count\_register\_thread() 함수인데, 이 함수는 새로 생성된 쓰레드를 위한 상태를 만듭니다. 이 함수는 단순히 새로 생성된 쓰레드의 counter 변수로의 포인터를 상응하는 counterp [] 배열에서의 원소에 gblcnt\_mutex 의 보호 아래 설정합니다.

마지막으로, 라인 30-38 은 count\_unregister\_thread() 함수를 보여주는데, 이 함수는 곧 종료될 쓰레드를 위해 상태를 정리합니다. 라인 34 에서는 라인 37 에서 해제될 gblcnt\_mutex 를 잡습니다. 라인 35 에서는 globalize\_count() 를 호출해서 이 쓰레드의 카운터 상태를 정리하고, 라인 36 에서 이 쓰레드의 counterp [] 배열에서의 상응하는 원소를 정리합니다.

### 5.3.3 Simple Limit Counter Discussion

이 유형의 카운터는 add\_count() 와 sub\_count() 의 빠른 수행경로에서의 비교와 브랜치로 인한 약간

```

1 unsigned long __thread counter = 0;
2 unsigned long __thread countermax = 0;
3 unsigned long globalcountmax = 10000;
4 unsigned long globalcount = 0;
5 unsigned long globalreserve = 0;
6 unsigned long *counterp[NR_THREADS] = { NULL };
7 DEFINE_SPINLOCK(gblcnt_mutex);
8 #define MAX_COUNTERMAX 100

```

Figure 5.15: Approximate Limit Counter Variables

```

1 static void balance_count(void)
2 {
3     countermax = globalcountmax -
4         globalcount - globalreserve;
5     countermax /= num_online_threads();
6     if (countermax > MAX_COUNTERMAX)
7         countermax = MAX_COUNTERMAX;
8     globalreserve += countermax;
9     counter = countermax / 2;
10    if (counter > globalcount)
11        counter = globalcount;
12    globalcount -= counter;
13 }

```

Figure 5.16: Approximate Limit Counter Balancing

의 오버헤드가 있지만 합산값이 0에 가까울 때엔 매우 빠릅니다. 하지만, 쓰레드별 coutnermax의 사용으로 인해 카운터의 합산값은 globalcountmax 근처도 안갔는데 add\_count() 가 실패할 수도 있습니다. 유사하게, sub\_count() 는 합산값이 0 근처도 안갔는데 실패할 수 있습니다.

많은 경우에 이런 동작은 문제가 됩니다. 설령 globalcountmax 가 대략적인 한계치라고는 해도, 보통은 정확히 얼마나 대략적으로 조정되어야 하는지에 대한 한계는 존재합니다. 추정 정도를 제한하는 한 방법은 쓰레드별 coutnermax 인스턴스의 값에 최대값 한계를 내포시키는 것입니다. 이 방법이 다음 섹션에서 사용됩니다.

### 5.3.4 Approximate Limit Counter Implementation

이 구현 (count\_lim\_app.c) 은 앞 섹션의 것 (Figures 5.10, 5.12, 5.13)들과 상당히 비슷하기 때문에, 여기에선 다른 부분만 이야기 합니다. Figure 5.15 는 쓰레드별 countermax 의 허용되는 최대값을 가리키는 MAX\_COUNTERMAX 가 추가되었다는 점을 제외하고 Figure 5.10 와 똑같습니다.

비슷하게, Figure 5.16 는 라인 6 과 7 에서 쓰레드별 countermax 변수에 MAX\_COUNTERMAX 한계를 적용하는 내용이 추가된 걸 제외하고는 Figure 5.13 의 balance\_count() 함수와 동일합니다.

### 5.3.5 Approximate Limit Counter Discussion

이 변경들은 앞 섹션에서 보았던 한계치의 비정확성을 매우 줄여줍니다만, 다른 문제를 드러냅니다: MAX\_COUNTERMAX 값은 워크로드에 따라 빠른 수행경로로 접근 비율이 바뀝니다. 쓰레드의 수가 늘어나면, 빠른 수행경로로 이외의 경로를 통하는 것은 성능과 확장성에 모두 문제가 될겁니다. 하지만, 이 문제는 일단 미뤄두고 정확한 한계치를 갖는 카운터에 대해 이야기해 봅시다.

## 5.4 Exact Limit Counters

5.4 에서 이야기한 정확한 구조체 할당 한계 문제를 풀기 위해선 정확히 그 한계를 넘겼을 때 알려주는 리미트 카운터가 필요합니다. 그런 리미트 카운터를 구현하는 한가지 방법은 예약된 카운트를 가지고 있는 쓰레드들에게 그것을 포기하게 하는 것입니다. 이렇게 하는 방법 중 하나는 어토믹 인스트럭션들입니다. 물론, 어토믹 인스트럭션들은 빠른 수행경로를 느리게 만들겁니다만, 시도조차 해보지 않는것도 웃긴일일 겁니다.

### 5.4.1 Atomic Limit Counter Implementation

불행히도, 한 쓰레드가 다른 쓰레드의 카운트를 안전하게 없애려면, 두 쓰레드 모두 각 쓰레드의 counter 와 countermax 변수를 함께 어토믹하게 조정해야 할겁니다. 이걸 해결하는 일반적인 방법은, 예를 들면 32-비트 변수가 있다면, 앞쪽 16 비트는 counter를, 뒷쪽 16 비트는 countermax 를 나타내게 하는 식으로 두 변수를 한개의 변수로 합치는 것입니다.

**Quick Quiz 5.36:** 쓰레드의 counter 와 countermax 변수를 한번에 어토믹하게 수정해야 하는 이유가 뭐죠? 각 변수를 개별적으로 어토믹하게 수정해도 충분하지 않아요? ■

간단한 어토믹 리미트 카운터를 위한 변수와 액세스 함수들을 Figure 5.17 (count\_lim\_atomic.c) 에 보였습니다. 앞의 알고리즘에서의 counter 와 countermax 변수들은 라인 1 에 있는 하나의 변수 ctrandmax 에 counter 는 앞쪽 절반에, countermax 는 뒷쪽 절반에 위치하도록 합쳐졌습니다. 이 변수는 atomic\_t 타입으로, int 형의 값을 갖습니다.

라인 2-6 은 globalcountmax, globalcount, globalreserve, counterp, 그리고 gblcnt\_mutex 정의를 보이는데, 이들은 Figure 5.15 에 있는 것들과 비슷한 역할을 합니다. 라인 7 은 ctrandmax 의 각 절반에 사용되는 비트의 수를 나타내는 CM\_BITS 를

```

1 atomic_t __thread ctrandmax = ATOMIC_INIT(0);
2 unsigned long globalcountmax = 10000;
3 unsigned long globalcount = 0;
4 unsigned long globalreserve = 0;
5 atomic_t *counterp[NR_THREADS] = { NULL };
6 DEFINE_SPINLOCK(gblcnt_mutex);
7 #define CM_BITS (sizeof	atomic_t) * 4
8 #define MAX_COUNTERMAX ((1 << CM_BITS) - 1)
9
10 static void
11 split_ctrandmax_int(int cami, int *c, int *cm)
12 {
13     *c = (cami >> CM_BITS) & MAX_COUNTERMAX;
14     *cm = cami & MAX_COUNTERMAX;
15 }
16
17 static void
18 split_ctrandmax(atomic_t *cam, int *old,
19                  int *c, int *cm)
20 {
21     unsigned int cami = atomic_read(cam);
22
23     *old = cami;
24     split_ctrandmax_int(cami, c, cm);
25 }
26
27 static int merge_ctrandmax(int c, int cm)
28 {
29     unsigned int cami;
30
31     cami = (c << CM_BITS) | cm;
32     return ((int)cami);
33 }

```

Figure 5.17: Atomic Limit Counter Variables and Access Functions

정의하고, 라인 8에서는 ctrandmax의 각 절반이 가질 수 있는 최대값을 나타내는 MAX\_COUNTERMAX를 정의합니다.

**Quick Quiz 5.37:** Figure 5.17의 라인 7에서는 C 표준을 어기는거 아닌가요? ■

라인 10-15는 split\_ctrandmax\_int() 함수를 보여주는데, 이 함수는 atomic\_t ctrandmax 변수로부터 얻어온 int 값을 받아서, counter (c) 와 countermax (cm) 으로 쪼갭니다. 라인 13은 이 int로부터 앞쪽 절반을 빼어내어 인자로 받은 c에 넣고, 라인 14에서는 뒷쪽 절반을 빼어내어 인자로 받은 cm에 넣습니다.

라인 17-25는 split\_ctrandmax() 함수를 보여주는데, 이 함수는 라인 21에서 주어진 변수로부터 int 값을 읽어내고, 라인 23에서 그 값을 인자로 받은 old에 저장하고, 라인 24에서 split\_ctrandmax\_int()를 호출해 쪼개는 작업을 합니다.

**Quick Quiz 5.38:** ctrandmax 변수는 하나 뿐인데, Figure 5.17의 라인 18에서는 왜 굳이 포인터로 받는거죠? ■

라인 27-33은 merge\_ctrandmax() 함수인데, 이 함수는 split\_ctrandmax() 함수의 반대의 일을 하는 것으로 볼 수 있습니다. 라인 31에서 c와 cm으로

받은 counter와 countermax 값을 합쳐서 그 결과값을 리턴합니다.

**Quick Quiz 5.39:** Figure 5.17의 merge\_ctrandmax()는 왜 바로 atomic\_t에 값을 저장하지 않고 int 값을 리턴하는 거죠? ■

Figure 5.18는 add\_count()와 sub\_count() 함수를 보입니다.

라인 1-32는 add\_count() 함수를 보아는데, 이 함수는 라인 8-15에 빠른 수행 경로가, 나머지에는 느린 수행경로가 있습니다. 빠른 수행경로의 라인 8-14는 라인 13-14에서 실제 CAS를 atomic\_cmpxchg() 함수로 수행하는 compare-and-swap (CAS) 루프를 구성합니다. 라인 9는 현재 쓰레드의 ctrandmax 변수를 counter (c에) 와 countermax (cm에) 으로 쪼개고, 기존의 ctrandmax가 갖는 int 값을 old에 넣어 둡니다. 라인 10에서는 delta 값이 로컬하게 처리 가능할지 (인티저 오버플로우를 막기 위한 처리를 하면서) 체크하고, 만약 그렇지 않다면 라인 11의 느린 수행경로를 밟게 됩니다. 로컬하게 처리 가능하다면, 라인 12에서 업데이트된 counter 값을 원본 countermax 값과 조합해서 new를 만듭니다. 라인 13-14에서는 atomic\_cmpxchg() 함수를 이용해 이 쓰레드의 ctrandmax 변수를 old와 어토믹하게 비교하고, 만약 비교 결과 같다면 그 값을 new로 어토믹하게 업데이트 합니다. 만약 비교 결과가 같다면 라인 15에서 성공을 리턴하고, 그렇지 않았다면 라인 9의 루프에서 실행을 계속합니다.

**Quick Quiz 5.40:** 우웩! Figure 5.18 라인 11의 저더러운 goto는 웬말이예요? break 몰라요??? ■

**Quick Quiz 5.41:** Figure 5.18의 라인 13-14의 atomic\_cmpxchg() 함수는 어떻게 실패할 수 있죠? 우린 이전 값을 라인 9에서 가져오고 나서 바꾼 적 없잖아요! ■

Figure 5.18의 라인 16-31은 add\_count()의 느린 수행경로를 보아는데, 라인 17에서 얻어오고 라인 24와 30에서 해제하는 gblcnt\_mutex로 보호됩니다. 라인 18에서는 globalize\_count()를 호출하는데, 이 함수는 이 쓰레드의 상태를 글로벌 카운터로 옮겨줍니다. 라인 19-20은 delta 값이 현재의 글로벌 상태에 사용 가능한지 체크하고, 불가능하다면 라인 21에서 fluch\_local\_count()를 호출해서 모든 쓰레드의 로컬 스테이트를 글로벌 카운터로 몰아넣고, 라인 22-23에서 delta가 이제는 사용 가능한지 다시 체크합니다. 이후에도 delta 더하기가 불가능하다면, 라인 24에서 gblcnt\_mutex를 해제하고 라인 25에서 실패를 리턴합니다.

그렇지 않다면, 라인 28에서 delta를 글로벌 카운터에 더하고, 라인 29에서 만약 적절하다면 카운트를 로컬 스테이트에 분산시킨 후, 라인 30에서 gblcnt\_

```

1 int add_count(unsigned long delta)
2 {
3     int c;
4     int cm;
5     int old;
6     int new;
7
8     do {
9         split_ctrandmax(&ctrandmax, &old, &c, &cm);
10        if (delta > MAX_COUNTERMAX || c + delta > cm)
11            goto slowpath;
12        new = merge_ctrandmax(c + delta, cm);
13    } while (atomic_cmpxchg(&ctrandmax,
14                           old, new) != old);
15
16    return 1;
17 slowpath:
18    spin_lock(&gblcnt_mutex);
19    globalize_count();
20    if (globalcountmax - globalcount -
21        globalreserve < delta) {
22        flush_local_count();
23        if (globalcount - globalcount -
24            globalreserve < delta) {
25            spin_unlock(&gblcnt_mutex);
26            return 0;
27        }
28        globalcount += delta;
29        balance_count();
30        spin_unlock(&gblcnt_mutex);
31        return 1;
32    }
33
34 int sub_count(unsigned long delta)
35 {
36     int c;
37     int cm;
38     int old;
39     int new;
40
41     do {
42         split_ctrandmax(&ctrandmax, &old, &c, &cm);
43         if (delta > c)
44             goto slowpath;
45         new = merge_ctrandmax(c - delta, cm);
46     } while (atomic_cmpxchg(&ctrandmax,
47                           old, new) != old);
48
49    return 1;
50 slowpath:
51    spin_lock(&gblcnt_mutex);
52    globalize_count();
53    if (globalcount < delta) {
54        flush_local_count();
55        if (globalcount < delta) {
56            spin_unlock(&gblcnt_mutex);
57            return 0;
58        }
59        globalcount -= delta;
60        balance_count();
61        spin_unlock(&gblcnt_mutex);
62        return 1;
63    }

```

Figure 5.18: Atomic Limit Counter Add and Subtract

```

1 unsigned long read_count(void)
2 {
3     int c;
4     int cm;
5     int old;
6     int t;
7     unsigned long sum;
8
9     spin_lock(&gblcnt_mutex);
10    sum = globalcount;
11    for_each_thread(t)
12        if (counterp[t] != NULL) {
13            split_ctrandmax(counterp[t], &old, &c, &cm);
14            sum += c;
15        }
16    spin_unlock(&gblcnt_mutex);
17    return sum;
18 }

```

Figure 5.19: Atomic Limit Counter Read

mutex 를 해제하고, 마지막으로 라인 31 에서 성공을 리턴합니다.

Figure 5.18 의 라인 34-63 에서는 sub\_count() 를 보이는데, 이 함수는 add\_count() 와 유사하게 구성되어 있어서, 라인 41-48 에 빠른 수행경로를, 그리고 라인 49-62 에 누린 수행경로를 갖습니다. 이 함수의 각 라인별 분석은 독자 여러분의 연습문제로 남겨두겠습니다.

Figure 5.19 는 read\_count() 함수를 보입니다. 라인 9 에서 gblcnt\_mutex 를 잡고 라인 16 에서 해제합니다. 라인 10 에서는 로컬 변수 sum 을 globalcount 의 값으로 초기화하고, 라인 11-15 의 루프에서는 쓰레드별 카운터를 이 함에 더하고 라인 13 에서 각 쓰레드별 카운터를 split\_ctrandmax 를 사용해서 고립시킵니다. 마지막으로, 라인 17 에서 아까 만든 합을 리턴합니다.

Figure 5.20 와 5.21 는 유ти리티처럼 사용되는 함수들인 globalize\_count(), flush\_local\_count(), balance\_count(), count\_register\_thread(), 그리고 count\_unregister\_thread() 의 코드를 보입니다. globalize\_count() 의 코드는 Figure 5.20 의 라인 1-12 에 있는데 앞의 알고리즘과 거의 같지만 라인 7의, counter 와 countermax 를 ctrandmax 에서 분할해 내기 위한 코드의 추가가 차이점입니다.

모든 쓰레드의 로컬 카운터 상태를 글로벌 카운터로 옮기는, flush\_local\_count() 의 코드는 라인 14-32 에 있습니다. 라인 22 에서는 globalreserve 의 값이 모든 쓰레드별 카운트를 허용하는지 체크하고 아니라면 라인 23 에서 리턴합니다. 그렇지 않다면, 라인 24 에서 로컬 변수 zero 를 counter 와 countermax 조합된 0으로 만듭니다. 라인 25-31 의 루프에서는 각 쓰레드를 순회합니다. 라인 26 에서 현재 쓰레드가 카운터 상태를 가지고 있는지 보고, 만약

```

1 static void globalize_count(void)
2 {
3     int c;
4     int cm;
5     int old;
6
7     split_ctrandmax(&ctrandmax, &old, &c, &cm);
8     globalcount += c;
9     globalreserve -= cm;
10    old = merge_ctrandmax(0, 0);
11    atomic_set(&ctrandmax, old);
12 }
13
14 static void flush_local_count(void)
15 {
16     int c;
17     int cm;
18     int old;
19     int t;
20     int zero;
21
22     if (globalreserve == 0)
23         return;
24     zero = merge_ctrandmax(0, 0);
25     for_each_thread(t)
26         if (counterp[t] != NULL) {
27             old = atomic_xchg(counterp[t], zero);
28             split_ctrandmax_int(old, &c, &cm);
29             globalcount += c;
30             globalreserve -= cm;
31         }
32 }

```

Figure 5.20: Atomic Limit Counter Utility Functions 1

그렇다면 라인 27-30에서 그 상태를 글로벌 카운터로 옮깁니다. 라인 27에서는 현재 쓰레드의 상태를 어토믹하게 0으로 바꿈과 동시에 얻어옵니다. 라인 28에서는 이 상태를 자신의 counter (로컬 변수 c로) 와 countermax (로컬 변수 cm으로)로 분할합니다. 라인 29에서 이 쓰레드의 counter를 globalcount에 더하고 라인 30에서 이 쓰레드의 countermax를 globalreserve에서 뺍니다.

**Quick Quiz 5.42:** Figure 5.20의 라인 14에서 flush\_local\_count()가 ctrandmax 변수를 0으로 만든 후 그냥 다시 값을 넣을 수 없는 이유는 뭐죠? ■

**Quick Quiz 5.43:** Figure 5.20의 라인 27에서 flush\_local\_count()가 ctrandmax 변수를 비우는 동안 add\_count()나 sub\_count()의 빠른 수행경로가 ctrandmax를 함께 사용하면서 동시에 수행되지 못하는 이유는 뭐죠? ■

Figure 5.21의 라인 1-22는 호출한 쓰레드의 로컬 ctrandmax 변수를 재설정하는 balance\_count() 함수의 코드를 보여줍니다. 이 함수는 앞의 알고리즘과 상당히 유사합니다만, ctrandmax 변수의 병합 작업을 처리하는 부분이 추가되었습니다. 해당 코드의 자세한 분석은 라인 24에 시작하는 count\_register\_thread() 함수와 라인 33에서 시작하는 count\_unregister\_thread() 함수와 함께 독자

```

1 static void balance_count(void)
2 {
3     int c;
4     int cm;
5     int old;
6     unsigned long limit;
7
8     limit = globalcountmax - globalcount -
9         globalreserve;
10    limit /= num_online_threads();
11    if (limit > MAX_COUNTERMAX)
12        cm = MAX_COUNTERMAX;
13    else
14        cm = limit;
15    globalreserve += cm;
16    c = cm / 2;
17    if (c > globalcount)
18        c = globalcount;
19    globalcount -= c;
20    old = merge_ctrandmax(c, cm);
21    atomic_set(&ctrandmax, old);
22 }
23
24 void count_register_thread(void)
25 {
26     int idx = smp_thread_id();
27
28     spin_lock(&gblcnt_mutex);
29     counterp[idx] = &ctrandmax;
30     spin_unlock(&gblcnt_mutex);
31 }
32
33 void count_unregister_thread(int nthreadsexpected)
34 {
35     int idx = smp_thread_id();
36
37     spin_lock(&gblcnt_mutex);
38     globalize_count();
39     counterp[idx] = NULL;
40     spin_unlock(&gblcnt_mutex);
41 }

```

Figure 5.21: Atomic Limit Counter Utility Functions 2

여러분의 연습문제로 남겨두겠습니다.

**Quick Quiz 5.44:** atomic\_set()은 주어진 atomic\_t에 단순히 스토어를 할 뿐인데, 어떻게 Figure 5.21의 라인 21에서의 balance\_count()는 flush\_local\_count()의 해당 변수에 동시에 가해지는 업데이트에도 불구하고 올바르게 동작할 수 있는 거죠? ■

다음 섹션에서는 이 설계를 질적으로 평가해 봅니다.

## 5.4.2 Atomic Limit Counter Discussion

이것은 실제로 카운터가 그 리미트를 가지면서도 어떤 방법으로든 사용될 수 있는 최초의 구현입니다만, 빠른 수행경로에 일부 시스템에서는 빠른 수행경로를 매우 느리게 만들 수 있는 어토믹 오퍼레이션을 추가하는 추가비용을 갖습니다. 일부 워크로드에서는 이 성능 저하가 조절될 수 있겠지만, 더 나은 읽기 쪽 성능을 위한 알고리즘을 찾아보는 것도 좋을 것입니다. 그런 알고리즘 중 하나는 다른 쓰레드로부터 카운트를 훔치기 위해

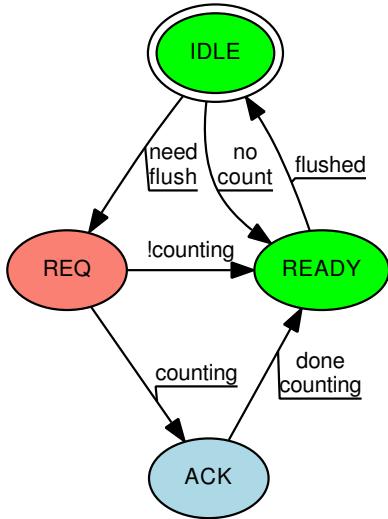


Figure 5.22: Signal-Theft State Machine

시그널 핸들러를 사용합니다. 시그널 핸들러는 시그널을 받은 쓰레드의 컨텍스트에서 동작하기 때문에, 다음 섹션에서 살펴보겠지만, 어토믹 오퍼레이션이 필요 없습니다.

**Quick Quiz 5.45:** 하지만 시그널 핸들러는 수행 중에 다른 CPU로 옮겨져서 수행될 수도 있잖아요. 이런 가능성을 쓰레드와 해당 쓰레드를 인터럽트 하는 시그널 핸들러 사이의 안정적인 통신을 위해 어토믹 인스트럭션과 메모리 베리어를 필요로 하게 만들지 않을까요? ■

#### 5.4.3 Signal-Theft Limit Counter Design

쓰레드별 상태는 이제 연관된 쓰레드에 의해서만 조정된다고는 해도, 여전히 시그널 핸들러를 이용해 동기화를 할 필요가 있습니다. 이 동기화는 Figure 5.22에 보여지는 스테이트 머신에 의해 제공됩니다. 해당 스테이트 머신은 IDLE 상태에서 시작하고 `add_count()`나 `sub_count()`가 로컬 쓰레드의 카운트의 합과 글로벌 카운트가 주어진 리퀘스트를 수용할 수 없다는 걸 알았을 때, 관련된 느린 수행 경로는 각 쓰레드의 theft 상태를 REQ로 만듭니다(해당 쓰레드가 카운트가 있을 경우이고, 그렇지 않다면 READY로 곧바로 변환시킵니다). 초록색으로 표시되어 있듯, `gblcnt_mutex` 락을 쥐고 있는 느린 수행 경로에게만 IDLE 상태로부터의 변환이 허가되어 있습니다.<sup>3</sup> 해당 느린 수행 경로는 이후 각 쓰레드에 시그널을 보내고, 그에 상응하는 시그

<sup>3</sup> 이 책의 흑백 버전을 위해 말해두자면, IDLE과 READY는 초록, REQ는 빨강, 그리고 ACK는 파란색으로 되어 있습니다.

```

1 #define THEFT_IDLE 0
2 #define THEFT_REQ 1
3 #define THEFT_ACK 2
4 #define THEFT_READY 3
5
6 int __thread theft = THEFT_IDLE;
7 int __thread counting = 0;
8 unsigned long __thread counter = 0;
9 unsigned long __thread countermax = 0;
10 unsigned long globalcountmax = 10000;
11 unsigned long globalcount = 0;
12 unsigned long globalreserve = 0;
13 unsigned long *counterp[NR_THREADS] = { NULL };
14 unsigned long *countermaxp[NR_THREADS] = { NULL };
15 int *theftp[NR_THREADS] = { NULL };
16 DEFINE_SPINLOCK(gblcnt_mutex);
17 #define MAX_COUNTERMAX 100
  
```

Figure 5.23: Signal-Theft Limit Counter Data

널 핸들러들이 연관된 쓰레드의 `theft`와 `counting` 변수들을 체크합니다. 만약 `theft` 상태가 `REQ`가 아니라면 시그널 핸들러는 상태를 바꿀 권한이 없고, 따라서 그냥 리턴합니다. 그렇지 않고, `counting` 변수가 값이 있어 현재 쓰레드의 빠른 수행 경로가 실행 중이란 것을 알게 된다면, 시그널 핸들러는 `theft` 상태를 `ACK`로, 그렇지 않다면 `READY`로 바꿉니다.

파란색으로 표시되어 있듯, `theft` 상태가 `ACK`이라면 빠른 수행 경로만이 `theft` 상태를 바꿀 수 있습니다. 빠른 수행 경로가 완료되면, `theft` 상태를 `READY`로 바꿉니다.

한번 느린 수행 경로가 한 쓰레드의 `theft` 상태가 `READY`임을 봤다면, 해당 느린 수행 경로는 해당 쓰레드의 카운트를 흡칠 권한을 갖습니다. 해당 느린 수행 경로는 이후 해당 쓰레드의 `theft` 상태를 `IDLE`로 만듭니다.

**Quick Quiz 5.46:** Figure 5.22에서 `REQ` `theft` 상태는 왜 빨간색으로 칠해졌나요? ■

**Quick Quiz 5.47:** Figure 5.22에서, 두개의 분리된 `REQ`와 `ACK` `theft` 상태를 갖는 이유가 뭐죠? 왜 그 두 상태를 하나의 `REQACK` 상태로 만들어서 스테이트 머신을 간단하게 만들지 않는 거예요? 만약 그렇게 하면 그 상태에 먼저 도달하는 시그널 핸들러나 빠른 수행 경로가 상태를 `READY`로 바꿀 수 있을 텐데요. ■

#### 5.4.4 Signal-Theft Limit Counter Implementation

Figure 5.23 (`count_lim_sig.c`)는 signal-theft based counter 구현에 사용되는 데이터 구조를 보입니다. 라인 1-7에서는 앞의 섹션에서 설명한 상태들과 쓰레드별 theft 스테이트 머신을 위한 값들을 정의합니다. 라인 8-17은 앞의 구현과 비슷합니다만, 라인 14와 15에 쓰레드의 `countermax`와 `theft` 변수에의 원격에서의 접근을 허가하기 위한 코드가 추가되었습니다.

```

1 static void globalize_count(void)
2 {
3     globalcount += counter;
4     counter = 0;
5     globalreserve -= countermax;
6     countermax = 0;
7 }
8
9 static void flush_local_count_sig(int unused)
10 {
11     if (ACCESS_ONCE(theft) != THEFT_REQ)
12         return;
13     smp_mb();
14     ACCESS_ONCE(theft) = THEFT_ACK;
15     if (!counting) {
16         ACCESS_ONCE(theft) = THEFT_READY;
17     }
18     smp_mb();
19 }
20
21 static void flush_local_count(void)
22 {
23     int t;
24     thread_id_t tid;
25
26     for_each_tid(t, tid)
27     if (theftp[t] != NULL) {
28         if (*countermaxp[t] == 0) {
29             ACCESS_ONCE(*theftp[t]) = THEFT_READY;
30             continue;
31         }
32         ACCESS_ONCE(*theftp[t]) = THEFT_REQ;
33         pthread_kill(tid, SIGUSR1);
34     }
35     for_each_tid(t, tid) {
36         if (theftp[t] == NULL)
37             continue;
38         while (ACCESS_ONCE(*theftp[t]) != THEFT_READY) {
39             poll(NULL, 0, 1);
40             if (ACCESS_ONCE(*theftp[t]) == THEFT_REQ)
41                 pthread_kill(tid, SIGUSR1);
42         }
43         globalcount += *counterp[t];
44         *counterp[t] = 0;
45         globalreserve -= *countermaxp[t];
46         *countermaxp[t] = 0;
47         ACCESS_ONCE(*theftp[t]) = THEFT_IDLE;
48     }
49 }
50
51 static void balance_count(void)
52 {
53     countermax = globalcountmax -
54     globalcount - globalreserve;
55     countermax /= num_online_threads();
56     if (countermax > MAX_COUNTERMAX)
57         countermax = MAX_COUNTERMAX;
58     globalreserve += countermax;
59     counter = countermax / 2;
60     if (counter > globalcount)
61         counter = globalcount;
62     globalcount -= counter;
63 }

```

Figure 5.24: Signal-Theft Limit Counter Value-Migration Functions

Figure 5.24 는 쓰레드별 변수와 전역 변수 사이에 카운트를 옮겨주는 함수를 보입니다. 라인 1-7은 `globalize_count()` 함수를 보이는데, 이 함수는 앞의 구현과 동일합니다. 라인 9-19는 `flush_local_count_sig()` 함수로, 훔치기 과정에서 사용되는 시그널 핸들러입니다. 라인 11과 12에서는 `theft` 상태가 `REQ` 인지 확인하고, 아니라면 변경 없이 리턴합니다. 라인 13에서는 `theft` 변수의 셱플링이 해당 변수에의 변경 이전에 이루어졌음을 분명히 하기 위해 메모리 배리어를 칩니다. 라인 14는 `theft` 상태를 `ACK`로 놓고, 라인 15에서는 이 쓰레드의 빠른 수행 경로가 수행중인지 확인 후, 라인 16에서 `theft` 상태를 `READY`로 놓습니다.

**Quick Quiz 5.48:** Figure 5.24 의 `flush_local_count_sig()` 함수에서는 왜 `theft` 쓰레드별 변수의 사용을 `ACCESS_ONCE()`로 감싼거죠? ■

라인 21-49는 `flush_local_count()`를 보입니다. 이 함수는 느린 수행 경로에서 모든 쓰레드의 로컬 카운트를 비우기 위해 호출됩니다. 라인 26-34의 루프에서는 로컬 카운트가 있는 모든 쓰레드의 `theft` 상태를 바꾸고, 해당 쓰레드들에 시그널을 날립니다. 라인 27에서는 존재하지 않는 쓰레드들을 스kip합니다. 그렇지 않다면, 라인 28에서 현재 쓰레드가 로컬 카운트를 가지고 있는지 보고, 가지고 있지 않다면 라인 29에서 해당 쓰레드의 `theft` 상태를 `READY`로 바꾸고 라인 30에서 다음 쓰레드로 넘어갑니다. 그렇지 않고 현재 쓰레드가 로컬 카운트를 가지고 있다면, 라인 32에서 해당 쓰레드의 `theft` 상태를 `REQ`로 바꾸고, 라인 33에서 시그널을 날립니다.

**Quick Quiz 5.49:** Figure 5.24 에서, 왜 다른 쓰레드의 `countermax` 변수를 바로 접근해도 안전한 거죠? ■

**Quick Quiz 5.50:** Figure 5.24 에서, 왜 라인 33은 현재 쓰레드가 자기 자신에게 시그널을 보내는지 체크하지 않나요? ■

**Quick Quiz 5.51:** Figure 5.24 의 코드는 gcc 와 POSIX에서 동작합니다. ISO C 표준에서 동작하게 하려면 뭐가 필요할까요? ■

라인 35-48의 루프는 각 쓰레드가 `READY` 상태에도 달하길 기다리고, 이후 해당 쓰레드의 카운트를 훔칩니다. 라인 36-37은 존재하지 않는 쓰레드들을 스kip하고, 라인 38-42의 루프에서 현재 쓰레드의 `theft` 상태가 `READY`가 되길 기다립니다. 라인 39에서는 우선순위 역전(priority-inversion) 문제를 막기 위해 1밀리세컨드 동안 블락되고, 라인 40에서 해당 쓰레드의 시그널이 아직 도착하지 않은 것으로 판단되면 라인 41에서 시그널을 다시 날립니다. 현재 살펴보고 있는 쓰레드의 상태가 마침내 `READY`가 되면 실행 흐름은 라인 43에 도달해 라인 43-46에서 훔치기를 시전합니다. 라인 47은 해당 쓰레드의 `theft` 상태를 다시 `IDLE`로 되돌립

```

1 int add_count(unsigned long delta)
2 {
3     int fastpath = 0;
4
5     counting = 1;
6     barrier();
7     if (countermax - counter >= delta &&
8         ACCESS_ONCE(theft) <= THEFT_REQ) {
9         counter += delta;
10        fastpath = 1;
11    }
12    barrier();
13    counting = 0;
14    barrier();
15    if (ACCESS_ONCE(theft) == THEFT_ACK) {
16        smp_mb();
17        ACCESS_ONCE(theft) = THEFT_READY;
18    }
19    if (fastpath)
20        return 1;
21    spin_lock(&gblcnt_mutex);
22    globalize_count();
23    if (globalcountmax - globalcount -
24        globalreserve < delta) {
25        flush_local_count();
26        if (globalcountmax - globalcount -
27            globalreserve < delta) {
28            spin_unlock(&gblcnt_mutex);
29            return 0;
30        }
31    }
32    globalcount += delta;
33    balance_count();
34    spin_unlock(&gblcnt_mutex);
35    return 1;
36 }

```

Figure 5.25: Signal-Theft Limit Counter Add Function

니다.

**Quick Quiz 5.52:** Figure 5.24 의 라인 41 에서는 왜 시그널을 다시 보내죠? ■

라인 51-63 에서는 balance\_count () 함수를 보아는데, 앞의 예제와 비슷합니다.

Figure 5.25 는 add\_count () 함수를 보입니다. 라인 5-20 에는 빠른 수행 경로가, 라인 21-35 에는 느린 수행 경로가 있습니다. 라인 5 에서는 쓰레드별 counting 변수를 1로 만들어서 이후에 이 쓰레드를 인터럽트하는 어떤 시그널 핸들러도 theft 상태를 READY 가 아니라 ACK 로 설정하게 해둠으로써, 이 빠른 수행 경로가 올바르게 완료되도록 합니다. 라인 6 은 컴파일러가 빠른 수행 경로의 본체가 counting 설정보다 앞에 위치하도록 재배치 하는 것을 막아줍니다. 라인 7 과 8 은 쓰레드별 데이터가 add\_count () 를 처리할 수 있는지 확인하고 현재 수행중인 훔치기 작업이 없다면 라인 9 에서 빠른 수행 경로 더하기 연산을 수행하고 라인 10 에서 빠른 수행 경로가 진행됨을 알립니다.

어떤 경우든, 라인 12 에서 컴파일러가 빠른 수행 경로 본체가 라인 13 뒤에 오도록 재배치해 이후의 시그널 핸들러가 훔치기 작업을 하는 사태를 만들지 못하게

```

38 int sub_count(unsigned long delta)
39 {
40     int fastpath = 0;
41
42     counting = 1;
43     barrier();
44     if (counter >= delta &&
45         ACCESS_ONCE(theft) <= THEFT_REQ) {
46         counter -= delta;
47         fastpath = 1;
48     }
49     barrier();
50     counting = 0;
51     barrier();
52     if (ACCESS_ONCE(theft) == THEFT_ACK) {
53         smp_mb();
54         ACCESS_ONCE(theft) = THEFT_READY;
55     }
56     if (fastpath)
57         return 1;
58     spin_lock(&gblcnt_mutex);
59     globalize_count();
60     if (globalcount < delta) {
61         flush_local_count();
62         if (globalcount < delta) {
63             spin_unlock(&gblcnt_mutex);
64             return 0;
65         }
66     }
67     globalcount -= delta;
68     balance_count();
69     spin_unlock(&gblcnt_mutex);
70     return 1;
71 }

```

Figure 5.26: Signal-Theft Limit Counter Subtract Function

합니다. 라인 14 에서는 다시 컴파일러 재배치를 막고, 라인 15 에서 시그널 핸들러가 theft 상태를 READY 로 바꿨는지 보고, 만약 그렇다면 라인 16 에서 라인 17 에서 READY 로 설정한 상태를 본 CPU 는 라인 9 의 결과도 보도록 해줍니다. 라인 9 에서의 빠른 수행 경로 더하기가 실행되었다면, 라인 20 에서 성공을 리턴합니다.

그렇지 않다면, 라인 21 부터 시작되는 느린 수행 경로로 떨어집니다. 느린 수행 경로의 구조는 앞의 예제들과 유사하므로, 분석은 독자 여러분의 연습 문

```

1 unsigned long read_count(void)
2 {
3     int t;
4     unsigned long sum;
5
6     spin_lock(&gblcnt_mutex);
7     sum = globalcount;
8     for_each_thread(t)
9         if (counterp[t] != NULL)
10             sum += *counterp[t];
11     spin_unlock(&gblcnt_mutex);
12     return sum;
13 }

```

Figure 5.27: Signal-Theft Limit Counter Read Function

```

1 void count_init(void)
2 {
3     struct sigaction sa;
4
5     sa.sa_handler = flush_local_count_sig;
6     sigemptyset(&sa.sa_mask);
7     sa.sa_flags = 0;
8     if (sigaction(SIGUSR1, &sa, NULL) != 0) {
9         perror("sigaction");
10        exit(-1);
11    }
12 }
13
14 void count_register_thread(void)
15 {
16     int idx = smp_thread_id();
17
18     spin_lock(&gblcnt_mutex);
19     counterp[idx] = &counter;
20     countermaxp[idx] = &countermax;
21     theftp[idx] = &theft;
22     spin_unlock(&gblcnt_mutex);
23 }
24
25 void count_unregister_thread(int nthreadsexpected)
26 {
27     int idx = smp_thread_id();
28
29     spin_lock(&gblcnt_mutex);
30     globalize_count();
31     counterp[idx] = NULL;
32     countermaxp[idx] = NULL;
33     theftp[idx] = NULL;
34     spin_unlock(&gblcnt_mutex);
35 }

```

Figure 5.28: Signal-Theft Limit Counter Initialization Functions

제로 놔두겠습니다. 비슷하게, Figure 5.26 의 `sub_count()` 의 구조는 `add_count()` 와 동일하므로, `sub_count()` 역시, 그리고 Figure 5.27 의 `read_count()` 와 함께 그 분석을 독자 여러분의 뒷으로 남겨 두겠습니다.

Figure 5.28 의 라인 1-12는 `count_init()` 를 보여 주는데, 이 함수에선 `flush_local_count_sig()` 를 `SIGUSR1` 의 시그널 핸들러로 설정해서 `flush_local_count()` 에서 `pthread_kill()` 호출로 `flush_local_count_sig()` 를 실행시킬 수 있게 합니다. 쓰레드 등록과 해제를 위한 코드는 앞의 예제와 비슷하므로, 이 코드의 분석은 독자의 뒷으로 남겨 두겠습니다.

#### 5.4.5 Signal-Theft Limit Counter Discussion

Signal-theft 구현은 제 Intel Core Duo 랩탑에서 어토믹 인스트럭션 구현보다 두배 이상 빠르게 동작합니다. 항상 그럴까요?

Signal-theft 구현은 펜티엄-4 시스템에서는 어토믹 인스트럭션들이 느리기 때문에 선호될만 합니다만 과

거의 80386 기반 Sequent Symmetry 시스템에서는 어토믹 구현의 더 짧은 코드를 더 빨리 수행할 것입니다. 하지만, 이 업데이트 쪽의 성능 향상은 높아진 읽는쪽 오버헤드와 함께 옵니다: POSIX 시그널은 공짜가 아닙니다. 결국 원하는 핵심이 성능이라면, 두 구현 모두를 어플리케이션이 배포될 시스템 위에서 돌려보는게 좋을 겁니다.

**Quick Quiz 5.53:** POSIX 시그널만 느린게 아니라, 시그널을 각 쓰레드에 보내는 행위 자체가 확장성이 없어요. 만약 10,000 개의 쓰레드가 있고 읽는 쪽도 빨라야 한다면 어떻게 하시겠어요? ■

이건 왜 높은 품질의 API 가 그렇게 중요한지를 보여주는 한가지 예이기도 합니다: 높은 품질의 API 는 바꿔는 하드웨어 성능 특성에 따라 요구되는 구현 변경이 가능하게 해줍니다.

**Quick Quiz 5.54:** 아래쪽 한계는 명확하게 지키지만 위쪽 한계는 좀 정확하지 않아도 되는 한계 카운터를 원한다면 어떻게 하면 될까요? ■

## 5.5 Applying Specialized Parallel Counters

Section 5.4에서 소개한 정확한 리미트 카운터 구현은 매우 유용할 수 있지만, 예를 들어 I/O 디바이스로의 액세스 수를 세는 경우와 같이 카운터의 값이 항상 0에 가깝게 유지된다면 별로 유용하지 않을 겁니다. 그런 경우에서의 높은 오버헤드는 일반적으로 얼마나 많은 레퍼런스들이 존재하는지 신경쓰지 않는다는 점을 감안하면 특히나 큰 문제가 됩니다. 5.5에서 이야기한 제거 가능한 I/O 디바이스 액세스 카운트 문제에서 이야기했듯, 액세스의 갯수는 누군가가 정밀로 해당 디바이스를 제거하려 하고 있는 드문 경우가 아니고는 무의미합니다.

이 문제에 대한 간단한 해결책은 카운터에 커다란 “바이어스” (예를 들어, 10억 정도) 를 더해 값이 0 보다 충분히 커서 카운터가 효과적으로 동작할 수 있도록 보장해 주는 것입니다. 누군가가 디바이스를 제거하려 한다면, 이 바이어스는 카운터 값에서 빼집니다. 마지막의 몇개 액세스들을 카운팅 하는 건 매우 비효율적이 되겠지만, 중요한 건, 그 앞의 많은 액세스들은 최대 속도로 카운트 될 것이라는 점입니다.

**Quick Quiz 5.55:** 바이어스된 카운터를 사용할 때 그 외에 뭘 하면 좋을까요? ■

바이어스된 카운터는 매우 유용하고 도움이 될 수 있지만, page 37에서 이야기된 제거 가능한 I/O 디바이스 액세스 카운트 문제에의 부분적 해결책에 불과합니다. 디바이스를 제거하려 시도할 때, 우린 현재 I/O 액세스들의 정확한 갯수를 알아야 할뿐만이 아니라, 이후의

액세스가 발생하지 않도록 막아야 합니다. 이걸 해내는 한가지 방법은 리더-라이터 락을 사용해 카운터를 업데이트 할 때 읽기 권한을 획득하고, 카운터를 체크할 때 같은 리더-라이터 락에서 쓰기 권한을 획득하는 것입니다. I/O 를 위한 코드는 다음과 같이 될겁니다:

```

1 read_lock(&mylock);
2 if (removing) {
3     read_unlock(&mylock);
4     cancel_io();
5 } else {
6     add_count(1);
7     read_unlock(&mylock);
8     do_io();
9     sub_count(1);
10 }

```

라인 1에서 락을 이용해 읽기 권한을 획득하고, 라인 3이나 7에서 이를 해제합니다. 라인 2에서는 디바이스가 삭제되는 중인지 확인하고, 그렇다면 라인 3에서 락을 해제하고 라인 4에서 I/O 를 취소하거나, 디바이스가 삭제될 예정일 때 해야 할 무슨 일이든 합니다. 디바이스가 삭제중인지 않다면 라인 6에서 액세스 카운트를 증가시키고 라인 7에서 락을 해제하고, 라인 8에서 I/O 를 수행한 후, 라인 9에서 액세스 카운트를 낮춥니다.

**Quick Quiz 5.56:** 이거 참 웃기네요! 카운터를 업데이트 하기 위해 리더-라이터 락의 읽기 권한 획득을 한다니요? 뭐하는거예요??? ■

디바이스를 제거하는 코드는 다음과 같을 겁니다:

```

1 write_lock(&mylock);
2 removing = 1;
3 sub_count(mybias);
4 write_unlock(&mylock);
5 while (read_count() != 0) {
6     poll(NULL, 0, 1);
7 }
8 remove_device();

```

라인 1에서는 락의 쓰기-획득을 하고 라인 4에서 해제합니다. 라인 2에서 디바이스가 제거되는 중임을 알리고, 라인 5-7에서 존재하는 I/O 오퍼레이션들이 끝나길 기다립니다. 마지막으로, 라인 8에서 디바이스 제거에 필요한 작업을 진행합니다.

**Quick Quiz 5.57:** 실제 시스템에 적용하려면 해결해야 할 문제들이 또 뭐가 있을 수 있을까요? ■

## 5.6 Parallel Counting Discussion

이 챕터에서는 전통적인 카운팅 도구들의 신뢰성, 성능, 그리고 확장성 문제를 보았습니다. C 언어의 ++ 오퍼

레이터는 멀티쓰레드 코드에서 신뢰성 있게 동작함을 보장하지 않고, 하나의 변수에 어토믹 오퍼레이션을 행하는 것은 성능도 떨어지고 확장성도 좋지 않습니다. 그래서 이 챕터에서는 일부 특정한 경우에 성능도 좋고 확장성도 매우 좋은 카운팅 알고리즘 일부를 보았습니다.

이 카운팅 알고리즘들에서 얻은 교훈을 한번 더 보는 것은 가치있는 일일 것입니다. 그러기 위해, Section 5.6.1에서 성능과 확장성을 정리하고, Section 5.6.2에서 특수화를 위한 필요성을 이야기해 보고, 그리고 마지막으로 Section 5.6.3에서 이번에 배운 교훈들을 나열해보고 이 교훈들을 확장해 나갈 뒤의 챕터에 대해 간단히 알아봅니다.

### 5.6.1 Parallel Counting Performance

Table 5.1에 네개의 병렬 통계성 카운팅 알고리즘들의 성능이 나열되어 있습니다. 네개의 알고리즘 모두 업데이트에 있어 완벽에 가까운 선형적 확장성을 제공합니다. 쓰레드별 변수 구현(count\_end.c)는 특히나 어레이 기반 구현(count\_stat.c)에 비해 업데이트에 있어 빠릅니다만, 코어의 수가 많을 때 읽기 쪽에선 느리며, 많은 읽기 오퍼레이션이 병렬적으로 수행될 때에는 상당한 락 경쟁 상황으로 성능이 떨어집니다. 이 경쟁 상황은 Table 5.1의 count\_end\_rcu.c 열에서 볼 수 있듯, Chapter 9에서 소개되는 지연 처리(deferred-processing) 테크닉으로 해결될 수 있습니다. 지연 처리 기법은 count\_stat\_eventual.c 열에서도 그 효과를 보이는데, 결과적 일관성의 덕입니다.

**Quick Quiz 5.58:** Table 5.1의 count\_stat.c 열에 보면 읽기 성능이 쓰레드 수에 따라 선형적으로 확장되는데요. 쓰레드 수가 늘어나면 더 많은 쓰레드별 카운터의 합이 이루어져야 하는데 어떻게 그게 가능하죠? ■

**Quick Quiz 5.59:** Table 5.1의 마지막 열을 보더라도 통계적 카운터 구현의 읽기 쪽 성능은 매우 나쁘군요. 왜 이렇게 성능 나쁜 알고리즘을 신경쓰는거죠? ■

Figure 5.2는 병렬 리미트 카운팅 알고리즘들의 성능을 보여줍니다. 리미트가 정확히 지켜져야 한다는 제약은 상당한 성능 저하를 가져옵니다만, 적어도 이 4.7 GHz Power-6 시스템에서는 어토믹 오퍼레이션을 시그널로 대체하는 것으로 그 성능 저하를 줄일 수 있습니다. 이 구현들은 모두 동시적 읽기에 의해 유발되는 읽기 쪽의 락 경쟁으로 인한 성능 저하 문제를 갖습니다.

**Quick Quiz 5.60:** Table 5.2에 보여진 성능 데이터를 놓고 보자면, 우리는 항상 어토믹 오퍼레이션보다는 시그널을 사용해야겠군요, 그렇죠? ■

**Quick Quiz 5.61:** Table 5.2에 보여진 읽는 쓰레드간의 락 컨텐션을 해결하기 위해 고급 테크닉들이 사용될 수 있을까요? ■

Algorithm	Section	Updates	Reads	
			1 Core	32 Cores
count_stat.c	5.2.2	11.5 ns	408 ns	409 ns
count_stat_eventual.c	5.2.3	11.6 ns	1 ns	1 ns
count_end.c	5.2.4	6.3 ns	389 ns	51,200 ns
count_end_rcu.c	13.3.1	5.7 ns	354 ns	501 ns

Table 5.1: Statistical Counter Performance on Power-6

Algorithm	Section	Exact?	Updates	Reads	
				1 Core	64 Cores
count_lim.c	5.3.2	N	3.6 ns	375 ns	50,700 ns
count_lim_app.c	5.3.4	N	11.7 ns	369 ns	51,000 ns
count_lim_atomic.c	5.4.1	Y	51.4 ns	427 ns	49,400 ns
count_lim_sig.c	5.4.4	Y	10.2 ns	370 ns	54,000 ns

Table 5.2: Limit Counter Performance on Power-6

한마디로, 이 챕터는 특수한 경우들에 한해 성능도 좋고 확장성도 매우 좋은 카운팅 알고리즘들을 보였습니다. 하지만 우리의 병렬 카운팅은 특정한 경우에만 한정되어야 하는 걸까요? 모든 경우에 효율적으로 동작하는 일반적 알고리즘이 있다면 더 좋지 않을까요? 다음 섹션에서는 이런 질문에 대해 알아봅니다.

## 5.6.2 Parallel Counting Specializations

이 알고리즘들은 각자의 특별한 경우에 대해서만 잘 동작한다는 사실은 일반적인 병렬 프로그래밍에 있어서는 중요한 문제로 여겨질 것입니다. 무엇보다, C 언어의 `++` 오퍼레이터는 싱글 쓰레드 코드에서는, 그것도 특수한 경우에 대해서만 아니라 일반적인 경우에서 잘 동작합니다. 그렇죠?

이 생각의 흐름은 진실을 담고 있긴 하나, 본질적으로는 잘못 유추되어졌습니다. 문제는 병렬성이 아니라, 확장성입니다. 이걸 이해하기 위해, 먼저 C 언어의 `++` 오퍼레이터를 생각해 봅시다. 사실, `++` 오퍼레이터는 일반적인 경우에 동작하지 않고, 그저 제한된 수의 영역 내에서만 동작합니다. 1,000 자리 십진수 숫자를 다뤄야 한다면, C 언어 `++` 오퍼레이터는 동작하지 않을 겁니다.

**Quick Quiz 5.62:** `++` 오퍼레이터는 1,000 자리 숫자에도 잘 동작해요! 연산자 오버로딩이라고 뭇들어봤어요???

이 문제는 수에 국한되지 않습니다. 데이터를 저장하고 찾아와야 한다고 생각해 봅시다. ASCII 파일을 써야 할까요? XML? 관계형 데이터베이스? 링크드 리스트? 덴스 어레이? B-트리? 랙드스트리? 또는 데이터를 저장하고 찾아오는 것을 허락하는 다른 수많은 데이터 구조와 환경 중 하나? 그건 무엇을 해야 하는가, 얼마나

빨리 해야 하는가, 그리고 얼마나 데이터가 큰가에 달려 있습니다—심지어 순차적 시스템에서도요.

비슷하게, 카운팅이 필요하다면, 해결책은 얼마나 큰 숫자를 다뤄야 하고, 얼마나 많은 CPU가 동시에 그 숫자를 조정할 것이며, 어떻게 그 숫자가 사용될 것이고, 어떤 수준의 성능과 확장성이 필요한지에 따라 달라집니다.

또한 이 문제는 소프트웨어에 국한되지도 않습니다. 사람들이 작은 개울을 건널 수 있게 해주는 다리의 설계는 하나의 나무판자처럼 간단할 수도 있습니다. 하지만 당신은 수 킬로미터 폭의 콜럼비아 강을 위해서라면은 물론, 콘크리트 트럭이 지나가야 하는 다리를 설계해야 한다고만 해도 나무판자를 사용하진 않을 겁니다. 짧게 말해서, 다리 설계가 거리와 부하에 따라 달라져야만 하는 만큼, 소프트웨어 설계 역시 CPU 갯수에 따라 달라져야만 합니다. 그렇다고 하나, 이 작업을 자동화해서 소프트웨어가 하드웨어 구성과 워크로드의 변화를 수용할 수 있도록 하면 좋을 것입니다. 실제로 그런 자동화 부류를 위한 연구 [AHS<sup>03], SAH<sup>03]]가 있어왔고, 리눅스 커널 역시 제한된 바이너리 수정을 포함해, 부팅 타임 재구성을 합니다. 이런 종류의 적용 기능은 주요 시스템에서의 CPU 갯수가 늘어남을 유지함에 따라 더욱 중요해질 것입니다.</sup></sup>

요약하자면, Chapter 3에서 이야기 했듯, 물리 법칙은 다리와 같은 기계적 인공물에 제약을 가하듯이 병렬 소프트웨어에도 제약을 가합니다. 이런 제약으로 인해 특수화가 필요하게 됩니다. 다만 소프트웨어의 경우에는 그 특수화를 요구되는 하드웨어와 워크로드에 걸맞는 특수화로 선택하는 것 자체를 자동화 하는게 가능할 수도 있습니다.

물론, 일반화된 카운팅조차도 상당히 특수화 되어 있습니다. 컴퓨터를 가지고는 그 외에도 수많은 일을 해야

합니다. 다음 섹션에서는 카운터로부터 배운 것과 이 책의 뒤에서 다루게 될 주제 사이의 관계를 알아봅니다.

### 5.6.3 Parallel Counting Lessons

이 챕터를 시작하는 문단에서는 우리의 카운팅에 대한 공부는 병렬 프로그래밍에 대한 훌륭한 소개를 제공할 것이라 이야기 했습니다. 이 섹션에서는 이 챕터에서 얻은 교훈과 뒤의 챕터들에서 다룰 것들 사이의 명시적 관계를 만들어 봅니다.

이 챕터에서의 예제들은 *분할하기* (*partitioning*) 가 확장성과 성능을 위한 중요한 도구임을 보였습니다. 카운터들은 Section 5.2에서 다룬 통계적 카운터들처럼 완벽하게 분할되어질 수도 있고, Section 5.3과 Section 5.4에서 다루어진 리미트 카운터들처럼 부분적으로 분할될 수도 있습니다. 분할은 Chapter 6에서 훨씬 폭넓게 다루어질 것이고, 부분적 분할은 특히 Section 6.4에서 *parallel fastpath* 라 불리며 다루어질 것입니다.

**Quick Quiz 5.63:** 하지만 우리가 모든 것을 분할할 거라면, 왜 공유 메모리 멀티쓰레딩을 신경쓰죠? 그냥 문제를 완벽하게 분할해버리고 각 분할된 조각들을 여러 프로세스들로, 각자의 어드레스 스페이스에서 처리하도록 돌리지 않는건가요? ■

부분적 분할 카운팅 알고리즘들은 글로벌 데이터를 락킹으로 보호하고, 락킹은 Chapter 7의 주제입니다. 반면, 분할된 데이터는 완전히 연관된 쓰레드의 제어 하에 있어서 어떤 동기화도 필요하지 않게 되는 경향이 있습니다. 이 데이터 소유권은 Section 6.3.4에서 소개하고 Chapter 8에서 더 자세히 다룹니다.

정수의 더하기와 빼기는 일반적인 동기화 오퍼레이션들에 비해 매우 비용이 싸기 때문에, 합리적인 확장성을 얻기 위해선 동기화 오퍼레이션들을 아껴 쓸 것이 요구됩니다. 이를 이루는 방법 중 한가지는 더하기와 빼기 오퍼레이션들을 몰아서 해서 (*batch*) 하나의 동기화 오퍼레이션으로 이 수많은 비용 적은 오퍼레이션들이 처리되게 하는 것입니다. 한 부류의 또는 또 다른 부류의 몰아서 처리하기 (*Batching*) 최적화는 Table 5.1과 Table 5.2에 보인 카운팅 알고리즘들에서 각각 사용되었습니다.

마지막으로, Section 5.2.3에서 다룬 결과적으로 일반적인 통계적 카운터는 뒤로 미루는 (*deferring*) 행위 (이 경우, 클로벌 카운터를 업데이트하는 것)가 상당한 성능 향상과 확장성에 도움을 줄 수 있음을 보았습니다. 이런 접근은 일반적인 경우의 코드가 다른 경우에 사용할 수 있는 것들보다 훨씬 비용이 싼 동기화 오퍼레이션들을 사용할 수 있게 합니다. Chapter 9는 여러 미루기 방법들이 성능, 확장성, 그리고 심지어는 실제 시간에서의 응답 (real-time response)에까지 개선을 줄

수 있음을 보일 겁니다.

요약을 요약하자면:

1. 분할하기는 성능과 확장성을 높입니다.
2. 부분 분할은 일반적인 코드 패스에만 분할을 적용한 것으로, 대부분 잘 동작합니다.
3. 부분 분할은 (Section 5.2의 통계적 카운터의 분할된 업데이트와 분할되지 않은 읽기처럼) 코드에만 적용 가능한 것이 아니라, (Section 5.3과 Section 5.4의 리미트 카운터들이 리미트와 멀때는 빠르게, 하지만 리미트에 가까워졌을 때는 느리게 동작하듯이) 시간에도 적용될 수 있습니다.
4. 시간을 분할하는 것은 종종 비싼 글로벌 오퍼레이션을 줄여서 동기화 오버헤드를 줄여서 결과적으로 성능과 확장성을 개선하기 위해 업데이트를 지역적으로 몰아서 하도록 합니다. Table 5.1과 Table 5.2에 보여진 모든 알고리즘들은 몰아 처리하기 (*Batching*)을 많이 사용합니다.
5. 읽기만 하는 코드 패스는 읽기만 하도록 유지되어야 합니다: 공유 메모리에의 의미없는 동기화된 쓰기는 Table 5.1의 `count_end.c` 열에 보여진 것처럼 성능과 확장성을 떨어뜨립니다.
6. 현명한 딜레이의 사용은 Section 5.2.3에서 보았듯이 성능과 확장성을 증진시킵니다.
7. 병렬 성능과 확장성은 대부분의 경우 균형잡기입니다: 특정한 지점 이후부터는, 일부 코드 패스를 최적화 하는 것은 다른쪽의 성능을 떨어뜨릴 겁니다. Table 5.1의 `count_stat.c`와 `count_end_rcu.c` 열이 이 지점을 보여줍니다.
8. 다른 수준의 성능과 확장성은 다른 여러 요소들이 그렇듯이 알고리즘과 데이터 구조 설계에 영향을 끼칠 겁니다. Figure 5.3 가 이 점을 보이고 있습니다: 두개의 CPU로 구성된 시스템에서 어토믹 증가는 사용하기 적당합니다만, 8개 CPU로 구성된 시스템에서는 결코 적당치 않습니다.

계속해서 요약해 보자면, 우린 성능과 확장성을 개선할 수 있는 “세개의 커다란” 방법을 가지고 있는데, 각각 (1) CPU와 쓰레드들을 분할하기 (*partitioning*), (2) 한번의 비싼 동기화 오퍼레이션마다 더 많은 일이 처리되도록 몰아서 처리하기 (*batching*), 그리고 (3) 가능하다면 동기화 오퍼레이션들을 약화시키기. 대략적 경험적 법칙상으로는, page 15의 Figure 2.6에서 이야기 한 것처럼 이 방법들을 이 순서대로 적용해야 합니다. 분할하기 최적화 기법, 몰아서 처리하기 최적화 기법,

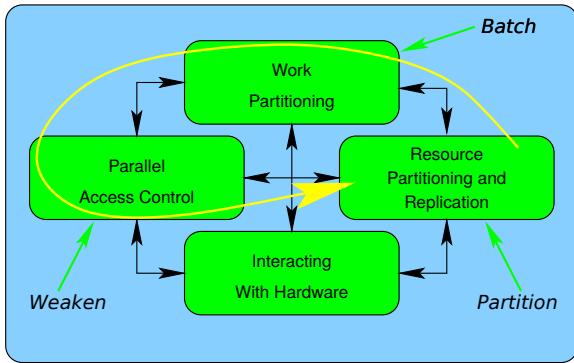


Figure 5.29: Optimization and the Four Parallel-Programming Tasks

그리고 동기화 약화 최적화 기법은 각각 Figure 5.29의 “리소스 분할하기와 복사하기”, “일 분할하기”, “병렬 접근 제어”에 적용될 수 있습니다. 물론, 당신이 digital signal processors (DSPs), field-programmable gate arrays (FPGAs), 또는 general-purpose graphical processing units (GPGPUs) 와 같은 특별한 용도의 하드웨어를 사용한다면, 설계 과정에서 “하드웨어와 상호작용 하기” 부분에 큰 집중을 기울여야 할 겁니다. 예를 들어, GPGPU 의 하드웨어 쓰레드와 메모리 연결 구조는 조심스런 분할과 몰아처리하기 설계 결정에 큰 영향을 끼칠 겁니다.

짧게 말해서, 이 챕터의 시작에서 이야기했듯, 카운팅의 단순성이 우리가 복잡한 동기화 도구들이나 정교한 구조체에 정신을 팔리지 않은채 기본적인 동시성 문제를 알아볼 수 있게 했습니다. 그런 동기화 도구들과 데이터 구조들은 뒤의 챕터들에서 다룹니다.



# Chapter 6

## Partitioning and Synchronization Design

Divide and rule.

*Philip II of Macedon*

이 챕터는 상용 시스템의 트렌드인 여러개의 CPU 들로부터 이점을 얻기 위해서는 어떻게 소프트웨어를 설계해야 하는지 설명합니다. 이를 위해 성능, 확장성, 그리고 반응시간 사이의 균형을 잡는데 도움을 줄 수 있을, 여러개의 관용구나 “디자인 패턴” [Ale79, GHJV95, SSRB00] 들을 소개합니다. 앞의 챕터에서 이야기 했듯, 병렬 소프트웨어를 만들 때 하게 되는 가장 중요한 결정은 파티셔닝을 어떻게 할것인지입니다. 잘 분할된 문제들은 간단하고, 확장성 있으며, 고성능을 갖는 해결책을 이끌어냅니다만, 자못 분할된 문제들은 느리고 복잡한 해결책을 만듭니다. 이 챕터는 몰아서 처리하기 (batching) 와 약화시키기 (weakening) 에 대한 토론과 함께 파티셔닝을 코드로 설계하는 것을 도울 것입니다. “설계”란 말은 매우 중요합니다: 파티셔닝이 첫번째, 몰아 처리하기가 두번째, 약화하기가 세번째이며, 코딩은 네번째입니다. 이 순서를 바꾸는 행위는 낮은 성능과 확장성에다가 엄청난 좌절을 일으킬 것입니다.

이를 위해, Section 6.1 에서는 파티셔닝 연습문제들을 소개하고, Section 6.2 에서 분할가능성 설계 기준을 알아보고, Section 6.3 에서 적절한 동기화 정도에 대해 이야기 하고, Section 6.4 에서 일반적인 경우 속도와 확장성을 제공하는 중요한 병렬성의 빠른 수행 경로와 간단하지만 일반적이지 않은 상황을 위한 덜 확장성 있는 대안인 “슬로우 패스” 설계의 개요를 알아본 후, 마지막으로 Section 6.5 에서 파티셔닝 다음을 간략히 봅니다.

### 6.1 Partitioning Exercises

이 섹션은 파티셔닝의 가치를 보이기 위해 한 짹의 연습 문제 (고전적인 식사하는 철학자들 문제와 양극단 큐)를 사용합니다.

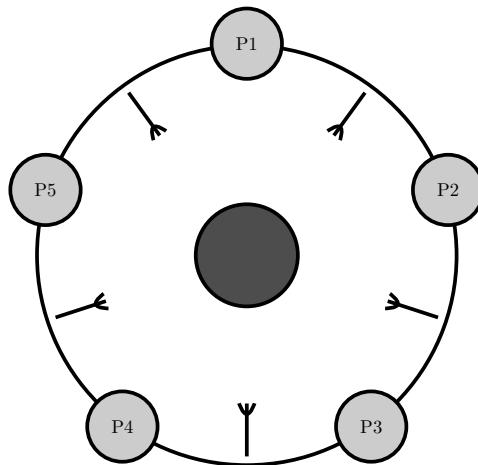


Figure 6.1: Dining Philosophers Problem

#### 6.1.1 Dining Philosophers Problem

Figure 6.1는 고전적인 식사하는 철학자들 문제 [Dij71]를 보이고 있습니다. 이 문제는 다섯 명의 철학자들로 구성되는데, 이 철학자들은 아무 일도 하지 않고 그저 생각을 하고 “매우 먹기 어려운 종류의 스파게티”여서 먹는데 두개의 포크가 필요한 스파게티를 먹는 것만을 반복합니다. 철학자는 그(또는 그녀)의 오른쪽과 왼쪽에 놓인 포크만을 사용해야 하는데, 한번 포크를 골라서 들었으면, 배를 채우기 전까지는 다시 내려놓지 않습니다.<sup>1</sup>

목표는 스타베이션 (starvation: 기아) 을 막는 알고리즘을 만드는 것입니다. 스타베이션 시나리오 중 하나는 모든 철학자가 동시에 각자의 왼쪽 포크를 집어드는 것입니다. 그들은 스파게티를 다 먹기 전까지는 아무도 포크를 내려놓지 않을 것이고, 최소 한명은 식사를

<sup>1</sup> 두개의 포크를 사용하는 음식을 떠올리기 어렵다면 젓가락을 생각해 봅시다.

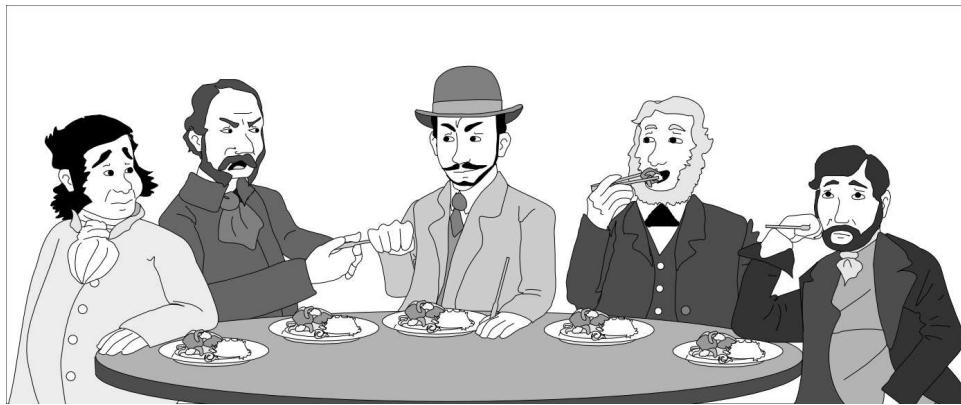


Figure 6.2: Partial Starvation Is Also Bad

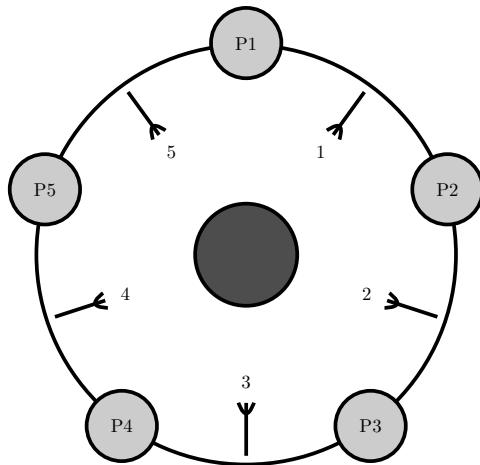


Figure 6.3: Dining Philosophers Problem, Textbook Solution

끝내기 전까지는 두 번째 포크를 들 수 없으므로, 그들 모두가 굶어죽게 됩니다. 최소 한명의 철학자는 먹게 해주는 것만으로는 문제 해결에 충분치 않음에 유의하시기 바랍니다. Figure 6.2 가 보이듯이, 일부 철학자의 스타베이션도 없어야 합니다.

Dijkstra의 해결책은 글로벌 세마포어를 사용하는 것으로, 무시해도 좋은 통신 딜레이를 가정하면 잘 동작 하지만, 이 가정은 1980년대 후반이나 1990년대 초반 들어서는 타당하지 않게 되었습니다.<sup>2</sup> 따라서, 최근의 해결책은 Figure 6.3 처럼 포크에 숫자를 매기는 것입니다.

<sup>2</sup> 그 해결책이 나온지 40년이 넘게 지난 2012년의 관점에서 Dijkstra를 모욕하는 것은 너무도 쉽습니다. 여전히 Dijkstra를 모욕해야겠다고 생각한다면, 제가 드리고 싶은 말은, 뭔가 출간하고, 40년 동안 기다린 후, 당신의 말들이 그 시간동안 어떻게 겹중되었는지 보시기 바랍니다.

각 철학자는 자신의 접시 옆의 것 중 가장 낮은 숫자의 포크를 먼저 들고, 이후에 가장 높은 숫자의 포크를 듭니다. 이 그림에서 가장 위쪽에 자리한 철학자는 따라서 왼쪽 포크를, 그 후 오른쪽 포크를 집어들게 되고, 그동안 다른 철학자들은 오른쪽 포크를 먼저 들게 됩니다. 두명의 철학자들은 포크 1을 먼저 집어들으려 할 것이기 때문에, 그리고 두 철학자 중 한명만 성공할 것이기 때문에, 네명의 철학자들에게는 다섯개의 포크가 사용 가능할 것입니다. 이 네명 중 최소 한명은 두개의 포크를 집어드는데 성공함이 보장되고, 따라서 식사를 계속할 수 있습니다.

이 일반적인 리소스에 숫자를 매기고 숫자 순서대로 획득하기 방법은 데드락 예방 기술에서 매우 많이 사용되고 있습니다. 하지만, 모두가 배고픈데 한번에 한명의 철학자만 식사를 하게 되는 경우를 초래하는 일련의 이벤트를 떠올리기는 쉽습니다:

1. P2 가 포크 1을 집어들고, P1 이 포크를 집어들지 못하게 합니다.
2. P3 가 포크 2를 집어듭니다.
3. P4 가 포크 3을 집어듭니다.
4. P5 가 포크 4를 집어듭니다.
5. P5 가 포크 5를 집어들고 식사를 합니다.
6. P5 가 포크 4 와 5를 내려놓습니다.
7. P4 가 포크 4를 집어들고 식사를 합니다.

즉, 다섯명의 철학자들이 모두 배고풀 때에도, 두명의 철학자들이 동시에 식사를 해도 될만큼 충분한 양의 포크가 있음에도 한번에 한명의 철학자만 식사를 할 수 있는 경우가 존재합니다.

계속해서 읽기 전에 식사하는 철학자들 문제를 분할  
할 방법을 생각해 보시기 바랍니다. (Intentional blank page)



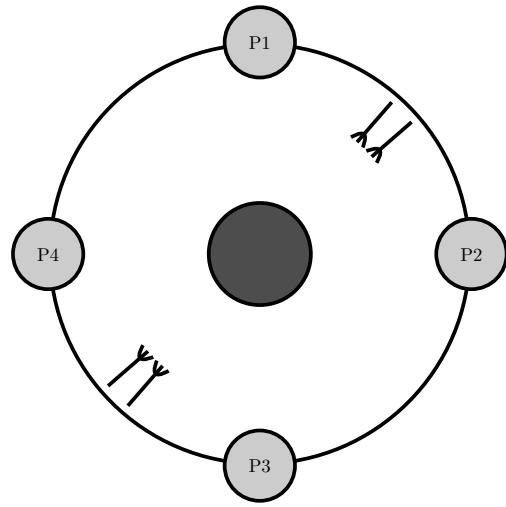


Figure 6.4: Dining Philosophers Problem, Partitioned

한가지 방법이 Figure 6.4 이 그려져 있는데, 이 방법을 좀 더 잘 그리기 위해 철학자들의 수를 다섯명에서 네명으로 바꿨습니다. 여기서 위쪽과 오른쪽의 철학자들은 한 짹의 포크를 공유하고, 아래쪽과 왼쪽의 철학자들은 다른 한 짹의 포크를 공유합니다. 모든 철학자들이 동시에 배고파진다면, 최소 두명은 항상 동시적으로 식사를 할 수 있을 것입니다. 또한, 이 그림에서 보여지듯, 포크들은 동시에 집어들고 내려놓을 수 있도록 뭉음으로 취급될 수 있어서 그 획득과 해제 알고리즘을 간단하게 만들어 줍니다.

**Quick Quiz 6.1:** 식사하는 철학자들 문제를 위한 더 나은 해결책은 없을까요? ■

이것은 두명씩으로 이루어진 철학자 그룹들 사이에 종속성이 없기 때문에, “수평적 병렬성” [Inm85] 또는 “데이터 병렬성”의 한가지 예입니다. 수평적으로 병렬적인 데이터 처리 시스템에서 데이터의 주어진 항목은 소프트웨어 컴포넌트들의 하나의 복제된 집합에서만 처리될 것입니다.

**Quick Quiz 6.2:** 그리고 어떤 관점에서 이 “수평적 병렬성”은 “수평적”이라 이야기 될 수 있는 걸까요? ■

## 6.1.2 Double-Ended Queue

Double-ended 큐는 원소가 양쪽의 끝 중 어디로든 삽입되고 삭제될 수 있는 자료구조입니다 [Knu73]. 동시에 양 끝으로 원소가 삽입 / 삭제될 수 있는 Double-ended 큐를 락 기반으로 구현하는 것은 어렵다고 알려져 있습니다 [Gro07]. 이 섹션은 세개의 일반적인 방법을 다음 섹션들에서 봄으로써 파티셔닝 디자인 전략이 어떻게 합리적으로 간단한 구현이 가능하게 하는지 알아봅니다.

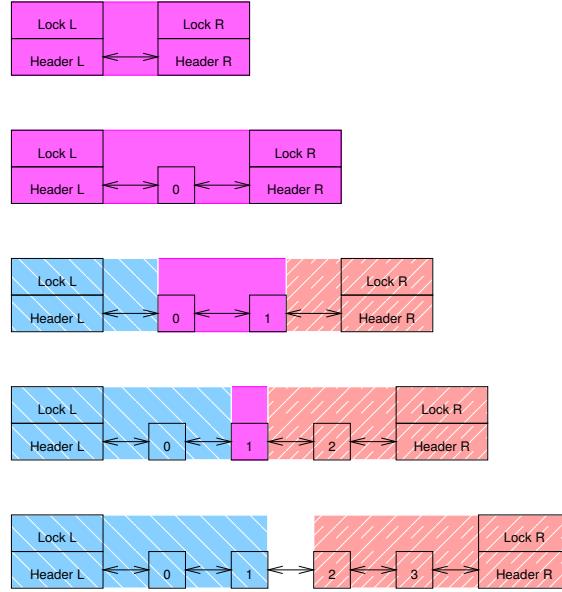


Figure 6.5: Double-Ended Queue With Left- and Right-Hand Locks

다.

### 6.1.2.1 Left- and Right-Hand Locks

하나의 당연해 보이는 방법은 양방향 링크드 리스트를 왼쪽 인큐와 디큐를 위해 왼쪽 락을, 오른쪽의 같은 작업들을 위해 오른쪽 락을 사용하는 것으로, Figure 6.5에 그림으로 그려져 있습니다. 하지만, 이 방법의 문제는 두 락의 도메인들이 이 리스트에 원소가 네개보다 적을 때 겹치지 않아야 한다는 것입니다. 이 겹침은 어떤 원소의 삭제가 그 원소만이 아니라, 그것의 왼쪽 또는 오른쪽 이웃 원소에게도 영향을 끼치기 때문입니다. 이런 도메인들은 그림에 색으로 표시되었는데, 아래로 향하는 줄무늬의 파란색이 왼쪽 락의 도메인을, 위쪽 줄무늬의 붉은색이 오른쪽 락의 도메인을, 그리고 줄문의 없는 보라색은 겹치는 도메인들을 의미합니다. 이 방법으로 동작하는 알고리즘을 만드는 것도 가능하겠지만, 다섯개 미만의 특별한 케이스들이 있다는 사실은 커다란 문제인데, 특히나 리스트의 다른 끝에서의 동시적인 동작인 큐를 하나의 특별한 케이스에서 다른 케이스로 언제든지 바꿀 수 있습니다. 다른 설계를 생각해 보는게 아무래도 낫습니다.

### 6.1.2.2 Compound Double-Ended Queue

락 도메인들이 겹치지 않게 하는 방법 한가지가 Figure 6.6에 그려져 있습니다. 두개의 별도의 double-

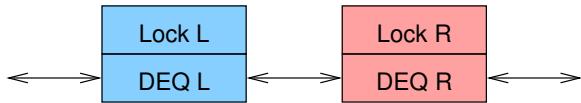


Figure 6.6: Compound Double-Ended Queue

ended 큐를 직렬로 연결되며, 각각은 각자의 락으로 보호됩니다. 이는 원소들은 결국은 하나의 double-ended 큐에서 다른 것으로 옮겨가게 된다는 것을 의미하며, 이 경우 두 락을 모두 잡아야만 하게 됩니다. 데드락을 방지하기 위해 간단한 락 계층구조를 사용할 수 있는데, 예를 들면, 항상 오른쪽 락을 잡기 전에 왼쪽 락부터 잡는 것입니다. 이 방법은 조건 없이 왼쪽에 들어온 원소를 왼쪽의 큐에, 그리고 오른쪽으로 들어온 원소를 오른쪽 큐에 넣을 수 있기 때문에, 두개의 락을 하나의 double-ended 큐에 사용하는 것보다 훨씬 간단합니다. 빈 큐에서 원소를 꺼내려 할 때 좀 복잡한 문제가 생기는데, 이 경우에는 다음과 같은 작업이 필요합니다:

1. 오른쪽 락을 잡고 있다면, 그것을 해제부터 하고 왼쪽 락을 다시 잡는다.
2. 오른쪽 락을 잡는다.
3. 두 큐 사이의 원소들의 균형을 다시 잡는다.
4. 원소가 존재하면 요청받은대로 원소를 제거한다.
5. 두 락을 모두 놓는다.

**Quick Quiz 6.3:** 이 compound double-ended 큐 구현에서, 비어있던 큐가 락을 놓고 다시 잡는 과정 사이 더이상 비어있지 않게 된다면 어떻게 해야 할까요? ■

그 결과로 만들어지는 코드 (locktdeq.c)는 매우 직접적입니다. 앞서 언급한 다시 균형잡는 작업은 원소를 두 큐 사이에서 옮길 수도 있을 것이고, 이로 인해 시간을 소모할 수 있으므로 최적의 성능을 위해선 실제 워크로드에 따른, 휴리스틱이 필요할 것입니다. 어떤 경우엔 이게 최선의 방법이겠지만, 더 결정론적인 알고리즘을 시도해 보는 것도 재미있을 겁니다.

#### 6.1.2.3 Hashed Double-Ended Queue

데이터 구조를 결정론적으로 쪼개는 가장 간단하고 효과적인 방법은 해싱입니다. 각 원소에 그 리스트에서의 위치에 기반해서, 빈 큐에 왼쪽으로 들어온 첫번째 원소는 0을 가지고, 빈 큐에 오른쪽으로 들어온 원소에는 1을 할당하는식으로 숫자를 할당함으로써 double-ended 큐를 간단히 해시하는 것이 가능합니다. 이후 큐에 왼쪽으로 들어온 원소들은 감소하는 숫자 (-1, -2, -3, ...) 를 갖고, 오른쪽으로 들어온 원소들은 증가하는 수를

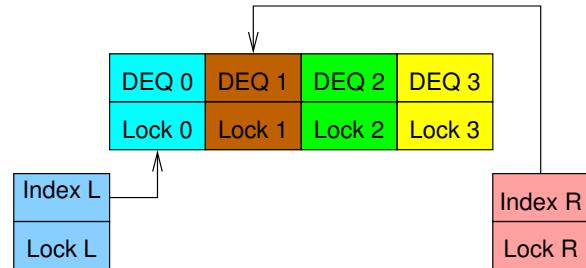


Figure 6.7: Hashed Double-Ended Queue

갖습니다 (2, 3, 4, ...). 핵심은, 이 숫자는 해당 큐에서의 위치를 의미하기 때문에, 특정 원소의 수를 실제로 나타낼 필요는 없다는 것입니다.

이 방법에서, 왼쪽 인덱스를 지키는데 한 락을 할당하고, 오른쪽 인덱스를 지키는데 또 하나를, 그리고 각 해시 체인을 위해 락을 하나 더 할당합니다. Figure 6.7 가 이로 인해 구성되는 데이터 구조를 네개의 해시 체인들로 표현하고 있습니다. 락 도메인들은 오버랩하지 않고, 데드락은 체인 락 이전에 인덱스 락을 획득하고 한번에 한 타입의 락(인덱스 또는 체인)만을 획득함으로써 함으로써 발생 불가능하게 되었습니다.

각 해시 체인은 그 자체로 double-ended 큐이며, 이 예제에서, 각각이 네개의 원소를 모두 가지고 있습니다. Figure 6.8 의 가장 위에는 하나의 원소 ("R1") 이 오른쪽으로 들어온 후의, 오른쪽 인덱스가 해시 체인 2 를 참조하게 증가된 상황이 그려져 있습니다. 이 그림의 중간 부분에는 세개의 원소가 더 오른쪽으로 들어온 후의 상황을 그립니다. 볼 수 있듯, 인덱스들은 최초의 상태 (Figure 6.7 를 참고하세요) 로 돌아갔지만, 각 해시 체인은 이제 비어있지 않습니다. 이 그림의 아랫쪽은 추가적으로 원소들이 왼쪽으로, 그리고 오른쪽으로 들어온 후의 상태를 그립니다.

Figure 6.8 에 보여진 마지막 상황에서, 왼쪽 꺼내기 오퍼레이션은 “L-2” 를 리턴하고 왼쪽 인덱스가 이제는 하나의 원소 (“R2”)만을 가지고 있는 해시 체인 2 를 가리키도록 할 것입니다. 이 상태에서, 동시에 왼쪽 집어넣기와 오른쪽 집어넣기가 실행되면 락 경쟁 상황에 빠지게 됩니다만, 그런 경쟁 상황은 더 큰 해시 테이블을 사용함으로써 비교적 적은 수준으로 경감될 수 있을 겁니다.

Figure 6.9 는 네개의 해시 버킷을 갖는 별렬 double-ended 큐에 12개의 원소가 들어가면 어떻게 구성되는지 보입니다. 전체 double-ended queue 를 구성하는, 단일 락으로 지켜지는 각각의 double-ended 큐는 전체 별렬 double-ended queue 의 4분의 1 조각을 갖는다고 볼 수 있겠습니다.

Figure 6.10 는 관련된 C-언어 데이터 구조를 보여주

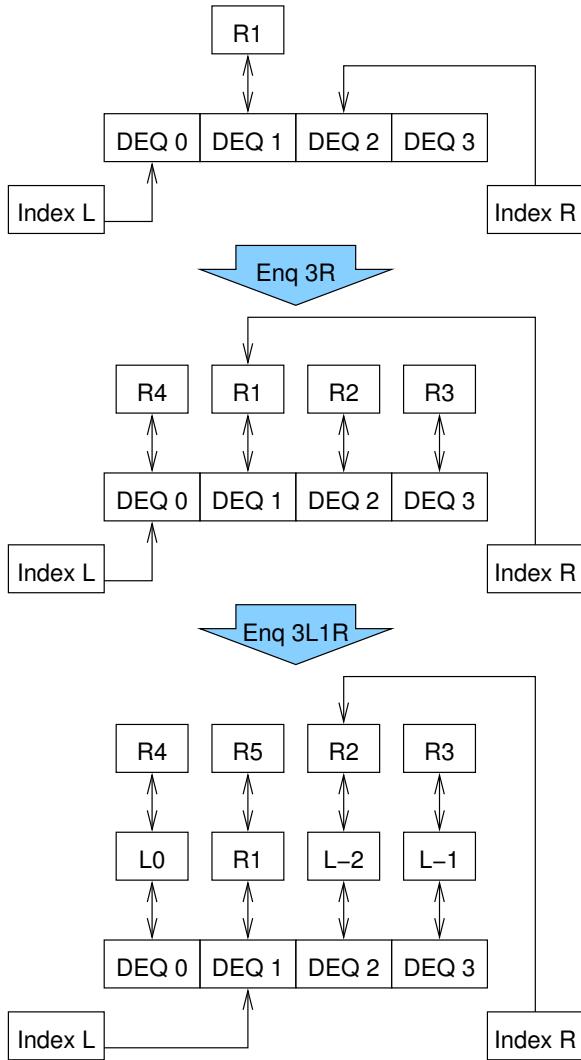


Figure 6.8: Hashed Double-Ended Queue After Insertions

는데, `struct deq` 가 간단히 락을 사용하는 double-ended 큐 구현을 제공한다고 가정합니다. 이 데이터 구조는 왼쪽 락을 line 2에서 포함하고 있고, 왼쪽 인덱스는 line 3에, 오른쪽 락을 line 4에서(실제 구현에서는 캐시 라인 크기로 정렬되어있겠습니다만), 오른쪽 인덱스를 line 5에서, 그리고 마지막으로 간단한 락 기반의 double-ended 큐들의 해시된 배열을 line 6에서 갖습니다. 고성능의 구현은 거짓 공유 (false sharing)를 막기 위해 패딩이나 특별한 정렬 지시어를 사용할 것입니다.

Figure 6.11 (`lockhdeq.c`) 는 집어넣기 (enqueue) 와 꺼내기 (dequeue) 기능 구현을 보입니다.<sup>3</sup> 이야기는

R4	R5	R6	R7
L0	R1	R2	R3
L-4	L-3	L-2	L-1
L-8	L-7	L-6	L-5

Figure 6.9: Hashed Double-Ended Queue With 12 Elements

```

1 struct pdeq {
2     spinlock_t llock;
3     int lidx;
4     spinlock_t rlock;
5     int ridx;
6     struct deq bkt[DEQ_N_BKTS];
7 };

```

Figure 6.10: Lock-Based Parallel Double-Ended Queue Data Structure

왼쪽 오퍼레이션들에 집중해서 진행될텐데, 오른쪽 오퍼레이션들은 왼쪽의 그것과 비슷하기 때문입니다.

Line 1-13은 왼쪽에서 꺼내고 원소가 있었다면 그 원소를, 그렇지 않다면 NULL을 리턴하는 `pdeq_pop_1()`를 보입니다. Line 6에서는 왼쪽 스핀락을 얻고, line 7에서 꺼내어질 인덱스를 계산합니다. Line 8에서 해당 원소를 꺼내고, line 9에서 그 결과가 NULL이 아니라는 걸 확인하면, line 10에서 새 왼쪽 인덱스를 기록합니다. 어느쪽이건, line 11에서 락을 풀고, line 12에서 마침내 원소가 있었다면 그것을, 아니면 NULL을 리턴합니다.

Line 29-38은 왼쪽에 특정 원소를 집어넣는 `pdeq_push_1()`을 보이고 있습니다. Line 33은 왼쪽 락을 잡고, line 34에서 왼쪽 인덱스를 잡습니다. Line 35에서 왼쪽 인덱스로 가리켜진 double-ended 큐에 원소를 왼쪽으로 집어넣습니다. Line 36에서는 왼쪽 인덱스를 업데이트하고 line 37에서 락을 풍니다.

앞서 언급되었듯, 오른쪽 오퍼레이션들은 왼쪽의 그들과 비슷하므로, 그쪽의 분석은 독자 여러분의 연습 문제로 남겨두겠습니다.

**Quick Quiz 6.4:** 해시를 사용한 double-ended 큐는 좋은 해결책인가요? 그렇다면 왜고 그렇지 않다면 또 왜죠? ■

#### 6.1.2.4 Compound Double-Ended Queue Revisited

이 섹션에서는 비어있지 않은 큐의 모든 원소들을 이제 비어있는 큐로 모두 옮기는 간단한 균형잡기 방식을

만, 그건 독자의 몫으로 남겨두겠습니다.

<sup>3</sup> 다른 언어들로 다양한 형태의 구현을 하는 것도 쉬울 것입니다

```

1 struct cds_list_head *pdeq_pop_l(struct pdeq *d)
2 {
3     struct cds_list_head *e;
4     int i;
5
6     spin_lock(&d->llock);
7     i = moveright(d->lidx);
8     e = deq_pop_l(&d->bkt[i]);
9     if (e != NULL)
10         d->lidx = i;
11     spin_unlock(&d->llock);
12     return e;
13 }
14
15 struct cds_list_head *pdeq_pop_r(struct pdeq *d)
16 {
17     struct cds_list_head *e;
18     int i;
19
20     spin_lock(&d->rlock);
21     i = moveleft(d->ridx);
22     e = deq_pop_r(&d->bkt[i]);
23     if (e != NULL)
24         d->ridx = i;
25     spin_unlock(&d->rlock);
26     return e;
27 }
28
29 void pdeq_push_l(struct cds_list_head *e, struct pdeq *d)
30 {
31     int i;
32
33     spin_lock(&d->llock);
34     i = d->lidx;
35     deq_push_l(e, &d->bkt[i]);
36     d->lidx = moveleft(d->lidx);
37     spin_unlock(&d->llock);
38 }
39
40 void pdeq_push_r(struct cds_list_head *e, struct pdeq *d)
41 {
42     int i;
43
44     spin_lock(&d->rlock);
45     i = d->ridx;
46     deq_push_r(e, &d->bkt[i]);
47     d->ridx = moveright(d->ridx);
48     spin_unlock(&d->rlock);
49 }

```

Figure 6.11: Lock-Based Parallel Double-Ended Queue Implementation

사용해서 compound double-ended 큐를 다시 생각해 봅니다.

**Quick Quiz 6.5:** 비어진 큐로 모든 원소들을 옮긴다 구요? 대체 어떤 미친 세상에서는 이런 방법이 최적인 거죠???

앞의 섹션에서 이야기한 해시 기반 구현과 대조적으로, compound 기반 구현은 락도 어토믹 오퍼레이션도 사용하지 않는, 순차적 구현으로 만들어진 double-ended 큐 위에서 만들어집니다.

Figure 6.12에 그 구현이 있습니다. 해시 기반 구현과 달리, 이 compound 기반 구현은 왼쪽과 오른쪽이 비대칭적이므로, `pdeq_pop_l()`과 `pdeq_pop_r()` 구현을 각각 신경써야 합니다.

**Quick Quiz 6.6:** 왜 compound parallel double-ended queue 구현은 대칭적으로 만들어질 수 없는거죠?

이 그림의 line 1-16에 `pdeq_pop_l()`의 구현이 보여져 있습니다. Line 5는 왼쪽 락을 얻어오고, 이 락은 line 14에서 해제합니다. Line 6에서는 왼쪽의 아래에 있는 double-ended 큐에서 왼쪽 디큐를 하려 시도하고, 성공하면, 그냥 그 원소를 리턴하기 위해 line 8-13을 건너뜁니다. 그렇지 않다면, line 8에서 오른쪽 락을 잡고, line 9에서 오른쪽 큐로부터 왼쪽 디큐하고, line 10에서 오른쪽 큐의 모든 남아있는 원소들을 왼쪽 큐로 옮겨버리며, line 11에서 오른쪽 큐를 초기화하고, line 12에서 오른쪽 락을 놓습니다. 만약 존재한다면, line 10에서 디큐된 원소가 리턴됩니다.

`pdeq_pop_r()` 구현은 이 그림의 line 18-38에 보여져 있습니다. 앞에서 그랬듯, line 22에서 오른쪽 락을 얻고 (line 36에서 해제합니다), line 23에서 오른쪽 큐로부터 원소 하나를 오른쪽 디큐하려 시도하고, 성공하면 line 24-35를 건너뛰고 그냥 이 원소를 리턴합니다. 하지만, line 24가 디큐할 원소가 없음을 알게 된다면, line 25에서 오른쪽 락을 놓고 line 26-27에서 올바른 순서로 두 락을 모두 잡습니다. Line 28에서는 이제 오른쪽 큐에서 원소 하나를 오른쪽 디큐하려 시도하고, line 29에서 이 두번째 시도도 실패했음을 깨닫게 되면, line 30에서 왼쪽 큐로부터 (원소가 있다면) 원소 하나를 오른쪽 디큐하고, line 31에서 왼쪽 큐로부터 남아있는 모든 원소를 오른쪽 큐로 옮기고, line 32에서 왼쪽 큐를 초기화 합니다. 어떤 경우든, line 34에서 왼쪽 락을 놓습니다.

**Quick Quiz 6.7:** Figure 6.12의 line 28에서 왜 오른쪽 디큐를 또 시도하는거죠?

**Quick Quiz 6.8:** 왼쪽 락은 언젠가는 사용 가능할 겁니다!!! 그런데 Figure 6.12의 line 25에서는 오른쪽 락을 조건없이 놔버려야 하는거죠?

`pdeq_push_l()`의 구현이 Figure 6.12의 line 40-47에 있습니다. Line 44에서는 왼쪽 스판락을 잡고, line 45에서 왼쪽 큐에 왼쪽 인큐를 하고, 마지막으로

line 46에서 이 락을 놓습니다. `pdeq_enqueue_r()` 구현 (line 49-56에 있습니다)은 상당히 비슷합니다.

### 6.1.2.5 Double-Ended Queue Discussion

Compound 기반 구현은 Section 6.1.2.3에서 이야기한 해시 기반 구현에 비해 좀 복잡하지만, 여전히 간단한 편이라 말할 수 있겠습니다. 물론, 더 똑똑한 균형잡기 방법들은 어느정도 복잡할 수 있겠습니다만, 여기 소개한 간단한 방법들은 다른 소프트웨어 기반 방법들 [DCW<sup>11</sup>]과 비교해서도, 그리고 심지어 하드웨어의 도움을 받는 알고리즘들 [DLM<sup>10</sup>]과 비교해서도 잘 동작함을 보이기 위한 것들입니다. 더도 아니고 덜도 아니고, 이런 방법에서 우리가 최대한 희망할 수 있는 건 2배까지의 확장성인데, 최대 두개의 쓰레드가 디큐를 위한 락들을 동시에 잡고 있을 수 있기 때문입니다. 이런 제약은 Michael의 compare-and-swap 기반 디큐 알고리즘 [Mic03]과 같은 non-blocking 동기화 알고리즘에도 적용됩니다.<sup>4</sup>

**Quick Quiz 6.9:** double-ended 큐 문제에 왜 한개가 아니라 두개나 해결책이 있는 거죠?

사실, Dice 등 [DLM<sup>10</sup>]에 의해 이야기 되었듯, 동기화 되지 않은 단일 쓰레드 기반 double-ended 큐는 그들이 알아본 다른 어떤 병렬 구현들보다도 성능이 좋습니다. 따라서, 핵심은 실제 구현과 관계 없이 공유된 큐에 인큐와 디큐를 하는 데에는 커다란 오버헤드가 존재한다는 점입니다. Chapter 3에서의 내용이 이 큐들의 FIFO의 섭리를 생각하면 크게 놀라운 일도 아닙니다.

더우기, 이런 철저한 FIFO 큐들은 사실 그 사용자들에게는 보이지 않는 *linearization point*<sup>5</sup>들에 대해서만 엄격하게 FIFO 인데, 이 예에서, linearization point 들은 락 기반의 크리티컬 섹션들 안에 있습니다. 이런 큐들은 개별적인 오퍼레이션들이 시작된 시점의 관점에서는 철저한 FIFO가 아닙니다 [HKLP12]. 이는 동시적 프로그램들에서 철저한 FIFO 속성을 그렇게 가치있는 것은 아님을 의미하며, 실제로 Kirsch 등은 향상된 성능과 확장성을 제공하는 덜 철저한 큐들을 선보였습니다 [KLP12].<sup>6</sup> 그렇다고는 하나, 당신이 당신의 동시적

<sup>4</sup> 이 논문은 double-ended 큐들의 lock-free 구현에 특별한 double-compare-and-swap (DCAS) 인스트럭션들이 필요치 않음을 보였다는 점에서 흥미롭습니다. 대신, 일반적인 compare-and-swap (예: x86 cmpxchq)만으로도 충분합니다.

<sup>5</sup> 짧게 요약해서, linearization point는 한 함수 내에서 그 함수가 수행 결과를 만들어냈다고 할 수 있는 하나의 지점입니다. 이 락 기반의 구현에서 linearization point들은 실제 일을 하는 크리티컬 섹션 안의 어딘가라고 할 수 있습니다.

<sup>6</sup> Nir Shavit은 대략적으로는 같은 이유로 완화된 스택들을 만들었습니다 [Sha11]. 이런 상황은 몇몇 사람들에게 linearization point들은 개별자들보다는 이론가들에게 유용하다고 믿게 하고, 그런 데 이터 스트럭쳐들과 알고리즘들의 설계자들은 얼마나 사용자들의 필요에 고려를 하고 있었는지 의아해하게 합니다.

```

1 struct cds_list_head *pdeq_pop_l(struct pdeq *d)
2 {
3     struct cds_list_head *e;
4
5     spin_lock(&d->llock);
6     e = deq_pop_l(&d->ldeq);
7     if (e == NULL) {
8         spin_lock(&d->rlock);
9         e = deq_pop_l(&d->rdeq);
10    cds_list_splice(&d->rdeq.chain, &d->ldeq.chain);
11    CDS_INIT_LIST_HEAD(&d->rdeq.chain);
12    spin_unlock(&d->rlock);
13    }
14    spin_unlock(&d->llock);
15    return e;
16 }
17
18 struct cds_list_head *pdeq_pop_r(struct pdeq *d)
19 {
20     struct cds_list_head *e;
21
22     spin_lock(&d->rlock);
23     e = deq_pop_r(&d->rdeq);
24     if (e == NULL) {
25         spin_unlock(&d->rlock);
26         spin_lock(&d->llock);
27         spin_lock(&d->rlock);
28         e = deq_pop_r(&d->ldeq);
29         if (e == NULL) {
30             e = deq_pop_r(&d->ldeq);
31             cds_list_splice(&d->ldeq.chain, &d->rdeq.chain);
32             CDS_INIT_LIST_HEAD(&d->ldeq.chain);
33         }
34         spin_unlock(&d->llock);
35     }
36     spin_unlock(&d->rlock);
37     return e;
38 }
39
40 void pdeq_push_l(struct cds_list_head *e, struct pdeq *d)
41 {
42     int i;
43
44     spin_lock(&d->llock);
45     deq_push_l(e, &d->ldeq);
46     spin_unlock(&d->llock);
47 }
48
49 void pdeq_push_r(struct cds_list_head *e, struct pdeq *d)
50 {
51     int i;
52
53     spin_lock(&d->rlock);
54     deq_push_r(e, &d->rdeq);
55     spin_unlock(&d->rlock);
56 }

```

Figure 6.12: Compound Parallel Double-Ended Queue Implementation

프로그램에서 사용하는 모든 데이터를 하나의 큐를 통해 집어넣는다면, 전체 설계를 다시 한번 생각해 볼 필요가 있습니다.

### 6.1.3 Partitioning Example Discussion

Section 6.1.1 의 큐 퀴즈에 대한 답으로 이야기된 식사하는 철학자들 문제의 최적화된 해결책은 “수평적 병렬성” 또는 “데이터 병렬성”의 훌륭한 예 중 하나입니다. 이 경우의 동기화 오버헤드는 거의 (또는 정확히) 없습니다. 반면, double-ended 큐 구현은 “수직적 병렬성” 또는 “파이프라이닝”의 예로, 데이터를 한 쓰레드에서 다른 쓰레드로 옮깁니다. 파이프라이닝에 필요한 더 밀착된 협동은 일의 더 큰 단위가 주어진 수준의 효율성을 가질 것을 필요로 합니다.

**Quick Quiz 6.10:** 직렬화된 double-ended 큐는 해시 기반 double-ended 큐보다 두배나 빠른데, 이런 현상은 제가 해시 테이블의 크기를 미친듯이 크게 만들어줘도 그렇습니다. 왜 그런거죠? ■

**Quick Quiz 6.11:** double-ended 큐들을 위한 동시성 제어에 대한 훨씬 나은 방법이 있나요? ■

이 두개의 예들은 병렬 알고리즘을 고안하는데 파티셔닝이 얼마나 강력하지 보여줍니다. Section 6.3.5 에서는 세번째 예, 행렬 곱셈을 간단히 볼 겁니다. 하지만, 이 세개의 예 모두 병렬 프로그램들의 더 나은 디자인 표준을 필요로 하는데, 이는 다음 섹션의 주제입니다.

## 6.2 Design Criteria

최고의 성능과 확장성을 얻는 한가지 방법은 최고의 달성 가능한 병렬 프로그램에 이르를 때까지 핵을 지속하는 것입니다. 불행히도, 당신의 프로그램이 현미경으로 봐야할 정도로 작지 않다면, 가능한 병렬 프로그램의 공간은 우주의 수명이라는 거대한 시간 동안에도 최고의 달성 가능한 프로그램에 이르기를 보장하지 못할 정도로 커다랗습니다. 그리고 또, “최고의 달성 가능한 병렬 프로그램”이란 무엇일까요? 어쨌든, Section 2.2 에서는 성능, 생산성, 그리고 일반성 (generality) 의 세가지 병렬 프로그래밍 목표를 이야기 했고, 최고의 달성 가능한 병렬 프로그램은 생산성과 일반성에의 비용으로 다가올 확률이 큽니다. 프로그램이 구식이 되기 전에 충분히 받아들여질만한 좋은 병렬 프로그램까지는 만들기 위해 설계 단계에서 높은 수준에서의 선택들을 만들 수 있게 할 필요가 분명 있습니다.

하지만, 정말로 실제 세계의 설계를 하기 위해선 디자인 규범들이 필요한데, 이 섹션에서 다룰 것입니다. 실제 세계에서, 이 규범들은 종종 더 크거나 작은 정도에서 충돌하므로, 설계자들은 그로 인한 트레이드오프들을 잘 균형 맞춰야 합니다.

이 규범들은 그 자체로써 설계에 동작하는 “힘”들로 생각될 수 있으며, 특히 이런 힘들 간의 좋은 트레이드 오프들은 “디자인 패턴” [Ale79, GHJV95] 이라 불릴 수 있을 것입니다.

세개의 병렬 프로그래밍 목표들을 얻기 위한 디자인 규범들은 속도 향상, 경쟁, 오버헤드, 읽기-쓰기 비율, 그리고 복잡도입니다:

**Speedup:** Section 2.2 에서 이야기했듯, 성능이야말로 대부분의 시간을 쏟아야 하는 곳이고 병렬화를 해야 하는 문제입니다. 속도 향상은 순차적 버전의 프로그램을 돌리는데 드는 시간 대비 병렬 버전을 돌리는데 드는 시간 사이의 비율입니다.

**Contention:** 더 많은 CPU 들이 한 병렬 프로그램에 사용되고 그 프로그램에 의해 열심히 일을 하게 된다면, 너무 많은 CPU 들은 서로의 경쟁으로 인해 유의미한 일을 하지 못하게 되어버립니다. 이는 락 경쟁, 메모리 경쟁, 또는 다른 성능 문제 부분으로 부터의 것일 수도 있습니다.

**Work-to-Synchronization Ratio:** 유니프로세서, 싱글 쓰레드, 프리엠션 불가, 그리고 인터럽트 불가<sup>7</sup> 한 버전의 병렬 프로그램은 어떤 동기화 도구들도 필요가 없을 것입니다. 따라서, 이런 도구들에 소모되는 (커뮤니케이션 캐시 미스들과 메세지 대기시간, 락킹 도구, 어토믹 인스트러먼션들, 그리고 메모리 배리어들을 포함하는) 시간들은 그로그램이 완수하려 의도한 유용한 일에 직접적으로 도움을 주거나 하지 않는 오버헤드일 뿐입니다. 중요하게 측정해 봐야 할 것은 동기화 오버헤드와 크리티컬 섹션의 코드의 오버헤드 사이의 관계로, 더 큰 크리티컬 섹션은 더 큰 동기화 오버헤드를 견딜 수 있게 합니다. 일-대-동기화 비율은 동기화 효율성과 연관됩니다.

**Read-to-Write Ratio:** 아주 가끔만 업데이트 되는 데이터 구조체는 파티션 되기보다는 복사가 될 수 있을 것이고, 더 나아가서 읽는 쪽의 동기화 오버헤드를 쓰는 쪽을 부담시키는 대신 완화시켜주는 비대칭적 동기화 도구를 사용해서 보호될 수 있어서 전체 동기화 오버헤드를 줄일 수 있을 것입니다. 관련된 최적화들은 Chapter 5 에서 이야기 되었듯 자주 업데이트 되는 데이터 구조체에도 적용될 수 있습니다.

**Complexity:** 병렬 프로그램은 똑같은 순차적 프로그램에 비해 복잡한데, 병렬 프로그램은 순차적 프로그램에 비해 훨씬 큰 상태 공간을 갖기 때문입니다만, 이 커다란 상태 공간은 충분한 질서와 구조가

<sup>7</sup> 인터럽트 마스킹을 하거나 그것들을 감지하지 못해서.

주어진다면 쉽게 이해될 수 있긴 합니다. 병렬 프로그램을 만드는 사람은 이 커다란 상태 공간의 문맥에서 동기화 도구들, 메세지, 락킹 설계, 크리티컬 섹션 식별, 그리고 테드락을 고려해야 합니다.

이 거대한 복잡도는 종종 높은 개발과 유지 비용으로 이야기되곤 합니다. 따라서, 예산의 제한이 존재하는 프로그램에 가할 수 있는 변경의 수와 종류를 제한할 수 있는데, 속도 향상은 많은 시간과 문제를 개선할 때에만 가치가 있기 때문입니다. 더 나쁜 것은, 추가된 복잡도가 실제로 성능과 확장성을 줄일 수 있다는 것입니다.

따라서, 어떤 특정한 지점 이후부터는 병렬화보다는 더 싸고 효과적인 순차적 최적화가 잠재하고 있을 수 있습니다. Section 2.2.1에서 이야기 했듯, 병렬화는 많은 것들 중 하나의 성능 최적화일 뿐이고, CPU-기반의 보틀넥들에 적용될 수 있는 최적화입니다.

이런 규범들은 최대의 속도 향상을 위해 함께 동작할 것입니다. 앞의 세개의 규범들은 깊게 관계되어 있으므로, 이 섹션의 뒷부분은 이 상호관계에 대해 분석해 보겠습니다.<sup>8</sup>

이런 규범들은 또한 요구사항의 일부분으로 나타날 수도 있음을 알아 두십시오. 예를 들어, 속도 향상은 상대적 요구사항으로 (“더 빠르게, 너 좋게”) 나올 수도 있고 워크로드의 절대적 요구사항으로 (“시스템은 최소한 초당 1,000,000 웹 헷을 지원해야 한다”) 나올 수도 있습니다. 고전의 디자인 패턴 언어들은 상대적 요구사항을 효력으로, 그리고 절대적 요구사항을 문맥으로 이야기 합니다.

이 디자인 규범들 사이의 관계에 대한 이해는 한 병렬 프로그램을 위한 적절한 설계 트레이드오프를 정하는데 매우 도움이 될 수 있을 것입니다.

1. 프로그램이 크리티컬 섹션들에서 더 적은 시간을 보낼수록, 잠재적인 속도 향상은 커집니다. 이는 Amdhal의 법칙 [Amd67]과, 주어진 시간 동안 크리티컬 섹션은 오로지 하나의 CPU에 의해서만 실행될 수 있다는 사실로 인한 결과입니다.

더 자세히 이야기 하자면, 특정한 갯수의 CPU들에서 실제 성능 향상을 얻기 위해선, 프로그램이 배타적 크리티컬 섹션에서 소모하는 시간의 비율은 CPU들의 수의 역수보다 작아야 합니다. 예를 들어, 10 개의 CPU들을 사용하는 한 프로그램은 잘 확장하기 위해선 가장 한정적인 크리티컬 섹션에서는 자신의 시간 중 10분의 1 미만만을 사용해야 합니다.

<sup>8</sup> 실제 세계의 병렬 시스템은 많은 디자인 규범들에 반하는 사례가 있을 것인데, 데이터 구조체 레이아웃, 메모리 사이즈, 메모리 구조 대기시간, 대역폭 제한, I/O 문제등이 그것입니다.

2. 경쟁은 많은 CPU와, 또는 벽시계 시간을 소모할 것이어서 실제 성능 향상은 사용 가능한 CPU들의 수보다 작을 것입니다. CPU들의 수와 실제 속도 향상 사이의 차이가 클수록, CPU들은 더 비효율적으로 사용될 것입니다. 유사하게, 원하는 효율성이 클수록 얻을 수 있는 속도 향상은 줄어들 것입니다.
3. 사용 가능한 동기화 도구들이 그것들이 지키는 크리티컬 섹션들에 비해 높은 오버헤드를 갖는다면, 속도 향상을 개선하는 최선의 방법은 그 도구들이 사용되는 횟수를 줄이는 것입니다(크리티컬 섹션들을 합치거나, 데이터 소유권을 사용하거나, 비대칭적으로 도구를 사용하거나(Section 9을 참고하세요), 코드 락킹과 같이 더 큰 단위를 사용하는 디자인으로 옮겨가거나 하는 방법으로).
4. 만약 크리티컬 섹션들이 그것들을 지키는 도구들에 비해 높은 오버헤드를 갖는다면, 속도 향상을 개선하는 최선의 방법은 reader/writer 락킹, 데이터 락킹, 비대칭적, 또는 데이터 소유권을 사용하는 쪽으로 옮겨가서 병렬성을 높이는 것입니다.
5. 크리티컬 섹션들이 그것들을 지키는 도구들에 비해 높은 오버헤드를 갖고 보호되는 데이터 구조체에는 수정보다 읽기가 훨씬 많이 수행된다면, 병렬성을 높이는 최고의 방법은 reader/writer 락킹이나 비대칭적 도구들을 사용하는 것입니다.
6. SMP 성능을 개선하는 많은 변경들, 예를 들어 락경쟁을 줄이는 것은 실시간 대기시간도 향상을 시킵니다 [McK05c].

**Quick Quiz 6.12:** 크리티컬 섹션들과 관련한 이 모든 문제들은 우리가 크리티컬 섹션이 아예 없는 non-blocking 동기화 [Her90]를 사용해야 한다는 의미는 아닌가요? ■

## 6.3 Synchronization Granularity

Figure 6.13는 서로 다른 동기화 빈도의 단계를 그림으로 보여주는데, 각각의 단계는 뒤의 섹션에서 다루어질 것입니다. 이 섹션들은 주로 락킹에 중점을 맞춥니다만, 비슷한 빈도 문제가 모든 동기화 문제에 깔려 있습니다.

### 6.3.1 Sequential Program

프로그램이 싱글 프로세서 위에서 충분히 빨리 돌아간다면, 그리고 다른 프로세스들이나 쓰레드, 또는 인터럽트 핸들러들과의 상호작용이 없다면, 동기화 기능들을

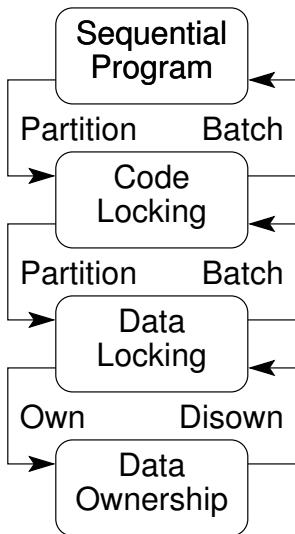


Figure 6.13: Design Patterns and Lock Granularity

모두 제거해서 그것들의 오버헤드와 복잡성을 당신으로부터 떼어놓기 바랍니다. 몇년 전에는, Moore의 법칙이 결국은 모든 프로그램을 이 카테고리로 만들 것이라 주장하던 사람들도 있었습니다. 하지만, Figure 6.14에서 볼 수 있듯이, 싱글 쓰레드의 성능의 기하급수적인 증가는 2003년 정도에 멈췄습니다. 따라서, 성능을 늘리기 위해선 병렬성을 필요로 할 것입니다.<sup>9</sup> 이 새로운 트렌드가 수천개의 CPU들을 갖는 하나의 칩을 나타나게 할 것인지에 대한 논쟁은 금방 끝나지 않겠지만, Paul이 이 문장을 듀얼코어 랩탑으로 쓰고 있다는 점을 볼 때, SMP의 시대는 우리에게 와 있는 것으로 보입니다. 이더넷 대역폭이 Figure 6.15에서 볼 수 있듯이 지속적으로 성장하고 있음을 알아두는 것 역시 중요합니다. 이런 추세는 커뮤니케이션 부하를 처리하기 위해 멀티쓰레드 서버들이 나타나도록 촉진하는 역할을 할 것입니다.

이는 당신이 모든 프로그램을 멀티쓰레드 방식으로 코딩해야 한다는 의미가 아닙니다. 다시 말하지만, 프로그램이 싱글 프로세서에서 충분히 빨리 동작한다면, SMP 동기화 기능들의 오버헤드와 복잡성으로부터 당신을 멀리 하십시오. Figure 6.16에 나와 있는 해시 테이블 탐색 코드의 단순성이 이 점을 강조합니다.<sup>10</sup> 키 포

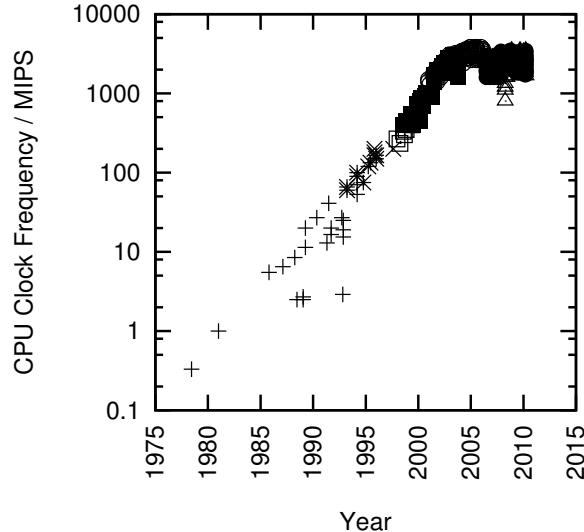


Figure 6.14: MIPS/Clock-Frequency Trend for Intel CPUs

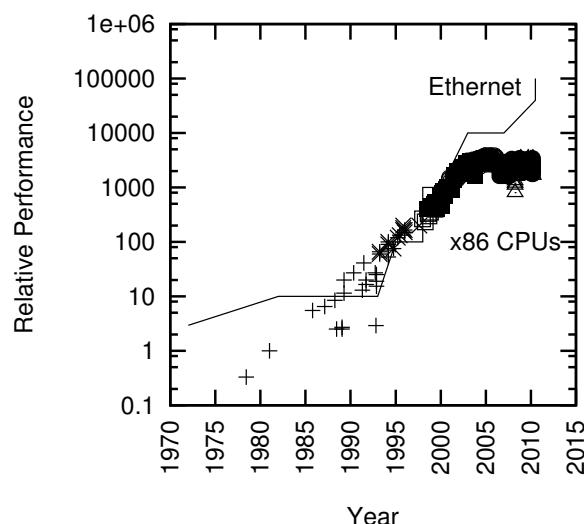


Figure 6.15: Ethernet Bandwidth vs. Intel x86 CPU Performance

<sup>9</sup> 이 그림은 이론적으로 클럭당 하나 이상의 인스트럭션들을 처리할 수 있는 최신 CPU들의 경우 클럭 주파수를, 그리고 하나의 간단한 인스트럭션을 처리하는데 여러 클락을 필요로 하는 오래된 CPU들의 경우 MIPS를 보입니다. 이런 접근을 취하는 이유는 클럭당 여러 인스트럭션들을 처리하는 최신 CPU들의 기능들은 일반적으로 메모리 시스템 성능에 제한되기 때문입니다.

<sup>10</sup> 이 섹션의 예들은 Hart 등 [HMB06]으로부터 얻어졌으며, 여러 파일들로부터 관련된 코드를 모음으로써 경쾌함을 위해 적용되었습니다.

인트는 병렬성으로 인한 속도향상은 CPU들의 갯수에 제한된다는 것입니다. 반면, 예컨대 조심스럽게 선택된 데이터 구조와 같은 순차적 최적화를 통한 속도향상은 얼마든지 클 수 있습니다.

```

1 struct hash_table
2 {
3     long nbuckets;
4     struct node **buckets;
5 };
6
7 typedef struct node {
8     unsigned long key;
9     struct node *next;
10 } node_t;
11
12 int hash_search(struct hash_table *h, long key)
13 {
14     struct node *cur;
15
16     cur = h->buckets[key % h->nbuckets];
17     while (cur != NULL) {
18         if (cur->key >= key) {
19             return (cur->key == key);
20         }
21         cur = cur->next;
22     }
23     return 0;
24 }
```

Figure 6.16: Sequential-Program Hash Table Search

반면, 이런 행복한 상황에 처해 있는 게 아니라면, 계속 읽으세요!

### 6.3.2 Code Locking

코드 락킹은 글로벌 락들만을 사용하기 때문에 상당히 간단합니다.<sup>11</sup> 이 방법은 기존의 프로그램을 컬티 프로세서 위에서 동작하도록 하기 위해 코드 락킹을 사용하도록 수정하는 것은 특히 쉽습니다. 만약 프로그램이 하나의 공유자원만을 가지고 있다면, 코드 락킹은 최적의 성능을 제공할 것입니다. 하지만, 많은 거대하고 복잡한 프로그램들은 많은 수행이 크리티컬 섹션에서 일어나야만 할 것을 요구하고, 이는 곧 코드 락킹이 그 확장성을 크게 제한하게 하는 결과를 초래합니다.

따라서, 전체 실행시간 중 작은 부분만을 크리티컬 섹션에서 수행하거나 작은 확장성만이 필요한 프로그램들에 대해서만 코드 락킹을 사용해야 합니다. 이런 경우, 코드 락킹은 Figure 6.17에서 볼 수 있듯, 순차적인 버전과 매우 유사하고 상대적으로 간단한 프로그램을 제공할 것입니다. 하지만, Figure 6.16의 `hash_search()`에서의 단순한 비교값 리턴은 이제 리턴 전에 락을 풀어야 하기 때문에 세개의 문장이 되었음을

니다.

<sup>11</sup> 그게 아니라 데이터 구조체 안에 락들을 가지고 있거나, 자바의 경우, `synchronized` 인스턴스로 클래스들을 사용한다면, Section 6.3.3에 설명된 “데이터 락킹”을 사용하고 있는 겁니다.

알아 두시기 바랍니다.

```

1 spinlock_t hash_lock;
2
3 struct hash_table
4 {
5     long nbuckets;
6     struct node **buckets;
7 };
8
9 typedef struct node {
10     unsigned long key;
11     struct node *next;
12 } node_t;
13
14 int hash_search(struct hash_table *h, long key)
15 {
16     struct node *cur;
17     int retval;
18
19     spin_lock(&hash_lock);
20     cur = h->buckets[key % h->nbuckets];
21     while (cur != NULL) {
22         if (cur->key >= key) {
23             retval = (cur->key == key);
24             spin_unlock(&hash_lock);
25             return retval;
26         }
27         cur = cur->next;
28     }
29     spin_unlock(&hash_lock);
30     return 0;
31 }
```

Figure 6.17: Code-Locking Hash Table Search

안타깝게도, 코드 락킹은 여러 CPU들이 락을 동시에 획득하려 하는, “락 경쟁” 상황에 빠지기 쉬운 경향이 있습니다. 한 무리의 어린 아이들(또는 아이처럼 행동하는 어른들의 무리들)을 보살펴야 하는 SMP 프로그래머들은 곧바로 Figure 6.18에 그려진 것처럼 뭉가 단 하나를 사용하는 것의 위험성을 깨달을 것입니다.

이 문제에 대한 해결책인 “데이터 락킹”이 다음 섹션에 설명됩니다.

### 6.3.3 Data Locking

많은 데이터 구조체들이 각자 자기의 락을 갖는 조각들로 분할될 수 있습니다. 이렇게 되면 데이터 구조체의 각 조각들의 크리티컬 섹션들은 병렬적으로 실행될 수 있습니다. 각 조각의 크리티컬 섹션의 인스턴스는 한번에 하나씩만 수행될 수 있긴 하지만요. 경쟁상황이 줄어야만 하고, 동기화 오버헤드가 속도향상을 제한하지 않는 경우에는 데이터 락킹을 사용해야 합니다. 데이터 락킹은 여러 데이터 구조체 사이에 존재하는 너무 큰 크리티컬 섹션의 인스턴스들을 분산시킴으로써 경쟁상황을 줄여주는데, 예를 들어 Figure 6.19처럼 해시 테이블에서 해시 베킷 별로 크리티컬 섹션을 두는 식입니다. 향상된 확장성은 약간 추가적인 데이터 구조체인 `struct bucket`의 형태로 복잡도를 약간 증가시킵니다.

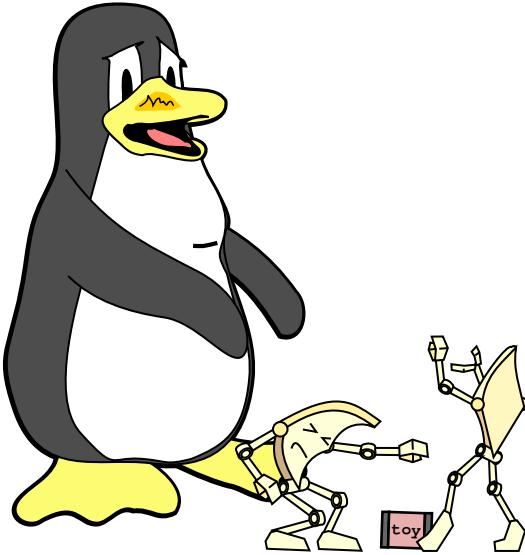


Figure 6.18: Lock Contention

니다.

Figure 6.18에서 보였던 경쟁적인 상황과 달리, 데이터 락킹은 Figure 6.20에 그려진 것처럼 조화를 향상시킵니다 — 그리고 병렬 프로그램에서, 이는 거의 항상 향상된 성능과 확장성으로 이어집니다. 이런 이유로, 데이터 락킹은 DYNIX 와 DYNIX/ptx 운영체제의 Sequent에서 매우 많이 사용되었습니다 [BK85, Inm85, Gar90, Dov90, MD92, MG92, MS93].

하지만, 어린 아이들을 돌봐 본 사람이라면 증명할 수 있듯이, 충분히 가서 놀 수 있는 공간을 주는 것이 평안을 보장하지는 않습니다. 예를 들어, 리눅스 커널은 파일과 디렉토리들의 캐시 (“dcache” 라 불립니다)를 갖습니다. 이 캐시의 각 원소들은 자신의 락을 갖습니다만, 루트 디렉토리에 해당하는 원소들과 그것의 직접적인 자식들은 다른 원소들에 비해 훨씬 많이 순회됩니다. 이는 많은 CPU들이 이 자주 접근되는 원소들의 락에 경쟁을 하게 되는 결과를 초래해서, Figure 6.21에 보여진 것과 같은 상황을 초래하고 맙니다.

많은 경우, 알고리즘들은 데이터 스큐를 줄이도록 설계될 수 있고, 어떤 경우에는 아예 그것들을 없애버릴 수도 있습니다 (리눅스 커널의 dcache에서도 가능한 것으로 나타난 것처럼요 [MSS04]). 데이터 락킹은 종종 해시 테이블처럼 분할될 수 있는 데이터 구조체에 사용됩니다만, 여러 존재가 각각 어떤 데이터 구조체의 인스턴스로 표현될 수 있는 경우에도 사용됩니다. 리눅스 커널 2.6.17 버전의 태스크 리스트는 후자의 한 예로, 각 태스크 구조체는 자신의 proc\_lock을 갖습니다.

```

1 struct hash_table
2 {
3     long nbuckets;
4     struct bucket **buckets;
5 };
6
7 struct bucket {
8     spinlock_t bucket_lock;
9     node_t *list_head;
10};
11
12 typedef struct node {
13     unsigned long key;
14     struct node *next;
15 } node_t;
16
17 int hash_search(struct hash_table *h, long key)
18 {
19     struct bucket *bp;
20     struct node *cur;
21     int retval;
22
23     bp = h->buckets[key % h->nbuckets];
24     spin_lock(&bp->bucket_lock);
25     cur = bp->list_head;
26     while (cur != NULL) {
27         if (cur->key >= key) {
28             retval = (cur->key == key);
29             spin_unlock(&bp->bucket_lock);
30             return retval;
31         }
32         cur = cur->next;
33     }
34     spin_unlock(&bp->bucket_lock);
35     return 0;
36 }

```

Figure 6.19: Data-Locking Hash Table Search

다이나믹하게 할당되는 구조체들에서의 데이터 락킹의 핵심 문제는 해당 구조체가 해당 락이 잡혀있는 동안은 존재하는 상태를 유지해야 한다는 것입니다. Figure 6.19의 코드는 이 문제를 락들을 정적으로 할당된 해시 버킷들에 넣어두고, 절대 메모리에서 해제시키지 않는 것으로 해결합니다. 하지만, 이 트릭은 해시 테이블의 크기가 바뀔 수 있다면 락들이 다이나믹하게 할당되어야 하므로 제대로 동작하지 않을 것입니다. 이 경우, 해시 버킷들을 그 락들이 잡혀있는 동안은 메모리 해제되지 않도록 하는 어떤 수단이 필요할 것입니다.

**Quick Quiz 6.13:** 구조체가 그것의 락이 잡혀 있는 동안은 메모리 해제 되지 않도록 할 수 있는 방법들은 어떤 것들이 있을까요? ■

### 6.3.4 Data Ownership

데이터 소유권은 주어진 데이터 구조체를 쓰레드들이나 CPU 들로 쪼개서, 각 쓰레드/CPU 는 데이터의 자신에게 할당된 부분집합을 어떤 동기화 오버헤드 없이 접근할 수 있습니다. 하지만, 어떤 쓰레드가 다른 쓰레드의 데이터에 접근하길 원한다면, 이는 곧바로 될 수는 없습니다. 대신, 이 쓰레드는 다른 쓰레드와 먼저 통신

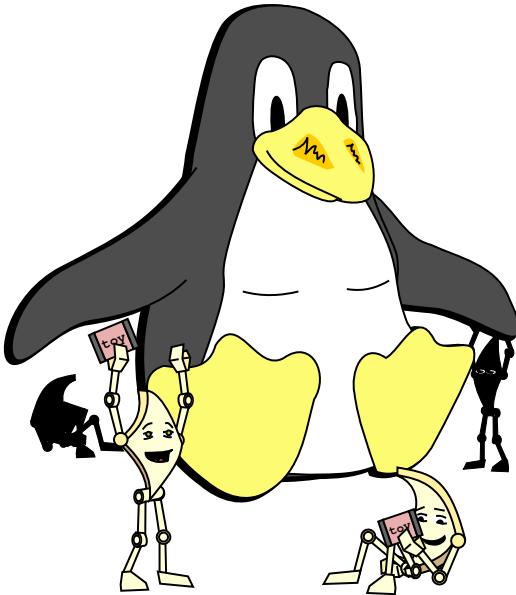


Figure 6.20: Data Locking

을 해서 다른 쓰레드가 그 일을 대신 해주거나, 또는 그 데이터의 소유권을 이전해 주도록 해야 합니다.

데이터 소유권은 불가사의해 보일 수 있지만, 매우 자주 사용됩니다:

1. 한 CPU나 쓰레드에 의해서만 접근될 수 있는 변수(C와 C++에서의 `auto` 변수와 같은)들은 모두 해당 CPU나 프로세스에게 소유되어 있습니다.
2. 사용자 인터페이스의 한 인스턴스는 해당 사용자의 컨텍스트를 소유합니다. 병렬 데이터베이스 엔진과 상호작용하는 어플리케이션들은 그것들이 순차적 프로그램인 것마냥 작성되는 것이 매우 흔한 일입니다. 그런 어플리케이션들은 사용자 인터페이스와 그/그녀의 현재 동작을 소유합니다. 명시적인 병렬성은 따라서 데이터베이스 엔진 그 자체에 국한되어 있습니다.
3. 파라미터를 사용하는 시뮬레이션들은 종종 각 쓰레드가 파라미터 공간의 특정 영역에 소유권을 갖게 하는 방법으로 병렬화 되곤 합니다. 이런 타입의 문제를 위한 컴퓨팅 프레임워크도 존재합니다 [UoC08].

상당히 많은 공유가 존재한다면, 이 쓰레드들이나 CPU들 사이의 통신은 상당한 복잡도와 오버헤드를 만들어낼 것입니다. 더 나아가서, 가장 많이 사용되는 데이터가 단일 CPU에게 소유되어 있게 된다면, 이 CPU

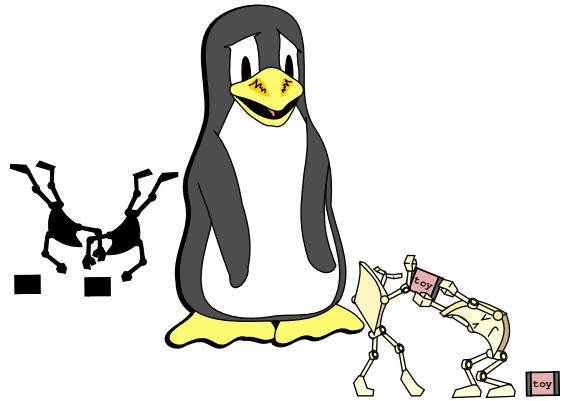


Figure 6.21: Data Locking and Skew

는 “핫스팟”이 될 것이고, Figure 6.21에 그려진 것과 같은 결과를 낼 것입니다. 하지만, 공유가 필요하지 않은 상황이라면, Figure 6.16에 보여진 것처럼 데이터 소유권은 이상적인 성능을 내고, 순차적 프로그램처럼 간단해질 수 있을 것입니다. 그런 상황은 종종 “당황스러울 정도로 병렬적”이라 불리곤 하고, Figure 6.20에서 앞서 본것과 같은 상황과 닮아 있습니다.

또 다른 중요한 데이터 소유권 상황은 데이터가 읽기 전용인 경우, 모든 쓰레드가 복사본을 통해 그것을 “소유” 할 수 있는 경우입니다.

데이터 소유권은 Chapter 8에서 좀 더 자세히 다뤄질 겁니다.

### 6.3.5 Locking Granularity and Performance

이 섹션은 락킹 빈도와 성능 사이의 관계를 수학적인 동기화 효율성 관점에서 살펴봅니다. 수학이 지루한 독자분들은 이 섹션을 건너뛰셔도 됩니다.

사용할 방법은 하나의 공유되는 글로벌 변수에 대해 동작하는 동기화 메커니즘의 효율성을 위한 간단한 큐잉 모델을 M/M/1 큐를 기반으로 사용해 보는 것입니다. M/M/1 큐잉 모델들은 지수적으로 분포되는 “도착간 비율 (inter-arrival rate)”  $\lambda$ 와 지수적으로 분포되는 “서비스 비율 (service rate)”  $\mu$ 에 기반합니다. 도착간 비율  $\lambda$ 는 만약 동기화 비용이 전혀 들지 않는다면 시스템이 처리할 수 있는, 초당 동기화 오퍼레이션들의 평균 숫자로 생각될 수 있는데, 달리 말하자면  $\lambda$ 는 작업의 비동기 유닛의 오버헤드의 역수입니다. 예를 들어, 일의 각 유닛이 트랜잭션이고, 각 트랜잭션이 처리되는데 동기화 오버헤드를 제외하고 1밀리세컨드가 걸린다면,  $\lambda$ 는 초당 1,000 트랜잭션이 될 것입니다.

서비스 비율  $\mu$  는 비슷하게 정의됩니다만, CPU 들이 각자의 동기화 오퍼레이션들을 완료하기를 기다려야 한다는 사실을 무시하고 각 트랜잭션의 오버헤드가 존재하지 않는다면 시스템이 1초 안에 처리할 수 있는 동기화 오퍼레이션들의 수의 평균으로, 달리 말하자면,  $\mu$  는 컨텐션이 없을 때의 동기화 오버헤드라고 생각될 수 있겠습니다. 예를 들어, 각 동기화 오퍼레이션이 어토믹 값 증가 인스트럭션을 내포하고 있고, 컴퓨터 시스템은 각 CPU 에서 각자의 변수에 25 나노세컨드마다 어토믹 값 증가 인스트럭션을 수행할 수 있다고 해 봅시다.<sup>12</sup> 따라서  $\mu$  의 값은 초당 40,000,000 어토믹 값 증가 일 것입니다.

물론,  $\lambda$  의 값은 CPU 수가 늘어나면 함께 늘어날텐데, 각 CPU 가 독립적으로 트랜잭션들을 처리할 수 있기 때문입니다 (다시 말하지만, 동기화를 무시합니다):

$$\lambda = n\lambda_0 \quad (6.1)$$

$n$  은 CPU 들의 갯수이고  $\lambda_0$  는 단일 CPU 의 트랜잭션 처리 가능량입니다. 단일 CPU 가 하나의 트랜잭션을 처리하는데 걸릴 것으로 기대되는 시간은  $1/\lambda_0$  임을 기억해 두십시오.

이 CPU 들은 다른 CPU 들이 각각 하나의 공유 변수의 값을 증가시킬 동안 “줄을 서서 기다려야” 하기 때문에, 기대되는 전체 대기 시간을 표현하는데 M/M/1 큐잉 모델을 다음과 같이 사용할 수 있습니다:

$$T = \frac{1}{\mu - \lambda} \quad (6.2)$$

앞의  $\lambda$  값을 대입하면:

$$T = \frac{1}{\mu - n\lambda_0} \quad (6.3)$$

이제, 효율성은 동기화 없을 때 트랜잭션 하나를 처리하는데 필요한 시간 ( $1/\lambda_0$ ) 과 동기화를 포함해서 필요한 시간 ( $T + 1/\lambda_0$ ) 사이의 비율입니다:

$$e = \frac{1/\lambda_0}{T + 1/\lambda_0} \quad (6.4)$$

앞의  $T$  값을 대입하고 간략화 하면:

$$e = \frac{\frac{\mu}{\lambda_0} - n}{\frac{\mu}{\lambda_0} - (n-1)} \quad (6.5)$$

<sup>12</sup> 물론, 같은 공유 변수의 값을 증가시키는 8 개의 CPU 가 존재한다면, 각각의 CPU 는 자신의 값 증가 작업을 위해 25 나노세컨드를 소모하기 전에 다른 CPU 들이 각자의 값 증가 작업을 마무리 할 때 까지 175 나노세컨드를 기다려야 할 것입니다. 실제로는, 이 대기는 더 길어질텐데 그 변수를 한 CPU 에서 다른 CPU 로 옮기는 시간도 걸리기 때문입니다.

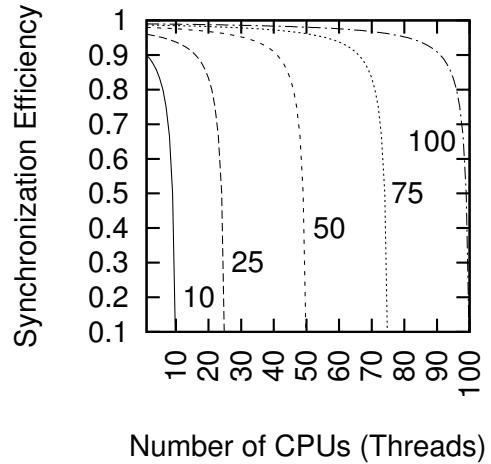


Figure 6.22: Synchronization Efficiency

하지만  $\mu/\lambda_0$  의 값은 그저 트랜잭션을 처리하는데 필요한 시간과 (경쟁상황이 없는 상태에서의) 동기화 자체 오버헤드 간의 비율입니다. 이 비율을  $f$  라고 하면, 이렇게 됩니다:

$$e = \frac{f - n}{f - (n-1)} \quad (6.6)$$

Figure 6.22 는 동기화 효율성  $e$  가 CPU/쓰레드 수  $n$  에 의해 변화되는 모습을 오버헤드 비율  $f$  몇개의 값과 함께 보여줍니다. 예를 들어, 25 나노세컨드 걸리는 어토믹 값 증가 연산을 사용하면  $f = 10$  선은 각 CPU 가 매 250 나노세컨드마다 어토믹 값 증가 연산을 시도하고,  $f = 100$  라인은 각 CPU 가 수천개의 인스트럭션을 처리될 수 있는 시간인 2.5 마이크로세컨드마다 어토믹 값 증가 연산을 시도합니다. 각 조합의 결과가 CPU 나 쓰레드의 수가 늘어남에 따라 급격하게 떨어지는 것으로 보아, 하나의 글로벌 공유 변수에의 어토믹 조정을 통한 동기화 메커니즘은 현재의 하드웨어에서 많이 사용되면 잘 확장되지 못할 것이라 결론 내릴 수 있습니다. 이건 이 규칙들을 수학적으로 그려본 것으로, Chapter 5 에서 이야기한 병렬 카운팅 알고리즘을 이끌어내게 합니다.

이 효율성 컨셉은 정규적인 동기화가 적거나 아예 없을 때에도 효과적입니다. 예를 들어, 한 행렬의 행이 (“dot product”로) 다른 행렬의 열로 곱해져 세번째 행렬을 만들어내는 행렬 곱셈을 생각해 봅시다. 이 오퍼레이션들은 서로 겹치지 않기 때문에, 첫번째 행렬의 행들을 쓰레드들에 분할시키고 각 쓰레드는 결과 행렬의 연관된 행을 계산하는 것이 가능합니다. 따라서 이 쓰레드들은 matmul.c 에서와 같이 아무런 동기화 오버헤드 없이 완전히 독립적으로 동작할 수 있습니다. 따라서 병

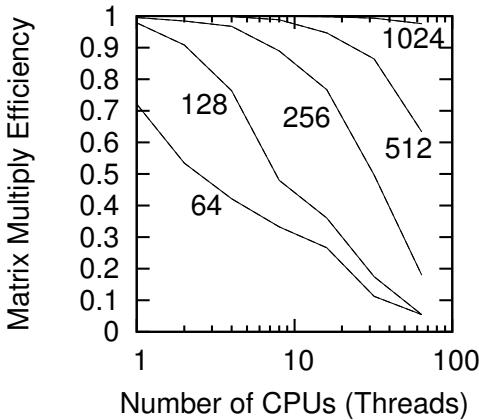


Figure 6.23: Matrix Multiply Efficiency

렬적 행렬 곱셈은 완벽한 효율성, 1.0을 가질 것이라 예상할 수도 있습니다.

하지만, Figure 6.23는 다르게 이야기하는데, 특히 64 행 64 열 행렬 곱셈에서는 0.7보다 낮은 효율성을 절대 갖지 못합니다. 싱글쓰레드로 동작하는데도 불구하고 말이지요. 512 행 512 열 행렬 곱셈의 효율성은 10 쓰레드 아래에서는 1.0보다 조금 작은 것으로 측정되며 심지어 1024 행 1024 열 행렬 곱셈조차도 수십 쓰레드에서는 완벽한 효율성을 벗어나게 되고 맙니다. 더도 아니고 덜도 아니고, 이 그림은 몰아서 처리하기의 성능과 확장성에서의 이점을 분명하게 보여주고 있으며, 이로 인해 당신의 돈의 가치도 알 수 있게 해줍니다.

**Quick Quiz 6.14:** 싱글쓰레드로 동작하는 64 행 64 열 행렬 곱셈이 어떻게 1.0보다 낮은 효율성을 가질 수 있죠? Figure 6.23의 모든 조합에서의 결과들이 한 쓰레드에서만 돌아갈 때에는 정확히 1.0의 효율성을 보여야 하는 거 아닌가요? ■

이런 비효율성 아래, Section 6.3.3에서 이야기한 데 이터 락킹과 같이 더 확장성 있는 방법을 생각해 보거나 다음 섹션에서 다룰 병렬 빠른 수행 경로 해결책을 고려해 보는 것도 가치가 있을 것입니다.

**Quick Quiz 6.15:** 행렬 곱셈에서 데이터 병렬화 기법이 어떻게 도움이 될 수 있나요? 그건 이미 병렬적인 데이터잖아요!!! ■

## 6.4 Parallel Fastpath

잘게 쪼개진 (그리고 따라서 일반적으로 높은 성능을 갖는) 설계들은 굵게 쪼개진 설계들에 비해 일반적으로 더 복잡합니다. 많은 경우, 대부분의 오버헤드는 코드의 작은 부분에서 발생합니다 [Knu73]. 그러니 그 작은 부분에 집중하는 노력을 가져보는게 어떨까요?

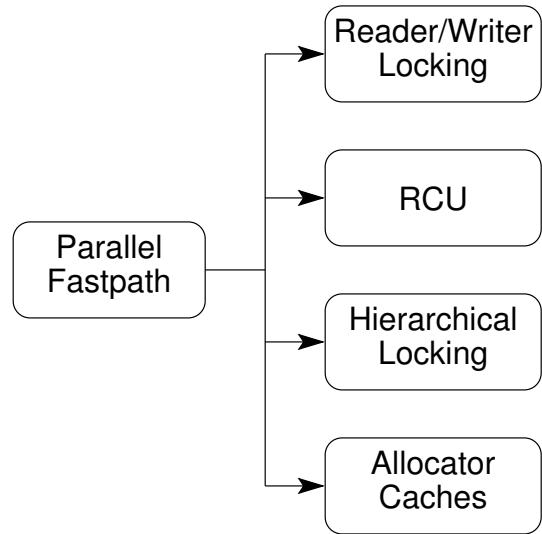


Figure 6.24: Parallel-Fastpath Design Patterns

이게 병렬 빠른 수행 경로 디자인 패턴을 뒷받침하는 아이디어로, 전체 알고리즘을 적극적으로 병렬화 하려 하면 요구되는 복잡성을 일으키지 않고 일반적인 경우를 위한 코드 수행 경로를 적극적으로 병렬화 시키는 것입니다. 이를 위해선 병렬화 하려는 특정 알고리즘만 이해해선 안되고, 그 알고리즘이 목표로 하는 워크로드에 대해서도 이해해야만 합니다. 병렬 빠른 수행 경로를 만들기 위해선 커다란 창조성과 설계 노력이 종종 필요하곤 합니다.

병렬 빠른 수행 경로는 서로 다른 패턴들 (하나는 빠른 수행 경로를 위해, 다른 경우를 위해 또 하나)을 조합하고 따라서 임시적 패턴입니다. 다음의 병렬 빠른 수행 경로의 예들은 Figure 6.24에 그려진 것처럼 그 자신의 패턴을 정당화 하기 충분할 만큼 자주 일어납니다:

1. Reader/Writer 락킹 (아래의 Section 6.4.1에서 설명합니다).
2. 고성능을 위해 Reader/Writer 락킹을 대체할 수 있으며 이 챕터에서는 더이상 설명되지 않을 Read-copy update (RCU).
3. Section 6.4.2에서 다뤄질 계층적 락킹 ([McK96]).
4. 리소스 할당자 캐시 ([McK96, MS93]). 더 자세한 내용을 위해선 Section 6.4.3을 참고하십시오.

### 6.4.1 Reader/Writer Locking

동기화 오버헤드가 무시할만 하다면 (예를 들어, 프로그램이 커다란 크리티컬 섹션들에 굵게 쪼개진 병렬성

```

1 rwlock_t hash_lock;
2
3 struct hash_table
4 {
5     long nbuckets;
6     struct node **buckets;
7 };
8
9 typedef struct node {
10     unsigned long key;
11     struct node *next;
12 } node_t;
13
14 int hash_search(struct hash_table *h, long key)
15 {
16     struct node *cur;
17     int retval;
18
19     read_lock(&hash_lock);
20     cur = h->buckets[key % h->nbuckets];
21     while (cur != NULL) {
22         if (cur->key >= key) {
23             retval = (cur->key == key);
24             read_unlock(&hash_lock);
25             return retval;
26         }
27         cur = cur->next;
28     }
29     read_unlock(&hash_lock);
30     return 0;
31 }

```

Figure 6.25: Reader-Writer-Locking Hash Table Search

을 사용한다면), 그리고 그 크리티컬 섹션들의 작은 부분들만이 데이터를 수정한다면, 여러 읽는 작업들을 병렬로 수행될 수 있도록 하면 확장성을 크게 개선시킬 것입니다. 쓰기 작업은 읽기 작업과도, 다른 쓰기 작업들과도 배타적으로 수행되어야 합니다. reader-writer 락킹의 많은 구현이 존재하는데, Section 4.2.4 에 설명된 POSIX 구현도 그 중 하나입니다. Figure 6.25 는 해시 테이블이 reader-writer 락킹을 사용해 어떻게 구현될 수 있는지 보입니다.

Reader/writer 락킹은 비대칭적 락킹에 대한 하나의 간단한 예입니다. Snaman [ST87] 은 여러 클러스터 시스템에서 사용되는, 더 화려한 여섯개 모드의 비대칭적 락킹 디자인을 설명합니다. 일반적인 락킹과 reader-writer 락킹은 Chapter 7 에서 특별히 자세히 설명됩니다.

## 6.4.2 Hierarchical Locking

계층적 락킹의 아이디어는 잘게 쪼개진 락을 잡는 동작을 하는 동안만 잡는 굵게 쪼개진 락을 두자는 것입니다. Figure 6.26 는 해시 테이블 탐색에 계층적 락킹이 어떻게 사용될 수 있을지 보여주는데, 또한 이 방법의 커다란 단점 역시 보여줍니다: 두번째 락을 잡기 위한 오버헤드를 감내했지만, 그 락은 짧은 시간동안만 잡습니다. 이 경우, 간단한 데이터 락킹 방법은 더 간단하고

```

1 struct hash_table
2 {
3     long nbuckets;
4     struct bucket **buckets;
5 };
6
7 struct bucket {
8     spinlock_t bucket_lock;
9     node_t *list_head;
10};
11
12 typedef struct node {
13     spinlock_t node_lock;
14     unsigned long key;
15     struct node *next;
16 } node_t;
17
18 int hash_search(struct hash_table *h, long key)
19 {
20     struct bucket *bp;
21     struct node *cur;
22     int retval;
23
24     bp = h->buckets[key % h->nbuckets];
25     spin_lock(&bp->bucket_lock);
26     cur = bp->list_head;
27     while (cur != NULL) {
28         if (cur->key >= key) {
29             spin_lock(&cur->node_lock);
30             spin_unlock(&bp->bucket_lock);
31             retval = (cur->key == key);
32             spin_unlock(&cur->node_lock);
33             return retval;
34         }
35         cur = cur->next;
36     }
37     spin_unlock(&bp->bucket_lock);
38     return 0;
39 }

```

Figure 6.26: Hierarchical-Locking Hash Table Search

더 좋은 성능을 보일 것입니다.

**Quick Quiz 6.16:** 계층적 락킹이 잘 동작할 만한 상황은 뭐가 있을까요? ■

## 6.4.3 Resource Allocator Caches

이 섹션에서는 병렬 고정 크기 블럭 메모리 얼로케이터의 단순화된 개요를 제공합니다. 더 자세한 설명은 literature [MG92, MS93, BA01, MSK01] 나 리눅스 커널 [Tor03] 에서 찾을 수 있습니다.

### 6.4.3.1 Parallel Resource Allocation Problem

병렬 메모리 할당자가 마주하는 기본적인 문제는 일반적인 경우의 매우 빠른 메모리 할당과 해제 기능을 제공해야 하는 필요와 불리한 할당 / 해제 패턴들을 마주했을 때 효과적으로 메모리를 분산시켜야 하는 필요성 사이의 갈등입니다.

이 갈등을 보기 위해, 이 문제에 데이터 소유권을 직접적으로 활용한 경우를 생각해 봅시다 — 단순히 각

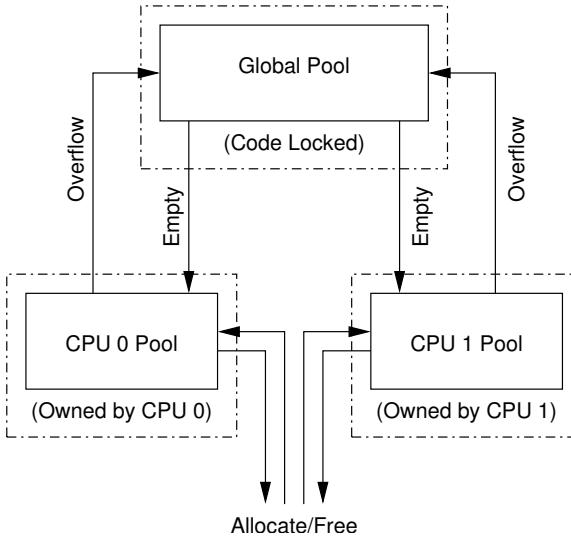


Figure 6.27: Allocator Cache Schematic

CPU 가 자기 뭉을 소유하도록 메모리를 분할하는 방법입니다. 예를 들어, 두개의 CPU 를 갖고 2 기가바이트의 메모리를 갖는 시스템 (제가 바로 지금 글을 쓰고 있는 기계와 같습니다) 이라고 생각해 봅시다. 간단히 각 CPU 에 1 기가바이트씩 메모리를 할당해 주고 각 CPU 가 그 자신이 소유하고 있는 메모리 뎅어리에 접근하도록 할 수 있는데, 이렇게 되면 락킹의 필요성과 복잡성, 그리고 오버헤드들이 없습니다. 불행히도, 이 간단한 계획은 간단한 생산자-소비자 워크로드 같은 경우에서 일어날 수 있는, CPU 0 이 모든 메모리를 할당받고 CPU 1 이 그걸 해제하는 알고리즘이 있다면 망가질 수 있습니다.

다른 극단적 방법인 코드 락킹의 경우에는 과한 락경쟁과 오버헤드로 고통받게 될 수 있습니다 [MS93].

#### 6.4.3.2 Parallel Fastpath for Resource Allocation

일반적으로 사용되는 방법은 각각의 CPU 가 적당한 캐시나 블럭들을 소유하는 별별 빠른 수행 경로를 사용하고 추가적인 블럭들을 위한 공유 풀에는 커다란 코드 락킹을 사용해서 관리하는 방법입니다. 한 CPU 가 메모리 블럭들을 독점하는 것을 막기 위해, 각 CPU 의 캐시에 존재할 수 있는 블럭들의 갯수에 제한을 걸어 둡니다. 두개의 CPU 가 있는 시스템에서, 메모리 블럭들의 흐름은 Figure 6.27 에 보여진 대로일 것입니다: 한 CPU 가 자신의 풀이 꽉 차서 블럭을 하나 해제하려고 할 때에는, 블럭들을 글로벌 풀에 보내고, 비슷하게, 그 CPU 가 자신의 풀이 비어서 블럭을 할당받으려 할 때에는 글로벌 풀로부터 블럭들을 얻어옵니다.

```

1 #define TARGET_POOL_SIZE 3
2 #define GLOBAL_POOL_SIZE 40
3
4 struct globalmempool {
5     spinlock_t mutex;
6     int cur;
7     struct memblock *pool[GLOBAL_POOL_SIZE];
8 } globalmem;
9
10 struct percpumempool {
11     int cur;
12     struct memblock *pool[2 * TARGET_POOL_SIZE];
13 };
14
15 DEFINE_PER_THREAD(struct percpumempool, percpumem);

```

Figure 6.28: Allocator-Cache Data Structures

#### 6.4.3.3 Data Structures

Figure 6.28 에 할당자 캐시들의 “장난감” 구현을 위한 실제 데이터 구조체가 있습니다. Figure 6.27 의 “Global Pool” 은 struct globalmempool 타입의 globalmem 으로 구현되었고 struct percpumempool 타입의 per-CPU 변수 percpumem 으로 두개의 CPU 별 풀들이 구현되었습니다. 이 데이터 구조체들 둘 다 각자의 pool 필드 안의 블럭들로의 포인터들의 배열을 가지고 있는데, 이것들은 인덱스 0부터 위쪽으로 채워져 나갑니다. 따라서, 만약 globalmem.pool[3] 이 NULL 이라면, 인덱스 4부터 globalmem.pool[3] 이 위쪽인 이 배열의 나머지들 역시 모두 NULL 이어야 합니다. cur 필드는 pool 배열의 꽉찬 원소들 중 가장 높은 숫자의 인덱스를 갖는데, 만약 모든 원소들이텅 비어있다면 -1 을 갖습니다. globalmem.pool[0] 부터 globalmem.pool[globalmem.cur] 사이의 모든 원소들은 반드시 꽉 차 있어야 하고, 나머지 것들은 모두 비어있어야만 합니다.<sup>13</sup>

풀 데이터 구조체의 동작이 어떻게 될지에 대한 그림이 Figure 6.29 에 있는데, 여섯개의 박스들은 pool 필드를 구성하는 포인터들의 배열을 의미하며, 그 앞의 숫자는 cur 필드를 의미합니다. 색이 칠해진 박스들은 NULL 이 아닌 포인터들을 의미하며, 비어있는 박스들은 NULL 포인터들을 의미합니다. 중요하지만 좀 혼란스러울 수도 있는 이야기입니다만 이 데이터 구조체가 항상 지키게 되는 사실 (불변식, invariant) 은, cur 필드는 항상 NULL 이 아닌 포인터들의 수보다 하나 작을 것이란 점입니다.

<sup>13</sup> 두 풀 사이즈 (TARGET\_POOL\_SIZE 와 GLOBAL\_POOL\_SIZE) 모두 비현실적으로 작습니다만, 이 작은 크기가 이 프로그램의 행동이 어떻게 이루어지는지 이해하기 위해 프로그램을 한단계씩 실행시켜 나가기 편하게 도와줄 겁니다.

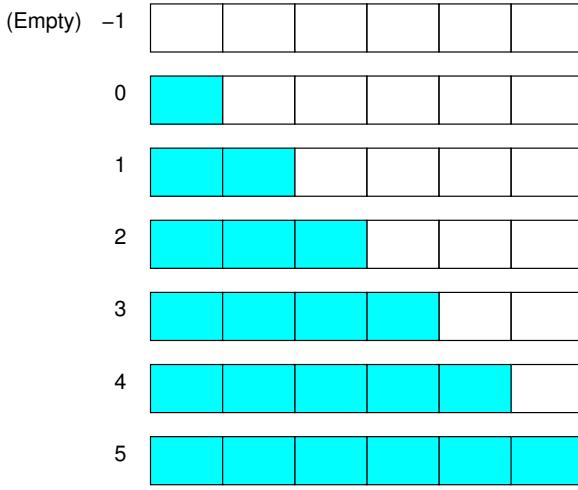


Figure 6.29: Allocator Pool Schematic

#### 6.4.3.4 Allocation Function

할당을 하는 함수인 `memblock_alloc()` 을 Figure 6.30에서 확인할 수 있습니다. Line 7에서는 현재 쓰레드의 per-thread 풀을 가져오고, line 8에서 그게 비어있는지 확인합니다.

만약 그렇다면, line 9-16에서 line 9에서 획득하고 line 16에서 해제하는 스핀락 아래 글로벌 풀로부터 해당 per-thread 풀을 채우려 시도합니다. Line 10-14는 블럭들을 글로벌에서 per-thread 풀로 로컬 풀이 목표로 하는 크기 (절반)에 도달하거나 글로벌 풀이 텅 빌 때까지 옮기고, line 15에서는 per-thread 풀의 수를 올바른 값으로 설정합니다.

어떤 경우든, line 18에서 per-thread 풀이 여전히 비어 있는지 확인하고, 만약 그렇지 않다면, line 19-21에서 블럭 하나를 제거하고 그걸 리턴합니다. 그렇지 않다면, line 23에서 메모리가 부족하다는 슬픈 이야기를 전합니다.

#### 6.4.3.5 Free Function

Figure 6.31는 메모리 블럭 해제 함수를 보입니다. Line 6에서는 이 쓰레드의 풀로의 포인터를 얻어오고 line 7에서 이 per-thread 풀이 꽉 차 있는지 확인합니다.

만약 그렇다면, line 8-15에서 이 per-thread 풀의 절반을 글로벌 풀로 비워내는데, 이 때 line 8과 14에서 글로벌 풀을 위한 스핀락을 각각 잡고 풁니다. Line 9-12에서는 로컬에서 글로벌 풀로 블럭들을 옮기는 루프를 구현하고 있으며, line 13에서는 per-thread 풀의 카운트를 올바른 값으로 재조정 합니다.

어떤 경우든, line 16에서는 새로 해제된 블럭을 per-

```

1 struct membblock *membblock_alloc(void)
2 {
3     int i;
4     struct membblock *p;
5     struct percpumempool *pcpp;
6
7     pcpp = &__get_thread_var(percpumem);
8     if (pcpp->cur < 0) {
9         spin_lock(&globalmem.mutex);
10        for (i = 0; i < TARGET_POOL_SIZE &&
11             globalmem.cur >= 0; i++) {
12            pcpp->pool[i] = globalmem.pool[globalmem.cur];
13            globalmem.pool[globalmem.cur--] = NULL;
14        }
15        pcpp->cur = i - 1;
16        spin_unlock(&globalmem.mutex);
17    }
18    if (pcpp->cur >= 0) {
19        p = pcpp->pool[pcpp->cur];
20        pcpp->pool[pcpp->cur--] = NULL;
21        return p;
22    }
23    return NULL;
24 }
```

Figure 6.30: Allocator-Cache Allocator Function

```

1 void membblock_free(struct membblock *p)
2 {
3     int i;
4     struct percpumempool *pcpp;
5
6     pcpp = &__get_thread_var(percpumem);
7     if (pcpp->cur >= 2 * TARGET_POOL_SIZE - 1) {
8         spin_lock(&globalmem.mutex);
9         for (i = pcpp->cur; i >= TARGET_POOL_SIZE; i--) {
10            globalmem.pool[+globalmem.cur] = pcpp->pool[i];
11            pcpp->pool[i] = NULL;
12        }
13        pcpp->cur = i;
14        spin_unlock(&globalmem.mutex);
15    }
16    pcpp->pool[+pcpp->cur] = p;
17 }
```

Figure 6.31: Allocator-Cache Free Function

thread 풀에 넣습니다.

#### 6.4.3.6 Performance

대략적인 성능 결과<sup>14</sup> 가 Figure 6.32에 있는데, 이 데이터를 위한 성능 평가 실험은 1GHz로 동작하는 듀얼 코어 Intel x86 (CPU 당 4300 bogomips)에서 각 CPU의 캐시에 최대 여섯개의 블럭들을 주고 수행되었습니다. 이 마이크로 벤치마크에서, 각 쓰레드는 반복적으로 한 그룹의 블럭들을 할당받고 그 그룹의 모든 블럭들을 해제하는데, 이 그룹에 속하는 블럭들의 갯수는 x축에

<sup>14</sup> 이 데이터는 통계적으로 유의미한 방식으로 수집되지는 않았습니다. 따라서 많은 비판적 시각과 의심을 가지고 봐야만 합니다. 좋은 데이터 수집과 요약을 위한 방법은 Chapter 11에서 이야기 됩니다. 그렇다고 하니, 반복해서 진행한 수행은 비슷한 결과를 내놓았고, 이 값들은 비슷한 알고리즘들의 더 세심하게 설계된 성능 평가 실험과 비슷한 결과를 보입니다.

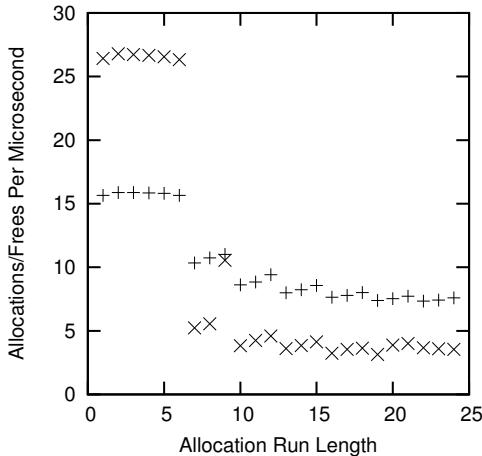


Figure 6.32: Allocator Cache Performance

표시되는 “allocation run length (할당 수행 시간 길이)”와 같습니다. Y 축은 마이크로세컨드당 성공한 할당/해제 짝들의 갯수를 보입니다 — 실패한 할당들은 카운트되지 않습니다. “X”는 두 쓰레드 수행의 결과이고, “+”는 단일 쓰레드 수행의 결과입니다.

할당 수행 시간 길이가 6일 때 까지는 선형적으로 확장되고 훌륭한 성능을 보이지만, 6보다 큰 할당 수행 시간 길이에서는 부족한 성능을 보이고 거의 항상 음의 확장도를 보임에 주의하시기 바랍니다. 따라서 TARGET\_POOL\_SIZE의 크기를 충분히 크게 잡는게 상당히 중요한데, 다행히도 실제 사례 [MSK01]에서는 그렇게 하기가 상당히 쉬운 경우가 일반적이고, 특히 오늘날의 큰 메모리에선 더욱 그렇습니다. 예를 들어, 대부분의 시스템에서 TARGET\_POOL\_SIZE를 100으로 잡는 것은 상당히 합리적으로, 이 경우 전체 시간의 99%는 할당과 해제 작업들은 per-thread 풀에서만 이루어질 것이 보장됩니다.

이 그림에서 볼 수 있듯이, 데이터 소유권이 적용될 수 있는 일반적인 경우의 상황 (할당 수행 시간이 6 미만일 때)에서는 락을 반드시 사용해야만 하는 상황들에 비해 훨씬 향상된 성능을 보입니다. 일반적인 경우에 동기화를 피하는 것은 이 책 전체에 걸쳐 반복되는 주제가 될 것입니다.

**Quick Quiz 6.17:** Figure 6.32에서, 세개의 샘플들마다 할당 수행 시간 길이가 증가함에 따라 성능이 따라 증가하는 패턴이 존재하는데, 예를 들어, 할당 수행 시간 길이 10, 11, 12의 경우입니다. 왜 그런거죠? ■

**Quick Quiz 6.18:** 할당 실패 횟수들은 두개 쓰레드를 사용한 테스트에서 할당 수행 길이가 19 이상일 때 발견되었습니다. 글로벌 풀 사이즈가 40이고 per-thread 타겟 풀 사이즈  $s$  가 3이고, 쓰레드의 갯수  $n$  가 2이며,

per-thread 풀들은 초기에 비어있고 메모리를 아무도 사용하고 있지 않다고 가정하는 조건 하에서, 할당 실패가 발생할 수 있는 최소의 할당 수행 시간 길이  $m$ 은 무엇일까요? (각 쓰레드는 메모리의  $m$  블럭을 할당받고  $m$  블럭의 메모리를 해제하는 것을 반복함을 다시 이야기 합니다.) 그 대신에,  $n$  쓰레드들이 각각 풀 사이즈  $s$ 를 갖는다면, 그리고 각 쓰레드가 먼저 메모리의  $m$  개 블럭을 할당받고 그  $m$  블럭들을 해제하는 것을 반복한다고 하는 조건이라면, 글로벌 풀 사이즈는 얼마나 커야 할까요? Note: 올바른 답을 얻기 위해서는 `smpalloc.c` 소스 코드를 자세히 들여다보고, 한단계 한단계씩 들여다봐야 할 겁니다. 분명 경고했어요! ■

#### 6.4.3.7 Real-World Design

이 장난감 병렬 리소스 할당자는 상당히 간단했습니다만 실제 세계에서의 설계는 이 방법으로부터 여러가지 방법으로 확장됩니다.

먼저, 실제 세계에서의 할당자는 넓은 범위의 할당 크기들을 다룰 수 있어야 하는데, 이 장난감 예제에서 보았던 단일한 크기와 반대됩니다. 이를 해결하는 대중적인 방법 하나는 1980년대 후반 BSD 메모리 할당자 [MK88] 같은 방식으로, 고정된 크기들의 집합을 제공하는 것인데, 외부의, 그리고 내부의 파편화 문제를 균형 맞추기 위해 그렇게 공간을 사용합니다. 이렇게 하는 것은 곧 “globalmem” 변수가 크기별로 복사본이 존재해야 함을 의미하고, 연관된 락 역시 비슷하게 복사되어야 해서, 이 장난감 프로그램의 코드 락킹보다는 데이터 락킹에 가까운 결과를 이끌어낼 것입니다.

두번째로, 상품 단계 품질의 시스템들은 메모리의 용도를 바꿀수도 있어야만 하는데, 다시 말해 그것들은 블럭들을 합체해서 페이지 [MS93] 와 같은 더 큰 구조체로 만들어질 수도 있어야만 합니다. 이 합체 역시 락으로 보호되어야 하는데, 이것 역시 앞의 것들과 마찬가지로 크기별로 복사본이 있어야 할 수 있습니다.

세번째로, 합쳐진 메모리는 아랫단의 메모리 시스템에 반환되어야만 하고, 메모리의 페이지들은 또한 그 아랫단의 메모리 시스템들로부터 할당되어야만 합니다. 이 단계에서 필요한 락킹은 이 아랫단의 메모리 시스템에 의존적일 것입니다만, 코드 락킹이 될 수도 있습니다. 코드 락킹은 종종 이 단계에서 받아들여질 수 있는데, 이 단계에 도달하는 것은 잘 설계된 시스템에서는 매우 희박하게 이루어지기 때문입니다 [MSK01].

이 실제 세계 설계의 커다란 복잡도에도 불구하고, 그 아래 자리잡고 있는 아이디어는 똑같습니다 — Table 6.1에 보인것과 같은 병렬 빠른 수행 경로의 반복적인 적용.

Level	Locking	Purpose
Per-thread pool	Data ownership	High-speed allocation
Global block pool	Data locking	Distributing blocks among threads
Coalescing	Data locking	Combining blocks into pages
System memory	Code locking	Memory from/to system

Table 6.1: Schematic of Real-World Parallel Allocator

## 6.5 Beyond Partitioning

이 챕터에서는 데이터 파티셔닝이 간단한 선형적으로 확장 가능한 병렬 프로그램을 설계하는데 사용될 수 있는지 알아봤습니다. Section 6.3.4 에서는 데이터 복사 가능성에서 힌트를 얻었는데, 이는 Section 9.5 에서 커다란 효과를 가져올 것입니다.

파티셔닝과 복사본 사용을 적용하는 주요 목표는 선형적인 속도 향상을 얻기 위한 것으로, 달리 말하자면 CPU 나 쓰레드의 수가 늘어남에 따라 전체적으로 필요한 일의 양이 크게 늘어나지는 않음을 보장하기 위한 것입니다. 파티셔닝과 복사본 사용을 통해 해결될 수 있어서 선형적인 속도 향상이 가능한 문제들은 당혹스럽게 병렬적입니다. 하지만 이보다 더 잘할 수는 없을까요?

이 질문에 답을 하기 위해, 미궁과 미로의 해결책을 생각해 보도록 합시다. 물론, 미궁과 미로는 수천년 동안 매력적인 것이었으며 [Wik12], 따라서 그것들이 바이오 컴퓨터 [Ada11], GPGPU [Eri08], 심지어는 분리된 하드웨어 [KFC11] 등의 컴퓨터들을 사용해서 만들어지고 해결되었음은 별로 놀라운 일도 아닙니다. 미로의 병렬적 해결책은 대학 수업에서의 과제 프로젝트 [ETH11, Uni10] 로도 사용되었고, 병렬 프로그래밍 프레임워크의 이점을 보이기 위한 매개물 [Fos10] 로도 사용되었습니다.

흔한 조언은 병렬 일거리-대기열 알고리즘(PWQ: Parallel work-queue algorithm) [ETH11, Fos10] 을 사용하라는 것입니다. 이 섹션은 무작위적으로 생성된 정사각형의 미로를 해결하는 모든 경우에 대해 순차적 알고리즘(SEQ)과 대안적인 병렬 알고리즘에 대해 PWQ를 비교하는 것으로 이 조언을 평가해 보겠습니다. Section 6.5.1 에서는 PWQ 를 이야기 하고, Section 6.5.2 에서 대안적인 병렬 알고리즘을 설명하며, Section 6.5.3 에서는 그것의 문제 있는 성능에 대해 이야기 한 후, Section 6.5.4 에서 앞의 대안적 병렬 알고리즘으로부터 향상된 순차적 알고리즘을 소개하며, Section 6.5.5 에서 성능을 비교해 보고, 마지막으로 Section 6.5.6 에서 미래의 방향을 알아보고 결론을 내려봅니다.

### 6.5.1 Work-Queue Parallel Maze Solver

PWQ 는 Figure 6.33(maze\_seq.c) 에 있는 SEQ 에

```

1 int maze_solve(maze *mp, cell sc, cell ec)
2 {
3     cell c = sc;
4     cell n;
5     int vi = 0;
6
7     maze_try_visit_cell(mp, c, c, &n, 1);
8     for (;;) {
9         while (!maze_find_any_next_cell(mp, c, &n)) {
10             if (++vi >= mp->vi)
11                 return 0;
12             c = mp->visited[vi].c;
13         }
14         do {
15             if (n == ec)
16                 return 1;
17         }
18         c = n;
19     } while (maze_find_any_next_cell(mp, c, &n));
20     c = mp->visited[vi].c;
21 }
22 }

```

Figure 6.33: SEQ Pseudocode

기반합니다. 미로는 셀들의 2D 배열과 ->visited 로 이름 붙여진 선형적 배열 기반 일거리 대기열로 나타내어집니다.

Line 7에서 첫번째 셀에 들어가고, line 8-21에 있는 루프의 매 반복에서 하나의 셀에 의해 향해지는 통로를 획득합니다. Line 9-13의 루프에서는 ->visited[] 배열을 방문되지 않은 이웃을 가지고 방문된 셀을 위해 스캔하고, line 14-19의 루프에서는 그 이웃을 통해 향해지는 작은 미로를 획득합니다. Line 20에서는 밖의 루프에 의해 통과될 다음 경로를 위해 초기화를 합니다.

maze\_try\_visit\_cell() 의 슈도코드가 Figure 6.34 (maze.c) 의 line 1-12에 나타나 있습니다. Line 4에서 셀 c 와 n 이 근처에 있고 연결되어 있는지 체크해 보고, line 5에서는 셀 n 이 아직 방문되지 않았는지 확인해 봅니다. celladdr() 함수는 지목된 셀의 주소를 리턴합니다. 두 체크 중 하나라도 실패하면, line 6에서 실패했음을 리턴합니다. Line 7에서는 다음 셀을 알리고, line 8에서 이 셀을 ->visited[] 배열의 다음 슬롯에 기록해 두고, line 9에서 이 슬롯이 이제 채워졌음을 알리며, line 10에서 이 셀을 방문되었음으로 마크하고 미로의 시작점으로부터의 거리를 기록해둡니다. Line 11은 이제 성공했음을 리턴합니다.

maze\_find\_any\_next\_cell() 의 슈도코드가 Figure 6.34 (maze.c) 의 line 14-28에 있습니다. Line 17에서는 현재 셀의 거리 더하기 1을 얻어오고, 라인 19, 21, 23, 25에서는 각 방향의 해당 셀들을 체크하고, line 20, 22, 24, 26에서는 연관된 셀이 다음 셀 후보라면 true 를 리턴합니다. prevcol(), nextcol(), prevrow(), 그리고 nextrow() 는 각각 배열 인덱스 변환 작업을 수행합니다. 어떤 셀도 후보가 아니라면, line 27에서 false 를 리턴합니다.

```

1 int maze_try_visit_cell(struct maze *mp, cell c, cell t,
2                         cell *n, int d)
3 {
4     if (!maze_cells_connected(mp, c, t) ||
5         (*celladdr(mp, t) & VISITED))
6         return 0;
7     *n = t;
8     mp->visited[mp->vi] = t;
9     mp->vi++;
10    *celladdr(mp, t) |= VISITED | d;
11    return 1;
12 }
13
14 int maze_find_any_next_cell(struct maze *mp, cell c,
15                             cell *n)
16 {
17     int d = (*celladdr(mp, c) & DISTANCE) + 1;
18
19     if (maze_try_visit_cell(mp, c, prevcol(c), n, d))
20         return 1;
21     if (maze_try_visit_cell(mp, c, nextcol(c), n, d))
22         return 1;
23     if (maze_try_visit_cell(mp, c, prevrow(c), n, d))
24         return 1;
25     if (maze_try_visit_cell(mp, c, nextrow(c), n, d))
26         return 1;
27     return 0;
28 }

```

Figure 6.34: SEQ Helper Pseudocode

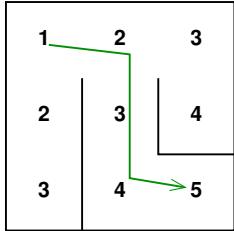


Figure 6.35: Cell-Number Solution Tracking

해당 경로는 Figure 6.35에 보여지는 것처럼, 미로에 시작점으로부터의 셀들의 수를 세는 것으로 기록되는데, 시작 셀은 좌상단에 위치해 있고 끝의 셀은 우하단에 위치해 있습니다. 끝 셀로부터 시작해서 연속적으로 줄어드는 셀 숫자들을 따라가는 것으로 해결 경로를 따라 획단할 수 있습니다.

병렬 작업 대기열 처리자 (work-queue solver)는 Figures 6.33 와 6.34에 보여진 알고리즘의 직선적인 병렬화입니다. Figure 6.33의 line 10은 fetch-and-add를 사용해야만 하고 지역 변수인 *vi*는 여러 쓰레드들 사이에 공유되어야만 합니다. Figure 6.34의 Line 5와 10은 CAS 루프로 구성되어야만 하는데, 이 때 CAS의 실패는 미로 루프를 의미하게 됩니다. 이 그림의 Line 8-9는 셀들을 *->visited[]* 배열에 동시적으로 기록하여 시도하는 것을 처리하기 위해 fetch-and-add를 사용해야만 합니다.

이 접근법은 Figure 6.36에서 볼 수 있듯이 2.53GHz

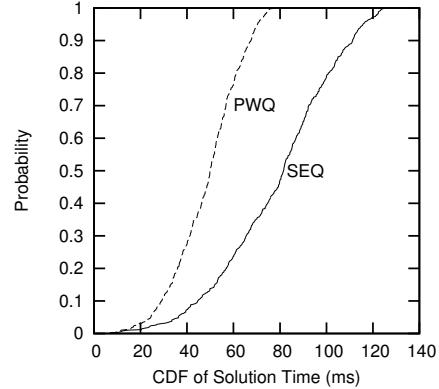


Figure 6.36: CDF of Solution Times For SEQ and PWQ

의 속도로 동작하는 dual-CPU Lenovo™ W500에서 상당한 속도 향상을 보여주는데, 두 알고리즘의 해결책을 얻는데 걸리는 시간의 누적 분포 함수들 (CDF)을 500개의 다른 500행 500열의 정사각으로 무작위적으로 만들어진 미로들에 대해 측정되었습니다. 이 CDF들을 x 축에 투영해서 만들어지는 실질적인 겹쳐진 모습은 Section 6.5.3에서 다루어질 것입니다.

상당히 흥미롭게도, 순차적인 해결책의 경로 탐색은 병렬 알고리즘에서도 바뀌지 않았습니다. 하지만, 이는 병렬 알고리즘의 상당한 약점을 드러냈습니다: 어떤 주어진 시간 동안 최대 하나의 쓰레드만이 해결책 경로로의 진행을 만들 수 있습니다. 이 약점은 다음 섹션에서 다루어집니다.

## 6.5.2 Alternative Parallel Maze Solver

유용한 미로 풀기 방법들은 종종 양 끝에서 시작할 것을 주장했고, 이런 조언은 자동화된 미로 해법 [Uni10]의 맥락에서 최근들어 더 반복되었습니다. 이 조언은 파티셔닝과 같은 것으로, 파티셔닝은 병렬 프로그래밍의 맥락에서 운영체제 커널에 대해서도 [BK85, Inm85] 어플리케이션에 대해서도 [Pat10] 강력한 병렬화 전략이 되어왔습니다. 이 섹션에서는 이 전략을 적용해 보는데, 해결책 경로의 양 끝단에서 시작하는 두개의 자식 쓰레드를 사용하고, 성능과 확장성에 대해 짧게 결과를 알아봅니다.

Figure 6.37 (*maze\_part.c*)에 보여진 파티션을 사용한 병렬 알고리즘 (PART)는 SEQ와 비슷하지만 몇 가지 중요한 차이점이 있습니다. 첫번째로, 각 자식 쓰레드는 자신의 *visited* 배열을 가지고 있는데, line 1에서 보듯이 부모로부터 전달받은 것으로, 모두 [-1,-1]로 초기화되어 있어야만 합니다. Line 7에서는 이 배열로의 포인터를 *per-thread* 변수 *myvisited*에 저장해서 도우미 함수들로부터의 접근을 가능하게 하고, 비

```

1 int maze_solve_child(maze *mp, cell *visited, cell sc)
2 {
3     cell c;
4     cell n;
5     int vi = 0;
6
7     myvisited = visited; myvi = &vi;
8     c = visited[vi];
9     do {
10         while (!maze_find_any_next_cell(mp, c, &n)) {
11             if (visited[++vi].row < 0)
12                 return 0;
13             if (ACCESS_ONCE(mp->done))
14                 return 1;
15             c = visited[vi];
16         }
17         do {
18             if (ACCESS_ONCE(mp->done))
19                 return 1;
20             c = n;
21         } while (!maze_find_any_next_cell(mp, c, &n));
22         c = visited[vi];
23     } while (!ACCESS_ONCE(mp->done));
24     return 1;
25 }

```

Figure 6.37: Partitioned Parallel Solver Pseudocode

속하게 지역적으로 방문한 곳의 인덱스로의 포인터를 저장합니다. 두번째로, 부모는 각 자식의 입장에서 첫 번째 셀을 방문하는데, 이는 자식들이 line 8에서 얻어옵니다. 세번째로, 미로는 한 자식이 다른 자식에 의해 방문되었던 셀을 발견하면 그 즉시 풀이됩니다. `maze_try_visit_cell()` 이 이를 발견하게 되면, 이 함수는 해당 미로 구조체의 `->done` 필드에 값을 넣습니다. 넷째로, 따라서 각 자식은 line 13, 18, 23에 보여진 것처럼 주기적으로 `->done` 필드를 체크해야만 합니다. `ACCESS_ONCE()` 기능은 다음의 연속적인 로드들을 합치거나 값을 다시 읽어올 수도 있는 어떤 컴파일러 최적화도 무력화 되도록 해야만 합니다. 이를 위해선 C++11 `volatile relaxed load` 로도 충분합니다 [Bec11]. 마지막으로, `maze_find_and_next_cell()` 함수는 한 셀을 방문된 것으로 마크하기 위해 `compare-and-swap` 을 사용해야만 합니다만, 쓰레드 생성과 합치기로 의해 만들어지는 순서 이후에 어떤 순서 제약도 필요하지 않습니다.

`maze_find_any_next_cell()` 의 슈도코드는 Figure 6.34에 보여진 것과 동일합니다만, `maze_try_visit_cell()` 의 슈도코드는 좀 다른데, Figure 6.38에 보여져 있습니다. Line 8-9는 해당 셀들이 연결되어 있는지 체크하고, 그렇지 않다면 `failure` 를 리턴합니다. Line 11-18의 루프에서는 새 셀을 방문된 것으로 마크합니다. Line 13은 해당 셀이 이미 방문된 적 있는지 체크하고, 이 경우엔 line 16에서 `failure` 를 리턴합니다만, line 14에서 다른 쓰레드와 마주친 것인지 체크한 이후로, 마주친 경우라면 line 15에서 해법이 찾아졌음을 알립니다. Line 19에서는 새 셀에 업데이트를 하고,

```

1 int maze_try_visit_cell(struct maze *mp, int c, int t,
2                         int *n, int d)
3 {
4     cell_t t;
5     cell_t *tp;
6     int vi;
7
8     if (!maze_cells_connected(mp, c, t))
9         return 0;
10    tp = celladdr(mp, t);
11    do {
12        t = ACCESS_ONCE(*tp);
13        if (t & VISITED) {
14            if ((t & TID) != mytid)
15                mp->done = 1;
16            return 0;
17        }
18    } while (!CAS(tp, t, t | VISITED | myid | d));
19    *n = t;
20    vi = (*myvi)++;
21    myvisited[vi] = t;
22    return 1;
23 }

```

Figure 6.38: Partitioned Parallel Helper Pseudocode

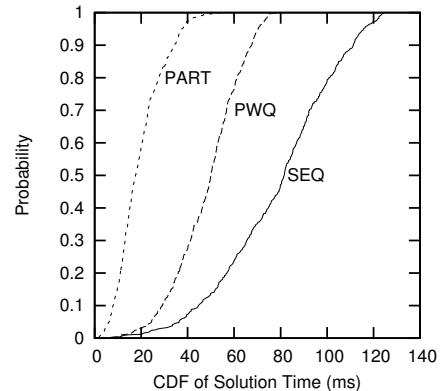


Figure 6.39: CDF of Solution Times For SEQ, PWQ, and PART

line 20과 21에서 이 쓰레드의 방문된 곳 배열을 업데이트 하며, line 22에서 `success` 를 리턴합니다.

성능 테스트는 Figure 6.39에 보여진 것과 같이 심각한 변칙적 결과를 보였습니다. PART의 평균 해법 탐색 시간 (17밀리세컨드)은 SEQ의 그것 (79밀리세컨드) 보다 두개의 쓰레드만 사용함에도 네배 넘게 빨랐습니다. 다음 섹션에서 이 결과를 분석해 봅니다.

### 6.5.3 Performance Comparison I

이례적 성능 결과에 대한 첫번째 대응은 버그 유무를 체크하는 것입니다. 이 알고리즘들은 모두 실제로 올바른 해결책을 찾아내고 있습니다만, Figure 6.39에 나타난 CDF 그림은 독립적인 데이터를 가정하고 있습니다. 이건 올바른 경우가 아닙니다: 이 성능 테스트들은 무작위

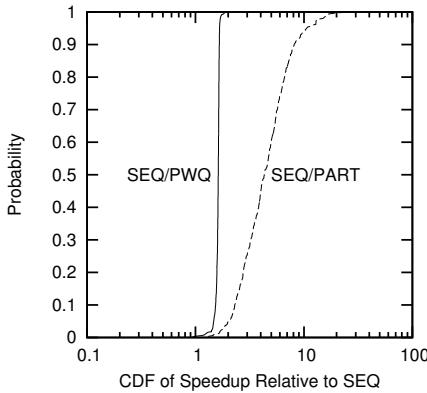


Figure 6.40: CDF of SEQ/PWQ and SEQ/PART Solution Time Ratios

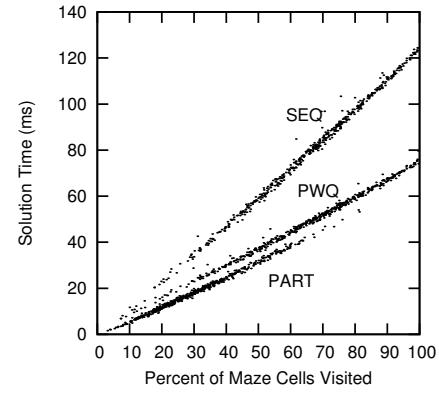


Figure 6.42: Correlation Between Visit Percentage and Solution Time

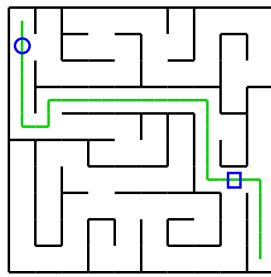


Figure 6.41: Reason for Small Visit Percentages

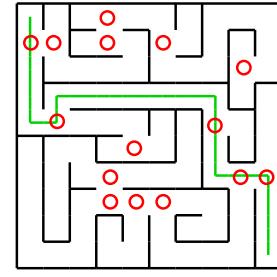


Figure 6.43: PWQ Potential Contention Points

적으로 미로를 생성하고, 그 미로에 대해 모든 알고리즘들을 돌려보고 있습니다. 따라서 각각의 생성된 미로에 대해 해결책을 찾는데 걸린 시간의 비율의 CDF를 그려보는게 좀 더 말이 될텐데, Figure 6.40에 그 그림이 그려져 있으며, 여기선 CDF들의 중복이 훨씬 줄어들었습니다. 쓰레드 두개로 이루어진 40배의 성능 향상은 설명이 필요합니다. 무엇보다, 이것은 단지 파티션으로 쪼갤 수 있음이 쓰레드를 추가하는 것으로 인해 전체 연산 비용의 증가로 이어지지 않음을 의미하는 당혹스러울 정도의 병렬성도 아닙니다. 그 대신, 이것은 굴욕적인 병렬성입니다: 쓰레드를 추가하는 것이 전체 연산 비용을 상당히 줄여줘서 커다란 알고리즘적인 선형적인 성능 향상을 초월하는 결과를 이끌어낸 것입니다.

더 나아가서 들여다본 결과 PART는 가끔 미로의 셀들 중 2% 미만만을 방문했는데, SEQ와 PWQ는 9% 미만을 방문한 적이 없었습니다. 이런 차이점에 대한 이유는 Figure 6.41에 보여져 있습니다. 만약 좌상단부터 시작해서 해결책을 찾는 쓰레드가 원에 도달하면 다른 쓰레드는 미로의 우상단에 도착할 수 없습니다. 비슷하게, 만약 다른 쓰레드가 네모에 도달하면, 첫번째 쓰레드는 미로의 좌하단에 도착할 수 없습니다. 따라

서, PART는 해법이 아닌 셀들로 이루어진 경로 중 더 작은 부분만을 방문하게 될 것입니다. 한마디로, 선형을 초월하는 속도 향상은 쓰레드들이 서로의 길을 만들어 주기 때문입니다. 이는 일하는 쓰레드들이 쓰레드들 각자의 길에서 다른 쓰레드들을 벗어나게 하기 위해 노력해왔던 수십년의 병렬 프로그래밍의 경험에 상당히 반대되는 이야기입니다.

Figure 6.42는 세개의 모든 방법들에 대해 방문된 셀들의 수와 해결책 탐색에 걸리는 시간 사이의 강한 상관관계를 확실히 보여주고 있습니다. PART의 그림의 경사도는 SEQ의 그것에 비해 작은데, 이것이 PART의 쓰레드들이 SEQ의 단일 쓰레드에 비해 미로의 주어진 부분을 더 빠르게 방문할 것임을 이야기 합니다. PART의 그림은 또한 작은 방문 퍼센티지에 몰려 있는데, 이는 PART가 더 적은 일을 하게 되며, 따라서 관측된 굴욕적인 병렬성을 보이게 되는 것입니다.

PWQ에 의해 방문되는 셀들로 이루어진 부분들은 SEQ의 그것과 유사합니다. 또한, PWQ의 해결책 탐색에 걸리는 시간은 동일한 방문 부분들에도 불구하고 PART의 그것에 비해 훨씬 큽니다. 이에 대한 이유가 Figure 6.43에 그려져 있는데, 이 그림에는 두개 이상의

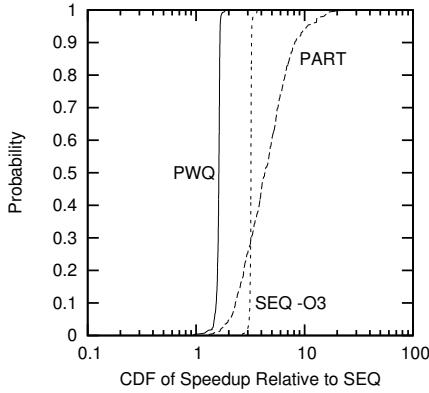


Figure 6.44: Effect of Compiler Optimization (-O3)

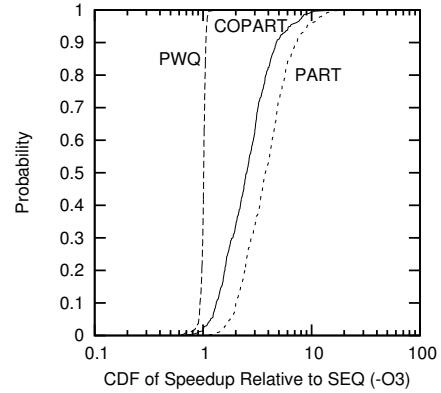


Figure 6.45: Partitioned Coroutines

이웃을 가지고 있는 셀마다 붉은 원을 그려두었습니다. 그러한 각각의 셀은 PWQ에서 경쟁 상황을 초래할 수 있는데, 한 쓰레드는 들어갈 수 있지만 두 쓰레드들이 나갈 수 있기 때문에, 이 챕터의 앞부분에서 설명했듯이 성능을 악화시킬 수 있기 때문입니다. 반면에 PART는 그런 경쟁상황을 한번만 일으키는데, 해법이 찾아졌을 때입니다. 물론, SEQ는 경쟁상황은 일으키지 않습니다.

PART의 성능 향상이 인상적이긴 하지만, 순차적인 최적화를 계울리 하지는 않아야 합니다. Figure 6.44는 SEQ가 -O3 옵션을 가지고 컴파일 되었을 때에는 최적화되지 않은 PWQ보다 두배 정도나 빠르고, 최적화되지 않은 PART의 성능에 근접합니다. 세개의 알고리즘을 모두 -O3 옵션을 주고 컴파일한 결과는 (더 빠르긴 하지만) Figure 6.40에 보여진 그것들과 비슷한 양상을 보입니다만, PWQ가 SEQ에 비해 속도향상을 거의 보이지 않는다는 예외를 갖는데, 이는 Amdahl의 법칙 [Amd67]에 의함입니다. 하지만, 최적화되지 않은 SEQ에 비해 두배의 속도를 갖는게 목표라면, 컴파일러 최적화는 상당히 매력적인 방법이라 할 수 있겠습니다.

캐시 정렬과 패딩이 종종 거짓 공유 (false sharing)을 줄여서 성능을 개선시키곤 합니다. 하지만, 이 미로 해법 알고리즘들에 있어서는, 미로 셀 배열에 정렬과 패딩을 적용하는 것은 1000x1000 미로에 대해 42% 까지 성능을 떨어뜨립니다. 캐시 로컬리티는 거짓 공유를 없애는 것보다 더 중요한데, 특히나 큰 미로에선 더욱 그러합니다. 작은 20x20이나 50x50 미로에서라면, 정렬과 패딩이 PART에 대해 성능을 40% 까지 향상시킬 수 있습니다만 이런 작은 크기의 미로에 대해서는 PART가 쓰레드를 생성하고 소멸시키는데 드는 오버헤드를 상쇄시키기에 충분한 시간을 갖지 못하기에 SEQ가 더 좋은 성능을 보입니다.

정리하자면, 파티셔닝을 사용한 병렬 미로 해결책은 알고리즘적으로 선형을 초월한 속도 향상의 하나의 재

미있는 예입니다. 만약 “알고리즘적으로 선형을 초월한 속도 향상”이 인지 부조화를 일으킨다면, 다음 섹션으로 넘어가 보시기 바랍니다.

#### 6.5.4 Alternative Sequential Maze Solver

알고리즘적으로 선형을 초월한 속도 향상의 존재는 코루틴 (co-routine)을 통한 병렬성 모의실험을 제시하는데, 예를 들어, Figure 6.37의 do-while 루프의 각 패스에서 수동으로 컨텍스트 스위칭을 해보는 겁니다. 이 컨텍스트 스위칭은 직접적인데 이 컨텍스트는 변수들  $c$  와  $v_i$ 로만 구성되어 있기 때문입니다: 이 효과를 볼 수 있는 많은 방법들 중, 이 방법이 컨텍스트 스위칭 오버 헤드와 방문 퍼센티지 사이의 좋은 트레이드오프입니다. Figure 6.45에서 볼 수 있듯이 이 코루틴 알고리즘 (COPART)은 상당히 효과적으로, 한 쓰레드에서의 성능이 두 쓰레드를 사용한 PART의 30%입니다 (maze\_2seq.c).

#### 6.5.5 Performance Comparison II

Figures 6.46 와 6.47는 미로의 크기의 변화에 따른 효과를 두개의 쓰레드로 동작하는 PWQ와 PART를 SEQ 또는 COPART와 각각 비교해 90%의 정확성에 막대와 함께 보여주고 있습니다. PART는 100행 100열 이상 크기의 미로들에서 SEQ에 비해 선형성을 초월한 확장성을 보이고 COPART에 비해서는 적당한 확장성을 보입니다. 에너지 소모가 높은 주파수에서는 대략 주파수의 제곱 정도로 증가한다는 가정 [Mud00]에 기반해서 보면 두 쓰레드를 사용해서 1.4 배의 확장성을 갖는 것은 단일 쓰레드가 같은 해법 탐색 시간을 필요로 할 때 소모하는 에너지와 동일하므로 PART는 COPART에 비교했을 때 대략 200행 200열 크기 미로에서 이론적인 에너지 효율성 손익분기를 넘어섭니다. 반면, PWQ

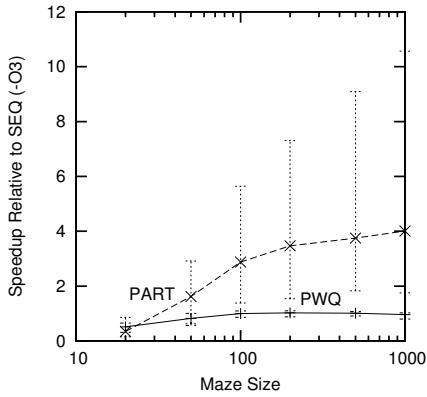


Figure 6.46: Varying Maze Size vs. SEQ

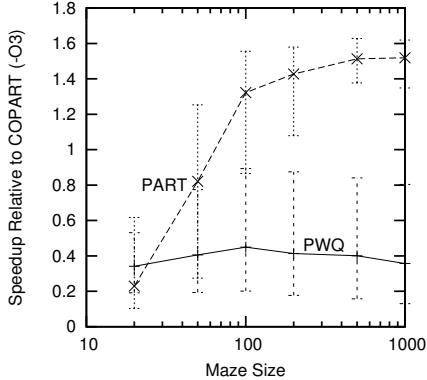


Figure 6.47: Varying Maze Size vs. COPART

는 SEQ에 대해서도 COPART에 대해서도 빈약한 확장성을 보이는데, 이는 최적화가 적용되었을 때 이야기입니다: Figure 6.46와 6.47는 -O3 옵션을 사용해 만들어졌습니다.

Figure 6.48는 PWQ와 PART의 성능을 COPART에 비교해서 보여주고 있습니다. 두개가 넘는 쓰레드들을 사용해 동작하는 PART의 경우, 추가된 쓰레드들은 미로의 시작점과 끝점 사이를 대각선으로 동일한 거리로 나뉘어진 위치에서부터 경로 탐색을 시작합니다. 두개가 넘는 쓰레드들을 사용해 동작하는 PART의 이론 종료를 알아채기 위해서는 간략화된 링크 상태 라우팅 [BG87]이 사용되었습니다 (해법은 한 쓰레드가 시작점과 끝점과 연결되면 찾아진 것으로 표시됩니다). PWQ는 상당히 나쁜 성능 결과를 보입니다만, PART는 두개 쓰레드에서, 그리고 다섯개 쓰레드에서 한번 더 손익분기점에 도달하는데 다섯개 쓰레드를 넘어서고 부터는 적당한 속도향상을 이루어냅니다. 이론적인에너지 효율성 손익분기는 7개와 8개 쓰레드들에 대해서는 90% 신뢰구간 안에 있습니다. 두개 쓰레드에서 성

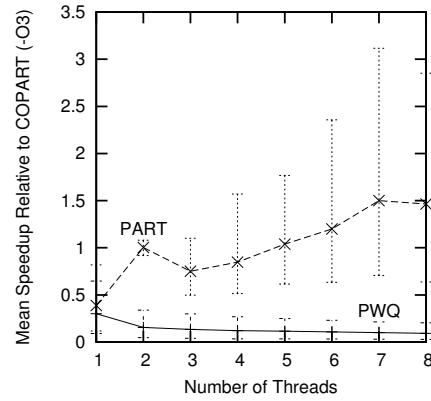


Figure 6.48: Mean Speedup vs. Number of Threads, 1000x1000 Maze

능이 뾰족하게 솟아오르는 이유는 (1) 두개 쓰레드의 경우의 덜 복잡한 해법 탐색 종료 파악 과정과 (2) 세 번째와 그 뒤의 쓰레드들이 유용한 진전을 만들 확률이 좀 더 낮은 편이라는 사실입니다: 오직 처음의 두 쓰레드만이 해법의 경로에 직결됨이 보장됩니다. Figure 6.47에 비해 비교적 실망스러운 이 성능 결과는 2.66GHz로 동작하는 더 크고 오래된 Xeon®에 사용되는 덜 밀접하게 융합된 하드웨어의 탓입니다.

## 6.5.6 Future Directions and Conclusions

너무 많은 해야 할 일들이 남아있습니다. 첫째로, 이 셋션은 사람이 미로 해법 탐색 사용하는 방법 가운데 하나의 방법만을 적용해 보았습니다. 이외의 방법으로는 미로의 일부를 제거하기 위해 벽을 따라가는 방법과 이전에 탐색한 경로의 위치에 기반해서 내부 시작 지점을 고르는 방법 등이 있습니다. 둘째로, 시작지점과 끝지점의 다른 선택은 다른 알고리즘에 좀 더 효과적일 수 있습니다. 셋째로, PART 알고리즘의 첫번째 적용했던 방법인 두개 쓰레드 사용이 직선적이긴 하지만, 다른 여러분의 쓰레드들을 사용하기 위한 방법들이 여럿 있습니다. 최적의 쓰레드 사용은 시작지점과 끝지점에도 의존적일 것입니다. 넷째로, 해결이 불가능한 미로들과 순환적인 미로들에 대한 연구는 재미있는 결과를 내놓을 수 있을 것입니다. 다섯째로, 가벼운 C++11 어토믹 오퍼레이션들은 성능을 개선시킬 수도 있습니다. 여섯째로, 3차원 미로(또는 그보다도 높은 차원의 미로들)의 속도 향상을 비교해 보는 것도 재미있을 것입니다. 마지막으로, 미로의 경우, 굴욕적 병렬성은 코루틴들을 사용한 보다 효과적인 순차적 구현을 의미했습니다. 굴욕적 병렬성 알고리즘은 항상 더 효과적인 순차적 구현을 이끌게 될까요, 아니면 코루틴 컨텍스트 스위치 오버헤드가 속도향상을 압도해버리는 고유의 굴욕적 병렬성 알고

리즘이 존재할까요?

이 섹션은 미로 해법 탐색 알고리즘들의 병렬화를 선보이고 분석해 보았습니다. 일반적인 일거리 대기열 기반의 알고리즘은 컴파일러 최적화가 꺼져있을 때에만 잘 동작했는데, 이는 기준에 고수준의/오버헤드가 많은 언어를 사용해 얻어졌던 결과들 중 일부는 진보된 최적화에 의해서 무효화 될 수도 있음을 의미합니다.

이 섹션은 병렬화를 적용하는 것을 순차적 알고리즘의 파생물로 생각하기보다는 최적화를 위한 첫번째 선택지로 생각하는 것이 개선된 순차적 알고리즘을 위한 길의 기반을 닦음의 확인한 예 하나를 선보였습니다. 고수준 설계 레벨에서의 병렬성의 응용은 결실 있는 연구가 될 가능성이 큽니다. 이 섹션은 미로 탈출 경로를 탐색하는 문제를 느슨하게 확장성 있는 경우부터 굴욕적으로 병렬적인 경우까지 그리고 그 반대로 풀어보았습니다. 이 경험이 병렬성에 기반한 작업을 무식하게 별로 최적이지 않은 경우가 많은, 이미 존재하는 프로그램에 개조의 형태로 적용되는 기준 성능 결과에 기반한 작은 최적화와 같은 것보다는 설계시점에서의 전체 어플리케이션을 위한 최적화 기법의 첫번째 선택지로 여겨지도록 하는데 동기를 부여하길 바랍니다.

## 6.6 Partitioning, Parallelism, and Optimization

가장 중요한 건, 이 챕터가 설계 단계에서부터 병렬성을 적용하는 것이 훌륭한 결과를 내놓기는 함에도 불구하고, 이 마지막 섹션에서는 이것만으로 충분하지는 않다는 걸 이야기 합니다. 미로 해법 찾기와 같은 탐색 문제들을 위해, 이 섹션은 병렬 설계보다도 검색 전략이 더 중요함을 보였습니다. 그래요, 이 특별한 미로의 타입에 대해서만큼은 현명하게 병렬성을 적용하는 것이 훌륭한 검색 전략이었습니다만, 이런 부류의 행운은 검색 전략 그 자체에 대한 명확한 초점으로 충분하지 않습니다.

Section 2.2에서 이전에 이야기 했듯이, 병렬성은 많은 최적화 방법 중 하나의 잠재적인 최적화 수단일 뿐입니다. 성공적인 설계는 가장 중요한 최적화에 집중을 해야 합니다. 저는 다르게 주장하고 싶은 마음이 간절하긴 하지만, 그 최적화는 병렬성일 수도, 병렬성이 아닐 수도 있습니다.

하지만, 병렬성이 올바른 최적화인 많은 경우들을 위해서, 다음 섹션에서는 동기화 작업을 대부분의 경우 처리하는 도구인 락킹에 대해 다룹니다.



# Chapter 7

## Locking

Locking is the worst general-purpose synchronization mechanism except for all those other mechanisms that have been tried from time to time.

*With apologies to the memory of Winston Churchill and to whoever he was quoting*

최근의 동시성 관여한 연구에서, 악당 역할을 맡는 경우 많은 경우 락킹이 되곤 했습니다. 많은 논문과 발표들에서, 락킹은 데드락, 컨보잉 (convoying), 스타베이션, 비공정성, 데이터 레이스, 그리고 그외의 모든 동시성에서의 죄악들을 일으킨다고 비난받아왔습니다. 그런데 흥미롭게도, 상품 품질의 공유 메모리 병렬 소프트웨어에서 대부분의 일을 처리하는 역할은, 짐작하시겠지만, 락킹에 의해 맡아졌습니다. 이 챕터는 이런 악당과 영웅 사이의 이분법에 대해 Figure 7.1 와 7.2 에 그려진 것처럼 그럴싸하게 들여다 보겠습니다.

이런 지킬과 하이드 같은 이분법 뒤에는 많은 이유가 있습니다:

1. 많은 락킹의 죄악들은 대부분의 경우 잘 동작하는 실용적인 설계상의 해결책이 존재하는데, 예를 들면:
  - (a) 데드락을 막기 위한 락 계층의 사용.
  - (b) 리눅스 커널의 lockdep 기능 [Cor06a] 과 같은 데드락 탐지 도구들.
  - (c) Chapter 10에서 다루어지게 되는 배열, 해시 테이블, 그리고 래디스 트리와 같은, 락킹에 친화적인 데이터 구조.
2. 락킹의 죄악들 중 일부는 높은 수준의 경쟁 상황에서만 발생하는데, 그런 수준은 잘못 설계된 프로그램들에서만 도달 가능한 수준입니다.
3. 락킹의 죄악들 중 일부는 락킹과 함께 사용되는 다른 동기화 메커니즘의 사용으로 막아질 수도 있

습니다. 이런 다른 메커니즘들에는 통계적 카운터 (Chapter 5 을 참고하세요), 레퍼런스 카운터들 (Section 9.2 을 참고하세요), 해저드 포인터들 (Section 9.3 을 참고하세요), 순서 락킹 읽기들 (Section 9.4 를 참고하세요), RCU (Section 9.5 를 참고하세요), 그리고 간단한 non-blocking 데이터 구조체들이 있습니다 (Section 14.3 을 참고하세요).

4. 아주 최근까지는, 거의 모든 커다란 공유 메모리 병렬 프로그램들은 비밀리에 개발되었고, 따라서 대부분의 연구자들은 이런 실용적인 해결책에 대해 배우기가 어려웠습니다.
5. 락킹은 일부 소프트웨어 제품들에서는 매우 잘 동작하지만 다른 것들에서는 매우 안좋게 동작합니다. 락킹이 잘 동작하는 소프트웨어를 작업했던 개발자들은 락킹이 나쁘게 동작하는 소프트웨어를 작업했던 사람들에 비해 락킹에 대해 훨씬 더 긍정적인 의견을 가질 수 있는데 이는 Section 7.5에서 다루어질 것입니다.
6. 모든 좋은 이야기는 악당이 필요하고, 락킹은 연구 논문의 희생양으로써의 길고 명예로운 역사를 맡아왔습니다.

**Quick Quiz 7.1:** 희생양 역할을 한게 어떻게 명예로운 것으로 여겨질 수가 있나요???

이 챕터는 락킹의 더 심각한 죄악들을 막는 여러 방법들에 대해 간략히 살펴봅니다.

### 7.1 Staying Alive

락킹이 데드락과 스타베이션의 피의자 혐의를 받는다는 사실을 생각해 보면, 공유 메모리 병렬 개발자들의 중요한 관심사는 그저 살아있는 상태를 유지하는 것입니다. 따라서 다음의 섹션들에서는 데드락, 라이브락, 스타베이션, 비공정성, 그리고 비효율성에 대해 다뤄봅니다.

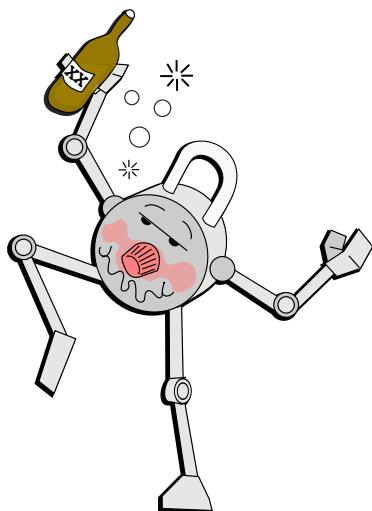


Figure 7.1: Locking: Villain or Slob?

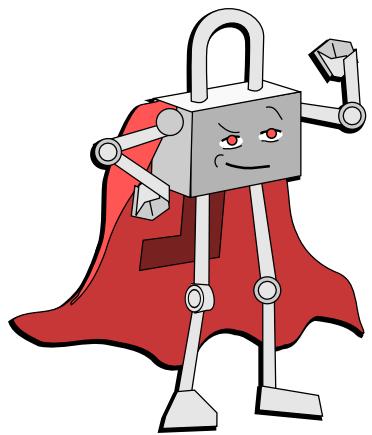


Figure 7.2: Locking: Workhorse or Hero?

### 7.1.1 Deadlock

데드락은 한 무리의 쓰레드들이 각각 최소한 하나의 락을 잡은 상태로 같은 무리의 다른 멤버가 이미 잡고 있는 락을 놓기를 기다리고 있을 때 발생합니다.

어떤 외부의 간섭 같은 것이 없이는 데드락은 영원히 존재합니다. 어떤 쓰레드도 자신이 기다리고 있는 락을 쥐고 있는 쓰레드가 그 락을 놓아주기 전까지는 얻을 수 없습니다만, 그 락을 쥐고 있는 쓰레드는 그 락을 얻기 위해 기다리고 있는 쓰레드가 쥐고 있는 락을 얻기 전까지는 자신의 락을 놓을 수 없습니다.

데드락 시나리오를 쓰레드와 락을 노드로 표현한 방

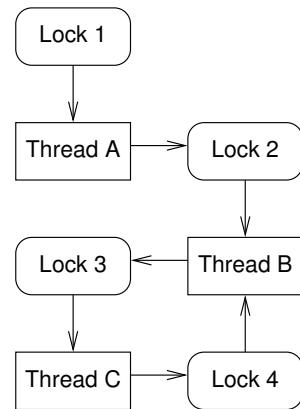


Figure 7.3: Deadlock Cycle

향성이 존재하는 그래프로 표현해 볼 수 있는데, Figure 7.3에 그러한 표현이 그려져 있습니다. 하나의 락에서 하나의 쓰레드로의 화살표는 해당 쓰레드가 해당 락을 쥐고 있음을 의미하는데, 예를 들어 Thread B는 Lock 2와 4를 쥐고 있습니다. 한 쓰레드에서 한 락으로의 화살표는 해당 쓰레드가 해당 락을 얻기 위해 기다리고 있음을 의미하는데, 예를 들어 Thread B는 Lock 3을 얻기 위해 기다리고 있습니다.

데드락 시나리오는 항상 최소한 하나 이상의 데드락 사이클을 갖게 됩니다. Figure 7.3에서는 Thread B, Lock 3, Thread C, Lock 4, 그리고 다시 Thread B로 이어지는 사이클이 존재합니다.

**Quick Quiz 7.2:** 하지만 데드락의 정의는 단지 각 쓰레드가 최소 하나 이상의 락을 잡고 일부 쓰레드에 의해 잡혀 있는 또 다른 락을 기다리고 있는 것 같아요. 어떻게 거기에 사이클이 존재하는지 알 수 있죠? ■

존재하는 데드락 상태로부터 시스템을 복구하는 데 이터베이스 시스템과 같은 소프트웨어 환경도 존재합니다만, 이런 방법은 한 쓰레드가 죽거나 락이 강제로 다른 쓰레드로부터 강탈되는 동작을 필요로 합니다. 이런 죽기고 강탈하는 방법은 트랜잭션들에 대해서는 적당할 수 있겠지만, 커널과 어플리케이션 수준에서의 락킹의 사용에는 많은 경우 문제가 될 수 있습니다: 그로 인해 발생하는 부분적으로만 업데이트된 구조체를 처리하는 것은 상당히 복잡하고 위험하고 오류를 만들기 쉽습니다.

따라서 커널과 어플리케이션들은 데드락으로부터 회복을 하기보다는 데드락을 회피하는 방법을 사용하려 합니다. 여러개의 데드락 회피 전력이 존재하는데, 계층적 락킹 (Section 7.1.1.1), 지역적 계층적 락킹 (Section 7.1.1.2), 레이어를 사용한 계층적 락킹 (Section 7.1.1.3), 락들로의 포인터들을 갖는 API들을 다루는 전략들 (Section 7.1.1.4), 조건적 락킹 (Sec-

tion 7.1.1.5), 필요한 락들 전체를 처음에 획득하기 (Section 7.1.1.6), 한번에 하나의 락만 사용하기 설계 (Section 7.1.1.7), 그리고 시그널/인터럽트 핸들러 전략이 포함됩니다. (Section 7.1.1.8). 모든 상황에 완벽하게 동작하는 데드락 회피 전략이 존재하긴 합니다만, 그 중에서도 데드락 회피 도구를 잘 선택하는 방법이 있습니다.

### 7.1.1.1 Locking Hierarchies

락킹 계층은 락들을 순서세워서 순서에 상관없이 락들을 획득하는 행위를 막습니다. Figure 7.3의 상황에서는 한 쓰레드가 획득하려 하는 락과 같거나 더 큰 숫자의 락을 이미 쥐고 있다면 해당 그래프에서 사라지도록, 락들을 숫자에 기반한 규칙으로 순서세울 수 있을겁니다. Thread B는 이 계층을 위반한 셈인데, Lock 4를쥔 상태에서 Lock 3를 획득하려 하고 있기 때문이고, 이로인해 데드락이 발생했습니다.

다시 말하지만, 락킹 계층을 적용하기 위해서는 락들의 순서를 잡아주고 순서에 상관없이 락을 획득하는 행위를 막아야 합니다. 커다란 프로그램에서는 락킹 계층을 강제하기 위해 도구를 사용하는 것이 현명할겁니다 [Cor06a].

### 7.1.1.2 Local Locking Hierarchies

하지만, 전역적이라는 락킹 계층의 본연적 특성은 해당 방법을 라이브러리 함수에 적용하기 어렵게 합니다. 무엇보다도, 주어진 라이브러리 함수를 사용하는 프로그램은 아직 작성되지도 않았고, 따라서 어떻게 이 불쌍한 라이브러리 함수 구현자가 아직 작성되지 않은 프로그램의 락킹 계층에 충실할 수 있기를 바랄 수 있겠어요?

다행히도 일반적인 특수한 경우가 있는데 해당 라이브러리 함수가 호출자의 코드를 전혀 사용하지 않을 때입니다. 이 경우, 호출자의 락들은 라이브러리의 락들을 잡은 상태에서 잡히지 않고, 따라서 라이브러리와 호출자 둘 다의 락들로부터 생성되는 데드락 사이클은 존재할 수 없습니다.

**Quick Quiz 7.3:** 이 규칙에 대한 어떤 예외가 존재해서, 라이브러리 코드가 호출자의 어떤 함수도 실행하지 않는다는 조건 하에서도 라이브러리와 호출자 둘 다의 락을 포함하는 데드락 사이클이 실제로는 존재할 수도 있을 수 있나요? ■

하지만 라이브러리 함수가 실제로 호출자의 코드를 실행하는 경우를 생각해 봅시다. 예를 들어, `qsort()` 함수는 호출자가 제공하는 비교 함수를 실행합니다. `qsort()`의 동시적인 구현은 아마도 락킹을 사용할 텐데, 이는 아마도 그렇지 않을 확률이 크긴 한 케이스지만 비교 함수가 락킹에도 관여되는 좀 복잡한 함수인 경우라면 데드락을 일으킬 수 있습니다. 이 라이브러리 함수는 어떻게 데드락을 막을 수 있을까요?

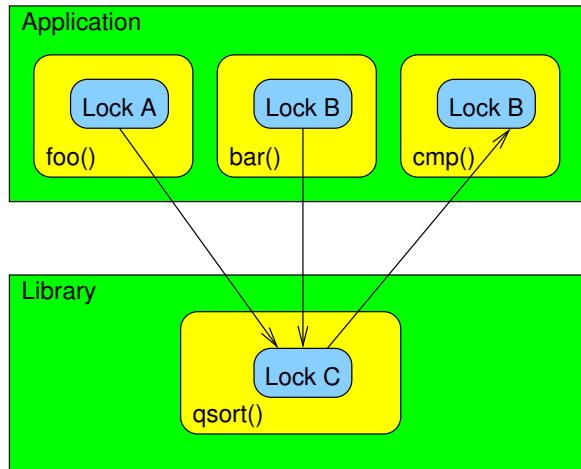


Figure 7.4: Without Local Locking Hierarchy for `qsort()`

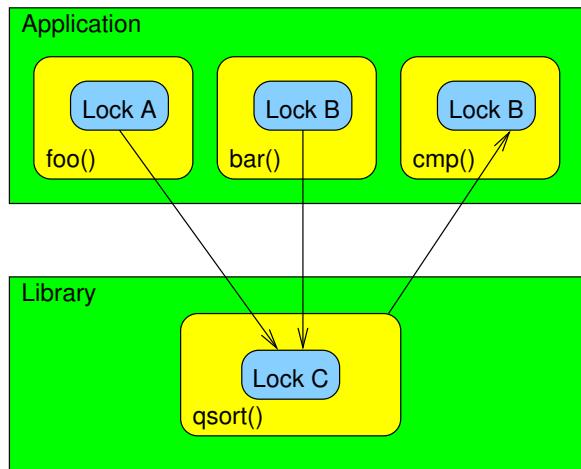


Figure 7.5: Local Locking Hierarchy for `qsort()`

이 경우에의 황금률은 “알 수 없는 코드를 실행하기 전에 모든 락을 놓아버리기”입니다. 이 규칙을 따르기 위해선, 앞서 언급한 `qsort()` 함수는 비교 함수를 실행하기 전에 모든 락을 해제해야만 합니다.

**Quick Quiz 7.4:** 하지만 `qsort()`가 비교 함수를 실행하기 전에 그 자신의 락들을 모두 해제해버리면, 다른 `qsort()` 쓰레드들과의 경주 문제를 어떻게 지킬 수 있나요? ■

지역적 락킹 계층화의 장점을 보기 위해, Figure 7.4와 7.5를 비교해 보시기 바랍니다. 두개의 그림에서, 어플리케이션의 함수들인 `foo()`와 `bar()`는 각각 `Lock A`와 `Lock B`를 잡은 상태로 `qsort()`를 호출합니다. 이것은 `qsort()`의 병렬화된 구현이기 때문에, 이

함수는 Lock C 를 잡습니다. 함수 `foo()` 는 `cmp()` 함수를 `qsort()` 에게 전달하고, `cmp()` 함수는 Lock B 를 잡습니다. 함수 `bar()` 는 간단한 정수 비교 함수(그림에는 보이지 않습니다)를 `qsort()` 에게 전달하고, 이 간단한 함수는 어떤 락을 잡거나 하지 않습니다.

이제, `qsort()` 가 앞서 이야기한 모든 락을 놓기 황금률을 어기게 되어서 Figure 7.4에 보인 것처럼 `cmp()` 를 호출하는 동안 Lock C를 잡고 있는 데드락이 일어날 수 있습니다. 이를 확실히 보기 위해, 한 쓰레드가 `foo()` 를 호출했고 두번째 쓰레드가 그사이 동시에 Lock A 를 잡고 두번째 쓰레드는 Lock B 를 잡게 됩니다. 만약 첫번째 쓰레드의 `qsort()` 함수 호출이 Lock C 를 잡게 된다면, 이제 `qsort()` 안에서 `cmp()` 함수를 호출했을 때 Lock B 를 잡는 것은 불가능해집니다. 하지만 첫번째 쓰레드가 Lock C 를 잡고 있어서 두번째 쓰레드의 `qsort()` 호출은 그걸 잡지 못하게 되고, 따라서 Lock B 를 놓을 수도 없게 되므로, 데드락을 초래하게 됩니다.

반면에, 만약 `qsort()` 가 비교 함수(`qsort()` 의 관점에서 보기에는 알 수 없는 코드입니다)를 호출하기 전에 Lock C 를 놓게 된다면, 데드락은 Figure 7.5에 보이는 것처럼 막아집니다.

만약 각 모듈이 알 수 없는 코드를 실행하기 전에 모든 락들을 내려놓게 된다면, 그리고 각 모듈이 개별적으로 데드락을 막고 있다면 데드락은 생기지 않게 됩니다. 따라서 이 규칙은 데드락 분석을 크게 간략화 시키고 모듈성을 크게 향상시킵니다.

### 7.1.1.3 Layered Locking Hierarchies

불행하게도, `qsort()` 가 자신의 모든 락들을 앞서 이야기한 비교 함수를 호출하기 전에 해제하는 것은 불가능할 수 있습니다. 이런 경우, 알 수 없는 코드를 실행하기 전에 모든 락들을 해제하는 지역적 락킹 계층을 사용할 수 없습니다. 하지만, 그 대신에 층을 이룬 락킹 계층을 사용할 수 있는데, 이 방법은 Figure 7.6에 그려져 있습니다. 여기서, `cmp()` 함수는 Lock A, B, C 가 잡힌 이후에 새로운 Lock D 를 사용함으로써 데드락을 막습니다. 따라서 전역적인 데드락 계층에 세개의 층이 존재하는 셈인 것으로, 첫번째 층은 Lock A 와 B 에, 그리고 두번째 층은 Lock C 를 가지며, 세번째 층은 Lock D 를 포함합니다.

`cmp()` 함수가 새로운 락인 Lock D 를 사용하도록 수정하는 것을 기계적으로 하는 건 일반적으로 불가능하다는 것을 알아 두시기 바랍니다. 오히려 그 반대입니다: 그러한 변경을 위해서는 대부분의 경우 기초적인 설계 레벨에서의 수정을 필요로하게 됩니다. 하지만 더도 아니고 덜도 아니고, 그런 변경을 위해 필요한 노력은 일반적으로 데드락을 막기 위해서 치뤄야 하는 대가

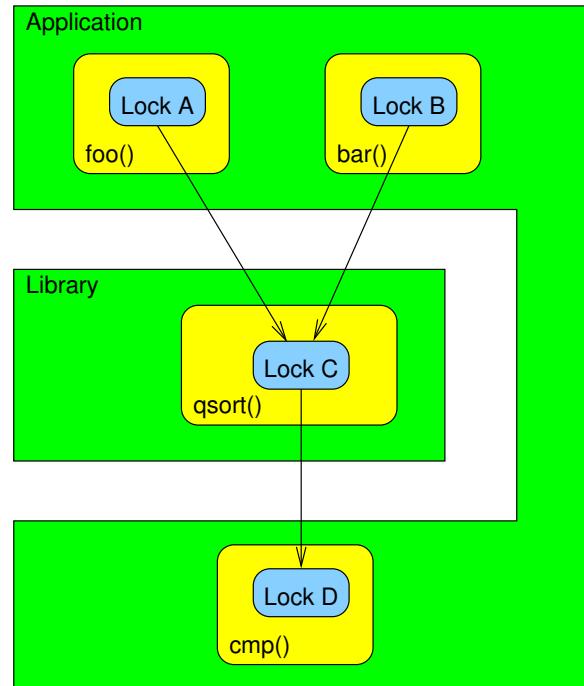


Figure 7.6: Layered Locking Hierarchy for `qsort()`

치고는 적은 편입니다.

알 수 없는 코드를 실행하기 전에 모든 락을 해제하는 것이 비현실적인 또 다른 예를 들어보기 위해서는, Figure 7.7 (`locked_list.c`)에 보여진 것과 같이 링크드 리스트를 순회하는 반복자(iterator)를 생각해 보시기 바랍니다. `list_start()` 함수는 리스트의 락을 잡고서 첫번째 원소를 리턴하고 (원소가 존재한다면), `list_next()` 함수는 리스트의 그 다음 원소로의 포인터를 리턴하는데, 리스트의 끝에 도달한 경우에는 앞서 잡았던 락을 해제하고 `NULL` 을 리턴합니다.

Figure 7.8 는 이 리스트 반복자가 어떻게 사용될 수 있는지 보여줍니다. Line 1-4 는 하나의 정수를 포함하는 `list_ints` 원소를 정의하고 line 6-17 에서는 이 원소가 포함된 리스트에의 순회를 어떻게 반복하는지 보입니다. Line 11 에서는 이 리스트를 잡고 첫번째 원소로의 포인터를 얻어온 후, line 13 에서 해당 원소에 동봉되어 있는 `list_ints` 구조체로의 포인터를 얻어오고, line 14 에서 연관된 정수를 출력하고서, line 15 에서 다음 원소로 넘어갑니다. 이 코드는 상당히 간단하고, 락킹을 모두 숨겼습니다.

각 리스트의 원소를 처리하는 코드가 그 스스로 `list_start()` 나 `list_next()` 를 호출하는 다른 코드와 함께 사용하는, 데드락을 초래할 수 있는, 락을 사용하지 않는한은 이 락킹은 계속 숨겨져 있을 수 있

```

1 struct locked_list {
2     spinlock_t s;
3     struct list_head h;
4 };
5
6 struct list_head *list_start(struct locked_list *lp)
7 {
8     spin_lock(&lp->s);
9     return list_next(lp, &lp->h);
10 }
11
12 struct list_head *list_next(struct locked_list *lp,
13                             struct list_head *np)
14 {
15     struct list_head *ret;
16
17     ret = np->next;
18     if (ret == &lp->h) {
19         spin_unlock(&lp->s);
20         ret = NULL;
21     }
22     return ret;
23 }

```

Figure 7.7: Concurrent List Iterator

```

1 struct list_ints {
2     struct list_head n;
3     int a;
4 };
5
6 void list_print(struct locked_list *lp)
7 {
8     struct list_head *np;
9     struct list_ints *ip;
10
11     np = list_start(lp);
12     while (np != NULL) {
13         ip = list_entry(np, struct list_ints, n);
14         printf("\t%d\n", ip->a);
15         np = list_next(lp, np);
16     }
17 }

```

Figure 7.8: Concurrent List Iterator Usage

습니다. 이렇게 리스트 반복자 락킹을 구현하면서 데드락을 막기 위해 락킹 계층을 여러 레이어에 층층이 놓을 수 있습니다.

이 층쌓기 방법은 임의의 많은 수의 레이어들로 확장될 수도 있습니다만, 각각의 추가된 레이어는 락킹 설계의 복잡도를 증가시킵니다. 그런 증가된 복잡도는 특히 객체지향적 설계의 어떤 타입들에는 불편할 수 있는데, 코드의 제어와 수행이 많은 수의 객체들 사이를 규칙이 정해지지 않은 형태로 왔다 갔다 하게 되는 경우가 그런 경우입니다.<sup>1</sup> 이런 객체지향적 설계의 습관들과 데드락 회피의 필요성 사이의 미스매치는 병렬 프로그래밍이 어떤 사람들에게는 매우 어렵다고 인지되는데 대한 심각한 이유입니다.

수많은 레이어를 사용하는 락킹 계층들에 대한 일부 대안책은 Chapter 9에서 다뤄집니다.

#### 7.1.1.4 Locking Hierarchies and Pointers to Locks

일부 예외가 있긴 하지만, 락으로의 포인터를 갖는 외부의 API는 대부분의 경우 잘못 설계된 API입니다. 내부의 락을 어떤 다른 소프트웨어 컴포넌트에서 처리하는 것은 일단 정보 은닉이라는 핵심 설계 원칙에 위배되는 행위입니다.

**Quick Quiz 7.5:** 락으로의 포인터를 함수에 넘기는 게 완벽하게 합리적인 예외를 하나만 들어 보세요. ■

예외 가운데 하나는 어떤 것을 떠맡게 되는 함수들인데, 호출자의 락은 떠맡기기 하기 전에 반드시 잡혀야만 하지만 그 락은 해당 함수가 리턴하기 전에는 해제되어야만 하는 경우입니다. 그런 함수의 한 예는 POSIX `pthread_cond_wait()` 와 같은 함수가 될 텐데, `pthread_mutex_t` 로의 포인터를 넘김으로써 일어날 조건을 놓쳐서 계속 깨어날 조건을 기다리고만 있게 되는 일을 방지합니다.

**Quick Quiz 7.6:** `pthread_cond_wait()` 함수가 먼저 그 뮤텍스를 해제하고 나서 다시 획득한다는 사실은 데드락의 가능성을 제거하는 거 아닌가요? ■

다시 말해, 어떤 락으로의 포인터를 인자로 받거나 리턴 값으로 취하는 API를 외부로 노출하고자 한다면 그 API 설계를 다시한번 조심스럽게 고려해 보시기 바랍니다. 그건 해야만 할 옳은 일일 수도 있을지 모르겠습니다만, 그간의 경험은 그렇지 않을 가능성이 높음을 이야기 합니다.

#### 7.1.1.5 Conditional Locking

하지만 합리적인 락킹 계층이 존재하지 않는다고 생각해 봅시다. 이런 상황은 실제 세상에 존재할 수 있는데, 예를 들어보자면 패킷이 양방향에서 오가는 계층적

<sup>1</sup> 이런 것들을 일컫기를 “객체지향적 스파게티 코드”라고 합니다.

```

1 spin_lock(&lock2);
2 layer_2_processing(pkt);
3 nextlayer = layer_1(pkt);
4 spin_lock(&nextlayer->lock1);
5 layer_1_processing(pkt);
6 spin_unlock(&lock2);
7 spin_unlock(&nextlayer->lock1);

```

Figure 7.9: Protocol Layering and Deadlock

```

1 retry:
2   spin_lock(&lock2);
3   layer_2_processing(pkt);
4   nextlayer = layer_1(pkt);
5   if (!spin_trylock(&nextlayer->lock1)) {
6     spin_unlock(&lock2);
7     spin_lock(&nextlayer->lock1);
8     spin_lock(&lock2);
9     if (layer_1(pkt) != nextlayer) {
10       spin_unlock(&nextlayer->lock1);
11       spin_unlock(&lock2);
12       goto retry;
13     }
14   }
15   layer_1_processing(pkt);
16 spin_unlock(&lock2);
17 spin_unlock(&nextlayer->lock1);

```

Figure 7.10: Avoiding Deadlock Via Conditional Locking

네트워크 프로토콜 스택을 생각해 볼 수 있겠습니다. 이 네트워킹의 경우, 한 패킷을 한 계층에서 다른 계층으로 보내고자 할 때 양 계층에서 모두 락을 잡아야 할 필요가 있을 수 있습니다. 패킷들은 이 프로토콜 스택의 위로도 아래로도 이동될 수 있다는 점을 생각해 보면, Figure 7.9 에 보여진 것처럼 데드락을 유발하기 위한 좋은 방법입니다. 여기서, 랜선을 향해 스택의 아래 방향으로 이동하게 되는 패킷은 다음 계층의 락을 위에서 아래 순서대로 잡아야만 합니다. 랜선으로부터 스택의 위 방향으로 이동하게 되는 패킷들은 그 락들을 아래에서 위 순서대로 잡아야 한다는 점을 상기해 보면, 해당 그림의 line 4 에서의 락 획득은 데드락을 초래할 수 있습니다.

이 경우에 데드락을 막을 수 있는 한가지 방법은 락킹 계층을 적용하되, 락을 위에서 아래 순서로 잡아야 할 경우에는 Figure 7.10 에 보인 것처럼 조건적으로 잡는 것입니다. 무조건적으로 layer-1 락을 획득하는 대신에, line 5 에서는 그 락을 `spin_trylock()` 기능을 사용해 조건적으로 획득합니다. 이 기능은 만약 락이 획득 가능하다면 곧바로 락을 획득해 버리고 (0이 아닌 값을 리턴합니다), 그렇지 않다면 락을 잡지 않고 0을 리턴합니다.

만약 `spin_trylock()` 이 성공했다면, line 15 는 필요한 layer-1 의 처리를 진행합니다. 그렇지 않다면, line 6 에서 락을 해제하고 line 7 과 8 에서 올바른 순서대로 그 락들을 다시 잡습니다. 불행히도, 시스템에는 여러 네트워킹 디바이스들이 존재할 수 있는데 (예: 이

더넷과 WiFi), 따라서 `layer_1()` 함수는 라우팅 결정을 해야만 합니다. 이 결정은 언제든 바뀔 수도 있는데, 특히 그 시스템이 모바일 기기라면 더욱 그렇습니다.<sup>2</sup> 따라서, line 9 는 그 결정을 다시 한번 체크해 봄아하고, 바뀌었다면 그 락들을 놓고 일을 처음부터 다시 시작해야 합니다.

**Quick Quiz 7.7:** Figure 7.9 에서 Figure 7.10 로의 변경이 어디서나 적용될 수 있는 걸까요? ■

**Quick Quiz 7.8:** 그렇지만 Figure 7.10 에서의 추가된 복잡도는 그게 데드락을 막는다는 점을 생각하면 꽤 가치있는 거예요, 맞죠? ■

### 7.1.1.6 Acquire Needed Locks First

조건적 락킹의 중요하고 특수한 한 케이스에는 모든 필요한 락들이 추후의 작업 진행을 이루기 전에 획득됩니다. 이런 경우에, 처리하는 일이 멱등성을 가질 필요는 없습니다: 이미 쥐고 있는 락들 가운데 하나를 먼저 놓지 않고는 어떤 락을 잡는 것이 불가능함이 밝혀진다면, 그냥 모든 락을 놓아버리고 다시 락 획득을 시도합니다. 모든 필요한 락들을 한번이라도 모두 잡기만 한다면 추후의 작업이 진행됩니다.

하지만, 이런 처리 방법은 *livelock* 을 초래할 수 있는데, 이에 대해서는 Section 7.1.2 에서 이야기 합니다.

**Quick Quiz 7.9:** Section 7.1.1.6 에서 이야기한 “필요한 락들을 먼저 획득하기” 방법을 사용할 때에, 어떻게 하면 *livelock* 을 막을 수 있을까요? ■

관련된 방법으로 two-phase 락킹 [BHG87] 이 있는데, 이 방법은 트랜잭션을 제공하는 상용 수준의 데이터베이스 시스템들에서 오랫동안 사용되어 왔습니다. Two-phase 락킹 트랜잭션의 첫번째 페이스 (phase) 에서는 락들은 획득은 되지만 해제는 되지 않습니다. 모든 필요한 락들이 획득된다면, 이 트랜잭션은 두번째 페이스로 들어가게 되는데, 이 페이스에서는 락들이 해제만 되지, 획득은 되지 않습니다. 이 락킹 방법은 데이터베이스들이 *serializability* 를 트랜잭션들에게 보장해줄 수 있게 하는데, 달리 말하자면, 트랜잭션들에 의해 만들어지고 보여지는 모든 값들이 모든 트랜잭션들의 어떤 전체적인 순서에 대해 일관적이게 될 것을 보장해 주기 위해 사용됩니다. 그런 많은 시스템들은 트랜잭션들을 중단 (abort) 시킬 수 있는 기능에 의존하는데, 사실 모든 필요한 락들이 획득되기 전까지는 공유된 데이터에 어떤 변경도 가하지 않도록 하는 것으로 단순화 시킬 수도 있습니다. *Livelock* 과 *deadlock* 은 그런 시스템들에서의 문제거리들인데, 실용적인 해결책들은 많은 데이터베이스 서적들에서 찾을 수 있을 겁니다.

<sup>2</sup> 그리고, 1900년대와는 다르게, 모바일 기기는 상당히 흔해졌죠.

### 7.1.1.7 Single-Lock-at-a-Time Designs

어떤 경우에는, 락들을 다른 락 안에 넣는 것을 막을 수 있는데, 따라서 데드락을 막을 수 있습니다. 예를 들어, 만약 문제가 완벽하게 분리될 수 있는 성질의 것이라면, 각 분리된 파티션에 하나의 락을 각각 할당할 수 있을 겁니다. 이렇게 되면 하나의 주어진 파티션을 작업하는 쓰레드는 그에 연관된 락 하나만을 잡으면 됩니다. 어떤 쓰레드도 한번에 하나 이상의 락을 잡지는 않으므로, 데드락은 발생할 수 없습니다.

하지만, 어떤 락도 잡혀있지 않은 때에도 필요한 데 이터 구조체들은 존재함을 보장해줄 어떤 메커니즘을 반드시 있어야만 합니다. 그런 메커니즘 가운데 하나를 Section 7.4에서 이야기 해보고, Chapter 9에서 그 외에 몇 가지 다른 메커니즘들을 살펴봅니다.

### 7.1.1.8 Signal/Interrupt Handlers

시그널 핸들러와 연관된 데드락들은 시그널 핸들러 안에서 `pthread_mutex_lock()` 함수를 호출하는 것은 허용되지 않는 행위라는 것을 알리는 것만으로도 빠르게 없앨 수 있습니다 [Ope97]. 하지만, 시그널 핸들러 안에서 사용될 수 있는 손으로 만든 락킹 도구(대부분의 경우 지혜롭지 못한 행동입니다만)를 사용할 가능성도 존재합니다. 그와는 별개로, 모든 운영체제 커널들은 커널에서는 시그널 핸들러라는 유사한 이름으로 다뤄지는 인터럽트 핸들러 안에서의 락 획득을 허가합니다.

여기서의 트릭은 인터럽트 핸들러 안에서 잡을 수도 있는 락이라면 어떤 락이든지 잡을 때마다 시그널들을 막아버리는(또는, 경우에 따라서, 인터럽트를 무효화 시킬 수도 있습니다) 겁니다. 더 나아가서, 그런 락을 잡고 있다면, 시그널들을 블락시키지 않은 채로 시그널 핸들러 밖에서 한번이라도 잡은 적 있는 락을 잡으려는 시도 역시 해선 안됩니다.

**Quick Quiz 7.10:** 시그널 핸들러 안에서 획득되는 Lock B 를 잡은 채로 시그널들을 블락시키지 않고 시그널 핸들러 밖에서 획득되는 Lock A 를 잡는 행위가 해선 안되는 행위이죠? ■

일부 시그널들을 위한 핸들러들에서 한 락을 잡았다면, 그 시그널들 모두는 그 락이 획득될 때마다, 심지어 그 락이 시그널 핸들러 안에서 잡힐 때 조차도 블락되어야만 합니다.

**Quick Quiz 7.11:** 시그널 핸들러 안에서 어떻게 시그널들을 블락시킬 수가 있죠? ■

안타깝게도, 시그널들을 블락하고 블락 해제하는 행위는 일부 운영체제에서는 많은 비용을 필요로 할 수 있는데, 특히 리눅스도 포함되고, 따라서 성능에 주안점을 둔다는 말은 곧 시그널 핸들러들 안에서 획득되는 락들은 시그널 핸들러들 안에서만 획득되며, 어플리케이션

코드와 시그널 핸들러 사이의 통신에는 락을 사용하지 않는 동기화 메커니즘만을 사용한다는 의미가 되곤 합니다.

또는 치명적인 문제 상황을 처리하기 위한 경우를 제외하고는 시그널 핸들러를 아예 사용하지 않는 방법도 있습니다.

**Quick Quiz 7.12:** 시그널 핸들러들 안에서 락을 잡는 행위가 그렇게 나쁜 생각이라면, 그걸 안전하게 해내기 위한 생각 자체는 대체 왜 하는거죠? ■

### 7.1.1.9 Discussion

공유 메모리 병렬 프로그래머가 사용할 수 있는 수많은 데드락 방지 전략이 존재합니다만 그 중 어느것도 잘 들어맞지 않는 순차적 프로그램들도 존재하지요. 이게 전문적인 프로그래머들이라면 자신의 도구상자에 두개 이상의 도구를 갖추고 있는 이유입니다: 락킹은 훌륭한 동시성 제어 도구이지만, 다른 도구들을 가지고 다룰 수 있는 일들도 많습니다.

**Quick Quiz 7.13:** 다양한 객체들 사이로 실행 제어가 완전 자유롭게 오가는 객체 지향 어플리케이션이어서 직관적인 락킹 계층, 레이어, 또는 다른 것들이 존재하지 않는 경우<sup>3</sup>라면 그 어플리케이션은 어떻게 병렬화 시켜야 할까요? ■

과장 없이 이야기 하건대, 이 섹션에서 이야기된 전략들은 많은 환경에서 꽤 유용한 것으로 입증되었습니다.

## 7.1.2 Livelock and Starvation

조건적 락킹은 효과적인 데드락 예방책이긴 하지만, 남용될 수도 있습니다. 예를 들어서, Figure 7.11에 보여진 것과 같이 아름답도록 대칭적인 예제 코드에 대해 생각해 봅시다. 이 예제의 아름다운 부분은 추한 livelock의 가능성을 감추고 있습니다. 이를 드러내 보이기 위해, 다음과 같은 일련의 이벤트들이 일어나는 경우를 생각해 봅시다:

1. Thread 1 이 line 4에서 `lock1` 을 잡는데 성공하고 `do_one_thing()` 을 호출합니다.
2. Thread 2 가 line 18에서 `lock2` 를 잡고 `do_a_third_thing()` 을 호출합니다.
3. Thread 1 이 line 6에서 `lock2` 를 잡으려 시도합니다만 Thread 2 가 그 락을 이미 잡고 있기 때문에 실패합니다.
4. Thread 2 가 line 20에서 `lock1` 을 획득하려 시도하지만, Thread 1 이 그 락을 이미 잡고 있으므로 실패합니다.

<sup>3</sup> “객체 지향 스파게티 코드”라고도 알려져 있죠.

```

1 void thread1(void)
2 {
3     retry:
4     spin_lock(&lock1);
5     do_one_thing();
6     if (!spin_trylock(&lock2)) {
7         spin_unlock(&lock1);
8         goto retry;
9     }
10    do_another_thing();
11    spin_unlock(&lock2);
12    spin_unlock(&lock1);
13 }
14
15 void thread2(void)
16 {
17     retry:
18     spin_lock(&lock2);
19     do_a_third_thing();
20     if (!spin_trylock(&lock1)) {
21         spin_unlock(&lock2);
22         goto retry;
23     }
24     do_a_fourth_thing();
25     spin_unlock(&lock1);
26     spin_unlock(&lock2);
27 }

```

Figure 7.11: Abusing Conditional Locking

5. Thread 1 이 line 7에서 lock1 을 해제하고 line 3의 retry 로 점프합니다.
6. Thread 2 가 line 21에서 lock2 를 해제하고 line 17의 retry 로 점프합니다.
7. 이런 livelock 댄스가 시작부터 다시 반복됩니다.

**Quick Quiz 7.14:** Figure 7.11 에 보여진 livelock 은 어떻게 예방할 수 있나요? ■

Livelock 은 starvation 의 한 극단적인 예로 생각되어 질 수 있는데, 여러 쓰레드들 중 하나만이 아니라 모든 쓰레드들이 굽게 되는 경우라고 볼 수 있는 것입니다.<sup>4</sup>

Livelock 과 starvation 은 소프트웨어 트랜잭션을 예로 구현에 있어서의 심각한 문제이고, 따라서 이런 문제들을 해결해 주기 위해 *contention manager* 의 개념이 만들어졌습니다. 락킹의 경우에는 exponential backoff 방법으로 이 livelock 과 starvation 을 해결할 수 있습니다. 이 방법은 Figure 7.12 에 보여진 것처럼 매번 재시도를 할때마다 시도에 실패한 다음 재시도 하기 전까지 기다리는 딜레이 시간을 지수적으로 증가시키는 방법입니다.

**Quick Quiz 7.15:** Figure 7.12 에서 어떤 문제를 발견 할 수 있나요? ■

하지만, 더 나은 결과를 위해, 이 backoff 의 최대 크기는 어딘가에 바운드 되어야만 하고, 심지어 이보다도

<sup>4</sup> Livelock, starvation, 그리고 unfairness 같은 단어들의 정확한 정의에 대해 너무 매달려 있지 마시기 바랍니다. 어떤 쓰레드들의 무리가 앞으로의 진행을 만들어나가지 못하고 있는 상황은 그 상황에 어떤 이름을 붙일지에 상관없이 해결되어야만 하는 문제일 뿐입니다.

```

1 void thread1(void)
2 {
3     unsigned int wait = 1;
4     retry:
5     spin_lock(&lock1);
6     do_one_thing();
7     if (!spin_trylock(&lock2)) {
8         spin_unlock(&lock1);
9         sleep(wait);
10    wait = wait << 1;
11    goto retry;
12 }
13 do_another_thing();
14 spin_unlock(&lock2);
15 spin_unlock(&lock1);
16 }
17
18 void thread2(void)
19 {
20     unsigned int wait = 1;
21     retry:
22     spin_lock(&lock2);
23     do_a_third_thing();
24     if (!spin_trylock(&lock1)) {
25         spin_unlock(&lock2);
26         sleep(wait);
27         wait = wait << 1;
28         goto retry;
29     }
30     do_a_fourth_thing();
31     spin_unlock(&lock1);
32     spin_unlock(&lock2);
33 }

```

Figure 7.12: Conditional Locking and Exponential Back-off

높은 경쟁상황에서의 더 나은 결과가 Section 7.3.2 에서 이야기 되는 대기열을 서는 락킹 [And90] 을 통해 관찰되었습니다. 물론, 가장 최선의 방법은 락 경쟁이 낮은 수준으로 유지되는 좋은 병렬 설계를 사용하는 것입니다.

### 7.1.3 Unfairness

불공정성은 starvation 의 덜 심각한 형태라고 생각되어 질 수 있는데, 어떤 주어진 락을 가지고 경쟁하고 있는 쓰레드들 가운데 일부 쓰레드들이 그 락을 획득하는데 더 좋은 우선순위를 갖는 경우입니다. 이는 공유된 캐시들이나 NUMA 특성을 가지고 있는 기계들에서 일어날 수 있는 일인데, 예를 들어 Figure 7.13 같은 경우입니다. CPU 0 가 다른 모든 CPU 들이 획득하려 하고 있는 락을 놓게 되는 경우, CPU 0 과 1 사이의 공유된 접합부는 CPU 1 이 CPU 2-7 에 비해 혜택을 갖게 될 것임을 의미합니다. 따라서 CPU 1 은 그 락을 잡는데 성공할 확률이 큽니다. CPU 1 이 그 락을 CPU 1 이 놓게 되는 시점에 CPU 0 이 그 락을 다시 잡으려 시도할 만큼 충분히 오래 잡고 있다가 놓게 되거나 그 반대 경우라면, 이 락은 CPU 0 과 1 사이에서만 오가게 되고 CPU 2-7 은

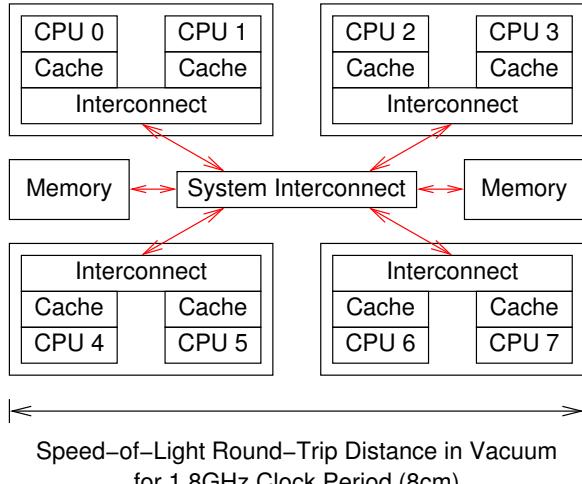


Figure 7.13: System Architecture and Lock Unfairness

소외되어 버리게 됩니다.

**Quick Quiz 7.16:** 락 경쟁정도가 충분히 낮아서 비공정성을 예방할 수 있을 정도가 되는 좋은 병렬 설계를 사용하는 편이 더 낫지 않을까요? ■

#### 7.1.4 Inefficiency

락들은 어토믹 인스트럭션들과 메모리 배리어들을 사용해서 구현되고 자주 캐시 미스들을 유발합니다. Chapter 3에서 봤듯이, 이런 인스트럭션들은 상당히 그 비용이 비싼데, 간단한 인스트럭션들에 비해 대략 수백 배에 달할 정도로 더 큰 비용입니다. 이는 락킹에 있어 상당한 문제가 될 수 있습니다: 만약 하나의 인스트럭션을 락으로 보호하게 된다면 그 오버헤드를 약 100배 정도 증가시키는 겁니다. 완벽한 확장성이 제공된다고 가정한다고 해도, 똑같은 코드를 락킹 없이 수행하는 하나의 CPU의 성능을 따라잡기 위해서는 100개의 CPU들이 필요해질 수 있는 겁니다.

이런 상황이 Section 6.3에서, 특히 Figure 6.22를 통해 이야기한 동기화의 단위에 대한 트레이드오프의 중요성을 강조합니다: 너무 큰 단위로 동기화를 하게 되는 것은 확장성을 제한하지만, 너무 작은 단위로 동기화를 하게 되면 지나치게 큰 동기화 오버헤드를 초래하게 됩니다.

그렇다고는 하나, 일단 락이 잡히면, 그 락에 의해 보호되는 데이터는 그 락을 잡은 쓰레드에 의해서는 별 다른 간섭 없이 접근될 수 있습니다. 락을 잡는 행위는 비용이 비쌀 수도 있습니다, 하지만 일단 잡고 난 다음에는, 그 CPU의 캐시들은 효과적으로 성능을 끌어올려주는데, 적어도 커다란 크리티컬 섹션에 대해서는 그

렇습니다.

**Quick Quiz 7.17:** 락을 잡은 쓰레드는 어떻게 다른 쓰레드로부터 간섭을 받을 수도 있을까요? ■

## 7.2 Types of Locks

놀랍도록 많은 종류의 락들이 존재하는데, 이 짧은 챕터가 모두 다룰 수 없을 정도로 많습니다. 다음의 섹션들에서는 배타적 락들 (Section 7.2.1) reader-writer 락들 (Section 7.2.2), 다양한 역할의 락들 (Section 7.2.3), 그리고 범위적 락킹 (Section 7.2.4)에 대해 알아봅니다.

### 7.2.1 Exclusive Locks

배타적 락들은 이름이 말하는 그대로입니다: 한번에 하나의 쓰레드만이 그 락을 쥐고 있을 수 있습니다. 따라서 그런 락을 쥐고 있는 쓰레드는 그 락에 의해 보호되는 모든 데이터에 대한 배타적인 접근을 할 수 있게 되고, 따라서 그런 이름을 갖게 되었습니다.

물론, 이 모든 이야기는 이 락은 그 락에 의해 보호된다고 여겨지는 데이터에 대한 모든 접근에 걸쳐서 잡혀 있게 된다는 가정을 하고 있습니다. 모든 필요한 코드 수행 경로에 이 락이 잡혀져 있도록 보장하는 막대한 책임은, 비록 그 책임의 수행을 도와주는 도구들도 있기는 하지만, 결국은 그 코드의 개발자에게 있습니다.

**Quick Quiz 7.18:** 배타적 락을 잡고나서 곧바로 풀어버리는, 즉, 텅 빈 크리티컬 섹션과 같은 것을 갖는 행위가 어떤 의미를 가질 수 있을까요? ■

### 7.2.2 Reader-Writer Locks

Reader-writer 락 [CHP71]는 그 락이 보호하는 데이터를 읽는 쓰레드는 다른 쓰레드와 동시에도 얼마든지 잡을 수 있게 허용하는 한편 그 데이터를 쓰는 쓰레드는 단 하나의 쓰레드만이 그 락을 잡을 수 있도록 합니다. 이렇게 되면, 이론상으로는, reader-writer 락들은 주로 읽기만 하고 쓰여지는 일은 매우 드문 데이터에 대해서는 훌륭한 확장성을 보여야만 합니다. 실전에서는, 실제 확장성은 해당 reader-writer 락의 구현 내용에 따라서 달라질 겁니다.

고전적인 reader-writer 락 구현은 어토믹하게 조정되는 여러개의 카운터들과 플래그들을 사용했습니다. 이런 종류의 구현들은 짧은 크리티컬 섹션으로 인해 배타적 락킹이 받는 것과 같은 문제로 어려움을 겪었습니다: 락을 획득하고 해제하는데 드는 오버헤드가 간단한, 실제 할일만 하는 인스트럭션의 오버헤드에 비해 수백배 가까이 크게 되는 현상입니다. 물론, 이 크리티컬 섹션이 충분히 길다면 그 락을 획득하고 해제하는데 드는

	Null (Not Held)	Concurrent Read	Concurrent Write	Protected Read	Protected Write	Exclusive
Null (Not Held)						
Concurrent Read						X
Concurrent Write			X	X	X	
Protected Read		X		X	X	
Protected Write		X	X	X	X	
Exclusive	X	X	X	X	X	X

Table 7.1: VAX/VMS Distributed Lock Manager Policy

오버헤드는 무시해도 좋은 정도가 됩니다. 하지만, 한번에 하나의 쓰레드만이 그 락을 조정할 수 있으므로, CPU의 수가 늘어남에 따라 필요시되는 크리티컬 섹션의 크기는 커집니다.

쓰레드별 배타적 락을 사용해서 읽기를 하는 쓰레드에 훨씬 더 바람직한 형태로 reader-writer 락을 설계하는 것도 가능합니다 [HW92]. 읽기를 하기 위해서는, 쓰레드는 자신의 락만을 획득합니다. 쓰기를 하기 위해서는, 쓰레드는 모든 락들을 획득해야만 합니다. 쓰기를 하려는 쓰레드가 존재하지 않는 상황이라면, 각 읽기를 하는 쓰레드는 어토믹 인스트럭션과 메모리 배리어 오버헤드만을 만들어내고, 캐시 미스도 내지 않는데, 이는 락킹 기능에 있어 상당히 좋은 상황입니다. 불행히도, 쓰기를 하는 쓰레드는 캐시 미스는 물론이고 어토믹 인스트럭션과 메모리 배리어 오버헤드까지 모두 만들어내게 됩니다—그 오버헤드는 또한 쓰레드들의 수만큼 배가 되지요.

요약하자면, reader-writer 락들은 여러 상황에 상당히 유용할 수 있습니다만, 그 구현은 각 종류마다 그自身的 단점을 가지고 있습니다. 규범적인 reader-writer 락킹의 사용은 상당히 큰 읽기 쓰레드 쪽의 크리티컬 섹션을 가지고 있을 때에만 이루어지는데 그 크리티컬 섹션의 크기는 수백 마이크로세컨드부터 심지어 밀리세컨드까지 될 수도 있습니다.

### 7.2.3 Beyond Reader-Writer Locks

Reader-writer 락과 배타적 락은 각자 허용하는 범위에 대한 정책에서 차이를 보입니다: 배타적 락은 하나의 쓰레드만 락을 잡고 있기를 허용하는 반면, reader-writer 락은 읽기 권한으로 락을 잡는 쓰레드는 얼마든지 락을 잡고 있을 수 있게 허용합니다 (하짐나 쓰기 권한의 경우는 하나만 가능하죠). 매우 많은 락 허용 범위 정책이 있을 수 있는데, 그 중 하나는 VAX/VMS 분산 락 매니

저 (DLM) [ST87] 으로, Table 7.1에 표시되어 있습니다. 비어있는 셀들은 호환 가능한 모드들을 의미하며 “X”로 표시된 셀은 호환 불가능한 모드들을 가리킵니다.

VAX/VMS DLM은 여섯개의 모드를 사용합니다. 비교를 위해 다른 락들의 모드를 이야기해보면, 배타적 락들은 두개의 모드를 (not held 와 held), reader-writer 락은 세개의 모드 (not helpd, read held, write held)를 갖는다고 이야기 할 수 있습니다.

첫번째 모드는 null, 또는 not held 라 불립니다. 이 모드는 모든 다른 모드들과 호환되는데, 즉 다음과 같은 해석이 가능합니다: 한 쓰레드가 락을 잡고 있지 않다면, 그 쓰레드는 다른 어떤 쓰레드가 락을 획득하려 할 때 어떤 방해도 하지 않습니다.

두번째 모드는 concurrent read 인데, exclusive 를 제외한 다른 모든 모드들과 호환됩니다. concurrent-read 모드는 데이터 구조에의 업데이트가 동시적으로 진행되도록 허용하는 가운데 데이터의 대략적 통계치를 구하기 위해 사용될 수도 있습니다.

세번째 모드는 concurrent write, null, concurrent read, 그리고 concurrent write 와 호환됩니다. concurrent-write 모드는 데이터의 읽기와 수정을 동시적으로 진행될 수 있도록 허용하는 가운데 대략적인 통계치를 업데이트 하기 위해 사용될 수도 있습니다.

네번째 모드는 protected read, null, concurrent read, 그리고 protected read 와 호환되는 모드입니다. protected-read 모드는 동시적인 읽기는 허용하되 업데이트는 허용하지 않는 가운데 데이터 구조체의 일관성을 갖는 스냅샷을 만들거나 할 때 사용될 수도 있습니다.

다섯번째 모드는 protected write 인데, 이 모드는 null과 concurrent read 모드와 호환됩니다. protected-write 모드는 protected read 모드의 읽기 작업에는 영향을 받을 수 있지만 concurrent read 모드의 읽기 작업에는 문제가 없는 데이터 구조체에의 업데이트를 하는데 사용될 수도 있습니다.

마지막으로 여섯번째 모드는 exclusive 모드인데, 이 모드는 null 모드와만 호환됩니다. exclusive 모드는 모든 다른 액세스들을 제외시켜야만 할 때 사용될 수 있습니다.

배타적 락과 reader-writer 락은 VAX/VMS DLM으로 모방될 수 있다는 사실은 흥미로운 일입니다. 배타적 락은 null과 exclusive 모드만을 사용하는 반면 reader-writer 락은 null, protected-read, 그리고 protected-write 모드를 사용할 것입니다.

**Quick Quiz 7.19:** VAX/VMS DLM이 reader-writer 락을 다른 방법으로 모방해낼 수도 있을까요? ■

VAX/VMS DLM 정책은 분산 데이터베이스 분야의 상용 제품에 널리 사용되고 있긴 합니다만, 공유 메모리 어플리케이션에서는 그렇게 폭넓게 사용되고 있지

는 않은 것으로 보입니다. 이에 대한 그럴싸한 이유 중 하나는 분산 데이터베이스에서의, 공유 메모리 시스템에서에 비해 엄청나게 큰 통신 오버헤드가 VAX/VMS DLM 의 좀 더 복잡해지는 관리 정책의 오버헤드를 숨겨줄 수 있다는 것일 겁니다.

더도 아니고 덜도 아니고, VAX/VLS DLM 은 락킹 뒤의 개념이 얼마나 유연해질 수 있는지를 보여주는 하나의 흥미로운 예입니다. VAX/VLS DLM 은 또한 최신 DMBs 들에서 사용되는, 서른개가 넘는 락킹 모드를 가지기도 해서 VAX/VMS 의 여섯개 모드에 비해 훨씬 복잡한 락킹 개념에 대한 매우 간단한 소개 역할을 하기도 합니다.

### 7.2.4 Scoped Locking

앞서 이야기된 락킹 기능들은 따라서 명시적인 획득과 해제 기능을 필요로 하게 되는데, 예를 들면 `spin_lock()` 과 `spin_unlock()` 같은 것들이 각각 획득과 해제를 위해 사용됩니다. 다른 방법은 객체 지향적인 “자원 할당이 곧 초기화” (RAII: Resource Allocation Is Initialization) 패턴 [ES90] 을 사용하는 것입니다.<sup>5</sup> 이 패턴은 C++ 같은 언어의 `auto` 변수들에 자주 사용되는 것으로, 어떤 객체의 범위에 진입할 때에는 연관된 생성자(*constructor*) 가 호출되고, 그 객체의 범위에서 빠져나올 때에는 연관된 소멸자(*destructor*) 가 호출되는 방식입니다. 이 패턴은 생성자가 락을 획득하고 소멸자는 락을 놓는 형태로 락킹에 적용될 수 있습니다.

이런 접근법은 상당히 유용할 수 있는데, 실제로 1990년도에 저는 이것이야말로 필요한 락킹의 종류라고 확신을 설득되었던 바 있습니다.<sup>6</sup> RAII 락킹의 배우 훌륭한 특성 하나는 그 범위를 빠져나가는 모든 코드 수행에 각각에 대해서 조심스럽게 락을 해제할 필요가 없다는 것으로, 이로 인해 문제가 될 여지가 있는 여러 버그들이 제거되어버립니다.

하지만, RAII 락킹은 또한 어두운 부분을 가지고 있습니다. RAII 는 락 획득과 해제의 캡슐화를 매우 어렵게 해주는데, 반복자에서의 경우가 한 예가 될 것입니다. 많은 반복자 구현에서, 사람들은 반복자의 “start” 함수에서 락을 잡아 놓고 이 반복자의 “stop” 함수에서 그 락을 풀고 싶어 할 것입니다. RAII 락킹은 그러지 않고 락 획득과 해제가 같은 수준의 범위에서 이뤄지도록 함으로써 그러한 종류의 캡슐화를 어렵게하고 심지어는 불가능하게 하기도 합니다.

RAII 락킹은 또한 크리티컬 섹션들을 겹치게 배치하는 것을 불가능하게 하는데, 범위가 내포되어야 한다는

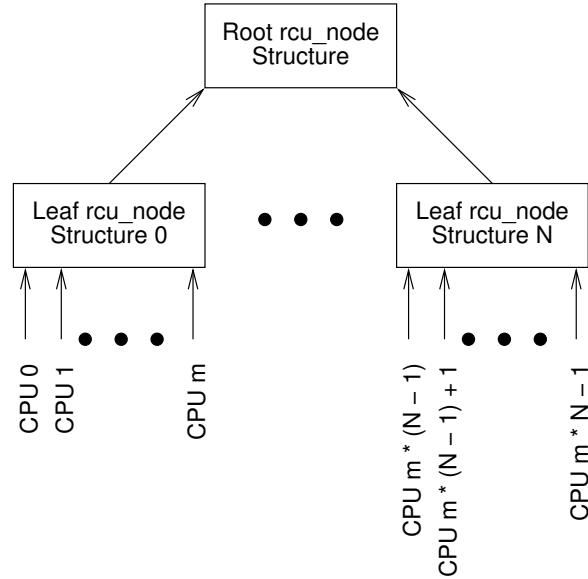


Figure 7.14: Locking Hierarchy

사실 때문입니다. 이런 불가능은 여러개의 유용한 구조를 어렵거나 아예 불가능하게 만들어 버리는데, 예를 들면 어떤 이벤트를 단언하려는 여러개의 동시적인 시도들 사이에서 중재를 하는, 락을 사용하는 트리 자료구조 같은 것입니다. 임의의 수많은 동시적인 시도들 가운데 오직 하나의 시도만이 성공할 수 있어야 하고, 그 성공한 시도 이외의 것들을 위한 최선의 전략은 가능한한 빨리, 그리고 가능한한 별다른 고통 없이 실패에 이르는 것입니다. 그러지 않는다면, 락 경쟁정도가 커다란 규모의 시스템에서는 고통스러울 정도가 될 것입니다 (“커다란 규모”는 수백개의 CPU 들을 의미합니다).

예로 들 수 있는 데이터 구조체들 (리눅스 커널의 RCU 구현에서 가져온 것들입니다) 이 Figure 7.14 에 보여져 있습니다. 여기서, 각 CPU 는 `leaf rcu_node` 구조체를 할당받아 가지고 있고, 각 `rcu_node` 구조체는 자신의 부모로의 포인터 (기묘하게도, `->parent` 라 이름붙여져 있습니다) 를 가지고 있어서 이 구조는 트리의 루트 `rcu_node` 구조체까지 이어지는데, 이 루트는 `->parent` 포인터의 값으로 `NULL` 을 갖습니다. 하나의 부모 `rcu_node` 구조체당 가질 수 있는 자식들의 수는 다양할 수 있는데, 일반적으로는 32 또는 64 가 사용됩니다. 각각의 `rcu_node` 구조체는 또한 `->fqsllock` 이라 이름 붙여진 락을 갖습니다.

일반적인 접근 방법은 토너먼트 로, 한 CPU 는 조건적으로 자신에게 할당된 `leaf rcu_node` 구조체의 `->fqsllock` 을 잡고, 그 락을 잡는데 성공했다면, 그 구조체의 부모의 락을 잡으려 시도하고, 자식의 락은 해제하는 방법입니다. 또한, 각 레벨에서, 이 CPU 는 글로벌한

<sup>5</sup> [http://www.stroustrup.com/bs\\_faq2.html#finally](http://www.stroustrup.com/bs_faq2.html#finally) 에 더 분명하게 설명되어 있습니다만.

<sup>6</sup> 이후의 Sequent Computer Systems 에서의 병렬성 관련한 업무 경험을 통해 저는 곧잘된 개념으로부터 오해를 풀 수 있었습니다.

```

1 void force_quiescent_state(struct rcu_node *rnp_leaf)
2 {
3     int ret;
4     struct rcu_node *rnp = rnp_leaf;
5     struct rcu_node *rnp_old = NULL;
6
7     for (; rnp != NULL; rnp = rnp->parent) {
8         ret = (ACCESS_ONCE(gp_flags)) ||
9             !raw_spin_trylock(&rnp->fqsl);
10        if (rnp_old != NULL)
11            raw_spin_unlock(&rnp_old->fqsl);
12        if (ret)
13            return;
14        rnp_old = rnp;
15    }
16    if (!ACCESS_ONCE(gp_flags)) {
17        ACCESS_ONCE(gp_flags) = 1;
18        do_force_quiescent_state();
19        ACCESS_ONCE(gp_flags) = 0;
20    }
21    raw_spin_unlock(&rnp_old->fqsl);
22 }

```

Figure 7.15: Conditional Locking to Reduce Contention

gp\_flags 변수를 체크하는데, 만약 이 변수가 어떤 다른 CPU 가 그 이벤트를 단정했다면, 이 첫번째 CPU 는 더이상의 경쟁을 그만둡니다. 이 획득한 후 해제하기 시퀀스는 gp\_flags 변수가 누군가가 토너먼트에 승리했다는 것을 알리게 되거나, ->fqsl 획득에 실패했거나, 또는 root rcu\_node 구조체의 ->fqsl 이 획득될 때까지 반복됩니다.

이를 구현하는 간략화된 코드가 Figure 7.15 에 보여 줍니다. 이 함수의 목적은 동시적으로 do\_force\_quiescent\_state() 함수를 실행해야 할 필요성을 감지한 CPU 들 사이의 중재를 하는 것입니다. 어떤 때에든, do\_force\_quiescent\_state() 함수의 하나의 실행 흐름만이 실행되고 있어야만 의미가 지켜지며, 따라서 이 함수에의 여러 동시적인 호출자들이 존재한다면, 그들 중 하나만이 정말로 do\_force\_quiescent\_state() 함수를 호출하고, 나머지들은 (가능한 빠르고 고통 없이) 포기하고 떠나도록 해야만 합니다.

이런 결론에 따라, line 7-15 의 루프에서의 실행 흐름은 rcu\_node 계층에서 한단계 위의 레벨로 올라가려는 시도를 합니다. gp\_flags 변수가 이미 설정되었거나 (line 8) 현재의 rcu\_node 구조체의 ->fqsl 을 획득하려는 시도가 실패한다면 (line 9), 지역변수 ret 는 1로 설정됩니다. 만약 line 10 이 지역변수 rnp\_old 가 NULL 이 아님을 확인한다면, 그 말은 rnp\_old 의 ->fqsl 을 잡았다는 의미이므로, line 11에서 그 락을 해제합니다 (하지만 이는 그 부모 rcu\_node 구조체의 ->fqsl 을 잡은 후의 일입니다). 만약 line 12에서 line 8 이나 line 9에서 경쟁을 그만둘 이유를 발견했음을 확인하면 line 13에서 호출자에게 리턴해 버립니다. 그렇지 않다면, 현재의 rcu\_node 구

조체의 ->fqsl 을 잡은 것이므로, 이 루프의 다음 실행경로를 위한 준비과정으로 line 14에서 이 구조체로의 포인터를 지역 변수 rnp\_old 에 집어넣습니다.

만약 코드 수행 제어가 line 16 까지 도달한다면 토너먼트에 우승했고, 지금 root rcu\_node 구조체의 ->fqsl 을 잡고 있다는 이야기입니다. Line 16 이 여전히 gp\_flags 전역 변수의 값이 0임을 확인하면, line 17에서 gp\_flags 를 1로 설정하고 line 18에서 do\_force\_quiescent\_state() 를 호출한 후, line 19에서 gp\_flags 를 0으로 되돌려 놓습니다. 어떤 경우였든, line 21에서는 root rcu\_node 구조체의 ->fqsl 을 해제합니다.

**Quick Quiz 7.20:** Figure 7.15 의 코드는 황당할 정도로 복잡하군요! 왜 그냥 조건적으로 하나의 글로벌 락을 잡지 않나요? ■

**Quick Quiz 7.21:** 잠깐만요! Figure 7.15 의 line 16에서 토너먼트에 “승리” 했다면, do\_force\_quiescent\_state() 의 모든 일을 해야만 하잖아요. 어떻게 이걸 승리라고 할 수 있어요, 진짜로? ■

이 함수는 드물지 않게 사용되는 계층적 락킹의 패턴을 보여주고 있습니다. 이 패턴은 앞서 이야기한 iterator 캡슐화와 마찬가지로 RAII 락킹을 사용해서 구현하기 상당히 어렵고, 따라서 예측가능한 미래를 위해서는 lock/unlock 기능들이 필요하게 될 것입니다.

## 7.3 Locking Implementation Issues

개발자들은 거의 항상 시스템에 의해서 제공되는, 예를 들면 POSIX pthread mutex lock [Ope97, But97] 와 같은 락킹 도구들을 사용하도록 서비스 받을 것입니다. 더도 아니고 덜도 아니고, 일부 샘플의 구현을 알아보는 것은 도움이 될 수 있는데, 극단적인 워크로드와 환경에서 발생하는 구현상의 어려움 등을 알아볼 수 있을 것이기 때문입니다.

### 7.3.1 Sample Exclusive-Locking Implementation Based on Atomic Exchange

이 섹션은 Figure 7.16 에 보인 구현을 알아봅니다. 이 락을 위한 데이터 구조체는 line 1에 보여졌듯이 그저 하나의 int 인데, 그 외에도 다른 정수형 타입이어도 상관없습니다. 이 락의 최초 값은 0으로, line 2에 보여졌듯이 “락이 걸리지 않았음”을 의미합니다.

**Quick Quiz 7.22:** 왜 C 언어에서 기본적으로 제공하는 0으로의 초기화 메커니즘을 사용하지 않고 Figure 7.16 의 line 2에 보여진 것처럼 명시적으로 초기화를 하는 거죠? ■

```

1 typedef int xchglock_t;
2 #define DEFINE_XCHG_LOCK(n) xchglock_t n = 0
3
4 void xchg_lock(xchglock_t *xp)
5 {
6     while (xchg(xp, 1) == 1) {
7         while (*xp == 1)
8             continue;
9     }
10 }
11
12 void xchg_unlock(xchglock_t *xp)
13 {
14     (void)xchg(xp, 0);
15 }

```

Figure 7.16: Sample Lock Based on Atomic Exchange

Lock 획득은 line 4-9의 `xchg_lock()` 함수에 의해 수행됩니다. 이 함수는 중첩된 루프를 사용하는데, 바깥의 루프를 통해서는 반복적으로 어토믹하게 락의 값을 1 (“락이 걸렸음”을 의미)과 바꿉니다. 만약 이전의 값이 이미 값 1 이었다면 (다시 말해, 누군가가 이미 락을 잡고 있다면), 안의 루프 (line 7-8) 에서는 그 락이 풀려서 다시 잡으려 시도할 수 있을 때까지 루프를 돌면서 기다리는데, 기다림이 끝나면 바깥 루프에서 다시 한번 락을 잡기 위한 시도를 할 수 있게 됩니다.

**Quick Quiz 7.23:** 왜 Figure 7.16의 line 7-8의 안쪽 루프를 귀찮게 수행해야 하나요? 왜 그냥 간단하게 line 6에서 계속해서 어토믹한 값 교환 오퍼레이션을 수행하지 않는거죠? ■

락의 해제는 line 12-15의 `xchg_unlock()` 함수에 의해 이루어집니다. Line 14는 어토믹하게 락의 값을 0 (“락이 걸리지 않았음”)으로 교체해서 그 락이 풀려 있는 상태임을 알립니다.

**Quick Quiz 7.24:** Figure 7.16의 line 14에서는 왜 그냥 간단하게 락에 0 값을 저장하지 않는거죠? ■

이 락은 test-and-set 락 [SR84]의 한가지 간단한 예입니다만, 실제 상용 제품에서도 매우 비슷한 메커니즘이 순수한 스핀락을 위해 상당히 많이 사용됩니다.

### 7.3.2 Other Exclusive-Locking Implementations

어토믹 인스트러션들을 활용해서 구현 가능한 수많은 락킹 방법들이 존재하는데, 그 중 많은 것들이 Mellor-Crummey 와 Scott 에 의해 검토되었습니다 [MCS91]. 예를 들어, 앞의 섹션에서 보았던 어토믹 교환 오퍼레이션에 기반한 test-and-set 락은 경쟁 정도가 낮을 때 잘 동작하고 메모리 사용량이 적다는 장점을 갖습니다. 또한 당장 락을 받아도 사용할 수 없는 쓰레드에게 락을 넘겨주거나 하지 않습니다만, 그 결과로 비공정성 문제가 생길 수 있으며 심지어는 높은 경쟁 수준 아래에서는 starvation 상황도 나타날 수 있습니다.

반면, 리눅스 커널에서 사용되는 티켓 락 [MCS91]의 경우에는 높은 경쟁 상황에서도 비공정성 문제를 없앱니다만, first-in-first-out 정책은 락을 받아도 당장 그 락을 사용할 수 없는 예를 들면 다른 쓰레드에게 pre-emption 당했거나 인터럽트 당했거나 또는 그외에도 어떤 이유등이 있는 쓰레드에게 락을 넘겨줄 수 있습니다. 하지만, 이런 preemption 과 인터럽트의 가능성에 대해 지나치게 걱정하지는 않는 것이 중요한데, 이 preemption 과 인터럽트는 대부분의 경우 락이 획득된 뒤에나 일어날 수 있기 때문입니다.<sup>7</sup>

test-and-set 락과 티켓 락을 포함해서, 기다리는 쓰레드가 하나의 메모리 위치를 보며 루프를 도는 모든 락킹 구현은 높은 락 경쟁 수준에서는 성능에 문제를 겪게 됩니다. 문제는 락을 해제하는 쓰레드는 연관된 메모리 위치의 값을 업데이트 해야 한다는 점입니다. 경쟁 수준이 낮은 경우에는 이건 문제가 되지 않습니다: 연관된 캐시 라인은 여전히 락을 잡은 CPU의 캐시에 있고 곧바로 쓸 수 있는 상태일 확률이 큽니다. 반면, 경쟁 수준이 높은 경우에는, 락을 획득하려 하는 각 쓰레드는 해당 캐시 라인의 read-only 복사본을 가지고 있을 것이고, 락을 쥐고 있는 쓰레드는 그 락을 해제하는 업데이트를 진행하기에 앞서 모든 read-only 복사본들을 무효화 시켜야 합니다. 일반적으로, 더 많은 CPU들과 쓰레드들이 존재할수록 높은 경쟁 수준 아래에서 락을 해제하는데에 발생하는 오버헤드는 커집니다.

이런 잘못된 확장성은 여러개의 queued-lock 구현들 [And90, GT90, MCS91, WKS94, Cra93, MLH94, TS93] 을 만드는 동기가 되었습니다. Queued lock은 높은 캐시 무효화 오버헤드를 각 쓰레드에게 대기열의 원소 하나를 할당하는 방식으로 제거합니다. 이런 대기열의 원소들은 서로 연결되어서 해당 락이 기다리는 쓰레드들에게 넘겨질 순서를 관장하는 하나의 대기열을 만들게 됩니다. 여기서 핵심은 각 쓰레드가 자신에게 할당된 대기열 원소를 바라보면서 루프를 돌기 때문에, 락을 잡고 있는 쓰레드는 다음 쓰레드의 CPU의 캐시에 있는 원소 하나만 무효화 시키면 된다는 것입니다. 이런 구조는 높은 수준의 락 경쟁상황에서 락을 넘기는 일의 오버헤드를 대폭 줄여줍니다.

좀 더 최근의 queued-lock 구현들은 시스템의 구조 또한 신경을 쓰는 방식으로 만들어져서 락을 좀 더 지역적으로 가까운 쪽에 우선적으로 넘겨주되 여전히 starvation 을 막는 방법도 지킵니다 [SSVM02, RH03, RH02, JMRR02, MCM02]. 이런 것들 중 다수가 디스크 I/O 의 스케줄링에 전통적으로 사용되었던 엘레베이터 알고리즘과 유사한 것으로 이해될 수 있습니다.

<sup>7</sup> 한편, 높은 락 경쟁 정도를 처리하는 최선의 방법은 일단 그런 상황이 생기지 않게 하는 것입니다! 하지만, 높은 락 경쟁 상황이 생겨날 수 있는 악마들 가운데 떨 중요한 것일 뿐인 상황도 존재하며, 어떤 경우가 되었든, 높은 수준의 경쟁에 대처하는 방법을 연구해 보는 것은 심적으로 좋은 연습이 됩니다.

불행히도, 높은 경쟁 수준에서 queued lock의 효율성을 높여주는 스케줄링 로직은 낮은 경쟁 수준에서의 오버헤드도 증가시킬 수 있습니다. Beng-Hong Lim과 Anat Agarwal은 그래서 낮은 경쟁 수준에서는 간단한 test-and-set lock을 사용하고 높은 수준의 경쟁 상황에서는 queued lock을 사용하도록 락을 교환하는 방식으로 test-and-set 락과 queued lock과 결합시켜서 [LA94] 낮은 수준의 경쟁 상황에서는 낮은 오버헤드를 가지면서 높은 수준의 경쟁에서는 높은 처리량과 공정성을 가질 수 있도록 했습니다. Browning 등은 비슷한 접근을 취했지만, 분리된 플래그의 사용을 막아서 test-and-set의 빠른 수행 경로가 간단한 test-and-set 락에 사용되는 것과 동일한 인스트럭션들을 사용할 수 있도록 했습니다 [BMMM05]. 이런 접근법은 상용 제품들에 사용되었습니다.

높은 수준의 경쟁 상황에서 나타나는 또 다른 문제는 락을 잡고 있는 쓰레드의 수행이 지연되는 경우로, 특히 이 지연이 preemption에 의한 경우가 되는데, 이 경우에는 낮은 우선순위의 쓰레드가 락을 잡지만 중간 정도 우선순위의 CPU를 많이 사용하는 쓰레드에 의해 CPU 사용을 빼앗겨 높은 우선순위의 프로세스가 락을 잡을 수 있게 되기 전까지 기다려야 하는 우선순위 역전 문제를 초래하게 됩니다. 이로 인한 결과는 CPU를 많이 사용하는 중간 우선순위 프로세스가 높은 우선순위의 프로세스가 수행되는 것을 막고 있게 되는 현상입니다. 한 가지 해결책은 우선순위 상속 [LR80]으로, 이 방법에 대해 여전히 남아있는 논쟁 [Yod04a, Loc02]에도 불구하고 real-time 컴퓨팅에서 널리 사용된 방식입니다 [SRL90a, Cor06b].

우선순위 역전 문제를 없애기 위한 또 다른 방법은 락이 잡혀 있는 동안의 preemption을 막는 것입니다. 락이 잡혀 있는 동안의 preemption을 막는 것은 또한 처리량 역시 증가시키기 때문에, 대부분의 독점 UNIX 커널들은 어떤 형태의 스케줄러를 의식하는 동기화 메커니즘 [KWS97]을 제공하는데, 특정한 덩치 큰 데이터베이스 제조사들의 노력이 큰 이유입니다. 이런 메커니즘들은 보통 preemption이 적절치 못할 것이라는 정보를 힌트와 같은 형태로 받습니다. 이런 힌트들은 종종 특정한 기계의 레지스터의 특정 bit을 1로 만드는 형태로 주어지는데, 이 메커니즘을 위해 락 획득마다 추가되는 오버헤드를 매우 낮게 유지시켜줍니다. 반면에, 리눅스는 이런 힌트를 받지 않고, 대신 futex [FRK02, Mol06, Ros06, Dre11]라 불리는 메커니즘을 사용해 비슷한 결과를 만들어냅니다.

흥미롭게도, 락을 구현하는데 어토믹 인스트럭션들은 반드시 필요한 것만은 아닙니다 [Dij65, Lam74]. 간단한 읽기와 쓰기만을 가지고 락킹을 구현하는 과정을 둘러싼 문제들에 대한 훌륭한 소개를 Herlihy와 Shavit의 교재에서 찾을 수 있습니다 [HS08]. 여기서도 되돌이

되는 핵심 포인트는 그것들에 대한 조심스러운 연구는 재미도 있고 배우게 되는 점도 많겠지만, 그런 구현들에 대한 현재 실용적인 사용 예는 적다는 점입니다. 더도 아니고 덜도 아니고, 아래에 설명되는 예외를 포함해서, 그런 연구는 독자 여러분의 연습으로 남겨두겠습니다.

Gamsa 등 [GKAS99, Section 5.3] CPU들 사이를 순환하는 토큰을 사용한, 토큰에 기반한 메커니즘을 설명합니다. 이 토큰이 특정 CPU에 도달하면, 그 CPU는 그 토큰에 의해 보호되는 모든 것에 배타적인 접근 권한을 갖게 됩니다. 이 토큰 기반의 메커니즘을 구현하는데 사용될 수 있는 수많은 설계가 존재하는데, 예를 들면 다음과 같습니다:

1. CPU 별로 플래그를 가지고 있는데, 각 플래그는 하나의 CPU를 위한 것 제외하고는 모두 0으로 초기화되어 있습니다. 한 CPU의 플래그가 0이 아니라면, 그 CPU는 그 토큰을 쥐게 된 것입니다. 그 CPU가 그 토큰의 사용을 마무리하면, 자신의 플래그를 0으로 설정하고 다음 CPU의 플래그를 1로 (또는 어떤 다른 0이 아닌 값으로) 설정합니다.
2. CPU 별 카운터를 가지고 있는데, 각 카운터는 연관된 CPU의 숫자로 설정되는데, 그 숫자는 시스템의 전체 CPU의 갯수가  $N$ 이라고 할 때 0부터  $N - 1$  사이의 값을 갖게 됩니다. 한 CPU의 카운터가 다음 CPU의 것보다 높은 값을 갖는다면 (카운터가 오버플로우되어 값이 초기화되는 것을 고려해야 합니다) 첫번째 CPU가 그 토큰을 잡은 것입니다. 그 토큰을 사용하는게 끝났다면, 토큰을 사용했던 CPU는 다음 CPU의 카운터를 자신의 카운터보다 1 큰 값으로 설정합니다.

**Quick Quiz 7.25:** 카운터의 값이 오버플로우되어 초기화되는 경우를 고려하면서 어떻게 하나의 카운터가 다른 카운터보다 큰지를 판단할 수 있나요? ■

**Quick Quiz 7.26:** 카운터 사용과 플래그 사용 중 뭐가 더 나을까요? ■

이 락은 CPU가 락을 곧바로 얻을 수 없을 수도 있는데, 심지어 다른 CPU가 락을 당장 사용하고 있지 않다 하더라도 그렇다는 점에서 일반적이지 않습니다. 대신, CPU는 토큰이 자신에게 올 때까지 기다려야만 합니다. 이는 CPU들이 주기적으로 크리티컬 섹션에의 접근을 해야 하지만 토큰의 순환율이 변화되는 것을 받아들일 수 있는 경우에는 유용합니다. Gamsa 등 [GKAS99]은 이걸 사용해서 read-copy update (Section 9.5을 참고하세요)의 또 다른 변종을 구현했는데, 이는 또한 메모리 할당자들에 의해 사용되는 CPU 별 캐시 비우기 작업이나 CPU 별 데이터 구조체의 garbage collection, 또는 CPU 별 데이터를 공유된 저장 영역 (또는 대용량 저장장치라던지, 필요에 따라)으로 옮기는 작업과 같은,

```

1 int delete(int key)
2 {
3     int b;
4     struct element *p;
5
6     b = hashfunction(key);
7     p = hashtable[b];
8     if (p == NULL || p->key != key)
9         return 0;
10    spin_lock(&p->lock);
11    hashtable[b] = NULL;
12    spin_unlock(&p->lock);
13    kfree(p);
14    return 1;
15 }

```

Figure 7.17: Per-Element Locking Without Existence Guarantees

주기적인 CPU 별 작업을 보호하는데에도 사용될 수 있습니다 [MS93].

갈수록 많은 사람들이 병렬 하드웨어에 친숙해지고 더 많은 코드를 병렬화 하는 것을 보아, 더 특수한 목적의 락킹 도구들이 나타날 것을 예상해 볼 수 있습니다. 더도 아니고 덜도 아니고, 독자 여러분은 이 중요한 안전성 팁을 조심스럽게 고려해야 합니다: 언제든 인간적으로 사용이 가능하다면 표준적인 동기화 도구들을 사용하세요. 자신을 위한 동기화 도구를 직접 만드는 것에 비해 표준 동기화 도구들을 사용하는 것의 커다란 장점은 표준 기능들은 일반적으로 버그가 훨씬 적다는 것입니다.<sup>8</sup>

## 7.4 Lock-Based Existence Guarantees

병렬 프로그래밍에서의 핵심적인 난제는 존재 보장 [GKAS99]을 제공하는 것으로, 어떤 객체에 접근하여 시도하는 것은 그 객체가 이 접근 시도 동안 존재하는지 여부에 의존적입니다. 어떤 경우에는 존재 보장이 명시적이지 않기도 합니다:

1. 기본 모듈의 글로벌 변수와 static 지역 변수들은 어플리케이션이 돌아가는 동안은 존재할 것입니다.
2. 로드된 모듈의 글로벌 변수들과 static 지역 변수들은 그 모듈이 로드된 상태를 유지하는 동안은 존재할 것입니다.

<sup>8</sup> 그리고, 맞아요, 저는 적어도 저의 직접 만드는 동기화 도구에 대해서는 공유를 했어요. 하지만, 제 머리카락은 그런 일을 시작하기 전에 비해 훨씬 하얗게 세어버렸습니다. 우연의 일치일까요? 그렇지도 모르죠. 하지만, 독자 여러분은 정말로 머리카락이 빨리 하얗게 되는 리스크를 지고 싶으신가요?

3. 하나의 모듈은 자신의 함수들 중 최소한 하나는 실행중인 실행 흐름을 가지고 있되 동안은 로드된 상태를 유지할 것입니다.
4. 어떤 함수의 실행중인 흐름의 스택 위에 할당되는 변수들은 그 함수의 실행 흐름이 리턴을 하기 전까지는 존재할 것입니다.
5. 어떤 함수 위에서 코드를 수행 중이거나 (직접적 이든 간접적이든) 그 함수로부터 호출되었다면, 그 함수는 실행중인 흐름을 가지고 있는 것입니다.

비록 명시적이지 않은 존재 보장과 연관된 버그들이 실제로 만들어질 수 있긴 하지만 이런 명시적이지 않은 존재 보장은 직관적인 이야기입니다.

**Quick Quiz 7.27:** 어떻게 비명시적인 존재 보장에 의존하는게 버그를 만들어낼 수 있나요? ■

하지만 그보다 더 흥미로운—그리고 문제를 일으키는—보장은 heap 메모리에 연관된 것입니다: 동적으로 할당된 데이터 구조체는 그 메모리가 해제되기 전까지 존재할 것입니다. 여기서 해결해야 할 문제는 구조체에 대한 동시적인 접근들과 그 구조체가 존재하는 메모리의 해제를 동기화 시키는 것입니다. 이를 해결하는 방법 가운데 하나는 락킹과 같은 명시적 보장입니다. 만약 어떤 구조체가 어떤 주어진 락을 잡은 채로만 메모리 해제될 수 있다고 한다면, 그 락을 잡는 행위는 그 구조체의 존재를 보장합니다.

하지만 이 보장은 또다시 그 락 자체의 존재 여부에 의존적입니다. 이 락의 존재를 보장하기 위한 한가지 직선적인 방법은 그 락을 글로벌 변수로 위치시키는 것입니다만, 글로벌한 락킹은 제약된 확장성이라는 단점을 갖습니다. 데이터 구조체의 크기가 커질수록 향상되는 확장성을 제공하는 한가지 방법은 락을 구조체의 각 원소마다에 위치시키는 것입니다. 불행히도 데이터 원소 자체 내에 그 데이터 원소를 지키기 위한 락을 위치시키는 것은 Figure 7.17 미묘한 경쟁 상황을 일으키기 쉽습니다.

**Quick Quiz 7.28:** 우리가 삭제해야 하는 원소가 Figure 7.17 의 line 8 의 리스트의 첫번째 원소가 아니면 어떻게 하죠? ■

**Quick Quiz 7.29:** Figure 7.17에서 어떤 경쟁 조건이 발생할 수 있나요? ■

이 예제를 고치는 한가지 방법은 해싱을 사용한 글로벌 락들의 집합을 사용하는 것으로, Figure 7.18에 보여진 것처럼 각각의 해시 bucket이 자신의 락을 가지고 있는 형태입니다. 이 방법은 그 데이터 원소로의 포인터를 얻어오기 (line 10에서) 전에 올바른 락을 얻어올 수 있도록 합니다 (line 9에서). 이 접근법은 이 그림에 보여진 해시 테이블처럼 하나의 분할 가능한 데이터 구조체에 대해서는 잘 동작하지만 주어진 데이터 원소가 여러 해시 테이블의 멤버이거나 트리나 그래프와 같

```

1 int delete(int key)
2 {
3     int b;
4     struct element *p;
5     spinlock_t *sp;
6
7     b = hashfunction(key);
8     sp = &locktable[b];
9     spin_lock(sp);
10    p = hashtable[b];
11    if (p == NULL || p->key != key) {
12        spin_unlock(sp);
13        return 0;
14    }
15    hashtable[b] = NULL;
16    spin_unlock(sp);
17    kfree(p);
18    return 1;
19 }

```

Figure 7.18: Per-Element Locking With Lock-Based Existence Guarantees

은 보다 복잡한 데이터 구조체의 멤버라면 문제가 생길 수도 있습니다. 사실, 이런 문제들은 해결될 수 있는데, 그런 해결책들이 락에 기반한 소프트웨어 트랜잭션 메모리 구현의 기반을 이룹니다 [ST95, DSS06]. 하지만, Chapter 9에서 더 간단한—그리고 더 빠른—존재 보장을 제공하는 방법을 알아보겠습니다.

## 7.5 Locking: Hero or Villain?

실제 삶에서도 종종 그런 경우가 있듯, 락킹은 그것이 어떻게 사용되는지에 따라 그리고 당장 해결해야 할 문제가 무엇인지에 따라 영웅이 될 수도 있지만 악당이 될 수도 있습니다. 제 경험상으로는, 전체 어플리케이션을 작성하는 사람들은 락킹 사용에 있어 행복해하고, 병렬 라이브러리를 작성하는 사람들은 덜 행복해하며, 존재하는 순차적 방식의 라이브러리를 병렬화 하는 사람들은 매우 행복하지 못합니다. 다음의 섹션들은 이런 시점의 차이에 대한 이유 몇가지를 이야기해 봅니다.

### 7.5.1 Locking For Applications: Hero!

전체 어플리케이션 (또는 전체 커널)을 작성할 때, 개발자들은 동기화 설계를 포함해 전체 설계를 제어할 수 있습니다. 그 설계가 Chapter 6에서 이야기한 것처럼 패티셔닝을 잘 사용하고 있다면, 락킹은 극단적일 정도로 효과적인 동기화 메커니즘이 될 수 있는데, 상용 제품 품질의 병렬 소프트웨어에서의 많은 락킹의 사용이 이를 입증합니다.

그런 소프트웨어가 자신의 동기화 설계를 보통 락킹으로 사용한다고는 하지만, 더도 아니고 덜도 아니고, 그런 소프트웨어는 거의 항상 다른 동기화 메커니즘 또한 사용하는데, 여기에는 특별한 카운팅 알고리즘

(Chapter 5), 데이터 소유권 (Chapter 8), 레퍼런스 카운팅 (Section 9.2), 순서적 락킹 (Section 9.4), 그리고 read-copy update (Section 9.5) 등이 포함됩니다. 또한, 실제 코드를 짜는 사람들은 다양한 도구들을 사용하는데 이 도구들이 돋는 일은 테드락 감지 [Cor06a], 락 획득/해제 벨러싱 [Cor04b], 캐시 미스 분석 [The11], 그리고 하드웨어 카운터 기반의 프로파일링 [EGMDB11, The12], 그리고 그 외에도 여러가지입니다.

잘 짜여진 설계와 여러 동기화 메커니즘들의 좋은 조합, 훌륭한 도구의 사용 아래에서는 락킹은 어플리케이션과 커널을 위해선 상당히 잘 동작합니다.

### 7.5.2 Locking For Parallel Libraries: Just Another Tool

어플리케이션과 커널들의 경우와 달리, 라이브러리의 설계자는 라이브러리와 함께 동작하게 될 코드의 락킹 설계에 대해서 알 수가 없습니다. 사실, 그 코드는 몇년 이후에야 쓰여질 수도 있습니다. 따라서 라이브러리의 설계자는 마음대로 제어할 수 있는 부분이 더 적고 라이브러리의 동기화 설계를 만들 때 더 많은 주의를 기울여야만 합니다.

Deadlock은 물론 특별히 신경써야 하는 부분이고, 따라서 Section 7.1.1에서 언급한 기술들이 적용되어야 합니다. 유명한 deadlock 방지 방법 가운데 하나는 라이브러리의 락들은 라이브러리를 둘러싼 프로그램의 락킹 계층의 독립적인 부집합이라 보장을 하는 것입니다. 하지만, 이는 보이기보다 좀 더 어려울 수 있습니다.

그런 복잡한 문제들 중 하나는 Section 7.1.1.2에서 이야기 되었는데, `qsort()`의 비교 함수를 인자로 사용해서 라이브러리 함수가 어플리케이션 코드를 호출할 때가 이 경우가 될 수 있겠습니다. 또 다른 복잡한 문제는 시그널 핸들러와의 상호작용입니다. 어떤 어플리케이션의 시그널 핸들러가 라이브러리 함수 수행 중 받은 시그널에 의해 호출되는 경우, 그 라이브러리 함수가 그 시그널 핸들러를 직접 호출한다면 분명 deadlock이 발생할 수 있습니다. 마지막으로, 또하나의 복잡한 문제가 일어날 수 있는 경우는 `fork()`/`exec()` 사이에서 사용될 수 있는 라이브러리 함수인데, 예를 들면 `system()` 함수의 사용으로 인한 경우입니다. 이런 경우, 라이브러리 함수가 `fork()` 시점에 어떤 락을 잡고 있었다면, 자식 프로세스는 그 락을 잡은 채 수행을 시작합니다. 그런데 그 락을 놓아줄 쓰레드는 자식 프로세스가 아니라 부모 프로세스에서 돌아가고 있으므로, 만약 자식이 라이브러리 함수를 또다시 호출하게 되면 deadlock이 발생할 것입니다.

다음의 전략들은 이런 경우들에서 deadlock 문제를 해결하기 위해 사용될 수 있을 것입니다:

1. 콜백도 시그널도 사용하지 말 것.

2. 콜백이나 시그널 핸들러 안에서 락을 잡지 말 것.
3. 호출자가 동기화를 제어하도록 할 것.
4. 락킹을 호출자에게 넘길 수 있도록 라이브러리 API를 조정할 것.
5. 명시적으로 콜백 deadlock 을 없앨 것.
6. 명시적으로 시그널 핸들러 deadlock 을 없앨 것.

이 전략들 각각이 다음 섹션들에서 설명됩니다.

### 7.5.2.1 Use Neither Callbacks Nor Signals

라이브러리 함수가 콜백을 하지 않고 어플리케이션 전체가 시그널을 막는다면, 그 라이브러리 함수에 의해 잡히는 모든 락은 락킹 계층 tree 의 leaf 들이 될 겁니다. 이런 구성은 Section 7.1.1.1에서 이야기했듯 데드락을 막습니다. 비록 이 전략은 적용 가능한 곳에서는 매우 잘 동작하지만, 시그널 핸들러를 사용해야만 하는 어플리케이션들도 존재하게 마련이고, 콜백을 필요로 하는 라이브러리 함수들 (Section 7.1.1.2에서 이야기한 `qsort()` 함수와 같은) 도 일부 있게 마련입니다.

다음 섹션에서 이야기하는 전략이 이런 경우에 많이 사용될 수 있을 겁니다.

### 7.5.2.2 Avoid Locking in Callbacks and Signal Handlers

어떤 콜백도 시그널 핸들러도 락을 잡지 않는다면, 이 것들은 데드락 사이클에 포함될 수가 없는데, 이 사실은 다시 한번 일직선적인 락킹 계층에서 라이브러리 함수들을 락킹 계층 tree 의 leaf 로 만들어주는 방법을 고려해 보게 합니다. 이 전략은 콜백은 단순히 자신에게 넘겨진 두개의 값을 비교하기만 하는 `qsort` 의 사용에 있어 매우 잘 동작합니다. 이 전략은 또한 많은 시그널 핸들러들에 대해서도 놀라우리만큼 잘 동작하는데, 특히 시그널 핸들러 안에서 락을 잡는 행위는 일반적으로 좋지 않은 일이라는 사실 [Gro01]<sup>9</sup> 을 놓고 보면 더욱 그렇습니다만 어플리케이션이 시그널 핸들러 안에서 복잡한 데이터 구조체를 조작해야 할 필요가 있다면 잘 동작하지 못할 수도 있습니다.

복잡한 데이터 구조체를 조작해야 하는 상황에서도 시그널 핸들러에서 락을 잡는 향위를 막을 수 있는 몇 가지 방법은 다음과 같습니다:

1. Section 14.3.1에서 이야기된 non-blocking 동기화를 사용하는 간단한 데이터 구조체들을 사용하세요.

<sup>9</sup> 하지만 표준의 말들은 똑똑한 코더들이 어토믹 오퍼레이션을 가지고 자신만의 락킹 도구들을 만드는 걸 막지는 못합니다.

2. 데이터 구조체가 non-blocking 동기화를 합리적으로 사용하기 어려울 정도로 너무 복잡하다면, non-blocking 한 집어넣기 오퍼레이션을 제공하는 대기열을 하나 만드세요. 시그널 핸들러에서는 그 복잡한 데이터 구조체를 직접 제어하는 대신, 필요한 변경사항을 의미하는 원소를 이 대기열에 집어넣으세요. 별도의 쓰레드는 이 큐에서 원소를 꺼내서 일반적인 락킹을 사용해서 그 요청된 변경을 대신 해줍니다. 이미 사용 가능한 동시적 대기열의 구현들이 여럿 있습니다 [KLP12, Des09, MS96].

이 전략은 임시의 매뉴얼이나 콜백들과 시그널 핸들러들의 자동화된 검사기능 (이편이 더 좋습니다) 아래에서만 사용되어야 합니다. 이런 검사기능을 수행할 때에는 현명한 코더들이 (지혜롭지 못하게도) 만들어낸, 어토믹 오퍼레이션을 사용해 만들어진 그들만의 락을 사용할 수도 있다는 점에 조심해야만 합니다.

### 7.5.2.3 Caller Controls Synchronization

호출자가 동기화를 제어하게 합시다. 이 방법은 라이브러리 함수들이 각각 호출자가 볼 수 있는 데이터 구조체 인스턴스들 가운데 독립적이어서 각자 개별적으로 동기화가 될 수 있는 것들을 가지고 동작할 때 매우 잘 동작합니다. 예를 들어, 라이브러리 함수가 탐색 tree 를 가지고 동작한다면, 그리고 어플리케이션은 여러개의 독립적인 탐색 tree 들을 가지고 있어야 한다면, 어플리케이션은 각 tree 별로 락을 두어 관리할 수 있을 겁니다. 이렇게 되면 어플리케이션은 필요한대로 락을 잡고 풀어줘서 라이브러리가 병렬성에 대해 전혀 신경쓰지 않아도 되도록 할 수 있을 겁니다. 대신에 Section 7.5.1에서 이야기 했듯 락킹이 매우 잘 동작하도록 어플리케이션이 병렬성을 제어하게 되는 셈입니다.

하지만, 이 전략은 라이브러리가 내부적인 동시성을 필요로 하는 데이터 구조체를 구현하고 있다면 실패할 수 있는데, 예를 들면 해시 테이블이나 병렬적 정렬입니다. 이런 경우에, 라이브러리는 반드시 자신의 동기화 제어를 해야만 합니다.

### 7.5.2.4 Parameterize Library Synchronization

여기서의 아이디어는 라이브러리의 API에 인자를 추가해서 어떤 락들을 잡아야 하는지, 또는 어떻게 잡아야 하며 어떻게 해제해야 하는지, 또는 둘 다를 알릴 수 있게 하자는 겁니다. 이 전략은 어플리케이션이 (락들로의 포인터를 넘겨줌으로써) 어떤 락을 잡아야 하며 어떻게 그것들을 잡아야 하는지 (락 획득과 해제 작업을 하는 함수로의 포인터를 넘김으로써) 알림으로써 데드락을 방지하기 위한 전체 작업을 하게 됩니다만, 라이브러리 함수는 락들을 어디서 잡고 해제할지 직접 결정함으로써 자신의 동시성을 제어할 수 있도록 합니다.

더 구체적으로는, 이 전략은 락 획득과 해제 함수들이 필요에 따라 시그널들을 발생되지 않도록 막음으로써 라이브러리 코드는 어떤 락들에 대해 어떤 시그널들이 막혀야 하는지 알 필요가 없게 해줍니다. 이 전략에 의해 주의해야 할 부분들이 분리되는 효과는 상당히 효과적입니다만, 어떤 경우에는 뒤의 섹션들에서 설명할 전략이 더 잘 동작할 수 있습니다.

그렇다고는 하나, Section 7.1.1.4에서 이야기 되었듯, 락으로의 명시적인 포인터를 외부의 API에 넘겨주는 것은 매우 조심히 숙고되어야 합니다. 이 방법이 가끔은 해야 마땅한 옳은 일이긴 하지만, 다른 대안의 설계는 없는지 먼저 알아보아야만 합니다.

### 7.5.2.5 Explicitly Avoid Callback Deadlocks

이 전략 아래의 기본적인 규칙은 Section 7.1.1.2에서 이야기된 바 있습니다: “모르는 코드를 실행하기 전에 모든 락을 놓기.” 이 방법은 어플리케이션이 라이브러리의 락킹 계층에 대해 몰라도 되게 해주기 때문에 일반적으로 최선의 방법입니다: 라이브러리는 어플리케이션의 전체 락킹 계층에 대해 leaf 또는 고립된 subtree로 남아 있습니다.

모르는 코드를 실행하기 전에 모든 락을 놓기가 불가능한 경우에는 Section 7.1.1.3에서 이야기한 layer를 갖는 락킹 계층들이 잘 동작할 수 있습니다. 예를 들어, 모르는 코드가 시그널 핸들러라면, 이는 해당 라이브러리 함수가 모든 락 획득을 가로질러 시그널을 블록하게 될 것임을 의미하는데, 이는 매우 느리고 복잡한 일이 될 것입니다. 따라서, 시그널 핸들러가 (아마도 지혜롭지 못하게도) 락을 획득하는 경우라면 다음 섹션에서 이야기하는 전략이 도움이 될 수 있을 겁니다.

### 7.5.2.6 Explicitly Avoid Signal-Handler Deadlocks

시그널 핸들러 데드락은 다음과 같이 명시적으로 예방될 수 있습니다:

1. 어플리케이션이 라이브러리 함수를 시그널 핸들러에서 실행한다면, 그 시그널은 시그널 핸들러 밖에서 해당 라이브러리 함수가 호출될 때마다 블락되어야만 합니다.
2. 어플리케이션이 어떤 시그널 핸들러 안에서 잡은 락을 쥐고 있는 채로 라이브러리 함수를 실행한다면, 그 시그널은 그 라이브러리 함수가 시그널 핸들러 밖에서 호출될 때마다 블락되어야 합니다.

이런 규칙들은 리눅스 커널의 lockdep 락 의존성 체크 도구 [Cor06a]와 비슷한 도구들을 사용해서 강제될 수 있습니다. Lockdep의 강력한 점 중 하나는 사람의 직관에 의해 잘못된 실수를 저지르지 않는다는 점입니다 [Ros11].

### 7.5.2.7 Library Functions Used Between fork() and exec()

앞에서 이야기 했듯이, 라이브러리 함수를 수행하는 쓰레드가 또 다른 어떤 쓰레드가 `fork()`를 수행할 때 락을 쥐고 있었다면, 부모 프로세스의 메모리가 자식 프로세스를 만들기 위해 복사된다는 사실은 이 락이 자식 프로세스의 컨텍스트에는 잡힌 채로 자식 프로세스가 태어나게 됨을 의미합니다. 이 락을 해제하는 쓰레드는 부모 프로세스에서 동작하고 있지 자식 프로세스에서 동작하고 있지 않으므로, 자식 프로세스의 이 락의 복사본은 결코 해제되지 않을 것입니다. 따라서, 자식 프로세스 쪽에서 같은 라이브러리 함수를 실행하려는 시도는 모두 `deadlock`을 초래하고 말 것입니다.

이 문제를 해결하는 한가지 방법은 이 라이브러리 함수가 그 락의 소유자가 여전히 수행중인지 보고, 만약 그렇지 않다면 그 락을 다시 초기화시킴으로써 “깨버리고” 다시 잡는 것입니다. 하지만, 이 방법에는 두개의 취약점이 존재합니다:

1. 그 락에 의해 보호되던 데이터 구조체들은 어떤 중간 상태에 빠져 있어서 낙관적으로 락을 깨는 행위는 임의의 메모리 오염을 초래할 수 있습니다.
2. 자식 프로세스가 추가적인 쓰레드들을 생성하면, 두 쓰레드들은 그 락을 동시에 깰 수 있고, 이렇게 되면 두 쓰레드 모두 자신이 락을 잡고 있다고 생각하게 될 것입니다. 이는 또다시 임의의 메모리 오염 상황을 초래할 수 있습니다.

이런 상황을 처리하는 걸 돋기 위해 `atfork()` 함수가 존재합니다. 아이디어는 세개의 함수들을 등록해 두는데, 이 함수들 중 하나는 `fork()` 전에 부모 프로세스에 의해서 호출되고, 또하나는 `fork()` 후에 부모 프로세스에 의해서 호출되고, 마지막 하나는 `fork()` 후에 자식 프로세스에 의해 호출됩니다. 이런 상황에서는 이 세개의 시점에서 적절한 처리를 함으로써 이 상황을 해결할 수 있습니다.

하지만, `atfork()` 핸들러들의 코딩은 일반적으로 상당히 섬세하게 되어야 함에 주의하시기 바랍니다. `atfork()` 방식이 가장 잘 동작할 수 있는 경우들은 사용되는 데이터 구조체들이 자식 프로세스에 의해 간단히 다시 초기화 될 수 있는 경우들입니다.

### 7.5.2.8 Parallel Libraries: Discussion

어떤 전략을 사용하는가에 관계없이, 라이브러리의 API는 사용하는 전략과 호출자가 그 전략과 어떻게 상호작용해야 하는지에 대해 분명한 설명을 가지고 있어야만 합니다. 요약하자면, 락킹을 사용해서 병렬 라이브러리를 구성하는 것은 가능한 일이긴 합니다만, 병렬 어플리케이션을 구성하는 것만큼 쉽지는 않습니다.

### 7.5.3 Locking For Parallelizing Sequential Libraries: Villain!

이미 접할 수 있는 낯은 가격의 멀티코어 시스템들이 늘어남에 따라, 싱글 쓰레드 기반만을 상정하고 설계된 기존의 라이브러리들을 병렬화 하는게 일반적인 작업이 되었습니다. 병렬성에 무관심하게 이루어지는 이런 모든 훈한 작업들은 병렬 프로그래밍 관점에서는 심각한 결점을 포함하는 라이브러리 API를 만들어지게 할 수 있습니다. 결점이 될 수 있는 것들은 다음과 같습니다:

1. 명시적이지 않은 파티셔닝의 금지.
2. 락킹을 필요로 하는 콜백 함수.
3. 객체 지향 스파게티 코드.

이런 결점들과 락킹에 대한 결론을 다음의 섹션들에서 이야기 해보겠습니다.

#### 7.5.3.1 Partitioning Prohibited

싱글 쓰레드로 해시 테이블을 구현하고 있다고 생각해 봅시다. 해시 테이블의 모든 아이템의 정확한 갯수를 유지하는 것은 쉽고 빠르게 할 수 있을 것이고, 또한 이 정확한 갯수를 매 원소 추가와 삭제 작업때마다 가져다 주는 것도 쉽고 빠르게 할 수 있을 것입니다. 그런데 왜 병렬화가 어려울까요?

한가지 이유는 정확한 카운터는 Chapter 5에서 봤듯이 멀티코어 시스템에서는 성능도 확장성도 그렇게 좋지 못하다는 점입니다. 결국, 이 해시 테이블의 병렬화된 구현은 성능도 확장성도 그다지 좋지 않을 것입니다.

이 문제를 어떻게 하면 좋을까요? 한가지 방법은 Chapter 5에서 이야기한 알고리즘들 가운데 하나를 사용해서 대략적인 수치를 주는 것입니다. 또 다른 방법은 원소 갯수 카운트 기능을 버려버리는 겁니다.

어떤 방법을 사용하든, 해시테이블에 원소를 추가하거나 삭제할 때마다 정확한 원소 갯수를 알아야 하는 이유를 알기 위해 해시 테이블의 사용 패턴을 잘 알아볼 필요가 있을 겁니다. 여기 몇가지 가능한 경우를 열거해 보면:

1. 해시 테이블의 크기를 재조정 해야할 때를 결정하기 위해. 이 경우, 대략적인 카운트도 상당히 잘 동작할 것입니다. 또한 크기 재조정 작업을 가장 긴 체인의 길이에 따라서 시작하도록 하는 것도 효율적일텐데, 이는 체인 별로 잘 파티셔닝 된 형태로 계산되고 관리될 수 있을 것입니다.

2. 전체 해시 테이블을 돌아다니는데 필요한 시간을 계산하기 위해서. 대략적인 카운트는 이 경우에도 역시 잘 동작할 것입니다.
3. 예를 들면 해시 테이블로 집어넣고 해시테이블로부터 빼내는 항목이 없어진 경우의 확인 등을 위한 검사의 목적을 위해서. 이 경우는 분명히 정확한 카운트를 필요로 합니다. 하지만, 이런 사용은 기본적으로 검사를 위한 것이기 때문에 해시 체인들의 길이를 유지하면서 가끔 가다 원소 추가와 삭제 작업을 막아 두고 그 합을 구하는 것만으로도 충분 할 것입니다.

이제 병렬 라이브러리 API 자체에 존재하는 성능과 확장성에 대한 일부 제약에 대한 강한 이론적 토대가 존재함이 밝혀졌습니다 [AGH<sup>+</sup>11a, AGH<sup>+</sup>11b, McK11b]. 병렬 라이브러리를 설계하는 사람들은 모두 그런 제약에 대해 깊이 알아볼 필요가 있습니다.

락킹을 동시성에 친화적이지 않은 API 라 문제라고 비난하는 것은 너무 쉬운 일이지만 그렇게 하는게 현실적으로 큰 도움이 되지는 않습니다. 반면에, (대략) 1985년에 그 설계 선택을 내려야만 했던 불운한 개발자에게 공감을 하는 소수의 선택을 할 수도 있을 것입니다. 그 당시에는 병렬성의 필요성을 예전하는 개발자는 매우 드물고 용기있는 개발자였을 것이고, 심지어 실제로 좋은 병렬성 친화적인 API를 만드는데에는 용기와 행운의 조합이 필요했을 것입니다.

시간은 흐르게 마련이고, 코드도 그와 더불어 변화해 갑니다. 그렇다고는 하나, 유명한 라이브러리라면 수많은 사용자가 존재할 수도 있고, 그런 경우에 호환성을 잃는 변경을 그 라이브러리의 API에 가하는 것은 매우 명청한 짓일 겁니다. 이미 존재하고 매우 많이 사용되고 있는 순차적으로만 동작하는 API를 보완하기 위한 병렬성 친화적인 API를 추가하는 것이 이런 상황에서는 최선의 선택일 겁니다.

더도 아니고 덜도 아니고, 인간사가 그렇듯이, 우리의 불운한 개발자는 자신의 (이해할 수 있기는 하지만) 잘못된 API 설계 선택보다는 락킹 자체를 비난할 가능성이 더 클 것임을 예상할 수 있습니다.

#### 7.5.3.2 Deadlock-Prone Callbacks

Section 7.1.1.2, 7.1.1.3, 그리고 7.5.2에서는 아무런 고려 없이 사용되는 콜백이 어떻게 락킹의 비극을 초래할 수 있는지를 알아보았습니다. 이 섹션들은 또한 이런 문제를 없애기 위해 라이브러리 함수를 어떻게 설계해야 하는지에 대해서도 설명했습니다만, 병렬 프로그래밍에 대한 경험이 없는 1990년대의 프로그래머가 그런 설계 원칙을 따랐기를 기대하는 것은 비현실적입니다. 따라서, 이미 존재하는 콜백을 많이 사용하는 싱글 쓰

레드 기반 라이브러리를 병렬화 하려는 사람은 락킹의 악당들을 마주칠 가능성이 큽니다.

콜백을 많이 사용하는 라이브러리가 이미 여러 곳에서 사용되고 있다면, 앞 섹션에서 이야기 했듯 이미 존재하는 사용자들이 그들의 코드를 점진적으로 바꿔갈 수 있도록 라이브러리에 병렬성 친화적인 API를 추가하는 것이 현명할 것입니다. 대안적으로, 어떤 사람들은 이런 경우에 트랜잭션 메모리의 사용을 추천합니다. 아직 독자 여러분께 트랜잭션 메모리에 대해 설명드리지 않았지만, Section 17.2에서는 그 강점과 약점에 대해 논의해 봅니다. 하드웨어 트랜잭션 메모리 (Section 17.3에서 논의됩니다)는 실제 하드웨어 트랜잭션 메모리 구현이 일의 진행을 보장하지 않는다면 (대부분의 구현이 그런 보장을 하지 않습니다) 이 경우에 도움이 되지 않음을 알아둘 필요가 있습니다. 상당히 실용적인 것으로 나타나는 (과대광고 되지 않았다면) 다른 대안으로는 Sections 7.1.1.5, 7.1.1.6, 그리고 Chapter 8와 9에서 논의된 방법들이 있습니다.

### 7.5.3.3 Object-Oriented Spaghetti Code

객체 지향 프로그래밍은 1980년대 또는 1990년대의 언젠가에 주류가 되었고, 그 결과로 상용 제품에는 수많은 양의 객체 지향 코드가 존재하게 되었고, 대부분이 싱글 쓰레드 기반입니다. 객체 지향성은 가치있는 소프트웨어 테크닉이 될 수 있지만, 생각 없이 사용된 객체들은 객체 지향적 스파게티 코드를 만들어 낼 수 있습니다. 객체 지향 스파게티 코드에서, 실행 흐름 제어는 필수적으로 무작위한 형태로 객체와 객체 사이에서 흘러다니게 되어서 코드를 더더욱 이해하기 어렵게 만들고 락킹 계층을 수용하기가 불가능하게 될 수도 있습니다.

그런 코드는 어떤 경우에든 정리되어야 한다고 주장하는 사람도 많겠지만, 실제로 그렇게 정리를 하는 일은 말하는 것보다 훨씬 어렵습니다. 그런 코드를 병렬화하는 작업을 맡게 되었다면, Section 7.1.1.5, 와 7.1.1.6, 그리고 Chapter 8와 9에서 논의되고 설명된 기법들을 사용함으로써 락킹을 원망할 기회를 줄일 수 있습니다. 이런 상황은 트랜잭션 메모리에 대한 아이디어를 떠올리게 한 사용 예인 것으로 여겨지며, 따라서 한번 시도해 보는 것도 좋을 것입니다. 그렇다고는 하나, 동기화 메커니즘의 선택은 Chapter 3에서 이야기된 하드웨어의 특성에 따라서 만들어져야만 합니다. 무엇보다, 동기화 메커니즘의 오버헤드가 보호되는 오퍼레이션들의 오버헤드보다 열배 이상 높다면, 그 결과는 그다지 보기 좋지 않을 겁니다.

그리고 그런 것들이 이런 상황에서 이런 질문을 해보는게 가치있게 할겁니다: 코드가 순차적인 형태로 남아 있어야 하는가? 예를 들어, 병렬성은 쓰레드 수준이 아니라 프로세스 수준에서 사용될 수도 있습니다. 일반적으로, 특정 작업이 극단적으로 어려움이 증명되었다면,

가끔은 그 특정한 작업을 해결하기 위한 대안들만이 아니라 그 작업을 해야하게 만드는 문제 자체를 해결하는 대안적 방법들도 생각해 볼 필요가 있습니다.

## 7.6 Summary

락킹은 아마도 가장 많이 사용되고 일반적으로 가장 유용한 동기화 도구입니다. 하지만, 락킹은 어플리케이션이나 라이브러리에 시작할 때부터 고려되어서 설계되었을 때 가장 잘 동작합니다. 기존에 존재하던 싱글 쓰레드 기반의 거대한 코드를 하루만에 병렬적으로 동작하도록 만들어야 한다면, 락킹은 병렬 프로그래밍 도구상자의 유일한 도구여서는 안될 겁니다. 다음의 몇개 챕터들에서는 다른 도구들을 알아보고, 그것들이 락킹과 또 다른 것들과 함께 어떻게 사용되는게 최선인지에 대해서 알아봅니다.

# Chapter 8

## Data Ownership

It is mine, I tell you. My own. My precious.  
Yes, my precious.

*Gollum in "The Fellowship of the Ring",  
J.R.R. Tolkien*

락킹에 따라오는 동기화 오버헤드를 없애는 가장 간단한 방법들 중 하나는 데이터를 쓰레드들 사이로 (또는, 커널의 경우라면, CPU 들 사이로) 포장을 해서 데이터의 한 조각은 하나의 쓰레드에 의해서만 접근되고 수정되도록 하는 것입니다. 흥미롭게도, 데이터 소유권은 병렬 설계 기법의 “큰 세가지 전략”을 모두 충족합니다: 이 기법은 쓰레드별로 (또는, 경우에 따라서는 CPU 들) 데이터를 쪼개고, 모든 지역적 오퍼레이션들을 몰아서 처리하고, 동기화 오퍼레이션의 제거는 그 극단적인 논리에 의해 발생합니다. 따라서 데이터 소유권이 굉장히 많은 곳에서 사용된다는 점은 놀랄 만한 일이 아니고, 실제로 초심자들도 거의 본능적으로 사용하는 사용 패턴입니다. 사실, 그 사용처는 너무 많아서 이 챕터는 새로운 예제를 소개하지는 않을 것이고, 대신 앞의 챕터들에서 보았던 예제들을 참조하겠습니다.

**Quick Quiz 8.1:** 어떤 형태의 데이터 소유권이 C나 C++를 사용해서 (예를 들어, pthreads를 사용해서) 공유 메모리 병렬 프로그램을 만들 때 방지하기가 극단적으로 어려울까요? ■

데이터 소유권을 적용하는 다양한 방법이 존재합니다. Section 8.1에서는 각 쓰레드가 자신의 개인적 주소 공간을 갖는, 데이터 소유권의 논리적 극단을 보여드립니다. Section 8.2에서는 반대의 극단을 소개하는데, 데이터가 공유되지만 다른 쓰레드들은 데이터에의 다른 접근 권한을 갖는 경우입니다. Section 8.3에서는 함수 전달을 설명하는데, 다른 쓰레드들이 특정 쓰레드가 소유하는 데이터에 간접적인 액세스를 하도록 허용하는 방법입니다. Section 8.4에서는 어떻게 특정 쓰레드들이 특정 함수와 그에 연관된 데이터들의 소유권을 할당받을 수 있는지 설명합니다. Section 8.5에서는 공유 데이터를 사용하는 알고리즘을 데이터 소유권을 사용

하도록 변환함으로써 성능을 개선시키는 것에 대해 논의해 봅니다. 마지막으로, Section 8.6에서는 데이터 소유권을 일등시민으로 두는 몇 가지 소프트웨어 환경을 나열해 봅니다.

### 8.1 Multiple Processes

Section 4.1에서 다음의 예를 소개한 바 있습니다:

```
1 compute_it 1 > compute_it.1.out &
2 compute_it 2 > compute_it.2.out &
3 wait
4 cat compute_it.1.out
5 cat compute_it.2.out
```

이 예는 compute\_it 프로그램의 두개의 인스턴스를 메모리를 공유하지 않는 별개의 프로세스들을 통해 병렬로 수행합니다. 따라서, 해당 프로세스의 모든 데이터는 그 프로세스에 소유되어 있어서, 위 예제의 모든 데이터는 소유되어 있습니다. 이 방법은 거의 모든 동기화 오버헤드를 제거합니다. 결과로 만들어지는 극단적인 단순함과 최적의 성능의 조합은 상당히 매력적입니다.

**Quick Quiz 8.2:** Section 8.1에서 보인 예제에 남아 있는 동기화 작업은 무엇이 있을까요? ■

**Quick Quiz 8.3:** Section 8.1에서 보여진 예제에 어떤 공유된 데이터가 있나요? ■

sh에서 했던 것과 똑같은 패턴을 C로도 구현할 수 있는데, Figures 4.2 and 4.3에 그 구현이 그려져 있습니다.

다음 섹션은 공유 메모리 병렬 프로그램에서의 데이터 소유권의 사용에 대해 논의해 봅니다.

## 8.2 Partial Data Ownership and `pthreads`

Chapter 5 는 데이터 소유권을 많이 사용하고 있습니다만, 한가지 새로운 방식을 가지고 있습니다. 쓰레드들은 다른 쓰레드들에 의해 소유되는 데이터를 수정할 수 없도록 되어있지만, 그것들을 읽을 수는 있습니다. 한마디로, 여기서의 공유메모리 사용은 소유권과 접근권한들에의 더 많은, 묘한 개념들을 허용합니다.

예를 들어, page 41 의 Figure 5.9 에 있는 쓰레드별 통계적 카운터 구현을 생각해 봅시다. 여기서, `inc_count()` 는 연관된 쓰레드의 `counter` 인스턴스를 수정할 뿐입니다만, `read_count()` 는 모든 쓰레드의 `counter` 인스턴스들을 접근하되 수정하지는 않습니다.

**Quick Quiz 8.4:** 각각의 쓰레드가 자신의 쓰레드별 변수만을 읽을 수 있지만 다른 쓰레드의 인스턴스들은 쓰기를 할 수도 있는 부분적 데이터 소유권도 말이 될까요? ■

순수한 데이터 소유권은 일반적이고 할 뿐더러 유용한데, page 79 부터 시작되는 Section 6.4.3 에서 이야기된 쓰레드별 메모리 할당자 캐시가 한 예입니다. 이 알고리즘에서, 각 쓰레드의 캐시는 그 쓰레드에게 완전히 사유되어 있습니다.

## 8.3 Function Shipping

앞의 섹션에서는 쓰레드들이 다른 쓰레드들의 데이터에 접근할 수 있는 약한 형태의 데이터 소유권에 대해 이야기했습니다. 이런 형태는 함수에 필요한 데이터를 가져다 주는 것으로 생각될 수 있습니다. 대안적인 접근법은 데이터에 함수를 가져다 주는 것입니다.

그런 접근법이 page 52 에서 시작하는 Section 5.4.3 중 page 53 의 Figure 5.24 에 있는 `flush_local_count_sig()` 와 `flush_local_count()` 함수로 그려져 있습니다.

`flush_local_count_sig()` 함수는 전달되는 함수처럼 동작하는 시그널 핸들러입니다. `flush_local_count()` 의 `pthread_kill()` 함수는 시그널을 보내고—함수를 전달하는 행위—전달된 함수가 실행되기를 기다립니다. 이 전달된 함수는 일반적이지 않은, 동시적으로 수행되는 `add_count()` 나 `sub_count()` 함수들과의 상호작용의 필요로 인해 추가된 복잡성을 갖습니다 (page 54 의 Figure 5.25 와 page 54 의 Figure 5.26 를 참고하세요).

**Quick Quiz 8.5:** 함수를 전달하는데 POSIX 시그널 외에 어떤 다른 메커니즘이 사용될 수 있을까요? ■

## 8.4 Designated Thread

앞의 섹션들에서는 각 쓰레드가 데이터 복사본을 또는 데이터의 특정 부분을 소유하는 여러가지 방법들을 설명했습니다. 반대로, 이 섹션에서는 특별한 선택된 쓰레드가 프로그램이 일을 하는데 필요한 데이터를 소유하는 함수적 분해 접근법을 설명합니다. Section 5.2.3 에서 설명했던 결과적으로 일관적인 카운터 구현이 예를 제공합니다. 이 구현은 Figure 5.8 의 line 15-32 에서 보이는 `eventual()` 함수를 수행하는 정해진 쓰레드를 가지고 있습니다. 이 `eventual()` 쓰레드는 주기적으로 쓰레드별 카운트를 글로벌 카운터로 가져와서 글로벌 카운터로의 접근이 이름이 말하는 바와 같이 결과적으로는 실제 값에 수렴하게 합니다.

**Quick Quiz 8.6:** 하지만 Figure 5.8 의 line 15-32 에 보여진 `eventual()` 함수의 어떤 데이터로 실제로는 `eventual()` 쓰레드에게 소유되어 있지 않습니다! 이게 어떻게 데이터 소유권인가요??? ■

## 8.5 Privatization

공유 메모리 병렬 프로그램의 성능과 확장성을 개선하는 한가지 방법은 공유된 데이터를 특정 쓰레드에 의해 소유된 사유 데이터로 변환하는 것입니다.

이런 방법의 좋은 예가 Section 6.1.1 의 Quick Quiz 중 하나의 답변에 있는데, 식사하는 철학자 문제를 데이터 사유화를 통해 교재의 표준적인 해결책보다 훨씬 좋은 성능과 확장성으로 해결하는 해결책입니다. 원래의 문제는 다섯명의 철학자들이 테이블에 앉아있고 인접한 두 철학자 사이에 하나의 포크만이 놓여 있어서 최대 두명의 철학자들만이 동시에 식사를 할 수 있게 되어 있었습니다.

우린 여기에 다섯개의 포크를 추가함으로써 각각의 철학자가 그 또는 그녀 자신만의 포크 한쌍을 가질 수 있게 하는것으로 간단히 문제에 사유화를 적용할 수 있습니다. 이 방법은 모든 다섯명의 철학자들이 동시에 식사를 할 수 있도록 하고, 또한 그런 종류의 문제의 확산을 주목할만하게 감소시킬 수 있습니다.

다른 경우에는, 사유화는 비용을 의미합니다. 예를 들어, page 44 의 Figure 5.12 에 나온 간단한 리미트 카운터를 생각해 봅시다. 이는 쓰레드들이 서로의 데이터를 읽을 수 있지만 자신의 데이터만 업데이트 할 수 있도록 허용되는 알고리즘의 한가지 예입니다. 해당 알고리즘을 간단히 살펴본 결과 쓰레드간의 접근은 `read_count()` 의 합산을 위한 루프 뿐임을 알 수 있었습니다. 이 루프가 사라진다면, 더 효과적인 순수한 데이터 소유권으로 옮겨갈 수 있습니다만, `read_count()` 의 덜 정확한 결과값을 비용으로 지불하게 될겁니다.

**Quick Quiz 8.7:** 여전히 쓰레드별 데이터의 완전한

사유화를 유지하면서 좋은 정확도를 얻을 수도 있을까요? ■

요약하자면, 사유화는 병렬 프로그래머의 도구상자에 있는 강력한 도구입니다만 충분한 고려 없이 사용되어선 안됩니다. 모든 다른 동기화 도구들처럼, 이 방법 역시 성능과 확장성을 떨어뜨리고 복잡도를 높일 수 있는 잠재적 가능성의 존재합니다.

## 8.6 Other Uses of Data Ownership

데이터 소유권은 데이터가 쓰레드간 액세스나 업데이트의 필요가 적거나 없을 수 있도록 분할 될 수 있을 때에 가장 잘 동작합니다. 다행히도, 이런 상황은 합당하게도 흔하고, 다양한 병렬 프로그래밍 환경에 존재합니다.

데이터 소유권의 예에는 다음의 것들도 포함됩니다:

1. MPI [MPI08] 와 BOINC [UoC08] 같은 모든 메세지 전달 환경.
2. Map-reduce [Jac08].
3. RPC, 웹 서비스, 그리고 백엔드 데이터베이스 서버를 갖는 수많은 시스템들과 같은 클라이언트-서버 시스템들.
4. 아무것도 공유하지 않는 데이터베이스 시스템들.
5. 프로세스별로 분리된 주소공간을 갖는 Fork-join 시스템들.
6. Erlang 언어와 같은 프로세스 기반 병렬성.
7. 쓰레드 환경에서 C 언어의 스택 위에 할당되는 auto 변수들과 같은 사유 변수들.

데이터 소유권은 아마도 존재하는 것들 중 가장 감사받지 못하고 있는 동기화 메커니즘이다. 제대로 사용된다면, 이것은 적수를 찾기 어려울 만큼의 간단함과 성능, 그리고 확장성을 제공합니다. 아마도 이것의 간단함이 이것이 누리기 마땅한 존중을 받게 합니다. 바라건대 데이터 소유권의 섬세함과 힘에 대한 감사함이 늘어나는 것은 더 많은 존중을 이끌어내어서 더 훌륭한 성능과 확장성에 줄어든 복잡성을 이끌어낼 수 있게 할 것입니다.



# Chapter 9

## Deferred Processing

All things come to those who wait.

*Violet Fane*

일을 뒤로 미루는 전략은 기록된 역사의 시작 전까지 이어져 있습니다. 이것은 자주 미루기나 완전한 계획으로 여겨져 비웃음을 받아왔습니다. 하지만, 지난 수십년간 사람들은 병렬 알고리즘들의 단순화와 능률화에 있어서의 이 전략의 가치를 깨달았습니다 [KL80, Mas92]. 이걸 믿지 않은, 병렬 프로그래밍에서의 “게으름”은 종종 균형성에 비해 성능과 확장성이 좋습니다! 이런 성능과 확장성에서의 장점은 일을 뒤로 미루는 것은 종종 동기화 기능들을 약화시키는게 가능하게 하고, 따라서 동기화 오버헤드를 줄이게 된다는 사실에서 기인합니다. 일을 뒤로 미루는 일반적인 전략은 레퍼런스 카운팅 (Section 9.2), 해저드 포인터 (Section 9.3), 순차적 락킹 (Section 9.4), 그리고 RCU (Section 9.5) 등을 포함합니다. 마지막으로, Section 9.6에서는 이 챕터에서 다루어진 일 뒤로 미루기 전략들 가운데 어떻게 선택을 해야 하는지 이야기하고, Section 9.7에서는 업데이트의 역할에 대해 논합니다.

하지만 먼저 이런 방법들을 비교하고 대비하는데에 사용될 예제 알고리즘을 소개하겠습니다.

### 9.1 Running Example

이 챕터는 이런 접근법들의 가치를 보이고 또 그들을 서로 비교할 수 있도록 하기 위해 단순화된 패킷 라우팅 알고리즘을 사용할 겁니다. 라우팅 알고리즘은 운영체제 커널에서 각각의 바깥으로 나가는 TCP/IP 패킷들을 알맞는 네트워크 인터페이스로 전달하는데에 사용됩니다. 이 특정한 알고리즘은 고전적인 1980년대의 packet-train-optimized 알고리즘으로 BSD UNIX [Jac88]에서 사용되었으며, 단순한 링크드 리스트로 구성되었습니다.<sup>1</sup>

최신 라우팅 알고리즘들은 더 복잡한 데이터 구조를 사용합니다만, Chapter 5에서와 같이, 극단적으로 간단한 알고리즘이 극단적으로 이해하기 쉬운 구성에서의 병렬성에 특정된 문제들을 밝히는데 도움을 줄 것입니다.

우리는 더 나아가서 출발지와 목적지 IP 주소와 포트들 네가지 정보로 구성되는 검색 키를 간단한 정수로 교체함으로써 알고리즘을 더욱 단순화할 겁니다. 검색되고 리턴되는 값 또한 간단한 정수로 바꿔질 것이어서, 데이터 구조는 Figure 9.1에서와 같이 될건데, 이 그림대로라면 address 42의 패킷을 interface 1로, address 56의 패킷을 interface 2로, 그리고 address 17의 패킷을 interface 7로 전달할 겁니다. 외부의 패킷 네트워크는 안정적일 것을 가정하면, 이 리스트는 매우 자주 검색되고 아주 가끔씩만 업데이트 될 것입니다. Chapter 3에서 우리는, 빛의 제한된 속도와 물질의 원자성의 자연적 법칙과 같은 불편한 물리 법칙을 회피하는 가장 좋은 방법은 데이터를 쪼개거나 읽기가 대부분인 공유에 기대는 것임을 배웠습니다. 이 챕터에서, 우리는 이 Pre-BSD 패킷 라우팅 리스트를 사용해 읽기가 대부분인 상황을 위한 동기화 기법을 평가해 보도록 하겠습니다.

Figure 9.2는 Figure 9.1에 연관되는 간단한 싱글 쓰레드 구현을 보입니다. Line 1-5는 route\_entry 구조체를 정의하고 line 6는 route\_list 헤더를 정의합니다. Line 8-21은 route\_lookup()을 정의하는데, 이 함수는 순차적으로 route\_list를 검색하고 검색에 성공하면 연관되는 ->iFace를 리턴하고, 검색에 실패하면 ULONG\_MAX를 리턴합니다. Line 23-35는 route\_add()를 정의하는데, 이 함수는 route\_entry 구조체를 메모리 할당받고, 초기화한 후, 리스트에 추가하는데 메모리 할당에 실패한 경우에는 -ENOMEM을 리턴합니다. 마지막으로, line 37-50은 route\_del()을 정의하는데, 이 함수는 특정 route\_entry 구조체를 존재한다면 제거하고 그렇지

<sup>1</sup> 달리 말하자면, 이건 OpenBSD, NetBSD 도 아니고 심지어 FreeBSD도 아니었고 Pre-BSD였습니다.

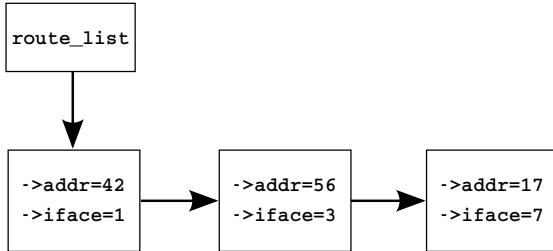


Figure 9.1: Pre-BSD Packet Routing List

않다면 -ENOENT 를 리턴합니다.

이 싱글쓰레드 구현은 이 챕터 안의 다양한 동시성을 사용한 구현의 하나의 프로토 타입 역할을 하고, 또한 이상적인 성능과 확장성의 평가를 위한 역할도 합니다.

## 9.2 Reference Counting

레퍼런스 카운팅은 특정 오브젝트가 너무 빨리 해제되는 것을 막기 위해 오브젝트로의 레퍼런스들의 갯수를 추적합니다. 이런 방법은 1960년대 초로 거슬러 올라갈 만큼 매우 긴 역사를 가지고 있습니다 [Wei63].<sup>2</sup> 따라서 레퍼런스 카운팅은 동시적인 Pre-BSD 라우팅 구현의 훌륭한 후보입니다.

그런 생각 아래, Figure 9.3 는 데이터 구조들과 route\_lookup() 함수를 보이고 있고, Figure 9.4 는 route\_add() 와 route\_del() 함수들을 보이고 있습니다(모두 route\_refcnt.c 안에 있습니다). 이 알고리즘들은 Figure 9.2 에 보인 순차적 알고리즘과 상당히 비슷하므로, 차이점들만을 이야기 하겠습니다.

Figure 9.3 부터 시작해서, line 2 는 실제 레퍼런스 카운터를 더하고 있고, line 6 에서는 해제 후 사용을 체크하는 필드인 ->re\_freed 를 더하며, line 9 에서는 동시의 업데이트들을 동기화 시키는데 사용될 routelock 을 추가하며, line 11-15 는 re\_free() 를 더하는데, 이 함수는 ->re\_freed 를 설정해서 route\_lookup() 이 해제 후 사용 버그를 체크할 수 있게 합니다. route\_lookup() 내에서, line 29-31 은 앞의 원소의 레퍼런스 카운트를 내려놓고 그 카운트가 0이 되었다면 해제시키며, line 35-43 은 새로운 원소로의 레퍼런스를 얻어오는데, line 36 과 37 은 해제 후

```

1 struct route_entry {
2     struct cds_list_head re_next;
3     unsigned long addr;
4     unsigned long iface;
5 };
6 CDS_LIST_HEAD(route_list);
7
8 unsigned long route_lookup(unsigned long addr)
9 {
10     struct route_entry *rep;
11     unsigned long ret;
12
13     cds_list_for_each_entry(rep,
14                             &route_list, re_next) {
15         if (rep->addr == addr) {
16             ret = rep->iface;
17             return ret;
18         }
19     }
20     return ULONG_MAX;
21 }
22
23 int route_add(unsigned long addr,
24                 unsigned long interface)
25 {
26     struct route_entry *rep;
27
28     rep = malloc(sizeof(*rep));
29     if (!rep)
30         return -ENOMEM;
31     rep->addr = addr;
32     rep->iface = interface;
33     cds_list_add(&rep->re_next, &route_list);
34     return 0;
35 }
36
37 int route_del(unsigned long addr)
38 {
39     struct route_entry *rep;
40
41     cds_list_for_each_entry(rep,
42                             &route_list, re_next) {
43         if (rep->addr == addr) {
44             cds_list_del(&rep->re_next);
45             free(rep);
46             return 0;
47         }
48     }
49     return -ENOENT;
50 }
  
```

Figure 9.2: Sequential Pre-BSD Routing Table

<sup>2</sup> Weizenbaum 은 레퍼런스 카운팅을 이미 잘 알려진 것처럼 이야기 했는데, 따라서 역사는 1950년대로, 심지어는 1940년대까지도 거슬러 올라갈 수 있습니다. 그리고 심지어 더 갈 수도 있겠죠. 커다란 기계를 고치고 관리하는 사람들은 각 일꾼들이 자물쇠를 갖는 방법으로 기계적인 레퍼런스 카운팅 테크닉을 사용해 왔습니다.

```

1 struct route_entry { /* BUGGY!!! */
2     atomic_t re_refcnt;
3     struct route_entry *re_next;
4     unsigned long addr;
5     unsigned long iface;
6     int re_freed;
7 };
8 struct route_entry route_list;
9 DEFINE_SPINLOCK(routelock);
10
11 static void re_free(struct route_entry *rep)
12 {
13     ACCESS_ONCE(rep->re_freed) = 1;
14     free(rep);
15 }
16
17 unsigned long route_lookup(unsigned long addr)
18 {
19     int old;
20     int new;
21     struct route_entry *rep;
22     struct route_entry **repp;
23     unsigned long ret;
24
25     retry:
26     repp = &route_list.re_next;
27     rep = NULL;
28     do {
29         if (rep &&
30             atomic_dec_and_test(&rep->re_refcnt))
31             re_free(rep);
32         rep = ACCESS_ONCE(*repp);
33         if (rep == NULL)
34             return ULONG_MAX;
35         do {
36             if (ACCESS_ONCE(rep->re_freed))
37                 abort();
38             old = atomic_read(&rep->re_refcnt);
39             if (old <= 0)
40                 goto retry;
41             new = old + 1;
42         } while (atomic_cmpxchg(&rep->re_refcnt,
43                               old, new) != old);
44         repp = &rep->re_next;
45     } while (rep->addr != addr);
46     ret = rep->iface;
47     if (atomic_dec_and_test(&rep->re_refcnt))
48         re_free(rep);
49     return ret;
50 }

```

Figure 9.3: Reference-Counted Pre-BSD Routing Table Lookup (BUGGY!!!)

```

1 int route_add(unsigned long addr, /* BUGGY!!! */
2               unsigned long interface)
3 {
4     struct route_entry *rep;
5
6     rep = malloc(sizeof(*rep));
7     if (!rep)
8         return -ENOMEM;
9     atomic_set(&rep->re_refcnt, 1);
10    rep->addr = addr;
11    rep->iface = interface;
12    spin_lock(&routelock);
13    rep->re_next = route_list.re_next;
14    rep->re_freed = 0;
15    route_list.re_next = rep;
16    spin_unlock(&routelock);
17    return 0;
18 }
19
20 int route_del(unsigned long addr)
21 {
22     struct route_entry *rep;
23     struct route_entry **repp;
24
25     spin_lock(&routelock);
26     repp = &route_list.re_next;
27     for (;;) {
28         rep = *repp;
29         if (rep == NULL)
30             break;
31         if (rep->addr == addr) {
32             *repp = rep->re_next;
33             spin_unlock(&routelock);
34             if (atomic_dec_and_test(&rep->re_refcnt))
35                 re_free(rep);
36             return 0;
37         }
38         repp = &rep->re_next;
39     }
40     spin_unlock(&routelock);
41     return -ENOENT;
42 }

```

Figure 9.4: Reference-Counted Pre-BSD Routing Table Add/Delete (BUGGY!!!)

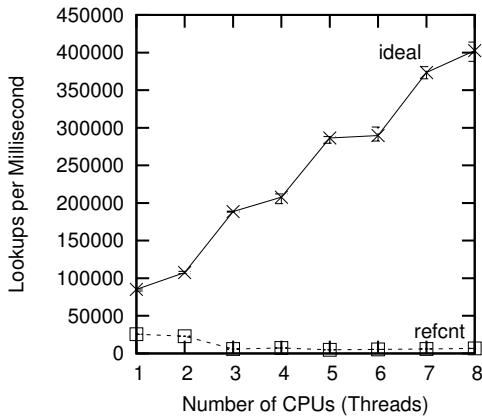


Figure 9.5: Pre-BSD Routing Table Protected by Reference Counting

사용 체크를 수행합니다.

**Quick Quiz 9.1:** 해제 후 사용 체크를 왜 신경쓰죠? ■

Figure 9.4에서, line 12, 16, 25, 33, 그리고 40은 동시에 업데이트 작업들을 동기화 시키기 위한 락킹을 보이고 있습니다. Line 14는 해제 후 사용 체크 필드인  $\rightarrow\text{re\_freed}$ 를 초기화하고, 만약 레퍼런스 카운트의 새 값이 0이라면 line 34-35에서 마침내  $\text{re\_free}()$ 를 호출합니다.

**Quick Quiz 9.2:** Figure 9.4의  $\text{route\_del}()$ 은 해제될 원소를 찾는 과정을 보호하기 위해 레퍼런스 카운트를 사용하지 않는 이유가 뭐죠? ■

Figure 9.5는 싱글 소켓, 4 코어, 하이퍼쓰레드 가능한 2.5GHz x86 시스템에서 돌아가는 10개 원소 리스트에서의 read-only 워크로드가 레퍼런스 카운팅을 사용했을 때의 성능과 확장성을 보이고 있습니다. “ideal”은 Figure 9.2에서 보인, 이게 읽기만 하는 워크로드여서 동작할 수 있는 순차적 코드를 돌리는 것으로 만들어졌습니다. “refcnt” 선이 x 축에 붙어버리는 모습으로 볼 수 있듯 레퍼런스 카운팅 성능은 처참하고 그 확장성은 그보다도 더합니다. Chapter 3를 생각하면 이는 놀라운 일은 아닙니다: 레퍼런스 카운트 획득과 해제는 read-only 워크로드에서도 빈번한 공유 메모리 쓰기를 추가했고, 따라서 물리 법칙의 상당한 보복을 만들어냈습니다. 이 세상의 바람직한 생각은 최신 디지털 전자 기술에서 빛의 속도를 늘리거나 원자의 크기를 줄이는 것이 아님을 생각할 때 당연한 일입니다.

**Quick Quiz 9.3:** Figure 9.5에서 “ideal” 선은 왜 똑바로 증가하지 않고 계단 형태로 증가하죠? ■

**Quick Quiz 9.4:** 요즘과 같은 시대에, Figure 9.5는 왜 겨우 8 CPU까지만 사용하는 거죠??? ■

이게 끝이 아닙니다.

반복적으로  $\text{route\_add}()$ 와  $\text{route\_del}()$ 을 호출하는 여러개의 업데이트 쓰레드들을 수행시키게 되면 Figure 9.3의 line 37의 해제 후 사용 버그를 알리는  $\text{abort}()$  문이 곧 수행될 겁니다. 이는 곧 레퍼런스 카운터가 확장성과 성능을 심각하게 저하시킬 뿐만 아니라, 필요한 보호를 제대로 제공하는데도 실패함을 의미합니다.

Figure 9.1에 보인 리스트에서 해제 후 사용 버그를 이끌어내는 이벤트 시퀀스 중 하나는 아래와 같습니다:

1. Thread A가 address 42를 탐색해서 Figure 9.3  $\text{route\_lookup}()$ 의 line 33에 도달합니다. 달리 말해, Thread A는 첫번째 원소로의 포인터를 갖고 있지만, 아직 그로의 레퍼런스를 획득하진 못한 상태입니다.
2. Thread B가 address 42의 route 원소를 지우려고 Figure 9.4의  $\text{route\_del}()$ 을 호출합니다. 이는 성공적으로 완료되며, 이 원소의  $\rightarrow\text{re\_refcnt}$  필드는 그 값이 1이므로,  $\rightarrow\text{re\_freed}$  필드를 설정하고 원소를 해제하기 위해  $\text{re\_free}()$ 를 호출합니다.
3. Thread A는  $\text{route\_lookup}()$ 의 수행을 계속합니다. rep로의 포인터는 NULL이 아니지만, line 36은 자신의  $\rightarrow\text{re\_freed}$  필드가 0이 아님을 보게 되어서 line 37에서  $\text{abort}()$ 를 호출하게 됩니다.

문제는 이 레퍼런스 카운트가 보호되어야 할 오브젝트 안에 위치해 있다는 것인데, 이는 레퍼런스 카운트 자체가 획득되는 시점에서는 어떤 보호도 없음을 의미합니다! 이는 Gamsa 등 [GKASS99]에 의해 이야기되었던 락킹에서의 문제의 레퍼런스 카운팅에서의 비슷한 경우입니다. Route 원소별로 레퍼런스 카운트 획득을 보호하기 위한 글로벌 락이나 레퍼런스 카운트를 생각해 볼 수도 있겠지만, 이는 상당한 경쟁 문제를 초래할 수 있습니다. 동시성 있는 환경에서 안전한 레퍼런스 카운트 획득을 위한 알고리즘들이 존재하긴 합니다만 [Val95], 그것들은 굉장히 복잡할 뿐더러 에러를 만들기가 쉬운데다가 [MS95] 처참한 성능과 확장성을 제공합니다 [HMBW07].

한마디로, 동시성은 분명히 레퍼런스 카운팅의 유용성을 저하시켰습니다!

**Quick Quiz 9.5:** 동시성이 “분명히 레퍼런스 카운팅의 유용성을 저하시켰다”면, 리눅스 커널은 왜 그렇게 레퍼런스 카운터를 많이 사용하는거죠? ■

그렇다곤 하지만, 가끔은 문제를 해결하기 위해선 완전히 다른 방법으로 문제를 바라볼 필요가 있습니다. 다음 섹션에서는 상당한 성능과 확장성을 제공하는, 안에서 바깥으로의 레퍼런스 카운트에서 생각해 볼 수 있는 것들을 논해 봅니다.

```

1 int hp_store(void **p, void **hp)
2 {
3     void *tmp;
4
5     tmp = ACCESS_ONCE(*p);
6     ACCESS_ONCE(*hp) = tmp;
7     smp_mb();
8     if (tmp != ACCESS_ONCE(*p) ||
9         tmp == HAZPTR_POISON) {
10        ACCESS_ONCE(*hp) = NULL;
11        return 0;
12    }
13    return 1;
14 }
15
16 void hp_erase(void **hp)
17 {
18     smp_mb();
19     ACCESS_ONCE(*hp) = NULL;
20     hp_free(hp);
21 }

```

Figure 9.6: Hazard-Pointer Storage and Erasure

### 9.3 Hazard Pointers

동시적으로 수행되는 레퍼런스 카운팅에서의 문제를 해결하는 한가지 방법은 레퍼런스 카운터들을 뒤집어서 구현하는 것으로, 데이터 원소에 저장되어 있는 정수를 증가시키는 게 아니라, CPU 별 (또는 쓰레드별) 리스트들에 그 데이터 원소로의 포인터를 저장해 두는 것입니다. 이런 리스트의 각 원소들은 해저드 포인터 [Mic04] 라고 불립니다.<sup>3</sup> 주어진 데이터 원소의 “가상 레퍼런스 카운터”의 값은 그 원소를 레퍼런스 하고 있는 해저드 포인터들의 갯수를 세는 것으로 얻어질 수 있습니다. 따라서, 그 원소가 읽기를 하는 쓰레드들에 의해 접근할 수 없게 된다면, 그리고 더이상 그 원소를 레퍼런스 하고 있는 해저드 포인터가 더이상 존재하지 않는다면, 그 원소는 안전하게 메모리 해제될 수 있습니다.

물론, 이 말은 해저드 포인터 획득은 동시의 삭제들에 의한 정리 과정의 경주들을 막기 위해 매우 조심스럽게 행해져야만 합니다. 그런 한가지 구현이 Figure 9.6에 보여져 있는데, line 1-13에서 `hp_store()`를 보이고 line 15-20에서 `hp_erase()`를 보이고 있습니다. `smp_mb()` 기능은 Section 14.2에서 자세히 설명될 겁니다만, 이 간단한 개략적 설명의 목표를 위해서는 무시되어도 될 겁니다.

`hp_store()` 함수는 동시의 수정을 체크하면서 `p`에 의해 레퍼런스되는 포인터가 있는 데이터 원소를 위한 해저드 포인터를 `hp`에 저장합니다. 동시의 수정이 이뤄졌다면, `hp_store()`는 해저드 포인터를 저장하는 것을 거부하고 0을 리턴함으로써 호출자는 다시 처음부터 데이터 접근을 다시 시작해야 함을 알립니다. 그

<sup>3</sup> 그와 독립적으로 다른 사람들에 의해 개발된 것도 있습니다 [HLM02].

렇지 않다면, `hp_store()`는 해당 데이터 원소를 위한 해저드 포인터를 성공적으로 기록했음을 알리기 위해 1을 리턴합니다.

**Quick Quiz 9.6:** Figure 9.6의 `hp_store()`는 왜 데이터 원소로의 접근을 두번이나 간접적으로 하는 거죠? 왜 `void *` 가 아니라 `void **` 인 건가요? ■

**Quick Quiz 9.7:** `hp_store()`의 호출자는 실패했을 때 왜 데이터 접근을 처음부터 다시 시작해야 하는 거죠? 데이터 구조체가 매우 크다면 좀 비효율적이지 않나요? ■

**Quick Quiz 9.8:** 해저드 포인터들에 대한 논문들은 각각의 포인터의 아래 비트들을 지워진 원소들을 마크하기 위해 사용한다고 하는데, `HAZPTR_POISON`은 뭘까요? ■

해저드 포인터들을 사용하는 알고리즘들은 데이터 구조체를 지나가는 중 어떤 단계에서든 재시작할 수 있으므로, 그런 알고리즘들은 모든 필요한 해저드 포인터들을 얻어오는 작업이 끝나기 전까지는 이 데이터 구조체에 어떤 변경을 가하지 않도록 특별한 주의를 반드시 기울여야만 합니다.

**Quick Quiz 9.9:** 하지만 해저드 포인터들에 있는 이런 제약사항들은 다른 형태의 레퍼런스 카운팅에도 똑같이 적용되는 거 아닌가요? ■

이런 제약사항들은 읽기를 하는 쓰레드들에는 커다란 이득으로 귀결되는데, 해저드 포인터들은 각 CPU/쓰레드에 지역적으로 저장되기 때문으로, 이에 의해 데이터 구조체들을 횡단하는 작업은 완전히 읽기만 하면서 행해질 수 있다는 사실 덕입니다. page 59의 Figure 5.29를 다시 인용하자면, 해저드 포인터들은 CPU 캐시들이 리소스 복사를 할 수 있게 해서 병렬 액세스 컨트롤 메커니즘을 약화시키는 걸 가능하게 하고, 따라서 성능과 확장성을 높여줍니다. 다른 메커니즘들과의 성능 비교는 Chapter 10 와 다른 출간물들 [HMBW07, McK13, Mic04]에서 얻을 수 있을 겁니다.

해저드 포인터들은 레퍼런스 카운터들보다 훨씬 더 확장성 있습니다만 여전히 읽기를 하는 쓰레드들이 공유 메모리에 쓰기를 하게 합니다. 다음 섹션의 주제인 시퀀스 카운터들은 읽기 쪽의 쓰기를 완전히 막습니다.

Pre-BSD 라우팅 예제는 해저드 포인터를 사용할 수 있는데, Figure 9.7에서 그런 데이터 구조들과 `route_lookup()`를 보이고 있고, Figure 9.8에서 `route_add()` 와 `route_del()` 을 보이고 있습니다 (`route_hazptr.c`). 레퍼런스 카운팅에서와 마찬가지로, 해저드 풋너트 구현은 page 116의 Figure 9.2에서 보인 순차적 알고리즘과 상당히 유사하므로 차이점만 이야기하겠습니다.

Figure 9.7에서 시작해, line 2에서는 해저드 포인터가 해제되길 지연시키는 오브젝트들을 넣어두기 위한 `->hh` 필드를 보이며, line 6는 해제 후 사용 버그를 발

```

1 struct route_entry {
2     struct hazptr_head hh;
3     struct route_entry *re_next;
4     unsigned long addr;
5     unsigned long iface;
6     int re_freed;
7 };
8 struct route_entry route_list;
9 DEFINE_SPINLOCK(routelock);
10 hazard_pointer __thread *my_hazptr;
11
12 unsigned long route_lookup(unsigned long addr)
13 {
14     int offset = 0;
15     struct route_entry *rep;
16     struct route_entry **repp;
17
18     retry:
19     repp = &route_list.re_next;
20     do {
21         rep = ACCESS_ONCE(*repp);
22         if (rep == NULL)
23             return ULONG_MAX;
24         if (rep == (struct route_entry *)HAZPTR_POISON)
25             goto retry;
26         my_hazptr[offset].p = &rep->hh;
27         offset = !offset;
28         smp_mb();
29         if (ACCESS_ONCE(*repp) != rep)
30             goto retry;
31         repp = &rep->re_next;
32     } while (rep->addr != addr);
33     if (ACCESS_ONCE(rep->re_freed))
34         abort();
35     return rep->iface;
36 }

```

Figure 9.7: Hazard-Pointer Pre-BSD Routing Table Lookup

```

1 int route_add(unsigned long addr,
2                 unsigned long interface)
3 {
4     struct route_entry *rep;
5
6     rep = malloc(sizeof(*rep));
7     if (!rep)
8         return -ENOMEM;
9     rep->addr = addr;
10    rep->iface = interface;
11    rep->re_freed = 0;
12    spin_lock(&routelock);
13    rep->re_next = route_list.re_next;
14    route_list.re_next = rep;
15    spin_unlock(&routelock);
16    return 0;
17 }
18
19 int route_del(unsigned long addr)
20 {
21     struct route_entry *rep;
22     struct route_entry **repp;
23
24     spin_lock(&routelock);
25     rep = &route_list.re_next;
26     for (;;) {
27         rep = *repp;
28         if (rep == NULL)
29             break;
30         if (rep->addr == addr) {
31             *repp = rep->re_next;
32             rep->re_next =
33                 (struct route_entry *)HAZPTR_POISON;
34             spin_unlock(&routelock);
35             hazptr_free_later(&rep->hh);
36             return 0;
37         }
38         repp = &rep->re_next;
39     }
40     spin_unlock(&routelock);
41     return -ENOENT;
42 }

```

Figure 9.8: Hazard-Pointer Pre-BSD Routing Table Add/Delete

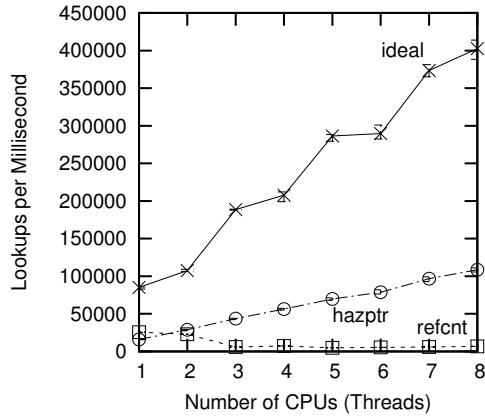


Figure 9.9: Pre-BSD Routing Table Protected by Hazard Pointers

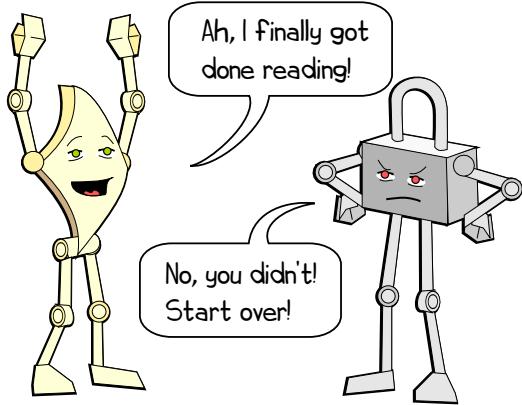


Figure 9.10: Reader And Uncooperative Sequence Lock

견하기 위한 `->re_freed` 필드를 보이며 line 24-30에서는 해저드 포인터를 획득하려 시도하고, 실패하면 line 18의 `retry` 라벨로 브랜치하게 됩니다.

Figure 9.8에서, line 11에서는 `->re_freed`를 초기화 시키고, line 32와 33에서는 새로 제거된 오브젝트의 `->re_next`를 파괴하고, line 35는 그 오브젝트를 해당 해저드 포인터들의 `hazptr_free_later()` 함수에 넘기는데, 이 함수는 해당 오브젝트가 해제되기 안전해질 때 해제시킬 겁니다. 스피너들은 Figure 9.4에서와 동일하게 동작합니다.

Figure 9.9는 해저드 포인터로 보호되는 Pre-BSD 라우팅 알고리즘의 Figure 9.5에서와 동일한 read-only 워크로드에서의 성능을 보입니다. 해저드 포인터가 레퍼런스 카운팅에 의해 훨씬 잘 확장되긴 하지만, 해저드 포인터는 여전히 읽기 쓰레드가 공유 메모리에 쓰기를 할 것을 필요로 하며(대신 훨씬 개선된 레퍼런스의 로컬리티를 제공합니다), 각 오브젝트 방문마다 메모리 배리어와 재시도 여부 검사를 필요로 합니다. 그로 인해 해저드 포인터의 성능은 이상적인 것에 비하면 훨씬 떨어집니다. 반면에, 해저드 포인터는 동시의 업데이트가 존재할 때에도 올바르게 동작합니다.

**Quick Quiz 9.10:** 논문 “Structured Deferral: Synchronization via Procrastination” [McK13]는 해저드 포인터가 이상적인 경우에 가까운 성능을 보인다는 걸 보였습니다. Figure 9.9에선 무슨 일이 일어난거죠???

다음 섹션은 해저드 포인터에서 더 개선을 하기 위해서 read-side에서의 쓰기도 오브젝트별 메모리 배리어도 없애주는 시퀀스 락을 사용해 보겠습니다.

## 9.4 Sequence Locks

시퀀스 락은 읽기를 하는 쓰레드들에게 일관적인 상태로 보여야만 하는 읽기가 대부분 이루어지는 데이터를 위해 리눅스 커널에서 사용됩니다. 하지만, reader-writer 락킹과 달리, 읽기를 하는 쓰레드들은 쓰기를 하는 쓰레드들을 배타시키지 않습니다. 대신에, 해저드 포인터처럼, 시퀀스 락들은 읽기를 하는 쓰레드들이 동시에 수행중인 쓰기를 하는 쓰레드들로부터의 동작이 탐지되면 오퍼레이션을 재시도 하도록 강제합니다. Figure 9.10에 보여지는 것처럼, 읽기를 하는 쓰레드들이 재시도를 하는 경우는 매우 드문 경우일 수 있도록 시퀀스 락을 사용해 코드를 설계하는 것이 중요합니다.

**Quick Quiz 9.11:** 왜 이 시퀀스 락에 대한 토론은 Chapter 7에서, *locking*의 하나로써 다루어지지 않았던 거죠?

시퀀스 락킹에서의 핵심 컴포넌트는 시퀀스 넘버로, 이 수는 업데이트를 하는 쓰레드가 존재하지 않는다면 짹수를 가지고 진행 중인 업데이트가 있다면 훌수를 갖습니다. 읽기를 하는 쓰레드들은 각각의 액세스 전과

```

1 do {
2     seq = read_seqbegin(&test_seqlock);
3     /* read-side access. */
4 } while (read_seqretry(&test_seqlock, seq));

```

Figure 9.11: Sequence-Locking Reader

```

1 write_seqlock(&test_seqlock);
2 /* Update */
3 write_sequnlock(&test_seqlock);

```

Figure 9.12: Sequence-Locking Writer

후로 이 값을 스냅샷을 뜰 수 있습니다. 만약 두 스냅샷 중 하나라도 훌수이거나, 두 스냅샷이 서로 다르다면, 동시에 업데이트가 있었다는 것이고, 따라서 읽기를 한 쓰레드는 해당 액세스의 결과를 버리고 다시 읽기를 시도해야 합니다. 시퀀스 락으로 보호되는 데이터에 대해 읽기를 하기 위해서는 `read_seqbegin()` 과 `read_seqretry()` 함수들이 Figure 9.11 와 같이 사용되어야 합니다. 쓰기를 하는 쓰레드들은 각각의 업데이트 전과 후에 그 값을 증가시켜야 하는데, 한번에 하나의 읽기 쓰레드의 수행만이 허가되어 있습니다. 쓰기를 하는 쓰레드들은 시퀀스 락으로 보호되는 데이터를 업데이트하기 위해서는 `write_seqlock()` 과 `write_sequnlock()` 함수를 Figure 9.12 에 보여진 것처럼 사용합니다.

따라서 시퀀스 락으로 보호되는 데이터는 상당히 많은 수의 동시에 수행되는 읽기를 하는 쓰레드들을 가질 수 있습니다만, 쓰기를 하는 쓰레드는 한번에 하나씩만 가능합니다. 시퀀스 락킹은 시간 계측에 사용되는 값의 측정을 보호하기 위해 사용됩니다. 시퀀스 락킹은 또한 동시적인 이름 바꾸기 오퍼레이션들을 파악해내기 위한 경로명 탐색에도 사용됩니다.

시퀀스 락의 간단한 구현이 Figure 9.13 (`seqlock.h`)에 있습니다. Line 1-4 `seqlock_t` 데이터 구조체가 있는데, 쓰기를 하는 쓰레드들을 직렬화 시키기 위한 락과 시퀀스 넘버를 가지고 있습니다. Line 6-10 에서는 `seqlock_init()` 를 보이는데, 이 함수는 이름이 의미하듯이 `seqlock_t` 의 초기화를 합니다.

Line 12-19 는 `read_seqbegin()` 함수로, 시퀀스 락의 read-side 크리티컬 섹션을 시작합니다. Line 16에서 시퀀스 카운터의 스냅샷을 하나 만들고, line 17에서 이 이 스냅샷의 만들어진 순서가 호출자의 크리티컬 섹션보다 전이 되도록 순서를 세웁니다. 마지막으로, line 18에서 스냅샷의 값을 (least-significant bit 를 비운 상태로) 리턴하는데, 이 값은 호출자가 뒤의 `read_seqretry()` 호출에 넘겨줄 값입니다.

**Quick Quiz 9.12:** Figure 9.13 의 `read_seqbegin()` 은 왜 내부적으로 가장 낮은 자리의 비트를 검사하고 재시도를 하지 않고 어차피 망할 읽기를 시작하는 건까요? ■

Line 21-29 는 `read_seqretry()` 함수인데, 이 함수는 연관된 `read_seqbegin()` 의 실행 아래로부터 쓰기를 하는 쓰레드가 존재하지 않았다면 `true` 를 리턴 합니다. Line 26 에서는 호출자의 앞의 크리티컬 섹션을 line 27에서의 시퀀스 카운터의 새로운 스냅샷을 얻어오는 작업 이전에 완료되도록 순서를 맞춥니다. 마지막으로, line 28 에서는 시퀀스 카운터가 변하지 않았음을 검사하는데, 달리 말하자면 그동안 쓰기가 행해지지 않

```

1  typedef struct {
2      unsigned long seq;
3      spinlock_t lock;
4  } seqlock_t;
5
6  static void seqlock_init(seqlock_t *slp)
7  {
8      slp->seq = 0;
9      spin_lock_init(&slp->lock);
10 }
11
12 static unsigned long read_seqbegin(seqlock_t *slp)
13 {
14     unsigned long s;
15
16     s = ACCESS_ONCE(slp->seq);
17     smp_mb();
18     return s & ~0x1UL;
19 }
20
21 static int read_seqretry(seqlock_t *slp,
22                           unsigned long oldseq)
23 {
24     unsigned long s;
25
26     smp_mb();
27     s = ACCESS_ONCE(slp->seq);
28     return s != oldseq;
29 }
30
31 static void write_seqlock(seqlock_t *slp)
32 {
33     spin_lock(&slp->lock);
34     ++slp->seq;
35     smp_mb();
36 }
37
38 static void write_sequnlock(seqlock_t *slp)
39 {
40     smp_mb();
41     ++slp->seq;
42     spin_unlock(&slp->lock);
43 }

```

Figure 9.13: Sequence-Locking Implementation

았음을 확인하고, 그렇다면 true 를 리턴합니다.

**Quick Quiz 9.13:** Figure 9.13 의 line 26 에서의 smp\_mb() 는 왜 필요한 건가요? ■

**Quick Quiz 9.14:** Figure 9.13 의 코드는 완화된 형태의 메모리 배리어를 사용할 수는 없을까요? ■

**Quick Quiz 9.15:** 시퀀스 락킹 아래서, 업데이트 쓰레드들이 읽기 쓰레드들이 진행 못하게 하는 걸 막는 건 무엇일까요? ■

Line 31-36 는 write\_seqlock() 함수로, 단순히 락을 획득하고, 시퀀스 넘버를 증가시키고, 이 값 증가 연산이 호출자의 크리티컬 섹션 전으로 순서맞춰짐을 분명히 하도록 메모리 배리어를 실행합니다. Line 38-43 은 write\_sequnlock() 함수를 보여주는데, 이 함수는 호출자의 크리티컬 섹션이 line 44 에서의 시퀀스 넘버 값 증가 전으로 순서맞춰지는 것을 분명히 하도록 메모리 배리어를 실행하고 락을 해제합니다.

**Quick Quiz 9.16:** 다른 뭔가가 쓰기 쓰레드들을 직렬화 시켜서 락이 필요치 않다면 어떻게 되죠? ■

**Quick Quiz 9.17:** Figure 9.13 의 line 2 의 seq 는 왜 unsigned 가 아니라 unsigned long 인가요? 무엇보다, unsigned 가 리눅스 커널에서 충분히 좋은 것이라면 모두에게도 충분히 좋지 않을까요? ■

시퀀스 락킹이 Pre-BSD 라우팅 테이블에 적용되면 어떻게 될까요? Figure 9.14 는 데이터 구조들과 route\_lookup() 을 보이고, Figure 9.15 는 route\_add() 와 route\_del() 을 보이고 있습니다 (route\_seqlock.c). 이 구현은 역시 앞 섹션의 같은 것들과 비슷하므로 차이점들만을 이야기 하겠습니다.

Figure 9.14 에서, line 5 에는 ->re\_freed 가 있는데, line 29 와 30 에서 체크됩니다. Line 8 에는 시퀀스 락이 있는데, route\_lookup() 에 의해 line 18, 23, 32 에서 사용되며 line 24 와 33 은 line 17 의 retry 라벨로 수행을 되돌립니다. 이로 인해 업데이트와 동시에 수행되는 탐색은 재시도를 하게 됩니다.

Figure 9.15 에서, line 12, 15, 24, 그리고 40 은 시퀀스 락을 잡고 풀고 있는데, line 11, and 34 는 ->re\_freed 를 처리합니다. 따라서 이 구현은 상당히 간단합니다.

Figure 9.16 에서 볼 수 있듯이, 이 구현은 또한 read-only 워크로드에서 상당히 좋은 성능을 보입니다. 이상적인 성능에 비하면 여전히 멀었지만요.

안타깝지만, 이 구현 역시 해제 후 사용 문제를 가지고 있습니다. 문제는 읽기 쓰레드가 read\_seqretry() 를 하기 전에 이미 해제된 구조체에 접근할 수 있기 때문에 segmentation violation 을 낼 수 있다는 점입니다.

**Quick Quiz 9.18:** 이 버그는 고쳐질 수 있을까요? 달리 말해서, 동시의 삽입, 삭제, 탐색을 지원하는 링크드 리스트를 보호하는 동기화 메커니즘으로 시퀀스락 하

```

1 struct route_entry {
2     struct route_entry *re_next;
3     unsigned long addr;
4     unsigned long iface;
5     int re_freed;
6 };
7 struct route_entry route_list;
8 DEFINE_SEQ_LOCK(sl);
9
10 unsigned long route_lookup(unsigned long addr)
11 {
12     struct route_entry *rep;
13     struct route_entry **repp;
14     unsigned long ret;
15     unsigned long s;
16
17     retry:
18     s = read_seqbegin(&sl);
19     repp = &route_list.re_next;
20     do {
21         rep = ACCESS_ONCE(*repp);
22         if (rep == NULL) {
23             if (read_seqretry(&sl, s))
24                 goto retry;
25             return ULONG_MAX;
26         }
27         repp = &rep->re_next;
28     } while (rep->addr != addr);
29     if (ACCESS_ONCE(rep->re_freed))
30         abort();
31     ret = rep->iface;
32     if (read_seqretry(&sl, s))
33         goto retry;
34     return ret;
35 }

```

Figure 9.14: Sequence-Locked Pre-BSD Routing Table Lookup (BUGGY!!!)

```

1 int route_add(unsigned long addr,
2             unsigned long interface)
3 {
4     struct route_entry *rep;
5
6     rep = malloc(sizeof(*rep));
7     if (!rep)
8         return -ENOMEM;
9     rep->addr = addr;
10    rep->iface = interface;
11    rep->re_freed = 0;
12    write_seqlock(&sl);
13    rep->re_next = route_list.re_next;
14    route_list.re_next = rep;
15    write_sequnlock(&sl);
16    return 0;
17 }
18
19 int route_del(unsigned long addr)
20 {
21     struct route_entry *rep;
22     struct route_entry **repp;
23
24     write_seqlock(&sl);
25     repp = &route_list.re_next;
26     for (;;) {
27         rep = *repp;
28         if (rep == NULL)
29             break;
30         if (rep->addr == addr) {
31             *repp = rep->re_next;
32             write_sequnlock(&sl);
33             smp_mb();
34             rep->re_freed = 1;
35             free(rep);
36             return 0;
37         }
38         repp = &rep->re_next;
39     }
40     write_sequnlock(&sl);
41     return -ENOENT;
42 }

```

Figure 9.15: Sequence-Locked Pre-BSD Routing Table Add/Delete (BUGGY!!!)

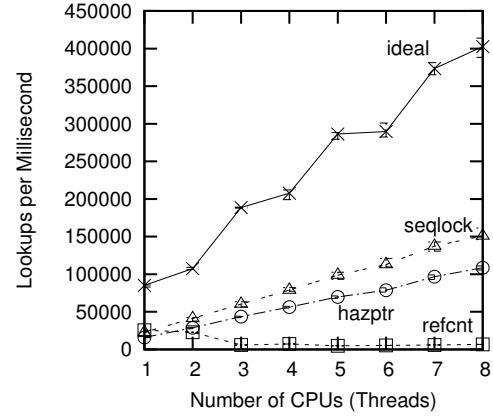


Figure 9.16: Pre-BSD Routing Table Protected by Sequence Locking

나만 사용할 수 있을까요? ■

시퀀스 락의 read-side 크리티컬 섹션도, write-side 크리티컬 섹션도 트랜잭션으로 생각될 수 있고, 따라서 시퀀스 락킹은 제한적인 형태의 트랜잭션을 메모리로 생각될 수 있겠는데, 트랜잭션을 메모리에 대해서는 Section 17.2에서 이야기 하겠습니다. 시퀀스 락킹의 제약점들은: (1) 시퀀스 락킹은 업데이트를 제약하고 (2) 시퀀스 락킹은 업데이트 쓰레드에 의해 해제되었을 수 있는 오브젝트로의 포인터의 횡단을 허용하지 않습니다. 이런 제약점들은 물론 트랜잭션을 메모리를 사용해 극복될 수 있습니다만, 다른 동기화 도구들을 시퀀스 락킹과 함께 사용해서도 극복될 수 있습니다.

시퀀스 락들은 쓰기를 하는 쓰레드들이 읽기를 하는 쓰레드들을 뒤로 미뤄지도록 할 수 있지만, 그 반대는 불가능합니다. 이는 공정하지 않고 쓰기가 대부분인 워크로드에서는 스타베이션을 낼 수도 있습니다. 반면, 쓰기 쓰레드가 없다면, 시퀀스 락을 사용하는 읽기 쓰레드들은 합리적인 수준으로 빠르고 선형적으로 확장이 가능할 것입니다. 두 가지 모두 최선인 경우를 원하는 게 사람입니다: 읽는 쪽의 실패나 스타베이션의 가능성 없는 빠른 읽기. 또한, 포인터들에 대한 제약점들 역시 극복된다면 좋을 겁니다. 다음 섹션은 이런 속성을 가진 동기화 메커니즘을 소개합니다.

## 9.5 Read-Copy Update (RCU)

이 섹션은 RCU 를 여러 관점에서 다룹니다. Section 9.5.1에서는 RCU에 대한 고전적인 소개를 제공하고, Section 9.5.2에서는 기본적인 RCU 컨셉을 다루며, Section 9.5.3에서는 RCU의 일부 공통적인 사용 예를 소개하고, Section 9.5.4에서는 리눅스 커널 API를 보

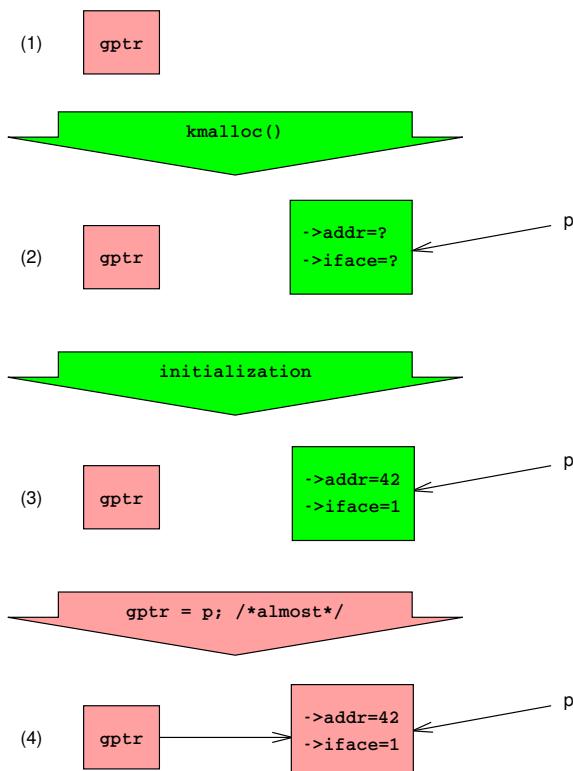


Figure 9.17: Insertion With Concurrent Readers

이고, Section 9.5.5 에서는 사용자 레벨 RCU 의 일련의 “장난감” 구현들을 다루며, 마지막으로 Section 9.5.6 에서 일부 RCU 연습을 제공합니다.

### 9.5.1 Introduction to RCU

앞의 섹션들에서 이야기된 방법들은 어느정도 확장성 있긴 했지만 모두 Pre-BSD 라우팅 테이블을 위한 성능에 있어서는 이상적이지 못했습니다. Pre-BSD 루트 오버헤드가 싱글 쓰레드 탐색에서와 동일하도록 병렬로 수행되는 탐색들이 싱글 쓰레드에서의 탐색과 동일한 어셈블리어 인스트럭션 시퀀스를 수행한다면 좋을 겁니다. 이는 좋은 목표가 될 수 있지만, 그러기 위해서는 많은 심각한 구현 단계에서의 질문을 이끌어냅니다. 하지만 이걸 시도하면 어떤 일이 벌어질지 알아보고 삽입과 삭제를 구분해서 다뤄봅시다.

인입을 위한 고전적인 방법이 Figure 9.17 에 표현되어 있습니다. 첫번째 열은 기본 상태를 보이는데, `gptr` 은 NULL 의 값을 갖습니다. 두번째 열에서는 하나의 구조체를 메모리 할당하는데, 초기화 되지 않은 부분들은

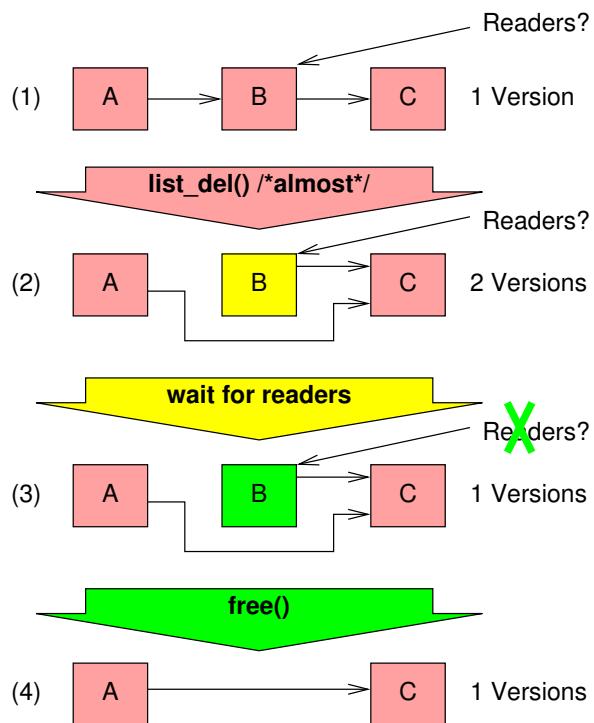


Figure 9.18: Deletion From Linked List With Concurrent Readers

물음표로 표시되어 있습니다. 세번째 열에서는 이 구조체를 초기화 시킵니다. 다음으로, `gptr` 이 이 새로운 원소를 가리키도록 그 값을 할당합니다.<sup>4</sup> 최근의 범용 시스템들에서, 이 값 할당은 어토믹해서 동시에 수행되는, 읽기를 하는 쓰레드들은 NULL 포인터 또는 새로운 구조체 `p` 로의 포인터 둘 중 하나만을 보게 하지, 두 값을 중 일부들이 합쳐져 있는 값을 보지 못하게 됩니다. 따라서, 각각의 읽기를 하는 쓰레드는 기본값인 NULL 을 보거나 기본값이 아닌 값을 보게 되거나일 것이며 어느 쪽이든 읽기는 일관적인 결과만을 보게 됨이 보장됩니다. 이뿐만이 아니라, 읽기를 수행하는 쓰레드들은 어떤 다른 비싼 동기화 기능을 사용할 필요가 없어서, 이 방법은 리얼타임 쪽의 사용에 꽤 적합할 겁니다.<sup>5</sup>

하지만 동시에 읽기 쓰레드들에 의해 레퍼런스 되고 있는 데이터는 언젠가는 없어야 할 겁니다. Figure 9.18 와 같이 링크드 리스트에서 원소들을 삭제하

<sup>4</sup> 많은 컴퓨터 시스템들에서, 컴파일러와 CPU가 간섭을 끼칠 수 있기 때문에 단순한 값 할당은 충분하지 못합니다. 이런 문제에 대해서는 Section 9.5.2 에서 다루게 될 겁니다.

<sup>5</sup> 다시 말하지만, 많은 컴퓨터 시스템들에서, 컴파일러와, DEC Alpha 시스템에서라면 CPU가, 간섭을 행하는 것을 막기 위해 추가 작업이 필요합니다. 이에 대해서는 Section 9.5.2 에서 이야기합니다.

는, 더 복잡한 예제를 봅시다. 이 리스트는 초기에 원소 A, B, 그리고 C를 가지고 있으며, 여기서 원소 B를 삭제해야 합니다. 먼저, `list_del()`을 사용해 삭제를 진행하는데,<sup>6</sup> 모든 새로운 읽기 쓰레드들은 원소 B를 리스트에서 삭제된 것으로 보게 됩니다. 하지만, 이 원소를 여전히 보고 있는 오래된 읽기 쓰레드들도 있을 수 있습니다. 이 오래된 읽기 쓰레드들이 종료되고 나면, 원소 B를 안전히 메모리 해제시켜서 그림의 아래쪽에 그려진 상태를 만들 수 있을 겁니다.

하지만, 그 종료 시점을 어떻게 알까요?

레퍼런스 카운팅 방법의 경우는, Chapter 5의 Figure 5.3 가 락킹과 시퀀스 락킹처럼 긴 딜레이를 가져올 수 있음을 보이므로 어렵습니다.

읽기 쓰레드들이 그 존재를 알리기 위한 일을 전혀 안하는, 극단적인 상황을 생각해 봅시다. 이는 읽기 쓰레드들에 최적의 성능을 가능하게 하겠지만 (아무것도 안해도 되니까요), 업데이트 쓰레드는 어떻게 모든 예전 읽기 쓰레드들의 종료를 알지에 대한 질문이 남습니다. 여기에 합리적 답을 하기 위해서는 추가적인 제약이 분명 필요합니다.

일부 운영체제에 적합한 제약은 쓰레드가 CPU를 빼앗기지 않는 상황 (non-preemptible)입니다. CPU를 빼앗길 수 없는 환경에서 쓰레드는 명시적이고 자발적으로 블락킹 되기 전까지는 수행을 계속합니다. 즉, 블락킹 없이 반복되는 무한루프는 CPU를 무한루프 이외의 목적으로는 사용될 수 없게 하다는 의미입니다.<sup>7</sup> CPU를 빼길 수 없다는 특성은 또한 쓰레드들이 스팬락을 잡고 있는 동안은 블락킹 되지 않아야 할 것을 필요로 합니다. 이런 금지사항이 없다면, 블락된 쓰레드에 의해 잡혀 있는 스팬락을 획득하려 시도하며 루프를 도는 쓰레드들에 의해 모든 CPU가 소모되게 될 수도 있습니다. 루프를 도는 쓰레드들은 락을 잡기 전까지는 자신들의 CPU들을 놓지 않을 것인데, 락을 잡고 있는 쓰레드는 이 루프를 돌고 있는 쓰레드들이 CPU를 놓기 전까지는 그 락을 놓을 수가 없습니다. 이는 고전적인 deadlock 상황입니다.

이와 똑같은 제약사항을 링크드 리스트를 횡단하며 읽기를 하는 쓰레드들에도 가해봅시다: 그런 쓰레드들은 리스트 횡단이 완료되기 전까지는 블락되는 것이 허용되지 않습니다. 업데이트 쓰레드가 `list_del()`을 실행 완료한 직후인 Figure 9.18의 두번째 줄로 돌아가서, CPU 0가 컨텍스트 스위칭을 한다고 생각해 봅시다. 읽기 쓰레드들은 링크드 리스트 횡단 중에 블락되는 것은 허용되지 않으므로, CPU 0에서 수행되면 모든 시간상 앞의 읽기 쓰레드들은 완료되었음이 보장됩니다. 이

<sup>6</sup> 역시 앞서 말했듯 이는 추상화된 예이고, Section 9.5.2에서 이에 관련해서 더 이야기 합니다.

<sup>7</sup> 반면, CPU를 빼앗길 수 있는 환경에서의 무한루프는 여전히 CPU 시간을 낭비하고 있긴 하지만, 이 CPU는 다른 일을 할 수 있을 겁니다.

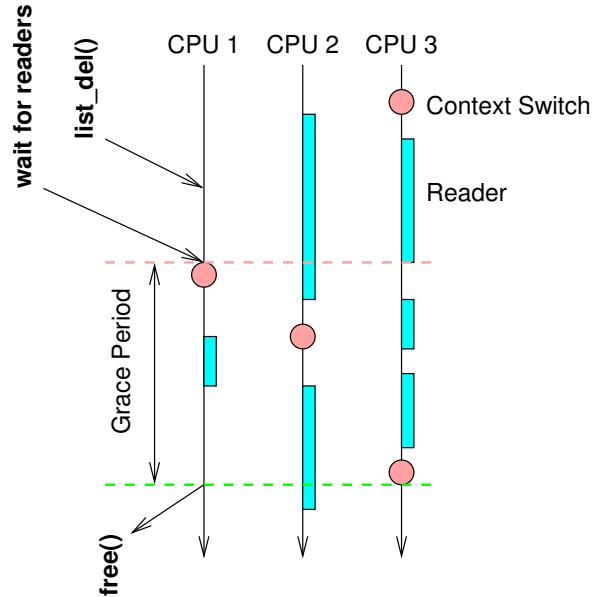


Figure 9.19: RCU QSBR: Waiting for Pre-Existing Readers

이야기를 다른 CPU 들에도 적용해 보자면, 각 CPU가 일단 컨텍스트 스위칭이 수행됨을 확인했다면, 모든 시간상 앞의 읽기 쓰레드들은 완료되었고, 더이상 원소 B를 레퍼런스 하고 있는 읽기 쓰레드는 더이상 없다고 보장된다고 볼 수 있습니다. 그렇다면 업데이트 쓰레드는 안전하게 원소 B를 메모리 해제해서 Figure 9.18의 가장 아래의 상태를 만들어낼 수 있습니다.

이런 방법은 *quiescent state based reclamation* (QSBR) [HMB06]이라 명명되어 있습니다. 하나의 QSBR 방법이 Figure 9.19.에 그림의 꼭대기부터 바닥까지로 시간의 흐름에 따라 그려져 있습니다.

이런 방법의 상품 품질 구현은 상당히 복잡할 수 있지만, 장난감 수준 구현은 상당히 간단합니다:

```
1 for_each_online_cpu(cpu)
2   run_on(cpu);
```

이 `for_each_online_cpu()` 함수는 모든 CPU들에 루프를 돌고, `run_on()` 함수는 현재 쓰레드가 특정 CPU에서 수행되게 해서 목적지 CPU가 컨텍스트 스위칭을 수행하게 만듭니다. 따라서, 일단 한번 `for_each_online_cpu()`가 완료되면, 각 CPU는 컨텍스트 스위치를 수행한 것이고, 따라서 모든 시간상 앞의 읽기 쓰레드들은 완료되었음이 보장됩니다.

이 방법은 상품 수준의 품질이 아님을 알아 두시기 바랍니다. 여러개의 일반적이지 않은 문제 경우의 처리와 여러개의 강력한 최적화의 필요성은 상품 수준 품질

의 구현은 상당한 추가적 복잡도를 의미합니다. 또한, CPU 강탈이 가능한 환경에서의 RCU 구현은 읽기 쓰레드들이 실제로 뭔가를 할 것을 필요로 합니다. 하지만, 이 간단한 CPU 강탈 불가한 상황의 접근법은 개념적으로는 완벽하고, 다음 섹션에서 다루어질 RCU의 기본을 이해하기 위한 좋은 초기 토대가 될겁니다.

## 9.5.2 RCU Fundamentals

Read-copy update (RCU)는 2002년 10월에 리눅스 커널에 추가된, 하나의 동기화 메커니즘이다. RCU는 읽기 작업들이 업데이트 작업들과 동시에 일어날 수 있도록 함으로써 확장성 개선을 달성합니다. 기존에 일반적으로 사용되어온, 동시에 수행되는 쓰레드들에 대해 그것들이 읽기를 하는지 업데이트를 하는지와 상관없이 상호 배제를 보장하는 락킹 기능들 또는 동시에의 읽기 작업은 허용하지만 업데이트가 함께 수행되는 것은 막는 reader-writer 락들과는 대조적으로 RCU는 하나의 업데이트 쓰레드와 여러 읽기 쓰레드들 사이의 동시성을 지원합니다. RCU는 오브젝트들의 여러 버전들을 유지하고 그것들이 이전부터 존재해온 모든 읽기쪽 크리티컬 섹션들이 완료되기 전까지는 메모리에서 해제하지 않음으로써 읽기 작업들이 일관적임을 보장합니다. RCU는 오브젝트의 새 버전을 공개하고 읽는데, 그리고 예전 버전들의 정리 작업을 뒤로 미루어 한번에 처리하는데에 효과적이고 확장성 있는 메커니즘을 정의하고 사용합니다. 이런 메커니즘들은 작업을 읽기와 업데이트쪽 수행경로로 분산시키되 읽기 쪽 수행경로가 극단적으로 빠르게 하는데에 해저드 포인터와 유사한 복사와 규칙 완화를 골자로 하는 최적화 기술을 사용하지만, 읽기 쪽의 재시도는 필요 없게 합니다. 일부 경우에는 (CPU를 빼기지 않는 커널들), RCU의 읽기 쪽 기능들은 아예 오버헤드가 없습니다.

**Quick Quiz 9.19:** 하지만 Section 9.4의 시퀀스 락 역시 읽기 쓰레드들과 업데이트 쓰레드들이 동시에 일을 할 수 있도록 하지 않던가요? ■

이는 “RCU는 정확히 무엇인가?” 하는 질문과, 아마도 “RCU는 어떻게 동작할 수 있는가?” 하는 질문을 이끌어낼 수 있을 겁니다 (또는, 드물지 않게, RCU는 동작할 수 없을 것이라는 단정을). 이 문서는 이런 질문들을 기본적 관점에서부터 다룹니다; 뒤의 일부는 RCU를 사용법과 API 관점에서 살펴봅니다. 마지막 부분은 또한 참고할 문서 목록을 포함합니다.

RCU는 세개의 기본적 메커니즘으로 만들어지는데, 첫번째는 항목 삽입에 사용되고, 두번째 것은 항목 삭제에, 그리고 세번째 것은 읽기 쓰레드들이 동시에의 항목 추가와 삭제에 문제 없이 동작하도록 하는데 사용됩니다. Section 9.5.2.1은 항목 추가를 위한 publish-subscribe 메커니즘을 설명하고, Section 9.5.2.2에서는

```

1 struct foo {
2     int a;
3     int b;
4     int c;
5 };
6 struct foo *gp = NULL;
7
8 /* . . . */
9
10 p = kmalloc(sizeof(*p), GFP_KERNEL);
11 p->a = 1;
12 p->b = 2;
13 p->c = 3;
14 gp = p;

```

Figure 9.20: Data Structure Publication (Unsafe)

먼저 시작된 RCU 읽기 쓰레드들을 어떻게 기다려서 항목 삭제가 가능하게 하는지 설명하며, Section 9.5.2.3에서는 최근에 업데이트된 오브젝트들의 여러 버전들을 어떻게 관리해서 동시에 항목 추가와 삭제를 가능하게 하는지 설명합니다. 마지막으로, Section 9.5.2.4에서는 RCU 기본사항을 요약합니다.

### 9.5.2.1 Publish-Subscribe Mechanism

RCU의 핵심 요소 중 하나는 데이터가 동시에 수정되고 있는데도 불구하고 안전하게 그 데이터를 읽을 수 있는 능력입니다. 동시에 항목 삽입에 이런 능력을 제공하기 위해, RCU는 공개-구독 (publish-subscribe) 메커니즘이라 생각될 수 있는 방법을 상요합니다. 예를 들어, 초기에 NULL인 전역 포인터 gp가 새로 할당되고 초기화된 데이터 구조체로의 포인터로 수정되려 한다고 생각해 봅시다. Figure 9.20에 보이는 코드 조각 (추가로 적절한 락킹을 포함해서)이 이 목적으로 사용될 수 있을 것입니다.

안타깝게도, 컴파일러와 CPU가 마지막 네개의 할당문이 순서대로 수행하도록 강제하는 것이 전혀 없습니다. gp로의 할당이 p 필드들의 초기화 전에 일어난다면, 동시에 수행중인 읽기 작업들은 이 초기화되지 않은 값들을 볼 수 있을 겁니다. 이것들이 순서를 지키도록 하기 위해 메모리 배리어들이 필요합니다만, 메모리 배리어들은 사용하기가 어렵기로 악명높습니다. 따라서 그것들을 공개 의미를 갖는 rcu\_assign\_pointer() 기능에 집어넣습니다. 그렇게 되면 마지막 네줄은 다음과 같이 될겁니다:

```

1 p->a = 1;
2 p->b = 2;
3 p->c = 3;
4 rcu_assign_pointer(gp, p);

```

이 rcu\_assign\_pointer()는 새 구조체를 공개하고, 컴파일러와 CPU가 gp로의 할당이 p로 참조되는 필드들의 할당 후에 수행하도록 강제할 겁니다. 하지만, 업데이트 작업에 순서를 맞추는 것만으로는

충분치 않은데, 읽기 작업도 적절하게 순서가 맞춰져야 하기 때문입니다. 다음과 같은 코드 조각의 예를 생각해 봅시다:

```

1 p = gp;
2 if (p != NULL) {
3     do_something_with(p->a, p->b, p->c);
4 }

```

이 코드 조각은 잘못된 순서에 문제가 없을 것처럼 보이지만, 안타깝게도 DEC Alpha CPU [McK05a, McK05b] 와 같은 예측하는 컴파일러 최적화는, 모든 안민든,  $p \rightarrow a$ ,  $p \rightarrow b$ , 그리고  $p \rightarrow c$  가  $p$  의 값 전에 메모리로부터 가져와질 수 있게 할 수 있습니다. 이런 현상은 컴파일러가  $p$  의 값을 추측하고  $p \rightarrow a$ ,  $p \rightarrow b$ , 그리고  $p \rightarrow c$  값을 가져온 후에 그 추측이 맞았는지 보기 위해  $p$  의 실제 값을 가져오는, 컴파일러의 값 추측 최적화의 경우에서 보기 가장 쉬울 겁니다. 이런 종류의 최적화는 상당히 공격적이고 미친 행위 같지만, 프로파일 기반의 최적화의 매크로에서는 실제로 일어나는 일입니다.

분명히, 우리는 컴파일러와 CPU로부터 이런 종류의 야바위질을 막아야 합니다. `rcu_dereference()` 기능은 이런 목적을 위해 필요한 어떤 메모리 배리어 인스트럭션과 컴파일러 지시어들을 사용합니다.<sup>8</sup>

```

1 rCU_read_lock();
2 p = rCU_dereference(gp);
3 if (p != NULL) {
4     do_something_with(p->a, p->b, p->c);
5 }
6 rCU_read_unlock();

```

따라서 `rcu_dereference()` 함수는 특정 포인터로 주어지는 값에 대한 구독으로, 뒤따르는 `dereference` 오퍼레이션들은 해당 포인터를 공개한, 연관된 `rcu_assign_pointer()` 오퍼레이션 전에 발생한 초기화 작업의 결과들을 보게 될 것이 보장된다고 이해될 수 있습니다. `rcu_read_lock()` 과 `rcu_read_unlock()` 함수 호출들은 반드시 필요합니다: 이것들은 RCU read-side 크리티컬 섹션을 정의합니다. 이것들의 목적인 Section 9.5.2.2 에서 설명됩니다만, 이것들은 결코 스피닝하거나 블락킹 하지 않고, `list_add_rcu()` 가 동시에 수행되는 것을 막지도 않습니다. 사실, `CONFIG_PREEMPT` 옵션이 켜져있지 않은 커널에서 이것들은 아무 코드도 생성하지 않습니다.

이론상으로는 `rcu_assign_pointer()` 와 `rcu_`

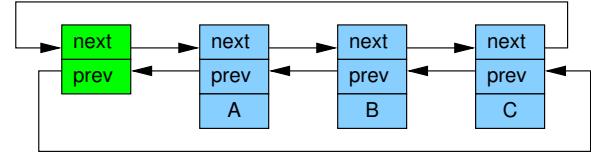


Figure 9.21: Linux Circular Linked List



Figure 9.22: Linux Linked List Abbreviated

```

1 struct foo {
2     struct list_head *list;
3     int a;
4     int b;
5     int c;
6 };
7 LIST_HEAD(head);
8
9 /* . . . */
10
11 p = kmalloc(sizeof(*p), GFP_KERNEL);
12 p->a = 1;
13 p->b = 2;
14 p->c = 3;
15 list_add_rcu(&p->list, &head);

```

Figure 9.23: RCU Data Structure Publication

`dereference()` 는 상상할 수 있는 RCU 로 보호되는 데이터 구조는 얼마든지 만들 수 있지만, 실제로는 고차원의 방법을 사용하는게 나은 경우가 많이 있습니다. 그런 이유로, `rcu_assign_pointer()` 와 `rcu_dereference()` 함수들이 리눅스에 있는 리스트 조정 API 의 특별한 RCU 사용 버전에 내장되어 있습니다. 리눅스는 이중 링크드 리스트의 두 가지 버전을 가지고 있는데, 순환 형태의 `struct list_head` 와 선형의 `struct hlist_head/struct hlist_node` 쌍입니다. 앞의 버전은 Figure 9.21 에 그려져 있는데, (왼쪽의) 초록 상자는 리스트 헤더를 나타내고 (오른쪽의 세개의) 파란 박스들은 리스트의 원소들을 의미합니다. 이 방법은 다루기가 힘들기 때문에 Figure 9.22 에 보인 것처럼 헤더 없이 (파란) 원소들만을 보이는 형태로 간략화해서 나타낼 수 있습니다.

이 링크드 리스트에 포인터 공개 예제의 기법을 적용하는 것은 Figure 9.23 에 보여진 코드와 같은 형태로 귀결될 겁니다.

Line 15는 여러개의 `list_add_rcu()` 가 동시에 수행되는 것을 막기 위해 어떤 다른 동기화 메커니즘 (가장 흔하게는 어떤 종류의 락) 을 사용해야만 합니다. 하지만, 그런 동기화는 이 `list_add()` 의 수행을

<sup>8</sup> 리눅스 커널에서, `rcu_dereference()` 는 `volatile` 캐스팅으로 구현되고, DEC Alpha에서는 메모리 배리어 인스트럭션으로 구현됩니다. C11 과 C++11 표준에서는 `memory_order_consume` 이 `rcu_dereference()` 지원을 제공하기 위한 의도로 만들어졌습니다만, 이를 `native`로 구현한 컴파일러는 아직 없습니다. (컴파일러들은 대신 `memory_order_consume` 을 `memory_order_acquire` 로 강화시켜서, 약한 순서 규칙의 시스템에서는 필요없는 메모리 배리어 인스트럭션을 만들니다.)

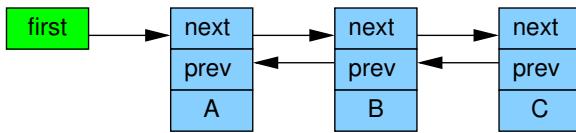


Figure 9.24: Linux Linear Linked List

```

1 struct foo {
2     struct hlist_node *list;
3     int a;
4     int b;
5     int c;
6 };
7 HLIST_HEAD(head);
8
9 /* . . . */
10
11 p = kmalloc(sizeof(*p), GFP_KERNEL);
12 p->a = 1;
13 p->b = 2;
14 p->c = 3;
15 hlist_add_head_rcu(&p->list, &head);

```

Figure 9.25: RCU hlist Publication

RCU 읽기 작업들과 동시에 수행되는 것을 못하게 하지는 않습니다.

RCU로 보호되는 리스트를 구독하는 행위는 간단합니다:

```

1 rCU_read_lock();
2 list_for_each_entry_rcu(p, head, list) {
3     do_something_with(p->a, p->b, p->c);
4 }
5 rCU_read_unlock();

```

앞의 `list_add_rcu()` 함수는 원소를 공개하고, 특정 리스트의 헤드에 집어넣고, 이에 연관된 `list_for_each_entry_rcu()` 호출이 정상적으로 같은 원소를 구독하게 될것을 보장합니다.

**Quick Quiz 9.20:** `list_add_rcu()` 와 정확히 똑같은 시간에 `list_for_each_entry_rcu()` 이 수행되면 segfault 가 날 수 있을 것 같은데, 이걸 무엇이 방지해 주나요? ■

리눅스의 다른 이중 링크드 리스트인 `hlist`는 선형 리스트인데, 이는 헤더로의 포인터만이 필요하지 Figure 9.24에 보여진 순환 형태의 리스트처럼 두개의 포인터가 필요하진 않습니다. 따라서, `hlist`의 사용은 해시 버킷 배열들이나 커다란 해시 테이블에서는 메모리 사용량을 반으로 줄일 수 있습니다. 앞에서와 같이, 이 형태는 다루기가 까다로우므로, `hlist`들은 Figure 9.22에 보인 것과 같은 형태로 간략화 될 겁니다.

새로운 원소를 RCU로 보호되는 `hlist`에 공개하는 건 as shown in Figure 9.25에 보여진 것처럼, 순환형 리스트에서 했던 것과 상당히 유사합니다.

앞에서와 같이, line 15는 예를 들면 락과 같은, 어떤

종류의 동기화 메커니즘으로 보호되어야만 합니다.

RCU로 보호되는 `hlist`를 구독하는 행위 역시 순환형 리스트에서와 비슷합니다:

```

1 rCU_read_lock();
2 hlist_for_each_entry_rcu(p, head, list) {
3     do_something_with(p->a, p->b, p->c);
4 }
5 rCU_read_unlock();

```

RCU 공개와 구독 기능들의 집합이 Table 9.1에 “구독취소” 또는 철회를 위한 추가적인 기능들과 함께 표시되어 있습니다.

`list_replace_rcu()`, `list_del_rcu()`, `hlist_replace_rcu()`, and `hlist_del_rcu()` API들이 복잡도를 더함을 알아두세요. 교체되거나 삭제된 데이터 원소를 메모리에서 해제하는데 안전한 시점은 언제일까요? 자세히 들어가서, 모든 읽기 작업들이 특정 데이터 원소로의 레퍼런스들을 해제한 시점을 어떻게 하면 알 수 있을까요?

이 질문들은 다음의 섹션에서 다루어집니다.

### 9.5.2.2 Wait For Pre-Existing RCU Readers to Complete

가장 기본적인 형태에서, RCU는 일들이 끝나기를 기다리는 방법입니다. 물론, RCU 외에도 일들이 끝나길 기다리는 훌륭한 방법들이 여럿 있는데, 레퍼런스 카운트, reader-writer lock, 이벤트 등등이 포함됩니다. RCU의 커다란 장점은 각각의 (대략) 20,000 개의 서로 다른 일들을 명시적으로 그 모든 것들을 각각 정보를 쫓아가지 않고, 성능 하락, 확장성 제한, 복잡한 데드락 시나리오, 그리고 명시적으로 정보 쫓는 방법에서 필연적인 메모리 누수 문제들을 걱정할 필요 없이 기다릴 수 있다는 겁니다.

RCU의 경우에, 기다려지고 있는 일들은 “RCU read-side 크리티컬 섹션”이라 불립니다. 하나의 RCU read-side 크리티컬 섹션은 `rcu_read_lock()` 함수로 시작되고, 그에 연관되는 `rcu_read_unlock()` 함수로 종료됩니다. RCU read-side 크리티컬 섹션들은 중첩될 수 있고, 어떤 코드든 그 코드가 명시적으로 블락하거나 잠들지 않는 한 (SRCU [McK06] 라고 불리는 특별한 형태의 RCU가 SRCU read-side 크리티컬 섹션 내에서의 일반적인 잠들기를 가능하게 하긴 하지만), 그 안에 얼마든지 들어갈 수 있습니다. 이런 규칙에 동의한다면, 코드에서 원하는 부분이라면 어떤 부분이든 완료되기를 기다리는데에 RCU를 사용할 수 있습니다.

RCU는 언제 이런 기다리는 중인 일들이 종료되었는지를 간접적으로 판단해내는 것으로 이 기능을 구현합니다 [McK07f, McK07a].

자세히 말하자면, Figure 9.26에 보여진 것처럼, RCU는 전부터 존재했던 RCU read-side 크리티컬 섹션들이

Category	Publish	Retract	Subscribe
Pointers	rcu_assign_pointer()	rcu_assign_pointer(..., NULL)	rcu_dereference()
	list_add_rcu()	list_del_rcu()	list_for_each_entry_rcu()
	list_replace_rcu()		
Lists	hlist_add_after_rcu()	hlist_del_rcu()	hlist_for_each_entry_rcu()
	hlist_add_before_rcu()		
	hlist_add_head_rcu()		
	hlist_replace_rcu()		

Table 9.1: RCU Publish and Subscribe Primitives

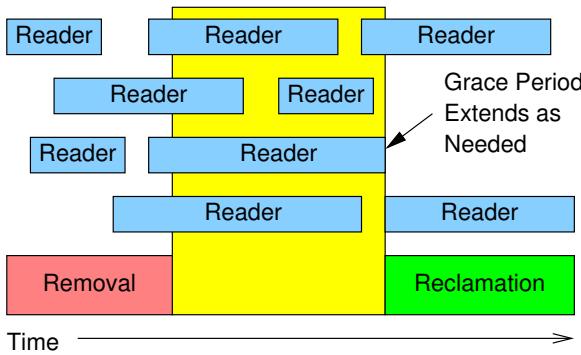


Figure 9.26: Readers and RCU Grace Period

그 크리티컬 섹션들에서 수행되는 메모리 오퍼레이션 등이 완전히 끝나기를 기다리는 한 가지 방법입니다. 하지만, 주어진 grace period의 시작 후에 시작된 RCU read-side 크리티컬 섹션들은 그 grace period의 종료 이후까지 수행될 수도 있음을 기억해 두십시오.

다음의 슈도코드는 RCU를 이용해 읽기 작업들을 기다리는 알고리즘들의 기본적 형태를 보입니다:

- 링크드 리스트에서 한 원소를 바꿔치기하거나 하는 식으로 변경을 만듭니다.
- 전부터 존재했던 RCU read-side 크리티컬 섹션들이 완전히 종료되길 기다립니다 (예를 들어, synchronize\_rcu() 기능이나 그 비동기 버전으로 다음 grace period가 끝난 후에 특정 함수를 호출해주는 call\_rcu()를 이용해서). 여기서의 핵심은 뒤이어지는 RCU read-side 크리티컬 섹션들은 이제는 제거된 원소로의 레퍼런스를 얻을 수 없다는 점입니다.
- 예를 들어 앞서 교체된 원소를 메모리에서 해제하는 식으로 정리를 합니다.

Figure 9.27에 보여진 코드 조각은 Section 9.5.2.1에서 가져와진 것으로, 이 프로세스를 보여주는데, 필드 a는 검색을 위한 키로 사용됩니다.

```

1 struct foo {
2     struct list_head *list;
3     int a;
4     int b;
5     int c;
6 };
7 LIST_HEAD(head);
8
9 /* . . . */
10
11 p = search(head, key);
12 if (p == NULL) {
13     /* Take appropriate action, unlock, & return. */
14 }
15 q = kmalloc(sizeof(*p), GFP_KERNEL);
16 *q = *p;
17 q->b = 2;
18 q->c = 3;
19 list_replace_rcu(&p->list, &q->list);
20 synchronize_rcu();
21 kfree(p);

```

Figure 9.27: Canonical RCU Replacement Example

Line 19, 20, 21은 앞에서 이야기한 세개의 스텝을 보입니다. Line 16-19이 RCU (“read-copy update”)에 그 이름을 줍니다: 동시의 *read*를 허용하면서, line 16은 *copy*를 하고 line 17-19에서 실제 *update*를 합니다.

Section 9.5.1에서 이야기된 것처럼, synchronize\_rcu() 기능은 매우 간단할 수 있습니다 (“장난감” RCU 구현을 더 보기 위해선 Section 9.5.5을 참고하시기 바랍니다). 하지만, 상품 수준의 구현들은 복잡하고 희귀한 경우들을 처리해야하고 강력한 최적화를 포함해야하는데, 둘 다 상당한 복잡도가 생기게 하고 맙니다. synchronize\_rcu()의 간단한 개념적 구현이 있음을 알게 된 건 좋지만, 다른 질문들이 남습니다. 예를 들어, RCU 읽기 작업들은 동시에 업데이트 되는 리스트를 돌아다니면서 정확히 뭘 보게 되는 걸까요? 이 질문을 다음 섹션에서 다루도록 합니다.

### 9.5.2.3 Maintain Multiple Versions of Recently Updated Objects

이 섹션은 RCU가 동기화로부터 자유로운 읽기 작업들을 허용하기 위해 리스트의 여러 버전들을 어떻게 관리

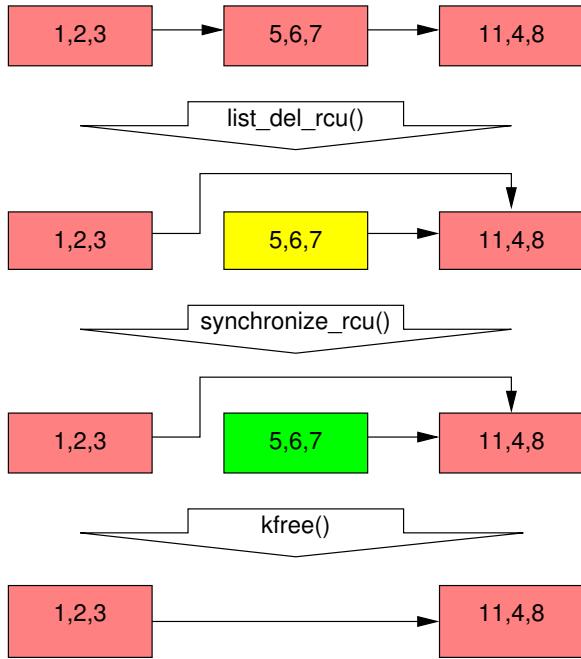


Figure 9.28: RCU Deletion From Linked List

하는지 보입니다. 주어진 읽기 쓰레드에 의해 레퍼런스 될 수도 있는 원소가 해당 읽기 쓰레드가 자신의 RCU read-side 크리티컬 섹션을 유지하고 있는 동안에도 손상되지 않은채로 어떻게 유지될 수 있는지를 두개의 예제로 보일 겁니다. 첫번째 예제는 리스트 원소의 삭제를 보이고, 두번째 예제는 원소의 교체를 보이도록 하겠습니다.

**Example 1: Maintaining Multiple Versions During Deletion** 이제 Section 9.5.1에서의 원소 삭제 예제를 다시 들여다 보되, 이번에는 그 아래의 RCU에 있는 기본적인 개념에 대한 확실한 이해와 함께입니다. 이 새로운 버전의 삭제 예제를 시작하기 위해, Figure 9.27의 line 11-21을 다음과 같이 보이게 수정할 겁니다:

```

1 p = search(head, key);
2 if (p != NULL) {
3     list_del_rcu(&p->list);
4     synchronize_rcu();
5     kfree(p);
6 }

```

이 코드는 Figure 9.28에 보인 것처럼 리스트를 업데이트 할 겁니다. 각 원소의 세개의 숫자는 필드 a, b, c의 값들을 각각 나타냅니다. 빨간색으로 칠해진 원소들은 RCU 읽기 쓰레드들이 그것들로의 레퍼런스를 가질 수 있음을 나타내는데, 따라서 다이어그램의 꼭대

기에는 최초의 상태에서는 모든 원소들이 빨간색으로 칠해져 있습니다. 뒤로의 포인터들과 리스트의 tail로부터 head로의 링크는 가독성을 위해 삭제해 둔 점을 알아 두시기 바랍니다.

Line 3에서의 `list_del_rcu()`가 완료된 후에, 5, 6, 7 원소는 Figure 9.28의 두번째 줄에 보여진 것처럼 리스트에서 삭제되어 있습니다. 읽기 쓰레드들은 업데이트 쓰레드들과 직접적으로 동기화를 하지 않으므로, 읽기 쓰레드들은 동시에 이 리스트를 스캔하고 있을 수 있습니다. 이런 동시의 읽기 쓰레드들은 이번에 삭제된 원소를 탐색에 따라서는 볼 수도, 보지 않을 수도 있습니다. 하지만, 이번에 삭제된 원소로의 포인터를 가져온 후에 한동안 지연된 (ex: 인터럽트나 ECC 메모리 에러, 또는 CONFIG\_PREEMPT\_RT 커널에서라면 preemption으로 인해서) 읽기 쓰레드들은 이 삭제로부터 상당한 시간이 흐른 후에도 이 리스트의 과거 버전을 보게 될 수도 있습니다. 따라서, 이 리스트의 두개의 버전이 있는 셈인데, 하나는 5, 6, 7 원소를 가지고 있고 또 다른 하나는 가지고 있지 않습니다. 이 그림에서 두번째 줄의 5, 6, 7 원소는 노란색으로 칠해져 있는데, 오래된 읽기 쓰레드들은 여전히 레퍼런스를 가지고 있을 수 있지만, 새로 시작된 읽기 쓰레드들은 그로의 레퍼런스를 얻을 수 없음을 의미합니다.

읽기 쓰레드들은 각자의 RCU read-side 크리티컬 섹션들에서 빠져나온 후에는 element 5, 6, 7로의 레퍼런스를 얻을 수 없음을 기억하기 바랍니다. 따라서, 일단 line 4에서의 `synchronize_rcu()`가 완료되면, 모든 앞서 존재하던 읽기 쓰레드들은 완료된 것이 보장되므로, 이 원소를 레퍼런스 하는 읽기 쓰레드들은 존재할 수 없어지는데 Figure 9.28의 세번째 줄에 녹색으로 색칠됨으로써 이 상황이 나타내어져 있습니다.

이 시점에서, 5, 6, 7 원소는 Figure 9.28의 마지막 줄에 나타나 있듯이 안전하게 메모리 해제될 수 있습니다. 이 시점에서, 원소 5, 6, 7의 삭제가 완료되었습니다. 다음 섹션에서는 교체를 다룹니다.

**Example 2: Maintaining Multiple Versions During Replacement** 교체의 예제 설명을 위해, 여기 Figure 9.27 예제의 마지막 몇 줄의 코드를 붙여넣습니다:

```

1 q = kmalloc(sizeof(*p), GFP_KERNEL);
2 *q = *p;
3 q->b = 2;
4 q->c = 3;
5 list_replace_rcu(&p->list, &q->list);
6 synchronize_rcu();
7 kfree(p);

```

리스트의 초기의 상태는 p 포인터를 포함해서 삭제 예제와 동일한데, Figure 9.29의 첫번째 줄에 보여져 있습니다.

앞에서와 마찬가지로, 각 원소의 세개의 숫자는 필드

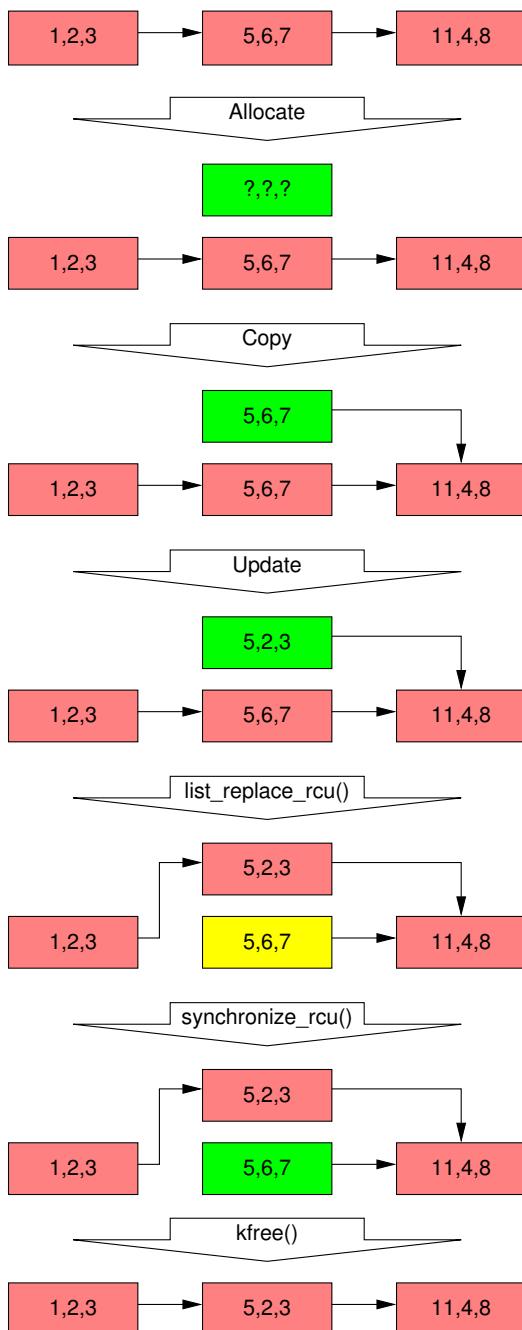


Figure 9.29: RCU Replacement in Linked List

a, b, c 를 각각 나타냅니다. 빨간 원소들은 읽기 쓰레드들에 의해 레퍼런스 될 수도 있고, 읽기 쓰레드들은 업데이트 쓰레드들과 직접 동기화를 하지 않기 때문에 읽기 쓰레드들은 이 전체 교체 프로세스와 동시에 수행될 수 있습니다. 이번에도 뒤쪽으로의 포인터들과 리스트의 tail에서 head로의 링크는 가독성을 위해 제거되었음을 참고 바랍니다.

아래의 글은 5,6,7 원소를 5,2,3 으로 모든 읽기 쓰레드가 이 두 값들 중 하나만 보도록 하면서 어떻게 교체해야 하는지 설명합니다.

Line 1 은 교체할 원소를 `kmalloc()` 해서 Figure 9.29 의 두번째 줄에 보여진 것과 같은 상태가 만들어지게 합니다. 이 시점에서는, 어떤 읽기 쓰레드도 이 새로 만들어진 원소로의 레퍼런스를 가질 수 없고 (녹색 색깔로 이를 나타냅니다), 이 원소는 아직 초기화되지 않았습니다 (물음표로 나타내어집니다).

Line 2 에서는 예전 원소의 값을 새 원소로 복사해서 Figure 9.29 의 세번째 줄에 보여진 상태를 만들습니다. 이 새로 만들어진 원소는 여전히 읽기 쓰레드들에 의해 레퍼런스될 수는 없지만, 이제 초기화는 되었습니다.

Line 3 는 Figure 9.29 의 네번째 줄에 보여진 것처럼 `q->b` 를 값 “2” 로, 그리고 line 4 는 `q->c` 를 값 “3” 으로 바꿉니다.

이제, line 5 는 교체를 행해서 새 원소가 읽혀질 수 있게 만드는데, 따라서 Figure 9.29 의 다섯번째 줄에 빨간색으로 칠해져 있습니다. 이 시점에서는 앞에서와 같이, 두가지 버전의 리스트가 존재합니다. 전부터 있던 읽기 쓰레드들은 5,6,7 원소를 볼 수 있지만 (따라서 노란색으로 칠해져 있습니다), 새 읽기 쓰레드들은 그대신 5,2,3 원소를 볼겁니다. 하지만 어떤 읽기 쓰레드들이든 제대로 형태를 갖춘 리스트만을 볼 것이 보장됩니다.

Line 6 의 `synchronize_rcu()` 가 리턴한 후에는, `grace period` 는 지나갔고, 따라서 `list_replace_rcu()` 전에 시작된 모든 읽기는 완료된 상태입니다. 특히, 5,6,7 원소로의 레퍼런스를 가지고 있는 모든 읽기 쓰레드들은 각자의 RCU read-side 크리티컬 섹션들을 빠져나왔음이 보장되고, 따라서 레퍼런스를 계속해서 잡고 있을 수 없습니다. 따라서, 과거의 원소로의 레퍼런스를 여전히 잡고 있는 읽기 쓰레드는 더이상 있을 수 없는데, 이 상황이 Figure 9.29 의 여섯번째 줄에 초록색으로 나타내어져 있습니다. 읽기 쓰레드들의 관점에서 리스트의 단일 버전만이 존재하는데, 예전 원소는 새 원소로 바뀌어 있습니다.

Line 7 에서의 `kfree()` 후에 이 리스트는 Figure 9.29 의 마지막 줄에 보여진 것처럼 됩니다.

RCU 는 교체의 경우에 의해서 이름지어졌다는 사실에도 불구하고, 리눅스 커널 안에서의 RCU 사용 예의 대다수는 Section 9.5.2.3. 의 간단한 삭제의 케이스에 기반해 있습니다.

**Discussion** 이 예제들은 모든 업데이트 오퍼레이션들에 뮤텍스가 잡혀 있다고 가정을 하고 있는데, 이 말은 한번에 리스트의 버전은 최대 두개까지만 존재할 수 있음을 의미합니다.

**Quick Quiz 9.21:** 리스트의 버전이 두개보다 많을 수 있도록 하기 위해서는 삭제 예제를 어떻게 수정해야 할까요? ■

**Quick Quiz 9.22:** 어떤 시점에 하나의 리스트는 RCU 버전들을 몇개까지 가질 수 있을까요? ■

이 일련의 이벤트들은 RCU 업데이트들이 어떻게 여러 버전들을 사용해 동시에 수행중인 읽기 작업들에도 불구하고 안전하게 변경을 처리하는지 보입니다. 물론, 일부 알고리즘들은 여러 버전들을 잘 처리하지 못합니다. 그런 알고리즘을 RCU에 적용하는 테크닉 [McK04]들이 있지만, 이것들은 이 섹션의 범위를 넘어섭니다.

#### 9.5.2.4 Summary of RCU Fundamentals

이 섹션에서는 RCU 기반 알고리즘들의 세가지 기본 컴포넌트들을 설명했습니다:

1. 새로운 데이터의 추가를 위한 공개-구독 메커니즘,
2. 전부터 존재했던 RCU 읽기 쓰래드들이 종료되기 위해 기다리는 방법, 그리고
3. 동시에 수행중인 RCU 읽기 쓰래드들에 피해를 주거나 지나치게 대기하도록 만들지 않고 변화를 할 수 있도록 여러 버전들을 관리하는 방법.

**Quick Quiz 9.23:** `rcu_read_lock()` 과 `rcu_read_unlock()` 함수는 스픬하지도 블락하지도 않는데 어떻게 RCU 업데이트 쓰래드들이 RCU 읽기 쓰래드들을 대기시킬 수가 있나요? ■

이 세개의 RCU 컴포넌트들은 데이터가 동시에 수행되는 읽기 쓰래드들에 상관없이 업데이트 되도록 하고, 놀랍도록 다양한, 다른 종류의 RCU 기반의 알고리즘들을 구현하는 다른 방법들로 조합될 수 있는데, 그 중 일부는 다음 섹션에서 설명하겠습니다.

### 9.5.3 RCU Usage

이 섹션은 “왜 RCU 인가?”라는 질문에 대해 RCU가 사용될 수 있는 경우에 대한 관점에서 답변해 보겠습니다. RCU는 일부 존재하는 메커니즘을 대체하는데에 가장 자주 사용되기 때문에, Table 9.2에 보여진 것처럼 그런 메커니즘들과의 관계에 대한 점을 중심적으로 알아보겠습니다. 이 테이블에 나열된 섹션들을 뒤이어서, Section 9.5.3.9에서는 요약을 제공합니다.

Mechanism RCU Replaces	Section
Reader-writer locking	Section 9.5.3.2
Restricted reference-counting mechanism	Section 9.5.3.3
Bulk reference-counting mechanism	Section 9.5.3.4
Poor man's garbage collector	Section 9.5.3.5
Existence Guarantees	Section 9.5.3.6
Type-Safe Memory	Section 9.5.3.7
Wait for things to finish	Section 9.5.3.8

Table 9.2: RCU Usage

```

1 struct route_entry {
2     struct rcu_head rh;
3     struct cds_list_head re_next;
4     unsigned long addr;
5     unsigned long iface;
6     int re_freed;
7 };
8 CDS_LIST_HEAD(route_list);
9 DEFINE_SPINLOCK(routelock);
10
11 unsigned long route_lookup(unsigned long addr)
12 {
13     struct route_entry *rep;
14     unsigned long ret;
15
16     rcu_read_lock();
17     cds_list_for_each_entry_rcu(rep, &route_list,
18         re_next) {
19         if (rep->addr == addr) {
20             ret = rep->iface;
21             if (ACCESS_ONCE(rep->re_freed))
22                 abort();
23             rcu_read_unlock();
24             return ret;
25         }
26     }
27     rcu_read_unlock();
28     return ULONG_MAX;
29 }

```

Figure 9.30: RCU Pre-BSD Routing Table Lookup

#### 9.5.3.1 RCU for Pre-BSD Routing

Figure 9.30 와 9.31는 RCU로 보호되는 Pre-BSD 라우팅 테이블을 위한 코드를 보이고 있습니다 (`route_rcu.c`). 앞의 것은 데이터 구조들과 `route_lookup()` 을, 뒤의 것은 `route_add()` 와 `route_del()` 을 위한 코드입니다.

Figure 9.30에서, line 2는 RCU reclamation에 사용되는 `->rh` 필드를 보이고, line 6는 해제 후 사용 검사를 위한 `->re_freed` 필드를 보이며, line 16, 17, 23, 그리고 27은 RCU read-side 보호 코드를 보이고, line 21과 22에서 해제 후 사용 여부 검사를 합니다. Figure 9.31에서, line 12, 14, 31, 36, 그리고 41에서 update-side 락킹을 하며, line 13과 35에서 RCU update-side 보호를 하고, line 37에서 grace period가 하나 지나간 후에 `route_cb()` 를 호출되게 하고, line 18-25에서 `route_cb()` 를 정의합니다. 이는 똑바로 동작하는 구현을 위해 추가되는 최소한의 코드입니다.

```

1 int route_add(unsigned long addr,
2             unsigned long interface)
3 {
4     struct route_entry *rep;
5
6     rep = malloc(sizeof(*rep));
7     if (!rep)
8         return -ENOMEM;
9     rep->addr = addr;
10    rep->iface = interface;
11    rep->re_freed = 0;
12    spin_lock(&routelock);
13    cds_list_add_rcu(&rep->re_next, &route_list);
14    spin_unlock(&routelock);
15    return 0;
16 }
17
18 static void route_cb(struct rcu_head *rhp)
19 {
20     struct route_entry *rep;
21
22     rep = container_of(rhp, struct route_entry, rh);
23     ACCESS_ONCE(rep->re_freed) = 1;
24     free(rep);
25 }
26
27 int route_del(unsigned long addr)
28 {
29     struct route_entry *rep;
30
31     spin_lock(&routelock);
32     cds_list_for_each_entry(rep, &route_list,
33                            re_next) {
34         if (rep->addr == addr) {
35             cds_list_del_rcu(&rep->re_next);
36             spin_unlock(&routelock);
37             call_rcu(&rep->rh, route_cb);
38             return 0;
39         }
40     }
41     spin_unlock(&routelock);
42     return -ENOENT;
43 }

```

Figure 9.31: RCU Pre-BSD Routing Table Add/Delete

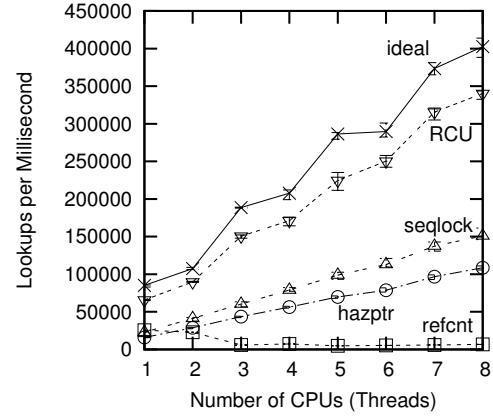


Figure 9.32: Pre-BSD Routing Table Protected by RCU

Figure 9.32 는 read-only 워크로드에서의 성능을 보입니다. RCU 는 상당히 잘 확장되어서, 이상적 성능에 가까운 성능을 보입니다. 하지만, 이 데이터는 userspace RCU 의 RCU\_SIGNAL 사용 버전 [Des09, MDJ13c] 을 사용해서 생성된 것으로, `rcu_read_lock()` 과 `rcu_read_unlock()` 이 약간의 코드를 생성합니다. `rcu_read_lock()` 과 `rcu_read_unlock()` 에 아무 코드도 생성하지 않는 QSBR 버전의 RCU 를 사용한다면 어떻게 될까요? (Section 9.5.1 를 참고하고, RCU QSBR 에 대한 논의를 위해선 Figure 9.19 를 참고하세요.)

그에 대한 답이 RCU QSBR 결과를 RCU 와 ideal 사이에 보여주는 Figure 9.33 에 있습니다. RCU QSBR 은 바랬던 대로 이상적인 동기화를 아예 하지 않는 워크로드와 거의 동일한 성능과 확장성을 갖습니다.

**Quick Quiz 9.24:** RCU QSBR 은 왜 이상적 결과와 동일한 결과를 보이지 않는 거죠? ■

**Quick Quiz 9.25:** RCU QSBR 의 read-side 성능이 이렇게 좋은데, 왜 다른 종류의 userspace RCU 를 신경 써야 하죠? ■

### 9.5.3.2 RCU is a Reader-Writer Lock Replacement

리눅스 커널에서의 가장 흔한 RCU 의 사용은 읽기기 대부분인 상황들에서의 reader-writer 락킹의 대체입니다. 더도 아니고 덜도 아니고, 이런 RCU 의 사용은 제게는 처음부터 곧장 그래야 할 것처럼 보이진 않았는데, 실제로 저는 1990년대 초기에 범용의 RCU 구현을 만들기 전에 경량의 reader-writer 락 [HW92]<sup>9</sup> 을 구현하려 했습니다. 제가 해당 경량 reader-writer 락을 위해 상상했던

<sup>9</sup> 2.4 리눅스 커널의 brlock 과 더 최신의 리눅스 커널 버전들의 lglock 과 유사합니다

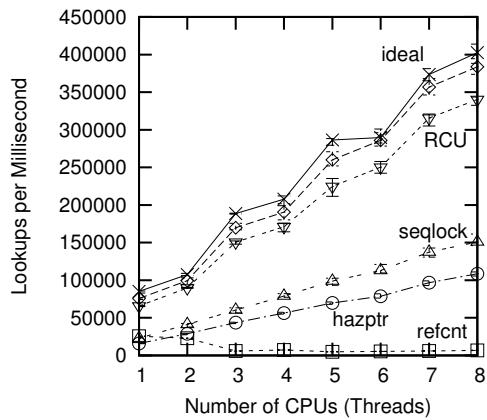


Figure 9.33: Pre-BSD Routing Table Protected by RCU QSBR

모든 각각의 사용 케이스들은 대신 RCU로 구현되었습니다. 사실, 그건 그 경량 reader-writer 락이 처음으로 사용되기보다 3년도 더 전의 일입니다. 이봐요, 과연 제가 절 바보라고 생각했을꺼라고 생각해요?

RCU와 reader-writer 락킹 사이의 핵심적인 유사점은 둘다 병렬로 수행될 수 있는 read-side 크리티컬 섹션들을 가지고 있다는 점입니다. 사실, 어떤 경우에 있어서는, RCU API로 연관된 reader-writer 락 API 멤버들을 기계적으로 대체하는 것이 가능합니다. 하지만 먼저, 왜 그려려 하나요?

RCU의 장점들은 성능, 데드락에의 내성, 그리고 리얼타임 대기시간을 포함합니다. 물론, RCU에도 한계들이 있는데, 읽기 쓰레드들과 업데이트 쓰레드들이 동시에 수행될 수 없고, 낮은 중요도의 RCU 읽기 쓰레드들이 grace period가 지나가길 기다리고 있는 높은 중요도의 쓰레드들을 블락시킬 수 있으며, 이 grace-period 대기시간은 수 밀리세컨드를 넘길 수 있다는 점등이 포함됩니다. 이런 장점들과 제한점들을 다음 섹션들에서 이야기 하겠습니다.

**Performance** RCU의 reader-writer 락킹에 대비한 읽기 작업 성능의 이점이 Figure 9.34에 그려져 있습니다.

**Quick Quiz 9.26:** 이게 뭐죠? 3GHz에서의 클락 시간이 300 피코세컨드 가 넘는데 대체 어떻게 RCU는 100 펜토세컨드의 오버헤드를 갖는다고 제가 믿을 수 있을 거라고 생각하세요? ■

reader-writer 락킹은 단일 CPU 위에서 RCU보다 열 배가량 느리고 16개의 CPU 위에서는 100배가 더 느리다는 점을 알아두세요. 반면, RCU는 상당히 잘 확장됩니다. 두 케이스 모두, 에러바들은 양쪽으로 표준편차 만큼의 크기를 갖습니다.

더 완화된 그림은 CONFIG\_PREEMPT 커널에서 볼

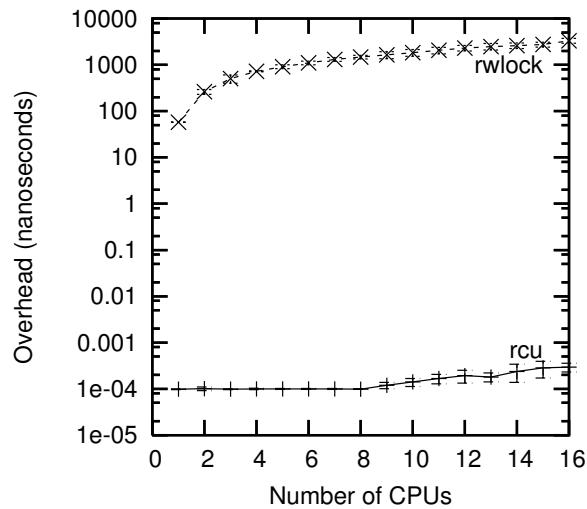


Figure 9.34: Performance Advantage of RCU Over Reader-Writer Locking

수 있을텐데, 그렇다 하더라도 Figure 9.35에서 볼 수 있듯이 RCU는 여전히 reader-writer 락킹을 10배에서 1000배까지 압도하는 모습을 보입니다. 많은 수의 CPU들에서의 reader-writer 락킹의 오버헤드의 성능이 높은 가변성을 보세요. 그림의 에러바들은 양쪽으로 표준편차 만큼의 크기를 갖습니다.

물론, Figure 9.35에 보인 reader-writer 락킹의 낮은 성능은 비현실적이게 짧은 크리티컬 섹션들로 인해 상당히 과장되었습니다. RCU의 성능상 이점은 16-CPU 환경에서 y축은 read-side 기능들의 오버헤드와 크리티컬 섹션의 오버헤드의 합을 나타내는 Figure 9.36에서 보인 것처럼, 크리티컬 섹션의 오버헤드가 늘어날수록 덜 뚜렷해집니다.

**Quick Quiz 9.27:** 크리티컬 섹션 오버헤드가 늘어나면 왜 rwlock의 오버헤드와 가변성이 모두 줄어드는 거죠? ■

하지만, 이 관측은 여러 시스템 콜들이 (그리고 따라서 그것들이 포함하고 있는 모든 RCU read-side 크리티컬 섹션들도) 수 마이크로세컨드 내에 완료될 수 있다는 사실로 좀 완화되어야만 합니다.

또한, 다음 섹션에서 이야기 되겠지만, RCU read-side 기능들은 거의 전부 데드락에 내성을 가지고 있습니다.

**Deadlock Immunity** RCU가 읽기가 대부분인 워크로드들에게 상당한 성능 이득을 제공하긴 하지만, 사실 RCU를 만들게 된 첫번째 목적은 read-side의 데드락에 대한 내성을입니다. 이 내성은 RCU의 read-side 기능들은 블락도, 스피ニング도, 심지어 뒤로 돌아가기도 하지

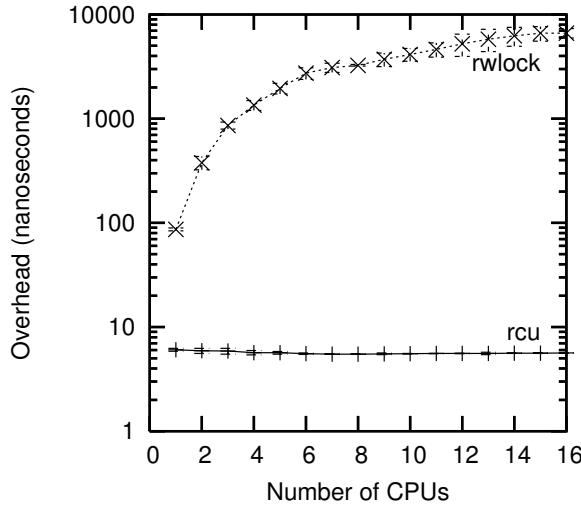


Figure 9.35: Performance Advantage of Preemptible RCU Over Reader-Writer Locking

않으며, 따라서 그것들의 수행 시간이 결정론적이라는 사실에서 기인합니다. 따라서 이것들이 데드락 사이클에 연관되는 것은 불가능합니다.

**Quick Quiz 9.28:** 이 데드락 내성이 어떤 예외가 있을까요, 그리고 만약 그렇다면, 어떤 일련의 이벤트들이 데드락을 이끌어 낼 수 있을까요? ■

RCU의 read-side 데드락 내성의 흥미로운 결론은 무조건적으로 RCU 읽기 쓰레드를 RCU 업데이트 쓰레드로 업그레이드시키는게 가능하다는 것입니다. Reader-writer 락킹을 사용해서 그런 업그레이드를 하려 하면 데드락이 날 것입니다. RCU read-to-update 업그레이드를 하는 예제 코드 조각은 다음과 같습니다:

```

1 rCU_read_lock();
2 list_for_each_entry_rcu(p, &head, list_field) {
3     do_something_with(p);
4     if (need_update(p)) {
5         spin_lock(my_lock);
6         do_update(p);
7         spin_unlock(&my_lock);
8     }
9 }
10 rCU_read_unlock();

```

`do_update()`는 락의 보호 하에 실행되었다는 점, 그리고 RCU read-side 보호 하에 실행되었다는 점에 주의하세요.

RCU의 데드락 내성의 또 다른 흥미로운 결론은 우선순위 역전 문제의 커다란 클래스에의 내성입니다. 예를 들어, 낮은 우선순위 RCU 읽기 쓰레드들은 높은 우선순위의 RCU 업데이트 쓰레드의 update-side 락을 잡는 걸 막을 수 없습니다. 유사하게, 낮은 우선순위 RCU 업

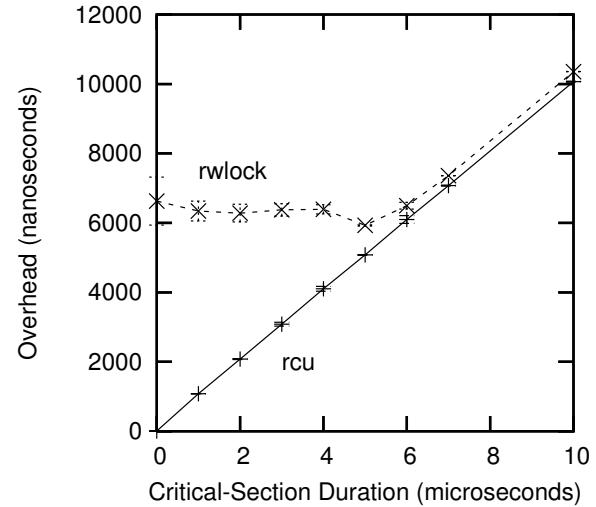


Figure 9.36: Comparison of RCU to Reader-Writer Locking as Function of Critical-Section Duration

데이트 쓰레드는 높은 우선순위 RCU 읽기 쓰레드들이 RCU read-side 크리티컬 섹션에 들어가는 걸 막을 수 없습니다.

**Quick Quiz 9.29:** 데드락과 우선순위 역전 모두에 내성이 있다고요??? 사실이라기엔 너무 좋은 이야기 같은데요. 제가 이게 가능하다는 걸 어떻게 믿을 수 있을까요? ■

**Realtime Latency** RCU read-side 기능들은 스피닝도 블락도 하지 않으므로, 훌륭한 리얼타임 대기시간들을 제공합니다. 추가적으로, 앞에서도 이야기했듯, 이 말은 RCU read-side 기능들과 락들에 관련된 우선순위 역전 문제에도 내성이 있음을 뜻합니다.

하지만, RCU는 좀 더 미묘한 우선순위 역전 시나리오에는 취약한데, 예를 들어, -rt 커널에서 어떤 RCU grace period 가 종료되기를 기다리느라 블락되어 있는 높은 우선순위의 프로세스는 낮은 우선순위의 RCU 읽기 쓰레드들에 의해 블락될 수 있습니다. 이 문제는 RCU priority boosting [McK07c, GMTW08]에 의해 해결될 수 있습니다.

#### RCU Readers and Updaters Run Concurrently

RCU 읽기 쓰레드들은 스피닝도 블락도 하지 않고, 업데이트 쓰레드들은 rollback이나 abort 비슷한 것을 하지 않기 때문에, RCU 읽기 쓰레드들과 업데이트 쓰레드들은 동시에 수행될 수 있습니다. 이는 RCU 읽기 쓰레드들은 낮은 데이터에 접근할 수 있고, 비일관적인 상태를

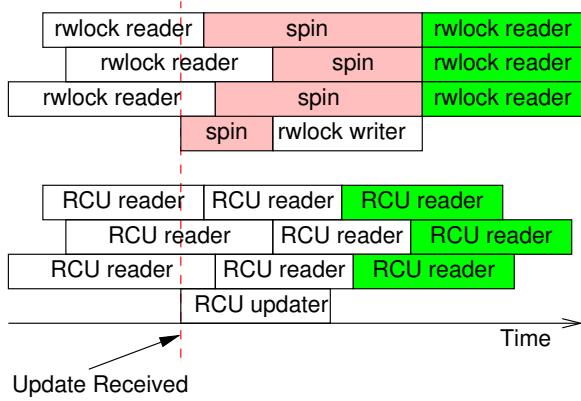


Figure 9.37: Response Time of RCU vs. Reader-Writer Locking

보게 될수 있어서, reader-writer 락킹에서 RCU로의 변환이 간단하지 않을 것임을 의미합니다.

하지만, 놀랍도록 많은 상황에서 비일관성과 낡은 데이터는 문제가 되지 않습니다. 그런 고전적인 예는 네트워킹 라우팅 테이블입니다. 라우팅 업데이트는 시스템에 가해지는데 상당한 시간(몇초에서 심지어 몇분까지도)을 필요로 할 수 있기 때문에, 시스템은 업데이트가 도착했을 때 상당한 시간동안은 패킷들을 잘못된 방향으로 보낼 수도 있습니다. 몇 밀리세컨드동안 잘못된 방향으로 업데이트를 보내는 건 일반적으로 문제가 되지 않습니다. 더욱이, RCU 업데이트 쓰레드들은 RCU 읽기 쓰레드들이 끝나기를 기다리지 않고 변경을 가하기 때문에, RCU 읽기 쓰레드들은 이 변경을 reader-writer 락킹의 읽기 쓰레드들보다 빠르게 볼 수 있게 되는데, Figure 9.37에 이 점이 그려져 있습니다.

일단 업데이트가 도착하면, rwlock 쓰기 쓰레드는 마지막 읽기 쓰레드가 완료되기 전까지, 뒤따르는 읽기 쓰레드들은 쓰기가 완료되기 전까지 진행될 수 없습니다. 하지만, 뒤의 읽기 쓰레드들은 새로운 값을 볼것이 보장되는데, 가장 오른쪽 박스들의 녹색 색깔로 표시되어 있습니다. 반면, RCU 읽기 쓰레드들과 업데이트 쓰레드들은 서로를 막지 않아, RCU 읽기 쓰레드들이 업데이트된 값을 더 빨리 볼 수 있게 합니다. 물론, RCU 업데이트 쓰레드와 겹쳐 수행되기 때문에, 업데이트 전에 시작된 세개의 읽기 쓰레드들을 포함해 모든 RCU 읽기 쓰레드들은 업데이트된 값을 보게 될수도 있을겁니다. 오로지 가장 오른쪽의 녹색으로 칠해진 RCU 읽기 쓰레드들만이 업데이트된 값을 볼 것이 보장됩니다.

Reader-writer 락킹과 RCU는 단순히 다른 보장을 제공합니다. Reader-writer 락킹에서는, 쓰기 쓰레드보다 늦게 시작을 늦게 한 읽기 쓰레드는 모두 새 값을 볼 것

이 보장되고, 쓰기 쓰레드가 스피닝 하는중에 시작되려 시도하는 읽기 쓰레드는 rwlock의 읽기/쓰기 우선권 구현에 따라 새 값을 볼수도 못볼수도 있습니다. 반면에, RCU에서는 업데이트 쓰레드가 완료된 후에 시작된 읽기 쓰레드는 모두 새 값을 볼것이 보장되고, 업데이트가 시작된 후에 완료된 모든 읽기 쓰레드는 타이밍에 따라 새 값을 볼수도 못볼수도 있습니다.

여기서의 핵심은, reader-writer 락킹이 컴퓨터 시스템에 국한해서는 실제로 일관성을 보장하지만, 이 일관성이 그 바깥 세계에서는 더 증가된 비일관성이라는 비용이 되는 상황이 존재한다는 것입니다. 달리 말해, reader-writer 락킹은 바깥 세계의 관점에서는 조용히 망가져버린 데이터의 비용으로 내부의 일관성을 얻습니다.

더도 아니고 덜도 아니고, 시스템에 국한된 비일관성과 망가진 데이터가 허용될 수 없는 상황은 존재합니다. 다행히도, 비일관성과 망가진 데이터를 방지하는 방법들이 여럿 [McK04, ACMS03] 있고, 일부 방법은 Section 9.2에서 논의한 레퍼런스 카운팅에 기반합니다.

**Low-Priority RCU Readers Can Block High-Priority Reclaimers** 리얼타임 RCU [GMTW08], SRCU [McK06], 또는 QRCU [McK07e] (Section 12.1.4를 참고하세요)에서, preemption 당한 읽기 쓰레드는 grace period가 종료되는 걸 막을 것인데, 높은 우선순위 태스크가 해당 grace period가 완료되기를 기다리느라 블락되어 있더라도 그려할 것입니다. 리얼타임 RCU는 `call_rcu()`를 `synchronize_rcu()`로 대체하거나 2008년 초인 지금 시점까지는 아직 실험적 단계인 RCU priority boosting [McK07c, GMTW08]을 사용해서 이 문제를 해결 할 수 있습니다. SRCU와 QRCU에 priority boosting을 더하는게 필요할 수도 있겠지만, 그전에 분명한 실제 세계에서의 필요성이 보여져야 합니다.

**RCU Grace Periods Extend for Many Milliseconds** QRCU와 Section 9.5.5에 설명된 몇개의 “장난감” RCU 구현들의 예외가 있지만, RCU grace period들은 여러 밀리세컨드까지 늘어납니다. 사용 가능한 비동기적인 인터페이스 (`call_rcu()`와 `call_rcu_bh()`)를 사용하는 방법을 포함해, 그런 긴 딜레이를 위험하지 않게 만드는 몇가지 테크닉들이 있긴 하지만, 이 상황은 RCU가 읽기가 대부분인 상황에서만 사용되어야 한다는 규칙의 주요 이유입니다.

**Comparison of Reader-Writer Locking and RCU Code** 적합한 경우에 reader-writer 락킹에서 RCU

```

1 struct el {
2     struct list_head lp;
3     long key;
4     spinlock_t mutex;
5     int data;
6     /* Other data fields */
7 };
8 DEFINE_RWLOCK(listmutex);
9 LIST_HEAD(head);

```

Figure 9.38: Converting Reader-Writer Locking to RCU: Data

```

1 int search(long key, int *result)
2 {
3     struct el *p;
4
5     read_lock(&listmutex);
6     list_for_each_entry(p, &head, lp) {
7         if (p->key == key) {
8             *result = p->data;
9             read_unlock(&listmutex);
10            return 1;
11        }
12    }
13    read_unlock(&listmutex);
14    return 0;
15 }

```

Figure 9.39: Converting Reader-Writer Locking to RCU: Search

```

1 int delete(long key)
2 {
3     struct el *p;
4
5     write_lock(&listmutex);
6     list_for_each_entry(p, &head, lp) {
7         if (p->key == key) {
8             list_del(&p->lp);
9             write_unlock(&listmutex);
10            kfree(p);
11            return 1;
12        }
13    }
14    write_unlock(&listmutex);
15    return 0;
16 }

```

Figure 9.40: Converting Reader-Writer Locking to RCU: Deletion

로의 변경은 위키피디아에서 가져온 [MPA<sup>+</sup>06] Figure 9.38, 9.39, 그리고 9.40에서처럼 매우 간단합니다.

Reader-writer 락킹을 RCU로 바꾸는 더 정교한 경우들은 이 문서의 범위 밖입니다.

### 9.5.3.3 RCU is a Restricted Reference-Counting Mechanism

RCU read-side 크리티컬 섹션이 진행중인 동안은 grace period 들이 완료될 수 없기 때문에, RCU read-side 기능들은 제한적인 레퍼런스 카운팅 메커니즘으로 사용될 수도 있습니다. 예를 들어, 다음과 같은 코드 조각을 생각해 봅시다:

```
1 rCU_read_lock(); /* acquire reference. */
2 p = rCU_dereference(head);
3 /* do something with p. */
4 rCU_read_unlock(); /* release reference. */
```

이 rCU\_read\_lock() 는 p로의 레퍼런스를 얻어오는 것으로 볼 수 있는데, rCU\_dereference() 를 통한 p로의 할당 후 시작되는 grace period는 연관되는 rCU\_read\_unlock() 전까지는 끝나지 않을 것이기 때문입니다. 이 레퍼런스 카운팅 방식은 RCU read-side 크리티컬 섹션 안에서는 블락이 허용되지 않고, 다른 태스크로 RCU read-side 크리티컬 섹션을 넘겨줄 수도 없다는 점에서 제한적입니다.

그런 제한에도 불구하고, 다음의 코드는 안전하게 p를 삭제할 수 있습니다:

```
1 spin_lock(&mylock);
2 p = head;
3 rCU_assign_pointer(head, NULL);
4 spin_unlock(&mylock);
5 /* Wait for all references to be released. */
6 synchronize_rcu();
7 kfree(p);
```

head로의 할당은 뒤이은 p로의 레퍼런스 획득을 방지하고, synchronize\_rcu()는 앞서 획득된 레퍼런스들이 해제되기를 기다립니다.

**Quick Quiz 9.30:** 근데 잠깐만요! 이건 RCU를 reader-writer 락킹 대용으로 하려 할 때 쓸법한 코드와 완전 똑같잖아요! 뭐가 새로운 거죠? ■

물론, RCU는 Section 13.2에서 논의된 것처럼, 전통적인 레퍼런스 카운팅과 함께 조합될 수도 있습니다.

하지만 왜 이런 신경을 쓰는 걸까요? 다시 말하지만, 답 중 하나는 성능으로, 16-CPU 3GHz Intel x86 시스템에서의 데이터가 Figure 9.41에 있습니다.

**Quick Quiz 9.31:** 6 CPU 근처에서 refcnt 오버헤드가 확 떨어지는건 왜그렇죠? ■

그리고, reader-writer 락킹 때처럼, RCU의 성능상 이득은 Figure 9.42에 16-CPU 시스템에서의 결과로 보여지듯 짧은 길이의 크리티컬 섹션들에서 가장 효과를

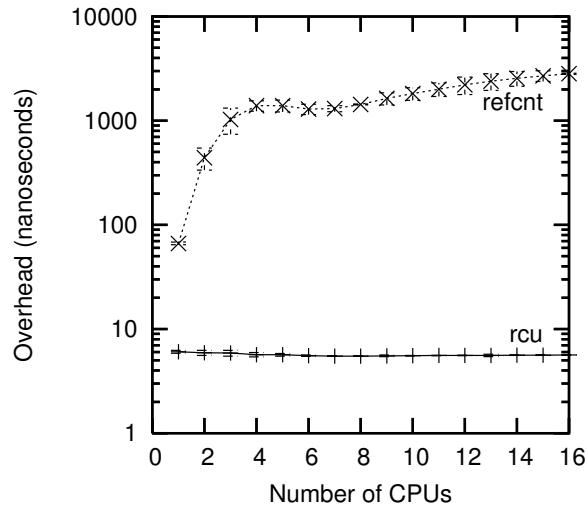


Figure 9.41: Performance of RCU vs. Reference Counting

발합니다. 또한, reader-writer 락킹에서처럼, 많은 시스템 콜들은 (그리고 그것들을 포함하는 RCU read-side 크리티컬 섹션들은) 수 마이크로세컨드 내에 끝납니다.

하지만, RCU에 따라오는 이 제약들은 상당히 성가십니다. 예를 들어, 많은 경우에 RCU read-side 크리티컬 섹션 내에서 잡들기가 금지된다는 점은 목표 달성을 불가하게 할 수 있습니다. 다음 섹션에서는 적어도 일부 경우에서는 전통적 레퍼런스 카운팅의 복잡도를 낮추면서도 이 문제를 해결하는 방법들을 알아보겠습니다.

### 9.5.3.4 RCU is a Bulk Reference-Counting Mechanism

앞의 섹션에서 이야기 했듯, 전통적인 레퍼런스 카운터들은 보통 특정 데이터 구조 또는 데이터 구조체들의 특정 그룹과 연관되어 있습니다. 하지만, 매우 다양한 데이터 구조체들에 하나의 글로벌한 레퍼런스 카운터를 사용하는 것은 이 레퍼런스 카운트를 담고 있는 캐시 라인 바운싱 (cache line bouncing)을 초래합니다. 그런 캐시 라인 바운싱은 성능을 심각하게 저하시킬 수 있습니다.

반면, RCU의 가벼운 read-side 기능들은 무시해도 좋을 만한 성능 저하만을 가지면서 굉장히 빈번한 read-side 실행이 가능하게 해서 적거나 아예 없는 퍼포먼스 저하를 갖는 “bulk 레퍼런스 카운팅” 메커니즘으로 RCU가 사용될 수 있습니다. 블록을 하는 코드 섹션들을 가로질러 하나의 태스크가 하나의 레퍼런스를 쥐고 있어야만 하는 상황에는 Sleepable RCU (SRCU) [McK06] 가 사용될 수 있을 겁니다. 이는 레퍼

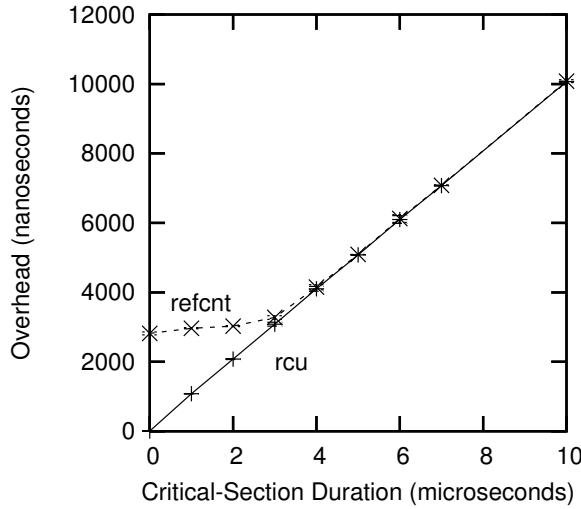


Figure 9.42: Response Time of RCU vs. Reference Counting

런스가 한 태스크에서 다른 태스크로 “전달” 되는, 예를 들어 레퍼런스가 I/O 의 시작에 획득되어지고 연관된 완료 인터럽트 핸들러에서 해제되는, 희귀하지 않은 상황들을 처리하지는 못할 겁니다. (원칙적으로, 이는 SRCU 구현으로 처리될 수도 있지만, 실제로 이게 좋은 트레이드 오프인지는 아직 명확하지 않습니다.)

물론, SRCU 는 그 자신의 제약을 가지는데, `srcu_read_lock()` 의 리턴값은 연관된 `srcu_read_unlock()` 으로 전달되고, 어떤 SRCU 기능도 하드웨어 인터럽트 핸들러나 non-maskable interrupt (NMI) 핸들러 안에서 실행될 수 없다는 것입니다. 이런 제약들에 의해 얼마나 많은 문제들이 존재하게 되는지, 그리고 그것들이 어떻게 가장 잘 처리될 수 있는지에 대한 판단은 아직 진행 중입니다.

### 9.5.3.5 RCU is a Poor Man’s Garbage Collector

RCU 를 처음 공부하는 사람들이 갖는, 희귀하지 않은 감탄 하나는 “RCU 는 가비지 컬렉터 같은 것이다!” 입니다. 이 감탄은 커다란 진실을 품고 있기는 하지만, 또한 오해가 될 수도 있습니다.

RCU 와 자동화된 가비지 컬렉터들 (GC) 사이의 관계를 생각하는 가장 좋은 방법은 RCU 는 컬렉션의 타이밍이 자동으로 정해진다는 점에서 RCU 가 GC 와 닮았다는 점입니다만, RCU 는 GC 와 다음과 같이 다릅니다: (1) 프로그래머는 언제 특정 데이터 구조체가 정리되어도 좋은지를 일일이 알려야만 하고, (2) 프로그래머는 레퍼런스들이 합법적으로 불잡힐 수 있는 RCU

```

1 int delete(int key)
2 {
3     struct element *p;
4     int b;
5
6     b = hashfunction(key);
7     rcu_read_lock();
8     p = rcu_dereference(hashtable[b]);
9     if (p == NULL || p->key != key) {
10        rcu_read_unlock();
11        return 0;
12    }
13    spin_lock(&p->lock);
14    if (hashtable[b] == p && p->key == key) {
15        rcu_read_unlock();
16        rcu_assign_pointer(hashtable[b], NULL);
17        spin_unlock(&p->lock);
18        synchronize_rcu();
19        kfree(p);
20        return 1;
21    }
22    spin_unlock(&p->lock);
23    rcu_read_unlock();
24    return 0;
25 }

```

Figure 9.43: Existence Guarantees Enable Per-Element Locking

read-side 크리티컬 섹션들을 일일이 표시해야만 합니다.

이런 차이점들에도 불구하고, 유사한 부분들 역시 상당히 깊은 영역까지 들어가는 편이고, RCU 에 대한 최소한 하나의 이론적인 분석이 될수도 있습니다. 더 나아가서, 제가 신경썼던 첫번째 RCU 같은 메커니즘은 grace period 를 처리하기 위해 가비지 컬렉터를 사용했습니다. 하지만 더도 아니고 덜도 아니고, RCU 를 생각하는 더 나은 방법은 다음 섹션에 설명되어 있습니다.

### 9.5.3.6 RCU is a Way of Providing Existence Guarantees

Gamsa 등 [GKAS99] 은 존재 보장에 대해 논하고 어떻게 RCU 를 닮은 메커니즘이 이런 존재 보장을 제공하기 위해 사용되는지 설명 (해당 PDF 의 7 페이지의 section 5 를 보세요) 했고, Section 7.4 에서는 존재 보장을 락킹을 사용해서 어떻게 하는지를 그렇게 하는 것의 단점과 함께 이야기했습니다. 만약 RCU 로 보호되는 데이터 원소가 RCU read-side 크리티컬 섹션 내에서 접근된다면, 그 데이터 항목은 그 RCU read-side 크리티컬 섹션 기간 동안은 존재하는 상태로 유지되는 것이 보장됩니다.

Figure 9.43 는 RCU 기반의 존재 보장이 어떻게 원소별 락킹을 가능하게 하는지를 해시 테이블에서 원소를 하나 삭제하는 함수를 통해 보이고 있습니다. Line 6 는 해시 함수를 수행하고, line 7 에서 RCU read-side 크리티컬 섹션에 들어갑니다. Line 9 에서 연관된 해시 테이블의 베킷이 비어있거나 베킷에 있는 항목이 우리

가 삭제하려 하는 것이 아니라고 판단되면 line 10에서 RCU read-side 크리티컬 섹션을 빠져나오고 line 11에서 실패했음을 알립니다.

**Quick Quiz 9.32:** 우리가 삭제하려는 원소가 Figure 9.43 의 line 9 의 리스트의 첫번째 원소가 아니라면 어떡하죠? ■

Otherwise, line 13 acquires the update-side spinlock, and line 14 then checks that the element is still the one that we want. If so, line 15 leaves the RCU read-side critical section, line 16 removes it from the table, line 17 releases the lock, line 18 waits for all pre-existing RCU read-side critical sections to complete, line 19 frees the newly removed element, and line 20 indicates success. If the element is no longer the one we want, line 22 releases the lock, line 23 leaves the RCU read-side critical section, and line 24 indicates failure to delete the specified key.

**Quick Quiz 9.33:** Figure 9.43 의 line 17에서 락을 놓기 전에 line 15에서 RCU read-side 크리티컬 섹션을 빠지는게 왜 안전한거죠? ■

**Quick Quiz 9.34:** Figure 9.43 의 line 23에서 RCU read-side 크리티컬 섹션을 빠져나가는 건 왜 line 22에서 락을 내려놓기 전에 될 수 없나요? ■

기민한 독자들은 이게 Section 9.5.3.8에서 다뤄진, “RCU는 일들이 끝나길 기다리는 한 가지 방법이다” 테마의 사소한 변종이라는 걸 눈치챘을 겁니다. 그런 독자들은 또한 Section 7.4에서 이야기한 락 기반의 존재보장에 비해서 얻어지는 데드락 내성의 장점도 알 것입니다.

### 9.5.3.7 RCU is a Way of Providing Type-Safe Memory

여러 lockless 알고리즘들은 데이터 원소가 그것을 레퍼런스 하고 있는 RCU read-side 크리티컬 섹션동안 그 아이덴티티를 유지하고 있을 것을 필요로 하지 않습니다—다만 그 데이터가 같은 타입을 유지한다는 가정 아래의 이야기입니다. 달리 말하자면, 이런 lockless 알고리즘들은 데이터 원소가 레퍼런스 되고 있는 와중에도 메모리 해제되고 같은 타입의 구조체로 재할당되는 상황을 처리할 수 있지만 타입의 변화는 없어야만 합니다. 이런, 학술적 문맥에서는 “type-safe memory” 라 불리는 [GC96] 보장사항은 앞 섹션에서 이야기한 존재보장보다 더 완화된 형태이고 따라서 이걸 가지고 일을 처리하기는 약간 더 어렵습니다. 리눅스 커널 안의 Type-safe 메모리 알고리즘들은 slab 캐시들을 사용하는데, 특히 이런 캐시들을 SLAB\_DESTROY\_BY\_RCU로 표시해서 사용되지 않는 slab을 시스템 메모리로 반환할 때 RCU가 사용되게 합니다. 이런 RCU의 사용은 그런 slab의 사용중인 원소들은 그 slab 안에 남아 있을

것임이 보장되어서 앞서 존재한 RCU read-side 크리티컬 섹션들의 기간동안은 그 타입을 유지하게 됩니다.

**Quick Quiz 9.35:** 하지만 여러 쓰레드들에 상당히 긴 RCU read-side 크리티컬 섹션들이 존재해서 어떤 특정한 시점에든 시스템의 최소 하나의 쓰레드는 RCU read-side 크리티컬 섹션을 수행하고 있으면 어떡하죠? 그게 어떤 데이터가 SLAB\_DESTROY\_BY\_RCU 슬랩에서 시스템으로 반환되는 걸 막아서 OOM 이벤트를 유발하지는 않을까요? ■

이런 알고리즘들은 새로 레퍼런스된 데이터 구조체가 정말로 요청된 타입이란 것을 분명히 하기 위해 검증단계를 일반적으로 갖습니다 [LS86, Section 2.5]. 이런 검증은 데이터 구조체의 특정 부분이 메모리 해제-재할당 프로세스에서 건들여지지 않았을 것을 필요로 합니다. 그런 검증은 일반적으로 잘 되기가 매우 어렵고, 애매하고 어려운 버그들을 숨길 수 있습니다.

따라서, type-safety 기반의 락을 사용하지 않은 알고리즘들은 매우 드물고 어려운 상황에서는 큰 도움이 될 수 있지만, 가능하다면 존재 보장을 사용해야 합니다. 더 간단한게 거의 항상 더 낫습니다!

### 9.5.3.8 RCU is a Way of Waiting for Things to Finish

Section 9.5.2에서 이야기했듯이, RCU의 중요한 요소는, RCU 읽기 쓰레드들이 끝나기를 기다리는 방법입니다. RCU의 큰 장점 가운데 하나는 수천개의 서로 다른 것들이 각자 끝나기를 명시적으로 그들을 각각의 정보를 추적할 필요없이, 그리고 명시적인 정보 추적 방식에서 심각한 성능 저하, 확장성 제한, 복잡한 데드락 시나리오, 그리고 메모리 누수 문제를 걱정할 필요 없이 기다릴 수 있다는 것입니다.

이 섹션에서는 read-side 쪽의 (하드웨어 오퍼레이션들과 인터럽트를 불가능하게 하는 기능들을 사용해서 preemption을 불가능하게 하는 기능을 포함하는) synchronize\_sched() 비슷한 기능이 락킹을 사용한다면 상당히 어려울 non-maskable interrupt (NMI) 핸들러들과의 상호작용을 어떻게 할 수 있게 하는지 알아보겠습니다. 이 방법은 “Pure RCU” [McK04] 라 불렸으며, 리눅스 커널의 여러 곳에서 사용됩니다.

그런 “Pure RCU” 디자인의 기본적인 형태는 다음과 같습니다:

- 예를 들어 OS가 NMI에 반응하는 것과 같은 방식으로 변경을 만듭니다.
- 모든 앞서 존재한 read-side 크리티컬 섹션들이 완전히 종료되기를 기다립니다 (예를 들어, synchronize\_sched() 기능을 사용해서). 여기서의 핵심은 뒤따르는 RCU read-side 크리티컬

```

1 struct profile_buffer {
2     long size;
3     atomic_t entry[0];
4 };
5 static struct profile_buffer *buf = NULL;
6
7 void nmi_profile(unsigned long pcvalue)
8 {
9     struct profile_buffer *p = rcu_dereference(buf);
10
11    if (p == NULL)
12        return;
13    if (pcvalue >= p->size)
14        return;
15    atomic_inc(&p->entry[pcvalue]);
16 }
17
18 void nmi_stop(void)
19 {
20     struct profile_buffer *p = buf;
21
22    if (p == NULL)
23        return;
24    rcu_assign_pointer(buf, NULL);
25    synchronize_sched();
26    kfree(p);
27 }

```

Figure 9.44: Using RCU to Wait for NMIs to Finish

섹션들은 만들어진 변경을 볼 수 있게 보장된다는 것입니다.

3. 예를 들어 변경이 성공적으로 만들어졌음을 알리는 상태를 반환하는 식으로 정리를 합니다.

이 섹션의 나머지 부분은 리눅스 커널에서 가져온 예제 코드를 선보입니다. 이 예제에서, `timer_stop` 함수는 모든 NMI 노티피케이션들이 연관된 리소스들을 반환하기 전에 완료되었음을 보장하기 위해 `synchronize_sched()`를 사용합니다. 이 코드의 간략화된 버전이 Figure 9.44에 있습니다.

Line 1-4는 크기와 애매한 원소들의 배열을 갖는 `profile_buffer` 구조체를 정의합니다. Line 5는 `profile buffer`로의 포인터를 정의하는데, 아마 어디선가 동적으로 할당된 메모리의 영역을 가리키게 될겁니다.

Line 7-16은 NMI 핸들러 안에서 호출되는 `nmi_profile()` 함수를 정의합니다. 그런 것들이 그러하듯, 이 함수는 `preemption` 당할 수 없고, 평범한 인터럽트 핸들러에 인터럽트될 수도 없습니다만, 캐시 미스, ECC 에러, 그리고 같은 코어에 위치한 다른 하드웨어 쓰레드에 의한 `cycle stealing`에는 취약합니다. Line 9는 DEC Alpha에서도 메모리 순서를 강제하기 위해 `rcu_dereference()` 함수를 이용해 `profile buffer`로의 지역 포인터를 가져오고, line 11과 12에서 현재 할당된 `profile buffer`가 없다면 이 함수에서 빠져나가며, line 13과 14에서는 `pcvalue` 인자가 범위 밖이라면 이 함수에서 빠져나갑니다. 그렇지 않다면, line 15에서 `pcvalue` 인자로 색인된 `profile-buffer` 원소의 값을

증가시킵니다. 버퍼와 그 크기를 함께 저장하는 것은 설명 커다란 버퍼가 갑자기 작은 것으로 바뀌더라도 크기 검사로 버퍼를 맞출 수 있음을 보장한다는 것을 기억해 두세요.

Line 18-27은 `nmi_stop()`을 정의하는데, 이 함수의 호출자는 알아서 상호 배제를 지켜야 합니다(예를 들면, 올바른 락을 잡는식으로). Line 20은 `profile buffer`로의 포인터를 가져오고, line 22와 23은 버퍼가 없다면 이 함수를 빠져나갑니다. 그렇지 않다면, line 24는 `profile-buffer` 포인터를 NULL로 만들고(완화된 순서규칙의 기계에서 메모리 순서를 유지하기 위해 `rcu_assign_pointer()`를 사용합니다) line 25에서 RCU Sched grace period가 지나가기를 기다리는데, 정확히는 NMI 핸들러를 포함해서 모든 preemption 불가능 영역의 코드들이 완료되길 기다립니다. 일단 line 26으로 수행이 이어지면, 예전 버퍼로의 포인터를 가진 `nmi_profile()` 인스턴스는 모두 종료되었음이 보장됩니다. 따라서 이 버퍼를 메모리 해제해도 안전하며, 여기서는 `kfree()` 함수를 사용했습니다.

**Quick Quiz 9.36:** `nmi_profile()` 함수가 preemption 당할 수 있다고 해봅시다. 이 예제가 제대로 동작하도록 하기 위해 뭘 바꿔야 할까요? ■

짧게 말해서, RCU는 동적으로 `profile buffer`들 사이를 옮겨다니는 것을 쉽게 해줍니다(그냥 효율적이라도 어토믹 오퍼레이션들을 시도 해보거나, 그냥 락킹을 사용할 수도 있습니다!). 하지만, RCU는 일반적으로 앞의 섹션들에서 봤듯이 더 높은 수준의 추상화에서 사용됩니다.

### 9.5.3.9 RCU Usage Summary

핵심적으로, RCU는 다음을 제공하는 API 이상도 이하도 아닙니다:

1. 데이터 추가를 위한 publish-subscribe 메커니즘,
2. 앞서 존재한 RCU 읽기 쓰레드들이 끝나길 기다리는 방법, 그리고
3. 동시의 RCU 읽기 쓰레드들에 해를 끼치거나 지연시키지 않고 변경을 가할 수 있도록 여러 버전들을 관리하는 규칙.

그렇다면 하나, RCU 위에 앞의 섹션들에서 선보인 reader-writer 락킹, 레퍼런스 카운팅, 그리고 존재 보장 등의 더 높은 수준의 것을 만드는 것은 가능합니다. 더 나아가서, 저는 리눅스 커뮤니티가 다른 동기화 기능들과 함께, RCU의 새롭고 흥미로운 사용처들을 찾아나갈 것이라 믿습니다.

그전까지는, Figure 9.45이 RCU가 가장 도움되는 곳들에 대한 대략적인 규칙을 보입니다.

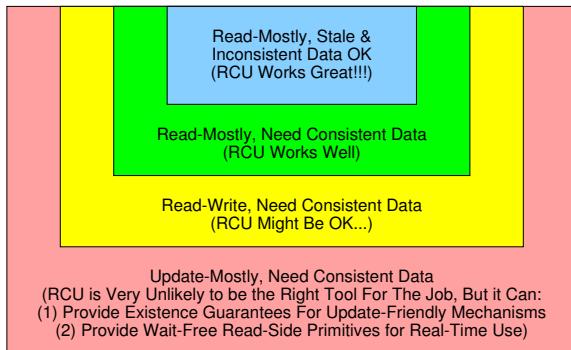


Figure 9.45: RCU Areas of Applicability

그림의 꼭대기의 파란 박스가 보이듯, RCU 는 낚고 비일관적인 데이터가 허용되고 읽기가 대부분인 데이터를 가지고 있을 때 가장 잘 동작합니다 (하지만 낚고 비일관적인 데이터에 대한 더 많은 정보를 위해 아래를 읽으세요). 리눅스 커널에서의 이런 케이스의 표준적 예제는 라우팅 테이블입니다. 라우팅 경로 업데이트가 인터넷을 통해 전파되기까지는 수초에서 심지어 분단위까지도 걸릴 수 있기 때문에, 시스템은 상당히 가끔 패킷들을 잘못된 방향으로 보낼 겁니다. 일부 패킷들을 잘못된 방향으로 보내는 작은 가능성을 수 밀리세컨드 동안 갖는 것은 결코 문제가 되지 않습니다.

일관적인 데이터가 필요한 읽기가 대부분인 워크로드라면, RCU 는 초록색의 “read-mostly, need consistent data” 박스로 보인 것처럼 잘 동작합니다. 이런 케이스의 한가지 예는 리눅스 커널의 사용자 레벨 System-V 세마포어 ID 들부터 연관된 커널 내부 데이터 구조체들로의 매핑이 되겠습니다. 세마포어들은 그것들이 생성되고 사라지는 것보다 훨씬 더 빈번하게 사용되고, 따라서 이 매핑은 읽기가 대부분입니다. 하지만, 이미 삭제된 세마포어를 가지고 세마포어 오퍼레이션을 수행하는건 에러를 내기 쉬울겁니다. 이런 일관성의 필요는 커널 내 세마포어 데이터 구조체 내에 있는 락과 세마포어가 지워질 때 세워지는 “deleted” 플래그를 사용해 처리됩니다. 어떤 사용자 ID 가 “deleted” 플래그가 세워진 채 커널 내부 데이터 구조체에 매핑되면, 그 데이터 구조체는 무시되어서 그 사용자 ID 는 무효로 처리됩니다.

이런 방법은 읽기 쓰레드들이 세마포어 자체를 나타내는 데이터 구조체의 락을 잡아야 하게 하지만, 데이터 구조체의 매핑에는 락킹이 필요없게 해줍니다. 읽기 쓰레드들은 따라서 락을 사용하지 않고 ID 에서 데이터 구조체로의 매핑을 위해 사용된 트리를 횡단할 수 있는데, 이는 훨씬 향상된 성능, 확장성, 그리고 real-time 반응속도를 가져옵니다.

노란색의 “read-write” 박스로 보인 것처럼, RCU 는 일관적인 데이터가 필요한 read-write 워크로드에서도 유용하지만, 보통은 다른 동기화 도구들과 함께 사용될 때에 그렇습니다. 예를 들어, 최근의 리눅스 커널들의 디렉토리 엔트리 캐시는 시퀀스 락, CPU 별 락, 그리고 데이터 구조체별 락과 함께 RCU 를 사용해서 일반적인 경우의 pathname 들의 횡단을 락을 사용하지 않고 가능하게 합니다. 비록 RCU 가 이 read-write 케이스에는 많은 이득을 가져다 줄 수 있지만, 그런 사용은 읽기가 대부분인 경우에 비해 많은 경우 더 복잡합니다.

마지막으로, 그림 바닥의 빨간 박스가 나타내듯이, 일관적인 데이터를 필요로 하고 업데이트가 대부분인 워크로드는 일부 예외가 있긴 하지만 [DMS<sup>+</sup>12] RCU 를 사용하기 좋은 곳이 아닐 확률이 높습니다. 또한, Section 9.5.3.7 에서 이야기했듯, 리눅스 커널 내에서 SLAB\_DESTROY\_BY\_RCU 슬랩 얼로케이터 플래그는 RCU 읽기 쓰레드들에게 type-safe 메모리를 제공하는데, 이는 non-blocking 동기화와 다른 락을 사용하지 않은 알고리즘들을 매우 간단하게 만들어줄 수 있습니다.

짧게 말해서, RCU 는 데이터 추가를 위한 publish-subscribe 메커니즘, 앞서 존재한 RCU 읽기 쓰레드들이 끝나길 기다리는 방법, 그리고 동시의 RCU 읽기 쓰레드들에 해를 끼치거나 지연시키지 않고 업데이트를 할 수 있도록 여러 버전들을 관리하는 규칙을 포함한 API 입니다. 이 RCU API 는 읽기가 대부분인 상황에 가장 잘 맞는다, 낚고 비일관적인 데이터가 허용되는 어플리케이션에서 특히 적합합니다.

## 9.5.4 RCU Linux-Kernel API

이 섹션은 RCU를 그것의 리눅스 커널 API의 관점에서 바라봅니다. Section 9.5.4.1 은 RCU 의 wait-to-finish API들을, 그리고 Section 9.5.4.2 에서는 RCU 의 publish-subscribe 와 version-maintenance API 들을 소개합니다. 마지막으로, Section 9.5.4.4 에서는 결론을 정리합니다.

### 9.5.4.1 RCU has a Family of Wait-to-Finish APIs

“RCU는 무엇인가”에 대한 가장 직접적인 답변은 RCU 는 리눅스 커널에서 사용되는 API 라는 것으로, 각각 잠들 수 없는 버전과 잠들 수 있는 버전 API 들의 RCU 읽기 쓰레드 기다리기 부분을 보이는 Table 9.3, 그리고 그 API 의 publish-subscribe 부분을 보이는 Table 9.4 에 요약되어 있습니다.

RCU 가 처음이라면 Table 9.3 의 행들 중 하나에만 집중해 볼 것을 고려해 볼만 한데, 각각의 행은 리눅스 커널의 RCU API 패밀리 중 하나의 멤버를 요약하고 있습니다. 예를 들어, 리눅스 커널에서 RCU 가 어떻게 사용되는지를 이해하고자 하는게 주된 목표라면, “RCU Classic” 가장 자주 사용되므로 여기서부터 시작하는게

Attribute	RCU Classic	RCU BH	RCU Sched	Realtime RCU	SRCU
Purpose	Original	Prevent DDoS attacks	Wait for preempt-disable regions, hardirqs, & NMIs	Realtime response	Sleeping readers
Availability	2.5.43	2.6.9	2.6.12	2.6.26	2.6.19
Read-side primitives	<code>rcu_read_lock()</code> ! <code>rcu_read_unlock()</code> !	<code>rcu_read_lock_bh()</code> <code>rcu_read_unlock_bh()</code>	<code>preempt_disable()</code> <code>preempt_enable()</code> (and friends)	<code>rcu_read_lock()</code> <code>rcu_read_unlock()</code>	<code>srcu_read_lock()</code> <code>srcu_read_unlock()</code>
Update-side primitives (synchronous)	<code>synchronize_rcu()</code> <code>synchronize_net()</code>	<code>synchronize_rcu_bh()</code>	<code>synchronize_sched()</code>	<code>synchronize_rcu()</code> <code>synchronize_net()</code>	<code>synchronize_srcu()</code>
Update-side primitives (asynchronous/callback)	<code>call_rcu()!</code>	<code>call_rcu_bh()</code>	<code>call_rcu_sched()</code>	<code>call_rcu()</code>	<code>call_srcu()</code>
Update-side primitives (wait for callbacks)	<code>rcu_barrier()</code>	<code>rcu_barrier_bh()</code>	<code>rcu_barrier_sched()</code>	<code>rcu_barrier()</code>	N/A
Type-safe memory	SLAB_DESTROY_BY_RCU		SLAB_DESTROY_BY_RCU		
Read side constraints	No blocking	No bottom-half (BH) enabling	No blocking	Only preemption and lock acquisition	No <code>synchronize_srcu()</code> with same <code>srcu_struct</code>
Read side overhead	Precempt disable/enable (free on non-PREEMPT)	BH disable/enable	Precempt disable/enable (free on non-PREEMPT)	Simple instructions, irq disable/enable	Simple instructions, preempt disable/enable, memory barriers
Asynchronous update-side overhead	sub-microsecond	sub-microsecond	sub-microsecond	N/A	
Grace-period latency	10s of milliseconds	10s of milliseconds	10s of milliseconds	10s of milliseconds	10s of milliseconds
Non-PREEMPT_RT implementation	RCU Classic	RCU BH	RCU Classic	Preemptible RCU	SRCU
PREEMPT_RT implementation	Precemptible RCU	Realtime RCU	Forced Schedule on all CPUs	Realtime RCU	SRCU

Table 9.3: RCU Wait-to-Finish APIs

좋을 것입니다. 반면에, 자신의 이익을 위해 RCU 를 이해하고자 한다면 “SRCU” 가 가장 간단한 API 를 제공합니다. 나중에도 언제든 다른 행을 볼 수 있습니다.

이미 RCU 에 친숙하다면, 이 표들은 유용한 레퍼런스로 사용될 수 있을 겁니다.

**Quick Quiz 9.37:** Table 9.3 의 일부 셀들은 왜 느낌표 (“!”) 를 가지고 있나요? ■

이 “RCU Classic” 행은 RCU read-side 크리티컬 섹션들은 `rcu_read_lock()` 과 `rcu_read_unlock()` 으로 구분지어지고 중첩될수도 있는, 최초의 RCU 구현에 해당합니다. 여기에 연관되는 동기적인 업데이트 쪽 기능들인 `synchronize_rcu()` 와 그것과 같은 의미인 `synchronize_net()` 은 동시에 실행중인 RCU read-side 크리티컬 섹션들이 모두 완료되기를 기다립니다. 이 기다림의 길이는 “grace period” 라고 알려져 있습니다. 비동기적인 업데이트 쪽 기능인 `call_rcu()` 는 뒤따르는 grace period 후에 특정 함수를 특정 인자와 함께 호출해 줍니다. 예를 들어, `call_rcu(p, f);` 는 다음의 grace period 후에 “RCU callback” `f(p)` 의 호출이 이뤄지게 합니다. `call_rcu()` 를 사용하는 리눅스 커널 모듈을 언로딩 한다던가 해서 모든 RCU callback 들이 완료되기를 기다려야만 하는 상황도 존재합니다 [McK07d]. `rcu_barrier()` 기능이 그 일을 합니다. 더 최신의 계층적 RCU [McK08a] 구현 또한 “RCU Classic” 시맨틱을 고수함을 알아두세요.

마지막으로, RCU 는 Section 9.5.3.7 에서 설명한 것처럼 type-safe 메모리 [GC96] 를 제공하는데 사용될 수도 있습니다. RCU 의 문맥에서, type-safe 메모리는 주어진 데이터 원소가 그것에 접근하는 모든 RCU read-side 크리티컬 섹션 사이에서 그 타입이 바뀌지 않는다는 것을 보장합니다. RCU 기반의 type-safe 메모리를 사용하기 위해서는 `SLAB_DESTROY_BY_RCU` 를 `kmem_cache_create()` 에 넘겨야 합니다. `SLAB_DESTROY_BY_RCU` 는 `kmem_cache_alloc()` 이 `kmem_cache_free()` 로 자유가 된 메모리를 즉시 재할당 하는 것을 막는 일은 결코 하지 않음을 알아두는 게 중요합니다! 사실, `rcu_dereference` 로 리턴된, `SLAB_DESTROY_RCU` 로 보호되는 데이터 구조체는 상당히 여러번 메모리 해제되고 재할당 될 수 있는데, 심지어 `rcu_read_lock()` 으로 보호되고 있을 때도 그러합니다. 대신, `SLAB_DESTROY_BY_RCU` 는 RCU grace period 가 끝나기 전까지는 `kmem_cache_free()` 가 완전히 해제된 데이터 구조체들의 slab 을 시스템에 반납하는 것을 방지해 줍니다. 짧게 말해서, 비록 데이터 원소가 굉장히 자주 해제되고 재할당될 수 있지만, 최소한 그것의 타입은 똑같이 남아있을 겁니다.

**Quick Quiz 9.38:** 많은 수의 RCU read-side 크리티컬 섹션들이 `synchronize_rcu()` 실행을 무기한 블록

시키는 걸 어떻게 막을 수 있나요? ■

**Quick Quiz 9.39:** `synchronize_rcu()` API 는 전부터 존재한 인터럽트 핸들러들이 모두 완료되길 기다리죠, 맞죠? ■

“RCU BH” 행에서, `rcu_read_lock_bh()` 와 `rcu_read_unlock_bh()` 는 크리티컬 섹션을 구분짓고, `synchronize_rcu_bh()` 는 하나의 grace period 를 기다리며, `call_rcu_bh()` 는 다음 grace period 후에 특정 함수를 특정 인자와 함께 호출해 줍니다.

**Quick Quiz 9.40:** 이것들을 섞어서 활용하면 어떻게 되나요? 예를 들어, `rcu_read_lock()` 과 `rcu_read_unlock()` 을 RCU read-side 크리티컬 섹션을 구분하는데 사용하지만 `call_rcu_bh()` 를 RCU callback 을 위해 사용한다고 하면요? ■

**Quick Quiz 9.41:** 하드웨어 인터럽트 핸들러들은 묵시적인 `rcu_read_lock_bh()` 의 보호 아래 있다고 생각되어도 되겠죠? ■

“RCU Sched” 행에서, `preemption` 을 불가능하게 하는 모든 동작은 RCU read-side 크리티컬 섹션처럼 동작되고, `synchronize_sched()` 는 연관된 RCU grace period 를 기다립니다. 이 RCU API 패밀리는 2.6.12 커널에서 들어왔는데, 이것이 과거의 `synchronize_kernel()` API 를 (RCU Classic 을 위한) 지금의 `synchronize_rcu()` 와 (RCU Sched 를 위한) `synchronize_sched()` 로 나눴습니다. RCU Sched 는 처음부터 비동기적인 `call_rcu_sched()` 인터페이스를 가지고 있진 않았다가 2.6.26 에서 추가되었음을 알아두세요. 리눅스 커뮤니티의 어떤 의미에서의 minimalist 철학에 의해, API 들은 필요한 경우에 기반해서 추가됩니다.

**Quick Quiz 9.42:** RCU Classic 과 RCU Sched 를 섞어서 사용하면 어떻게 되나요? ■

**Quick Quiz 9.43:** 일반적으로, 모든 전부터 존재한 인터럽트 핸들러들을 기다리는데 `synchronize_sched()` 에 의존해선 안됩니다, 맞죠? ■

“Realtime RCU” 행은 RCU Classic 과 똑같은 API 를 가지고 있는데, 차이점은 RCU read-side 크리티컬 섹션들이 `preemption` 당할 수 있고 `spinlock` 을 획득하는 사이 블락될 수 있다는 점 뿐입니다. Realtime RCU 의 설계는 다른곳에도 설명되어 있습니다 [McK07a].

Table 9.3 의 “SRCU” 행은 RCU read-side 크리티컬 섹션들 안에서 일반적인 잠들기를 허용하는 특수한 RCU API 를 보입니다 [McK06]. 물론, SRCU read-side 크리티컬 섹션 안에서의 `synchronize_srcu()` 사용은 스스로의 `deadlock` 을 유발할 수 있으므로, 반드시 피해져야 합니다. SRCU 의 앞의 RCU 구현들과의 차이점은 각각의 별개의 SRCU 사용처마다 호출자가 `srcu_struct` 를 할당해야 한다는 겁니다. 이 방법은 SRCU read-side 크리티컬 섹션들이 연관되지

않은 `synchronize_srcu()` 실행을 블록하는 것을 방지합니다. 또한, 이 RCU 변종에서는 `srcu_read_lock()` 이 연관된 `srcu_read_unlock()`에 전달되어야 하는 값을 리턴합니다.

**Quick Quiz 9.44:** `call_srcu()` 사용에 있어 조심해야 하는 이유는 무엇일까요? ■

**Quick Quiz 9.45:** 어떤 조건에서 `synchronize_srcu()` 가 SRCU read-side 크리티컬 섹션 내에서 안전하게 사용될 수 있을까요? ■

리눅스 커널은 분명히 놀랍도록 많은 RCU API 와 구현을 가지고 있습니다. 이 수를 줄이려는 희망이 있는데, 리눅스 커널의 특정 빌드는 현재 세개의 API 뒤에 최대 네개의 구현들을 가지고 있다는 사실 (RCU Classic 과 Realtime RCU 는 같은 API 를 공유합니다) 이 그 증거입니다. 하지만, 충분한 조사와 분석이 필요할텐데, 많은 락킹 API 들 가운데 하나를 제거하려면 필요한 것처럼 말입니다.

이 다양한 RCU API 들은 RCU read-side 크리티컬 섹션들이 반드시 제공해야 하는 forward-progress 보장사항으로 차별화 되고 그 범위로도 차별화되는데, 다음과 같습니다:

1. RCU BH: read-side 크리티컬 섹션들은 NMI 와 인터럽트 핸들러들을 제외한 모든 것에 대해 forward progress 를 보장해야만 합니다만 software-interrupt (`softirq`) 핸들러들은 제외입니다. RCU BH 는 범위내에서 글로벌합니다.
2. RCU Sched: read-side 크리티컬 섹션들은 NMI 와 `softirq` 핸들러들을 포함한 irq 핸들러들을 제외한 모든 것들에 forward progress 를 보장해야 합니다. RCU Sched 는 범위내에서 글로벌합니다.
3. RCU (Classic 과 Real-time 둘 다): read-side 크리티컬 섹션들은 NMI 핸들러, irq 핸들러, `softirq` 핸들러, 그리고 (real-time 의 경우) 더 높은 우선순위의 real-time task 를 제외한 모든 것에 forward progress 를 보장해야 합니다. RCU 는 범위내에서 글로벌합니다.
4. SRCU: read-side 크리티컬 섹션들은 다른 태스크가 연관된 grace period 가 완료되기를 기다리고 있지 않다면 forward progress 를 보장하지 않아도 됩니다. 이런 상황에서 이 read-side 크리티컬 섹션들은 수초 이내에는 완료되어야 합니다 (그리고 더 빠르면 더 좋습니다).<sup>10</sup> SRCU 의 범위는 각각 연관된 `srcu_struct` 의 사용에 따라 정의됩니다.

<sup>10</sup> 단순히 forward-progress guarantee 가 없다고 말하는 대신 이런 명확한 설명을 하도록 재촉해준 James Bottomley 에게 감사의 말씀을 드립니다.

달리 말하자면, Ssrcu 는 개발자가 그 범위를 제한할 수 있도록 하는 것으로 극단적으로 약한 forward-progress 보장사항의 문제를 보완합니다.

#### 9.5.4.2 RCU has Publish-Subscribe and Version-Maintenance APIs

다행히도, 다음의 표에 보여진 RCU publish-subscribe 와 version-maintenance 기능들은 앞서 언급된 RCU 의 변종들 모두에 적용됩니다. 이 공통성은 어떤 경우들에는 더 많은 코드가 공유될 수 있게 해서, 그렇지 않다면 일어날 수 있는 API 증식을 분명히 줄여줍니다. RCU publish-subscribe API 들의 원래 목적은 메모리 배리어들을 이 API 안에 묻어버려서 리눅스 커널 프로그래머들이 리눅스가 지원하는 각각의 20 종류가 넘는 CPU 패밀리들 [Spr01] 의 메모리 순서 모델의 전문가가 되지 않더라도 RCU 를 사용할 수 있게 하려는 것이었습니다.

카테고리들 중 처음 두개의 카테고리들은 순환형의 이중 링크드 리스트인 리눅스 `struct list_head` 리스트들에 동작합니다. `list_for_each_entry_rcu()` 함수는 RCU 로 보호되는 리스트를 type-safe 하게 횡단하는데 새로운 리스트 원소가 횡단과 동시에 삽입되는 상황을 위한 메모리 순서의 강제 역시 합니다. Alpha 외의 플랫폼들에서, 이 함수는 `list_for_each_entry()`에 비해 성능 하락을 주긴 하지만 그 정도는 적거나 아예 없습니다. `list_add_rcu()`, `list_add_tail_rcu()`, 그리고 `list_replace_rcu()` 함수들은 RCU 아닌 비슷한 것들과 유사합니다만 완화된 순서의 기계들에서는 추가적인 메모리 배리어로의 오버헤드를 갖습니다. `list_del_rcu()` 함수는 또한 RCU 아닌 비슷한 것과 유사합니다만, `list_del()` 이 그래야 하는 것처럼 `prev` 와 `next` 포인터들을 모두 파괴하는게 아니라 `prev` 포인터만 파괴하기 때문에 신기하게도 매우 조금 빠릅니다. 마지막으로, `list_splice_init_rcu()` 함수는 역시 RCU 아닌 비슷한 것들과 유사합니다만 grace-period 대기시간을 갖습니다. 이 grace period 의 목적은 RCU 읽기 쓰레드들이 원본 리스트의 횡단을 그것이 리스트 헤더로부터 분리되기를 완료하기 전까지 안전하게 마치도록 하는 것입니다 – 이에 실패하는 것은 그런 읽기 쓰레드들이 그 횡단을 마무리하지 못하게 할 수도 있습니다.

**Quick Quiz 9.46:** `list_del_rcu()` 는 왜 `next` 와 `prev` 두 포인터를 모두 파괴하지 않는거죠? ■

다음의 두 카테고리들은 리눅스의 선형 링크드 리스트인 `struct hlist_head`에 대해 동작합니다. `struct list_head`에 비해 `struct hlist_head`의 장점은 하나의 포인터를 갖는 리스트 헤더만이 필요해서 커다란 해시 테이블에서는 상당한 양

Category	Primitives	Availability	Overhead
List traversal	list_for_each_entry_rcu()	2.5.59	Simple instructions (memory barrier on Alpha)
List update	list_add_rcu() list_add_tail_rcu() list_del_rcu() list_replace_rcu() list_splice_init_rcu()	2.5.44 2.5.44 2.5.44 2.6.9 2.6.21	Memory barrier Memory barrier Simple instructions Memory barrier Grace-period latency
Hlist traversal	hlist_for_each_entry_rcu() hlist_add_after_rcu() hlist_add_before_rcu() hlist_add_head_rcu() hlist_del_rcu() hlist_replace_rcu()	2.6.8 2.6.14 2.6.14 2.5.64 2.5.64 2.6.15	Simple instructions (memory barrier on Alpha) Memory barrier Memory barrier Memory barrier Simple instructions Memory barrier
Pointer traversal	rcu_dereference()	2.6.9	Simple instructions (memory barrier on Alpha)
Pointer update	rcu_assign_pointer()	2.6.10	Memory barrier

Table 9.4: RCU Publish-Subscribe and Version Maintenance APIs

의 메모리를 아낄 수 있다는 점입니다. 이 표에서의 struct hlist\_head 의 기능들과 RCU 를 사용하지 않는 비슷한 것들과의 관계는 struct list\_head 기능들이 그러한 것과 거의 같습니다.

마지막의 두 카테고리들은 포인터에 직접적으로 동작하는데, RCU 로 보호되는 배열들이나 tree 들과 같은, RCU 로 보호되지만 리스트가 아닌 데이터 구조체들에 사용하기에 유용합니다. `rcu_assign_pointer()` 함수는 어떤 앞의 초기화는 완화된 순서 규칙의 기계들에서도 이 포인터로의 할당 전으로 순서지어지게 합니다. 유사하게, `rcu_dereference()` 함수는 Alpha CPU 에서는, 뒤따르는 해당 포인터를 디레퍼런스하는 코드가 연관된 `rcu_assign_pointer()` 앞의 초기화 코드의 효과를 볼 수 있도록 합니다. Alpha 외의 CPU 에서는 `rcu_dereference()` 는 어떤 포인터 디레퍼런스들이 RCU 로 보호되고 있는지를 표합니다.

**Quick Quiz 9.47:** 일반적으로, `rcu_dereference()` 에 사용되는 모든 포인터는 반드시 항상 `rcu_assign_pointer()` 로 업데이트되어야만 합니다. 이 규칙에 예외는 뭐가 있을까요? ■

**Quick Quiz 9.48:** 이런 횡단과 업데이트 기능들이 어떤 RCU API 패밀리 멤버들과 함께 사용된다 하더라도 어떤 문제는 없나요? ■

#### 9.5.4.3 Where Can RCU's APIs Be Used?

Figure 9.46 는 커널 내의 어떤 환경에서 어떤 API 들이 사용될 수 있는지 보입니다. RCU read-side 기능들은 NMI를 포함해 어떤 환경에서도 사용될 수 있고, RCU 의 변경 기능들과 비동기적인 grace-period 기능

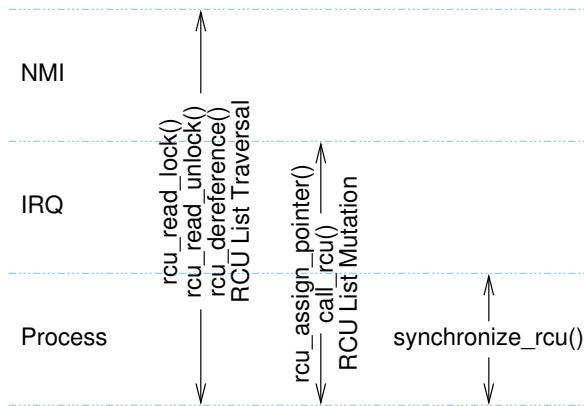


Figure 9.46: RCU API Usage Constraints

들은 NMI 를 제외한 모든 환경에서 사용될 수 있으며, RCU 의 동기적인 grace-period 기능들은 프로세스 컨텍스트에서만 사용될 수 있습니다. RCU 리스트 횡단 기능들은 `list_for_each_entry_rcu()`, `hlist_for_each_entry_rcu()` 등을 포함합니다. 비슷하게, RCU list 변경 기능들은 `list_add_rcu()`, `hlist_del_rcu()` 등이 포함됩니다.

다른 종류의 RCU 로부터의 기능들은 대체될 수도 있는데, 예를 들어 `srcu_read_lock()` 은 `rcu_read_lock()` 이 사용될 수 있는 모든 컨텍스트에서 사용될 수 있습니다.

#### 9.5.4.4 So, What is RCU Really?

그 핵심에 있어서, RCU 는 더도 덜도 아니고 삽입의 공개와 구독을 지원하고 모든 RCU 읽기 쓰레드들이 완료되길 기다리며, 여러 버전들을 관리하는 API 입니다. 그렇다면 하나, RCU 위에 reader-writer 락킹 레퍼런스 카운팅, 그리고 Section 9.5.3 에서 열거한 존재 보장과 같은 고차원의 것들을 만드는 것이 가능합니다. 더 나아가서, 리눅스 커뮤니티가 RCU 의 흥미롭고 새로운 사용처를 찾을 것이라 믿어 의심치 않습니다, 커널의 여러 동기화 기능들에 대해서 그랬듯이요.

물론, 더 완벽한 RCU 에 대한 이해는 이 API 들을 가지고 할 수 있는 일에 대한 것들도 포함할 것입니다.

하지만, 많은 경우에 RCU 에 대한 완벽한 이해는 RCU 구현의 예를 필요로 할겁니다. 따라서 다음 섹션은 복잡도와 기능성을 늘려가는 일련의 “장난감” RCU 구현들을 소개합니다.

#### 9.5.5 “Toy” RCU Implementations

이 섹션의 장난감 RCU 구현은 높은 성능, 실용성, 또는 어떤 종류의 상품에의 사용을 위해 설계되지 않았고<sup>11</sup> 그저 분명함을 위해 설계되었습니다. 이 장난감 RCU 구현을 쉽게 이해하기 위해서는 더도 아니고 덜도 아니고, Chapter 2, 3, 4, 그리고 6 는 물론이고 Chapter 9 의 앞부분들에 대해서도 깊이 이해하고 있어야 합니다.

이 섹션은 존재 보장 문제를 풀어가는 관점에서 세련됨을 증가시켜가는 방향으로 일련의 RCU 구현들을 제공합니다. Section 9.5.5.1 은 간단한 락킹에 기반한 초보적인 RCU 구현을 보이고, Sections 9.5.5.2 에서 9.5.5.9 까지는 락킹, 레퍼런스 카운터, 그리고 free-running 카운터들에 기반한 간단한 RCU 구현을 보입니다. 마지막으로, Section 9.5.5.10 에서는 요약과 바래봄직한 RCU 속성들의 리스트를 제공합니다.

##### 9.5.5.1 Lock-Based RCU

아마도 가장 간단한 RCU 구현은 Figure 9.47 (`rcu_lock.h` 와 `rcu_lock_percpu.c`) 에 보여진 것처럼 락킹을 사용할 겁니다. 이 구현에서 `rcu_read_lock()` 은 글로벌 스핀락을 잡고, `rcu_read_unlock()` 은 그걸 놓으며, `synchronize_rcu()` 는 그걸 잡고는 바로 놓습니다.

`synchronize_rcu()` 는 그락을 잡기 (그리고 놓기) 전까지는 리턴하지 않기 때문에, 모든 앞의 RCU read-side 크리티컬 섹션들이 완료되기 전까지는 리턴 할 수 없어서, RCU 시맨틱을 모두 구현하고 있습니다.

물론, 한번에 하나의 RCU 읽기 쓰레드만이 자신의 read-side 크리티컬 섹션을 수행할 수 있어서 RCU 의 목적 중 거의 모든 것을 이루지 못합니다. 또한, `rcu_read_lock()` 과 `rcu_read_unlock()` 에서의 락 오퍼레이션들은 매우 무거운 일이어서, 하나의 Power5 CPU 에서 100 나노세컨드 정도의 read-side 오버헤드는 64-CPU 시스템에서는 17 마이크로세컨드 까지 증가합니다. 더 나쁜건, 이것과 같은 락 오퍼레이션들은 `rcu_read_lock()` 이 데드락 사이클에 연관될 수 있게 한다는 것입니다. 더 나아가서, 재귀적인 락이 없다 해도, RCU read-side 크리티컬 섹션들은 중첩될수가 없고, 마지막으로, 동시의 RCU 업데이트들이 공통의 grace period 에 의해 원론적으로는 가능하지만, 이 구현은 grace period 들을 직렬화 시켜서 grace-period 공유를 불가능하게 합니다.

**Quick Quiz 9.49:** Figure 9.47 에서의 RCU 구현의 데드락이 다른 RCU 구현에서의 데드락이 될 수 없는 이유는 뭘까요? ■

**Quick Quiz 9.50:** 왜 Figure 9.47 의 RCU 구현에서는 RCU 읽기 쓰레드들이 병렬로 수행될 수 있도록 간단하게 reader-writer 락을 사용하지 않았나요? ■

이 구현이 실제 상품 구성에서 유용할 거라 생각하기는 어렵습니다만, 거의 모든 사용자 레벨 어플리케이션 들에 구현할 수 있다는 장점을 가지고 있습니다. 나아가서, CPU 별로 하나의 락을 갖거나 reader-writer 락을 사용하는 비슷한 구현들은 2.4 리눅스 커널이라는 제품에서 사용된 바 있습니다.

이런 CPU 별로 하나의 락을 사용하는 전략의 수정된, 쓰레드별로 락을 하나씩 갖는 버전은 다음 섹션에서 설명됩니다.

##### 9.5.5.2 Per-Thread Lock-Based RCU

Figure 9.48 (`rcu_lock_percpu.h` 와 `rcu_lock_percpu.c`) 는 쓰레드별로 하나의 락 두기에 기반한 구현을 보입니다. `rcu_read_lock()` 과 `rcu`

```

1 static void rcu_read_lock(void)
2 {
3     spin_lock(&rcu_gp_lock);
4 }
5
6 static void rcu_read_unlock(void)
7 {
8     spin_unlock(&rcu_gp_lock);
9 }
10
11 void synchronize_rcu(void)
12 {
13     spin_lock(&rcu_gp_lock);
14     spin_unlock(&rcu_gp_lock);
15 }
```

Figure 9.47: Lock-Based RCU Implementation

<sup>11</sup> 하지만, 상품 품질의 사용자 레벨 RCU 구현은 구할 수 있습니다 [Des09].

`read_unlock()` 함수들은 각각 현재 쓰레드의 락을 잡고 풁니다. `synchronize_rcu()` 함수는 각 쓰레드의 락들을 한번에 모두 잡고 풁니다. 따라서, `synchronize_rcu()` 가 시작될 때 수행중인 모든 RCU read-side 크리티컬 섹션들은 `synchronize_rcu()` 가 리턴하기 전에 완료되어야만 합니다.

이 구현은 동시의 RCU 읽기 쓰레드들을 가능하게 하고 하나의 글로벌 락을 사용할 때 생길 수 있는 데드락 조건을 예방하는 장점을 갖습니다. 더 나아가서, `read-side` 오버헤드는 비록 대략 140 나노세컨드 정도로 높긴 하지만 CPU 들의 수에 관계 없이 140 나노세컨드 정도로 유지됩니다. 하지만, 업데이트 쪽의 오버헤드는 하나의 Power5 CPU 에서 600 나노세컨드부터 64 CPU 에서의 100 마이크로세컨드 정도까지 움직입니다.

**Quick Quiz 9.51:** Figure 9.48 의 line 15-18 의 루프에서는 락들을 일단 모두 다 잡고나서는 한번에 모두 풀어주는게 더 깔끔하지 않나요? 무엇보다, 이렇게 바꾸면 어떤 읽기 쓰레드도 존재하지 않는 시점이 생기게 되어서 모든 것들이 매우 간단해질 겁니다. ■

**Quick Quiz 9.52:** Figure 9.48 에 보여진 구현은 `dead-lock` 으로부터 자유로울까요? 그렇다면, 또는 그렇지 않다면, 왜죠? ■

**Quick Quiz 9.53:** Figure 9.48 에 보인 RCU 알고리즘의, 예를 들어 POSIX pthread 처럼 여走路에서 사용 가능한 기능들만을 사용하고 있는 점도 장점 아닌가요? ■

이 방법은 일부 환경에서는 유용할 수 있는데, 리눅스 2.4 커널에서도 비슷한 방법이 사용되었습니다 [MM00].

이어서 소개될 카운터 기반의 RCU 구현은 락 기반 구현의 일부 한계들을 해결합니다.

### 9.5.5.3 Simple Counter-Based RCU

약간 더 세련된 RCU 구현이 Figure 9.49 (`rcu_rcg.h` 와 `rcu_rcg.c`)에 보여져 있습니다. 이 구현은 line 1 에 정의된 글로벌 레퍼런스 카운터 `rcu_refcnt` 를 사용합니다. `rcu_read_lock()` 기능은 어토믹하게 이 카운터를 증가시키고, RCU read-side 크리티컬 섹션이 이 어토믹 값 증가 뒤로 순서지어지는 것을 보장 시킵니다. 유사하게, `rcu_read_unlock()` 은 RCU read-side 크리티컬 섹션을 가두기 위해 메모리 배리어를 실행하고 어토믹하게 그 카운터를 감소시킵니다. `synchronize_rcu()` 기능은 레퍼런스 카운터에 감싸인 채 이 레퍼런스 카운터가 0이 되기를 기다립니다. Line 19 의 `poll()` 은 단순히 순수한 지연을 제공하고, 순수한 RCU 시맨틱의 관점에서는 허용될 수 있습니다. 다시, 일단 `synchronize_rcu()` 가 리턴하면 모든 앞의 RCU read-side 크리티컬 섹션들은 완료되었을 것이 보장됩니다.

```

1 static void rcu_read_lock(void)
2 {
3     spin_lock(&__get_thread_var(rcu_gp_lock));
4 }
5
6 static void rcu_read_unlock(void)
7 {
8     spin_unlock(&__get_thread_var(rcu_gp_lock));
9 }
10
11 void synchronize_rcu(void)
12 {
13     int t;
14
15     for_each_running_thread(t) {
16         spin_lock(&per_thread(rcu_gp_lock, t));
17         spin_unlock(&per_thread(rcu_gp_lock, t));
18     }
19 }
```

Figure 9.48: Per-Thread Lock-Based RCU Implementation

```

1 atomic_t rcu_refcnt;
2
3 static void rcu_read_lock(void)
4 {
5     atomic_inc(&rcu_refcnt);
6     smp_mb();
7 }
8
9 static void rcu_read_unlock(void)
10 {
11     smp_mb();
12     atomic_dec(&rcu_refcnt);
13 }
14
15 void synchronize_rcu(void)
16 {
17     smp_mb();
18     while (atomic_read(&rcu_refcnt) != 0) {
19         poll(NULL, 0, 10);
20     }
21     smp_mb();
22 }
```

Figure 9.49: RCU Implementation Using Single Global Reference Counter

Section 9.5.5.1에서 보여진 락 기반의 구현과 상반되는 장점으로, 이 구현은 RCU read-side 크리티컬 섹션들의 병렬 수행을 가능하게 합니다. Section 9.5.5.2에서 보여진 쓰레드별 락 기반의 구현과 상반되는 장점으로, 이 구현은 또한 그것들이 중첩될 수 있게 합니다. 또한, `rcu_read_lock()` 기능은 결코 스픬하지도 블록하지도 않기 때문에 데드락 사이클에 연관될 수 없습니다.

**Quick Quiz 9.54:** 하지만 `synchronize_rcu()`을 감싸고 락을 잡고 같은 락을 RCU read-side 크리티컬 섹션 내에서 잡으면 어떻게 되죠? ■

하지만, 이 구현은 여전히 일부 심각한 한계점을 가지고 있습니다. 첫째로, `rcu_read_lock()`과 `rcu_read_unlock()` 안의 어토믹 오퍼레이션들은 여전히 상당히 무겁고, read-side 오버헤드는 하나의 Power5 CPU에서의 100 나노세컨드부터 64-CPU 시스템에서의 약 40 마이크로세컨드의 범위를 갖습니다. 이는 RCU read-side 크리티컬 섹션들은 실제 read-side 병렬성을 갖기 위해서는 상당히 길어야 함을 의미합니다. 반면에 읽기 쓰레드들이 존재하지 않는다면 grace period는 40 나노세컨드 만에 끝나는데, 이는 리눅스 커널의 제품 품질의 구현보다 수십 수백배는 빠른 겁니다.

**Quick Quiz 9.55:** `synchronize_rcu()` 가 10-밀리세컨드 지연을 포함하고 있는데 어떻게 grace period가 40 나노세컨드 만에 끝날수가 있나요? ■

둘째로, 많은 동시의 `rcu_read_lock()`과 `rcu_read_unlock()` 오퍼레이션들이 있다면, `rcu_refcnt`에 굉장한 메모리 경쟁이 발생할 거고, 이는 비싼 캐시 미스를 유발할 겁니다. 이 두개의 한계점들은 RCU의 주 목적인 read-side 동기화 기능에 낮은 오버헤드 제공하기를 매우 어렵게 만듭니다.

마지막으로, 긴 read-side 크리티컬 섹션들을 갖는 많은 수의 RCU 읽기 쓰레드들은 글로벌 카운터가 결코 0이 되지 못하게 해서 `synchronize_rcu()` 가 영원히 완료되지 못하게 만들 수도 있습니다. 이는 RCU 업데이트의 starvation을 유발할 수 있는데 이는 당연하게도 제품 환경에서는 받아들여질 수 없는 특성입니다.

**Quick Quiz 9.56:** Figure 9.49의 RCU 구현은 동시의 `synchronize_rcu()` 가 너무 오래 기다리고 있을 때에는 왜 간단히 `rcu_read_lock()` 을 기다리게 만들지 않는거죠? 그렇게 하면 `synchronize_rcu()` 의 starvation을 막을 수 있지 않나요? ■

따라서, 이 구현은 락 기반의 메커니즘보다는 예를 들어 고도의 스트레스 디버깅 환경에서 적합한 RCU 구현과 같은 잠재성이 약간 있긴 하지만, 제품 환경에서 유용할 거라고 생각하기는 여전히 어렵습니다. 다음 섹션은 쓰기 쓰레드들에 좀 더 신경쓴 레퍼런스 카운팅 방법들을 설명합니다.

#### 9.5.5.4 Starvation-Free Counter-Based RCU

```
1 DEFINE_SPINLOCK(rcu_gp_lock);
2 atomic_t rcu_refcnt[2];
3 atomic_t rcu_idx;
4 DEFINE_PER_THREAD(int, rcu_nesting);
5 DEFINE_PER_THREAD(int, rcu_read_idx);
```

Figure 9.50: RCU Global Reference-Count Pair Data

```
1 static void rcu_read_lock(void)
2 {
3     int i;
4     int n;
5
6     n = __get_thread_var(rcu_nesting);
7     if (n == 0) {
8         i = atomic_read(&rcu_idx);
9         __get_thread_var(rcu_read_idx) = i;
10        atomic_inc(&rcu_refcnt[i]);
11    }
12    __get_thread_var(rcu_nesting) = n + 1;
13    smp_mb();
14 }
15
16 static void rcu_read_unlock(void)
17 {
18     int i;
19     int n;
20
21     smp_mb();
22     n = __get_thread_var(rcu_nesting);
23     if (n == 1) {
24         i = __get_thread_var(rcu_read_idx);
25         atomic_dec(&rcu_refcnt[i]);
26     }
27     __get_thread_var(rcu_nesting) = n - 1;
28 }
```

Figure 9.51: RCU Read-Side Using Global Reference-Count Pair

Figure 9.51 (rcu\_rcgp.h) 는 Figure 9.50 에 보여진 한쌍의 레퍼런스 카운터 (rcu\_refcnt[]) 와 그 한쌍 중 하나의 카운터를 고르는데 사용되는 글로벌 인덱스 (rcu\_idx), 쓰레드별 중첩 수준 카운터 rcu\_nesting, 쓰레드별 글로벌 인덱스의 스냅샷 (rcu\_rad\_idx), 그리고 하나의 글로벌 락을 사용하는 RCU 구현의 read-side 기능들을 보이고 있습니다.

**Design** 두개의 원소를 갖는 rcu\_refcnt[] 배열이 야말로 starvation 으로부터 자유를 가져다 주는 그 무엇입니다. 핵심은 synchronize\_rcu() 는 앞서 존재한 읽기 쓰레드들을 기다리는 것만이 요구된다는 점입니다. 만약 새로운 읽기 쓰레드가 이미 수행을 시작한 특정 synchronize\_rcu() 인스턴스 뒤에 시작된다면, 그 synchronize\_rcu() 인스턴스는 이 새로운 읽기 쓰레드를 기다려야 할 필요가 없습니다. 어떤 시점 이든, 특정 읽기 쓰레드가 rcu\_read\_lock() 을 통해 자신의 RCU read-side 크리티컬 섹션을 들어갈 때에, 이 읽기 쓰레드는 rcu\_idx 변수로 가리켜지는 rcu\_refcnt[] 배열의 원소의 값을 증가시킵니다. 같은 읽기 쓰레드가 rcu\_read\_unlock() 을 통해 자신의 RCU read-side 크리티컬 섹션을 나갈 때에는 이 읽기 쓰레드는 rcu\_idx 값에 가해졌을 수 있는 모든 뒤의 변경들을 무시한 채 자신이 증가시켰던 원소의 값을 감소시킵니다.

이 구성은 synchronize\_rcu() 가 rcu\_idx 의 값을 rcu\_idx = !rcu\_idx 식으로 보정함으로써 starvation 을 막을 수 있음을 의미합니다. rcu\_idx 의 예전 값이 0이었고, 따라서 새로운 값은 1이 될 것이라고 가정해 봅시다. 이 값 보정 오퍼레이션 후에 도착하는 새로운 읽기 쓰레드들은 rcu\_idx[1] 을 증가시킬 것이고, 그동안 앞서 rcu\_idx[0] 를 증가시켰던 과거의 읽기 쓰레드들은 각자의 RCU read-side 크리티컬 섹션들을 나갈 때마다 rcu\_idx[0] 을 감소시킬 겁니다. 이는 rcu\_idx[0] 의 값은 더이상 증가하지 않을 것이고, 따라서 단조롭게 감소를 하게 될것이라는 의미입니다.<sup>12</sup> 이는 모든 synchronize\_rcu() 가 해야 할 일은 rcu\_refcnt[0] 가 0이 될 때까지 기다려야 하는 것 뿐이란 의미입니다.

이 배경지식과 함께라면, 실제 기능들의 구현을 들여다 볼 준비가 되었습니다.

**Implementation** rcu\_read\_lock() 기능은 rcu\_idx 로 인덱스되는 rcu\_refcnt[] 배열의 멤버의 값을 어토믹하게 증가시키고, 이 인덱스의 스냅샷을 쓰레드별 변수인 rcu\_read\_idx 안에 보관합니다.

<sup>12</sup> 이 “단조로운 감소” 문장이 무시하는 race condition 이 있습니다. 이 race condition 은 synchronize\_rcu() 코드와 함께 다루겠습니다. 그전까지는, 의심을 떠춰주시길 바랍니다.

```

1 void synchronize_rcu(void)
2 {
3     int i;
4
5     smp_mb();
6     spin_lock(&rcu_gp_lock);
7     i = atomic_read(&rcu_idx);
8     atomic_set(&rcu_idx, !i);
9     smp_mb();
10    while (atomic_read(&rcu_refcnt[i]) != 0) {
11        poll(NULL, 0, 10);
12    }
13    smp_mb();
14    atomic_set(&rcu_idx, i);
15    smp_mb();
16    while (atomic_read(&rcu_refcnt[!i]) != 0) {
17        poll(NULL, 0, 10);
18    }
19    spin_unlock(&rcu_gp_lock);
20    smp_mb();
21 }

```

Figure 9.52: RCU Update Using Global Reference-Count Pair

rcu\_read\_unlock() 함수는 연관된 rcu\_read\_lock() 에서 값을 증가시켰던 카운터의 값을 어토믹하게 감소시킵니다. 하지만, rcu\_idx 의 하나의 값만이 쓰레드별로 기억되기 때문에 read-side 크리티컬 섹션의 중첩을 허용하게 위해서는 추가적인 방법들이 필요합니다. 이런 추가적인 방법들은 중첩 정보를 쪼아가는데에 쓰레드별 rcu\_nesting 변수를 사용합니다.

이것들이 모두 동작하도록 하기 위해, Figure 9.51 의 rcu\_read\_lock() 의 line 6 에서는 현재 쓰레드의 rcu\_nesting 인스턴스를 가져오고 line 7 에서는 지금 중첩된 rcu\_read\_lock() 중 가장 바깥에 있음을 확인한 후 line 8-10 에서는 rcu\_idx 의 현재 값을 가져오고 이 값을 이 쓰레드의 rcu\_read\_idx 에 저장한 후 rcu\_refcnt 의 선택된 원소의 값을 어토믹하게 증가시킵니다. rcu\_nesting 의 값과는 무관하게 line 12 에서는 그 값을 증가시킵니다. Line 13 에서는 메모리 배리어를 실행해서 RCU read-side 크리티컬 섹션이 rcu\_read\_lock() 코드 앞으로 튀어나오지 않게 막아줍니다.

비슷하게, rcu\_read\_unlock() 함수는 RCU read-side 크리티컬 섹션이 rcu\_read\_unlock() 코드 뒤로 빠져나가지 않도록 line 21 에서 메모리 배리어를 실행합니다. Line 22 에서는 이 쓰레드의 rcu\_nesting 인스턴스를 가져오고 line 23 에서 지금 중첩된 rcu\_read\_unlock() 가운데 가장 바깥임을 확인하고, line 24 와 25 에서 이 쓰레드의 (중첩된 rcu\_read\_lock() 중 가장 바깥의 것에서 저장된) rcu\_read\_idx 인스턴스를 가져온 후 rcu\_refcnt 의 선택된 원소의 값을 감소시킵니다. 중첩 단계와 관계없이, line 27 에서는 이 쓰레드의 rcu\_nesting 인스턴스의 값을 감소시킵니다.

Figure 9.52 (`rcu_rcpg.c`) 는 이에 연관되는 `synchronize_rcu()` 구현을 보입니다. Line 6과 19는 두개 이상의 `synchronize_rcu()` 인스턴스가 동시에 수행되는 것을 막기 위해 `rcu_gp_lock` 을 각각 잡고 풉니다. Line 7-8은 각각 `rcu_idx`의 값을 가져오고 뒤따르는 `rcu_read_lock()` 이 앞의 인스턴스들과 다른 `rcu_idx` 원소를 사용하도록 보정합니다. Line 10-12는 `rcu_idx`로 가리키는 원소의 값이 0이 될때까지 기다리는데 앞서 line 9에서의 메모리 배리어를 통해 `rcu_idx`의 체크가 `rcu_idx`의 보정 앞으로 뛰어오르지 않게 합니다. Line 13-18은 이 과정을 반복하고, line 20은 어떤 뒤따르는 오퍼레이션들이 `rcu_refcnt`의 검사를 앞질러 뛰어오르지 않게 합니다.

**Quick Quiz 9.57:** Figure 9.52의 `synchronize_rcu()`의 line 5의 메모리 배리어는 바로 뒤에 스판락 획득이 있는데도 왜 필요한거죠? ■

**Quick Quiz 9.58:** Figure 9.52에서 카운터는 왜 두번 뒤집히는거죠? 한번의 뒤집고 기다리는 사이클만으로도 충분하지 않나요? ■

This implementation avoids the update-starvation issues that could occur in the single-counter implementation shown in Figure 9.49.

**Discussion** 여전히 심각한 한계점들이 있습니다. 첫째로, `rcu_read_lock()` 과 `rcu_read_unlock()`의 어토믹 오퍼레이션들은 여전히 상당히 무겁습니다. 사실, 이것들은 Figure 9.49의 하나의 카운터 사용 버전보다 더 복잡해서 read-side 기능들은 하나의 Power5 CPU에서 약 150 나노세컨드를, 그리고 64-CPU 시스템에서는 약 40 마이크로세컨드를 소모합니다. 업데이트 쪽의 `synchronize_rcu()` 기능은 이보다도 비싸서, 하나의 Power5 CPU에서는 200 나노세컨드 정도, 64-CPU 시스템에서는 40 마이크로세컨드 정도를 소모합니다. 이 말은 정말 read-side 병렬성을 얻기 위해서는 RCU read-side 크리티컬 섹션들이 매우 길어야만 한다는 뜻입니다.

둘째로, 많은 동시적인 `rcu_read_lock()` 과 `rcu_read_unlock()` 오퍼레이션들이 존재한다면, `rcu_refcnt` 원소들에의 극심한 경쟁이 만들어질 것이고, 이는 비싼 캐시 미스들을 유발할 것입니다. 이것은 더 나아가 병렬적인 read-side 액세스를 위해 필요시 되는 RCU read-side 크리티컬 섹션 길이를 더욱 늘릴 겁니다. 이 두가지 한계점들은 대부분의 상황에서 RCU의 목적을 달성하기 어렵게 합니다.

셋째로, `rcu_idx`를 두번이나 뒤집어야 하는 필요성은 업데이트 쪽에 상당한 오버헤드를 의미하는데, 특히 쓰레드의 수가 클때에 더욱 그러합니다.

마지막으로, 동시의 RCU 업데이트들이 동일한 grace

```
1 DEFINE_SPINLOCK(rcu_gp_lock);
2 DEFINE_PER_THREAD(int [2], rcu_refcnt);
3 atomic_t rcu_idx;
4 DEFINE_PER_THREAD(int, rcu_nesting);
5 DEFINE_PER_THREAD(int, rcu_read_idx);
```

Figure 9.53: RCU Per-Thread Reference-Count Pair Data

```
1 static void rcu_read_lock(void)
2 {
3     int i;
4     int n;
5
6     n = __get_thread_var(rcu_nesting);
7     if (n == 0) {
8         i = atomic_read(&rcu_idx);
9         __get_thread_var(rcu_read_idx) = i;
10        __get_thread_var(rcu_refcnt)[i]++;
11    }
12    __get_thread_var(rcu_nesting) = n + 1;
13    smp_mb();
14 }
15
16 static void rcu_read_unlock(void)
17 {
18     int i;
19     int n;
20
21     smp_mb();
22     n = __get_thread_var(rcu_nesting);
23     if (n == 1) {
24         i = __get_thread_var(rcu_read_idx);
25         __get_thread_var(rcu_refcnt)[i]--;
26     }
27     __get_thread_var(rcu_nesting) = n - 1;
28 }
```

Figure 9.54: RCU Read-Side Using Per-Thread Reference-Count Pair

period로 처리될 수 있음에도 불구하고 이 구현은 grace period들을 직렬화 시켜서 grace-period 공유를 불가능하게 합니다.

**Quick Quiz 9.59:** 어토믹 값 증가와 값 감소가 그렇게 비싸다고 하면, Figure 9.51의 line 10에서는 어토믹하지 않은 값 증가를, line 25에서는 어토믹하지 않은 값 감소를 하지 그래요? ■

이런 한계점들에도 불구하고, 누군가는 이 RCU 변종이 적은 수의 타이트하게 연결된 CPU들 위에서는 더 복잡한 구현들과의 API 호환성을 유지하는 메모리 절약 구현으로는 사용될 수도 있을거라 생각할 겁니다. 하지만, 그건 적은 CPU들 위로는 확장되지 못할 겁니다.

다음 섹션은 훨씬 개선된 read-side 성능과 확장성을 제공하는 또 다른 레퍼런스 카운팅 기반 방법을 설명합니다.

### 9.5.5.5 Scalable Counter-Based RCU

Figure 9.54 (`rcu_rcpl.h`) 는 쓰레드별 레퍼런스 카운터 한쌍을 사용하는 RCU 구현의 read-side 기능들을 보입니다. 이 구현은 Figure 9.51에서 보인 구현

```

1 static void flip_counter_and_wait(int i)
2 {
3     int t;
4
5     atomic_set(&rcu_idx, !i);
6     smp_mb();
7     for_each_thread(t) {
8         while (per_thread(rcu_refcnt, t)[i] != 0) {
9             poll(NULL, 0, 10);
10        }
11    }
12    smp_mb();
13 }
14
15 void synchronize_rcu(void)
16 {
17     int i;
18
19     smp_mb();
20     spin_lock(&rcu_gp_lock);
21     i = atomic_read(&rcu_idx);
22     flip_counter_and_wait(i);
23     flip_counter_and_wait(!i);
24     spin_unlock(&rcu_gp_lock);
25     smp_mb();
26 }

```

Figure 9.55: RCU Update Using Per-Thread Reference-Count Pair

과 상당히 비슷한데, 차이점은 `rcu_refcnt` 가 (Figure 9.53에 보인 것과 같이) 쓰레드별 배열이라는 것 뿐입니다. 앞 섹션에서의 알고리즘처럼, 이 두개의 배열의 원소를 사용하는 것은 읽기 쓰레드들이 업데이트 쓰레드들을 starvation에 빠뜨리는 것을 막습니다. 쓰레드별 `rcu_refcnt[]` 배열의 한 가지 장점은 `rcu_read_lock()` 과 `rcu_read_unlock()` 기능들이 더이상 어토믹 오퍼레이션들을 사용하지 않는다는 것입니다.

**Quick Quiz 9.60:** 집어쳐요! `rcu_read_lock()` 안에 `atomic_read()` 가 뻔히 보인다구요!!! 왜 `rcu_read_lock()` 이 어토믹 오퍼레이션을 포함하고 있지 않은 척하시는거죠???

Figure 9.55 (`rcu_rcpl1.c`) 는 `synchronize_rcu()` 의 구현을 `flip_counter_and_wait()` 라 이름지어진 함수와 함께 보이고 있습니다. `synchronize_rcu()` 함수는 Figure 9.52에 보인 것과 유사합니다만, 반복된 카운터 뒤집기는 line 22와 23에서의 새로운 함수로의 호출 두개로 뒤바뀌었습니다.

이 새로운 `flip_counter_and_wait()` 함수는 `rcu_idx` 변수를 line 5에서 업데이트하고 line 6에서 메모리 배리어를 실행한 후 line 7-11에서 각 쓰레드의 기존 `rcu_refcnt` 원소가 0이 되기를 기다리며 스판하게 됩니다. 일단 모든 그런 원소들이 0이 된다면, 이 함수는 line 12에서 또 다른 메모리 배리어를 치고 리턴합니다.

이 RCU 구현은 그 소프트웨어 환경에 중요한 새로운 요구사항을 내포하고 있는데, 이는 (1) 쓰레드별 변수를

선언할 수 있어야 하고, (2) 이 쓰레드별 변수들은 다른 쓰레드들에서도 접근할 수 있어야 하며, (3) 모든 쓰레드의 것들을 하나하나 열거하기가 가능해야 한다는 것입니다. 이런 요구사항들은 거의 모든 소프트웨어 환경에서 충족됩니다만 종종 전체 쓰레드의 갯수의 상한선이 고정되는 결과가 나오곤 합니다. 더 복잡한 구현은 그런 상한선을 제거할 수 있는데, 예를 들면 확장 가능한 해시 테이블을 사용하거나 하는 형태입니다. 그런 구현은 동적으로 쓰레드들의 정보를 추적할 수 있을텐데, 예를 들면 각 쓰레드들의 정보를 `rcu_read_lock()` 호출 시에 추가하는 형태일 겁니다.

**Quick Quiz 9.61:** 좋아요, 우리가  $N$  쓰레드들을 가지고 있다면 우리는  $2N$  10 밀리세컨드의 기다리는 호출 (`flip_counter_and_wait()` 당 한 세트)을 할 수 있을텐데, 우리가 각 쓰레드를 위해 오직 한번 기다린다고 가정해도 그렇습니다. ■

이 구현은 여전히 일부 한계점을 가지고 있습니다. 먼저, `rcu_idx` 를 두번 뒤집어야 하는 필요성은 업데이트 쪽에 상당한 오버헤드를 내포하고 있는데, 특히 많은 수의 쓰레드가 있을때 그렇습니다.

두번째로 `synchronize_rcu()` 는 이제 쓰레드들의 수가 늘어남에 따라 선형적으로 늘어나는 여러 변수들을 조사해야 하는데, 이는 쓰레드의 수가 많은 어플리케이션에 상당한 오버헤드가 있을 것을 암시합니다.

세번째로, 앞에서와 마찬가지로 동시의 RCU 업데이트들은 원론적으로는 공통의 grace period를 사용할 수 있음에도 이 구현은 grace period들을 직렬화 시켜서 grace period 공유를 막고 있습니다.

마지막으로, 글에서 이야기했듯, 쓰레드별 변수의 필요성과 쓰레드들을 모두 봐야 한다는 필요성은 일부 소프트웨어 환경에서는 문제가 될 수 있습니다.

그렇다고는 하나, read-side 기능들은 매우 잘 확장되는데, 단일 CPU에서 돌아가든 64-CPU Power5 시스템에서 돌아가든 상관없이 약 115 나노세컨드를 필요로 합니다. 앞에서 이야기한 바와 같이, `synchronize_rcu()` 기능은 확장되지 못하는데, 그 오버헤드는 단일 Power5 CPU에서의 약 1 마이크로세컨드를, 그리고 64-CPU 시스템에서는 200 마이크로세컨드를 보입니다. 이 구현은 생각건대 제품 품질의 사용자 수준 RCU 구현에 대한 토대가 될 수도 있을 것입니다.

다음 섹션에서는 더 효과적인 동시의 RCU 업데이트들을 가능하게 하는 알고리즘 하나를 설명합니다.

### 9.5.5.6 Scalable Counter-Based RCU With Shared Grace Periods

Figure 9.57 (`rcu_rcpl1s.h`) 는 기존과 같이 쓰레드별 레퍼런스 카운트 쌍을 사용하는, 하지만 업데이트들이 grace period들을 공유할 수 있게 하는 RCU 구현을 위하여 read-side 쪽의 기능들을 보입니다. Figure 9.54

```

1 DEFINE_SPINLOCK(rcu_gp_lock);
2 DEFINE_PER_THREAD(int [2], rcu_refcnt);
3 long rcu_idx;
4 DEFINE_PER_THREAD(int, rcu_nesting);
5 DEFINE_PER_THREAD(int, rcu_read_idx);

1 static void rcu_read_lock(void)
2 {
3     int i;
4     int n;
5
6     n = __get_thread_var(rcu_nesting);
7     if (n == 0) {
8         i = ACCESS_ONCE(rcu_idx) & 0x1;
9         __get_thread_var(rcu_read_idx) = i;
10    __get_thread_var(rcu_refcnt)[i]++;
11 }
12 __get_thread_var(rcu_nesting) = n + 1;
13 smp_mb();
14 }
15
16 static void rcu_read_unlock(void)
17 {
18     int i;
19     int n;
20
21     smp_mb();
22     n = __get_thread_var(rcu_nesting);
23     if (n == 1) {
24         i = __get_thread_var(rcu_read_idx);
25         __get_thread_var(rcu_refcnt)[i]--;
26     }
27     __get_thread_var(rcu_nesting) = n - 1;
28 }

```

Figure 9.56: RCU Read-Side Using Per-Thread Reference-Count Pair and Shared Update Data

```

1 static void flip_counter_and_wait(int ctr)
2 {
3     int i;
4     int t;
5
6     ACCESS_ONCE(rcu_idx) = ctr + 1;
7     i = ctr & 0x1;
8     smp_mb();
9     for_each_thread(t) {
10         while (per_thread(rcu_refcnt, t)[i] != 0) {
11             poll(NULL, 0, 10);
12         }
13     }
14     smp_mb();
15 }
16
17 void synchronize_rcu(void)
18 {
19     int ctr;
20     int oldctr;
21
22     smp_mb();
23     oldctr = ACCESS_ONCE(rcu_idx);
24     smp_mb();
25     spin_lock(&rcu_gp_lock);
26     ctr = ACCESS_ONCE(rcu_idx);
27     if (ctr - oldctr >= 3) {
28         spin_unlock(&rcu_gp_lock);
29         smp_mb();
30         return;
31     }
32     flip_counter_and_wait(ctr);
33     if (ctr - oldctr < 2)
34         flip_counter_and_wait(ctr + 1);
35     spin_unlock(&rcu_gp_lock);
36     smp_mb();
37 }

```

Figure 9.58: RCU Shared Update Using Per-Thread Reference-Count Pair

로 보인 앞의 구현과 주요한 차이점은 `rcu_idx` 가 이제는 자유롭게 수를 셀 수 있는 `long` 이어서, Figure 9.57 의 line 8 은 아래쪽의 비트만을 집어내서 사용해야만 합니다. 또한 `atomic_read()` 와 `atomic_set()` 의 사용에서 `ACCESS_ONCE()` 로 바꿨습니다. Figure 9.56 에 보인 것처럼, 데이터 또한 상당히 비슷한데 `rcu_idx` 는 `atomic_t` 가 아니라 `long` 으로 바뀌었습니다.

Figure 9.58 (`rcu_rcpl.c`) 는 `synchronize_rcu()` 와 거기에 도움을 주는 `flip_counter_and_wait()` 함수를 보입니다. 이것들은 Figure 9.55 에 있던 것들과 비슷합니다. `flip_counter_and_wait()` 의 차이점에는 다음과 같은 것들이 있습니다:

1. Line 6 는 `atomic_set()` 대신 `ACCESS_ONCE()` 를 사용하고 보정을 하는 대신 값 증가를 시킵니다.
2. 새로운 line 7 은 카운터의 가장 아래 비트를 꺼내서 사용합니다.

`synchronize_rcu()` 의 변경은 더 많습니다:

1. 락을 잡기 전의 `rcu_idx` 의 값을 Line 23에서 저장해 두는, 새로운 로컬 변수 `oldctr` 이 존재 합니다.
2. Line 26 에서는 `atomic_read()` 대신에 `ACCESS_ONCE()` 를 사용합니다.
3. Line 27-30 은 락을 잡는 동안 다른 쓰레드에 의해 카운터 뒤집기가 최소 세번 이상 이루어졌는지를 확인해보고, 만약 그렇다면 락을 놓고 메모리 배리어를 수행한 후 리턴합니다. 이 경우, 카운터가 0이 될때까지 두번의 완전한 기다림이 있었던 것이고, 따라서 다른 쓰레드들은 이미 모든 필요한 일들을 했습니다.
4. Line 33-34 에서, `flip_counter_and_wait()` 는 락이 잡히는 동안 두번 미만의 카운터 뒤집기가 이루어졌을 때에만 `flip_counter_and_wait()` 를 수행합니다. 한편으로는, 두번의 카운터 뒤집기가 있었다면, 일부 다른 쓰레드는 모든 카운터가 0으로 갈 때까지 완전한 기다림을 수행했으므로, 한번만 더 하면 됩니다.

이 방법에서는 임의의 많은 수의 쓰레드들이 각 쓰레드별로 CPU 하나를 가지고 `synchronize_rcu()` 를 동시에 수행하게 되면, 카운터가 0이 되기를 총 세번만 기다리게 될 것입니다.

이 개선에도 불구하고, 이 RCU 구현은 여전히 몇 가지 한계점을 가지고 있습니다. 첫째로, 앞에서와 같이 `rcu_idx` 를 두번 뒤집어야 하는 필요성은 업데이트 쪽에 상당한 오버헤드를 암시하는데, 많은 수의 쓰레드들이 존재할 때 특히 그렇습니다.

둘째로, 각 업데이트 쓰레드는 여전히 `rcu_gp_lock` 을 잡는데, 할 일이 없을 때조차도 그렇습니다. 이는 수많은 동시의 업데이트들이 존재한다면 상당한 확장성 한계점으로 작용할 수 있습니다. 리눅스 커널의 제품 품질의 RCU 리얼타임 구현 [McK07a] 에서 사용되었던 것처럼, 이 문제를 막는 방법들은 존재합니다.

세번째로, 이 구현은 쓰레드별 변수와 쓰레드들을 모두 돌아봐야 하는 기능을 필요로 하는데, 이는 역시 일부 소프트웨어 환경에서는 문제가 될 수 있습니다.

마지막으로, 32-bit 머신에서는 특정 업데이트 쓰레드가 `rcu_idx` 카운터가 오버헤드 되도록 긴 시간동안 preemption 당할 수 있습니다. 이는 그런 쓰레드가 불필요한 카운터 뒤집기를 하도록 하게 만들 수도 있습니다. 하지만, 각각의 grace period 가 1 마이크로세컨드 만을 가진다 하더라도, 문제의 쓰레드는 한시간 이상을 preemption 당할 수 있어서 추가적인 카운터 뒤집기만 걱정해도 될 가능성이 큽니다.

Section 9.5.3 에서 설명한 구현에서와 같이, 이 read-side 기능들은 상당히 잘 확장되는데, CPU 의 수에 관계없이 대략 115 나노세컨드의 오버헤드를 갖습니다.

```

1 #define _SPINLOCK(rcu_gp_lock);
2 long rcu_gp_ctrl = 0;
3 #define _DEFINE_PER_THREAD(long, rcu_reader_gp);
4 #define _DEFINE_PER_THREAD(long, rcu_reader_gp_snap);

```

Figure 9.59: Data for Free-Running Counter Using RCU

`synchronize_rcu()` 기능은 여전히 비싼 편인데, 1 마이크로세컨드에서 16 마이크로세컨드 사이의 오버헤드를 갖습니다. 이는 Section 9.5.5.5 의 구현에서 가졌던 대략 200 마이크로세컨드의 오버헤드에 비하면 더도 덜도 아니고 훨씬 저렴한 비용입니다. 따라서, 그 제한점들에도 불구하고, 이 RCU 구현은 실제 삶에서 접하는 활용처의 제품에서 사용될 수도 있을 거라고 생각될 수 있을 겁니다.

**Quick Quiz 9.62:** 이 모든 장난감 RCU 구현들은 `rcu_read_lock()` 과 `rcu_read_unlock()` 안에 어토믹 오퍼레이션들을 가지고 있거나 쓰레드의 수에 따라 선형적으로 증가하는 `synchronize_rcu()` 의 오버헤드를 갖습니다. 어떤 환경에서라면 RCU 구현이 이 세개의 기능들이 모두 결정적인 ( $O(1)$ ) 의 오버헤드와 대기시간을 갖는 가벼운 구현을 가질 수 있을까요? ■

Figure 9.57 로 돌아가서, 우리는 하나의 전역 변수 접근과 thread-local 변수들로의 네번보다 적지 않은 액세스들이 존재함을 볼 수 있습니다. POSIX 쓰레드를 구현하는 시스템에서의 상대적으로 비싼 비용의 thread-local 액세스들을 놓고 보면, 이 세개의 thread-local 변수들을 하나의 구조체로 만들어서 `rcu_read_lock()` 과 `rcu_read_unlock()` 의 thread-local 데이터로의 접근을 하나의 thread-local-storage 로의 접근으로 바꾸고 싶을 수 있을 겁니다. 하지만, 그보다도 더 나은 접근은 다음 섹션에서 하듯이, thread-local 액세스의 수를 하나로 바꾸는 것일 겁니다.

### 9.5.5.7 RCU Based on Free-Running Counter

Figure 9.60 (`rcu.h` and `rcu.c`) 는 Figure 9.59 에 보여진 데이터와 함께 짹수 값만을 갖는 글로벌한 자유롭게 동작하는 카운터에 기반한 RCU 구현을 보입니다. 이렇게 만들어진 `rcu_read_lock()` 구현은 상당히 단순합니다. Line 3 과 4 에서는 단순히 글로벌한 자유롭게 동작하는 `rcu_gp_ctrl` 변수에 1을 더한 값으로 만들어진 홀수를 쓰레드별 변수인 `rcu_reader_gp` 에 저장합니다. Line 5 는 뒤따르는 RCU read-side 크리티컬 섹션의 내용이 “빼져나오는 것”을 방지하기 위해 메모리 배리어를 실행합니다.

`rcu_read_unlock()` 구현 역시 비슷합니다. Line 10 에서는 이번에도 앞의 RCU read-side 크리티컬 섹션이 “빼져나오는 것”을 방지하기 위해 메모리 배리어를 실행합니다. Line 11 과 12 는 `rcu_gp_ctrl`

```

1 static void rCU_read_lock(void)
2 {
3     __get_thread_var(rcu_reader_gp) =
4         ACCESS_ONCE(rcu_gp_ctr) + 1;
5     smp_mb();
6 }
7
8 static void rCU_read_unlock(void)
9 {
10    smp_mb();
11    __get_thread_var(rcu_reader_gp) =
12        ACCESS_ONCE(rcu_gp_ctr);
13 }
14
15 void synchronize_rcu(void)
16 {
17     int t;
18
19     smp_mb();
20     spin_lock(&rcu_gp_lock);
21     ACCESS_ONCE(rcu_gp_ctr) += 2;
22     smp_mb();
23     for_each_thread(t) {
24         while ((per_thread(rcu_reader_gp, t) & 0x1) &&
25             ((per_thread(rcu_reader_gp, t) -
26             ACCESS_ONCE(rcu_gp_ctr)) < 0)) {
27             poll(NULL, 0, 10);
28         }
29     }
30     spin_unlock(&rcu_gp_lock);
31     smp_mb();
32 }

```

Figure 9.60: Free-Running Counter Using RCU

글로벌 변수의 값을 쓰레드별 변수인 `rcu_reader_gp`에 복사해서 이 쓰레드별 변수의 값을 짹수로 만들므로 인해 동시의 `synchronize_rcu()` 인스턴스가 이를 무시해도 좋을 것임을 알립니다.

**Quick Quiz 9.63:** 짹수만으로도 해당 태스크를 무시해도 좋다고 `synchronize_rcu()`에 말하기에 충분하다면 Figure 9.60의 line 10과 11은 왜 단순히 `rcu_reader_gp`에 0을 할당하지 않나요? ■

따라서, `synchronize_rcu()`는 이 모든 쓰레드별 `rcu_reader_gp` 변수들이 짹수를 가지게 될때까지 기다릴 수도 있습니다. 하지만, 그보다 훨씬 나은 방법이 있는데 `synchronize_rcu()`는 전부터 존재한 RCU read-side 크리티컬 섹션들만 기다리면 그만이기 때문입니다. Line 19에서는 앞의 RCU로 보호되는 데 이터 구조체의 조정이 line 21의 값 증가 뒤로 (CPU에 의해서든 컴파일러에 의해서든) 재배치 되는 것을 막기 위해 메모리 배리어를 실행합니다. Line 20에서는 여러 개의 `synchronize_rcu()` 인스턴스들이 동시에 수행되는 것을 막기 위해 `rcu_gp_lock`을 획득합니다 (그리고 line 30에서 이를 해제합니다). Line 21은 글로벌 변수인 `rcu_gp_ctr`의 값을 2만큼 증가시켜서 모든 전부터 존재해온 RCU read-side 크리티컬 섹션들이 갖는 그들과 연관된 쓰레드별 변수 `rcu_reader_gp`는 `rcu_gp_ctr` 보다 작은 값을 가지게 될 것입니다. 짹수 값의 `rcu_reader_gp`를 갖는 쓰레드들은 RCU

read-side 크리티컬 섹션에 들어가 있지않다는 점을 다시 상기해서, line 23-29는 `rcu_reader_gp` 값들을 그 모든 것들이 짹수이거나 (line 24) 글로벌한 `rcu_gp_ctr` 보다 큰 동안 (line 25-26) 스캔합니다. Line 27에서는 앞서 존재해온 RCU read-side 크리티컬 섹션을 기다리기 위해 짧은 시간동안 블록하지만 만약 grace-period 대기시간이 중요하다면 스핀 루프로 교체될 수 있습니다. 마지막으로, line 31에서의 메모리 배리어는 뒤따르는 모든 오브젝트 해체가 루프의 앞으로 재배치되지 않도록 보장합니다.

**Quick Quiz 9.64:** Figure 9.60의 line 19와 31에서의 메모리 배리어들은 왜 필요한 건가요? line 20과 30에서의 락킹이 충분한데 메모리 배리어는 피할 수 있지 않나요? ■

이 전략은 훨씬 나은 read-side 성능을 달성할 수 있게 하는데, Power5 CPU들의 숫자에 관계 없이 대략 63나노세컨드의 오버헤드를 갖습니다. 업데이트는 더 많은 오버헤드를 갖는데, 하나의 Power5 CPU에서 500나노세컨드로부터 64개의 CPU에서 100마이크로세컨드까지 갖습니다.

**Quick Quiz 9.65:** Section 9.5.5.6에서 설명한 update-side batching이 Figure 9.60에 보인 구현에 적용될 수도 있지 않을까요? ■

이 구현은 앞서 언급한 많은 update-side 오버헤드 외에도 몇가지 심각한 한계점들로 인해 문제가 될 수 있습니다. 먼저, 더이상 중첩된 RCU read-side 크리티컬 섹션들이 불가능한데, 이에 대해선 다음 섹션에서 다루도록 합니다. 둘째로, 읽기 쓰레드가 `rcu_gp_ctr`에서 값을 읽어왔지만 `rcu_reader_gp`에 값을 저장하기 전에 Figure 9.60의 line 3에서 preemption 당하고 `rcu_gp_ctr` 카운터가 가질 수 있는 값들보다는 적게, 하지만 그 절반보다는 많게 값 증가를 반복한다면, `synchronize_rcu()`는 이 뒤의 RCU read-side 크리티컬 섹션을 무시하게 될겁니다. 마지막으로, 이 구현은 쓰레드별 변수들을 유지할 수 있고 모든 쓰레드들을 검사할 수 있는 소프트웨어 환경에 들어가 있을 것을 필요로 합니다.

**Quick Quiz 9.66:** Figure 9.60의 line 3-4에서 읽기 쓰레드들이 preemption 당할 수 있다는 사실은 진짜 문제일까요? 달리 말하자면, 정말 실패를 만들 수 있는 실제의 이벤트들이 존재하나요? 그렇지 않다면, 왜죠? 그렇다면, 그 이벤트들은 어떤 것이고, 그 실패는 어떻게 해결될 수 있을까요? ■

### 9.5.5.8 Nestable RCU Based on Free-Running Counter

Figure 9.62 (`rcu_nest.h` and `rcu_nest.c`)는 하나의 글로벌한 자유롭게 동작하는 카운터에 기반하지만 RCU read-side 크리티컬 섹션들의 중첩을 허용

```

1 DEFINE_SPINLOCK(rcu_gp_lock);
2 #define RCU_GP_CTR_SHIFT 7
3 #define RCU_GP_CTR_BOTTOM_BIT (1 << RCU_GP_CTR_SHIFT)
4 #define RCU_GP_CTR_NEST_MASK (RCU_GP_CTR_BOTTOM_BIT - 1)
5 long rcu_gp_ctr = 0;
6 DEFINE_PER_THREAD(long, rcu_reader_gp);

```

Figure 9.61: Data for Nestable RCU Using a Free-Running Counter

```

1 static void rcu_read_lock(void)
2 {
3     long tmp;
4     long *rrgp;
5
6     rrgp = __get_thread_var(rcu_reader_gp);
7     tmp = *rrgp;
8     if ((tmp & RCU_GP_CTR_NEST_MASK) == 0)
9         tmp = ACCESS_ONCE(rcu_gp_ctr);
10    tmp++;
11    *rrgp = tmp;
12    smp_mb();
13 }
14
15 static void rcu_read_unlock(void)
16 {
17     long tmp;
18
19     smp_mb();
20     __get_thread_var(rcu_reader_gp)--;
21 }
22
23 void synchronize_rcu(void)
24 {
25     int t;
26
27     smp_mb();
28     spin_lock(&rcu_gp_lock);
29     ACCESS_ONCE(rcu_gp_ctr) += RCU_GP_CTR_BOTTOM_BIT;
30     smp_mb();
31     for_each_thread(t) {
32         while (rcu_gp_ongoing(t) &&
33                ((per_thread(rcu_reader_gp, t) - rcu_gp_ctr) < 0)) {
34             poll(NULL, 0, 10);
35         }
36     }
37     spin_unlock(&rcu_gp_lock);
38     smp_mb();
39 }
40

```

Figure 9.62: Nestable RCU Using a Free-Running Counter

하는 RCU 구현을 보입니다. 이 중첩 가능성은 Figure 9.61에 보인 정의들을 사용해서 글로벌한 `rcu_gp_ctr`의 아래쪽 비트들을 중첩을 세는데 사용하도록 전용화 함으로써 이루어집니다. 이는 Section 9.5.5.7에서 보인, 아래쪽의 하나의 비트를 중첩 단계를 세는 데에 사용한 것으로 생각될 수 있는 방법의 일반화된 방법입니다. 이를 위해 두개의 C 프리프로세서 매크로인 `RCU_GP_CTR_NEST_MASK` 와 `RCU_GP_CTR_BOTTOM_BIT` 이 사용됩니다. 이 매크로들은 연관되어 있습니다: `RCU_GP_CTR_NEST_MASK=RCU_GP_CTR_BOTTOM_BIT-1`. `RCU_GP_CTR_BOTTOM_BIT` 매크로는 중첩 단계를 세기 위해 전용화된 비트들의 바로 앞에 자리잡은 하나의 비트를 가지고 있으며, `RCU_GP_CTR_NEST_MASK`는 `rcu_gp_ctr`에서 중첩 단계를 세기 위해 사용되는 지역에 모두 1 비트를 채워 가지고 있습니다. 분명하게, 두개의 C 프리프로세서 매크로들은 요구되는 최대의 RCU read-side 크리티컬 섹션들의 중첩을 허용하기 충분한 만큼의 카운터의 아래쪽 비트들을 가지고 있어야 하고, 이 구현은 대부분의 어플리케이션들에서는 충분할 만한 크기인 최대 127 단계의 RCU read-side 크리티컬 섹션 중첩을 위해 일곱개의 비트를 준비해 두고 있습니다.

그렇게 해서 만들어진 `rcu_read_lock()` 구현은 여전히 합리적인 수준으로 간단합니다. Line 6에서는 이 쓰레드의 `rcu_reader_gp` 인스턴스로의 포인터를 지역 변수인 `rrgp`로 가져와서 비싼 `pthread` `thread-local-state` API의 호출 횟수를 최소화 합니다. Line 7에서는 `rcu_reader_gp`의 현재 값을 또 다른 지역 변수인 `tmp`에 기록하고, line 8에서 그 아래쪽 비트들이 0인지 확인하는데, 이는 이 쓰레드가 가장 바깥의 `rcu_read_lock()`을 수행중인지 확인하게 됩니다. 만약 그렇다면, line 9에서는 line 7에서 앞서 가져왔던 현재의 값을 더이상 유효하지 않을 수 있으므로 글로벌 변수인 `rcu_gp_ctr`를 `tmp`에 넣습니다. 어떤 경우든, line 10에서는 중첩 단계를 증가시키는데, 이는 카운터의 아래쪽 7개의 비트들에 저장됩니다. Line 11에서는 업데이트된 카운터를 이 쓰레드의 `rcu_reader_gp` 인스턴스에 업데이트하고, 마지막으로 line 12에서는 RCU read-side 크리티컬 섹션이 앞의 `rcu_read_lock()` 안으로 빠져나오지 않도록 메모리 배리어를 실행합니다.

달리 말하면, 이 `rcu_read_lock()` 구현은 현재의 `rcu_read_lock()`의 실행이 RCU read-side 크리티컬 섹션 안에서 중첩되어 있지 않다면 글로벌 변수 `rcu_gp_ctr`의 복사본을 가져오고, 그렇지 않다면 현재 쓰레드의 `rcu_reader_gp`의 값을 가져옵니다. 어떤 경우든, 추가적인 중첩 단계를 기록하기 위해 뭐가 가져와졌든 가져온 값을 증가시키고 그 결과를 현재 쓰레드의 `rcu_reader_gp` 인스턴스에 저장합니다.

다.

흥미롭게도, 이 `rcu_read_lock()` 의 차이점에도 불구하고, `rcu_read_unlock()` 의 구현은 Section 9.5.5.7 에 보인 것과 상당히 유사합니다. Line 19 에서는 RCU read-side 크리티컬 섹션이 뒤따르는 `rcu_read_unlock()` 으로 빠져나오는 걸 막기 위해 메모리 배리어를 실행하고, line 20 에서 이 쓰레드의 `rcu_reader_gp` 의 인스턴스를 값 감소시키는데, 이는 `rcu_reader_gp` 의 아래쪽 비트들에 저장되어 있는 중첩 단계 카운트를 감소시키는 효과를 갖습니다. 이 기능의 디버깅 버전은 (값을 감소시키기 전에!) 이 아래쪽 비트들이 0이 아닌지 검사할 수도 있을 겁니다.

`synchronize_rcu()` 의 구현은 Section 9.5.5.7 에 보인 것과 상당히 유사합니다. 그 사이엔 두 가지 차이가 있습니다. 첫번째는 line 29 와 30 에서 상수 “2” 가 아니라 `RCU_GP_CTR_BOTTOM_BIT` 을 `rcu_gp_ctrl` 에 더한다는 것이고, 두번째는 line 33 에서의 비교가 조건에 관계없이 아래쪽 비트를 검사하는게 아니라 `RCU_GP_CTR_BOTTOM_BIT` 을 검사하는 별도의 함수로 추상화 되었다는 점입니다.

이 방법은 Section 9.5.5.7 에 보인 것과 거의 유사한 read-side 성능을 달성하는데, Power5 CPU 의 수와 관계 없이 대략 65 나노세컨드의 오버헤드를 보입니다. 업데이트는 이번에도 더 많은 오버헤드를 갖는데, 하나의 Power5 CPU 에서 약 600 나노세컨드부터 64 CPU 에서 약 100 마이크로세컨드 를 갖습니다.

**Quick Quiz 9.67:** 이 복잡한 비트 조정을 하는 대신에 앞의 섹션에서 그랬듯이 별도의 쓰레드별 중첩 수준 변수를 갖지 않는 건가요? ■

이 구현은 RCU read-side 크리티컬 섹션들의 중첩이 이제는 가능하다는 점을 제외하고는 Section 9.5.5.7 에서의 것과 동일한 한계점들로 문제가 될 수 있습니다. 또한, 32 비트 시스템에서라면, 이 전략은 global `rcu_gp_ctrl` 변수를 오버플로우 시키는데 필요한 시간을 더 줄여버릴 수 있습니다. 다음 섹션은 오버플로우가 일어나는데 필요한 시간을 훨씬 증가시키면서도 read-side 오버헤드는 훨씬 줄이는 한가지 방법을 보입니다.

**Quick Quiz 9.68:** Figure 9.62 에 보여진 알고리즘에서, 어떻게 하면 전역 변수인 `rcu_gp_ctrl` 가 오버플로우 되는데 걸리는 시간을 두배로 늘릴 수 있을까요? ■

**Quick Quiz 9.69:** 다시, Figure 9.62 에 보여진 알고리즘에서, 카운터 오버플로우는 치명적인가요? 그 이유는 무엇이죠? 만약 치명적이라면, 그걸 고치기 위해 뭘 할 수 있을까요? ■

### 9.5.5.9 RCU Based on Quiescent States

Figure 9.64 (`rcu_qs.h`) 는 조용한 상태에 기반한 사용자 레벨 RCU 구현을 만드는데에 Figure 9.63

```
1 DEFINE_SPINLOCK(rcu_gp_lock);
2 long rcu_gp_ctrl = 0;
3 DEFINE_PER_THREAD(long, rcu_reader_qs_gp);
```

Figure 9.63: Data for Quiescent-State-Based RCU

```
1 static void rcu_read_lock(void)
2 {
3 }
4
5 static void rcu_read_unlock(void)
6 {
7 }
8
9 rcu_quiescent_state(void)
10 {
11     smp_mb();
12     __get_thread_var(rcu_reader_qs_gp) =
13         ACCESS_ONCE(rcu_gp_ctrl) + 1;
14     smp_mb();
15 }
16
17 static void rcu_thread_offline(void)
18 {
19     smp_mb();
20     __get_thread_var(rcu_reader_qs_gp) =
21         ACCESS_ONCE(rcu_gp_ctrl);
22     smp_mb();
23 }
24
25 static void rcu_thread_online(void)
26 {
27     rcu_quiescent_state();
28 }
```

Figure 9.64: Quiescent-State-Based RCU Read Side

에 보인 데이터와 함께 사용되는 read-side 기능들을 보입니다. 그림의 line 1-7 에서 볼 수 있듯이, `rcu_read_lock()` 과 `rcu_read_unlock()` 기능들은 아무일도 하지 않고, 따라서 인라인 함수로 바뀌고 최적화 단계에서 아예 사라져서 버릴 거라 예상할 수 있고, 리눅스 커널의 서버 빌드에서는 그렇습니다. 이는 조용한-상태-기반의 RCU 구현들은 RCU read-side 크리티컬 섹션들의 양을 앞서 언급한 조용한 상태들을 사용해서 어렵잖는다는 사실 때문입니다. 이러한 각각의 조용한 상태들은 `rcu_quiescent_state()` 호출을 포함하는데, 이 함수는 이 그림의 line 9-15 에 보여져 있습니다. 확장된 조용한 상태에 들어가는 쓰레드는 (예를 들어, 블록되었을 때) 대신 `rcu_thread_offline()` (line 17-23) 을 호출하고 그로부터 빠져나올 때에는 `rcu_thread_online()` (line 25-28) 을 호출할 수 있습니다. 그런 식으로, `rcu_quiescent_state()` 는 `rcu_read_lock()` 과 유사하고 `rcu_thread_offline()` 은 `rcu_read_unlock()` 과 유사합니다. 또한, `rcu_quiescent_state()` 는 `rcu_thread_online()` 뒤에 곧바로 `rcu_thread_offline()` 이 이어

지는 것으로 생각될 수 있습니다.<sup>13</sup> RCU read-side 크리티컬 섹션 내에서 `rcu_quiescent_state()`, `rcu_thread_offline()`, 또는 `rcu_thread_online()` 을 호출하는 건 금지된 행위입니다.

`rcu_quiescent_state()` 에서, line 11 에서는 이 quiescent state (조용한 상태) 앞의 (RCU read-side 크리티컬 섹션들을 포함해서) 어떤 코드가 quiescent state 앞으로 재배치 되는 것을 막기 위해 메모리 배리어를 칩니다. Line 12-13 에서는 글로벌 변수 `rcu_gp_ctrl` 의 복사본을 가져오는데, `rcu_gp_ctrl` 가 두번 이상 가져와지는 최적화가 만들어지거나 하지 않게 `ACCESS_ONCE()` 를 사용합니다. 그리고 나서 가져온 값에 1을 더하고 쓰레드별 변수인 `rcu_reader_qs_gp` 에 저장해서 모든 동시에 수행되는 `synchronize_rcu()` 인스턴스들은 홀수를 볼 수 있게 해서, 새로운 RCU read-side 크리티컬 섹션이 시작되었음을 알 수 있게 합니다. 예전의 RCU read-side 크리티컬 섹션들을 기다리는 `synchronize_rcu()` 의 인스턴스들은 따라서 이것을 무시해도 좋을 것임을 알 수 있게 됩니다. 마지막으로, line 14 에서는 메모리 배리어를 실행해서 (RCU read-side 크리티컬 섹션을 포함해서) 뒤따르는 코드가 line 12-13 과 재배치 되는 일을 방지합니다.

**Quick Quiz 9.70:** Figure 9.64 의 line 14 에 보인 추가적인 메모리 배리어는 `rcu_quiescent_state` 의 오버헤드를 많이 늘리지 않을까요? ■

어떤 어플리케이션들은 RCU 를 가끔씩만 쓰지만, 사용할 때에는 매우 자주 사용할 수도 있습니다. 그런 어플리케이션들은 RCU 를 사용하기 시작할 때 `rcu_thread_online()` 을 사용하고 더이상 RCU 를 사용하지 않을 때에 `rcu_thread_offline()` 을 사용할 수 있을 겁니다. `rcu_thread_offline()` 호출과 뒤따르는 `rcu_thread_online()` 사이의 시간은 하나의 확장된 quiescent state 여서, RCU 는 이 시간동안 명시적으로 quiescent state 가 등록되지는 않을 것이라고 예상할 수 있습니다.

`rcu_thread_offline()` 함수는 쓰레드별 변수 `rcu_reader_qs_gp` 변수를 `rcu_gp_ctrl` 의 현재 값으로 설정하는데, 이 값은 짹수 값을 가질 겁니다. 따라서 동시에 수행되는 `synchronize_rcu()` 인스턴스들은 이 쓰레드를 무시해도 됨을 알 것입니다.

**Quick Quiz 9.71:** Figure 9.64 의 line 19 와 22 의 메모리 배리어들은 왜 필요한 건가요? ■

`rcu_thread_online()` 은 단순히 `rcu_quiescent_state()` 를 호출해서 연장된 quiescent state 의 종료를 표시합니다.

<sup>13</sup> 비록 이 그림의 코드가 `rcu_quiescent_state()` 가 `rcu_thread_online()` 뒤에 곧바로 `rcu_thread_offline()` 이 따라오는 것과 같지만, 이 관계는 성능 최적화로 인해 불투명해집니다.

```

1 void synchronize_rcu(void)
2 {
3     int t;
4
5     smp_mb();
6     spin_lock(&rcu_gp_lock);
7     rCU_gp_ctrl += 2;
8     smp_mb();
9     for_each_thread(t) {
10         while (rcu_gp_ongoing(t) &&
11                ((per_thread(rcu_reader_qs_gp, t) -
12                  rCU_gp_ctrl) < 0)) {
13             poll(NULL, 0, 10);
14         }
15     }
16     spin_unlock(&rcu_gp_lock);
17     smp_mb();
18 }
```

Figure 9.65: RCU Update Side Using Quiescent States

Figure 9.65 (`rcu_qs.c`) 는 `synchronize_rcu()` 의 구현을 보이는데, 이는 앞 섹션들에서의 것과 상당히 유사합니다.

이 구현은 `rcu_read_lock()`-`rcu_read_unlock()` 왕복에 대략 50 피코세컨드 라는 엄청나게 빠른 read-side 기능들을 갖습니다. `synchronize_rcu()` 의 오버헤드는 단일 CPU 의 Power5 시스템에서 600 나노세컨드부터 64-CPU 시스템에서 100 마이크로세컨드 까지의 오버헤드를 갖습니다.

**Quick Quiz 9.72:** 분명히 해두겠는데, 2008 년의 Power 시스템들의 클락 주파수는 상당히 높았지만, 5GHz 클락 주파수도 루프가 50 피코세컨드만에 실행되게 하는데에는 부족해요! 무슨 일이 벌어진 거죠? ■

하지만, 이 구현은 각 쓰레드가 주기적으로 `rcu_quiescent_state()` 를 호출하거나 연장된 quiescent state 를 위해 `rcu_thread_offline()` 을 호출해 줄것을 필요로 합니다. 이 함수들을 주기적으로 실행해야 하는 필요성은 이 구현을 특정 타입의 라이브러리 함수들과 같은 일부 환경에서는 사용하기 어렵게 할 수 있습니다.

**Quick Quiz 9.73:** 코드가 라이브러리에 있다는 사실이 왜 Figure 9.64 와 9.65 에 보여진 RCU 구현의 사용에 어려움을 가져올 수 있는 건가요? ■

**Quick Quiz 9.74:** 하지만 락을 `synchronize_rcu()` 전후에 걸쳐 잡고, 같은 락을 RCU read-side 크리티컬 섹션에서 잡으면 어떻게 되나요? 이건 데드락이 되어야 할텐데, 하지만 어떻게 어떤 코드도 만들지 않는 기능이 데드락 사이클에 참여될 수가 있죠? ■

또한, 이 구현은 동시에 `synchronize_rcu()` 호출이 grace period 를 공유할 수 있도록 하용하지 않습니다. 그렇다고 하나, 이 버전의 RCU 에 기초해서 제품 품질의 RCU 구현을 쉽게 생각해 볼 수 있을 겁니다.

### 9.5.5.10 Summary of Toy RCU Implementations

여기까지 잘 도착했다면, 축하합니다! 이제 독자 여러분은 RCU 자체에 대해서만이 아니라 그걸 둘러싸고 있는 소프트웨어 환경들과 어플리케이션들의 요구 사항들에 대해서도 분명한 이해를 가지게 되었을 겁니다. 이보다도 더 깊은 이해를 원하는 분들은 제품 품질의 RCU 구현에 대한 설명을 읽어보시기 바랍니다 [DMS<sup>12</sup>, McK07a, McK08a, McK09a].

앞의 섹션들에서는 다양한 RCU 기능들의 바랄법한 속성들을 열거해 보았습니다. 새로운 RCU 구현을 만들고자 하는 분들이 쉽게 참조해 볼 수 있도록 다음의 리스트를 제공합니다.

1. Read-side 기능들 (`rcu_read_lock()` 과 `rcu_read_unlock()` 과 같은 것들) 과 grace-period 기능들 (`synchronize_rcu()` 와 `call_rcu()` 와 같은 것들) 이 반드시 있어야만 하는데, 그것들은 grace period 의 시작 시점에 존재한 read-side 크리티컬 섹션은 모두 그 grace period 의 종료 전까지는 완료되어야 합니다.
2. RCU read-side 기능들은 최소한의 오버헤드만을 가져야 합니다. 구체적으로는, 캐시 미스, 어토믹 인스트럭션, 메모리 배리어, 그리고 브랜칭과 같은 비싼 오퍼레이션들은 방지되어야 합니다.
3. 리얼타임 쪽에서의 사용을 위해선 RCU read-side 기능들은  $O(1)$  의 계산 복잡도를 가져야 합니다. (이는 읽기 쓰레드들은 업데이트 쓰레드들과 동사에 수행됨을 암시합니다.)
4. RCU read-side 기능들은 모든 컨텍스트에서 사용이 가능해야 합니다 (리눅스 커널에서는, idle 루프를 제외한 모든 곳에서 사용이 가능합니다). 중요한 특수 케이스는 RCU read-side 기능들이 RCU read-side 크리티컬 섹션 내부에서 사용되는 것으로, 달리 말하면, RCU read-side 크리티컬 섹션들은 중첩될 수 있어야 합니다.
5. RCU read-side 기능들은 무조건적으로 수행되어서 실패를 리턴하거나 하지 않아야 합니다. 이 속성은 굉장히 중요한데, 실패여부 검사는 복잡성을 증가시키고 테스트와 검증을 번거롭게 만들기 때문입니다.
6. Quiescent state (그리고 grace period) 를 제외한 모든 오퍼레이션은 RCU read-side 크리티컬 섹션 내에서 사용 가능해야 합니다. 구체적으로는, I/O 와 같이 최소 불가능한 오퍼레이션들이 사용 가능해야 합니다.

7. RCU로 보호되는 데이터 구조체는 RCU read-side 크리티컬 섹션에서 실행 중일 때에도 업데이트 할 수 있어야 합니다.
8. RCU read-side 기능들도 update-side 기능들도 메모리 할당자 설계와 구현과는 독립적이어야 하는데, 달리 말해서, 같은 RCU 구현은 특정 데이터 구조에 대해 그 데이터 원소들이 어떻게 할당되고 해제되는가에 관계없이 그 데이터 구조를 보호할 수 있어야 합니다.
9. RCU grace period 는 RCU read-side 크리티컬 섹션들 바깥에서 종료되는 쓰레드들에 의해 블록되지 않아야 합니다. (하지만 대부분의 quiescent-state 기반의 구현은 이 필요성을 위반합니다.)

**Quick Quiz 9.75:** Grace period 가 RCU read-side 크리티컬 섹션들로 통제된다면, RCU로 보호되는 데이터 구조체는 어떻게 RCU read-side 크리티컬 섹션 내에서 업데이트 될 수 있을까요? ■

### 9.5.6 RCU Exercises

이 섹션은 RCU 를 이 책에서 앞서 보인 여러 예제들에 적용하는 내용에 대한 여러개의 Quick Quiz 들로 구성되어 있습니다. 각 Quick Quiz 에의 답은 힌트를 일부 제공하고, 또한 그 해법이 자세히 설명되어 있는 뒤의 섹션으로의 포인터를 담고 있습니다. `rcu_read_lock()`, `rcu_read_unlock()`, `rcu_dereference()`, `rcu_assign_pointer()`, 그리고 `synchronize_rcu()` 기능들만으로도 이 문제들에 충분해야 할 겁니다.

**Quick Quiz 9.76:** Figure 5.9 (`count_end.c`) 에 보인 통계적 카운터의 구현은 `read_count()` 안에서 합계를 구하는 것을 보호하기 위해 글로벌 락을 사용했는데 이는 부족한 성능과 음의 확장성을 일으켰습니다. `read_count()` 가 훌륭한 성능과 좋은 확장성을 제공할 수 있게 하기 위해 RCU 를 어떻게 적용해 볼 수 있을까요. (`read_count()` 의 확장성은 모든 쓰레드의 카운터들을 스캔해야 한다는 필요성으로 인해 제한되어진다는 점을 명심하세요.) ■

**Quick Quiz 9.77:** Section 5.5 는 디바이스들을 제거하기 위해 I/O 액세스들을 카운트하는 일을 처리하는 한쌍의 코드 조각들을 보였습니다. 이 코드 조각들은 reader-writer 락을 잡아야 하는 이유로 (I/O 를 시작하는) 빠른 수행 경로의 높은 오버헤드 문제를 겪었습니다. 여기에 훌륭한 성능과 확장성을 가져오기 위해 RCU 를 어떻게 사용할 수 있을까요? (I/O 액세스를 하는 일반적인 경우의 첫번째 코드 조각의 성능이 디바이스 제거 코드 조각의 것보다 훨씬 더 중요함을 명심하세요.) ■

	Reference Counting	Hazard Pointers	Sequence Locks	RCU
Existence Guarantees	Complex	Yes	No	Yes
Updates and Readers Progress Concurrently	Yes	Yes	No	Yes
Contention Among Readers	High	None	None	None
Reader Per-Critical-Section Overhead	N/A	N/A	Two <code>smp_mb()</code>	Ranges from none to two <code>smp_mb()</code>
Reader Per-Object Traversal Overhead	Read-modify-write atomic operations, memory-barrier instructions, and cache misses	<code>smp_mb()</code>	None, but unsafe	None (volatile accesses)
Reader Forward Progress Guarantee	Lock free	Lock free	Blocking	Bounded wait free
Reader Reference Acquisition	Can fail (conditional)	Can fail (conditional)	Unsafe	Cannot fail (unconditional)
Memory Footprint	Bounded	Bounded	Bounded	Unbounded
Reclamation Forward Progress	Lock free	Lock free	N/A	Blocking
Automatic Reclamation	Yes	No	N/A	No
Lines of Code	94	79	79	73

Table 9.5: Which Deferred Technique to Choose?

## 9.6 Which to Choose?

Table 9.5는 이 챕터에서 소개한 네개의 미뤄두고 처리하기 테크닉들 중 무엇을 선택해야 할지를 돋는 대략적 경험적 법칙을 제공합니다.

“Existence Guarantee” 열에서 보인 것처럼, 링크된 데이터 원소들에 대한 존재 보장이 필요하다면 레퍼런스 카운팅, 해저드 포인터, 또는 RCU를 사용해야 합니다. 시퀀스 락은 존재 보장을 제공하지 않고, 업데이트의 발견과 업데이트를 마주한 read-side 크리티컬 섹션의 재시도 기능을 제공합니다.

물론, “Updates and Readers Progress Concurrently” 열에서 보인 것처럼, 이런 업데이트의 발견은 시퀀스 락킹이 업데이트 쓰레드와 읽기 쓰레드가 동시에 진행 할 수는 없게 만듭니다. 무엇보다, 그런 진행을 방지하는 것은 시퀀스 락킹을 사용하는 첫번째 이유입니다! 이런 상황은 존재 보장과 업데이트 발견을 제공하기 위해서는 시퀀스 락킹을 레퍼런스 카운팅, 해저드 포인터, 또는 RCU와 함께 사용해야 함을 가리킵니다. 실제로, 리눅스 커널은 경로 탐색을 할 때에 RCU와 시퀀스 락킹을 함께 사용합니다.

“Contention Among Readers”, “Reader Per-Critical-Section Overhead”, 그리고 “Reader Per-Object Traversal Overhead” 열은 이 테크닉들의 대략적인 read-side 오버헤드를 보입니다. 레퍼런스 카운팅의 오버헤드는 읽기 쓰레드간의 완전히 순서 맞춰진 read-modify-write 어토믹 오퍼레이션이 각각의 모든 오브젝트 방문에 필요하기 때문에 상당히 클 수 있습니다. 해저드 포인터는 마주치는 각각의 데이터 원소에 메모리 배리어 오버헤

드를 끼치고 시퀀스 락은 크리티컬 섹션을 실행하고자 하는 각 시도마다 두개의 메모리 배리어 오버헤드를 만듭니다. RCU 구현의 오버헤드는 아예 없는 경우부터 각각의 read-side 크리티컬 섹션에서의 한쌍의 메모리 배리어까지 다양하고, 따라서 RCU는 최고의 성능을 제공하는데, 많은 데이터 원소들을 마주치게 되는 read-side 크리티컬 섹션들에 대해서는 특히 그렇습니다.

“Reader Forward Progress Guarantee” 열은 RCU만이 bounded wait-free forward-progress 보장을 가짐을 보이는데, 이는 유한한 갯수의 인스트럭션들을 수행하는 것으로 유한한 방문을 할 수 있음을 의미합니다.

“Reader Reference Acquisition” 열은 RCU만이 무조건적으로 레퍼런스를 얻어오는 것이 가능함을 알립니다. 시퀀스 락의 항목은 “Unsafe”라 표기되어 있는데, 다시 말하지만 시퀀스 락은 레퍼런스를 얻는게 아니라 업데이트를 발견하기 때문입니다.

레퍼런스 카운팅과 해저드 포인터 둘 다 특정 레퍼런스 획득에 실패했을 때에는 획득을 처음부터 다시 시작할 것이 요구됩니다. 이를 자세히 보기 위해, 오브젝트 A, B, C, 그리고 D가 순서대로 담겨 있는 링크드 리스트에 다음과 같은 이벤트들이 발생한다고 생각해 봅시다:

1. 한 읽기 쓰레드가 오브젝트 B로의 레퍼런스를 얻습니다.
2. 업데이트 쓰레드가 오브젝트 B를 제거하지만, 읽기 쓰레드가 레퍼런스를 잡고 있으므로 해제하지는 않습니다. 이 리스트는 이제 오브젝트 A, C, 그리고 D를 가지고 있고, 오브젝트 B의 `->next`

포인터는 HAZPTR\_POISON 으로 설정되어 있습니다.

3. 앞의 업데이트 쓰레드는 오브젝트 C 를 제거하고, 이에 의해 리스트는 오브젝트 A 와 D 만 가지고 있게 됩니다. 오브젝트 C 에는 레퍼런스가 잡혀 있지 않으므로, 곧바로 해제됩니다.
4. 앞의 읽기 쓰레드는 이제는 삭제된 오브젝트 B 의 다음 오브젝트로 넘어가려 하지만, poison 값은 가지고 있는  $\rightarrow$ next 포인터는 이를 못하게 합니다. 이는 좋은 일인데, 이렇게 되지 않으면 오브젝트 B 의  $\rightarrow$ next 포인터는 이미 해제된 메모리 영역을 가리킬 수도 있기 때문입니다.
5. 이 읽기 쓰레드는 따라서 리스트의 헤드부터 횡단을 다시 시작해야 합니다.

따라서, 레퍼런스를 획득하는데 실패했다면, 해저드 포인터나 레퍼런스 카운터를 사용하는 횡단은 처음부터 그 횡단을 재시작해야 합니다. 예를 들어 링크드 리스트를 담고 있는 트리와 같이 중첩된 링크드 데이터 구조의 경우 이 횡단은 가장 바깥의 데이터 구조로부터 재시작되어야 합니다. 이런 상황은 RCU 에 훨씬 사용하기 쉬운 이점을 가져다 줍니다.

하지만, RCU 의 사용성 이득은 공짜로 오는 것은 아닙니다, “Memory Footprint” 열에서 이를 볼 수 있습니다. RCU 의 무조건적 레퍼런스 획득 지원은 곧 어떤 RCU 읽기 쓰레드에게 보이는 오브젝트는 그 읽기 쓰레드가 완료되기 전까지는 해제시킬 수가 없음을 의미합니다. 따라서 RCU 는 무한한 메모리 사용량 가능성을 갖는 데, 업데이트가 인공적으로 조절되지 않는 한은 그렇습니다. 반면에, 레퍼런스 카운팅과 해저드 포인터는 정말로 동시의 읽기 쓰레드들이 레퍼런스 하고 있는 데이터 원소들만을 유지할 겁니다.

이런 메모리 사용량과 획득 실패 사이의 미묘한 긴장감은 리눅스 커널 안에서는 일부 경우 RCU 와 레퍼런스 카운터를 함께 사용하는 것으로 해결되기도 합니다. RCU 는 잠깐 사용되는 레퍼런스들에 사용되는데, 이는 RCU read-side 크리티컬 섹션들이 짧을 수 있음을 의미합니다. 이런 짧은 RCU read-side 크리티컬 섹션들은 곧 연관된 RCU grace period 를 역시 짧을 수 있어서, 메모리 사용량을 제한할 수 있음을 의미합니다. 긴 시간 사용될 수 있는 레퍼런스를 필요로 하는 일부 데이터 원소들을 위해서는 레퍼런스 카운팅이 사용됩니다. 이 말이 의미하는 바는 레퍼런스 획득 실패의 복잡도를 처리하는 건 그런 일부 데이터 원소들에서만 필요시 된다는 뜻입니다: 대량의 레퍼런스 획득은 RCU 덕분에 고려되지 않습니다. 레퍼런스 카운팅을 다른 동기화 메커니즘과 결합하는 방법에 대한 더 많은 정보를 위해선 Section 13.2 을 보시기 바랍니다.

“Reclamation Forward Progress” 열은 해저드 포인터가 non-blocking 업데이트를 제공할 수 있음을 이야기합니다 [Mic04, HLM02]. 레퍼런스 카운팅은 구현에 따라서 그럴 수도 그려지 않을 수도 있습니다. 하지만, 시퀀스 락킹은 update-side 락 때문에 non-blocking 업데이트를 제공할 수 없습니다. RCU 업데이트 쓰레드들은 읽기 쓰레드를 기다려야만 하는데, 이 역시 non-blocking 업데이트의 규칙을 완전히 벗어납니다. 하지만, 블록킹 오퍼레이션은 메모리를 해제하기 위한 기다림 뿐인 상황이 존재하는데, 많은 경우에 이런 상황은 non-blocking 만큼이나 좋은 상황입니다 [DMS<sup>12</sup>].

“Automatic Reclamation” 열에 보여진 것처럼, 레퍼런스 카운팅만이 메모리 해제를 자동화 할 수 있는데, non-cyclic 데이터 구조들에서만 그렇습니다.

마지막으로, “Lines of Code” 열은 Pre-BSD 라우팅 테이블 구현의 크기를 보이는데, 상대적인 사용의 편리성에 대한 대략적 정보를 제공합니다. 그렇다면 하나, 레퍼런스 카운팅과 시퀀스 락킹 구현은 베그가 존재하며, 정확히 동작하는 레퍼런스 카운팅 구현은 더 복잡할 것으로 여겨짐 [Val95, MS95]을 알아둘 필요가 있습니다. 그런 부분을 위해, 올바른 시퀀스 락킹 구현은 추가적인 또다른 동기화 메커니즘을 필요로 하는데, 예를 들어 해저드 포인터나 RCU 를 사용할 수 있는데, 시퀀스 락킹은 동시의 업데이트를 발견하고 다른 메커니즘은 안전한 레퍼런스 획득을 제공할 수 있을 겁니다.

이런 테크닉들을 조합해서 또는 각각 사용하는 경험이 더 쌓여감에 따라서 이 섹션에 놓인 경험적 법칙은 수정될 수 있을 겁니다. 하지만, 이 섹션은 현재로써는 최선의 결과를 반영하고 있습니다.

## 9.7 What About Updates?

이 챕터에서 이야기된 미뤄두고 처리하기 테크닉들은 대부분 읽기가 대부분인 환경에는 곧바로 적용할 수 있는데, 이는 곧 “그렇지만 업데이트는 어떻게 하지?” 라는 질문을 갖게 합니다. 무엇보다, 읽기 쓰레드들의 성능과 확장성을 증가시키는 것은 잘 되었지만, 쓰기 쓰레드들에도 훌륭한 성능과 확장성을 원하는건 자연스러운 일입니다.

이미 읽기 쓰레드들에게 높은 성능과 확장성을 가져다주는 상황을 이미 봤는데, Chapter 5 에서 이야기된 카운팅 알고리즘들입니다. 이 알고리즘들은 부분적으로 분할된 데이터 구조들을 사용해서 업데이트들이 지역적으로 일어날 수 있게 하면서도 더 비싼 읽기들은 전체 데이터 구조들을 가로질러 더하기를 해야만 하게 됩니다. Silas Boyd-Wickhize 는 이런 방향을 OpLog 를 만들도록 일반화 시켰는데, 그는 이를 리눅스 커널의 경로 탐색, VM 역 매핑, 그리고 stat () 시스템콜에 적용시켰습니다 [BW14].

“Disruptor”라고 불리는 또 다른 방법은 입력 데이터의 커다란 스트림을 처리하는 어플리케이션을 위해 설계되었습니다. 이 방법은 single-producer-single-consumer FIFO 큐를 위한 것으로, 동기화의 필요성을 최소화 시킵니다 [Sut13]. 자바 어플리케이션들에서는 Disruptor는 또한 가비지 컬렉터의 사용을 최소화 시키기도 합니다.

그리고 물론, 가능하다면, 완전히 분할되었거나 “파편화된 (sharded)” 시스템들은 Chapter 6에서 이야기한 것처럼 굉장한 성능과 확장성을 제공합니다.

다음 챕터는 여러 종류의 데이터 구조의 맥락에서 업데이트들을 살펴보겠습니다.



# Chapter 10

## Data Structures

Bad programmers worry about the code. Good programmers worry about data structures and their relationships.

*Linus Torvalds*

데이터로의 효율적인 접근은 중요해서 알고리즘에 대한 논의는 관련된 데이터 구조의 시간 복잡도를 포함합니다 [CLRS01]. 하지만, 병렬 프로그램에서는 시간 복잡도의 측정은 동시성에의 영향을 포함해야 합니다. 이런 영향은 Chapter 3에서 보인 것처럼 지배적일 정도로 클 수 있는데, 이는 동시적인 데이터 구조의 설계는 순차적 시간 복잡도에 그러한 것만큼 동시성에도 신경을 써야 합니다. 달리 말하자면, 좋은 병렬 프로그래머가 데이터 구조 관계에서 걱정해야 할 중요한 부분 하나는 동시성에 관련된 부분입니다.

Section 10.1은 이 챕터에서 소개되는 데이터 구조들을 평가하는데 사용될, 모티베이션을 줄 어플리케이션을 보입니다.

Chapter 6에서 논의된 대로, 높은 확장성을 얻는 방법은 파티셔닝입니다. 이는 분할 가능한 데이터 구조를 위한 방법을 이야기하게 되는데, 이 주제는 Section 10.2에서 다룹니다. Chapter 9는 일부 동작들을 미뤄두는 게 어떻게 성능과 확장성을 모두 크게 개선할 수 있는지 설명했습니다. 특히 Section 9.5에서는 성능과 확장성을 쫓음에 있어서 미뤄두기가 어떻게 대단한 효과를 보이는지를 보였는데, 이 주제는 Section 10.3에서 다릅니다.

모든 데이터 구조가 분할 가능하지는 않습니다. Section 10.4는 다소 파티셔닝이 불가능한 데이터 구조를 알아봅니다. 이 섹션은 이걸 어떻게 읽기가 대부분이고 파티셔닝 가능한 영역으로 쪼개서 빠르고 확장성 있는 구현을 가능하게 하는지 보입니다.

이 챕터는 사용되어온 모든 동시적 데이터 구조의 자세한 부분들까지 이야기할 수는 없으므로 Section 10.5에서는 대부분의 유명하고 중요한 것들에 대한 간략한 조사 내용을 제공합니다. 최고의 성능과 확장성은 만들어진 내용에서의 세세한 최적화보다는 설계를 만들어

내게 되긴 합니다만, 분명한 최고의 달성 가능한 성능과 확장성을 얻는데에 세세한 최적화가 중요한 위치를 차지하는건 분명합니다. 따라서 이 주제를 Section 10.6에서 다루도록 합니다.

마지막으로, Section 10.7에서는 이 챕터의 요약을 제공합니다.

### 10.1 Motivating Application

성능을 평가하는데에는 Schrödinger의 Zoo 어플리케이션을 사용하도록 하겠습니다 [McK13]. Schrödinger는 많은 수의 동물들을 가지고 있는 동물원을 하나 가지고 있고, 그는 이 동물들을 in-memory 데이터베이스를 사용해 관리하려 할텐데, 각각의 동물원의 동물은 이 데이터베이스에 데이터 항목으로 표현됩니다. 각 동물은 키로 사용되는 유일한 이름을 가지고, 각 동물마다 관리되는 다양한 데이터를 갖습니다.

태어나는 것, 포획, 그리고 구매는 데이터 삽입이 되고, 사망, 방출, 그리고 판매는 삭제가 됩니다. Schrödinger의 동물원은 쥐와 곤충 등을 포함해 많은 수의 단명하는 동물들을 가지고 있으므로 이 데이터베이스는 높은 비율의 업데이트를 지원해야 합니다.

Schrödinger의 동물들에 관심 있는 사람들은 그것들에 대해 쿼리를 던질 수 있습니다만, Schrödinger는 그의 고양이에의 굉장히 높은 비율의 쿼리가 존재함을 알렸고, 따라서 그는 그의 쥐들은 이 데이터베이스를 죽을 때이나 사용하게 될거라 생각합니다. 이 말은 Schrödinger의 어플리케이션은 하나의 데이터 항목으로의 높은 비율의 쿼리를 지원할 수 있어야 한다는 의미입니다.

다양한 데이터 구조들이 소개되는 중에도 이 어플리케이션을 마음속에 담아 두시기 바랍니다.

## 10.2 Partitionable Data Structures

오늘날 사용되는 데이터 구조들은 굉장히 많아서, 그들을 다루는 교재들도 여럿 있습니다. 이 작은 섹션은 하나의 데이터 구조인 해시 테이블에 집중해 봅니다. 이렇게 집중을 해보는 것은 어떻게 동시성이 데이터 구조와 상호작용하는지에 대한 깊은 이해를 가능하게 하고, 또한 실제 상황에서 굉장히 많이 사용되는 데이터 구조에 집중할 수 있게 합니다. Section 10.2.1에서는 이 디자인을 전체적으로 보고, Section 10.2.2에서는 그 구현을 제공합니다. 마지막으로, Section 10.2.3에서는 그 결과로 나오는 성능과 확장성을 알아봅니다.

### 10.2.1 Hash-Table Design

Chapter 6에서는 쓸만한 성능과 확장성을 얻기 위해서는 파티셔닝을 적용해야 함을 알아보았고, 따라서 파티셔닝 적용 가능성은 데이터 구조를 선택할 때 첫 번째로 고려할 기준이어야만 할 겁니다. 이 기준은 병렬성을 위해 많이 사용되는 해시 테이블에서는 잘 만족될 겁니다. 해시 테이블은 개념적으로 간단하고, *hash bucket*들의 배열로 구성됩니다. 하나의 *hash function*은 주어진 원소의 *key*로부터 이 원소가 저장되게 될 *hash bucket*으로의 매팅을 담당합니다. 각각의 *hash bucket*은 따라서 원소들의 링크드 리스트를 갖게되는데, 이는 *hash chain*이라 불립니다. 제대로 구성된다면, 이런 *hash chain*들은 상당히 짧을 것이어서 해시 테이블이 주어진 키를 가지고 해당 원소에 접근하는 것은 매우 효율적이게 될 겁니다.

**Quick Quiz 10.1:** 하지만 많은 종류의 해시 테이블들이 존재하고, 여기 설명된 체인 사용 (chained) 해시 테이블은 그 중 하나의 종류일 뿐입니다. 왜 체인 사용 해시 테이블에 집중하는 걸까요? ■

또한, 각각의 *bucket*은 각자의 락을 가질 수도 있어서, 해시 테이블의 서로 다른 *bucket*의 원소들은 완전히 독립적으로 더해지고 삭제되고 탐색될 수 있습니다. 많은 수의 원소들을 담고 있는 커다란 해시 테이블은 따라서 훌륭한 확장성을 제공합니다.

### 10.2.2 Hash-Table Implementation

Figure 10.1 (*hash\_bkt.c*) 는 *chaing*과 *bucket* 별 락킹을 사용하는 간단한 고정 크기 해시 테이블에 사용되는 데이터 구조들을 보이고 있고, Figure 10.2는 그 것들이 어떻게 함께 동작하는지 보이고 있습니다. (Figure 10.1의 line 11-14의) *hashtab* 구조체는 (Figure 10.1의 line 6-9의) *ht\_bucket* 구조체들을 네개 가지고 있으며, *->ht\_nbuckets* 필드로 이 *bucket*들의 갯수를 조절합니다. 그런 각각의 *bucket*은 리스트 헤더 *->htb\_head*와 락 *->htb\_lock*을 갖습니다.

```

1 struct ht_elem {
2     struct cds_list_head hte_next;
3     unsigned long hte_hash;
4 };
5
6 struct ht_bucket {
7     struct cds_list_head htb_head;
8     spinlock_t htb_lock;
9 };
10
11 struct hashtab {
12     unsigned long ht_nbuckets;
13     struct ht_bucket ht_bkt[0];
14 };

```

Figure 10.1: Hash-Table Data Structures

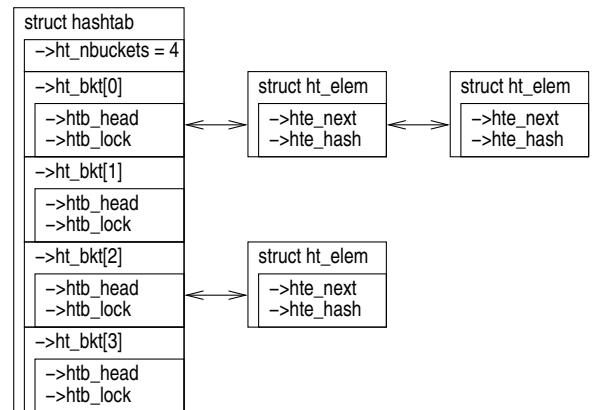


Figure 10.2: Hash-Table Data-Structure Diagram

이 리스트 헤더들은 (Figure 10.1의 line 1-4의) *->ht\_elem* 구조체들을 *->hte\_next* 필드를 이용해 연결하고, 각각의 *ht\_elem* 구조체는 또한 연관된 원소의 해시 값을 *->hte\_hash* 필드에 저장해 둡니다. *ht\_elem* 구조체는 이 해시 테이블에 위치한 더 큰 구조체의 안에 포함될 수도 있는데, 이런 경우의 이 큰 구조체는 복잡한 키를 가질 겁니다.

Figure 10.2에 보인 다이어그램에서 *bucket* 0은 두개의 원소를 가지고 있고 *bucket* 2는 하나의 원소를 가지고 있습니다.

Figure 10.3은 매팅과 락킹 함수들을 보입니다. Line 1과 2는 *HASH2BKT()* 매크로를 보이는데, 이 매크로는 해시 값으로부터 연관된 *ht\_bucket* 구조체로의 매팅을 합니다. 이 매크로는 간단한 모듈로 연산을 사용합니다: 더 적극적인 해싱이 필요하다면, 이 함수의 호출자는 키로부터 해시 값을 매팅할 때 이를 구현해야 합니다. 남아있는 두 함수들은 특정 해시 값에 연관된 *->htb\_lock*을 각각 획득하고 해제합니다.

Figure 10.4는 *hashtab\_lookup()*을 보이는데, 이 함수는 특정 해시 값과 키를 가지고 있는 원소가 존재한다면 그 원소로의 포인터를, 그렇지 않다면 NULL

```

1 #define HASH2BKT(htp, h) \
2   (&(htp)->ht_bkt[h % (htp)->ht_nbuckets])
3
4 static void hashtab_lock(struct hashtab *htp,
5                           unsigned long hash)
6 {
7   spin_lock(&HASH2BKT(htp, hash)->htb_lock);
8 }
9
10 static void hashtab_unlock(struct hashtab *htp,
11                            unsigned long hash)
12 {
13   spin_unlock(&HASH2BKT(htp, hash)->htb_lock);
14 }

```

Figure 10.3: Hash-Table Mapping and Locking

```

1 struct ht_elem *
2 hashtab_lookup(struct hashtab *htp,
3                 unsigned long hash,
4                 void *key,
5                 int (*cmp)(struct ht_elem *htep,
6                           void *key))
7 {
8   struct ht_bucket *htb;
9   struct ht_elem *htep;
10
11   htb = HASH2BKT(htp, hash);
12   cds_list_for_each_entry(htep,
13                          &htb->htb_head,
14                          hte_next) {
15     if (htep->hte_hash != hash)
16       continue;
17     if (cmp(htep, key))
18       return htep;
19   }
20   return NULL;
21 }

```

Figure 10.4: Hash-Table Lookup

을 리턴합니다. 이 함수는 해시 값과 그 키로의 포인터를 받는데 이는 이 함수의 사용자들이 임의의 키와 임의의 해시 함수를 사용할 수 있게 하며, `qsort()`에서와 비슷하게 `cmp()`를 통해 넘겨지는 키 비교 함수를 사용할 수 있게 하기 때문입니다. Line 11은 해시 값으로부터 그에 연관된 bucket으로의 포인터를 매핑해 줍니다. Line 12-19의 루프를 통한 각각의 수행은 bucket의 해시 체인의 원소 하나를 조사합니다. Line 15에서는 해시 값이 들어맞는지 보고, 그렇지 않다면 line 16에서 다음 원소로 넘어갑니다. Line 17에서는 실제 키가 맞는지 확인해보고, 그렇다면 line 18에서 그 원소로의 포인터를 리턴합니다. 어떤 원소도 들어맞지 않는다면, line 20에서 `NULL`을 리턴합니다.

**Quick Quiz 10.2:** 하지만 Figure 10.4의 line 15-18에서의 두번의 비교는 키가 `unsigned long`에 들어맞는 경우라면 비효율적이지 않나요? ■

Figure 10.5는 `hashtab_add()`와 `hashtab_del()` 함수들을 보이는데, 이 함수들은 각각 해시 테이블로부터 원소를 더하고 삭제합니다.

`hashtab_add()` 함수는 단순히 원소의 해시 값을

```

1 void
2 hashtab_add(struct hashtab *htp,
3              unsigned long hash,
4              struct ht_elem *htep)
5 {
6   htep->hte_hash = hash;
7   cds_list_add(&htep->hte_next,
8                &HASH2BKT(htp, hash)->htb_head);
9 }
10
11 void hashtab_del(struct ht_elem *htep)
12 {
13   cds_list_del_init(&htep->hte_next);
14 }

```

Figure 10.5: Hash-Table Modification

```

1 struct hashtab *
2 hashtab_alloc(unsigned long nbuckets)
3 {
4   struct hashtab *htp;
5   int i;
6
7   htp = malloc(sizeof(*htp) +
8                nbuckets *
9                sizeof(struct ht_bucket));
10  if (htp == NULL)
11    return NULL;
12  htp->ht_nbuckets = nbuckets;
13  for (i = 0; i < nbuckets; i++) {
14    CDS_INIT_LIST_HEAD(&htp->ht_bkt[i].htb_head);
15    spin_lock_init(&htp->ht_bkt[i].htb_lock);
16  }
17  return htp;
18 }
19
20 void hashtab_free(struct hashtab *htp)
21 {
22  free(htp);
23 }

```

Figure 10.6: Hash-Table Allocation and Free

line 6에서 설정하고 line 7과 8에서 연관된 bucket에 이 원소를 집어넣습니다. `hashtab_del()` 함수는 hash chain 리스트의 이중 연결의 원리 덕에 단순히 무엇이든 원소가 속해 있는 hash chain으로부터 자신을 제거합니다. 이 두 함수들을 수행하기 전에, 호출자는 다른 어떤 쓰레드도 같은 bucket을 접근하거나 수정하고 있지 않음을 분명히 해야 하는데, 예를 들어 `hashtab_lock()`을 미리 호출할 수 있을 겁니다.

Figure 10.6는 `hashtab_alloc()`과 `hashtab_free()`를 보이는데, 이 함수들은 각각 해시 테이블 할당과 해제를 합니다. 할당은 line 7-9에서의 필요한 메모리 할당으로 시작합니다. Line 10에서 메모리가 무족하다는 걸 알게 된다면 line 11에서 호출자에게 `NULL`을 리턴합니다. 그렇지 않다면, line 12에서는 bucket들의 갯수를 초기화하고, line 13-16의 루프는 bucket 각각을 초기화하는데, line 14에서의 chain 리스트 헤더와 line 15에서의 락 초기화를 포함합니다. 마지막으로, line 17에서는 이 새로 할당된 해시 테이블로의 포인터를 리턴합니다. Line 20-23에서의 `hashtab_free()`

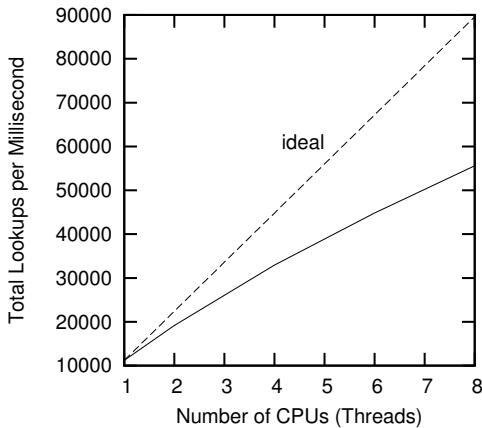


Figure 10.7: Read-Only Hash-Table Performance For Schrödinger's Zoo

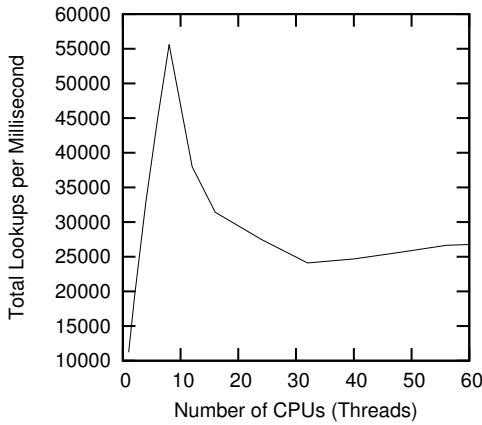


Figure 10.8: Read-Only Hash-Table Performance For Schrödinger's Zoo, 60 CPUs

함수는 단순합니다.

### 10.2.3 Hash-Table Performance

여덟개의 2GHz Intel® Xeon® CPU를 사용한 시스템에서 bucket 별 락을 사용하는 해시 테이블을 1024개의 bucket을 사용한 성능 결과가 Figure 10.7에 있습니다. 이 성능은 거의 선형적으로 증가합니다만, 8개의 CPU만 사용함에도 이상적인 성능 기준의 절반을 넘지 못합니다. 이것은 락 획득과 해제가 하나의 CPU에서는 캐시 미스를 내지 않지만, 두개 이상의 CPU에서는 캐시 미스를 내기 때문입니다.

그리고 CPU의 수가 커져갈수록 상황은 더 나빠져 가는데, 이를 Figure 10.8가 보이고 있습니다. 여기선

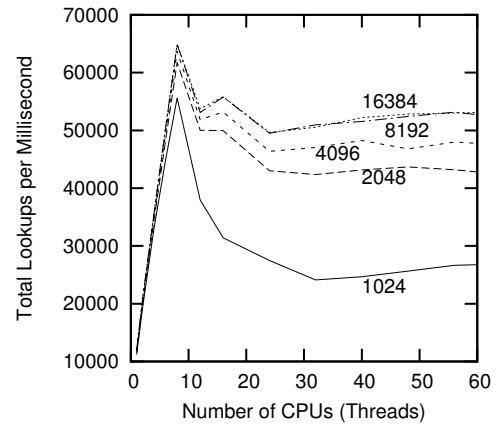


Figure 10.9: Read-Only Hash-Table Performance For Schrödinger's Zoo, Varying Buckets

이상적 성능을 위한 선을 추가적으로 봉리 필요도 없습니다: 9개 이상의 CPU에서의 성능은 끔찍합니다. 이는 적당한 수의 CPU 이상으로 CPU를 늘리는 것의 위험성을 분명하게 강조합니다.

물론, 이렇게 성능이 떨어지는 것은 bucket의 수가 부족해서일 수도 있습니다. 일단, 우리는 각 bucket을 전체 cache line에 맞아 떨어지도록 패딩을 넣지 않았고, 따라서 하나의 캐시 라인에 여러 bucket들이 존재할 겁니다. 이로 인해 9개 CPU에서부터 캐시 쓰래싱이 시작되었을 수 있습니다. 당연하게도 이는 bucket의 수를 늘리는 것으로 테스트해볼 수 있을 겁니다.

**Quick Quiz 10.3:** 단순히 bucket의 수를 늘리는 대신에 이미 있는 bucket들을 캐시에 정렬시키는게 더 낫지 않을까요? ■

하지만, Figure 10.9에서 볼 수 있듯이, bucket들의 수를 늘리는 것이 실제로 성능을 어느정도 증가시키기는 하지만, 확장성은 여전히 끔찍합니다. 특히, 아홉개 이상의 CPU들에서는 여전히 현격한 성능 저하를 볼 수 있습니다. 더 나아가서, 8,192개 bucket에서 16,384개의 bucket으로 넘어가는 것부터는 더이상 성능이 늘어나지도 않습니다. 분명 뭔가가 잘못되어 있습니다.

문제는 이 시스템이 Table 10.1에 보인 것처럼 CPU 0-7과 32-39는 첫번째 소켓에 위치하는 멀티 소켓 시스템이라는 점입니다. 따라서, 처음 여덟개 CPU에 국한되어 돌아가는 테스트는 상당히 잘 동작하지만, 소켓 0의 CPU 0-7과 소켓 1의 CPU 8이 관여되는 테스트에서는 데이터를 소켓 너머로 주고받는 오버헤드가 생겨납니다. 이는 Section 3.2.1에서 보인 것처럼, 성능을 상당히 저하시킬 수 있습니다. 짧게 말해서, 커다란 멀티 소켓 시스템에서는 완전한 파티셔닝에 더해서 메모리 참조의 높은 로컬리티를 필요로 합니다.

**Quick Quiz 10.4:** Schrödinger의 동물원 어플리케이

Socket	Core							
0	0	1	2	3	4	5	6	7
	32	33	34	35	36	37	38	39
1	8	9	10	11	12	13	14	15
	40	41	42	43	44	45	46	47
2	16	17	18	19	20	21	22	23
	48	49	50	51	52	53	54	55
3	24	25	26	27	28	29	30	31
	56	47	58	59	60	61	62	63

Table 10.1: NUMA Topology of System Under Test

션의 소켓을 넘어가면서 보이는 음의 확장성을 가지고 생각해보면, 어플리케이션의 복사본을 여럿 만들어서 각각의 복사본이 전체 동물의 부분집합만을 가지고 하나의 소켓 위에서만 각자 돌도록 하는 건 어떨까요? ■

지금까지 논의된 Schrödinger's-zoo 수행의 한가지 핵심적 특성은 이것들이 모두 읽기만 했다는 것입니다. 이는 락 획득이 초래한 캐시 미스들로 인해 발생한 성능 하락을 더욱 심하게 만듭니다. 이 아래에 깔려 있는 해시 테이블 자체에 대해 업데이트를 하지 않더라도, 메모리에 쓰기를 하기 위한 비용은 여전히 지불하고 있는 것입니다. 물론, 이 해시 테이블이 절대 업데이트 되지 않는다면, 상호 배타성을 완전히 제거할 수 있을 겁니다. 이 방법은 상당히 단순하고, 따라서 독자들의 연습으로 남겨두겠습니다. 하지만 결국은 일어나는 업데이트가 있다 하더라도, 쓰기를 막는 것은 캐시 미스를 막을 것이고, 이는 읽기가 대부분인 데이터의 복사본을 모든 캐시에 만들어두는 것으로 메모리 참조의 로컬리티를 높여줄 수 있을 것입니다.

따라서 다음 섹션에서는 읽기가 대부분이지만 업데이트가 가끔씩이지만 언제든 일어날 수 있는 경우를 위한 최적화들을 알아보겠습니다.

## 10.3 Read-Mostly Data Structures

파티셔닝이 적용된 데이터 구조가 훌륭한 확장성을 제공할 수 있긴 하지만, NUMA 효과는 성능과 확장성 모두를 심각하게 저하시킬 수 있습니다. 더불어, 읽기 쓰레드들이 쓰기 쓰레드들과 배타적으로 동작해야 한다는 점이 읽기가 대부분인 상황에서의 성능을 저하시킬 수 있습니다. 하지만, Section 9.5 에서 소개된 바 있는 RCU 를 사용해서 성능과 확장성을 모두 달성할 수 있습니다. 비슷한 결과를 해저드 포인터를 이용해서 얻을 수도 있는데(hazptr.c), 이는 이 섹션의 성능 결과에서 보여질 겁니다 [McK13].

### 10.3.1 RCU-Protected Hash Table Implementation

```

1 static void hashtab_lock_lookup(struct hashtab *htp,
2                                     unsigned long hash)
3 {
4     rcu_read_lock();
5 }
6
7 static void hashtab_unlock_lookup(struct hashtab *htp,
8                                     unsigned long hash)
9 {
10    rcu_read_unlock();
11 }

```

Figure 10.10: RCU-Protected Hash-Table Read-Side Concurrency Control

```

1 struct ht_elem
2 *hashtab_lookup(struct hashtab *htp,
3                  unsigned long hash,
4                  void *key,
5                  int (*cmp)(struct ht_elem *htep,
6                             void *key))
7 {
8     struct ht_bucket *htb;
9     struct ht_elem *htep;
10
11    htb = HASH2BKT(htp, hash);
12    cds_list_for_each_entry_rcu(htep,
13                               &htb->htb_head,
14                               hte_next) {
15        if (htep->hte_hash != hash)
16            continue;
17        if (cmp(htep, key))
18            return htep;
19    }
20    return NULL;
21 }

```

Figure 10.11: RCU-Protected Hash-Table Lookup

Bucket 별 락킹을 사용하는 RCU 로 보호되는 해시 테이블을 에서, 업데이트 쓰레드들은 Section 10.2 에서 설명된 것과 똑같이 락킹을 사용하지만 읽기 쓰레드들은 RCU 를 사용합니다. 데이터 구조는 Figure 10.1 에서 보인 것과 똑같이 남아 있고, HASH2BKT(), hashtab\_lock(), 그리고 hashtab\_unlock() 함수들은 Figure 10.3 에서 보인 것과 똑같습니다. 하지만, 읽기 쓰레드들은 Figure 10.10 에 보인 것과 같이 by hashtab\_lock\_lookup() 와 hashtab\_unlock\_lookup() 로 둘러싸인 더 가벼운 동시성 제어 방법을 사용할 겁니다.

Figure 10.11 는 bucket 별 락킹을 사용하며 RCU 로 보호되는 해시 테이블에 사용되는 hashtab\_lookup() 함수를 보입니다. 이 함수는 cds\_list\_for\_each\_entry() 가 cds\_list\_for\_each\_entry\_rcu() 로 바뀌었다는 점을 제외하고는 Figure 10.4 에서 보인 버전과 동일합니다. 이것들 둘 다 htb->htb\_head 로 레퍼런스되는 해시 체인을 따라간다는 점에서는 동일합니다만 cds\_list\_for\_each\_entry\_rcu() 는 추가적으로, 동시의 삽입이 존재하는 경우에 올바른 메모리 액세스 순서를 강

```

1 void
2 hashtab_add(struct hashtab *htp,
3             unsigned long hash,
4             struct ht_elem *htep)
5 {
6     htep->hte_hash = hash;
7     cds_list_add_rcu(&htep->hte_next,
8                      &HASH2BKT(htp, hash)->htb_head);
9 }
10
11 void hashtab_del(struct ht_elem *htep)
12 {
13     cds_list_del_rcu(&htep->hte_next);
14 }

```

Figure 10.12: RCU-Protected Hash-Table Modification

제합니다: 순수한 bucket 별 락킹 사용 구현과 달리, RCU로 보호되는 구현에서는 검색 작업이 삽입이나 삭제 작업과 동시에 수행되는 것이 허용되고, RCU를 신경쓰는 기능인 `cds_list_for_each_entry_rcu()`와 같은 것들은 이 추가적 동시성을 올바로 제어할 것이 요구됩니다. 또한 `hashtab_lookup()`의 호출자는 RCU read-side 크리티컬 섹션 안에 있어야 한다는 점을 알아둬야 하는데, 예를 들어 호출자는 `hashtab_lookup()`을 호출하기 전에 `hashtab_lock_lookup()`을 호출해야만 합니다(그리고 나중에는 당연히 `hashtab_unlock_lookup()`을 호출해야겠죠).

**Quick Quiz 10.5:** 하지만 해시 테이블의 원소가 검색과 동시에 삭제될 수가 있다면, 그 말은 검색 기능은 검색된 직후에 삭제된 원소로의 레퍼런스를 리턴할 수도 있다는 의미 아닌가요? ■

Figure 10.12는 `hashtab_add()`와 `hashtab_del()` 함수를 보이는데, 둘 다 Figure 10.5에서 보인 RCU 사용하지 않는 해시 테이블에서의 같은 기능을 하는 것들과 상당히 비슷합니다. `hashtab_add()` 함수는 검색되고 있는 도중에 동시에 해시 테이블에 더해지는 원소의 경우에 대해 올바른 순서를 강제하기 위해서 `cds_list_add()` 대신에 `cds_list_add_rcu()` 함수를 사용합니다. `hashtab_del()` 함수는 삭제되기 직전에 검색되는 원소의 경우를 위해서 `cds_list_del_init()` 대신에 `cds_list_del_rcu()` 함수를 사용합니다. `cds_list_del_init()` 와 달리, `cds_list_del_rcu()`는 다음 원소로의 포인터를 온전하게 남겨두어서 `hashtab_lookup()`이 삭제된 원소의 다음 원소로도 갈 수 있게 해줍니다.

물론, `hashtab_del()`을 호출한 후에, 호출자는 이번에 삭제한 원소의 메모리를 해제하거나 재사용하기 전에 (`synchronize_rcu()`를 호출하거나 하는 식으로) RCU grace period를 하나 기다려야만 합니다.

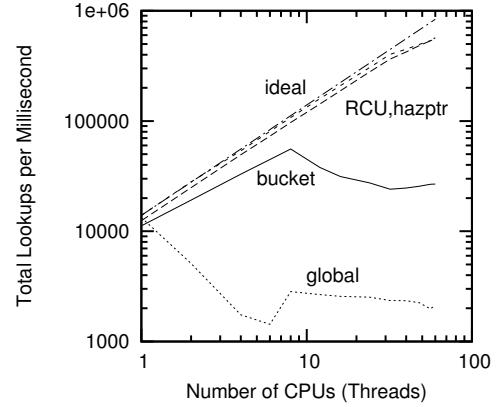


Figure 10.13: Read-Only RCU-Protected Hash-Table Performance For Schrödinger's Zoo

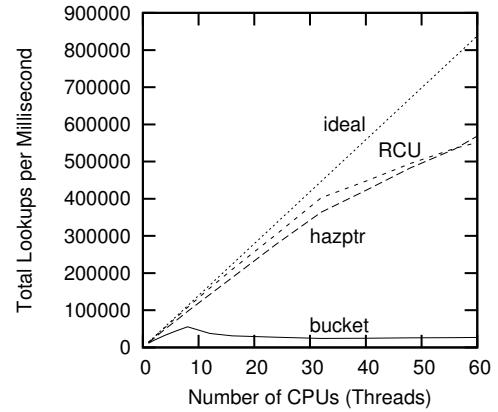


Figure 10.14: Read-Only RCU-Protected Hash-Table Performance For Schrödinger's Zoo, Linear Scale

### 10.3.2 RCU-Protected Hash Table Performance

Figure 10.13는 RCU로 보호되는 버전과 해저드 포인터로 보호되는 버전의 해시 테이블들의 읽기만 일어나는 상황에서의 성능을 앞 섹션에서 본 bucket 별 락킹 사용 구현 버전과 비교해 보이고 있습니다. 볼 수 있듯이, RCU와 해저드 포인터 둘 다 큰 수의 쓰레드들에서는 NUMA 영향을 받기는 하지만 이상적인 경우에 가까운 성능과 확장성을 보이고 있습니다. 테이블 전체를 하나의 락으로 보호하는 구현의 결과도 보이고 있는데, 기대된 대로 그런 상황에서의 성능 결과는 bucket 별 락킹 구현 버전에 비해서 조차도 나쁨을 볼 수 있습니다. RCU는 해저드 포인터보다 아주 약간 좋은 성능을 보이기는 하지만, 그 차이는 이 로그스케일 그림에서는 거의 보이지도 않을 정도입니다.

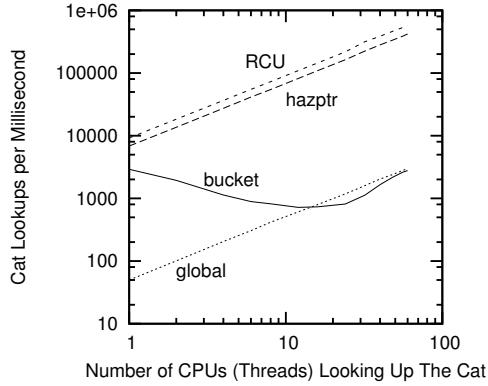


Figure 10.15: Read-Side Cat-Only RCU-Protected Hash-Table Performance For Schrödinger's Zoo at 60 CPUs

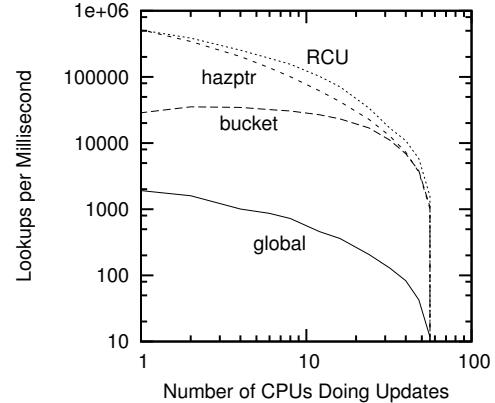


Figure 10.16: Read-Side RCU-Protected Hash-Table Performance For Schrödinger's Zoo at 60 CPUs

Figure 10.14 는 같은 데이터를 linear scale 로 보입니다. 여기서는 테이블 전체를 하나의 락으로 보호하는 구현의 경우는 x 축에 붙어버려 제대로 볼수가 없지만, RCU 와 해저드 포인터 사이의 상대적 성능 차이를 좀 더 분간할 수 있습니다. 둘 다 32 CPU 를 넘어가면서 성능 증가정도가 떨어지기 시작하는 걸 볼 수 있는데, 이는 하드웨어 멀티쓰레딩 때문입니다. 32개 이하의 CPU 에서, 각각의 쓰레드는 각각의 코어를 갖고 있습니다. 이 수전에서, RCU 는 해저드 포인터보다 좋은 성능을 보이는데 이는 해저드 포인터의 read-side 메모리 배리어가 해당 코어 내에서의 시간을 잡아먹기 때문입니다. 짧게 말해, RCU 는 하나의 하드웨어 쓰레드를 가지고 있을 때에는 해저드 포인터보다 코어를 더 잘 활용합니다.

이 상황은 32개보다 많은 CPU 들의 상황에서 변합니다. RCU 는 각 코어의 반이 넘는 리소스를 하나의 하드웨어 쓰레드에서 사용하므로, RCU 각 코어에 두개의 하드웨어 쓰레드가 존재하게 되면 그 성능 이득이 상대적으로 적어지게 됩니다. 해저드 포인터의 성능 그림에서의 경사도 역시 32 CPU 를 넘어서면서 줄어듭니다만, RCU 에 비해서는 좀 덜 극적으로 줄어들고 있는데, 이는 두번째 하드웨어 쓰레드는 첫번째 하드웨어 쓰레드가 메모리 배리어 대기시간으로 멈춰서 있는 사이의 시간을 활용할 수 있기 때문입니다. 뒤의 섹션에서 보게 되겠지만, 하드웨어 포인터의 두번째 하드웨어 쓰레드 사항에서의 이득은 워크로드의 특성에 종속적입니다.

앞서 언급했듯, Schrödinger 는 그의 고양이의 인기에 놀랐고 [Sch35], 이 인기도를 그의 설계에 반영해야 할 필요가 있음을 깨달았습니다. Figure 10.15 는 60-CPU 가 동작하는 상황에서 고양이를 검색하는 CPU 의 숫자를 바꿔가면서 성능 결과를 비교해 봅니다. RCU 와 해저드 포인터 모두 이 상황에 잘 동작합니다만, bucket 락킹은 오히려 성능이 떨어지는데, 결국에는 심지어 하

나의 락을 사용하는 경우보다도 나쁜 결과를 보입니다. 만약 모든 CPU 가 고양이만을 검색하고 있다면 그 고양이의 bucket 에 연관된 락에 모두가 매이게 될테고 이는 하나의 락을 사용하는 것과 같으므로 그다지 놀라운 일도 아닙니다.

이 고양이만을 위한 벤치마크는 완전히 파티셔닝된 샤딩 방법에 존재할 수 있는 잠재적 문제를 보이고 있습니다. 이 고양이의 파티션에 연관된 CPU 만이 그 고양이에 접근할 수 있게 되어서, 고양이만 검색될 때의 성능을 제한하게 됩니다. 물론, 수많은 어플리케이션들은 로드 오퍼레이션을 다양하게 흘뿌리는 특성을 가지고 있고, 그런 어플리케이션들에서 샤딩 방법은 상당히 잘 동작할 것입니다. 하지만, 샤딩은 “핫 스팟” 을 아주 잘 처리하지는 못하고, Schrödiger 의 고양이 예제는 그런 하나의 케이스를 보이고 있습니다.

물론, 데이터를 읽기만 할 셈이라면, 애초에 동시성 제어가 필요하지도 않을 겁니다. Figure 10.16 는 따라서, 업데이트의 영향을 보입니다. 이 그래프의 왼쪽 끝에서는 60 개의 모든 CPU 들이 검색만을 하고, 오른쪽 끝에서는 모든 60개의 CPU 들이 업데이트만을 합니다. 네개의 구현 모두, 밀리세컨드당 검색의 수는 업데이트를 하는 CPU 들의 수가 늘어날수록 감소되고, 60개의 모든 CPU 들이 업데이트를 하게 될 때에는 밀리세컨드당 검색의 수는 0이 되어버립니다. RCU 는 해저드 포인터에 비해 상대적으로 좋은 결과를 보이는데 해저드 포인터의 read-side 메모리 배리어는 업데이트가 증가함에 따라 더 커다란 오버헤드를 내기 때문입니다. 따라서 최신의 하드웨어는 메모리 배리어 수행을 많이 최적화 해서 읽기만 할 때의 메모리 배리어 오버헤드를 많이 줄일 것으로 보입니다.

Figure 10.16 는 검색을 하는 와중에 업데이트의 비율에 따른 영향을 보았다면, Figure 10.17 는 업데이트

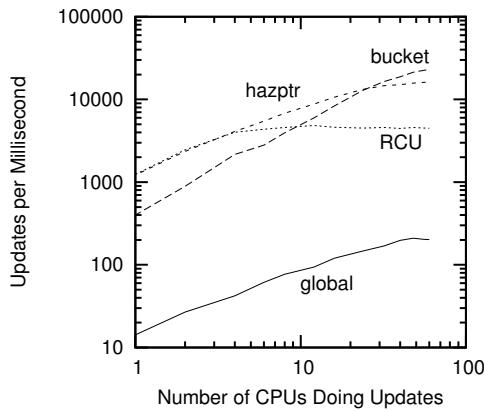


Figure 10.17: Update-Side RCU-Protected Hash-Table Performance For Schrödinger's Zoo at 60 CPUs



Figure 10.18: Even Veterinarians Disagree!

자신에 대해 증가하는 업데이트 비율의 영향을 보이고 있습니다. 해저드 포인터와 RCU는 시작점부터 상당히 좋은 성능을 가지고 시작하는데, bucket 락킹과 달리, 읽기 쓰레드들은 업데이트 쓰레드들을 막지 않기 때문입니다. 하지만, 업데이트를 하는 CPU의 수가 늘어남에 따라, 업데이트 쪽 오버헤드는 그 존재를 드러내기 시작해서, RCU에서 먼저 드러내고, 뒤이어 해저드 포인터에서도 보입니다. 물론, 이 세개의 구현 모두 하나의 락을 사용하는 경우에 비해서는 훨씬 좋은 성능을 보입니다.

물론, 검색 성능에서의 차이는 업데이트 비율의 차이에 의해 영향을 받았을 가능성이 큽니다. 이를 확인할 수 있는 한가지 방법은 인공적으로 bucket 별 락킹과 해저드 포인터에서의 업데이트 비율을 RCU에서의 그것에 맞도록 바꿔보는 것입니다. 그렇게 하는 것은 bucket 별 락킹에서의 검색 성능을 많이 끌어올리지는 못하고, 해저드 포인터와 RCU 사이의 차이를 줄이지도 못합니다. 하지만, 해저드 포인터의 읽기 쪽 메모리 배리어를 제거하는 것은(그렇게 해서 해저드 포인터의 불안전한 구현을 만드는 것은) 해저드 포인터와 RCU 사이의 성능 차이를 거의 없애버립니다. 비록 이 불안전한 해저드 포인터 구현은 벤치마킹 목적에 따라서는 사용될 수도 있겠지만, 제품 단계에서의 사용은 결코 추천되지 못합니다.

**Quick Quiz 10.6:** 8개 CPU에서 60 CPU 상황을 쓰레드 수를 늘리는 것으로 시뮬레이션 해보는건 상당히 위험함이 Section 10.2.3에서 드러났었습니다. 하지만 60 CPU를 가지고 더 많은 CPU 상황을 시뮬레이션 해보는건 왜 안전할 수 있을까요? ■

### 10.3.3 RCU-Protected Hash Table Discussion

RCU와 해저드 포인터를 사용한 구현들로부터 얻어지는 한가지 결론은 두개의 동시에 수행되는 읽기 쓰레드들은 한 고양이의 상태에 서로 다른 의견을 가질 수 있다는 겁니다. 예를 들어, 한 읽기 쓰레드는 고양이가 삭제되기 직전에 그 고양이의 데이터로의 포인터를 얻어오지만, 또다른 읽기 쓰레드는 똑같은 포인터를 삭제 직후에 얻어올 수도 있습니다. 첫번째 읽기 쓰레드는 고양이가 살아있다고 믿겠지만, 두번째 읽기 쓰레드는 고양이가 죽었다고 생각할 겁니다.

물론, 이 상황은 Schrödinger의 고양이에 적합합니다만, 이는 평범한 양자가 아닌 고양이에도 상당히 합리적인 일임이 드러납니다.

동물이 정확히 언제 태어나고 죽었는지 판단하는건 불가능하기 때문입니다.

이를 분명히 하기 위해, 고양이의 죽음을 맥박으로 판단한다고 생각해 봅시다. 이는 죽음을 판단하기 위해선 마지막 맥박으로부터 얼마나 오래 기다려야 하는지에 대한 질문을 만듭니다. 딱 1 밀리세컨드만 기다리는건 분명 웃기는 짓인데, 그렇게 되면 건강하게 살아있는 고양이도 1초 동안에도 여러번 죽은 것으로 판단될 것 이기 때문입니다—그리고선 부활하겠죠—. 한달을 기다리는 것도 똑같이 웃긴 짓일텐데, 그렇게 되면 가여운 고양이의 죽음이 냄새로도 분명히 알 수 있게 될테니까요.

동물의 심장은 수초동안 멈췄다가 다시 도착할 수 있으므로, 죽음의 인식과 잘못된 알람의 가능성 사이의 트레이드오프가 있습니다. 두명의 전문가도 마지막 맥박으로부터 얼마나 기다려야 죽음을 판단할 수 있는지에 대해선 의견이 갈릴 수 있습니다. 예를 들어, 한 전문가는 마지막 맥박으로부터 30초 후에 죽음을 판단할 수

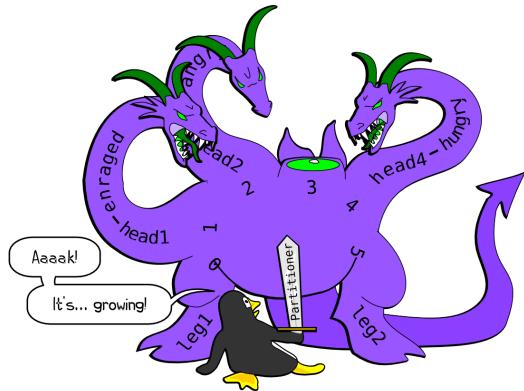


Figure 10.19: Partitioning Problems

있는 반면, 다른 전문가는 1분을 기다려서야 인식할 수 있습니다. 이런 경우, 두명의 전문가는 Figure 10.18에 그린 것처럼 마지막 맥박으로부터 30초가 지난 후 30초 동안은 그 고양이의 상태에 대해 의견을 가질 것입니다.

물론, Heisenberg는 이런 종류의 불확실성과 함께 살아가야 한다고 가르쳤고 [Hei27], 이는 컴퓨팅 하드웨어와 소프트웨어 역시 비슷하게 동작하기 때문에 좋은 일입니다. 예를 들어, 컴퓨팅 하드웨어의 일부 부분이 고장났는지 어떻게 아시나요? 종종 시간적으로 응답을 하지 않을 때가 있죠. 고양이의 맥박처럼, 이는 하드웨어가 고장난건지 아닌지에 대한 불확실성의 기간을 만들어냅니다.

더 나아가서, 대부분의 컴퓨팅 시스템은 바깥 세상의 것들과 상호 동작하도록 만들어졌습니다. 따라서 이 바깥 세상의 것들과의 일관성은 무엇보다 중요합니다. 하지만, page 137의 Figure 9.37에서 봤듯이 증가되는 내부의 일관성은 외부의 일관성의 비용을 비싸게 만들 수 있습니다. RCU와 해저드 포인터와 같은 테크닉들은 향상된 외부 일관성을 얻기 위해 내부 일관성을 약간 포기합니다.

요약해서, 내부의 일관성은 모든 문제 상황에서 자연적인 부분은 아니고, 종종 성능, 확장성, 외부 일관성, 그리고 그런 것들 모두의 측면에서 커다란 비용을 만듭니다.

## 10.4 Non-Partitionable Data Structures

고정크기 해시 테이블은 파티셔닝을 완전히 적용 가능하지만, 크기 조정이 가능한 해시 테이블은 크기를 키우거나 줄일 때, Figure 10.19에 보인 것처럼 파티셔닝에

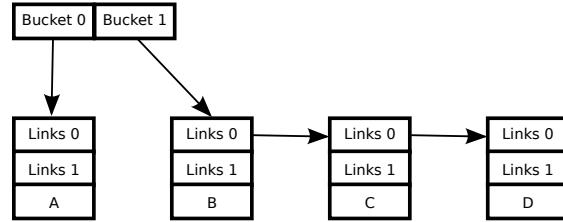


Figure 10.20: Growing a Double-List Hash Table, State (a)

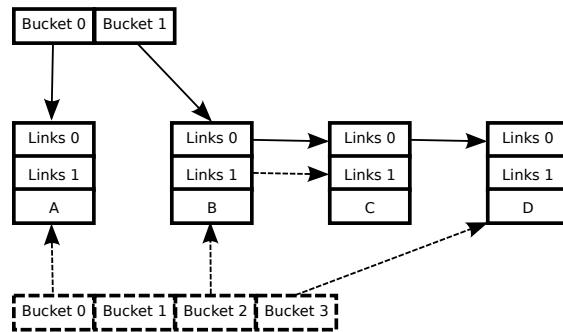


Figure 10.21: Growing a Double-List Hash Table, State (b)

있어서의 문제를 갖습니다. 하지만, 다음 섹션에서 설명하듯이 고성능의 확장성 있는 RCU로 보호되는 해시 테이블을 만드는 것은 가능한 것으로 드러났습니다.

### 10.4.1 Resizable Hash Table Design

행복하게도 2000년 초의 상황과 대조적으로, 이제는 확장성 있고 RCU로 보호되는 해시 테이블은 세개 이상의 종류가 있습니다. 첫번째의 (그리고 가장 간단한) 것은 Herbert Xu [Xu10]에 의해 리눅스 커널을 위해 개발된 것이고, 다음 섹션에서 설명됩니다. 다른 두가지는 Section 10.4.4에서 간단히 다루겠습니다.

첫번째 해시테이블의 구현의 기저에 깔린 핵심은 각 데이터 원소가 두개의 리스트 포인터들을 가질 수 있는데, 하나는 현재 RCU 읽기 쓰레드들 (과 non-RCU 업데이트 쓰레드들)에 의해 사용되는 것이고 다른 하나는 새로운, 크기가 재조정된 해시 테이블을 구성하는데 사용된다는 것입니다. 이 방째은 검색, 삽입, 그리고 삭제 작업이 크기 재조정 작업과 동시에 수행될 수 있게 합니다.

크기 조정 오퍼레이션은 Figure 10.20에 보인 최초의 두개 bucket 상태로부터 시작해서 Figures 10.20-10.23에 보인 것처럼 진행되는데, 시간의 흐름에 따라 그림

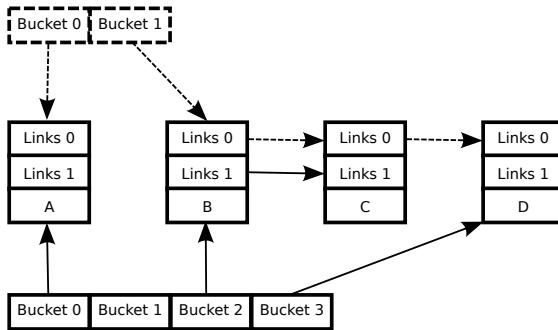


Figure 10.22: Growing a Double-List Hash Table, State (c)

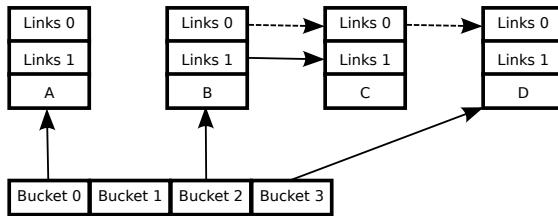


Figure 10.23: Growing a Double-List Hash Table, State (d)

에서 그림으로 이동합니다. 최초의 상태는 원소들을 bucket 안에 연결하기 위해 zero-index 링크를 사용합니다. 네개의 새로운 bucket 배열이 할당되고, one-index 링크들이 원소들을 이 네개의 새로운 bucket 안으로 연결되는데 사용됩니다. 이는 Figure 10.21에 보인 state (b) 상황을 만드는데, 읽기 쓰래드들은 여전히 원래의 두개 bucket 배열을 사용하고 있습니다.

새로운 네개의 bucket 배열은 읽기 쓰래드들에게 노출되고, 모든 읽기 쓰래드들을 기다리기 위해 grace-period를 기다리게 되어서 state (c)에 도달하게 되는데, Figure 10.22에 그 상태가 그려져 있습니다. 이 상태에서, 모든 읽기 쓰래드들은 새로운 네개 bucket 배열을 사용하게 되는데, 이 말은 기존의 두개 bucket 배열은 해제되어도 좋다는 뜻이므로 Figure 10.23에 보여진 state (d)로의 이전을 하게 됩니다.

이 디자인은 상대적으로 간단한 구현을 이끄는데, 이 구현에 대해서는 다음 섹션에서 다룹니다.

#### 10.4.2 Resizable Hash Table Implementation

크기 재조절은 전통적인 우회로 추가 방법으로 이루어지는데, 여기서 이 우회로는 Figure 10.24의 line 12-

```

1 struct ht_elem {
2     struct rcu_head rh;
3     struct cds_list_head hte_next[2];
4     unsigned long hte_hash;
5 };
6
7 struct ht_bucket {
8     struct cds_list_head htb_head;
9     spinlock_t htb_lock;
10 };
11
12 struct ht {
13     long ht_nbuckets;
14     long ht_resize_cur;
15     struct ht *ht_new;
16     int ht_idx;
17     void (*ht_hash_private);
18     int (*ht_cmp)(void *hash_private,
19                   struct ht_elem *htep,
20                   void *key);
21     long (*ht_gethash)(void *hash_private,
22                        void *key);
23     void *(*ht_getkey)(struct ht_elem *htep);
24     struct ht_bucket ht_bkt[0];
25 };
26
27 struct hashtable {
28     struct ht *ht_cur;
29     spinlock_t ht_lock;
30 };

```

Figure 10.24: Resizable Hash-Table Data Structures

25에 보이는 ht 구조체입니다. Line 27-30에 보인 hashtable 구조체는 현재의 ht 구조체로의 포인터와 해시 테이블 크기 재조정을 하려는 동시적 시도를 직렬화하는데 사용되는 스핀락만을 담고 있습니다. 전통적인 lock 또는 어토믹 오퍼레이션 기반의 구현을 사용하여 했다면, 이 hashtable 구조체는 성능 측면에서도 확장성 측면에서도 심각한 병목지점이 될 수 있었을 겁니다. 하지만, 크기 재조정 작업은 상대적으로 가끔씩만 이루어지므로 RCU를 잘 사용해 볼 수 있습니다.

ht 구조체는 line 13의 `->ht_nbuckets` 필드를 통해 해시 테이블의 크기를 나타냅니다. 이 크기는 bucket 배열을 담고 있는 똑같은 구조체 (line 24의 `->ht_bkt[]`)에도 저장되는데 이 크기와 배열 사이의 미스매치를 피하기 위해서입니다. Line 14에서의 `->ht_resize_cur` 필드는 현재 크기 재조정 작업이 진행중이지 않다면 -1이 되는데, 크기 조정 작업이 진행중이라면 line 15의 `->ht_new` 필드로 레퍼런스 될, 새로운 해시 테이블에 추가될 원소의 bucket의 인덱스를 가리키게 됩니다. 진행 중인 크기 조정 작업이 없다면, `->ht_new`는 NULL입니다. 따라서, 크기 조정 작업은 새로운 ht 구조체를 메모리 할당하고 `->ht_new` 포인터로 그것을 레퍼런스 한 후, `->ht_resize_cur`를 기존 테이블의 bucket들을 거쳐 증가시켜갑니다. 새로운 테이블에 모든 원소가 추가되었다면, 새로운 테이블은 hashtable 구조체의 `->ht_cur` 필드로 연결됩니다. 기존의 읽기 쓰래드들이 모두 완료되면, 기존의 해시

테이블의 ht 구조체는 메모리에서 해제될 수 있을 겁니다.

Line 16에 있는 `->ht_idx` 필드는 이 두개의 리스트 포인터들 중 이 해시 테이블을 통해 무엇이 사용되고 있는가를 알리고, line 3의 ht\_elem 구조체의 `->ht_elem` 배열의 인덱스로 사용됩니다.

Line 17-23의 `->ht_hash_private`, `->ht_cmp()`, `->ht_gethash()`, 그리고 `->ht_getkey()` 필드는 원소별 키와 해시 함수를 정의합니다. `->ht_hash_private`은 해시 함수가 혼란스러울 수 있게 해서 [McK90a, McK90b, McK91] 해시 함수에 사용되는 패러미터들에 대한 통계적 추측을 기반으로 하는 denial-of-service 공격을 막는데 사용될 수 있게 합니다. `->ht_cmp()` 함수는 특정 키를 특정 원소와 비교하고, `ht_gethash()`는 특정 키의 해시를 계산하며, `->ht_getkey()`는 키를 감싸고 있는 데이터 원소로부터 키를 꺼낼 수 있게 합니다.

ht\_bucket 구조체는 앞에서와 동일하고, ht\_elem 구조체는 앞에서의 하나의 리스트 포인터와 달리 두개의 리스트 포인터의 원소 배열을 제공한다는 점만 다릅니다.

고정크기 해시 테이블에서의 bucket 선택은 상당히 간단합니다: 단순히 해시 값을 연관된 bucket 인덱스로 변환하면 됩니다. 반면에, 크기 조정이 가능하다면, 과거의 bucket과 새로운 bucket 중 무엇을 선택할지 결정해야 합니다. 만약 과거 테이블에서 선택될 bucket이 이미 새로운 테이블에 분산되었다면, 새로운 테이블에서의 bucket이 선택되어야 합니다. 거꾸로, 과거 테이블에서 선택될 bucket이 아직 분산되지 않았다면, 그 bucket은 과거 테이블에서 선택되어야 합니다.

Bucket 선택은 Figure 10.25에 `ht_get_bucket_single()`를 line 1-8에, 그리고 `ht_get_bucket()`를 line 10-24에 보이고 있습니다. `ht_get_bucket_single()` 함수는 특정 해시 테이블의 특정 키에 연관된 bucket으로의 레퍼런스를 리턴하는데, 이때에는 크기 재조정을 고려하지 않습니다. 또한 해당 키에 연관된 해시 값을 line 5와 6에서 패러미터 `b`로 레퍼런스되는 영역에 저장합니다. 그리고 나서 line 7은 연관된 bucket으로의 레퍼런스를 리턴합니다.

`ht_get_bucket()` 함수는 해시 테이블 선택을 처리하는데, line 16에서 `ht_get_bucket_single()`을 호출해서 현재 해시 테이블에서 해시 값을 연관된 bucket을 선택하는데, 이 해시 값을 패러미터 `b`에 저장합니다. Line 17에서 이 테이블이 크기 재조정 중이고 line 16의 bucket이 이미 새로운 해시 테이블로 분산되었다는 점을 알게 되면, line 18에서 새 해시 테이블을 선택하고 line 19에서 이 새로운 해시 테이블에서의 해

```

1 static struct ht_bucket *
2 ht_get_bucket_single(struct ht *http,
3                      void *key, long *b)
4 {
5     *b = http->ht_gethash(http->ht_hash_private,
6                            key) % http->ht_nbuckets;
7     return &http->ht_bkt[*b];
8 }
9
10 static struct ht_bucket *
11 ht_get_bucket(struct ht **http, void *key,
12                long *b, int *i)
13 {
14     struct ht_bucket *htbp;
15
16     htp = ht_get_bucket_single(*http, key, b);
17     if (*b <= (*http)->ht_resize_cur) {
18         *http = (*http)->ht_new;
19         htp = ht_get_bucket_single(*http, key, b);
20     }
21     if (*i)
22         *i = (*http)->ht_idx;
23     return htp;
24 }

```

Figure 10.25: Resizable Hash-Table Bucket Selection

시 값에 연관된 bucket을 선택하고, 이때에도 해시 값을 패러미터 `b`에 저장합니다.

**Quick Quiz 10.7:** Figure 10.25의 코드는 해시 값을 두번 계산하네요! 왜 이렇게 비효율적이죠? ■

Line 21에서 패러미터 `i`가 NULL이 아니란 걸 알게 되면, line 22에서 선택된 해시 테이블로의 인덱스를 저장합니다. 마지막으로, line 23에서는 선택된 해시 bucket으로의 레퍼런스를 리턴합니다.

**Quick Quiz 10.8:** Figure 10.25의 코드는 선택된 bucket에서 진행중일 수도 있는 크기 재조정 프로세스로부터의 보호는 어떻게 하나요? ■

이와 같은 `ht_get_bucket_single()`와 `ht_get_bucket()`의 구현은 크기 재조정 작업과 동시에 탐색과 수정이 가능하게 할 겁니다.

Read-side 동시성 제어는 Figure 10.10에서 보인 것처럼 RCU로 제공됩니다만, update-side 동시성 제어 함수인 `hashtab_lock_mod()`와 `hashtab_unlock_mod()`는 Figure 10.26에 보인 것처럼 동시의 크기 재조정 오퍼레이션 존재 가능성을 처리해야 합니다.

이 그림의 line 1-19에 `hashtab_lock_mod()`가 있습니다. Line 9는 데이터 구조가 획단을 하는 도중에 해제되는 일을 막기 위해 RCU read-side 크리티컬 섹션에 들어가고, line 10에서 현재 해시 테이블로의 레퍼런스를 얻어온 후, line 11에서 이 해시 테이블에서 현재 키에 연관되는 bucket으로의 레퍼런스를 얻어옵니다. Line 12는 이 bucket의 락을 획득하는데, 이 락은 동시의 크기 재조정 오퍼레이션이 그 bucket을 분산시키는 것을 막는데, 물론 크기 재조정 오퍼레이션이 이미 이 bucket을 분산시켰다면 아무 영향이 없을 것임에도

```

1 void hashtab_lock_mod(struct hashtab *htp_master,
2                           void *key)
3 {
4     long b;
5     struct ht *htp;
6     struct ht_bucket *htbp;
7     struct ht_bucket *htbp_new;
8
9     rcu_read_lock();
10    htp = rcu_dereference(htp_master->ht_cur);
11    htp = ht_get_bucket_single(htp, key, &b);
12    spin_lock(&htbp->htb_lock);
13    if (b > htp->ht_resize_cur)
14        return;
15    htp = htp->ht_new;
16    htp = ht_get_bucket_single(htp, key, &b);
17    spin_lock(&htbp_new->htb_lock);
18    spin_unlock(&htbp->htb_lock);
19 }
20
21 void hashtab_unlock_mod(struct hashtab *htp_master,
22                           void *key)
23 {
24     long b;
25     struct ht *htp;
26     struct ht_bucket *htbp;
27
28     htp = rcu_dereference(htp_master->ht_cur);
29     htp = ht_get_bucket(&htp, key, &b, NULL);
30     spin_unlock(&htbp->htb_lock);
31     rcu_read_unlock();
32 }

```

Figure 10.26: Resizable Hash-Table Update-Side Concurrency Control

불구하고 그렇습니다. Line 13에서는 동시의 크기 재조정 오퍼레이션이 이미 이 bucket을 새 해시 테이블에 분산시켰는지 확인해보고, 그렇지 않다면 line 14에서 선택된 bucket의 락을 잡은채로(그리고 RCU read-side 크리티컬 섹션 안에 들어와 있는 채로) 리턴합니다.

그렇지 않고, 동시의 크기 재조정 오퍼레이션이 이미 이 bucket을 분산시킨 것으로, line 15에서 새로운 해시 테이블로 넘어가고 line 16에서 키에 연관되는 bucket을 선택합니다. 마지막으로, line 17에서 해당 bucket의 락을 잡고 line 18에서 기존 해시 테이블의 bucket을 위한 락을 놓아줍니다. 다시 한번, hashtab\_lock\_mod()은 RCU read-side 크리티컬 섹션 안에 들어와 있는 채로 빠져나가집니다.

**Quick Quiz 10.9:** Figures 10.25 와 10.26 의 코드는 업데이트를 위해 해시 값을 계산하고 bucket 선택 로직을 두번 수행하네요! 왜 이렇게 비효율적인거죠? ■

hashtab\_unlock\_mod() 함수는 hashtab\_lock\_mod()로 잡아 두었던 락을 놓아줍니다. Line 28에서 현재 해시 테이블을 고르고, line 29에서 키에 연관된 bucket—당연히 이 bucket은 새로운 해시 테이블에 속해 있을 수도 있습니다—의 레퍼런스를 증가시키기 위해 ht\_get\_bucket()을 수행합니다. Line 30은 이 bucket의 락을 놓고 마지막으로 line 31

```

1 struct ht_elem *
2 hashtab_lookup(struct hashtab *htp_master,
3                 void *key)
4 {
5     long b;
6     int i;
7     struct ht *htp;
8     struct ht_elem *htep;
9     struct ht_bucket *htbp;
10
11    htp = rcu_dereference(htp_master->ht_cur);
12    htp = ht_get_bucket(&htp, key, &b, &i);
13    cds_list_for_each_entry_rcu(htep,
14                                &htbp->htb_head,
15                                hte_next[i]) {
16        if (htp->ht_cmp(htp->ht_hash_private,
17                         htep, key))
18            return htep;
19    }
20    return NULL;
21 }
22
23 void
24 hashtab_add(struct hashtab *htp_master,
25              struct ht_elem *htep)
26 {
27     long b;
28     int i;
29     struct ht *htp;
30     struct ht_bucket *htbp;
31
32     htp = rcu_dereference(htp_master->ht_cur);
33     htp = ht_get_bucket(&htp, htp->ht_getkey(htep),
34                         &b, &i);
35     cds_list_add_rcu(&htep->htb_head,
36                       &htbp->htb_head);
37 }
38
39 void
40 hashtab_del(struct hashtab *htp_master,
41              struct ht_elem *htep)
42 {
43     long b;
44     int i;
45     struct ht *htp;
46     struct ht_bucket *htbp;
47
48     htp = rcu_dereference(htp_master->ht_cur);
49     htp = ht_get_bucket(&htp, htp->ht_getkey(htep),
50                         &b, &i);
51     cds_list_del_rcu(&htep->htb_head);
52 }

```

Figure 10.27: Resizable Hash-Table Access Functions

에서 RCU read-side 크리티컬 섹션을 빠져나갑니다.

**Quick Quiz 10.10:** 크기 재조정 작업이 이루어지는 사이에 한 쓰레드가 새로운 해시 테이블에 원소를 넣는다고 생각해 봅시다. 뒤따르는 크기 재조정 작업이 이 삽입 작업 전에 완료됨으로 인해 이 삽입 작업이 없던 것처럼 되어버리는 문제는 어떻게 방지되고 있나요? ■

이제 bucket 선택과 동시성 제어를 다뤘으니, 이 크기 재조정 가능한 해시 테이블의 탐색과 업데이트를 할 준비가 되었습니다. hashtab\_lookup(), hashtab\_add(), 그리고 hashtab\_del() 함수들이 Figure 10.27에 보여져 있습니다.

이 그림의 line 1-21 의 `hashtab_lookup()` 함수는 탐색을 합니다. Line 11 에서는 현재 해시 테이블을 가져오고 line 12 에서 특정 키에 연관된 `bucket` 으로의 레퍼런스를 얻어옵니다. 이 `bucket` 은 크기 재조정 오퍼레이션에 원하는 데이터 원소를 담고 있는 예전 해시 테이블의 `bucket` 에서 진행되었을 때에는 새로운 크기 재조정된 해시 테이블에 위치해 있을 겁니다. Line 12 는 또한 각 원소의 포인터 쌍들 중 올바른 것을 고르기 위한 인덱스 역시 리턴한다는 점을 알아 두세요. Line 13-19 의 루프는 `bucket` 을 찾는데, line 16 에서는 매치되는지를 판단하고, line 18 에서 데이터 원소로의 포인터를 리턴하는데, 매치되지 않는다면 line 20 에서 실패를 알리는 `NULL` 을 리턴합니다.

**Quick Quiz 10.11:** Figure 10.27 의 `hashtab_lookup()` 함수에서, 코드는 탐색될 원소가 이미 동시에 크기 재조정 작업에 의해 분산되었다면 새로운 해시 테이블에 있는 올바른 `bucket` 을 찾아옵니다. 이건 RCU 로 보호되는 탐색에서는 좀 낭비가 있는 것 같은데요. 이 경우에는 왜 그냥 기존 해시 테이블에서 작업을 끝내지 않는 거죠? ■

그림의 line 23-37 의 `hashtab_add()` 함수는 해시 테이블에 새로운 데이터 원소를 넣습니다. Line 32-34 는 앞에서와 같이 키에 연관되는 `bucket` 으로의 포인터 (그리고 인덱스) 를 얻어오고, line 35 는 새로운 원소를 테이블에 집어넣습니다. 호출자는 동시성을 잘 제어할 것이 요구되는데, 예를 들어 `hashtab_add()` 호출 전에 `hashtab_lock_mod()` 를 호출하고, 후에 `hashtab_unlock_mod()` 를 호출해야 하는 것 등입니다. 이런 두개의 동시성 제어 함수들은 동시에 크기 재조정 작업들과 올바르게 순서를 맞출 겁니다: 만약 이 크기 재조정 작업이 이 데이터 원소가 넣어질 `bucket` 에 대해서 이미 진행되었다면, 이 원소는 새로운 테이블에 추가될 겁니다.

그림의 line 39-52 의 `hashtab_del()` 함수는 해시 테이블에서 존재하는 원소를 하나 제거합니다. Line 48-50 에서는 앞에서와 같이 `bucket` 과 인덱스를 제공하고, line 51 에서 특정 원소를 제거합니다. `hashtab_add()` 에서와 같이, 호출자는 동시성 제어를 할 책임을 갖게 되고 이 동시성 제어는 동시에 크기 재조정 작업과의 동기화를 처리합니다.

**Quick Quiz 10.12:** Figure 10.27 의 `hashtab_del()` 함수는 원소를 항상 기존 해시 테이블에서 제거하지는 않는데요. 이 말은 읽기 쓰레드들이 이 새로 제거된 원소를 해제된 후에도 볼 수 있다는 의미 아닌가요? ■

실제로 자신의 크기를 재조정 하는 일은 `hashtab_resize` 로 수행되는데, page 178 의 Figure 10.28 에 보여져 있습니다. Line 17 은 가장 높은 레벨의 `->ht_lock` 을 조건적으로 얻어오는데, 만약 락을 잡는데 실

패했다면 line 18 에서 크기 재조정이 이미 진행중임을 알리기 위해 `-EBUSY` 를 리턴합니다. 그렇지 않다면, line 19 에서 현재 해시 테이블로의 레퍼런스를 가져오고, line 21-24 에서 원하는 크기의 새로운 해시 테이블을 할당받습니다. 새로운 hash/key 함수들이 명시된다면, 이것들이 새로운 테이블을 위해 사용되고, 그렇지 않다면 기존 테이블의 것들을 사용합니다. Line 25 에서 메모리 할당 실패를 확인하게 된다면 line 26 에서 `->ht_lock` 을 놓고 line 27 에서 실패했음을 알리도록 리턴합니다.

Line 29 는 `bucket` 분산 프로세스를 새로운 해시 테이블로의 레퍼런스를 기존 테이블의 `->ht_new` 에 넣음으로써 시작합니다. Line 30 에서는 새로운 테이블의 존재를 알지 못하는 모든 읽기 쓰레드들이 크기 재조정 작업이 진행되기 전에 완료될 것을 보장합니다. Line 31 에서는 현재 테이블의 인덱스를 얻어오고 그 역을 새로운 해시 테이블에 저장함으로써 두개의 해시 테이블이 서로의 링크드 리스트를 덮어쓰는 것을 막는 것을 보장합니다.

Line 33-44 의 루프의 각 패스에서는 기존 해시 테이블의 `bucket` 의 내용물 중 하나를 새로운 해시 테이블로 옮깁니다. Line 34 에서는 기존 테이블의 현재 `bucket` 으로의 레퍼런스를 가져오고, line 35 에서 해당 `bucket` 의 스펀락을 잡은 후 line 36 에서 이 `bucket` 이 분산되었음을 알리기 위해 `->ht_resize_cur` 를 업데이트 합니다.

**Quick Quiz 10.13:** Figure 10.27 의 `hashtab_resize()` 함수에서, line 29 에서의 `->ht_new` 로의 업데이트가 line 36 에서의 `->ht_resize_cur` 로의 업데이트 전에 일어난 것으로 `hashtab_lookup()`, `hashtab_add()`, 그리고 `hashtab_del()` 의 관점에 보일 것을 무엇이 보장하죠? ■

Line 37-42 의 루프의 각 패스에서는 데이터 원소 하나를 현재의 기존 테이블의 `bucket` 에서 연관된 새로운 테이블의 `bucket` 으로 옮기는데, 이 때 새로운 테이블의 `bucket` 의 락을 잡고 있습니다. 마지막으로, line 43 에서는 기존 테이블 `bucket` 의 락을 놓게 됩니다.

일단 모든 기존 테이블의 `bucket` 들이 새로운 테이블로 분산되면 line 45 가 수행됩니다. Line 45 는 새로 생성된 테이블을 현재의 것으로 보이게 만들고, line 46 에서는 (여전히 기존 테이블을 레퍼런스 하고 있을) 기존 읽기 쓰레드들이 완료되기를 기다립니다. 그리고 나서 line 47 에서는 크기 재조정 직렬화 락을 놓고, line 48 에서 기존 hash table 을 해제하고, line 48 에서 마침내 성공했음을 리턴합니다.

```

1 int hashtab_resize(struct hashtab *htp_master,
2                     unsigned long nbuckets, void *hash_private,
3                     int (*cmp)(void *hash_private, struct ht_elem *htep, void *key),
4                     long (*gethash)(void *hash_private, void *key),
5                     void *(*getkey)(struct ht_elem *htep))
6 {
7     struct ht *htp;
8     struct ht *htp_new;
9     int i;
10    int idx;
11    struct ht_elem *htep;
12    struct ht_bucket *htbp;
13    struct ht_bucket *htbp_new;
14    unsigned long hash;
15    long b;
16
17    if (!spin_trylock(&htp_master->ht_lock))
18        return -EBUSY;
19    htp = htp_master->ht_cur;
20    htp_new = ht_alloc(nbuckets,
21                      hash_private ? hash_private : htp->ht_hash_private,
22                      cmp ? cmp : htp->ht_cmp,
23                      gethash ? gethash : htp->ht_gethash,
24                      getkey ? getkey : htp->ht_getkey);
25    if (htp_new == NULL) {
26        spin_unlock(&htp_master->ht_lock);
27        return -ENOMEM;
28    }
29    htp->ht_new = htp_new;
30    synchronize_rcu();
31    idx = htp->ht_idx;
32    htp_new->ht_idx = !idx;
33    for (i = 0; i < htp->ht_nbuckets; i++) {
34        htp = &htp->ht_bkt[i];
35        spin_lock(&htbp->htb_lock);
36        htp->ht_resize_cur = i;
37        cds_list_for_each_entry(htep, &htbp->htb_head, hte_next[idx]) {
38            htpb_new = ht_get_bucket_single(htp_new, htp_new->ht_getkey(htep), &b);
39            spin_lock(&htbp_new->htb_lock);
40            cds_list_add_rcu(&htep->hte_next[!idx], &htbp_new->htb_head);
41            spin_unlock(&htbp_new->htb_lock);
42        }
43        spin_unlock(&htbp->htb_lock);
44    }
45    rcu_assign_pointer(htp_master->ht_cur, htp_new);
46    synchronize_rcu();
47    spin_unlock(&htp_master->ht_lock);
48    free(htp);
49    return 0;
50 }

```

Figure 10.28: Resizable Hash-Table Resizing

### 10.4.3 Resizable Hash Table Discussion

Figure 10.29 는 크기 재조정 해시 테이블을 고정 크기 버전과 2048, 16,384, 그리고 131,702 개 원소에 대해 비교해 본 결과입니다. 이 그림은 각 원소 수마다 세개씩의 선을 보여주는데, 하나는 고정크기 1024-bucket 해시 테이블의 것이고, 하나는 고정크기 2048-bucket 해시 테이블, 나머지 하나는 1024 개와 2048 개 bucket 사이를 오갈 수 있는 크기 재조정 가능한 해시테이블 버전으로, 각각의 크기 재조정 작업 사이에는 1 밀리세컨드 멈춥니다.

가장 위의 세개의 선들은 2048 개 원소의 해시테이블의 것입니다. 위쪽 선은 2048개 bucket 을 사용하는

고정 크기 해시테이블의 것이고, 중간의 것은 1024개 bucket 을 사용하는 고정크기 해시 테이블, 그리고 아래의 것은 크기 재조정 가능한 해시 테이블입니다. 이 경우, 짧은 해시 체인들이 평범한 탐색 오버헤드를 매우 낮게 만들어서 크기 재조정 오버헤드가 지배적이게 만들었습니다. 더도아니고 덜도 아니고, 더 큰 고정 크기 해시 테이블을 상당한 성능 이득을 가졌고, 따라서 크기 재조정은 크기 재조정 작업 사이에 충분한 시간이 주어진다면 상당한 이득을 보일 겁니다: 1 밀리세컨드는 분명 너무 짧은 시간입니다.

중간의 세개 선들은 16,384 개 원소를 가진 해시 테이블의 결과입니다. 이번에도 위쪽의 선은 2048개 bucket 을 가진 고정 크기 해시 테이블을 위한 것입니다만, 중

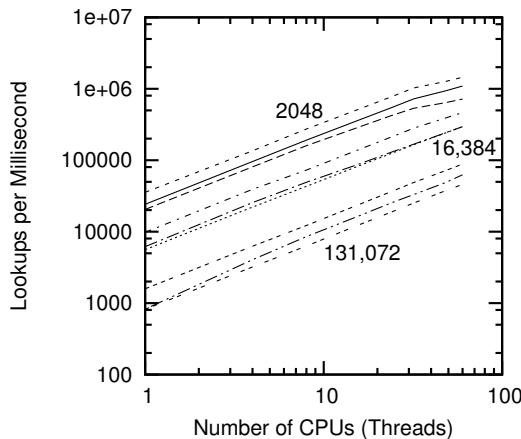


Figure 10.29: Overhead of Resizing Hash Tables

간의 선은 크기 재조정 해시 테이블의 것이고 아래의 것은 1024개 bucket의 고정크기 해시 테이블입니다. 하지만, 크기 재조정 버전과 1024개 bucket 버전 해시 테이블 사이의 성능 차이는 상당히 적은 것을 볼 수 있습니다. 원소의 수를 (따라서 해시 체인의 길이도) 8배로 증가시킨 것의 한가지 결과는, 끊임없는 크기 재조정은 이제 너무 작은 해시 테이블을 유지하는 것보다 더 나쁘지는 않다는 것입니다.

아래쪽의 세개 선은 131,072 원소를 갖는 해시 테이블입니다. 위쪽 선은 2048 개 bucket의 고정크기 해시 테이블이고, 중간의 것은 크기 재조정 가능한 해시 테이블, 그리고 아래의 것은 1024개 bucket 사용 해시 테이블입니다. 이 경우, 더 길어진 해시체인은 높은 탐색 오버헤드를 가져왔고, 따라서 이 탐색 오버헤드가 해시 테이블의 크기 재조정을 넘어섰습니다. 하지만, 세개 해시 테이블 모두 131,072 원소 성능 수준은 2048개 원소에서의 수준보다 10배 이상 나빠졌는데, 이는 해시 테이블 크기를 64배 늘리는 것이 최고의 방법일 것임을 의미합니다.

이 데이터의 핵심은 RCU로 보호되는 크기 재조정 가능한 해시 테이블은 고정 크기 버전 만큼이나 성능을 보이고 확장될 수 있다는 겁니다. 실제 크기 재조정 작업동안의 성능은 물론 안좋은데, 각 원소의 포인터들에의 업데이트가 일으키는 캐시 미스 때문일 것이고 이 영향은 해시 테이블 bucket 리스트가 짧을 때 두드러질 것입니다. 이는 해시 테이블은 상당한 크기에서 크기 재조정되어야 하고 너무 빈번한 크기 재조정 작업으로 인한 성능 저하를 막기 위해 기록에 따른 조정(hysteresis)을 가져야 할겁니다. 메모리가 충분히 큰 환경이라면, 해시 테이블 크기는 줄어들기보다는 더 공격적으로 증가될 수 있을 겁니다.

또 다른 중요한 점은 `hashtab` 구조체가 분할될 수

는 없지만 이것도 읽기가 대부분이므로 RCU를 사용해 볼만 합니다. 이 크기 재조정 가능한 해시 테이블의 성능과 확장성이 RCU로 보호되는 고정크기 해시 테이블에 근접한다는 점을 놓고 보면, 이 방법이 상당히 성공적이라고 결론내릴 수 있을 겁니다.

마지막으로, 삽입, 삭제, 그리고 탐색은 크기 재조정 작업과 동시에 이뤄질 수 있다는 점이 중요합니다. 이 동시성은 커다란 해시 테이블을 크기 재조정할 때 매우 중요한데, 특히 상당한 응답시간 제약을 가진 어플리케이션에서 그려합니다.

물론, `ht_elem` 구조체의 포인터 집합 쌍은 약간의 메모리 오버헤드를 내포하는데, 이에 대해서는 다음 섹션에서 이야기 합니다.

#### 10.4.4 Other Resizable Hash Tables

이 섹션의 앞에서 이야기한 크기 재조정 가능한 해시 테이블의 한가지 한계는 메모리 사용량입니다. 각각의 데이터 원소는 한개가 아니라 두개의 링크드 리스트 포인터 쌍을 가지고 있습니다. 하나의 쌍만 가지고 일을 해낼 수 있는 RCU로 보호되는 크기 재조정 가능한 해시 테이블을 만들 수는 없는 걸까요?

그에 대한 답은 “가능하다”로 드러났습니다. Josh Triplett 등은 연관된 해시 체인을 점진적으로 쪼개고 조합해서 읽기 쓰레드들은 크기 재조정 작업 중간의 모든 순간에 올바른 해시 체인을 바라보게 되는 상대론적 해시 테이블 [TMW11]을 만들었습니다. 이 점진적인 쪼개기와 조합하기는 읽기 쓰레드들이 다른 해시 체인에 있어야 하는 데이터 원소를 보게 되는 것은 문제가 되지 않는다는 사실에 기인합니다: 이런 일이 일어난다면, 읽기 쓰레드는 키가 맞지 않으므로 해당 데이터 원소를 무시해 버리게 됩니다.

상대론적 해시 테이블을 절반으로 축소시키는 과정은 Figure 10.30에 그려져 있는데, 이 경우에는 두개의 bucket을 가지고 있는 해시 테이블을 한개 bucket의 해시 테이블, 달리 말해 하나의 선형 리스트로 축소시키고 있습니다. 이 과정은 기존의 커다란 해시 테이블의 한쌍의 bucket들을 새로운 작은 해시 테이블의 하나의 bucket으로 합치는 것으로 동작합니다. 이 프로세스가 잘 동작하려면, 두 테이블의 해시 함수에 대해 제약을 걸어야 하는 것이 분명합니다. 그런 제약 가운데 하나는 두 테이블 모두 같은 해시 함수를 사용해야 하지만, 다른 테이블에서 작은 테이블로 축소시킬 때에는 뒤쪽의 비트 하나는 버려야 한다는 것입니다. 예를 들어, 기존의 두개 bucket을 사용하는 해시 테이블은 값의 두개의 꼭대기 비트를 사용하는 반면, 새로운 한개 bucket의 해시 테이블은 그 값의 꼭대기 비트 하나를 사용할 겁니다. 이런 방식으로, 기존의 커다란 테이블의 인접한 짝수와 홀수 bucket들은 새로운 작은 해시 테이블의 하

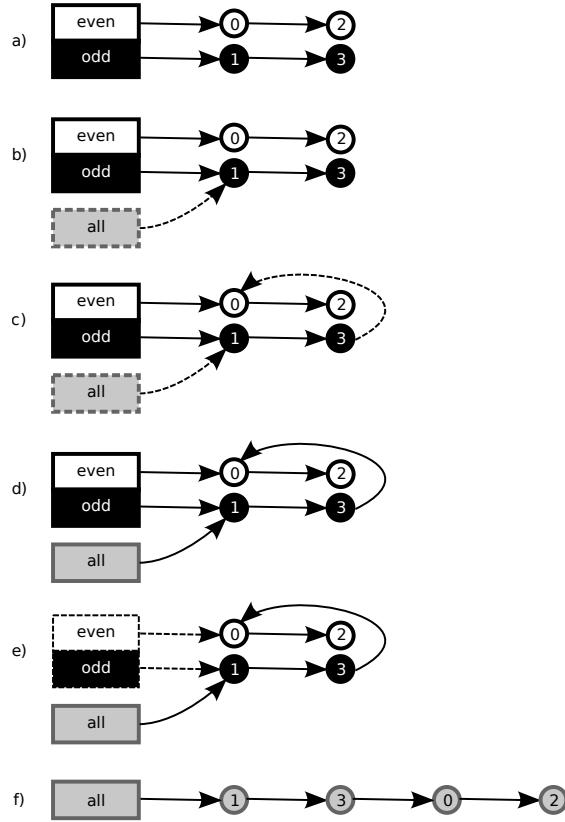


Figure 10.30: Shrinking a Relativistic Hash Table

나의 bucket으로 합쳐질 수 있고, 그동안 하나의 해시 값이 이 하나의 bucket의 원소들을 다룰 수 있습니다.

최초의 상태가 그림의 꼭대기에 보여져 있는데, 아래쪽으로 갈수록 시간이 흐르게 되고, 최초의 상황 (a)에서 시작합니다. 축소 과정은 새로운, bucket들의 더 작은 배열을 할당하는 것으로 시작하고, 이 새로운 작은 배열의 각각의 bucket이 기존의 커다란 해시 테이블의 연관된 bucket들 중 하나의 첫번째 원소를 레퍼런스하도록 해서 상황 (b)가 되게 합니다.

이제 두개의 해시 체인들은 함께 연결되어서 상태 (c)가 됩니다. 이 상태에서, 짹수로 해시값의 원소를 보는 읽기 쓰레드들은 아무 변화도 보지 못하게 되고, 원소 1과 3을 보는 읽기 쓰레드들은 역시 변화를 보지 못합니다. 하지만, 그와 다른 훌수 해시값의 원소를 찾는 읽기 쓰레드들은 원소 0과 2도 지나가게 될겁니다. 어떤 훌수 해시값도 이 두개의 원소들과 같지 않을 것이므로 이는 문제가 되지 않습니다. 이로 인한 약간의 성능 저하가 있지만, 반면에, 이는 새로운 작은 해시 테이블이 자리를 잡게 되면 겪게 될 성능 저하와 완전히 똑같은

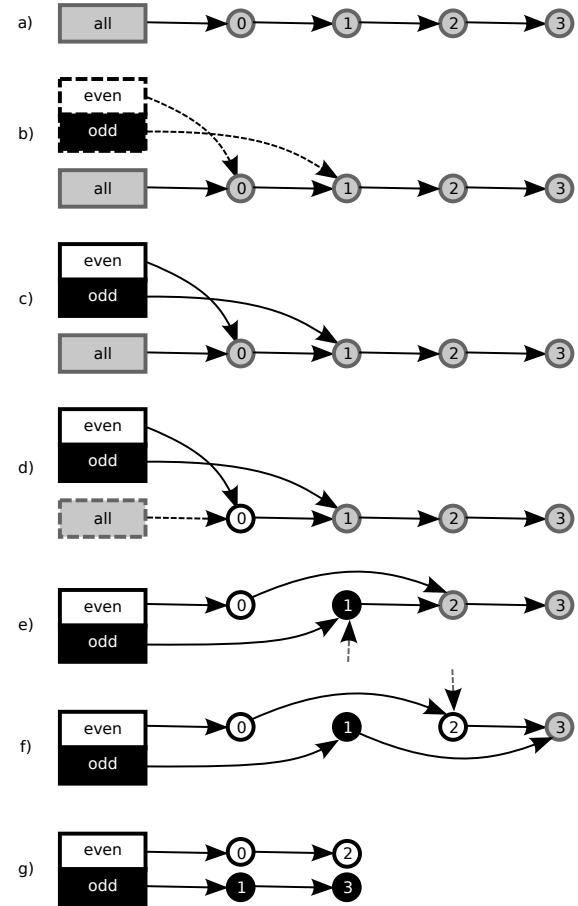


Figure 10.31: Growing a Relativistic Hash Table

정도입니다.

다음으로, 새로운 작은 해시 테이블은 읽기 쓰레드들에게 접근 가능하게 되어서 state (d)가 됩니다. 오래된 읽기 쓰레드들은 여전히 기존의 커다란 해시 테이블을 획득하고 있을 수 있으므로, 이 상태는 두개의 해시 테이블을 모두 사용중인 것으로 합니다.

다음 할 일은 모든 기존부터 존재한 읽기 쓰레드들이 완료되길 기다리는 것으로, state (e)에 도달하게 됩니다. 이 상태에서, 모든 읽기 쓰레드들은 새로운 작은 해시 테이블을 사용하고 있으므로, 기존의 커다란 해시 테이블의 bucket들은 해제될 수 있어서, 마지막 상태 (f)로 이르게 됩니다.

상대론적 해시 테이블의 크기를 키우는 건 축소 프로세스의 거꾸로입니다만, 더 많은 grace-period 단계를 필요로 하게 되는데, Figure 10.31에 그려져 있습니다. 최소 상태 (a)는 그림의 맨 꼭대기에 있고, 아래로 시간에 따라 진행됩니다.

새로운 커다란 두개의 bucket 을 사용하는 해시 테이블을 할당하는 것으로 시작해서, state (b)로 이르게 됩니다. 이 새로운 bucket들 각각은 그 bucket 을 향하게 될 첫번째 원소를 레퍼런스함을 알아두세요. 이 새로운 bucket 들은 읽기 쓰레드들에게 공개되고, 이로 인해 state (c)로 이릅니다. 하나의 grace-period 가 지나고, 모든 읽기 쓰레드들은 새로운 커다란 해시 테이블을 사용하게 되어서 state (d) 에 이릅니다. 이 상태에서, 짹수 해시값의 원소를 찾는 읽기 쓰레드들만이 하얀 색으로 칠해진 원소 0 을 경유하게 됩니다.

이 시점에서, 기존의 작은 해시 bucket 들은 해제될 수 있지만, 많은 구현들은 아이템들의 리스트를 새로운 bucket 으로 “풀어 놓는” 작업의 진도 상황을 보기 위해 이 기존 bucket 들을 사용하고는 합니다. 그런 원소들의 첫번째 연속적 수행에서의 마지막 짹수 해시값 원소는 다음으로의 포인터가 다음의 짹수 해시값 원소를 가리키도록 업데이트 됩니다. 다음 grace priod 후에는, 상태 (e) 가 됩니다. 수직의 화살표는 다음으로 풀리게 될 원소를 가리키고, 원소 1 은 이제 훌수 해시값의 원소를 찾는 읽기 쓰레드들만이 다다르게 될 것을 가리키기 위해 검정색으로 칠해져 있습니다.

다음으로, 그런 원소들의 첫번째 연속적 수행에서의 마지막 훌수 해시값 원소가 다음 원소로의 포인터를 다음의 훌수 해시값 원소를 가리키도록 업데이트 합니다. 다음의 grace period 가 지난후, 상태 (f) 로 다다릅니다. 마지막 풀어놓기 오퍼레이션 (하나의 grace priod 를 포함해서) 은 마지막 상태 (g) 로 이르게 합니다.

짧게 말해서, 상대론적 해시 테이블은 원소별 리스트 포인터의 수를 크기 재조정 동안 일어나는 추가적인 grace period 의 비용으로 대신합니다. 삽입, 삭제, 그리고 탐색은 크기 재조정 작업과 동시에 이루어질 수 있으므로, 이런 추가적인 grace period 들은 일반적으로 문제가 되지 않습니다.

원소별 메모리 오버헤드가 한쌍의 포인터에서 하나의 포인터로 줄어들 수 있으면서도 여전히  $O(1)$  삭제를 유지할 수 있음이 드러났습니다. 이는 split-order 리스트 [SS06] 를 RCU 보호로 증강시킴으로써 가능합니다 [Des09, MDJ13a]. 이런 해시 테이블 안의 데이터 원소는 하나의 정렬된 링크드 리스트로 정렬되고, 각각의 해시 bucket 은 그 bucket 내의 첫번째 원소를 레퍼런스하게 됩니다. 원소들은 다음 원소로의 포인터 필드의 아래쪽 비트를 설정하는 것으로 지워지고, 이 원소들은 그것들을 마주하게 되는 나중의 횟단에 의해 리스트에서 제거됩니다.

이 RCU 로 보호되는 split-order 리스트는 복잡하지만, lock-free 진행 보장을 모든 삽입, 삭제, 그리고 탐색 작업에 제공합니다. 그런 보장사항은 리얼타임 어플리케이션들에서는 중요할 수 있습니다. 최신 버전의 userspace RCU 라이브러리 [Des09] 에서 이 구현을 사

용할 수 있습니다.

## 10.5 Other Data Structures

앞의 섹션들은 파티셔닝 가능성 (Section 10.2), 읽기가 대부분인 액세스 패턴의 효과적인 처리 (Section 10.3), 또는 읽기가 대부분인 상황에서의 테크닉을 파티셔닝이 불가능함을 해결하기 위해 적용하기 (Section 10.4) 로 동시성을 향상시킨 데이터 구조들에 대해 주목해 보았습니다. 이 섹션은 다른 데이터 구조들에 대한 간략한 리뷰를 합니다.

해시 테이블의 병렬 사용에서의 가장 훌륭한 이점은 완전히 파티셔닝 가능하다는 점인데, 적어도 크기 재조정이 되지 않는 동안은 그렇습니다. 파티셔닝 가능성과 크기 독립성을 둘 다 보호하기 위한 한가지 방법은 trie 라고도 불리는 랙딕스 트리(radix tree) 의 사용입니다. Trie 들은 탐색 키를 분할하는데, 각각의 다음 키 부분을 다음 레벨의 trie 를 탐색하도록 사용하는 식입니다. 그렇게 되면, 하나의 trie 는 중첩된 해시 테이블들의 한 집합으로 생각될 수 있으므로, 필요한 파티셔닝 가능성을 제공합니다. Trie 들의 한가지 단점은 드문드문한 키 스페이스는 메모리의 비효율적인 사용을 초래할 수 있다는 점입니다. 이런 단점을 보완할 수 있는 몇 가지 압축 기법들이 존재하는데, 탐색 전에 키 값을 더 작은 키 스페이스로 해싱을 하는 방법 [ON06] 등이 있습니다. 랙딕스 트리는 실제로 많이 사용되는데, 리눅스 커널도 포함됩니다 [Pig06].

해시 테이블과 trie 모두에서의 한가지 중요한 특수 케이스는 아마도 가장 오래된 데이터 구조체이고 배열과 여러 차원의 대응되는 개념인, 행렬입니다. 행렬의 완전히 파티셔닝 가능하다는 본질은 동시적 수학 알고리즘에서 상당히 많이 활용되었습니다.

스스로 밸러스를 잡는 트리들은 순차적 코드에서 상당히 많이 사용되었는데, AVL 트리와 red-black 트리는 아마도 가장 널리 알려진 예일 겁니다 [CLRS01]. AVL 트리들을 병렬화 하려 한 기존의 시도들은 복잡하고 그다지 효율적이지 못했습니다만 [Ell80], 최근의 red-black 트리에서의 작업은 읽기 쓰레드에게 RCU 를 사용하고 읽기와 업데이트를 각각 보호하는데에 해시를 사용한 락들의 배열<sup>1</sup> 을 사용해서 더 나은 성능과 확장성을 제공합니다 [HW11, HW13]. Red-black 트리는 적극적으로 밸런스를 재조정함으로 드러났는데, 이는 순차적 프로그램에서는 잘 동작하지만 병렬적 사용에서는 꼭 그렇지만은 않습니다. 따라서 최근의 작업은 RCU 로 보호되는 “bonsai tree” 를 만들어냈는데, 이 데이터 구조는 덜 적극적으로 밸러스 재조정을 해서 [CKZ12]

<sup>1</sup> 개발자가 공유되지 않는 액세스를 직접 표시하는 소프트웨어 트랜잭션 커널 메모리의 하나인 swissTM [DFGG11] 으로 가장 해서

최적의 트리 깊이와 더 효과적인 동시의 업데이트 사이의 트레이드 오프를 합니다.

동시의 스킵 리스트들 역시 RCU 읽기 쓰레드들에게 좋은데, 실제로 RCU를 사용하는 테크닉의 사용을 초기의 학계에서 선보였습니다 [Pug90].

동시적 double-ended 큐들은 Section 6.1.2에서 다루었고, 동시적 스택과 큐들은 긴 역사를 가지고 있습니다만 [Tre86], 일반적으로 인상적인 성능과 확장성을 보이진 못함에도 불구하고 그렇습니다. 이것들은 동시성 라이브러리들의 흔한 기능 이상도 이하도 아닙니다 [MDJ13b]. 연구자들은 최근에 스택과 큐의 순서 규칙을 완화시키는 것을 제안했는데 [Sha11], 일부 작업은 완화된 순서 규칙의 큐가 실제로는 엄격한 FIFO 큐보다 더 나은 순서 특성을 실제로 가짐을 보이기도 했습니다 [HKLP12, KLP12, HHK<sup>+</sup>13].

동시적 데이터 구조에 대한 지속적 작업은 놀라운 특성을 가진 기발한 알고리즘들을 만들어낼 것으로 보입니다.

## 10.6 Micro-Optimization

이 섹션에 보인 데이터 구조들은 간단히 코딩 되었고, 시스템의 캐시 구조에 대한 적용도 없었습니다. 또한, 많은 구현들이 키에서 해시로의 변환과 다른 빈번한 작업들을 위해 함수로의 포인터들을 사용했습니다. 이런 방법이 간단하고 포팅 가능성을 높여주지만, 많은 경우에 이는 어느정도 성능을 포기하게 합니다.

다음 섹션들에서는 특수화, 메모리 절약, 그리고 하드웨어 고려에 대해 다뤄봅니다. 이 짧은 섹션들이 분명한 이 주제에 대한 전문적 정리된 내용이라고 생각하는 실수를 하지 마세요. 이 내용들은 특정 CPU에서의 최적화에 관해 쓰여진 것이므로 오늘날 흔히 사용되는 CPU들과는 별개입니다.

### 10.6.1 Specialization

Section 10.4에 선보여진 크기 재조정 가능한 해시 테이블은 카에 불투명한 타입을 사용했습니다. 이는 커다란 유연성을 가능하게 해서, 어떤 종류의 키도 사용될 수 있게 했습니다만, 또한 함수로의 포인터를 사용한 함수 호출로 인해 상당한 오버헤드를 만들었습니다. 최신의 하드웨어는 이런 오버헤드를 최소화하기 위해 세련된 브랜치 예측 테크닉들을 사용합니다만, 다른 한편으로 실제 세상의 소프트웨어는 오늘날의 커다란 하드웨어 브랜치 예측 테이블로도 수용할 수 없을 만큼 큰 경우가 많습니다. 이는 특히 함수 포인터를 통한 호출의 경우에 그러한데, 브랜치 예측 하드웨어는 브랜치가 취해졌는지 안취해졌는지에 대한 정보에 더해서 포인터를 기록해야 하는 경우이기 때문입니다.

이 오버헤드는 해시 테이블 구현을 특정 키 타입과 해시 함수로 특수화 시킴으로써 제거될 수 있습니다. 그렇게 하는 것은 page 174의 Figure 10.24에서 보인 ht 구조체에서  $\rightarrow$ ht\_cmp(),  $\rightarrow$ ht\_gethash(), 그리고  $\rightarrow$ ht\_getkey() 함수 포인터들을 제거합니다. 이는 또한 연관된 포인터들을 통한 함수 호출도 제거하는데, 이는 컴파일러가 이 고정된 함수들을 인라인 시킬 수 있게 해서 호출 명령의 오버헤드만이 아니라 인자 정리 오버헤드 역시 제거할 것입니다.

또한, 이 크기 재조정 가능한 해시 테이블은 동시성 제어로부터 bucket 선택을 분리하는 API에 걸맞도록 설계되었습니다. 이는 하나의 테스트가 이 챕터의 모든 해시 테이블의 구현을 테스트할 수 있도록 해주지만, 이는 또한 많은 연산작업들이 해시 값을 계산하고 만들어질 수 있는 크기 재조정 작업과 한번이 아니라 두번 상호작용해야 함을 의미합니다. 성능이 중요한 환경에서라면 hashtable\_lock\_mod() 함수 또한 선택된 bucket으로의 레퍼런스를 리턴해서 이어지는 ht\_get\_bucket() 호출을 제거할 것입니다.

**Quick Quiz 10.14:** hashtable\_lock\_mode()의 기능을 포섭하도록 수정될 수 없나요? ■

**Quick Quiz 10.15:** 이런 특수화는 정말로 얼마나 성능을 구하나요? 이게 정말 가치가 있나요? ■

그렇다고는 해도, 제가 처음 프로그램을 배우기 시작한 1970년대 초반에 사용할 수 있던 것들에 비해 최신 하드웨어의 커다란 장점중 하나는 그렇게까지나 특수화가 필요하지는 않다는 것입니다. 이는 4 킬로바이트 주소공간을 사용하던 시절에 그랬던 것에 비해 훨씬 많은 생산성을 가능하게 합니다.

### 10.6.2 Bits and Bytes

이 챕터에서 논의한 해시 테이블들은 메모리 절약을 위한 시도는 거의 하지 않도록 만들어졌습니다. 예를 들어, page 174의 Figure 10.24에 있는 ht 구조체의  $\rightarrow$ ht\_idx 필드는 항상 0 또는 1의 값을 갖는데도 32비트의 메모리를 모두 가집니다. 이건 예를 들어  $\rightarrow$ ht\_resize\_key 필드에서 비트 하나를 훔쳐다 사용하는 식으로 제거될 수 있을 겁니다. 이 방법은  $\rightarrow$ ht\_resize\_key 필드가 메모리의 모든 바이트를 가리킬 수 있을 만큼 커다랗고 ht\_bucket 구조체는 1 바이트보다 크기 때문에  $\rightarrow$ ht\_resize\_key 필드는 몇 비트는 아낄 수 있을 것이기 때문에 동작 가능합니다.

이런 부류의 bit-packing 트릭은 리눅스에서의 page 구조체와 같이 많이 복제되는 데이터 구조체들에서 빈번하게 사용됩니다. 하지만, 이 크기 재조정한 해시 테이블의 ht 구조체는 그렇게까지 많이 복제되지는 않습니다. 대신에 우리가 집중해야 할 것은 ht\_bucket

구조체입니다. `ht_bucket` 구조체의 크기를 줄일 수 있는 두개의 커다란 기회가 존재합니다: (1) `->htb_lock` 필드를 `->htb_head` 포인터들 중 하나의 아래 쪽 비트에 위치시키는 것과 (2) 필요한 포인터들의 갯수를 줄이는 것입니다.

첫번째 기회는 `include/linux/bit_spinlock.h`로 제공되는 리눅스 커널의 비트 스피너를 사용할 수도 있을겁니다. 이것들은 리눅스 커널의 공간 크기에 민감한 데이터 구조체들에 사용됩니다만 그 단점도 존재합니다:

1. 기존의 스피너 기능들에 비해 상당히 느립니다.
2. 리눅스 커널의 데드락 파악 도구인 `lockdep` [Cor06a]과 함께 사용될 수 없습니다.
3. 락 소유권을 기록하지 않아서 디버깅을 복잡하게 만듭니다.
4. -rt 커널에서 우선권 상승 기능과 함께 동작하지 않는데, 이는 비트 스피너를 잡을 때에는 프리엠션 기능이 꺼져야 해서 리얼타임 대기시간을 나쁘게 만들 수 있습니다.

이런 단점들에도 불구하고, 비트 스피너은 메모리가 가장 중요할 때에 상당히 유용합니다.

두번째 기회에 대한 한가지 측면은 Section 10.4.4에서 다루어졌는데, Section 10.4에서 보여진 크기 재조정 가능 해시 테이블에서는 두개의 집합이 필요했던 자리에 한개의 `bucket` 리스트 포인터를 집합만을 필요로 했습니다. 또 다른 방법은 이 챕터에서 사용된 양방향 링크드 리스트 대신에 단방향으로 링크된 `bucket` 리스트를 사용하는 것이 되겠습니다. 이 방법의 한가지 단점은 삭제 작업이 추가적 오버헤드를 가져오게 될 것인데, 차후의 삭제를 위한 바깥으로 향하는 포인터를 마크하거나 삭제될 원소를 위해 `bucket` 리스트를 담색하는 작업으로 인한 오버헤드가 될 것입니다.

요약해서, 최소한의 메모리 오버헤드와 성능과 단순성 등 사이에는 트레이드오프가 존재합니다. 다행히도, 최신 시스템에서는 사용 가능한 비교적 커다란 메모리들은 성능과 단순성을 메모리 오버헤드보다 우선시 할 수 있도록 해줍니다. 하지만, 오늘날의 커다란 메모리 시스템들에서도<sup>2</sup> 가끔은 메모리 오버헤드를 줄이기 위한 극단적인 조사가 필요합니다.

### 10.6.3 Hardware Considerations

최신 컴퓨터들은 일반적으로 CPU 와 메인 메모리 사이에서 데이터를 32바이트에서 256바이트 사이의 고정된 크기의 블록으로 옮깁니다. 이 블록들은 캐시 라인이라

```
1 struct hash_elem {
2     struct ht_elem e;
3     long __attribute__ ((aligned(64))) counter;
4 };
```

Figure 10.32: Alignment for 64-Byte Cache Lines

불리는데, Section 3.2에서 논의된 것처럼, 높은 성능과 확장성에 있어 매우 중요합니다. 성능과 확장성을 모두 죽여버리는 오래된 방법 하나는 호환불가한 변수들을 같은 캐시라인에 집어넣는 것입니다. 예를 들어, 크기 재조정 가능한 해시 테이블 데이터 원소가 `ht_elem` 구조체를 상당히 빠르게 증가되는 카운터와 같은 캐시 라인에 위치했다고 생각해 보세요. 잣은 카운터 증가는 해당 캐시라인이 카운터 증가를 하는 CPU에게만 보여질 것입니다. 만약 다른 CPU가 해당 원소를 담고 있는 `bucket` 리스트를 횡단하여 하면, 이는 비싼 캐시 미스를 일으켜 성능과 확장성을 모두 떨어뜨릴 겁니다.

64-바이트 캐시 라인의 시스템에서 이 문제를 해결하는 방법 가운데 하나가 Figure 10.32에 보여져 있습니다. 여기서 `gcc aligned` 속성은 `->counter`와 `->ht_elem` 구조체가 서로 다른 캐시 라인에 위치하게 합니다. 이는 잣은 카운터 증가에도 불구하고 CPU들이 `bucket` 리스트를 빠른 속도로 횡단할 수 있게 해줍니다.

물론, 이는 “캐시 라인의 크기가 64 바이트라는 걸 어떻게 알았을까?”라는 질문을 떠올리게 합니다. 리눅스 시스템에서, 이 정보는 `/sys/devices/system/cpu/cpu*/cache/` 디렉토리에서 얻을 수 있고, 설치 과정에서 해당 시스템의 하드웨어 구조에 적합하도록 어플리케이션을 다시 빌드하게 만들 수도 있습니다. 더 나아가서, 설령 프로그램을 리눅스에서만 돌릴 생각이라 해도, 그런 스스로 수정을 하는 설치 방법은 실증을 필요로 합니다.

다행히도, 1995년의 논문 [GKPS95]에는 합리적인 수준으로 잘 동작하는, 경험에 의거한 법칙들이 몇 가지 있습니다.<sup>3</sup> 규칙들의 그룹들 중 첫번째 그룹은 구조체를 적합한 캐시의 기하학적 구조에 맞춰 재배치 하는 것에 관한 것입니다:

1. 읽기가 대부분인 데이터를 빈번하게 업데이트되는 데이터와 분리시키세요. 예를 들어, 읽기가 대부분인 데이터를 구조체의 앞에 위치시키고 빈번하게 업데이트되는 데이터는 끝에 위치시켜야 합니다. 가능하다면, 가끔만 접근되는 데이터를 그 사이에 위치시키세요.
2. 만약 구조체가 여러 그룹의 필드를 가져서 각각의 그룹이 독립적인 코드 수행 경로에서 업데이트된다면, 각각의 그룹들을 분리시키세요. 여기서도 역

<sup>3</sup> 이런 규칙들 여럿은 여기서는 Orran Krieger의 허락 하에 의역되고 확장되었습니다.

<sup>2</sup> 2기가바이트 단위 메모리의 스마트폰, 있나요?

시, 가끔만 접근되는 데이터를 그룹들 사이에 위치시키는 게 효과를 발휘할 수 있습니다. 일부 경우에 있어서는 각각의 그룹을 원본 구조체에서 레퍼런스될 수 있는 별개의 구조체들에 위치시키는 것도 효과를 발휘할 수 있습니다.

3. 가능하다면, 업데이트가 대부분인 데이터를 CPU, 쓰레드, 또는 태스크와 연관지으세요. Chapter 5에서의 카운터 구현에서 이 경험적 규칙의 효과적인 예를 본 바 있습니다.
4. 가능하다면 Chapter 8에서 논의된 것처럼 데이터를 CPU 별로, 쓰레드별로, 또는 태스크별로 분리 시켜야 합니다.

최근에는 메모리 액세스 기록에 기반한 구조체 필드 재배열의 자동화를 위한 노력들이 있었습니다 [GDZE10]. 이는 멀티쓰레드 소프트웨어에서 훌륭한 성능과 확장성을 위해 필요시 되는 고통스러운 작업의 고통을 경감시켜줄 수 있을 겁니다.

추가적인 경험적 법칙들은 락에 대해 다릅니다:

1. 자주 수정되는 데이터를 보호하며 상당히 경쟁을 받게 되는 락은 다음의 방법 중 하나를 따라야 합니다:
  - (a) 락을 그것이 보호하는 데이터와 다른 캐시라인에 위치시키는 것.
  - (b) 높은 경쟁수위에 맞춰 만들어진, queued 락과 같은 락을 사용할 것.
  - (c) 락 경쟁 수위를 줄이기 위해 설계를 다시 할 것. (이 방법이 최고입니다만 상당한 작업을 필요로 합니다.)
2. 경쟁을 하지 않는 락들은 그것들이 보호하는 데이터와 같은 캐시 라인에 위치시키세요. 이 방법은 락을 현재 CPU로 들고오는 캐시미스가 데이터도 함께 가져오도록 함을 의미합니다.
3. 읽기가 대부분인 데이터를 RCU로 보호하고, 만약 RCU가 사용될 수 없고 크리티컬 섹션이 굉장히 길다면, reader-writer 락을 사용하세요.

물론, 이것들은 절대적 규칙이 아니라 경험적 규칙입니다. 특정 상황에서 무엇이 가장 적합한 것인지를 알아내기 위해서는 일부 실험이 필요합니다.

## 10.7 Summary

이 챕터는 기본적으로 해시 테이블에 집중했고, 완전히 분할 가능하지는 않은 크기 재조정 가능한 해시 테이블에 대해서도 알아봤습니다. Section 10.5에서는 일부 해시 테이블 외의 데이터 구조에 대해 빠르게 대략적으로

알아봤습니다. 더도 아니고 덜도 아니고, 이 해시 테이블들의 소개는 고성능의 자료 액세스를 둘러싼 다음과 같은 많은 문제들에 대한 훌륭한 소개입니다:

1. 완전히 파티셔닝 가능한 데이터 구조는 예를 들어 하나의 socket의 시스템과 같은 작은 시스템에서 잘 동작합니다.
2. 더 큰 시스템은 완전한 파티셔닝 가능성은 물론이고 레퍼런스의 지역성(locality)를 필요로 합니다.
3. 해저드 포인터와 RCU 같은, 읽기가 대부분인 상황을 위한 기법들은 읽기가 대부분인 워크로드에서의 레퍼런스에 훌륭한 지역성을 제공하고, 따라서 커다란 시스템들에서도 훌륭한 성능과 확장성을 제공합니다.
4. 읽기가 대부분인 상황을 위한 기법들은 또한, 크기 재조정 가능한 해시 테이블들과 같은, 일부의 파티셔닝이 불가능한 데이터 구조에서도 잘 동작합니다.
5. 데이터 구조를 특정 워크로드에 특수화 시킴으로써 추가적인 성능과 확장성을 얻을 수 있습니다. 예를 들어, 일반적인 키를 32-bit 정수로 교체하는 방법으로요.
6. 이식성과 높은 성능은 일반적으로 서로 상충하지만, 이 두개의 요구사항들 사이에서 좋은 밸런스를 잡을 수 있는 일부 데이터 구조 레이아웃 기법들이 존재합니다.

그렇다고는 하나, 성능과 확장성은 안정성 없이는 사용되기 어려운데, 따라서 다음 챕터에서는 검증에 대해 다릅니다.

# Chapter 11

## Validation

If it is not tested, it doesn't work.

*Unknown*

I have had a few parallel programs work the first time, but that is only because I have written a large number parallel programs over the past two decades. And I have had far more parallel programs that fooled me into thinking that they were working correctly the first time than actually were working the first time.

I have therefore had great need of validation for my parallel programs. The basic trick behind parallel validation, as with other software validation, is to realize that the computer knows what is wrong. It is therefore your job to force it to tell you. This chapter can therefore be thought of as a short course in machine interrogation.<sup>1</sup>

A longer course may be found in many recent books on validation, as well as at least one rather old but quite worthwhile one [Mye79]. Validation is an extremely important topic that cuts across all forms of software, and is therefore worth intensive study in its own right. However, this book is primarily about concurrency, so this chapter will necessarily do little more than scratch the surface of this critically important topic.

Section 11.1 introduces the philosophy of debugging. Section 11.2 discusses tracing, Section 11.3 discusses assertions, and Section 11.4 discusses static analysis. Section 11.5 describes some unconventional approaches to code review that can be helpful when the fabled 10,000 eyes happen not to be looking at your code. Section 11.6 gives an overview of the use of probability for validating parallel software. Because performance and scalability are first-class requirements for parallel programming, Section 11.7 covers these topics. Finally, Section 11.8 gives

a fanciful summary and a short list of statistical traps to avoid.

### 11.1 Introduction

Section 11.1.1 discusses the sources of bugs, and Section 11.1.2 overviews the mindset required when validating software. Section 11.1.3 discusses when you should start validation, and Section 11.1.4 describes the surprisingly effective open-source regimen of code review and community testing.

#### 11.1.1 Where Do Bugs Come From?

Bugs come from developers. The basic problem is that the human brain did not evolve with computer software in mind. Instead, the human brain evolved in concert with other human brains and with animal brains. Because of this history, the following three characteristics of computers often come as a shock to human intuition:

1. Computers typically lack common sense, despite decades of research sacrificed at the altar of artificial intelligence.
2. Computers generally fail to understand user intent, or more formally, computers generally lack a theory of mind.
3. Computers usually cannot do anything useful with a fragmentary plan, instead requiring that each and every detail of each and every possible scenario be spelled out in full.

The first two points should be uncontroversial, as they are illustrated by any number of failed products, perhaps most famously Clippy and Microsoft Bob. By attempting

<sup>1</sup> But you can leave the thumbscrews and waterboards at home. This chapter covers much more sophisticated and effective methods, especially given that most computer systems neither feel pain nor fear drowning.

to relate to users as people, these two products raised common-sense and theory-of-mind expectations that they proved incapable of meeting. Perhaps the set of software assistants that have recently started appearing on smartphones will fare better. That said, the developers working on them by all accounts still develop the old way: The assistants might well benefit end users, but not so much their own developers.

This human love of fragmentary plans deserves more explanation, especially given that it is a classic two-edged sword. This love of fragmentary plans is apparently due to the assumption that the person carrying out the plan will have (1) common sense and (2) a good understanding of the intent behind the plan. This latter assumption is especially likely to hold in the common case where the person doing the planning and the person carrying out the plan are one and the same: In this case, the plan will be revised almost subconsciously as obstacles arise. Therefore, the love of fragmentary plans has served human beings well, in part because it is better to take random actions that have a high probability of locating food than to starve to death while attempting to plan the unplannable. However, the past usefulness of fragmentary plans in everyday life is no guarantee of their future usefulness in stored-program computers.

Furthermore, the need to follow fragmentary plans has had important effects on the human psyche, due to the fact that throughout much of human history, life was often difficult and dangerous. It should come as no surprise that executing a fragmentary plan that has a high probability of a violent encounter with sharp teeth and claws requires almost insane levels of optimism—a level of optimism that actually is present in most human beings. These insane levels of optimism extend to self-assessments of programming ability, as evidenced by the effectiveness of (and the controversy over) interviewing techniques involving coding trivial programs [Bra07]. In fact, the clinical term for a human being with less-than-insane levels of optimism is “clinically depressed.” Such people usually have extreme difficulty functioning in their daily lives, underscoring the perhaps counter-intuitive importance of insane levels of optimism to a normal, healthy life. If you are not insanely optimistic, you are less likely to start a

difficult but worthwhile project.<sup>2</sup>

**Quick Quiz 11.1:** When in computing is the willingness to follow a fragmentary plan critically important?

■

An important special case is the project that, while valuable, is not valuable enough to justify the time required to implement it. This special case is quite common, and one early symptom is the unwillingness of the decision-makers to invest enough to actually implement the project. A natural reaction is for the developers to produce an unrealistically optimistic estimate in order to be permitted to start the project. If the organization (be it open source or proprietary) is strong enough, it might survive the resulting schedule slips and budget overruns, so that the project might see the light of day. However, if the organization is not strong enough and if the decision-makers fail to cancel the project as soon as it becomes clear that the estimates are garbage, then the project might well kill the organization. This might result in another organization picking up the project and either completing it, cancelling it, or being killed by it. A given project might well succeed only after killing several organizations. One can only hope that the organization that eventually makes a success of a serial-organization-killer project manages to maintain a suitable level of humility, lest it be killed by the next project.

Important though insane levels of optimism might be, they are a key source of bugs (and perhaps failure of organizations). The question is therefore “How to maintain the optimism required to start a large project while at the same time injecting enough reality to keep the bugs down to a dull roar?” The next section examines this conundrum.

### 11.1.2 Required Mindset

When carrying out any validation effort, you should keep the following definitions in mind:

1. The only bug-free programs are trivial programs.
2. A reliable program has no known bugs.

From these definitions, it logically follows that any reliable non-trivial program contains at least one bug that you do not know about. Therefore, any validation effort undertaken on a non-trivial program that fails to find any

<sup>2</sup> There are some famous exceptions to this rule of thumb. One set of exceptions is people who take on difficult or risky projects in order to make at least a temporary escape from their depression. Another set is people who have nothing to lose: the project is literally a matter of life or death.

bugs is itself a failure. A good validation is therefore an exercise in destruction. This means that if you are the type of person who enjoys breaking things, validation is just the right type of job for you.

**Quick Quiz 11.2:** Suppose that you are writing a script that processes the output of the `time` command, which looks as follows:

```
real    0m0.132s
user    0m0.040s
sys     0m0.008s
```

The script is required to check its input for errors, and to give appropriate diagnostics if fed erroneous `time` output. What test inputs should you provide to this program to test it for use with `time` output generated by single-threaded programs? ■

But perhaps you are a super-programmer whose code is always perfect the first time every time. If so, congratulations! Feel free to skip this chapter, but I do hope that you will forgive my skepticism. You see, I have met far more people who claimed to be able to write perfect code the first time than I have people who were actually capable of carrying out this feat, which is not too surprising given the previous discussion of optimism and over-confidence. And even if you really are a super-programmer, you just might find yourself debugging lesser mortals' work.

One approach for the rest of us is to alternate between our normal state of insane optimism (Sure, I can program that!) and severe pessimism (It seems to work, but I just know that there have to be more bugs hiding in there somewhere!). It helps if you enjoy breaking things. If you don't, or if your joy in breaking things is limited to breaking *other* people's things, find someone who does love breaking your code and get them to help you test it.

Another helpful frame of mind is to hate it when other people find bugs in your code. This hatred can help motivate you to torture your code beyond reason in order to increase the probability that you find the bugs rather than someone else.

One final frame of mind is to consider the possibility that someone's life depends on your code being correct. This can also motivate you to torture your code into revealing the whereabouts of its bugs.

This wide variety of frames of mind opens the door to the possibility of multiple people with different frames of mind contributing to the project, with varying levels of optimism. This can work well, if properly organized.

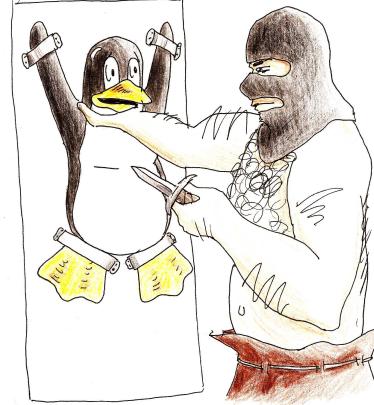


Figure 11.1: Validation and the Geneva Convention

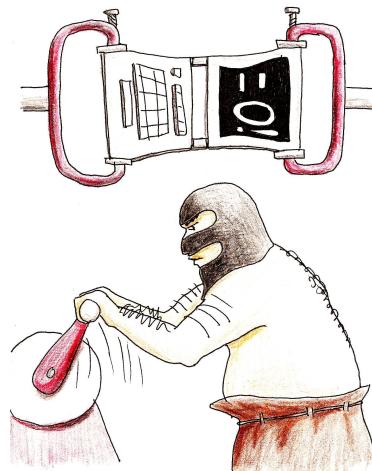


Figure 11.2: Rationalizing Validation

Some people might see vigorous validation as a form of torture, as depicted in Figure 11.1.<sup>3</sup> Such people might do well to remind themselves that, Tux cartoons aside, they are really torturing an inanimate object, as shown in Figure 11.2. In addition, rest assured that those who fail to torture their code are doomed to be tortured by it.

However, this leaves open the question of exactly when during the project lifetime validation should start, a topic taken up by the next section.

<sup>3</sup> More cynical people might question whether these people are instead merely afraid that validation will find bugs that they will then be expected to fix.

### 11.1.3 When Should Validation Start?

Validation should start at the same time that the project starts.

To see this, consider that tracking down a bug is much harder in a large program than in a small one. Therefore, to minimize the time and effort required to track down bugs, you should test small units of code. Although you won't find all the bugs this way, you will find a substantial fraction, and it will be much easier to find and fix the ones you do find. Testing at this level can also alert you to larger flaws in your overall design, minimizing the time you waste writing code that is quite literally broken by design.

But why wait until you have code before validating your design?<sup>4</sup> Hopefully reading Chapters 3 and 4 provided you with the information required to avoid some regrettably common design flaws, but discussing your design with a colleague or even simply writing it down can help flush out additional flaws.

However, it is all too often the case that waiting to start validation until you have a design is waiting too long. Mightn't your natural level of optimism caused you to start the design before you fully understood the requirements? The answer to this question will almost always be "yes". One good way to avoid flawed requirements is to get to know your users. To really serve them well, you will have to live among them.

**Quick Quiz 11.3:** You are asking me to do all this validation BS before I even start coding??? That sounds like a great way to never get started!!! ■

First-of-a-kind projects require different approaches to validation, for example, rapid prototyping. Here, the main goal of the first few prototypes is to learn how the project should be implemented, not so much to create a correct implementation on the first try. However, it is important to keep in mind that you should not omit validation, but rather take a radically different approach to it.

Now that we have established that you should start validation when you start the project, the following sections cover a number of validation techniques and methods that have proven their worth.

### 11.1.4 The Open Source Way

The open-source programming methodology has proven quite effective, and includes a regimen of intense code review and testing.

<sup>4</sup> The old saying "First we must code, then we have incentive to think" notwithstanding.

I can personally attest to the effectiveness of the open-source community's intense code review. One of the first patches I prepared for the Linux kernel involved a distributed filesystem where a user on one node writes to a given file at a location that a user on another node has mapped into memory. In this case, it is necessary to invalidate the affected pages from the mapping in order to allow the filesystem to maintain coherence during the write operation. I coded up a first attempt at a patch, and, in keeping with the open-source maxim "post early, post often", I posted the patch. I then considered how I was going to test it.

But before I could even decide on an overall test strategy, I got a reply to my posting pointing out a few bugs. I fixed the bugs and reposted the patch, and returned to thinking out my test strategy. However, before I had a chance to write any test code, I received a reply to my reposted patch, pointing out more bugs. This process repeated itself many times, and I am not sure that I ever got a chance to actually test the patch.

This experience brought home the truth of the open-source saying: Given enough eyeballs, all bugs are shallow [Ray99].

However, when you post some code or a given patch, it is worth asking a few questions:

1. How many of those eyeballs are actually going to look at your code?
2. How many will be experienced and clever enough to actually find your bugs?
3. Exactly when are they going to look?

I was lucky: There was someone out there who wanted the functionality provided by my patch, who had long experience with distributed filesystems, and who looked at my patch almost immediately. If no one had looked at my patch, there would have been no review, and therefore no finding of bugs. If the people looking at my patch had lacked experience with distributed filesystems, it is unlikely that they would have found all the bugs. Had they waited months or even years to look, I likely would have forgotten how the patch was supposed to work, making it much more difficult to fix them.

However, we must not forget the second tenet of the open-source development, namely intensive testing. For example, a great many people test the Linux kernel. Some test patches as they are submitted, perhaps even yours. Others test the -next tree, which is helpful, but there is likely to be several weeks or even months delay between

the time that you write the patch and the time that it appears in the -next tree, by which time the patch will not be quite as fresh in your mind. Still others test maintainer trees, which often have a similar time delay.

Quite a few people don't test code until it is committed to mainline, or the master source tree (Linus's tree in the case of the Linux kernel). If your maintainer won't accept your patch until it has been tested, this presents you with a deadlock situation: your patch won't be accepted until it is tested, but it won't be tested until it is accepted. Nevertheless, people who test mainline code are still relatively aggressive, given that many people and organizations do not test code until it has been pulled into a Linux distro.

And even if someone does test your patch, there is no guarantee that they will be running the hardware and software configuration and workload required to locate your bugs.

Therefore, even when writing code for an open-source project, you need to be prepared to develop and run your own test suite. Test development is an underappreciated and very valuable skill, so be sure to take full advantage of any existing test suites available to you. Important as test development is, we will leave further discussion of it to books dedicated to that topic. The following sections therefore discuss locating bugs in your code given that you already have a good test suite.

## 11.2 Tracing

When all else fails, add a `printf()`! Or a `printk()`, if you are working with user-mode C-language applications.

The rationale is simple: If you cannot figure out how execution reached a given point in the code, sprinkle print statements earlier in the code to work out what happened. You can get a similar effect, and with more convenience and flexibility, by using a debugger such as `gdb` (for user applications) or `kgdb` (for debugging Linux kernels). Much more sophisticated tools exist, with some of the more recent offering the ability to rewind backwards in time from the point of failure.

These brute-force testing tools are all valuable, especially now that typical systems have more than 64K of memory and CPUs running faster than 4MHz. Much has been written about these tools, so this chapter will add little more.

However, these tools all have a serious shortcoming when the job at hand is to convince a the fastpath of a high-performance parallel algorithm to tell you what is go-

ing wrong, namely, they often have excessive overheads. There are special tracing technologies for this purpose, which typically leverage data ownership techniques (see Chapter 8) to minimize the overhead of runtime data collection. One example within the Linux kernel is “trace events” [Ros10b, Ros10c, Ros10d, Ros10a]. Another example that handles userspace (but has not been accepted into the Linux kernel) is LTTng [DD09]. Each of these uses per-CPU buffers to allow data to be collected with extremely low overhead. Even so, enabling tracing can sometimes change timing enough to hide bugs, resulting in *heisenbugs*, which are discussed in Section 11.6 and especially Section 11.6.4.

Even if you avoid heisenbugs, other pitfalls await you. For example, although the machine really does know all, what it knows is almost always way more than your head can hold. For this reason, high-quality test suites normally come with sophisticated scripts to analyze the voluminous output. But beware—scripts won't necessarily notice surprising things. My `rcutorture` scripts are a case in point: Early versions of those scripts were quite satisfied with a test run in which RCU grace periods stalled indefinitely. This of course resulted in the scripts being modified to detect RCU grace-period stalls, but this does not change the fact that the scripts will only detect problems that I think to make them detect. The scripts are useful, but they are no substitute for occasional manual scans of the `rcutorture` output.

Another problem with tracing and especially with `printf()` calls is that their overhead is often too much for production use. In some such cases, assertions can be helpful.

## 11.3 Assertions

Assertions are usually implemented in the following manner:

```
1 if (something_bad_is_happening())
2   complain();
```

This pattern is often encapsulated into C-preprocessor macros or language intrinsics, for example, in the Linux kernel, this might be represented as `WARN_ON(something_bad_is_happening())`. Of course, if `something_bad_is_happening()` quite frequently, the resulting output might obscure reports of other problems, in which case `WARN_ONCE(something_bad_is_happening())`

might be more appropriate.

**Quick Quiz 11.4:** How can you implement `WARN_ON_ONCE()`? ■

In parallel code, one especially bad something that might happen is that a function expecting to be called under a particular lock might be called without that lock being held. Such functions sometimes have header comments stating something like “The caller must hold `foo_lock` when calling this function”, but such a comment does no good unless someone actually reads it. An executable statement like `lock_is_held(&foo_lock)` carries far more weight.

The Linux kernel’s lockdep facility [Cor06a, Ros11] takes this a step farther, reporting potential deadlocks as well as allowing functions to verify that the proper locks are held. Of course, this additional functionality incurs significant overhead, so that lockdep is not necessarily appropriate for production use.

So what can be done in cases where checking is necessary, but where the overhead of runtime checking cannot be tolerated? One approach is static analysis, which is discussed in the next section.

## 11.4 Static Analysis

Static analysis is a validation technique where one program takes a second program as input, reporting errors and vulnerabilities located in this second program. Interestingly enough, almost all programs are subjected to static analysis by their compilers or interpreters. These tools are of course far from perfect, but their ability to locate errors has improved immensely over the past few decades, in part because they now have much more than 64K bytes of memory in which to carry out their analysis.

The original UNIX `lint` tool [Joh77] was quite useful, though much of its functionality has since been incorporated into C compilers. There are nevertheless `lint`-like tools under development and in use to this day.

The sparse static analyzer [Cor04b] looks for higher-level issues in the Linux kernel, including:

1. Misuse of pointers to user-space structures.
2. Assignments from too-long constants.
3. Empty `switch` statements.
4. Mismatched lock acquisition and release primitives.
5. Misuse of per-CPU primitives.

6. Use of RCU primitives on non-RCU pointers and vice versa.

Although it is likely that compilers will continue to increase their static-analysis capabilities, the sparse static analyzer demonstrates the benefits of static analysis outside of the compiler, particularly for finding application-specific bugs.

## 11.5 Code Review

Various code-review activities are special cases of static analysis, but with human beings doing the analysis. This section covers inspection, walkthroughs, and self-inspection.

### 11.5.1 Inspection

Traditionally, formal code inspections take place in face-to-face meetings with formally defined roles: moderator, developer, and one or two other participants. The developer reads through the code, explaining what it is doing and why it works. The one or two other participants ask questions and raise issues, while the moderator’s job is to resolve any conflicts and to take notes. This process can be extremely effective at locating bugs, particularly if all of the participants are familiar with the code at hand.

However, this face-to-face formal procedure does not necessarily work well in the global Linux kernel community, although it might work well via an IRC session. Instead, individuals review code separately and provide comments via email or IRC. The note-taking is provided by email archives or IRC logs, and moderators volunteer their services as appropriate. Give or take the occasional flamewar, this process also works reasonably well, particularly if all of the participants are familiar with the code at hand.<sup>5</sup>

It is quite likely that the Linux kernel community’s review process is ripe for improvement:

1. There is sometimes a shortage of people with the time and expertise required to carry out an effective review.

---

<sup>5</sup> That said, one advantage of the Linux kernel community approach over traditional formal inspections is the greater probability of contributions from people *not* familiar with the code, who therefore might not be blinded by the invalid assumptions harbored by those familiar with the code.

2. Even though all review discussions are archived, they are often “lost” in the sense that insights are forgotten and people often fail to look up the discussions. This can result in re-insertion of the same old bugs.
3. It is sometimes difficult to resolve flamewars when they do break out, especially when the combatants have disjoint goals, experience, and vocabulary.

When reviewing, therefore, it is worthwhile to review relevant documentation in commit logs, bug reports, and LWN articles.

## 11.5.2 Walkthroughs

A traditional code walkthrough is similar to a formal inspection, except that the group “plays computer” with the code, driven by specific test cases. A typical walkthrough team has a moderator, a secretary (who records bugs found), a testing expert (who generates the test cases) and perhaps one to two others. These can be extremely effective, albeit also extremely time-consuming.

It has been some decades since I have participated in a formal walkthrough, and I suspect that a present-day walkthrough would use single-stepping debuggers. One could imagine a particularly sadistic procedure as follows:

1. The tester presents the test case.
2. The moderator starts the code under a debugger, using the specified test case as input.
3. Before each statement is executed, the developer is required to predict the outcome of the statement and explain why this outcome is correct.
4. If the outcome differs from that predicted by the developer, this is taken as evidence of a potential bug.
5. In parallel code, a “concurrency shark” asks what code might execute concurrently with this code, and why such concurrency is harmless.

Sadistic, certainly. Effective? Maybe. If the participants have a good understanding of the requirements, software tools, data structures, and algorithms, then walkthroughs can be extremely effective. If not, walkthroughs are often a waste of time.

## 11.5.3 Self-Inspection

Although developers are usually not all that effective at inspecting their own code, there are a number of situations where there is no reasonable alternative. For example, the developer might be the only person authorized to look at the code, other qualified developers might all be too busy, or the code in question might be sufficiently bizarre that the developer is unable to convince anyone else to take it seriously until after demonstrating a prototype. In these cases, the following procedure can be quite helpful, especially for complex parallel code:

1. Write design document with requirements, diagrams for data structures, and rationale for design choices.
2. Consult with experts, update the design document as needed.
3. Write the code in pen on paper, correct errors as you go. Resist the temptation to refer to pre-existing nearly identical code sequences, instead, copy them.
4. If there were errors, copy the code in pen on fresh paper, correcting errors as you go. Repeat until the last two copies are identical.
5. Produce proofs of correctness for any non-obvious code.
6. Where possible, test the code fragments from the bottom up.
7. When all the code is integrated, do full-up functional and stress testing.
8. Once the code passes all tests, write code-level documentation, perhaps as an extension to the design document discussed above.

When I faithfully follow this procedure for new RCU code, there are normally only a few bugs left at the end. With a few prominent (and embarrassing) exceptions [McK11a], I usually manage to locate these bugs before others do. That said, this is getting more difficult over time as the number and variety of Linux-kernel users increases.

**Quick Quiz 11.5:** Why would anyone bother copying existing code in pen on paper??? Doesn’t that just increase the probability of transcription errors? ■

**Quick Quiz 11.6:** This procedure is ridiculously over-engineered! How can you expect to get a reasonable amount of software written doing it this way??? ■

The above procedure works well for new code, but what if you need to inspect code that you have already written? You can of course apply the above procedure for old code in the special case where you wrote one to throw away [FPB79], but the following approach can also be helpful in less desperate circumstances:

1. Using your favorite documentation tool (L<sup>A</sup>T<sub>E</sub>X, HTML, OpenOffice, or straight ASCII), describe the high-level design of the code in question. Use lots of diagrams to illustrate the data structures and how these structures are updated.
2. Make a copy of the code, stripping away all comments.
3. Document what the code does statement by statement.
4. Fix bugs as you find them.

This works because describing the code in detail is an excellent way to spot bugs [Mye79]. Although this second procedure is also a good way to get your head around someone else's code, in many cases, the first step suffices.

Although review and inspection by others is probably more efficient and effective, the above procedures can be quite helpful in cases where for whatever reason it is not feasible to involve others.

At this point, you might be wondering how to write parallel code without having to do all this boring paperwork. Here are some time-tested ways of accomplishing this:

1. Write a sequential program that scales through use of available parallel library functions.
2. Write sequential plug-ins for a parallel framework, such as map-reduce, BOINC, or a web-application server.
3. Do such a good job of parallel design that the problem is fully partitioned, then just implement sequential program(s) that run in parallel without communication.
4. Stick to one of the application areas (such as linear algebra) where tools can automatically decompose and parallelize the problem.
5. Make extremely disciplined use of parallel-programming primitives, so that the resulting code is easily seen to be correct. But beware: It is always

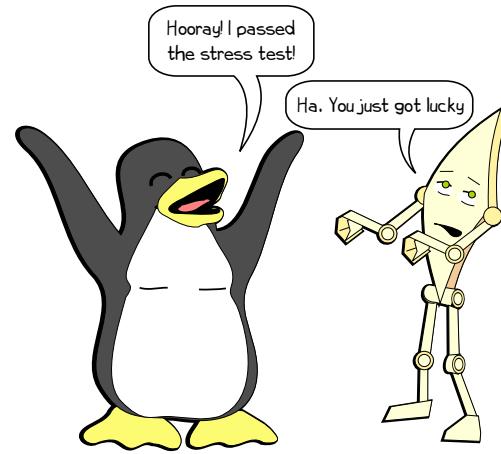


Figure 11.3: Passed on Merits? Or Dumb Luck?

tempting to break the rules “just a little bit” to gain better performance or scalability. Breaking the rules often results in general breakage. That is, unless you carefully do the paperwork described in this section.

But the sad fact is that even if you do the paperwork or use one of the above ways to more-or-less safely avoid paperwork, there will be bugs. If nothing else, more users and a greater variety of users will expose more bugs more quickly, especially if those users are doing things that the original developers did not consider. The next section describes how to handle the probabilistic bugs that occur all too commonly when validating parallel software.

## 11.6 Probability and Heisenbugs

So your parallel program fails. Sometimes.

But you used techniques from the earlier sections to locate the problem and now have a fix in place! Congratulations!!!

Now the question is just how much testing is required in order to be certain that you actually fixed the bug, as opposed to just reducing the probability of it occurring on the one hand, having fixed only one of several related bugs on the other hand, or made some ineffectual unrelated change on yet a third hand. In short, what is the answer to the eternal question posed by Figure 11.3?

Unfortunately, the honest answer is that an infinite amount of testing is required to attain absolute certainty.

**Quick Quiz 11.7:** Suppose that you had a very large

number of systems at your disposal. For example, at current cloud prices, you can purchase a huge amount of CPU time at a reasonably low cost. Why not use this approach to get close enough to certainty for all practical purposes? ■

But suppose that we are willing to give up absolute certainty in favor of high probability. Then we can bring powerful statistical tools to bear on this problem. However, this section will focus on simple statistical tools. These tools are extremely helpful, but please note that reading this section not a substitute for taking a good set of statistics classes.<sup>6</sup>

For our start with simple statistical tools, we need to decide whether we are doing discrete or continuous testing. Discrete testing features well-defined individual test runs. For example, a boot-up test of a Linux kernel patch is an example of a discrete test. You boot the kernel, and it either comes up or it does not. Although you might spend an hour boot-testing your kernel, the number of times you attempted to boot the kernel and the number of times the boot-up succeeded would often be of more interest than the length of time you spent testing. Functional tests tend to be discrete.

On the other hand, if my patch involved RCU, I would probably run `rcutorture`, which is a kernel module that, strangely enough, tests RCU. Unlike booting the kernel, where the appearance of a login prompt signals the successful end of a discrete test, `rcutorture` will happily continue torturing RCU until either the kernel crashes or until you tell it to stop. The duration of the `rcutorture` test is therefore (usually) of more interest than the number of times you started and stopped it. Therefore, `rcutorture` is an example of a continuous test, a category that includes many stress tests.

The statistics governing discrete and continuous tests differ somewhat. However, the statistics for discrete tests is simpler and more familiar than that for continuous tests, and furthermore the statistics for discrete tests can often be pressed into service (with some loss of accuracy) for continuous tests. We therefore start with discrete tests.

### 11.6.1 Statistics for Discrete Testing

Suppose that the bug had a 10% chance of occurring in a given run and that we do five runs. How do we compute that probability of at least one run failing? One way is as

<sup>6</sup> Which I most highly recommend. The few statistics courses I have taken have provided value way out of proportion to the time I spent studying for them.

follows:

1. Compute the probability of a given run succeeding, which is 90%.
2. Compute the probability of all five runs succeeding, which is 0.9 raised to the fifth power, or about 59%.
3. There are only two possibilities: either all five runs succeed, or at least one fails. Therefore, the probability of at least one failure is 59% taken away from 100%, or 41%.

However, many people find it easier to work with a formula than a series of steps, although if you prefer the above series of steps, have at it! For those who like formulas, call the probability of a single failure  $f$ . The probability of a single success is then  $1 - f$  and the probability that all of  $n$  tests will succeed is then:

$$S_n = (1 - f)^n \quad (11.1)$$

The probability of failure is  $1 - S_n$ , or:

$$F_n = 1 - (1 - f)^n \quad (11.2)$$

**Quick Quiz 11.8:** Say what??? When I plug the earlier example of five tests each with a 10% failure rate into the formula, I get 59,050% and that just doesn't make sense!!! ■

So suppose that a given test has been failing 10% of the time. How many times do you have to run the test to be 99% sure that your supposed fix has actually improved matters?

Another way to ask this question is "How many times would we need to run the test to cause the probability of failure to rise above 99%?" After all, if we were to run the test enough times that the probability of seeing at least one failure becomes 99%, if there are no failures, there is only 1% probability of this being due to dumb luck. And if we plug  $f = 0.1$  into Equation 11.2 and vary  $n$ , we find that 43 runs gives us a 98.92% chance of at least one test failing given the original 10% per-test failure rate, while 44 runs gives us a 99.03% chance of at least one test failing. So if we run the test on our fix 44 times and see no failures, there is a 99% probability that our fix was actually a real improvement.

But repeatedly plugging numbers into Equation 11.2 can get tedious, so let's solve for  $n$ :

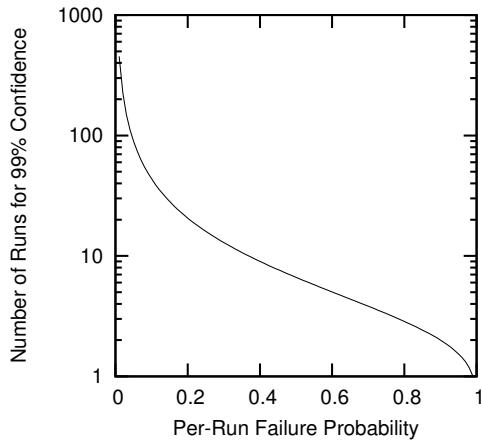


Figure 11.4: Number of Tests Required for 99 Percent Confidence Given Failure Rate

$$F_n = 1 - (1 - f)^n \quad (11.3)$$

$$1 - F_n = (1 - f)^n \quad (11.4)$$

$$\log(1 - F_n) = n \log(1 - f) \quad (11.5)$$

Finally the number of tests required is given by:

$$n = \frac{\log(1 - F_n)}{\log(1 - f)} \quad (11.6)$$

Plugging  $f = 0.1$  and  $F_n = 0.99$  into Equation 11.6 gives 43.7, meaning that we need 44 consecutive successful test runs to be 99% certain that our fix was a real improvement. This matches the number obtained by the previous method, which is reassuring.

**Quick Quiz 11.9:** In Equation 11.6, are the logarithms base-10, base-2, or base- $e$ ? ■

Figure 11.4 shows a plot of this function. Not surprisingly, the less frequently each test run fails, the more test runs are required to be 99% confident that the bug has been fixed. If the bug caused the test to fail only 1% of the time, then a mind-boggling 458 test runs are required. As the failure probability decreases, the number of test runs required increases, going to infinity as the failure probability goes to zero.

The moral of this story is that when you have found a rarely occurring bug, your testing job will be much easier if you can come up with a carefully targeted test with a much higher failure rate. For example, if your targeted test raised the failure rate from 1% to 30%, then the number of runs required for 99% confidence would drop from 458 test runs to a mere thirteen test runs.

But these thirteen test runs would only give you 99% confidence that your fix had produced “some improvement”. Suppose you instead want to have 99% confidence that your fix reduced the failure rate by an order of magnitude. How many failure-free test runs are required?

An order of magnitude improvement from a 30% failure rate would be a 3% failure rate. Plugging these numbers into Equation 11.6 yields:

$$n = \frac{\log(1 - 0.99)}{\log(1 - 0.03)} = 151.2 \quad (11.7)$$

So our order of magnitude improvement requires roughly an order of magnitude more testing. Certainty is impossible, and high probabilities are quite expensive. Clearly making tests run more quickly and making failures more probable are essential skills in the development of highly reliable software. These skills will be covered in Section 11.6.4.

### 11.6.2 Abusing Statistics for Discrete Testing

But suppose that you have a continuous test that fails about three times every ten hours, and that you fix the bug that you believe was causing the failure. How long do you have to run this test without failure to be 99% certain that you reduced the probability of failure?

Without doing excessive violence to statistics, we could simply redefine a one-hour run to be a discrete test that has a 30% probability of failure. Then the results of in the previous section tell us that if the test runs for 13 hours without failure, there is a 99% probability that our fix actually improved the program’s reliability.

A dogmatic statistician might not approve of this approach, but the sad fact is that the errors introduced by this sort of abuse of statistical methodology are usually quite small compared to the errors inherent in your measurements of your program’s failure rates. Nevertheless, the next section describes a slightly less dodgy approach.

### 11.6.3 Statistics for Continuous Testing

The fundamental formula for failure probabilities is the Poisson distribution:

$$F_m = \frac{\lambda^m}{m!} e^{-\lambda} \quad (11.8)$$

Here  $F_m$  is the probability of  $m$  failures in the test and  $\lambda$  is the expected failure rate per unit time. A rigorous

derivation may be found in any advanced probability textbook, for example, Feller's classic "An Introduction to Probability Theory and Its Applications" [Fel50], while a more intuitive approach may be found in the first edition of this book [McK14a].

Let's try reworking the example from Section 11.6.2 using the Poisson distribution. Recall that this example involved a test with a 30% failure rate per hour, and that the question was how long the test would need to run error-free on a alleged fix to be 99% certain that the fix actually reduced the failure rate. In this case,  $\lambda$  is zero, so that Equation 11.8 reduces to:

$$F_0 = e^{-\lambda} \quad (11.9)$$

Solving this requires setting  $F_0$  to 0.01 and solving for  $\lambda$ , resulting in:

$$\lambda = -\log 0.01 = 4.6 \quad (11.10)$$

Because we get 0.3 failures per hour, the number of hours required is  $4.6/0.3 = 14.3$ , which is within 10% of the 13 hours calculated using the method in Section 11.6.2. Given that you normally won't know your failure rate to within 10%, this indicates that the method in Section 11.6.2 is a good and sufficient substitute for the Poisson distribution in a great many situations.

More generally, if we have  $n$  failures per unit time, and we want to be  $P\%$  certain that a fix reduced the failure rate, we can use the following formula:

$$T = -\frac{1}{n} \log \frac{100 - P}{100} \quad (11.11)$$

**Quick Quiz 11.10:** Suppose that a bug causes a test failure three times per hour on average. How long must the test run error-free to provide 99.9% confidence that the fix significantly reduced the probability of failure? ■

As before, the less frequently the bug occurs and the greater the required level of confidence, the longer the required error-free test run.

Suppose that a given test fails about once every hour, but after a bug fix, a 24-hour test run fails only twice. Assuming that the failure leading to the bug is a random occurrence, what is the probability that the small number of failures in the second run was due to random chance? In other words, how confident should we be that the fix actually had some effect on the bug? This probability may be calculated by summing Equation 11.8 as follows:

$$F_0 + F_1 + \dots + F_{m-1} + F_m = \sum_{i=0}^m \frac{\lambda^i}{i!} e^{-\lambda} \quad (11.12)$$

This is the Poisson cumulative distribution function, which can be written more compactly as:

$$F_{i \leq m} = \sum_{i=0}^m \frac{\lambda^i}{i!} e^{-\lambda} \quad (11.13)$$

Here  $m$  is the number of errors in the long test run (in this case, two) and  $\lambda$  is expected number of errors in the long test run (in this case, 24). Plugging  $m = 2$  and  $\lambda = 24$  into this expression gives the probability of two or fewer failures as about  $1.2 \times 10^{-8}$ , in other words, we have a high level of confidence that the fix actually had some relationship to the bug.<sup>7</sup>

**Quick Quiz 11.11:** Doing the summation of all the factorials and exponentials is a real pain. Isn't there an easier way? ■

**Quick Quiz 11.12:** But wait!!! Given that there has to be *some* number of failures (including the possibility of zero failures), shouldn't the summation shown in Equation 11.13 approach the value 1 as  $m$  goes to infinity? ■

The Poisson distribution is a powerful tool for analyzing test results, but the fact is that in this last example there were still two remaining test failures in a 24-hour test run. Such a low failure rate results in very long test runs. The next section discusses counter-intuitive ways of improving this situation.

## 11.6.4 Hunting Heisenbugs

This line of thought also helps explain heisenbugs: adding tracing and assertions can easily reduce the probability of a bug appearing. And this is why extremely lightweight tracing and assertion mechanism are so critically important.

The name "heisenbug" stems from the Heisenberg Uncertainty Principle from quantum physics, which states that it is impossible to exactly quantify a given particle's position and velocity at any given point in time [Hei27]. Any attempt to more accurately measure that particle's position will result in increased uncertainty of its velocity. A similar effect occurs for heisenbugs: attempts to track down the heisenbug causes it to radically change its symptoms or even disappear completely.

If the field of physics inspired the name of this problem, it is only logical that we should look to the field of physics for the solution. Fortunately, particle physics is up to the

<sup>7</sup> Of course, this result in no way excuses you from finding and fixing the bug(s) resulting in the remaining two failures!

task: Why not create an anti-heisenbug to annihilate the heisenbug?

This section describes a number of ways to do just that:

1. Add delay to race-prone regions.
2. Increase workload intensity.
3. Test suspicious subsystems in isolation.
4. Simulate unusual events.
5. Count near misses.

Although producing an anti-heisenbug for a given heisenbug is more an art than a science, the following sections give some tips on generating the corresponding species of anti-heisenbug.

#### 11.6.4.1 Add Delay

Consider the count-lossy code in Section 5.1. Adding `printf()` statements will likely greatly reduce or even eliminate the lost counts. However, converting the load-add-store sequence to a load-add-delay-store sequence will greatly increase the incidence of lost counts (try it!). Once you spot a bug involving a race condition, it is frequently possible to create an anti-heisenbug by adding delay in this manner.

Of course, this begs the question of how to find the race condition in the first place. This is a bit of a dark art, but there are a number of things you can do to find them.

One approach is to recognize that race conditions often end up corrupting some of the data involved in the race. It is therefore good practice to double-check the synchronization of any corrupted data. Even if you cannot immediately recognize the race condition, adding delay before and after accesses to the corrupted data might change the failure rate. By adding and removing the delays in an organized fashion (e.g., binary search), you might learn more about the workings of the race condition.

**Quick Quiz 11.13:** How is this approach supposed to help if the corruption affected some unrelated pointer, which then caused the corruption??? ■

Another important approach is to vary the software and hardware configuration and look for statistically significant differences in failure rate. You can then look more intensively at the code implicated by the software or hardware configuration changes that make the greatest difference in failure rate. It might be helpful to test that code in isolation, for example.

One important aspect of software configuration is the history of changes, which is why `git bisect` is so useful. Bisection of the change history can provide very valuable clues as to the nature of the heisenbug.

**Quick Quiz 11.14:** But I did the bisection, and ended up with a huge commit. What do I do now? ■

However you locate the suspicious section of code, you can then introduce delays to attempt to increase the probability of failure. As we have seen, increasing the probability of failure makes it much easier to gain high confidence in the corresponding fix.

However, it is sometimes quite difficult to track down the problem using normal debugging techniques. The following sections present some other alternatives.

#### 11.6.4.2 Increase Workload Intensity

It is often the case that a given test suite places relatively low stress on a given subsystem, so that a small change in timing can cause a heisenbug to disappear. One way to create an anti-heisenbug for this case is to increase the workload intensity, which has a good chance of increasing the probability of the bug appearing. If the probability is increased sufficiently, it may be possible to add lightweight diagnostics such as tracing without causing the bug to vanish.

How can you increase the workload intensity? This depends on the program, but here are some things to try:

1. Add more CPUs.
2. If the program uses networking, add more network adapters and more or faster remote systems.
3. If the program is doing heavy I/O when the problem occurs, either (1) add more storage devices, (2) use faster storage devices, for example, substitute SSDs for disks, or (3) use a RAM-based filesystem to substitute main memory for mass storage.
4. Change the size of the problem, for example, if doing a parallel matrix multiply, change the size of the matrix. Larger problems may introduce more complexity, but smaller problems often increase the level of contention. If you aren't sure whether you should go large or go small, just try both.

However, it is often the case that the bug is in a specific subsystem, and the structure of the program limits the amount of stress that can be applied to that subsystem. The next section addresses this situation.

### 11.6.4.3 Isolate Suspicious Subsystems

If the program is structured such that it is difficult or impossible to apply much stress to a subsystem that is under suspicion, a useful anti-heisenbug is a stress test that tests that subsystem in isolation. The Linux kernel's `rcutorture` module takes exactly this approach with RCU: By applying more stress to RCU than is feasible in a production environment, the probability that any RCU bugs will be found during `rcutorture` testing rather than during production use is increased.<sup>8</sup>

In fact, when creating a parallel program, it is wise to stress-test the components separately. Creating such component-level stress tests can seem like a waste of time, but a little bit of component-level testing can save a huge amount of system-level debugging.

### 11.6.4.4 Simulate Unusual Events

Heisenbugs are sometimes due to unusual events, such as memory-allocation failure, conditional-lock-acquisition failure, CPU-hotplug operations, timeouts, packet losses, and so on. One way to construct an anti-heisenbug for this class of heisenbug is to introduce spurious failures.

For example, instead of invoking `malloc()` directly, invoke a wrapper function that uses a random number to decide whether to return `NULL` unconditionally on the one hand, or to actually invoke `malloc()` and return the resulting pointer on the other. Inducing spurious failures is an excellent way to bake robustness into sequential programs as well as parallel programs.

**Quick Quiz 11.15:** Why don't existing conditional-locking primitives provide this spurious-failure functionality? ■

### 11.6.4.5 Count Near Misses

Bugs are often an all-or-nothing thing, so that either the bug happens or it doesn't, with nothing in between. However, it is sometimes possible to define a *near miss* where the bug does not result in a failure, but has likely manifested. For example, suppose your code is making a robot walk. The robot's falling over constitutes a bug in your program, but stumbling and recovering might constitute a near miss. If the robot falls over only once per hour, but stumbles every few minutes, you might be able to speed up your debugging progress by counting the number of stumbles in addition to the number of falls.

<sup>8</sup> Though sadly not increased to probability one.

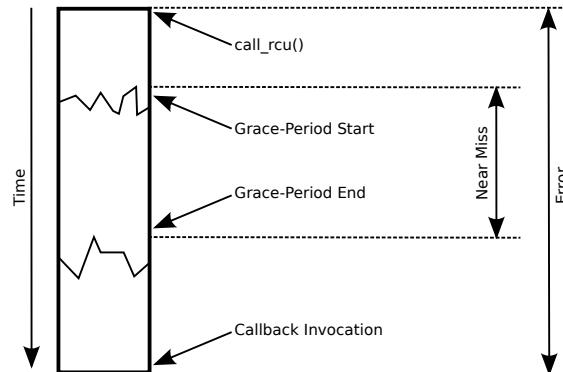


Figure 11.5: RCU Errors and Near Misses

In concurrent programs, timestamping can sometimes be used to detect near misses. For example, locking primitives incur significant delays, so if there is a too-short delay between a pair of operations that are supposed to be protected by different acquisitions of the same lock, this too-short delay might be counted as a near miss.<sup>9</sup>

For example, a low-probability bug in RCU priority boosting occurred roughly once every hundred hours of focused `rcutorture` testing. Because it would take almost 500 hours of failure-free testing to be 99% certain that the bug's probability had been significantly reduced, the `git bisect` process to find the failure would be painfully slow—or would require an extremely large test farm. Fortunately, the RCU operation being tested included not only a wait for an RCU grace period, but also a previous wait for the grace period to start and a subsequent wait for an RCU callback to be invoked after completion of the RCU grace period. This distinction between an `rcutorture` error and near miss is shown in Figure 11.5. To qualify as a full-fledged error, an RCU read-side critical section must extend from the `call_rcu()` that initiated a grace period, through the remainder of the previous grace period, through the entirety of the grace period initiated by the `call_rcu()` (denoted by the region between the jagged lines), and through the delay from the end of that grace period to the callback invocation, as indicated by the “Error” arrow. However, the formal definition of RCU prohibits RCU read-side critical sections from extending across a single grace period, as indicated by the “Near Miss” arrow. This suggests using near misses as the error condition, however, this can be

<sup>9</sup> Of course, in this case, you might be better off using whatever `lock_held()` primitive is available in your environment. If there isn't a `lock_held()` primitive, create one!

problematic because different CPUs can have different opinions as to exactly where a given grace period starts and ends, as indicated by the jagged lines.<sup>10</sup> Using the near misses as the error condition could therefore result in false positives, which need to be avoided in the automated `rcutorture` testing.

By sheer dumb luck, `rcutorture` happens to include some statistics that are sensitive to the near-miss version of the grace period. As noted above, these statistics are subject to false positives due to their unsynchronized access to RCU's state variables, but these false positives turn out to be extremely rare on strongly ordered systems such as the IBM mainframe and x86, occurring less than once per thousand hours of testing.

These near misses occurred roughly once per hour, about two orders of magnitude more frequently than the actual errors. Use of these near misses allowed the bug's root cause to be identified in less than a week and a high degree of confidence in the fix to be built in less than a day. In contrast, excluding the near misses in favor of the real errors would have required months of debug and validation time.

To sum up near-miss counting, the general approach is to replace counting of infrequent failures with more-frequent near misses that are believed to be correlated with those failures. These near-misses can be considered an anti-heisenbug to the real failure's heisenbug because the near-misses, being more frequent, are likely to be more robust in the face of changes to your code, for example, the changes you make to add debugging code.

Thus far, we have focused solely on bugs in the parallel program's functionality. However, because performance is a first-class requirement for a parallel program (otherwise, why not write a sequential program?), the next section looks into finding performance bugs.

## 11.7 Performance Estimation

Parallel programs usually have performance and scalability requirements, after all, if performance is not an issue, why not use a sequential program? Ultimate performance and linear scalability might not be necessary, but there is little use for a parallel program that runs slower than its optimal sequential counterpart. And there really are cases where every microsecond matters and every nanosecond

is needed. Therefore, for parallel programs, insufficient performance is just as much a bug as is incorrectness.

**Quick Quiz 11.16:** That is ridiculous!!! After all, isn't getting the correct answer later than one would like better than getting an incorrect answer???

**Quick Quiz 11.17:** But if you are going to put in all the hard work of parallelizing an application, why not do it right? Why settle for anything less than optimal performance and linear scalability?

Validating a parallel program must therefore include validating its performance. But validating performance means having a workload to run and performance criteria with which to evaluate the program at hand. These needs are often met by *performance benchmarks*, which are discussed in the next section.

### 11.7.1 Benchmarking

The old saying goes “There are lies, damn lies, statistics, and benchmarks.” However, benchmarks are heavily used, so it is not helpful to be too dismissive of them.

Benchmarks span the range from ad hoc test jigs to international standards, but regardless of their level of formality, benchmarks serve four major purposes:

1. Providing a fair framework for comparing competing implementations.
2. Focusing competitive energy on improving implementations in ways that matter to users.
3. Serving as example uses of the implementations being benchmarked.
4. Serving as a marketing tool to highlight your software's strong points against your competitors' offerings.

Of course, the only completely fair framework is the intended application itself. So why would anyone who cared about fairness in benchmarking bother creating imperfect benchmarks rather than simply using the application itself as the benchmark?

Running the actual application is in fact the best approach where it is practical. Unfortunately, it is often impractical for the following reasons:

1. The application might be proprietary, and you might not have the right to run the intended application.
2. The application might require more hardware than you have access to.

<sup>10</sup> The jaggedness of these lines is seriously understated because idle CPUs might well be completely unaware of the most recent few hundred grace periods.

3. The application might use data that you cannot legally access, for example, due to privacy regulations.

In these cases, creating a benchmark that approximates the application can help overcome these obstacles. A carefully constructed benchmark can help promote performance, scalability, energy efficiency, and much else besides.

### 11.7.2 Profiling

In many cases, a fairly small portion of your software is responsible for the majority of the performance and scalability shortfall. However, developers are notoriously unable to identify the actual bottlenecks by hand. For example, in the case of a kernel buffer allocator, all attention focused on a search of a dense array which turned out to represent only a few percent of the allocator's execution time. An execution profile collected via a logic analyzer focused attention on the cache misses that were actually responsible for the majority of the problem [MS93].

An old-school but quite effective method of tracking down performance and scalability bugs is to run your programmer under a debugger, then periodically interrupt it, recording the stacks of all threads at each interruption. The theory here is that if something is slowing down your program, it has to be visible in your threads' executions.

That said, there are a number of tools that will usually do a much better job of helping you to focus your attention where it will do the most good. Two popular choices are `gprof` and `perf`. To use `perf` on a single-process program, prefix your command with `perf record`, then after the command completes, type `perf report`. There is a lot of work on tools for performance debugging of multi-threaded programs, which should make this important job easier.

### 11.7.3 Differential Profiling

Scalability problems will not necessarily be apparent unless you are running on very large systems. However, it is sometimes possible to detect impending scalability problems even when running on much smaller systems. One technique for doing this is called *differential profiling*.

The idea is to run your workload under two different sets of conditions. For example, you might run it on two CPUs, then run it again on four CPUs. You might instead vary the load placed on the system, the number of network adapters, the number of mass-storage devices, and so on.

You then collect profiles of the two runs, and mathematically combine corresponding profile measurements. For example, if your main concern is scalability, you might take the ratio of corresponding measurements, and then sort the ratios into descending numerical order. The prime scalability suspects will then be sorted to the top of the list [McK95, McK99].

Some tools such as `perf` have built-in differential-profiling support.

### 11.7.4 Microbenchmarking

Microbenchmarking can be useful when deciding which algorithms or data structures are worth incorporating into a larger body of software for deeper evaluation.

One common approach to microbenchmarking is to measure the time, run some number of iterations of the code under test, then measure the time again. The difference between the two times divided by the number of iterations gives the measured time required to execute the code under test.

Unfortunately, this approach to measurement allows any number of errors to creep in, including:

1. The measurement will include some of the overhead of the time measurement. This source of error can be reduced to an arbitrarily small value by increasing the number of iterations.
2. The first few iterations of the test might incur cache misses or (worse yet) page faults that might inflate the measured value. This source of error can also be reduced by increasing the number of iterations, or it can often be eliminated entirely by running a few warm-up iterations before starting the measurement period.
3. Some types of interference, for example, random memory errors, are so rare that they can be dealt with by running a number of sets of iterations of the test. If the level of interference was statistically significant, any performance outliers could be rejected statistically.
4. Any iteration of the test might be interfered with by other activity on the system. Sources of interference include other applications, system utilities and daemons, device interrupts, firmware interrupts (including system management interrupts, or SMIs), virtualization, memory errors, and much else besides. Assuming that these sources of interference occur

randomly, their effect can be minimized by reducing the number of iterations.

The first and fourth sources of interference provide conflicting advice, which is one sign that we are living in the real world. The remainder of this section looks at ways of resolving this conflict.

**Quick Quiz 11.18:** But what about other sources of error, for example, due to interactions between caches and memory layout? ■

The following sections discuss ways of dealing with these measurement errors, with Section 11.7.5 covering isolation techniques that may be used to prevent some forms of interference, and with Section 11.7.6 covering methods for detecting interference so as to reject measurement data that might have been corrupted by that interference.

### 11.7.5 Isolation

The Linux kernel provides a number of ways to isolate a group of CPUs from outside interference.

First, let's look at interference by other processes, threads, and tasks. The POSIX `sched_setaffinity()` system call may be used to move most tasks off of a given set of CPUs and to confine your tests to that same group. The Linux-specific user-level `taskset` command may be used for the same purpose, though both `sched_setaffinity()` and `taskset` require elevated permissions. Linux-specific control groups (`cgroups`) may be used for this same purpose. This approach can be quite effective at reducing interference, and is sufficient in many cases. However, it does have limitations, for example, it cannot do anything about the per-CPU kernel threads that are often used for housekeeping tasks.

One way to avoid interference from per-CPU kernel threads is to run your test at a high real-time priority, for example, by using the POSIX `sched_setscheduler()` system call. However, note that if you do this, you are implicitly taking on responsibility for avoiding infinite loops, because otherwise your test will prevent part of the kernel from functioning.<sup>11</sup>

These approaches can greatly reduce, and perhaps even eliminate, interference from processes, threads, and tasks. However, it does nothing to prevent interference from

device interrupts, at least in the absence of threaded interrupts. Linux allows some control of threaded interrupts via the `/proc/irq` directory, which contains numerical directories, one per interrupt vector. Each numerical directory contains `smp_affinity` and `smp_affinity_list`. Given sufficient permissions, you can write a value to these files to restrict interrupts to the specified set of CPUs. For example, “`sudo echo 3 > /proc/irq/23/smp_affinity`” would confine interrupts on vector 23 to CPUs 0 and 1. The same results may be obtained via “`sudo echo 0-1 > /proc/irq/23/smp_affinity_list`”. You can use “`cat /proc/interrupts`” to obtain a list of the interrupt vectors on your system, how many are handled by each CPU, and what devices use each interrupt vector.

Running a similar command for all interrupt vectors on your system would confine interrupts to CPUs 0 and 1, leaving the remaining CPUs free of interference. Or mostly free of interference, anyway. It turns out that the scheduling-clock interrupt fires on each CPU that is running in user mode.<sup>12</sup> In addition you must take care to ensure that the set of CPUs that you confine the interrupts to is capable of handling the load.

But this only handles processes and interrupts running in the same operating-system instance as the test. Suppose that you are running the test in a guest OS that is itself running on a hypervisor, for example, Linux running KVM? Although you can in theory apply the same techniques at the hypervisor level that you can at the guest-OS level, it is quite common for hypervisor-level operations to be restricted to authorized personnel. In addition, none of these techniques work against firmware-level interference.

**Quick Quiz 11.19:** Wouldn't the techniques suggested to isolate the code under test also affect that code's performance, particularly if it is running within a larger application? ■

If you find yourself in this painful situation, instead of preventing the interference, you might need to detect the interference as described in the next section.

### 11.7.6 Detecting Interference

If you cannot prevent interference, perhaps you can detect the interference after the fact and reject the test runs that were affected by that interference. Section 11.7.6.1 describes methods of rejection involving additional measure-

<sup>11</sup> This is an example of the Spiderman Principle: “With great power comes great responsibility.”

<sup>12</sup> Frederic Weisbecker is working on an adaptive-ticks project that will allow the scheduling-clock interrupt to be shut off on any CPU that has only one runnable task, but as of early 2013, this is unfortunately still work in progress.

```

1 #include <sys/time.h>
2 #include <sys/resource.h>
3
4 /* Return 0 if test results should be rejected. */
5 int runtest(void)
6 {
7     struct rusage rul;
8     struct rusage ru2;
9
10    if (getrusage(RUSAGE_SELF, &rul) != 0) {
11        perror("getrusage");
12        abort();
13    }
14    /* run test here. */
15    if (getrusage(RUSAGE_SELF, &ru2) != 0) {
16        perror("getrusage");
17        abort();
18    }
19    return (rul.ru_nvcsw == ru2.ru_nvcsw &&
20            rul.ru_nivcsw == ru2.ru_nivcsw);
21 }

```

Figure 11.6: Using `getrusage()` to Detect Context Switches

ments, while Section 11.7.6.2 describes statistics-based rejection.

#### 11.7.6.1 Detecting Interference Via Measurement

Many systems, including Linux, provide means for determining after the fact whether some forms of interference have occurred. For example, if your test encountered process-based interference, a context switch must have occurred during the test. On Linux-based systems, this context switch will be visible in `/proc/<PID>/sched` in the `nr_switches` field. Similarly, interrupt-based interference can be detected via the `/proc/interrupts` file.

Opening and reading files is not the way to low overhead, and it is possible to get the count of context switches for a given thread by using the `getrusage()` system call, as shown in Figure 11.6. This same system call can be used to detect minor page faults (`ru_minflt`) and major page faults (`ru_majflt`).

Unfortunately, detecting memory errors and firmware interference is quite system-specific, as is the detection of interference due to virtualization. Although avoidance is better than detection, and detection is better than statistics, there are times when one must avail oneself of statistics, a topic addressed in the next section.

#### 11.7.6.2 Detecting Interference Via Statistics

Any statistical analysis will be based on assumptions about the data, and performance microbenchmarks often support the following assumptions:

1. Smaller measurements are more likely to be accurate than larger measurements.
2. The measurement uncertainty of good data is known.
3. A reasonable fraction of the test runs will result in good data.

The fact that smaller measurements are more likely to be accurate than larger measurements suggests that sorting the measurements in increasing order is likely to be productive.<sup>13</sup> The fact that the measurement uncertainty is known allows us to accept measurements within this uncertainty of each other: If the effects of interference are large compared to this uncertainty, this will ease rejection of bad data. Finally, the fact that some fraction (for example, one third) can be assumed to be good allows us to blindly accept the first portion of the sorted list, and this data can then be used to gain an estimate of the natural variation of the measured data, over and above the assumed measurement error.

The approach is to take the specified number of leading elements from the beginning of the sorted list, and use these to estimate a typical inter-element delta, which in turn may be multiplied by the number of elements in the list to obtain an upper bound on permissible values. The algorithm then repeatedly considers the next element of the list. If it falls below the upper bound, and if the distance between the next element and the previous element is not too much greater than the average inter-element distance for the portion of the list accepted thus far, then the next element is accepted and the process repeats. Otherwise, the remainder of the list is rejected.

Figure 11.7 shows a simple sh/awk script implementing this notion. Input consists of an x-value followed by an arbitrarily long list of y-values, and output consists of one line for each input line, with fields as follows:

1. The x-value.
2. The average of the selected data.
3. The minimum of the selected data.
4. The maximum of the selected data.
5. The number of selected data items.
6. The number of input data items.

This script takes three optional arguments as follows:

<sup>13</sup> To paraphrase the old saying, “Sort first and ask questions later.”

```

1 divisor=3
2 relerr=0.01
3 trendbreak=10
4 while test $# -gt 0
5 do
6   case "$1" in
7     --divisor)
8     shift
9     divisor=$1
10    ;;
11   --relerr)
12    shift
13    relerr=$1
14    ;;
15   --trendbreak)
16    shift
17    trendbreak=$1
18    ;;
19  esac
20  shift
21 done
22
23 awk -v divisor=$divisor -v relerr=$relerr \
24   -v trendbreak=$trendbreak '{
25   for (i = 2; i <= NF; i++)
26     d[i - 1] = $i;
27   asort(d);
28   i = int((NF + divisor - 1) / divisor);
29   delta = d[i] - d[1];
30   maxdelta = delta * divisor;
31   maxdelta = delta + d[i] * relerr;
32   if (maxdelta > maxdelta)
33     maxdelta = maxdelta;
34   for (j = i + 1; j < NF; j++) {
35     if (j <= 2)
36       maxdiff = d[NF - 1] - d[1];
37     else
38       maxdiff = trendbreak * \
39         (d[j - 1] - d[1]) / (j - 2);
40     if (d[j] - d[1] > maxdelta && \
41         d[j] - d[j - 1] > maxdiff)
42       break;
43   }
44   n = sum = 0;
45   for (k = 1; k < j; k++) {
46     sum += d[k];
47     n++;
48   }
49   min = d[1];
50   max = d[j - 1];
51   avg = sum / n;
52   print $1, avg, min, max, n, NF - 1;
53 }',

```

Figure 11.7: Statistical Elimination of Interference

- **--divisor:** Number of segments to divide the list into, for example, a divisor of four means that the first quarter of the data elements will be assumed to be good. This defaults to three.
- **--relerr:** Relative measurement error. The script assumes that values that differ by less than this error are for all intents and purposes equal. This defaults to 0.01, which is equivalent to 1%.
- **--trendbreak:** Ratio of inter-element spacing constituting a break in the trend of the data. For

example, if the average spacing in the data accepted so far is 1.5, then if the trend-break ratio is 2.0, then if the next data value differs from the last one by more than 3.0, this constitutes a break in the trend. (Unless of course, the relative error is greater than 3.0, in which case the “break” will be ignored.)

Lines 1-3 of Figure 11.7 set the default values for the parameters, and lines 4-21 parse any command-line overriding of these parameters. The `awk` invocation on lines 23 and 24 sets the values of the `divisor`, `relerr`, and `trendbreak` variables to their `sh` counterparts. In the usual `awk` manner, lines 25-52 are executed on each input line. The loop spanning lines 24 and 26 copies the input `y`-values to the `d` array, which line 27 sorts into increasing order. Line 28 computes the number of `y`-values that are to be trusted absolutely by applying `divisor` and rounding up.

Lines 29-33 compute the `maxdelta` value used as a lower bound on the upper bound of `y`-values. To this end, lines 29 and 30 multiply the difference in values over the trusted region of data by the `divisor`, which projects the difference in values across the trusted region across the entire set of `y`-values. However, this value might well be much smaller than the relative error, so line 31 computes the absolute error (`d[i] * relerr`) and adds that to the difference `delta` across the trusted portion of the data. Lines 32 and 33 then compute the maximum of these two values.

Each pass through the loop spanning lines 34-43 attempts to add another data value to the set of good data. Lines 35-39 compute the trend-break delta, with line 36 disabling this limit if we don’t yet have enough values to compute a trend, and with lines 38 and 39 multiplying `trendbreak` by the average difference between pairs of data values in the good set. If line 40 determines that the candidate data value would exceed the lower bound on the upper bound (`maxdelta`) and line 41 determines that the difference between the candidate data value and its predecessor exceeds the trend-break difference (`maxdiff`), then line 42 exits the loop: We have the full good set of data.

Lines 44-52 then compute and print the statistics for the data set.

**Quick Quiz 11.20:** This approach is just plain weird! Why not use means and standard deviations, like we were taught in our statistics classes? ■

**Quick Quiz 11.21:** But what if all the `y`-values in the trusted group of data are exactly zero? Won’t that cause the script to reject any non-zero value? ■

Although statistical interference detection can be quite useful, it should be used only as a last resort. It is far better to avoid interference in the first place (Section 11.7.5), or, failing that, detecting interference via measurement (Section 11.7.6.1).

## 11.8 Summary

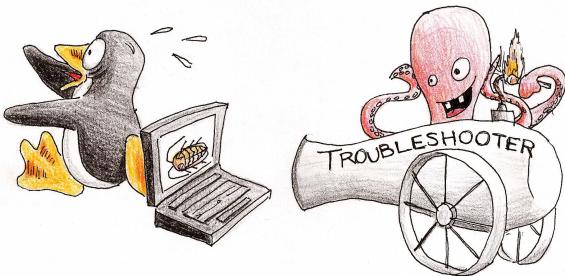


Figure 11.8: Choose Validation Methods Wisely

Although validation never will be an exact science, much can be gained by taking an organized approach to it, as an organized approach will help you choose the right validation tools for your job, avoiding situations like the one fancifully depicted in Figure 11.8.

A key choice is that of statistics. Although the methods described in this chapter work very well most of the time, they do have their limitations. These limitations are inherent because we are attempting to do something that is in general impossible, courtesy of the Halting Problem [Tur37, Pul00]. Fortunately for us, there are a huge number of special cases in which we can not only work out whether a given program will halt, but also establish estimates for how long it will run before halting, as discussed in Section 11.7. Furthermore, in cases where a given program might or might not work correctly, we can often establish estimates for what fraction of the time it will work correctly, as discussed in Section 11.6.

Nevertheless, unthinking reliance on these estimates is brave to the point of foolhardiness. After all, we are summarizing a huge mass of complexity in code and data structures down to a single solitary number. Even though we can get away with such bravery a surprisingly large fraction of the time, it is only reasonable to expect that the code and data being abstracted away will occasionally cause severe problems.

One possible problem is variability, where repeated runs might give wildly different results. This is often

dealt with by maintaining a standard deviation as well as a mean, but the fact is that attempting to summarize the behavior of a large and complex program with two numbers is almost as brave as summarizing its behavior with only one number. In computer programming, the surprising thing is that use of the mean or the mean and standard deviation are often sufficient, but there are no guarantees.

One cause of variation is confounding factors. For example, the CPU time consumed by a linked-list search will depend on the length of the list. Averaging together runs with wildly different list lengths will probably not be useful, and adding a standard deviation to the mean will not be much better. The right thing to do would be control for list length, either by holding the length constant or to measure CPU time as a function of list length.

Of course, this advice assumes that you are aware of the confounding factors, and Murphy says that you probably will not be. I have been involved in projects that had confounding factors as diverse as air conditioners (which drew considerable power at startup, thus causing the voltage supplied to the computer to momentarily drop too low, sometimes resulting in failure), cache state (resulting in odd variations in performance), I/O errors (including disk errors, packet loss, and duplicate Ethernet MAC addresses), and even porpoises (which could not resist playing with an array of transponders, which, in the absence of porpoises, could be used for high-precision acoustic positioning and navigation).

In short, validation always will require some measure of the behavior of the system. Because this measure must be a severe summarization of the system, it can be misleading. So as the saying goes, “Be careful. It is a real world out there.”

But suppose you are working on the Linux kernel, which as of 2013 has about a billion instances throughout the world? In that case, a bug that would be encountered once every million years will be encountered almost three times per day across the installed base. A test with a 50% chance of encountering this bug in a one-hour run would need to increase that bug’s probability of occurrence by more than nine orders of magnitude, which poses a severe challenge to today’s testing methodologies. One important tool that can sometimes be applied with good effect to such situations is formal verification, the subject of the next chapter.



# Chapter 12

## Formal Verification

Beware of bugs in the above code; I have only proved it correct, not tried it.

---

*Donald Knuth*

Parallel algorithms can be hard to write, and even harder to debug. Testing, though essential, is insufficient, as fatal race conditions can have extremely low probabilities of occurrence. Proofs of correctness can be valuable, but in the end are just as prone to human error as is the original algorithm. In addition, a proof of correctness cannot be expected to find errors in your assumptions, shortcomings in the requirements, misunderstandings of the underlying software or hardware primitives, or errors that you did not think to construct a proof for. This means that formal methods can never replace testing, however, formal methods are nevertheless a valuable addition to your validation toolbox.

It would be very helpful to have a tool that could somehow locate all race conditions. A number of such tools exist, for example, Section 12.1 provides an introduction to the general-purpose state-space search tools Promela and Spin, Section 12.2 similarly introduces the special-purpose ppcmem and cppmem tools, Section 12.3 looks at an example axiomatic approach, Section 12.4 briefly overviews SAT solvers, and finally Section 12.5 sums up use of formal-verification tools for verifying parallel algorithms.

### 12.1 General-Purpose State-Space Search

This section features the general-purpose Promela and spin tools, which may be used to carry out a full state-space search of many types of multi-threaded code. They are also quite useful for verifying data communication

protocols. Section 12.1.1 introduces Promela and spin, including a couple of warm-up exercises verifying both non-atomic and atomic increment. Section 12.1.2 describes use of Promela, including example command lines and a comparison of Promela syntax to that of C. Section 12.1.3 shows how Promela may be used to verify locking, 12.1.4 uses Promela to verify an unusual implementation of RCU named “QRCU”, and finally Section 12.1.5 applies Promela to RCU’s dyntick-idle implementation.

#### 12.1.1 Promela and Spin

Promela is a language designed to help verify protocols, but which can also be used to verify small parallel algorithms. You recode your algorithm and correctness constraints in the C-like language Promela, and then use Spin to translate it into a C program that you can compile and run. The resulting program conducts a full state-space search of your algorithm, either verifying or finding counter-examples for assertions that you can include in your Promela program.

This full-state search can be extremely powerful, but can also be a two-edged sword. If your algorithm is too complex or your Promela implementation is careless, there might be more states than fit in memory. Furthermore, even given sufficient memory, the state-space search might well run for longer than the expected lifetime of the universe. Therefore, use this tool for compact but complex parallel algorithms. Attempts to naively apply it to even moderate-scale algorithms (let alone the full Linux kernel) will end badly.

Promela and Spin may be downloaded from <http://spinroot.com/spin/whatispin.html>.

The above site also gives links to Gerard Holzmann’s excellent book [Hol03] on Promela and Spin, as well as searchable online references starting at: <http://www.spinroot.com/spin/Man/index.html>.

```

1 #define NUMPROCS 2
2
3 byte counter = 0;
4 byte progress[NUMPROCS];
5
6 proctype incrementer(byte me)
7 {
8     int temp;
9
10    temp = counter;
11    counter = temp + 1;
12    progress[me] = 1;
13 }
14
15 init {
16     int i = 0;
17     int sum = 0;
18
19     atomic {
20         i = 0;
21         do
22             :: i < NUMPROCS ->
23                 progress[i] = 0;
24                 run incrementer(i);
25                 i++
26             :: i >= NUMPROCS -> break
27             od;
28     }
29     atomic {
30         i = 0;
31         sum = 0;
32         do
33             :: i < NUMPROCS ->
34                 sum = sum + progress[i];
35                 i++
36             :: i >= NUMPROCS -> break
37             od;
38         assert(sum < NUMPROCS || counter == NUMPROCS)
39     }
40 }

```

Figure 12.1: Promela Code for Non-Atomic Increment

The remainder of this article describes how to use Promela to debug parallel algorithms, starting with simple examples and progressing to more complex uses.

### 12.1.1.1 Promela Warm-Up: Non-Atomic Increment

Figure 12.1 demonstrates the textbook race condition resulting from non-atomic increment. Line 1 defines the number of processes to run (we will vary this to see the effect on state space), line 3 defines the counter, and line 4 is used to implement the assertion that appears on lines 29-39.

Lines 6-13 define a process that increments the counter non-atomically. The argument `me` is the process number, set by the initialization block later in the code. Because simple Promela statements are each assumed atomic, we must break the increment into the two statements on lines 10-11. The assignment on line 12 marks the process's completion. Because the Spin system will fully search

the state space, including all possible sequences of states, there is no need for the loop that would be used for conventional testing.

Lines 15-40 are the initialization block, which is executed first. Lines 19-28 actually do the initialization, while lines 29-39 perform the assertion. Both are atomic blocks in order to avoid unnecessarily increasing the state space: because they are not part of the algorithm proper, we lose no verification coverage by making them atomic.

The `do-od` construct on lines 21-27 implements a Promela loop, which can be thought of as a C `for (;;)` loop containing a `switch` statement that allows expressions in case labels. The condition blocks (prefixed by `::`) are scanned non-deterministically, though in this case only one of the conditions can possibly hold at a given time. The first block of the `do-od` from lines 22-25 initializes the `i`-th incrementer's progress cell, runs the `i`-th incrementer's process, and then increments the variable `i`. The second block of the `do-od` on line 26 exits the loop once these processes have been started.

The atomic block on lines 29-39 also contains a similar `do-od` loop that sums up the progress counters. The `assert()` statement on line 38 verifies that if all processes have been completed, then all counts have been correctly recorded.

You can build and run this program as follows:

```

spin -a increment.spin # Translate the model to C
cc -DSAFETY -o pan pan.c # Compile the model
./pan # Run the model

```

This will produce output as shown in Figure 12.2. The first line tells us that our assertion was violated (as expected given the non-atomic increment!). The second line that a `trail` file was written describing how the assertion was violated. The “Warning” line reiterates that all was not well with our model. The second paragraph describes the type of state-search being carried out, in this case for assertion violations and invalid end states. The third paragraph gives state-size statistics: this small model had only 45 states. The final line shows memory usage.

The `trail` file may be rendered human-readable as follows:

```

spin -t -p increment.spin

```

This gives the output shown in Figure 12.3. As can be seen, the first portion of the `init` block created both incrementer processes, both of which first fetched the counter, then both incremented and stored it, losing a count. The assertion then triggered, after which the global

```

pan: assertion violated ((sum<2) || (counter==2)) (at depth 20)
pan: wrote increment.spin.trail
(Spin Version 4.2.5 -- 2 April 2005)
Warning: Search not completed
    + Partial Order Reduction
Full statespace search for:
    never claim          - (none specified)
    assertion violations + 
    cycle checks          - (disabled by -DSAFETY)
    invalid end states   + 
State-vector 40 byte, depth reached 22, errors: 1
    45 states, stored
    13 states, matched
    58 transitions (= stored+matched)
    51 atomic steps
hash conflicts: 0 (resolved)
2.622  memory usage (Mbyte)

```

Figure 12.2: Non-Atomic Increment spin Output

```

Starting :init: with pid 0
1: proc 0 (:init:) line 20 "increment.spin" (state 1) [i = 0]
2: proc 0 (:init:) line 22 "increment.spin" (state 2) [((i<2))]
2: proc 0 (:init:) line 23 "increment.spin" (state 3) [progress[i] = 0]
Starting incrementer with pid 1
3: proc 0 (:init:) line 24 "increment.spin" (state 4) [(run incrementer(i))]
3: proc 0 (:init:) line 25 "increment.spin" (state 5) [i = (i+1)]
4: proc 0 (:init:) line 22 "increment.spin" (state 2) [((i<2))]
4: proc 0 (:init:) line 23 "increment.spin" (state 3) [progress[i] = 0]
Starting incrementer with pid 2
5: proc 0 (:init:) line 24 "increment.spin" (state 4) [(run incrementer(i))]
5: proc 0 (:init:) line 25 "increment.spin" (state 5) [i = (i+1)]
6: proc 0 (:init:) line 26 "increment.spin" (state 6) [((i>=2))]
7: proc 0 (:init:) line 21 "increment.spin" (state 10) [break]
8: proc 2 (incrementer) line 10 "increment.spin" (state 1) [temp = counter]
9: proc 1 (incrementer) line 10 "increment.spin" (state 1) [temp = counter]
10: proc 2 (incrementer) line 11 "increment.spin" (state 2) [counter = (temp+1)]
11: proc 2 (incrementer) line 12 "increment.spin" (state 3) [progress[me] = 1]
12: proc 2 terminates
13: proc 1 (incrementer) line 11 "increment.spin" (state 2) [counter = (temp+1)]
14: proc 1 (incrementer) line 12 "increment.spin" (state 3) [progress[me] = 1]
15: proc 1 terminates
16: proc 0 (:init:) line 30 "increment.spin" (state 12) [i = 0]
16: proc 0 (:init:) line 31 "increment.spin" (state 13) [sum = 0]
17: proc 0 (:init:) line 33 "increment.spin" (state 14) [((i<2))]
17: proc 0 (:init:) line 34 "increment.spin" (state 15) [sum = (sum+progress[i])]
17: proc 0 (:init:) line 35 "increment.spin" (state 16) [i = (i+1)]
18: proc 0 (:init:) line 33 "increment.spin" (state 14) [((i<2))]
18: proc 0 (:init:) line 34 "increment.spin" (state 15) [sum = (sum+progress[i])]
18: proc 0 (:init:) line 35 "increment.spin" (state 16) [i = (i+1)]
19: proc 0 (:init:) line 36 "increment.spin" (state 17) [((i>=2))]
20: proc 0 (:init:) line 32 "increment.spin" (state 21) [break]
spin: line 38 "increment.spin", Error: assertion violated
spin: text of failed assertion: assert(((sum<2) || (counter==2)))
21: proc 0 (:init:) line 38 "increment.spin" (state 22) [assert(((sum<2) || (counter==2)))]
spin: trail ends after 21 steps
#processes: 1
    counter = 1
    progress[0] = 1
    progress[1] = 1
21: proc 0 (:init:) line 40 "increment.spin" (state 24) <valid end state>
3 processes created

```

Figure 12.3: Non-Atomic Increment Error Trail

# incrementers	# states	megabytes
1	11	2.6
2	52	2.6
3	372	2.6
4	3,496	2.7
5	40,221	5.0
6	545,720	40.5
7	8,521,450	652.7

Table 12.1: Memory Usage of Increment Model

state is displayed.

### 12.1.1.2 Promela Warm-Up: Atomic Increment

```

1 proctype incrementer(byte me)
2 {
3     int temp;
4
5     atomic {
6         temp = counter;
7         counter = temp + 1;
8     }
9     progress[me] = 1;
10 }

```

Figure 12.4: Promela Code for Atomic Increment

```

(Spin Version 4.2.5 -- 2 April 2005)
+ Partial Order Reduction
Full statespace search for:
    never claim           - (none specified)
    assertion violations   +
    cycle checks           - (disabled by -DSAFETY)
    invalid end states    +
State-vector 40 byte, depth reached 20, errors: 0
    52 states, stored
    21 states, matched
    73 transitions (= stored+matched)
    66 atomic steps
hash conflicts: 0 (resolved)
2.622  memory usage (Mbyte)
unreached in proctype incrementer
    (0 of 5 states)
unreached in proctype :init:
    (0 of 24 states)

```

Figure 12.5: Atomic Increment spin Output

It is easy to fix this example by placing the body of the incrementer processes in an atomic blocks as shown in Figure 12.4. One could also have simply replaced the pair of statements with `counter = counter + 1`, because Promela statements are atomic. Either way, running this modified model gives us an error-free traversal of the state space, as shown in Figure 12.5.

Table 12.1 shows the number of states and memory consumed as a function of number of incrementers modeled (by redefining NUMPROCS):

Running unnecessarily large models is thus subtly discouraged, although 652MB is well within the limits of modern desktop and laptop machines.

With this example under our belt, let's take a closer look at the commands used to analyze Promela models and then look at more elaborate examples.

### 12.1.2 How to Use Promela

Given a source file `qrcu.spin`, one can use the following commands:

- `spin -a qrcu.spin` Create a file `pan.c` that fully searches the state machine.
- `cc -DSAFETY -o pan pan.c` Compile the generated state-machine search. The `-DSAFETY` generates optimizations that are appropriate if you have only assertions (and perhaps `never` statements). If you have liveness, fairness, or forward-progress checks, you may need to compile without `-DSAFETY`. If you leave off `-DSAFETY` when you could have used it, the program will let you know.

The optimizations produced by `-DSAFETY` greatly speed things up, so you should use it when you can. An example situation where you cannot use `-DSAFETY` is when checking for livelocks (AKA “non-progress cycles”) via `-DNP`.

- `./pan` This actually searches the state space. The number of states can reach into the tens of millions with very small state machines, so you will need a machine with large memory. For example, `qrcu.spin` with 3 readers and 2 updaters required 2.7GB of memory.

If you aren't sure whether your machine has enough memory, run `top` in one window and `./pan` in another. Keep the focus on the `./pan` window so that you can quickly kill execution if need be. As soon as CPU time drops much below 100%, kill `./pan`. If you have removed focus from the window running `./pan`, you may wait a long time for the windowing system to grab enough memory to do anything for you.

Don't forget to capture the output, especially if you are working on a remote machine,

If your model includes forward-progress checks, you will likely need to enable “weak fairness” via the `-f`

command-line argument to `./pan`. If your forward-progress checks involve `accept` labels, you will also need the `-a` argument.

- `spin -t -p qrcu.spin` Given `trail` file output by a run that encountered an error, output the sequence of steps leading to that error. The `-g` flag will also include the values of changed global variables, and the `-l` flag will also include the values of changed local variables.

### 12.1.2.1 Promela Peculiarities

Although all computer languages have underlying similarities, Promela will provide some surprises to people used to coding in C, C++, or Java.

1. In C, “;” terminates statements. In Promela it separates them. Fortunately, more recent versions of Spin have become much more forgiving of “extra” semicolons.
2. Promela’s looping construct, the `do` statement, takes conditions. This `do` statement closely resembles a looping `if-then-else` statement.
3. In C’s `switch` statement, if there is no matching case, the whole statement is skipped. In Promela’s equivalent, confusingly called `if`, if there is no matching guard expression, you get an error without a recognizable corresponding error message. So, if the error output indicates an innocent line of code, check to see if you left out a condition from an `if` or `do` statement.
4. When creating stress tests in C, one usually races suspect operations against each other repeatedly. In Promela, one instead sets up a single race, because Promela will search out all the possible outcomes from that single race. Sometimes you do need to loop in Promela, for example, if multiple operations overlap, but doing so greatly increases the size of your state space.
5. In C, the easiest thing to do is to maintain a loop counter to track progress and terminate the loop. In Promela, loop counters must be avoided like the plague because they cause the state space to explode. On the other hand, there is no penalty for infinite loops in Promela as long as none of the variables monotonically increase or decrease—Promela will figure out how many passes through the loop really

matter, and automatically prune execution beyond that point.

6. In C torture-test code, it is often wise to keep per-task control variables. They are cheap to read, and greatly aid in debugging the test code. In Promela, per-task control variables should be used only when there is no other alternative. To see this, consider a 5-task verification with one bit each to indicate completion. This gives 32 states. In contrast, a simple counter would have only six states, more than a five-fold reduction. That factor of five might not seem like a problem, at least not until you are struggling with a verification program possessing more than 150 million states consuming more than 10GB of memory!
7. One of the most challenging things both in C torture-test code and in Promela is formulating good assertions. Promela also allows `never` claims that act sort of like an assertion replicated between every line of code.
8. Dividing and conquering is extremely helpful in Promela in keeping the state space under control. Splitting a large model into two roughly equal halves will result in the state space of each half being roughly the square root of the whole. For example, a million-state combined model might reduce to a pair of thousand-state models. Not only will Promela handle the two smaller models much more quickly with much less memory, but the two smaller algorithms are easier for people to understand.

### 12.1.2.2 Promela Coding Tricks

Promela was designed to analyze protocols, so using it on parallel programs is a bit abusive. The following tricks can help you to abuse Promela safely:

1. Memory reordering. Suppose you have a pair of statements copying globals `x` and `y` to locals `r1` and `r2`, where ordering matters (e.g., unprotected by locks), but where you have no memory barriers. This can be modeled in Promela as follows:

```

1 if
2 :: 1 -> r1 = x;
3   r2 = y
4 :: 1 -> r2 = y;
5   r1 = x
6 fi

```

```

1 i = 0;
2 sum = 0;
3 do
4 :: i < N_QRCU_READERS ->
5 sum = sum + (readerstart[i] == 1 &&
6 readerprogress[i] == 1);
7 i++
8 :: i >= N_QRCU_READERS ->
9 assert(sum == 0);
10 break
11 od

```

Figure 12.6: Complex Promela Assertion

```

1 atomic {
2 i = 0;
3 sum = 0;
4 do
5 :: i < N_QRCU_READERS ->
6 sum = sum + (readerstart[i] == 1 &&
7 readerprogress[i] == 1);
8 i++
9 :: i >= N_QRCU_READERS ->
10 assert(sum == 0);
11 break
12 od
13 }

```

Figure 12.7: Atomic Block for Complex Promela Assertion

The two branches of the `if` statement will be selected nondeterministically, since they both are available. Because the full state space is searched, *both* choices will eventually be made in all cases.

Of course, this trick will cause your state space to explode if used too heavily. In addition, it requires you to anticipate possible reorderings.

2. State reduction. If you have complex assertions, evaluate them under `atomic`. After all, they are not part of the algorithm. One example of a complex assertion (to be discussed in more detail later) is as shown in Figure 12.6.

There is no reason to evaluate this assertion non-atomically, since it is not actually part of the algorithm. Because each statement contributes to state, we can reduce the number of useless states by enclosing it in an `atomic` block as shown in Figure 12.7

3. Promela does not provide functions. You must instead use C preprocessor macros. However, you must use them carefully in order to avoid combinatorial explosion.

Now we are ready for more complex examples.

```

1 #define spin_lock(mutex) \
2 do \
3 :: 1 -> atomic { \
4 if \
5 :: mutex == 0 -> \
6 mutex = 1; \
7 break \
8 :: else -> skip \
9 fi \
10 } \
11 od
12
13 #define spin_unlock(mutex) \
14 mutex = 0

```

Figure 12.8: Promela Code for Spinlock

### 12.1.3 Promela Example: Locking

Since locks are generally useful, `spin_lock()` and `spin_unlock()` macros are provided in `lock.h`, which may be included from multiple Promela models, as shown in Figure 12.8. The `spin_lock()` macro contains an infinite do-od loop spanning lines 2-11, courtesy of the single guard expression of “1” on line 3. The body of this loop is a single atomic block that contains an if-fi statement. The if-fi construct is similar to the do-od construct, except that it takes a single pass rather than looping. If the lock is not held on line 5, then line 6 acquires it and line 7 breaks out of the enclosing do-od loop (and also exits the atomic block). On the other hand, if the lock is already held on line 8, we do nothing (`skip`), and fall out of the if-fi and the atomic block so as to take another pass through the outer loop, repeating until the lock is available.

The `spin_unlock()` macro simply marks the lock as no longer held.

Note that memory barriers are not needed because Promela assumes full ordering. In any given Promela state, all processes agree on both the current state and the order of state changes that caused us to arrive at the current state. This is analogous to the “sequentially consistent” memory model used by a few computer systems (such as MIPS and PA-RISC). As noted earlier, and as will be seen in a later example, weak memory ordering must be explicitly coded.

These macros are tested by the Promela code shown in Figure 12.9. This code is similar to that used to test the increments, with the number of locking processes defined by the `N_LOCKERS` macro definition on line 3. The mutex itself is defined on line 5, an array to track the lock owner on line 6, and line 7 is used by assertion code to verify that only one process holds the lock.

The locker process is on lines 9-18, and simply loops

```

1 #include "lock.h"
2
3 #define N_LOCKERS 3
4
5 bit mutex = 0;
6 bit havelock[N_LOCKERS];
7 int sum;
8
9 proctype locker(byte me)
10 {
11   do
12   :: 1 ->
13     spin_lock(mutex);
14     havelock[me] = 1;
15     havelock[me] = 0;
16     spin_unlock(mutex)
17   od
18 }
19
20 init {
21   int i = 0;
22   int j;
23
24 end: do
25   :: i < N_LOCKERS ->
26     havelock[i] = 0;
27     run locker(i);
28     i++
29   :: i >= N_LOCKERS ->
30     sum = 0;
31     j = 0;
32     atomic {
33       do
34         :: j < N_LOCKERS ->
35           sum = sum + havelock[j];
36           j = j + 1
37         :: j >= N_LOCKERS ->
38           break
39       od
40     }
41     assert(sum <= 1);
42     break
43   od
44 }

```

Figure 12.9: Promela Code to Test Spinlocks

forever acquiring the lock on line 13, claiming it on line 14, unclaiming it on line 15, and releasing it on line 16.

The init block on lines 20-44 initializes the current locker's havelock array entry on line 26, starts the current locker on line 27, and advances to the next locker on line 28. Once all locker processes are spawned, the do-od loop moves to line 29, which checks the assertion. Lines 30 and 31 initialize the control variables, lines 32-40 atomically sum the havelock array entries, line 41 is the assertion, and line 42 exits the loop.

We can run this model by placing the above two code fragments into files named `lock.h` and `lock.spin`, respectively, and then running the following commands:

```

spin -a lock.spin
cc -DSAFETY -o pan pan.c
./pan

```

```

(Spin Version 4.2.5 -- 2 April 2005)
+ Partial Order Reduction
Full statespace search for:
  never claim          - (none specified)
  assertion violations + 
  cycle checks          - (disabled by -DSAFETY)
  invalid end states   + 
State-vector 40 byte, depth reached 357, errors: 0
  564 states, stored
  929 states, matched
  1493 transitions (= stored+matched)
  368 atomic steps
hash conflicts: 0 (resolved)
2.622 memory usage (Mbyte)
unreached in proctype locker
  line 18, state 20, "-end-"
  (1 of 20 states)
unreached in proctype :init:
  (0 of 22 states)

```

Figure 12.10: Output for Spinlock Test

The output will look something like that shown in Figure 12.10. As expected, this run has no assertion failures (“errors: 0”).

**Quick Quiz 12.1:** Why is there an unreached statement in `locker`? After all, isn't this a *full* state-space search? ■

**Quick Quiz 12.2:** What are some Promela code-style issues with this example? ■

### 12.1.4 Promela Example: QRCU

This final example demonstrates a real-world use of Promela on Oleg Nesterov's QRCU [Nes06a, Nes06b], but modified to speed up the `synchronize_qrcu()` fastpath.

But first, what is QRCU?

QRCU is a variant of SRCU [McK06] that trades somewhat higher read overhead (atomic increment and decrement on a global variable) for extremely low grace-period latencies. If there are no readers, the grace period will be detected in less than a microsecond, compared to the multi-millisecond grace-period latencies of most other RCU implementations.

1. There is a `qrcu_struct` that defines a QRCU domain. Like SRCU (and unlike other variants of RCU) QRCU's action is not global, but instead focused on the specified `qrcu_struct`.
2. There are `qrcu_read_lock()` and `qrcu_read_unlock()` primitives that delimit QRCU read-side critical sections. The corresponding `qrcu_struct` must be passed into these primitives, and the return value from

`rcu_read_lock()` must be passed to `rcu_read_unlock()`.

For example:

```
idx = qrcu_read_lock(&my_qrcu_struct);
/* read-side critical section. */
qrcu_read_unlock(&my_qrcu_struct, idx);
```

3. There is a `synchronize_qrcu()` primitive that blocks until all pre-existing QRCU read-side critical sections complete, but, like SRCU's `synchronize_srcu()`, QRCU's `synchronize_qrcu()` need wait only for those read-side critical sections that are using the same `qrcu_struct`.

For example, `synchronize_qrcu(&your_qrcu_struct)` would *not* need to wait on the earlier QRCU read-side critical section. In contrast, `synchronize_qrcu(&my_qrcu_struct)` *would* need to wait, since it shares the same `qrcu_struct`.

A Linux-kernel patch for QRCU has been produced [McK07b], but has not yet been included in the Linux kernel as of April 2008.

```
1 #include "lock.h"
2
3 #define N_QRCU_READERS 2
4 #define N_QRCU_UPDATER 2
5
6 bit idx = 0;
7 byte ctr[2];
8 byte readerprogress[N_QRCU_READERS];
9 bit mutex = 0;
```

Figure 12.11: QRCU Global Variables

Returning to the Promela code for QRCU, the global variables are as shown in Figure 12.11. This example uses locking, hence including `lock.h`. Both the number of readers and writers can be varied using the two `#define` statements, giving us not one but two ways to create combinatorial explosion. The `idx` variable controls which of the two elements of the `ctr` array will be used by readers, and the `readerprogress` variable allows an assertion to determine when all the readers are finished (since a QRCU update cannot be permitted to complete until all pre-existing readers have completed their QRCU read-side critical sections). The `readerprogress` array elements have values as follows, indicating the state of the corresponding reader:

1. 0: not yet started.

2. 1: within QRCU read-side critical section.

3. 2: finished with QRCU read-side critical section.

Finally, the `mutex` variable is used to serialize updaters' slowpaths.

```
1 proctype qrcu_reader(byte me)
2 {
3     int myidx;
4
5     do
6     :: 1 ->
7         myidx = idx;
8         atomic {
9             if
10                :: ctr[myidx] > 0 ->
11                    ctr[myidx]++;
12                    break
13                :: else -> skip
14            fi
15        }
16    od;
17    readerprogress[me] = 1;
18    readerprogress[me] = 2;
19    atomic { ctr[myidx]-- }
20 }
```

Figure 12.12: QRCU Reader Process

QRCU readers are modeled by the `qrcu_reader()` process shown in Figure 12.12. A do-od loop spans lines 5-16, with a single guard of “1” on line 6 that makes it an infinite loop. Line 7 captures the current value of the global index, and lines 8-15 atomically increment it (and break from the infinite loop) if its value was non-zero (`atomic_inc_not_zero()`). Line 17 marks entry into the RCU read-side critical section, and line 18 marks exit from this critical section, both lines for the benefit of the `assert()` statement that we shall encounter later. Line 19 atomically decrements the same counter that we incremented, thereby exiting the RCU read-side critical section.

```
1 #define sum_unordered \
2     atomic { \
3         do \
4             :: 1 -> \
5                 sum = ctr[0]; \
6                 i = 1; \
7                 break \
8             :: 1 -> \
9                 sum = ctr[1]; \
10                i = 0; \
11                break \
12            od; \
13        } \
14     sum = sum + ctr[i]
```

Figure 12.13: QRCU Unordered Summation

The C-preprocessor macro shown in Figure 12.13 sums the pair of counters so as to emulate weak memory or-

dering. Lines 2-13 fetch one of the counters, and line 14 fetches the other of the pair and sums them. The atomic block consists of a single do-od statement. This do-od statement (spanning lines 3-12) is unusual in that it contains two unconditional branches with guards on lines 4 and 8, which causes Promela to non-deterministically choose one of the two (but again, the full state-space search causes Promela to eventually make all possible choices in each applicable situation). The first branch fetches the zero-th counter and sets *i* to 1 (so that line 14 will fetch the first counter), while the second branch does the opposite, fetching the first counter and setting *i* to 0 (so that line 14 will fetch the second counter).

**Quick Quiz 12.3:** Is there a more straightforward way to code the do-od statement? ■

With the `sum_unordered` macro in place, we can now proceed to the update-side process shown in Figure. The update-side process repeats indefinitely, with the corresponding do-od loop ranging over lines 7-57. Each pass through the loop first snapshots the global `readerprogress` array into the local `readerstart` array on lines 12-21. This snapshot will be used for the assertion on line 53. Line 23 invokes `sum_unordered`, and then lines 24-27 re-invoke `sum_unordered` if the fastpath is potentially usable.

Lines 28-40 execute the slowpath code if need be, with lines 30 and 38 acquiring and releasing the update-side lock, lines 31-33 flipping the index, and lines 34-37 waiting for all pre-existing readers to complete.

Lines 44-56 then compare the current values in the `readerprogress` array to those collected in the `readerstart` array, forcing an assertion failure should any readers that started before this update still be in progress.

**Quick Quiz 12.4:** Why are there atomic blocks at lines 12-21 and lines 44-56, when the operations within those atomic blocks have no atomic implementation on any current production microprocessor? ■

**Quick Quiz 12.5:** Is the re-summing of the counters on lines 24-27 *really* necessary? ■

All that remains is the initialization block shown in Figure 12.15. This block simply initializes the counter pair on lines 5-6, spawns the reader processes on lines 7-14, and spawns the updater processes on lines 15-21. This is all done within an atomic block to reduce state space.

```

1 proctype qrcu_updater(byte me)
2 {
3     int i;
4     byte readerstart[N_QRCU_READERS];
5     int sum;
6
7     do
8     :: 1 ->
9
10    /* Snapshot reader state. */
11
12    atomic {
13        i = 0;
14        do
15            :: i < N_QRCU_READERS ->
16            readerstart[i] = readerprogress[i];
17            i++
18            :: i >= N_QRCU_READERS ->
19            break
20        od
21    }
22
23    sum_unordered;
24    if
25    :: sum <= 1 -> sum_unordered
26    :: else -> skip
27    fi;
28    if
29    :: sum > 1 ->
30        spin_lock(mutex);
31        atomic { ctr[!idx]++ }
32        idx = !idx;
33        atomic { ctr[!idx]-- }
34        do
35            :: ctr[!idx] > 0 -> skip
36            :: ctr[!idx] == 0 -> break
37            od;
38            spin_unlock(mutex);
39            :: else -> skip
40        fi;
41
42    /* Verify reader progress. */
43
44    atomic {
45        i = 0;
46        sum = 0;
47        do
48            :: i < N_QRCU_READERS ->
49            sum = sum + (readerstart[i] == 1 &&
50                           readerprogress[i] == 1);
51            i++
52            :: i >= N_QRCU_READERS ->
53            assert(sum == 0);
54            break
55        od
56    }
57    od
58 }
```

Figure 12.14: QRCU Updater Process

```

1 init {
2     int i;
3
4     atomic {
5         ctr[idx] = 1;
6         ctr[!idx] = 0;
7         i = 0;
8         do
9             :: i < N_QRCU_READERS ->
10            readerprogress[i] = 0;
11            run qrcu_reader(i);
12            i++
13            :: i >= N_QRCU_READERS -> break
14        od;
15        i = 0;
16        do
17            :: i < N_QRCU_UPDATORS ->
18            run qrcu_updater(i);
19            i++
20            :: i >= N_QRCU_UPDATORS -> break
21        od
22    }
23 }

```

Figure 12.15: QRCU Initialization Process

updaters	readers	# states	MB
1	1	376	2.6
1	2	6,177	2.9
1	3	82,127	7.5
2	1	29,399	4.5
2	2	1,071,180	75.4
2	3	33,866,700	2,715.2
3	1	258,605	22.3
3	2	169,533,000	14,979.9

Table 12.2: Memory Usage of QRCU Model

### 12.1.4.1 Running the QRCU Example

To run the QRCU example, combine the code fragments in the previous section into a single file named `qrcu.spin`, and place the definitions for `spin_lock()` and `spin_unlock()` into a file named `lock.h`. Then use the following commands to build and run the QRCU model:

```

spin -a qrcu.spin
cc -DSAFETY -o pan pan.c
./pan

```

The resulting output shows that this model passes all of the cases shown in Table 12.2. Now, it would be nice to run the case with three readers and three updaters, however, simple extrapolation indicates that this will require on the order of a terabyte of memory best case. So, what to do? Here are some possible approaches:

1. See whether a smaller number of readers and updaters suffice to prove the general case.
2. Manually construct a proof of correctness.

### 3. Use a more capable tool.

### 4. Divide and conquer.

The following sections discuss each of these approaches.

#### 12.1.4.2 How Many Readers and Updaters Are Really Needed?

One approach is to look carefully at the Promela code for `qrcu_updater()` and notice that the only global state change is happening under the lock. Therefore, only one updater at a time can possibly be modifying state visible to either readers or other updaters. This means that any sequences of state changes can be carried out serially by a single updater due to the fact that Promela does a full state-space search. Therefore, at most two updaters are required: one to change state and a second to become confused.

The situation with the readers is less clear-cut, as each reader does only a single read-side critical section then terminates. It is possible to argue that the useful number of readers is limited, due to the fact that the fastpath must see at most a zero and a one in the counters. This is a fruitful avenue of investigation, in fact, it leads to the full proof of correctness described in the next section.

#### 12.1.4.3 Alternative Approach: Proof of Correctness

An informal proof [McK07b] follows:

1. For `synchronize_qrcu()` to exit too early, then by definition there must have been at least one reader present during `synchronize_qrcu()`'s full execution.
2. The counter corresponding to this reader will have been at least 1 during this time interval.
3. The `synchronize_qrcu()` code forces at least one of the counters to be at least 1 at all times.
4. Therefore, at any given point in time, either one of the counters will be at least 2, or both of the counters will be at least one.
5. However, the `synchronize_qrcu()` fastpath code can read only one of the counters at a given time. It is therefore possible for the fastpath code to fetch the first counter while zero, but to race with a counter flip so that the second counter is seen as one.

6. There can be at most one reader persisting through such a race condition, as otherwise the sum would be two or greater, which would cause the updater to take the slowpath.
7. But if the race occurs on the fastpath's first read of the counters, and then again on its second read, there have to have been two counter flips.
8. Because a given updater flips the counter only once, and because the update-side lock prevents a pair of updaters from concurrently flipping the counters, the only way that the fastpath code can race with a flip twice is if the first updater completes.
9. But the first updater will not complete until after all pre-existing readers have completed.
10. Therefore, if the fastpath races with a counter flip twice in succession, all pre-existing readers must have completed, so that it is safe to take the fastpath.

Of course, not all parallel algorithms have such simple proofs. In such cases, it may be necessary to enlist more capable tools.

#### 12.1.4.4 Alternative Approach: More Capable Tools

Although Promela and Spin are quite useful, much more capable tools are available, particularly for verifying hardware. This means that if it is possible to translate your algorithm to the hardware-design VHDL language, as it often will be for low-level parallel algorithms, then it is possible to apply these tools to your code (for example, this was done for the first realtime RCU algorithm). However, such tools can be quite expensive.

Although the advent of commodity multiprocessing might eventually result in powerful free-software model-checkers featuring fancy state-space-reduction capabilities, this does not help much in the here and now.

As an aside, there are Spin features that support approximate searches that require fixed amounts of memory, however, I have never been able to bring myself to trust approximations when verifying parallel algorithms.

Another approach might be to divide and conquer.

#### 12.1.4.5 Alternative Approach: Divide and Conquer

It is often possible to break down a larger parallel algorithm into smaller pieces, which can then be proven separately. For example, a 10-billion-state model might be broken into a pair of 100,000-state models. Taking

this approach not only makes it easier for tools such as Promela to verify your algorithms, it can also make your algorithms easier to understand.

#### 12.1.4.6 Is QRCU Really Correct?

Is QRCU really correct? We have a Promela-based mechanical proof and a by-hand proof that both say that it is. However, a recent paper by Alglave et al. [AKT13] says otherwise (see Section 5.1 of the paper at the bottom of page 12). Which is it?

I do not know, as I never have been able to track down the code in which Alglave, Kroening, and Tautschig found a flaw, though the authors did point out that the concurrency benchmarks are not necessarily equivalent to the real-world examples that they were derived from. In some sense, it does not matter, as QRCU never was accepted into the Linux kernel, nor to the best of my knowledge was it ever used in any other production software.

However, if you do intend to use QRCU, please take care. Its proofs of correctness might or might not themselves be correct. Which is one reason why formal verification is unlikely to completely replace testing.

**Quick Quiz 12.6:** Given that we have two independent proofs of correctness for the QRCU algorithm described herein, and given that the proof of incorrectness covers what is likely a different algorithm, why is there any room for doubt? ■

#### 12.1.5 Promela Parable: dynticks and Pre-emptible RCU

In early 2008, a preemptible variant of RCU was accepted into mainline Linux in support of real-time workloads, a variant similar to the RCU implementations in the -rt patchset [Mol05] since August 2005. Preemptible RCU is needed for real-time workloads because older RCU implementations disable preemption across RCU read-side critical sections, resulting in excessive real-time latencies.

However, one disadvantage of the older -rt implementation was that each grace period requires work to be done on each CPU, even if that CPU is in a low-power “dynticks-idle” state, and thus incapable of executing RCU read-side critical sections. The idea behind the dynticks-idle state is that idle CPUs should be physically powered down in order to conserve energy. In short, preemptible RCU can disable a valuable energy-conservation feature of recent Linux kernels. Although Josh Triplett and Paul McKenney had discussed some approaches for allowing CPUs to remain in low-power state throughout an RCU

grace period (thus preserving the Linux kernel’s ability to conserve energy), matters did not come to a head until Steve Rostedt integrated a new dyntick implementation with preemptible RCU in the -rt patchset.

This combination caused one of Steve’s systems to hang on boot, so in October, Paul coded up a dynticks-friendly modification to preemptible RCU’s grace-period processing. Steve coded up `rcu_irq_enter()` and `rcu_irq_exit()` interfaces called from the `irq_enter()` and `irq_exit()` interrupt entry/exit functions. These `rcu_irq_enter()` and `rcu_irq_exit()` functions are needed to allow RCU to reliably handle situations where a dynticks-idle CPUs is momentarily powered up for an interrupt handler containing RCU read-side critical sections. With these changes in place, Steve’s system booted reliably, but Paul continued inspecting the code periodically on the assumption that we could not possibly have gotten the code right on the first try.

Paul reviewed the code repeatedly from October 2007 to February 2008, and almost always found at least one bug. In one case, Paul even coded and tested a fix before realizing that the bug was illusory, and in fact in all cases, the “bug” turned out to be illusory.

Near the end of February, Paul grew tired of this game. He therefore decided to enlist the aid of Promela and spin [Hol03], as described in Section 12. The following presents a series of seven increasingly realistic Promela models, the last of which passes, consuming about 40GB of main memory for the state space.

More important, Promela and Spin did find a very subtle bug for me!

**Quick Quiz 12.7:** Yeah, that’s just great! Now, just what am I supposed to do if I don’t happen to have a machine with 40GB of main memory??? ■

Still better would be to come up with a simpler and faster algorithm that has a smaller state space. Even better would be an algorithm so simple that its correctness was obvious to the casual observer!

Section 12.1.5.1 gives an overview of preemptible RCU’s dynticks interface, Section 12.1.6, and Section 12.1.6.8 lists lessons (re)learned during this effort.

### 12.1.5.1 Introduction to Preemptible RCU and dynticks

The per-CPU `dynticks_progress_counter` variable is central to the interface between dynticks and preemptible RCU. This variable has an even value whenever the corresponding CPU is in dynticks-idle mode, and an

odd value otherwise. A CPU exits dynticks-idle mode for the following three reasons:

1. to start running a task,
2. when entering the outermost of a possibly nested set of interrupt handlers, and
3. when entering an NMI handler.

Preemptible RCU’s grace-period machinery samples the value of the `dynticks_progress_counter` variable in order to determine when a dynticks-idle CPU may safely be ignored.

The following three sections give an overview of the task interface, the interrupt/NMI interface, and the use of the `dynticks_progress_counter` variable by the grace-period machinery.

#### 12.1.5.2 Task Interface

When a given CPU enters dynticks-idle mode because it has no more tasks to run, it invokes `rcu_enter_nohz()`:

```
1 static inline void rcu_enter_nohz(void)
2 {
3     mb();
4     __get_cpu_var(dynticks_progress_counter)++;
5     WARN_ON(__get_cpu_var(dynticks_progress_counter) &
6             0x1);
7 }
```

This function simply increments `dynticks_progress_counter` and checks that the result is even, but first executing a memory barrier to ensure that any other CPU that sees the new value of `dynticks_progress_counter` will also see the completion of any prior RCU read-side critical sections.

Similarly, when a CPU that is in dynticks-idle mode prepares to start executing a newly runnable task, it invokes `rcu_exit_nohz`:

```
1 static inline void rcu_exit_nohz(void)
2 {
3     __get_cpu_var(dynticks_progress_counter)++;
4     mb();
5     WARN_ON(!(__get_cpu_var(dynticks_progress_counter) &
6               0x1));
7 }
```

This function again increments `dynticks_progress_counter`, but follows it with a memory barrier to ensure that if any other CPU sees the result of any subsequent RCU read-side critical section, then that other CPU will also see the incremented

value of `dynticks_progress_counter`. Finally, `rcu_exit_nohz()` checks that the result of the increment is an odd value.

The `rcu_enter_nohz()` and `rcu_exit_nohz` functions handle the case where a CPU enters and exits dynticks-idle mode due to task execution, but does not handle interrupts, which are covered in the following section.

### 12.1.5.3 Interrupt Interface

The `rcu_irq_enter()` and `rcu_irq_exit()` functions handle interrupt/NMI entry and exit, respectively. Of course, nested interrupts must also be properly accounted for. The possibility of nested interrupts is handled by a second per-CPU variable, `rcu_update_flag`, which is incremented upon entry to an interrupt or NMI handler (in `rcu_irq_enter()`) and is decremented upon exit (in `rcu_irq_exit()`). In addition, the pre-existing `in_interrupt()` primitive is used to distinguish between an outermost or a nested interrupt/NMI.

Interrupt entry is handled by the `rcu_irq_enter` shown below:

```

1 void rcu_irq_enter(void)
2 {
3     int cpu = smp_processor_id();
4
5     if (per_cpu(rcu_update_flag, cpu))
6         per_cpu(rcu_update_flag, cpu)++;
7     if (!in_interrupt() &&
8         (per_cpu(dynticks_progress_counter,
9                  cpu) & 0x1) == 0) {
10        per_cpu(dynticks_progress_counter, cpu)++;
11        smp_mb();
12        per_cpu(rcu_update_flag, cpu)++;
13    }
14 }
```

Line 3 fetches the current CPU's number, while lines 5 and 6 increment the `rcu_update_flag` nesting counter if it is already non-zero. Lines 7-9 check to see whether we are the outermost level of interrupt, and, if so, whether `dynticks_progress_counter` needs to be incremented. If so, line 10 increments `dynticks_progress_counter`, line 11 executes a memory barrier, and line 12 increments `rcu_update_flag`. As with `rcu_exit_nohz()`, the memory barrier ensures that any other CPU that sees the effects of an RCU read-side critical section in the interrupt handler (following the `rcu_irq_enter()` invocation) will also see the increment of `dynticks_progress_counter`.

**Quick Quiz 12.8:** Why not simply increment `rcu_update_flag`, and then only increment `dynticks_`

`progress_counter` if the old value of `rcu_update_flag` was zero??? ■

**Quick Quiz 12.9:** But if line 7 finds that we are the outermost interrupt, wouldn't we *always* need to increment `dynticks_progress_counter`? ■

Interrupt exit is handled similarly by `rcu_irq_exit()`:

```

1 void rcu_irq_exit(void)
2 {
3     int cpu = smp_processor_id();
4
5     if (per_cpu(rcu_update_flag, cpu)) {
6         if (--per_cpu(rcu_update_flag, cpu))
7             return;
8         WARN_ON(in_interrupt());
9         smp_mb();
10        per_cpu(dynticks_progress_counter, cpu)++;
11        WARN_ON(per_cpu(dynticks_progress_counter,
12                         cpu) & 0x1);
13    }
14 }
```

Line 3 fetches the current CPU's number, as before. Line 5 checks to see if the `rcu_update_flag` is non-zero, returning immediately (via falling off the end of the function) if not. Otherwise, lines 6 through 12 come into play. Line 6 decrements `rcu_update_flag`, returning if the result is not zero. Line 8 verifies that we are indeed leaving the outermost level of nested interrupts, line 9 executes a memory barrier, line 10 increments `dynticks_progress_counter`, and lines 11 and 12 verify that this variable is now even. As with `rcu_enter_nohz()`, the memory barrier ensures that any other CPU that sees the increment of `dynticks_progress_counter` will also see the effects of an RCU read-side critical section in the interrupt handler (preceding the `rcu_irq_exit()` invocation).

These two sections have described how the `dynticks_progress_counter` variable is maintained during entry to and exit from dynticks-idle mode, both by tasks and by interrupts and NMIs. The following section describes how this variable is used by preemptible RCU's grace-period machinery.

### 12.1.5.4 Grace-Period Interface

Of the four preemptible RCU grace-period states shown in Figure 12.16, only the `rcu_try_flip_waitack_state()` and `rcu_try_flip_waitmb_state()` states need to wait for other CPUs to respond.

Of course, if a given CPU is in dynticks-idle state, we shouldn't wait for it. Therefore, just before entering one of these two states, the preceding state takes a snapshot of each CPU's `dynticks_progress_counter`

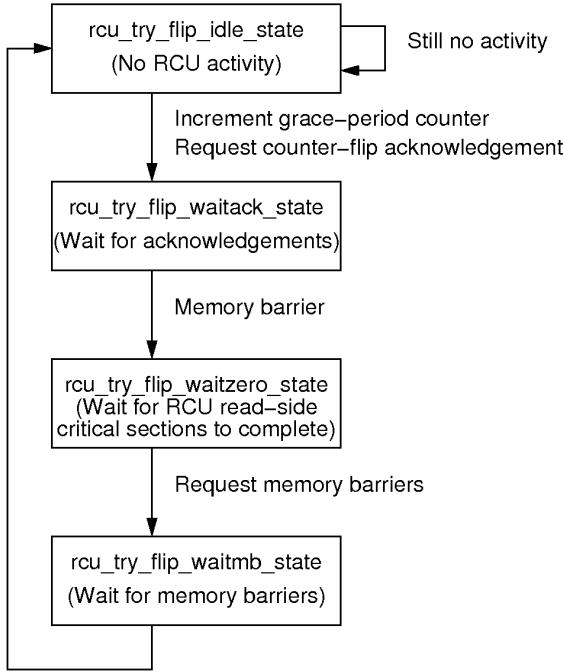


Figure 12.16: Preemptible RCU State Machine

variable, placing the snapshot in another per-CPU variable, `rcu_dyntick_snapshot`. This is accomplished by invoking `dyntick_save_progress_counter`, shown below:

```

1 static void dyntick_save_progress_counter(int cpu)
2 {
3     per_cpu(rcu_dyntick_snapshot, cpu) =
4         per_cpu(dynticks_progress_counter, cpu);
5 }
  
```

The `rcu_try_flip_waitack_state()` state invokes `rcu_try_flip_waitack_needed()`, shown below:

```

1 static inline int
2 rCU_try_flip_waitack_needed(int cpu)
3 {
4     long curr;
5     long snap;
6
7     curr = per_cpu(dynticks_progress_counter, cpu);
8     snap = per_cpu(rcu_dyntick_snapshot, cpu);
9     smp_mb();
10    if ((curr == snap) && ((curr & 0x1) == 0))
11        return 0;
12    if ((curr - snap) > 2 || (snap & 0x1) == 0)
13        return 0;
14    return 1;
15 }
  
```

Lines 7 and 8 pick up current and snapshot versions of `dynticks_progress_counter`, respectively. The

memory barrier on line 9 ensures that the counter checks in the later `rcu_try_flip_waitzero_state` follow the fetches of these counters. Lines 10 and 11 return zero (meaning no communication with the specified CPU is required) if that CPU has remained in dynticks-idle state since the time that the snapshot was taken. Similarly, lines 12 and 13 return zero if that CPU was initially in dynticks-idle state or if it has completely passed through a dynticks-idle state. In both these cases, there is no way that that CPU could have retained the old value of the grace-period counter. If neither of these conditions hold, line 14 returns one, meaning that the CPU needs to explicitly respond.

For its part, the `rcu_try_flip_waitmb_state` state invokes `rcu_try_flip_waitmb_needed()`, shown below:

```

1 static inline int
2 rCU_try_flip_waitmb_needed(int cpu)
3 {
4     long curr;
5     long snap;
6
7     curr = per_cpu(dynticks_progress_counter, cpu);
8     snap = per_cpu(rcu_dyntick_snapshot, cpu);
9     smp_mb();
10    if ((curr == snap) && ((curr & 0x1) == 0))
11        return 0;
12    if (curr != snap)
13        return 0;
14    return 1;
15 }
  
```

This is quite similar to `rcu_try_flip_waitack_needed`, the difference being in lines 12 and 13, because any transition either to or from dynticks-idle state executes the memory barrier needed by the `rcu_try_flip_waitmb_state()` state.

We now have seen all the code involved in the interface between RCU and the dynticks-idle state. The next section builds up the Promela model used to verify this code.

**Quick Quiz 12.10:** Can you spot any bugs in any of the code in this section? ■

## 12.1.6 Validating Preemptible RCU and dynticks

This section develops a Promela model for the interface between dynticks and RCU step by step, with each of the following sections illustrating one step, starting with the process-level code, adding assertions, interrupts, and finally NMIs.

### 12.1.6.1 Basic Model

This section translates the process-level dynticks entry/exit code and the grace-period processing into Promela [Hol03]. We start with `rcu_exit_nohz()` and `rcu_enter_nohz()` from the 2.6.25-rc4 kernel, placing these in a single Promela process that models exiting and entering dynticks-idle mode in a loop as follows:

```

1 proctype dyntick_nohz()
2 {
3     byte tmp;
4     byte i = 0;
5
6     do
7         :: i >= MAX_DYNTICK_LOOP_NOHZ -> break;
8         :: i < MAX_DYNTICK_LOOP_NOHZ ->
9             tmp = dynticks_progress_counter;
10            atomic {
11                dynticks_progress_counter = tmp + 1;
12                assert((dynticks_progress_counter & 1) == 1);
13            }
14            tmp = dynticks_progress_counter;
15            atomic {
16                dynticks_progress_counter = tmp + 1;
17                assert((dynticks_progress_counter & 1) == 0);
18            }
19            i++;
20        od;
21    }

```

Lines 6 and 20 define a loop. Line 7 exits the loop once the loop counter `i` has exceeded the limit `MAX_DYNTICK_LOOP_NOHZ`. Line 8 tells the loop construct to execute lines 9-19 for each pass through the loop. Because the conditionals on lines 7 and 8 are exclusive of each other, the normal Promela random selection of true conditions is disabled. Lines 9 and 11 model `rcu_exit_nohz()`'s non-atomic increment of `dynticks_progress_counter`, while line 12 models the `WARN_ON()`. The `atomic` construct simply reduces the Promela state space, given that the `WARN_ON()` is not strictly speaking part of the algorithm. Lines 14-18 similarly models the increment and `WARN_ON()` for `rcu_enter_nohz()`. Finally, line 19 increments the loop counter.

Each pass through the loop therefore models a CPU exiting dynticks-idle mode (for example, starting to execute a task), then re-entering dynticks-idle mode (for example, that same task blocking).

**Quick Quiz 12.11:** Why isn't the memory barrier in `rcu_exit_nohz()` and `rcu_enter_nohz()` modeled in Promela? ■

**Quick Quiz 12.12:** Isn't it a bit strange to model `rcu_exit_nohz()` followed by `rcu_enter_nohz()`? Wouldn't it be more natural to instead model entry before exit? ■

The next step is to model the interface to RCU's grace-period processing. For this, we need to model `dyntick_save_progress_counter()`, `rcu_try_flip_waitack_needed()`, `rcu_try_flip_waitmb_needed()`, as well as portions of `rcu_try_flip_waitack()` and `rcu_try_flip_waitmb()`, all from the 2.6.25-rc4 kernel. The following `grace_period()` Promela process models these functions as they would be invoked during a single pass through preemptible RCU's grace-period processing.

```

1 proctype grace_period()
2 {
3     byte curr;
4     byte snap;
5
6     atomic {
7         printf("MDLN = %d\n", MAX_DYNTICK_LOOP_NOHZ);
8         snap = dynticks_progress_counter;
9     }
10    do
11        :: 1 ->
12            atomic {
13                curr = dynticks_progress_counter;
14                if
15                    :: (curr == snap) && ((curr & 1) == 0) ->
16                        break;
17                    :: (curr - snap) > 2 || (snap & 1) == 0 ->
18                        break;
19                    :: 1 -> skip;
20                fi;
21            }
22        od;
23        snap = dynticks_progress_counter;
24    do
25        :: 1 ->
26            atomic {
27                curr = dynticks_progress_counter;
28                if
29                    :: (curr == snap) && ((curr & 1) == 0) ->
30                        break;
31                    :: (curr != snap) ->
32                        break;
33                    :: 1 -> skip;
34                fi;
35            }
36        od;
37    }

```

Lines 6-9 print out the loop limit (but only into the `.trail` file in case of error) and models a line of code from `rcu_try_flip_idle()` and its call to `dyntick_save_progress_counter()`, which takes a snapshot of the current CPU's `dynticks_progress_counter` variable. These two lines are executed atomically to reduce state space.

Lines 10-22 model the relevant code in `rcu_try_flip_waitack()` and its call to `rcu_try_flip_waitack_needed()`. This loop is modeling the grace-period state machine waiting for a counter-flip acknowledgement from each CPU, but only that part that interacts with dynticks-idle CPUs.

Line 23 models a line from `rcu_try_flip_waitzero()` and its call to `dyntick_save_progress_counter()`, again taking a snapshot of the CPU's `dynticks_progress_counter` variable.

Finally, lines 24-36 model the relevant code in `rcu_try_flip_waitack()` and its call to `rcu_try_flip_waitack_needed()`. This loop is modeling the grace-period state-machine waiting for each CPU to execute a memory barrier, but again only that part that interacts with dynticks-idle CPUs.

**Quick Quiz 12.13:** Wait a minute! In the Linux kernel, both `dynticks_progress_counter` and `rcu_dyntick_snapshot` are per-CPU variables. So why are they instead being modeled as single global variables? ■

The resulting model (`dyntickRCU-base.spin`), when run with the `runspin.sh` script, generates 691 states and passes without errors, which is not at all surprising given that it completely lacks the assertions that could find failures. The next section therefore adds safety assertions.

### 12.1.6.2 Validating Safety

A safe RCU implementation must never permit a grace period to complete before the completion of any RCU readers that started before the start of the grace period. This is modeled by a `gp_state` variable that can take on three states as follows:

```
1 #define GP_IDLE      0
2 #define GP_WAITING  1
3 #define GP_DONE      2
4 byte gp_state = GP_DONE;
```

The `grace_period()` process sets this variable as it progresses through the grace-period phases, as shown below:

```
1 proctype grace_period()
2 {
3     byte curr;
4     byte snap;
5
6     gp_state = GP_IDLE;
7     atomic {
8         printf("MDLN = %d\n", MAX_DYNTICK_LOOP_NOHZ);
9         snap = dynticks_progress_counter;
10        gp_state = GP_WAITING;
11    }
12    do
13    :: 1 ->
14        atomic {
15            curr = dynticks_progress_counter;
16            if
17                :: (curr == snap) && ((curr & 1) == 0) ->
```

```
18                break;
19                :: (curr - snap) > 2 || (snap & 1) == 0 ->
20                    break;
21                    :: 1 -> skip;
22                    fi;
23                }
24            od;
25            gp_state = GP_DONE;
26            gp_state = GP_IDLE;
27            atomic {
28                snap = dynticks_progress_counter;
29                gp_state = GP_WAITING;
30            }
31        do
32            :: 1 ->
33                atomic {
34                    curr = dynticks_progress_counter;
35                    if
36                        :: (curr == snap) && ((curr & 1) == 0) ->
37                            break;
38                            :: (curr != snap) ->
39                                break;
40                                :: 1 -> skip;
41                                fi;
42                }
43            od;
44            gp_state = GP_DONE;
45 }
```

Lines 6, 10, 25, 26, 29, and 44 update this variable (combining atomically with algorithmic operations where feasible) to allow the `dyntick_nohz()` process to verify the basic RCU safety property. The form of this verification is to assert that the value of the `gp_state` variable cannot jump from `GP_IDLE` to `GP_DONE` during a time period over which RCU readers could plausibly persist.

**Quick Quiz 12.14:** Given there are a pair of back-to-back changes to `gp_state` on lines 25 and 26, how can we be sure that line 25's changes won't be lost? ■

The `dyntick_nohz()` Promela process implements this verification as shown below:

```
1 proctype dyntick_nohz()
2 {
3     byte tmp;
4     byte i = 0;
5     bit old_gp_idle;
6
7     do
8     :: i >= MAX_DYNTICK_LOOP_NOHZ -> break;
9     :: i < MAX_DYNTICK_LOOP_NOHZ ->
10        tmp = dynticks_progress_counter;
11        atomic {
12            dynticks_progress_counter = tmp + 1;
13            old_gp_idle = (gp_state == GP_IDLE);
14            assert((dynticks_progress_counter & 1) == 1);
15        }
16        atomic {
17            tmp = dynticks_progress_counter;
18            assert(!old_gp_idle ||
19                  gp_state != GP_DONE);
20        }
21        atomic {
22            dynticks_progress_counter = tmp + 1;
23            assert((dynticks_progress_counter & 1) == 0);
24    }
```

```

25     i++;
26     od;
27 }
```

Line 13 sets a new `old_gp_idle` flag if the value of the `gp_state` variable is `GP_IDLE` at the beginning of task execution, and the assertion at lines 18 and 19 fire if the `gp_state` variable has advanced to `GP_DONE` during task execution, which would be illegal given that a single RCU read-side critical section could span the entire intervening time period.

The resulting model (`dyntickRCU-base-s-spin`), when run with the `runspin.sh` script, generates 964 states and passes without errors, which is reassuring. That said, although safety is critically important, it is also quite important to avoid indefinitely stalling grace periods. The next section therefore covers verifying liveness.

### 12.1.6.3 Validating Liveness

Although liveness can be difficult to prove, there is a simple trick that applies here. The first step is to make `dyntick_nohz()` indicate that it is done via a `dyntick_nohz_done` variable, as shown on line 27 of the following:

```

1 proctype dyntick_nohz()
2 {
3     byte tmp;
4     byte i = 0;
5     bit old_gp_idle;
6
7     do
8     :: i >= MAX_DYNTICK_LOOP_NOHZ -> break;
9     :: i < MAX_DYNTICK_LOOP_NOHZ ->
10    tmp = dynticks_progress_counter;
11    atomic {
12        dynticks_progress_counter = tmp + 1;
13        old_gp_idle = (gp_state == GP_IDLE);
14        assert((dynticks_progress_counter & 1) == 1);
15    }
16    atomic {
17        tmp = dynticks_progress_counter;
18        assert(!old_gp_idle || gp_state != GP_DONE);
19    }
20    atomic {
21        dynticks_progress_counter = tmp + 1;
22        assert((dynticks_progress_counter & 1) == 0);
23    }
24    i++;
25    od;
26    dyntick_nohz_done = 1;
27 }
```

With this variable in place, we can add assertions to `grace_period()` to check for unnecessary blockage as follows:

```
1 proctype grace_period()
```

```

2 {
3     byte curr;
4     byte snap;
5     bit shouldexit;
6
7     gp_state = GP_IDLE;
8     atomic {
9         printf("MDLN = %d\n", MAX_DYNTICK_LOOP_NOHZ);
10        shouldexit = 0;
11        snap = dynticks_progress_counter;
12        gp_state = GP_WAITING;
13    }
14    do
15    :: 1 ->
16        atomic {
17            assert(!shouldexit);
18            shouldexit = dyntick_nohz_done;
19            curr = dynticks_progress_counter;
20            if
21                :: (curr == snap) && ((curr & 1) == 0) ->
22                    break;
23                :: (curr - snap) > 2 || (snap & 1) == 0 ->
24                    break;
25                :: else -> skip;
26            fi;
27        }
28    od;
29    gp_state = GP_DONE;
30    gp_state = GP_IDLE;
31    atomic {
32        shouldexit = 0;
33        snap = dynticks_progress_counter;
34        gp_state = GP_WAITING;
35    }
36    do
37    :: 1 ->
38        atomic {
39            assert(!shouldexit);
40            shouldexit = dyntick_nohz_done;
41            curr = dynticks_progress_counter;
42            if
43                :: (curr == snap) && ((curr & 1) == 0) ->
44                    break;
45                :: (curr != snap) ->
46                    break;
47                :: else -> skip;
48            fi;
49        }
50    od;
51    gp_state = GP_DONE;
52 }
```

We have added the `shouldexit` variable on line 5, which we initialize to zero on line 10. Line 17 asserts that `shouldexit` is not set, while line 18 sets `shouldexit` to the `dyntick_nohz_done` variable maintained by `dyntick_nohz()`. This assertion will therefore trigger if we attempt to take more than one pass through the wait-for-counter-flip-acknowledgement loop after `dyntick_nohz()` has completed execution. After all, if `dyntick_nohz()` is done, then there cannot be any more state changes to force us out of the loop, so going through twice in this state means an infinite loop, which in turn means no end to the grace period.

Lines 32, 39, and 40 operate in a similar manner for the second (memory-barrier) loop.

However, running this model

(dyntickRCU-base-sl-busted.spin) results in failure, as line 23 is checking that the wrong variable is even. Upon failure, spin writes out a “trail” file (dyntickRCU-base-sl-busted.spin.trail) file, which records the sequence of states that lead to the failure. Use the `spin -t -p -g -l dyntickRCU-base-sl-busted.spin` command to cause spin to retrace this sequence of state, printing the statements executed and the values of variables (dyntickRCU-base-sl-busted.spin.trail.txt). Note that the line numbers do not match the listing above due to the fact that spin takes both functions in a single file. However, the line numbers *do* match the full model (dyntickRCU-base-sl-busted.spin).

We see that the `dyntick_nohz()` process completed at step 34 (search for “34:”), but that the `grace_period()` process nonetheless failed to exit the loop. The value of `curr` is 6 (see step 35) and that the value of `snap` is 5 (see step 17). Therefore the first condition on line 21 above does not hold because `curr != snap`, and the second condition on line 23 does not hold either because `snap` is odd and because `curr` is only one greater than `snap`.

So one of these two conditions has to be incorrect. Referring to the comment block in `rcu_try_flip_waitack_needed()` for the first condition:

If the CPU remained in dynticks mode for the entire time and didn’t take any interrupts, NMIs, SMIs, or whatever, then it cannot be in the middle of an `rcu_read_lock()`, so the next `rcu_read_lock()` it executes must use the new value of the counter. So we can safely pretend that this CPU already acknowledged the counter.

The first condition does match this, because if `curr == snap` and if `curr` is even, then the corresponding CPU has been in dynticks-idle mode the entire time, as required. So let’s look at the comment block for the second condition:

If the CPU passed through or entered a dynticks idle phase with no active irq handlers, then, as above, we can safely pretend that this CPU already acknowledged the counter.

The first part of the condition is correct, because if `curr` and `snap` differ by two, there will be at least one even number in between, corresponding to having passed completely through a dynticks-idle phase. However, the

second part of the condition corresponds to having *started* in dynticks-idle mode, not having *finished* in this mode. We therefore need to be testing `curr` rather than `snap` for being an even number.

The corrected C code is as follows:

```

1 static inline int
2 rcu_try_flip_waitack_needed(int cpu)
3 {
4     long curr;
5     long snap;
6
7     curr = per_cpu(dynticks_progress_counter, cpu);
8     snap = per_cpu(rcu_dyntick_snapshot, cpu);
9     smp_mb();
10    if ((curr == snap) && ((curr & 0x1) == 0))
11        return 0;
12    if ((curr - snap) > 2 || (curr & 0x1) == 0)
13        return 0;
14    return 1;
15 }
```

Lines 10-13 can now be combined and simplified, resulting in the following. A similar simplification can be applied to `rcu_try_flip_waitmb_needed`.

```

1 static inline int
2 rcu_try_flip_waitack_needed(int cpu)
3 {
4     long curr;
5     long snap;
6
7     curr = per_cpu(dynticks_progress_counter, cpu);
8     snap = per_cpu(rcu_dyntick_snapshot, cpu);
9     smp_mb();
10    if ((curr - snap) >= 2 || (curr & 0x1) == 0)
11        return 0;
12    return 1;
13 }
```

Making the corresponding correction in the model (dyntickRCU-base-sl.spin) results in a correct verification with 661 states that passes without errors. However, it is worth noting that the first version of the liveness verification failed to catch this bug, due to a bug in the liveness verification itself. This liveness-verification bug was located by inserting an infinite loop in the `grace_period()` process, and noting that the liveness-verification code failed to detect this problem!

We have now successfully verified both safety and liveness conditions, but only for processes running and blocking. We also need to handle interrupts, a task taken up in the next section.

#### 12.1.6.4 Interrupts

There are a couple of ways to model interrupts in Promela:

1. using C-preprocessor tricks to insert the interrupt handler between each and every statement of the `dynticks_nohz()` process, or

2. modeling the interrupt handler with a separate process.

A bit of thought indicated that the second approach would have a smaller state space, though it requires that the interrupt handler somehow run atomically with respect to the dynticks\_nohz() process, but not with respect to the grace\_period() process.

Fortunately, it turns out that Promela permits you to branch out of atomic statements. This trick allows us to have the interrupt handler set a flag, and recode dynticks\_nohz() to atomically check this flag and execute only when the flag is not set. This can be accomplished with a C-preprocessor macro that takes a label and a Promela statement as follows:

```

1 #define EXECUTE_MAINLINE(label, stmt) \
2 label: skip; \
3     atomic { \
4         if \
5             :: in_dyntick_irq -> goto label; \
6             :: else -> stmt; \
7         fi; \
8     } \

```

One might use this macro as follows:

```
EXECUTE_MAINLINE(stmt1,
                  tmp = dynticks_progress_counter)
```

Line 2 of the macro creates the specified statement label. Lines 3-8 are an atomic block that tests the in\_dyntick\_irq variable, and if this variable is set (indicating that the interrupt handler is active), branches out of the atomic block back to the label. Otherwise, line 6 executes the specified statement. The overall effect is that mainline execution stalls any time an interrupt is active, as required.

### 12.1.6.5 Validating Interrupt Handlers

The first step is to convert dyntick\_nohz() to EXECUTE\_MAINLINE() form, as follows:

```

1 proctype dyntick_nohz()
2 {
3     byte tmp;
4     byte i = 0;
5     bit old_gp_idle;
6
7     do
8         :: i >= MAX_DYNTICK_LOOP_NOHZ -> break;
9         :: i < MAX_DYNTICK_LOOP_NOHZ ->
10         EXECUTE_MAINLINE(stmt1,
11                         tmp = dynticks_progress_counter)
12         EXECUTE_MAINLINE(stmt2,
13                         dynticks_progress_counter = tmp + 1;
14                         old_gp_idle = (gp_state == GP_IDLE);
15                         assert((dynticks_progress_counter & 1) == 1))
16         EXECUTE_MAINLINE(stmt3,
```

```

17         tmp = dynticks_progress_counter;
18         assert(!old_gp_idle ||
19                gp_state != GP_DONE))
20         EXECUTE_MAINLINE(stmt4,
21                         dynticks_progress_counter = tmp + 1;
22                         assert((dynticks_progress_counter & 1) == 0))
23         i++;
24     od;
25     dyntick_nohz_done = 1;
26 }
```

It is important to note that when a group of statements is passed to EXECUTE\_MAINLINE(), as in lines 11-14, all statements in that group execute atomically.

**Quick Quiz 12.15:** But what would you do if you needed the statements in a single EXECUTE\_MAINLINE() group to execute non-atomically? ■

**Quick Quiz 12.16:** But what if the dynticks\_nohz() process had “if” or “do” statements with conditions, where the statement bodies of these constructs needed to execute non-atomically? ■

The next step is to write a dyntick\_irq() process to model an interrupt handler:

```

1 proctype dyntick_irq()
2 {
3     byte tmp;
4     byte i = 0;
5     bit old_gp_idle;
6
7     do
8         :: i >= MAX_DYNTICK_LOOP_IRQ -> break;
9         :: i < MAX_DYNTICK_LOOP_IRQ ->
10         in_dyntick_irq = 1;
11         if
12             :: rcu_update_flag > 0 ->
13                 tmp = rcu_update_flag;
14                 rcu_update_flag = tmp + 1;
15             :: else -> skip;
16         fi;
17         if
18             :: !in_interrupt &&
19                 (dynticks_progress_counter & 1) == 0 ->
20                 tmp = dynticks_progress_counter;
21                 dynticks_progress_counter = tmp + 1;
22                 tmp = rcu_update_flag;
23                 rcu_update_flag = tmp + 1;
24             :: else -> skip;
25         fi;
26         tmp = in_interrupt;
27         in_interrupt = tmp + 1;
28         old_gp_idle = (gp_state == GP_IDLE);
29         assert(!old_gp_idle || gp_state != GP_DONE);
30         tmp = in_interrupt;
31         in_interrupt = tmp - 1;
32         if
33             :: rcu_update_flag != 0 ->
34                 tmp = rcu_update_flag;
35                 rcu_update_flag = tmp - 1;
36             if
37                 :: rcu_update_flag == 0 ->
38                     tmp = dynticks_progress_counter;
39                     dynticks_progress_counter = tmp + 1;
40                 :: else -> skip;
41             fi;
42             :: else -> skip;
43         fi;
44     atomic {
```

```

45     in_dyntick_irq = 0;
46     i++;
47   }
48 od;
49 dyntick_irq_done = 1;
50 }

```

The loop from line 7-48 models up to MAX\_DYNTICK\_LOOP\_IRQ interrupts, with lines 8 and 9 forming the loop condition and line 45 incrementing the control variable. Line 10 tells dyntick\_nohz() that an interrupt handler is running, and line 45 tells dyntick\_nohz() that this handler has completed. Line 49 is used for liveness verification, just like the corresponding line of dyntick\_nohz().

**Quick Quiz 12.17:** Why are lines 45 and 46 (the in\_dyntick\_irq = 0; and the i++;) executed atomically? ■

Lines 11-25 model rCU\_irq\_enter(), and lines 26 and 27 model the relevant snippet of \_\_irq\_enter(). Lines 28 and 29 verifies safety in much the same manner as do the corresponding lines of dynticks\_nohz(). Lines 30 and 31 model the relevant snippet of \_\_irq\_exit(), and finally lines 32-43 model rCU\_irq\_exit().

**Quick Quiz 12.18:** What property of interrupts is this dynticks\_irq() process unable to model? ■

The grace\_period process then becomes as follows:

```

1 proctype grace_period()
2 {
3   byte curr;
4   byte snap;
5   bit shouldexit;
6
7   gp_state = GP_IDLE;
8   atomic {
9     printf("MDLN = %d\n", MAX_DYNTICK_LOOP_NOHZ);
10    printf("MDLI = %d\n", MAX_DYNTICK_LOOP_IRQ);
11    shouldexit = 0;
12    snap = dynticks_progress_counter;
13    gp_state = GP_WAITING;
14  }
15  do
16  :: 1 ->
17    atomic {
18      assert(!shouldexit);
19      shouldexit = dyntick_nohz_done && dyntick_irq_done;
20      curr = dynticks_progress_counter;
21      if
22        :: (curr - snap) >= 2 || (curr & 1) == 0 ->
23          break;
24        :: else -> skip;
25      fi;
26    }
27  od;
28  gp_state = GP_DONE;
29  gp_state = GP_IDLE;
30  atomic {
31    shouldexit = 0;
32    snap = dynticks_progress_counter;
33    gp_state = GP_WAITING;

```

```

34  }
35  do
36  :: 1 ->
37    atomic {
38      assert(!shouldexit);
39      shouldexit = dyntick_nohz_done && dyntick_irq_done;
40      curr = dynticks_progress_counter;
41      if
42        :: (curr != snap) || ((curr & 1) == 0) ->
43          break;
44        :: else -> skip;
45      fi;
46    }
47  od;
48  gp_state = GP_DONE;
49 }

```

The implementation of grace\_period() is very similar to the earlier one. The only changes are the addition of line 10 to add the new interrupt-count parameter, changes to lines 19 and 39 to add the new dyntick\_irq\_done variable to the liveness checks, and of course the optimizations on lines 22 and 42.

This model (dyntickRCU-irqnn-ssl.spin) results in a correct verification with roughly half a million states, passing without errors. However, this version of the model does not handle nested interrupts. This topic is taken up in the next section.

### 12.1.6.6 Validating Nested Interrupt Handlers

Nested interrupt handlers may be modeled by splitting the body of the loop in dyntick\_irq() as follows:

```

1 proctype dyntick_irq()
2 {
3   byte tmp;
4   byte i = 0;
5   byte j = 0;
6   bit old_gp_idle;
7   bit outermost;
8
9   do
10  :: i >= MAX_DYNTICK_LOOP_IRQ &&
11    j >= MAX_DYNTICK_LOOP_IRQ -> break;
12  :: i < MAX_DYNTICK_LOOP_IRQ ->
13    atomic {
14      outermost = (in_dyntick_irq == 0);
15      in_dyntick_irq = 1;
16    }
17    if
18      :: rCU_update_flag > 0 ->
19        tmp = rCU_update_flag;
20        rCU_update_flag = tmp + 1;
21      :: else -> skip;
22    fi;
23    if
24      :: !in_interrupt &&
25        (dynticks_progress_counter & 1) == 0 ->
26        tmp = dynticks_progress_counter;
27        dynticks_progress_counter = tmp + 1;
28        tmp = rCU_update_flag;
29        rCU_update_flag = tmp + 1;
30      :: else -> skip;
31    fi;
32    tmp = in_interrupt;

```

```

33     in_interrupt = tmp + 1;
34     atomic {
35         if
36             :: outermost ->
37                 old_gp_idle = (gp_state == GP_IDLE);
38             :: else -> skip;
39         fi;
40     }
41     i++;
42     :: j < i ->
43     atomic {
44         if
45             :: j + 1 == i ->
46                 assert(!old_gp_idle ||
47                         gp_state != GP_DONE);
48             :: else -> skip;
49         fi;
50     }
51     tmp = in_interrupt;
52     in_interrupt = tmp - 1;
53     if
54         :: rcu_update_flag != 0 ->
55             tmp = rcu_update_flag;
56             rcu_update_flag = tmp - 1;
57         if
58             :: rcu_update_flag == 0 ->
59                 tmp = dynticks_progress_counter;
60                 dynticks_progress_counter = tmp + 1;
61             :: else -> skip;
62         fi;
63     :: else -> skip;
64     fi;
65     atomic {
66         j++;
67         in_dyntick_irq = (i != j);
68     }
69 od;
70 dyntick_irq_done = 1;
71 }

```

This is similar to the earlier `dynticks_irq()` process. It adds a second counter variable `j` on line 5, so that `i` counts entries to interrupt handlers and `j` counts exits. The `outermost` variable on line 7 helps determine when the `gp_state` variable needs to be sampled for the safety checks. The loop-exit check on lines 10 and 11 is updated to require that the specified number of interrupt handlers are exited as well as entered, and the increment of `i` is moved to line 41, which is the end of the interrupt-entry model. Lines 13-16 set the `outermost` variable to indicate whether this is the outermost of a set of nested interrupts and to set the `in_dyntick_irq` variable that is used by the `dyntick_nohz()` process. Lines 34-40 capture the state of the `gp_state` variable, but only when in the outermost interrupt handler.

Line 42 has the do-loop conditional for interrupt-exit modeling: as long as we have exited fewer interrupts than we have entered, it is legal to exit another interrupt. Lines 43-50 check the safety criterion, but only if we are exiting from the outermost interrupt level. Finally, lines 65-68 increment the interrupt-exit count `j` and, if this is the outermost interrupt level, clears `in_dyntick_irq`.

This model (`dyntickRCU-irq-ssl.spin`) results in a correct verification with a bit more than half a million states, passing without errors. However, this version of the model does not handle NMIs, which are taken up in the next section.

### 12.1.6.7 Validating NMI Handlers

We take the same general approach for NMIs as we do for interrupts, keeping in mind that NMIs do not nest. This results in a `dyntick_nmi()` process as follows:

```

1 proctype dyntick_nmi()
2 {
3     byte tmp;
4     byte i = 0;
5     bit old_gp_idle;
6
7     do
8         :: i >= MAX_DYNTICK_LOOP_NMI -> break;
9         :: i < MAX_DYNTICK_LOOP_NMI ->
10        in_dyntick_nmi = 1;
11        if
12            :: rcu_update_flag > 0 ->
13                tmp = rcu_update_flag;
14                rcu_update_flag = tmp + 1;
15            :: else -> skip;
16        fi;
17        if
18            :: !in_interrupt &&
19                (dynticks_progress_counter & 1) == 0 ->
20                    tmp = dynticks_progress_counter;
21                    dynticks_progress_counter = tmp + 1;
22                    tmp = rcu_update_flag;
23                    rcu_update_flag = tmp + 1;
24            :: else -> skip;
25        fi;
26        tmp = in_interrupt;
27        in_interrupt = tmp + 1;
28        old_gp_idle = (gp_state == GP_IDLE);
29        assert(!old_gp_idle || gp_state != GP_DONE);
30        tmp = in_interrupt;
31        in_interrupt = tmp - 1;
32        if
33            :: rcu_update_flag != 0 ->
34                tmp = rcu_update_flag;
35                rcu_update_flag = tmp - 1;
36            if
37                :: rcu_update_flag == 0 ->
38                    tmp = dynticks_progress_counter;
39                    dynticks_progress_counter = tmp + 1;
40                :: else -> skip;
41            fi;
42            :: else -> skip;
43        fi;
44        atomic {
45            i++;
46            in_dyntick_nmi = 0;
47        }
48 od;
49 dyntick_nmi_done = 1;
50 }

```

Of course, the fact that we have NMIs requires adjustments in the other components. For example, the `EXECUTE_MAINLINE()` macro now needs to pay attention to the NMI handler (`in_dyntick_nmi`) as well as

the interrupt handler (`in_dyntick_irq`) by checking the `dyntick_nmi_done` variable as follows:

```

1 #define EXECUTE_MAINLINE(label, stmt) \
2 label: skip; \
3     atomic { \
4         if \
5             :: in_dyntick_irq || \
6             in_dyntick_nmi -> goto label; \
7         :: else -> stmt; \
8         fi; \
9     } \

```

We will also need to introduce an `EXECUTE_IRQ()` macro that checks `in_dyntick_nmi` in order to allow `dyntick_irq()` to exclude `dyntick_nmi()`:

```

1 #define EXECUTE_IRQ(label, stmt) \
2 label: skip; \
3     atomic { \
4         if \
5             :: in_dyntick_nmi -> goto label; \
6         :: else -> stmt; \
7         fi; \
8     } \

```

It is further necessary to convert `dyntick_irq()` to `EXECUTE_IRQ()` as follows:

```

1 proctype dyntick_irq()
2 {
3     byte tmp;
4     byte i = 0;
5     byte j = 0;
6     bit old_gp_idle;
7     bit outermost;
8
9     do
10    :: i >= MAX_DYNTICK_LOOP_IRQ &&
11        j >= MAX_DYNTICK_LOOP_IRQ -> break;
12    :: i < MAX_DYNTICK_LOOP_IRQ ->
13        atomic {
14            outermost = (in_dyntick_irq == 0);
15            in_dyntick_irq = 1;
16        }
17    stmt1: skip;
18        atomic {
19            if
20                :: in_dyntick_nmi -> goto stmt1;
21                :: !in_dyntick_nmi && rcu_update_flag ->
22                    goto stmt1_then;
23                :: else -> goto stmt1_else;
24                fi;
25        }
26    stmt1_then: skip;
27        EXECUTE_IRQ(stmt1_1, tmp = rcu_update_flag)
28        EXECUTE_IRQ(stmt1_2, rcu_update_flag = tmp + 1)
29    stmt1_else: skip;
30    stmt2: skip; atomic {
31        if
32            :: in_dyntick_nmi -> goto stmt2;
33            :: !in_dyntick_nmi &&
34                !in_interrupt &&
35                (dynticks_progress_counter & 1) == 0 ->
36                    goto stmt2_then;
37                :: else -> goto stmt2_else;
38                fi;
39        }
40    stmt2_then: skip;
41        EXECUTE_IRQ(stmt2_1, tmp = dynticks_progress_counter)

```

```

42        EXECUTE_IRQ(stmt2_2,
43            dynticks_progress_counter = tmp + 1)
44        EXECUTE_IRQ(stmt2_3, tmp = rcu_update_flag)
45        EXECUTE_IRQ(stmt2_4, rcu_update_flag = tmp + 1)
46    stmt2_else: skip;
47        EXECUTE_IRQ(stmt3, tmp = in_interrupt)
48        EXECUTE_IRQ(stmt4, in_interrupt = tmp + 1)
49    stmt5: skip;
50        atomic {
51            if
52                :: in_dyntick_nmi -> goto stmt4;
53                :: !in_dyntick_nmi && outermost ->
54                    old_gp_idle = (gp_state == GP_IDLE);
55                :: else -> skip;
56                fi;
57            }
58            i++;
59            :: j < i ->
60        stmt6: skip;
61            atomic {
62                if
63                    :: in_dyntick_nmi -> goto stmt6;
64                    :: !in_dyntick_nmi && j + 1 == i ->
65                        assert(!old_gp_idle ||
66                            gp_state != GP_DONE);
67                    :: else -> skip;
68                    fi;
69            }
70        EXECUTE_IRQ(stmt7, tmp = in_interrupt);
71        EXECUTE_IRQ(stmt8, in_interrupt = tmp - 1);
72
73    stmt9: skip;
74        atomic {
75            if
76                :: in_dyntick_nmi -> goto stmt9;
77                :: !in_dyntick_nmi && rcu_update_flag != 0 ->
78                    goto stmt9_then;
79                :: else -> goto stmt9_else;
80                fi;
81        }
82    stmt9_then: skip;
83        EXECUTE_IRQ(stmt9_1, tmp = rcu_update_flag)
84        EXECUTE_IRQ(stmt9_2, rcu_update_flag = tmp - 1)
85    stmt9_3: skip;
86        atomic {
87            if
88                :: in_dyntick_nmi -> goto stmt9_3;
89                :: !in_dyntick_nmi && rcu_update_flag == 0 ->
90                    goto stmt9_3_then;
91                :: else -> goto stmt9_3_else;
92                fi;
93        }
94    stmt9_3_then: skip;
95        EXECUTE_IRQ(stmt9_3_1,
96            tmp = dynticks_progress_counter)
97        EXECUTE_IRQ(stmt9_3_2,
98            dynticks_progress_counter = tmp + 1)
99    stmt9_3_else:
100    stmt9_else: skip;
101        atomic {
102            j++;
103            in_dyntick_irq = (i != j);
104        }
105    od;
106    dyntick_irq_done = 1;
107 }

```

Note that we have open-coded the “if” statements (for example, lines 17-29). In addition, statements that process strictly local state (such as line 58) need not exclude `dyntick_nmi()`. Finally, `grace_period()` requires only a few

changes:

```

1 proctype grace_period()
2 {
3     byte curr;
4     byte snap;
5     bit shouldexit;
6
7     gp_state = GP_IDLE;
8     atomic {
9         printf("MDLN = %d\n", MAX_DYNTICK_LOOP_NOHZ);
10        printf("MDLI = %d\n", MAX_DYNTICK_LOOP_IRQ);
11        printf("MDLN = %d\n", MAX_DYNTICK_LOOP_NMI);
12        shouldexit = 0;
13        snap = dynticks_progress_counter;
14        gp_state = GP_WAITING;
15    }
16    do
17        :: 1 ->
18        atomic {
19            assert(!shouldexit);
20            shouldexit = dyntick_nohz_done &&
21                dyntick_irq_done &&
22                dyntick_nmi_done;
23            curr = dynticks_progress_counter;
24            if
25                :: (curr - snap) >= 2 || (curr & 1) == 0 ->
26                    break;
27                :: else -> skip;
28            fi;
29        }
30    od;
31    gp_state = GP_DONE;
32    gp_state = GP_IDLE;
33    atomic {
34        shouldexit = 0;
35        snap = dynticks_progress_counter;
36        gp_state = GP_WAITING;
37    }
38    do
39        :: 1 ->
40        atomic {
41            assert(!shouldexit);
42            shouldexit = dyntick_nohz_done &&
43                dyntick_irq_done &&
44                dyntick_nmi_done;
45            curr = dynticks_progress_counter;
46            if
47                :: (curr != snap) || ((curr & 1) == 0) ->
48                    break;
49                :: else -> skip;
50            fi;
51        }
52    od;
53    gp_state = GP_DONE;
54 }

```

We have added the `printf()` for the new `MAX_DYNTICK_LOOP_NMI` parameter on line 11 and added `dyntick_nmi_done` to the `shouldexit` assignments on lines 22 and 44.

The model (`dyntickRCU-irq-nmi-ssl.spin`) results in a correct verification with several hundred million states, passing without errors.

**Quick Quiz 12.19:** Does Paul *always* write his code in this painfully incremental manner? ■

#### 12.1.6.8 Lessons (Re)Learned

```

static inline void rcu_enter_nohz(void)
{
+    mb();
-    __get_cpu_var(dynticks_progress_counter)++;
}
static inline void rcu_exit_nohz(void)
{
-    mb();
+    __get_cpu_var(dynticks_progress_counter)++;
}

```

Figure 12.17: Memory-Barrier Fix Patch

```

-    if ((curr - snap) > 2 || (snap & 0x1) == 0)
+    if ((curr - snap) > 2 || (curr & 0x1) == 0)

```

Figure 12.18: Variable-Name-Typo Fix Patch

This effort provided some lessons (re)learned:

1. **Promela and spin can verify interrupt/NMI-handler interactions.**
2. **Documenting code can help locate bugs.** In this case, the documentation effort located a misplaced memory barrier in `rcu_enter_nohz()` and `rcu_exit_nohz()`, as shown by the patch in Figure 12.17.
3. **Validate your code early, often, and up to the point of destruction.** This effort located one subtle bug in `rcu_try_flip_waitack_needed()` that would have been quite difficult to test or debug, as shown by the patch in Figure 12.18.
4. **Always verify your verification code.** The usual way to do this is to insert a deliberate bug and verify that the verification code catches it. Of course, if the verification code fails to catch this bug, you may also need to verify the bug itself, and so on, recursing infinitely. However, if you find yourself in this position, getting a good night's sleep can be an extremely effective debugging technique. You will then see that the obvious verify-the-verification technique is to deliberately insert bugs in the code being verified. If the verification fails to find them, the verification clearly is buggy.
5. **Use of atomic instructions can simplify verification.** Unfortunately, use of the `cmpxchg` atomic instruction would also slow down the critical irq fastpath, so they are not appropriate in this case.
6. **The need for complex formal verification often indicates a need to re-think your design.**

```

1 struct rcu_dynticks {
2     int dynticks_nesting;
3     int dynticks;
4     int dynticks_nmi;
5 };
6
7 struct rcu_data {
8     ...
9     int dynticks_snap;
10    int dynticks_nmi_snap;
11    ...
12 };

```

Figure 12.19: Variables for Simple Dynticks Interface

To this last point, it turns out that there is a much simpler solution to the dynticks problem, which is presented in the next section.

#### 12.1.6.9 Simplicity Avoids Formal Verification

The complexity of the dynticks interface for preemptible RCU is primarily due to the fact that both irqs and NMIs use the same code path and the same state variables. This leads to the notion of providing separate code paths and variables for irqs and NMIs, as has been done for hierarchical RCU [McK08a] as indirectly suggested by Manfred Spraul [Spr08].

#### 12.1.6.10 State Variables for Simplified Dynticks Interface

Figure 12.19 shows the new per-CPU state variables. These variables are grouped into structs to allow multiple independent RCU implementations (e.g., `rcu` and `rcu_bh`) to conveniently and efficiently share dynticks state. In what follows, they can be thought of as independent per-CPU variables.

The `dynticks_nesting`, `dynticks`, and `dynticks_snap` variables are for the irq code paths, and the `dynticks_nmi` and `dynticks_nmi_snap` variables are for the NMI code paths, although the NMI code path will also reference (but not modify) the `dynticks_nesting` variable. These variables are used as follows:

- `dynticks_nesting`: This counts the number of reasons that the corresponding CPU should be monitored for RCU read-side critical sections. If the CPU is in dynticks-idle mode, then this counts the irq nesting level, otherwise it is one greater than the irq nesting level.
- `dynticks`: This counter's value is even if the corresponding CPU is in dynticks-idle mode and there

are no irq handlers currently running on that CPU, otherwise the counter's value is odd. In other words, if this counter's value is odd, then the corresponding CPU might be in an RCU read-side critical section.

- `dynticks_nmi`: This counter's value is odd if the corresponding CPU is in an NMI handler, but only if the NMI arrived while this CPU was in dyntick-idle mode with no irq handlers running. Otherwise, the counter's value will be even.
- `dynticks_snap`: This will be a snapshot of the `dynticks` counter, but only if the current RCU grace period has extended for too long a duration.
- `dynticks_nmi_snap`: This will be a snapshot of the `dynticks_nmi` counter, but again only if the current RCU grace period has extended for too long a duration.

If both `dynticks` and `dynticks_nmi` have taken on an even value during a given time interval, then the corresponding CPU has passed through a quiescent state during that interval.

**Quick Quiz 12.20:** But what happens if an NMI handler starts running before an irq handler completes, and if that NMI handler continues running until a second irq handler starts? ■

#### 12.1.6.11 Entering and Leaving Dynticks-Idle Mode

Figure 12.20 shows the `rcu_enter_nohz()` and `rcu_exit_nohz()`, which enter and exit dynticks-idle mode, also known as “nohz” mode. These two functions are invoked from process context.

Line 6 ensures that any prior memory accesses (which might include accesses from RCU read-side critical sections) are seen by other CPUs before those marking entry to dynticks-idle mode. Lines 7 and 12 disable and reenable irqs. Line 8 acquires a pointer to the current CPU's `rcu_dynticks` structure, and line 9 increments the current CPU's `dynticks` counter, which should now be even, given that we are entering dynticks-idle mode in process context. Finally, line 10 decrements `dynticks_nesting`, which should now be zero.

The `rcu_exit_nohz()` function is quite similar, but increments `dynticks_nesting` rather than decrementing it and checks for the opposite `dynticks` polarity.

```

1 void rCU_enter_nohz(void)
2 {
3     unsigned long flags;
4     struct rCU_dynticks *rdtp;
5
6     smp_mb();
7     local_irq_save(flags);
8     rdtp = &__get_cpu_var(rCU_dynticks);
9     rdtp->dynticks++;
10    rdtp->dynticks_nesting--;
11    WARN_ON(rdtp->dynticks & 0x1);
12    local_irq_restore(flags);
13 }
14
15 void rCU_exit_nohz(void)
16 {
17     unsigned long flags;
18     struct rCU_dynticks *rdtp;
19
20     local_irq_save(flags);
21     rdtp = &__get_cpu_var(rCU_dynticks);
22     rdtp->dynticks++;
23     rdtp->dynticks_nesting++;
24     WARN_ON(!(rdtp->dynticks & 0x1));
25     local_irq_restore(flags);
26     smp_mb();
27 }

```

Figure 12.20: Entering and Exiting Dynticks-Idle Mode

```

1 void rCU_nmi_enter(void)
2 {
3     struct rCU_dynticks *rdtp;
4
5     rdtp = &__get_cpu_var(rCU_dynticks);
6     if (rdtp->dynticks & 0x1)
7         return;
8     rdtp->dynticks_nmi++;
9     WARN_ON(!(rdtp->dynticks_nmi & 0x1));
10    smp_mb();
11 }
12
13 void rCU_nmi_exit(void)
14 {
15     struct rCU_dynticks *rdtp;
16
17     rdtp = &__get_cpu_var(rCU_dynticks);
18     if (rdtp->dynticks & 0x1)
19         return;
20     smp_mb();
21     rdtp->dynticks_nmi++;
22     WARN_ON(rdtp->dynticks_nmi & 0x1);
23 }

```

Figure 12.21: NMIs From Dynticks-Idle Mode

```

1 void rCU_irq_enter(void)
2 {
3     struct rCU_dynticks *rdtp;
4
5     rdtp = &__get_cpu_var(rCU_dynticks);
6     if (rdtp->dynticks_nesting++)
7         return;
8     rdtp->dynticks++;
9     WARN_ON(!(rdtp->dynticks & 0x1));
10    smp_mb();
11 }
12
13 void rCU_irq_exit(void)
14 {
15     struct rCU_dynticks *rdtp;
16
17     rdtp = &__get_cpu_var(rCU_dynticks);
18     if (--rdtp->dynticks_nesting)
19         return;
20     smp_mb();
21     rdtp->dynticks++;
22     WARN_ON(rdtp->dynticks & 0x1);
23     if (__get_cpu_var(rCU_data).nxtlist ||
24         __get_cpu_var(rCU_bh_data).nxtlist)
25         set_need_resched();
26 }

```

Figure 12.22: Interrupts From Dynticks-Idle Mode

### 12.1.6.12 NMIs From Dynticks-Idle Mode

Figure 12.21 shows the `rcu_nmi_enter()` and `rcu_nmi_exit()` functions, which inform RCU of NMI entry and exit, respectively, from dynticks-idle mode. However, if the NMI arrives during an irq handler, then RCU will already be on the lookout for RCU read-side critical sections from this CPU, so lines 6 and 7 of `rcu_nmi_enter` and lines 18 and 19 of `rcu_nmi_exit` silently return if `dynticks` is odd. Otherwise, the two functions increment `dynticks_nmi`, with `rcu_nmi_enter()` leaving it with an odd value and `rcu_nmi_exit()` leaving it with an even value. Both functions execute memory barriers between this increment and possible RCU read-side critical sections on lines 11 and 21, respectively.

### 12.1.6.13 Interrupts From Dynticks-Idle Mode

Figure 12.22 shows `rcu_irq_enter()` and `rcu_irq_exit()`, which inform RCU of entry to and exit from, respectively, irq context. Line 6 of `rcu_irq_enter()` increments `dynticks_nesting`, and if this variable was already non-zero, line 7 silently returns. Otherwise, line 8 increments `dynticks`, which will then have an odd value, consistent with the fact that this CPU can now execute RCU read-side critical sections. Line 10 therefore executes a memory barrier to ensure that the increment of `dynticks` is seen before any RCU read-

```

1 static int
2 dyntick_save_progress_counter(struct rcu_data *rdp)
3 {
4     int ret;
5     int snap;
6     int snap_nmi;
7
8     snap = rdp->dynticks->dynticks;
9     snap_nmi = rdp->dynticks->dynticks_nmi;
10    smp_mb();
11    rdp->dynticks_snap = snap;
12    rdp->dynticks_nmi_snap = snap_nmi;
13    ret = ((snap & 0x1) == 0) &&
14        ((snap_nmi & 0x1) == 0);
15    if (ret)
16        rdp->dynticks_fqs++;
17    return ret;
18 }

```

Figure 12.23: Saving Dyntick Progress Counters

side critical sections that the subsequent irq handler might execute.

Line 18 of `rcu_irq_exit` decrements `dynticks_nesting`, and if the result is non-zero, line 19 silently returns. Otherwise, line 20 executes a memory barrier to ensure that the increment of `dynticks` on line 21 is seen after any RCU read-side critical sections that the prior irq handler might have executed. Line 22 verifies that `dynticks` is now even, consistent with the fact that no RCU read-side critical sections may appear in `dynticks-idle` mode. Lines 23-25 check to see if the prior irq handlers enqueued any RCU callbacks, forcing this CPU out of `dynticks-idle` mode via a reschedule API if so.

#### 12.1.6.14 Checking For Dynticks Quiescent States

Figure 12.23 shows `dyntick_save_progress_counter()`, which takes a snapshot of the specified CPU's `dynticks` and `dynticks_nmi` counters. Lines 8 and 9 snapshot these two variables to locals, line 10 executes a memory barrier to pair with the memory barriers in the functions in Figures 12.20, 12.21, and 12.22. Lines 11 and 12 record the snapshots for later calls to `rcu_implicit_dynticks_qs`, and lines 13 and 14 check to see if the CPU is in `dynticks-idle` mode with neither irqs nor NMIs in progress (in other words, both snapshots have even values), hence in an extended quiescent state. If so, lines 15 and 16 count this event, and line 17 returns true if the CPU was in a quiescent state.

Figure 12.24 shows `dyntick_save_progress_counter`, which is called to check whether a CPU has entered dyntick-idle mode subsequent to a call to `dynticks_save_progress_counter()`. Lines 9

```

1 static int
2 rcu_implicit_dynticks_qs(struct rcu_data *rdp)
3 {
4     long curr;
5     long curr_nmi;
6     long snap;
7     long snap_nmi;
8
9     curr = rdp->dynticks->dynticks;
10    snap = rdp->dynticks_snap;
11    curr_nmi = rdp->dynticks->dynticks_nmi;
12    snap_nmi = rdp->dynticks_nmi_snap;
13    smp_mb();
14    if ((curr != snap || (curr & 0x1) == 0) &&
15        (curr_nmi != snap_nmi || (curr_nmi & 0x1) == 0)) {
16        rdp->dynticks_fqs++;
17        return 1;
18    }
19    return rcu_implicit_offline_qs(rdp);
20 }

```

Figure 12.24: Checking Dyntick Progress Counters

and 11 take new snapshots of the corresponding CPU's `dynticks` and `dynticks_nmi` variables, while lines 10 and 12 retrieve the snapshots saved earlier by `dynticks_save_progress_counter()`. Line 13 then executes a memory barrier to pair with the memory barriers in the functions in Figures 12.20, 12.21, and 12.22. Lines 14-16 then check to see if the CPU is either currently in a quiescent state (`curr` and `curr_nmi` having even values) or has passed through a quiescent state since the last call to `dynticks_save_progress_counter()` (the values of `dynticks` and `dynticks_nmi` having changed). If these checks confirm that the CPU has passed through a dyntick-idle quiescent state, then line 17 counts that fact and line 18 returns an indication of this fact. Either way, line 20 checks for race conditions that can result in RCU waiting for a CPU that is offline.

**Quick Quiz 12.21:** This is still pretty complicated. Why not just have a `cpumask_t` that has a bit set for each CPU that is in dyntick-idle mode, clearing the bit when entering an irq or NMI handler, and setting it upon exit? ■

#### 12.1.6.15 Discussion

A slight shift in viewpoint resulted in a substantial simplification of the dynticks interface for RCU. The key change leading to this simplification was minimizing of sharing between irq and NMI contexts. The only sharing in this simplified interface is references from NMI context to irq variables (the `dynticks` variable). This type of sharing is benign, because the NMI functions never update this

variable, so that its value remains constant through the lifetime of the NMI handler. This limitation of sharing allows the individual functions to be understood one at a time, in happy contrast to the situation described in Section 12.1.5, where an NMI might change shared state at any point during execution of the irq functions.

Verification can be a good thing, but simplicity is even better.

## 12.2 Special-Purpose State-Space Search

Although Promela and spin allow you to verify pretty much any (smallish) algorithm, their very generality can sometimes be a curse. For example, Promela does not understand memory models or any sort of reordering semantics. This section therefore describes some state-space search tools that understand memory models used by production systems, greatly simplifying the verification of weakly ordered code.

For example, Section 12.1.4 showed how to convince Promela to account for weak memory ordering. Although this approach can work well, it requires that the developer fully understand the system’s memory model. Unfortunately, few (if any) developers fully understand the complex memory models of modern CPUs.

Therefore, another approach is to use a tool that already understands this memory ordering, such as the PPCMEM tool produced by Peter Sewell and Susmit Sarkar at the University of Cambridge, Luc Maranget, Francesco Zappa Nardelli, and Pankaj Pawan at INRIA, and Jade Alglave at Oxford University, in cooperation with Derek Williams of IBM [AMP<sup>11</sup>]. This group formalized the memory models of Power, ARM, x86, as well as that of the C/C++11 standard [Bec11], and produced the PPCMEM tool based on the Power and ARM formalizations.

**Quick Quiz 12.22:** But x86 has strong memory ordering! Why would you need to formalize its memory model?

The PPCMEM tool takes *litmus tests* as input. A sample litmus test is presented in Section 12.2.1. Section 12.2.2 relates this litmus test to the equivalent C-language program, Section 12.2.3 describes how to apply PPCMEM to this litmus test, and Section 12.2.4 discusses the implications.

```

1 PPC SB+lwsync-RMW-lwsync+isync-simple
2 ""
3 {
4 0:r2=x; 0:r3=2; 0:r4=y; 0:r10=0; 0:r11=0; 0:r12=z;
5 1:r2=y; 1:r4=x;
6 }
7 P0 | P1 ; | li r1,1 ; | li r1,1 ;
8 stw r1,0(r2) | stw r1,0(r2) ;
9 lwsync | sync ; | lwz r3,0(r4) ;
10 lwarx r11,r10,r12 | ;
11 stwcx. r11,r10,r12 | ;
12 bne Fail1 | ;
13 isync | ;
14 lwz r3,0(r4) | ;
15 Fail1: | ;
16 exists
17 (0:r3=0 /\ 1:r3=0)
18
19
20

```

Figure 12.25: PPCMEM Litmus Test

### 12.2.1 Anatomy of a Litmus Test

An example PowerPC litmus test for PPCMEM is shown in Figure 12.25. The ARM interface works exactly the same way, but with ARM instructions substituted for the Power instructions and with the initial “PPC” replaced by “ARM”. You can select the ARM interface by clicking on “Change to ARM Model” at the web page called out above.

In the example, line 1 identifies the type of system (“ARM” or “PPC”) and contains the title for the model. Line 2 provides a place for an alternative name for the test, which you will usually want to leave blank as shown in the above example. Comments can be inserted between lines 2 and 3 using the OCaml (or Pascal) syntax of (\* \*).

Lines 3-6 give initial values for all registers; each is of the form P : R = V, where P is the process identifier, R is the register identifier, and V is the value. For example, process 0’s register r3 initially contains the value 2. If the value is a variable (x, y, or z in the example) then the register is initialized to the address of the variable. It is also possible to initialize the contents of variables, for example, x=1 initializes the value of x to 1. Uninitialized variables default to the value zero, so that in the example, x, y, and z are all initially zero.

Line 7 provides identifiers for the two processes, so that the 0 : r3=2 on line 4 could instead have been written P0 : r3=2. Line 7 is required, and the identifiers must be of the form P<sub>n</sub>, where n is the column number, starting from zero for the left-most column. This may seem unnecessarily strict, but it does prevent considerable confusion

in actual use.

**Quick Quiz 12.23:** Why does line 8 of Figure 12.25 initialize the registers? Why not instead initialize them on lines 4 and 5? ■

Lines 8-17 are the lines of code for each process. A given process can have empty lines, as is the case for P0's line 11 and P1's lines 12-17. Labels and branches are permitted, as demonstrated by the branch on line 14 to the label on line 17. That said, too-free use of branches will expand the state space. Use of loops is a particularly good way to explode your state space.

Lines 19-20 show the assertion, which in this case indicates that we are interested in whether P0's and P1's r3 registers can both contain zero after both threads complete execution. This assertion is important because there are a number of use cases that would fail miserably if both P0 and P1 saw zero in their respective r3 registers.

This should give you enough information to construct simple litmus tests. Some additional documentation is available, though much of this additional documentation is intended for a different research tool that runs tests on actual hardware. Perhaps more importantly, a large number of pre-existing litmus tests are available with the online tool (available via the “Select ARM Test” and “Select POWER Test” buttons). It is quite likely that one of these pre-existing litmus tests will answer your Power or ARM memory-ordering question.

### 12.2.2 What Does This Litmus Test Mean?

P0's lines 8 and 9 are equivalent to the C statement `x=1` because line 4 defines P0's register `r2` to be the address of `x`. P0's lines 12 and 13 are the mnemonics for load-linked (“load register exclusive” in ARM parlance and “load reserve” in Power parlance) and store-conditional (“store register exclusive” in ARM parlance), respectively. When these are used together, they form an atomic instruction sequence, roughly similar to the compare-and-swap sequences exemplified by the x86 `colock;cmpxchg` instruction. Moving to a higher level of abstraction, the sequence from lines 10-15 is equivalent to the Linux kernel's `atomic_add_return(&z, 0)`. Finally, line 16 is roughly equivalent to the C statement `r3=y`.

P1's lines 8 and 9 are equivalent to the C statement `y=1`, line 10 is a memory barrier, equivalent to the Linux kernel statement `smp_mb()`, and line 11 is equivalent to the C statement `r3=x`.

**Quick Quiz 12.24:** But whatever happened to line 17

```

1 void P0(void)
2 {
3     int r3;
4
5     x = 1; /* Lines 8 and 9 */
6     atomic_add_return(&z, 0); /* Lines 10-15 */
7     r3 = y; /* Line 16 */
8 }
9
10 void P1(void)
11 {
12     int r3;
13
14     y = 1; /* Lines 8-9 */
15     smp_mb(); /* Line 10 */
16     r3 = x; /* Line 11 */
17 }
```

Figure 12.26: Meaning of PPCMEM Litmus Test

```

./ppcmem -model lwsync_read_block \
          -model coherence_points filename.litmus
...
States 6
0:r3=0; 1:r3=0;
0:r3=0; 1:r3=1;
0:r3=1; 1:r3=0;
0:r3=1; 1:r3=1;
0:r3=2; 1:r3=0;
0:r3=2; 1:r3=1;
Ok
Condition exists (0:r3=0 /\ 1:r3=0)
Hash=e2240ce2072a2610c034cccd4fc964e77
Observation SB+lwsync-RMW-lwsync+isync Sometimes 1
```

Figure 12.27: PPCMEM Detects an Error

of Figure 12.25, the one that is the `Fail: label`? ■

Putting all this together, the C-language equivalent to the entire litmus test is as shown in Figure 12.26. The key point is that if `atomic_add_return()` acts as a full memory barrier (as the Linux kernel requires it to), then it should be impossible for P0()'s and P1()'s r3 variables to both be zero after execution completes.

The next section describes how to run this litmus test.

### 12.2.3 Running a Litmus Test

Although litmus tests may be run interactively via `http://www.cl.cam.ac.uk/~pes20/ppcmem/`, which can help build an understanding of the memory model. However, this approach requires that the user manually carry out the full state-space search. Because it is very difficult to be sure that you have checked every possible sequence of events, a separate tool is provided for this purpose [McK11c].

Because the litmus test shown in Figure 12.25 contains read-modify-write instructions, we must add `-model` arguments to the command line. If the litmus test is stored in `filename.litmus`, this will result in the output

```

./ppcmem -model lwsync_read_block \
          -model coherence_points filename.litmus
...
States 5
0:r3=0; 1:r3=1;
0:r3=1; 1:r3=0;
0:r3=1; 1:r3=1;
0:r3=2; 1:r3=0;
0:r3=2; 1:r3=1;
No (allowed not found)
Condition exists (0:r3=0 /\ 1:r3=0)
Hash=77dd723cda9981248ea4459fcdf6097d
Observation SB+lwsync-RMW-lwsync+sync Never 0 5

```

Figure 12.28: PPCMEM on Repaired Litmus Test

shown in Figure 12.27, where the `...` stands for voluminous making-progress output. The list of states includes `0:r3=0; 1:r3=0;`, indicating once again that the old PowerPC implementation of `atomic_add_return()` does not act as a full barrier. The “Sometimes” on the last line confirms this: the assertion triggers for some executions, but not all of the time.

The fix to this Linux-kernel bug is to replace P0’s `isync` with `sync`, which results in the output shown in Figure 12.28. As you can see, `0:r3=0; 1:r3=0;` does not appear in the list of states, and the last line calls out “Never”. Therefore, the model predicts that the offending execution sequence cannot happen.

**Quick Quiz 12.25:** Does the ARM Linux kernel have a similar bug? ■

#### 12.2.4 PPCMEM Discussion

These tools promise to be of great help to people working on low-level parallel primitives that run on ARM and on Power. These tools do have some intrinsic limitations:

1. These tools are research prototypes, and as such are unsupported.
2. These tools do not constitute official statements by IBM or ARM on their respective CPU architectures. For example, both corporations reserve the right to report a bug at any time against any version of any of these tools. These tools are therefore not a substitute for careful stress testing on real hardware. Moreover, both the tools and the model that they are based on are under active development and might change at any time. On the other hand, this model was developed in consultation with the relevant hardware experts, so there is good reason to be confident that it is a robust representation of the architectures.

3. These tools currently handle a subset of the instruction set. This subset has been sufficient for my purposes, but your mileage may vary. In particular, the tool handles only word-sized accesses (32 bits), and the words accessed must be properly aligned. In addition, the tool does not handle some of the weaker variants of the ARM memory-barrier instructions, nor does it handle arithmetic.
4. The tools are restricted to small loop-free code fragments running on small numbers of threads. Larger examples result in state-space explosion, just as with similar tools such as Promela and spin.
5. The full state-space search does not give any indication of how each offending state was reached. That said, once you realize that the state is in fact reachable, it is usually not too hard to find that state using the interactive tool.
6. These tools are not much good for complex data structures, although it is possible to create and traverse extremely simple linked lists using initialization statements of the form “`x=y; y=z; z=42;`”.
7. These tools do not handle memory mapped I/O or device registers. Of course, handling such things would require that they be formalized, which does not appear to be in the offing.
8. The tools will detect only those problems for which you code an assertion. This weakness is common to all formal methods, and is yet another reason why testing remains important. In the immortal words of Donald Knuth quoted at the beginning of this chapter, “Beware of bugs in the above code; I have only proved it correct, not tried it.”

That said, one strength of these tools is that they are designed to model the full range of behaviors allowed by the architectures, including behaviors that are legal, but which current hardware implementations do not yet inflict on unwary software developers. Therefore, an algorithm that is vetted by these tools likely has some additional safety margin when running on real hardware. Furthermore, testing on real hardware can only find bugs; such testing is inherently incapable of proving a given usage correct. To appreciate this, consider that the researchers routinely ran in excess of 100 billion test runs on real hardware to validate their model. In one case, behavior that is allowed by the architecture did not occur, despite 176

billion runs [AMP<sup>+</sup>11]. In contrast, the full-state-space search allows the tool to prove code fragments correct.

It is worth repeating that formal methods and tools are no substitute for testing. The fact is that producing large reliable concurrent software artifacts, the Linux kernel for example, is quite difficult. Developers must therefore be prepared to apply every tool at their disposal towards this goal. The tools presented in this paper are able to locate bugs that are quite difficult to produce (let alone track down) via testing. On the other hand, testing can be applied to far larger bodies of software than the tools presented in this paper are ever likely to handle. As always, use the right tools for the job!

Of course, it is always best to avoid the need to work at this level by designing your parallel code to be easily partitioned and then using higher-level primitives (such as locks, sequence counters, atomic operations, and RCU) to get your job done more straightforwardly. And even if you absolutely must use low-level memory barriers and read-modify-write instructions to get your job done, the more conservative your use of these sharp instruments, the easier your life is likely to be.

## 12.3 Axiomatic Approaches

Although the PPCMEM tool can solve the famous “independent reads of independent writes” (IRIW) litmus test shown in Figure 12.29, doing so requires no less than fourteen CPU hours and generates no less than ten gigabytes of state space. That said, this situation is a great improvement over that before the advent of PPCMEM, where solving this problem required perusing volumes of reference manuals, attempting proofs, discussing with experts, and being unsure of the final answer. Although fourteen hours can seem like a long time, it is much shorter than weeks or even months.

However, the time required is a bit surprising given the simplicity of the litmus test, which has two threads storing to two separate variables and two other threads loading from these two variables in opposite orders. The assertion triggers if the two loading threads disagree on the order of the two stores. This litmus test is simple, even by the standards of memory-order litmus tests.

One reason for the amount of time and space consumed is that PPCMEM does a trace-based full-state-space search, which means that it must generate and evaluate all possible orders and combinations of events at the architectural level. At this level, both loads and stores correspond to ornate sequences of events and actions,

resulting in a very large state space that must be completely searched, in turn resulting in large memory and CPU consumption.

Of course, many of the traces are quite similar to one another, which suggests that an approach that treated similar traces as one might improve performance. One such approach is the axiomatic approach of Alglave et al. [AMT14], which creates a set of axioms to represent the memory model and then converts litmus tests to theorems that might be proven or disproven over this set of axioms. The resulting tool, called “herd”, conveniently takes as input the same litmus tests as PPCMEM, including the IRIW litmus test shown in Figure 12.29.

However, where PPCMEM requires 14 CPU hours to solve IRIW, herd does so in 17 milliseconds, which represents a speedup of more than six orders of magnitude. That said, the problem is exponential in nature, so we should expect herd to exhibit exponential slowdowns for larger problems. And this is exactly what happens, for example, if we add four more writes per writing CPU as shown in Figure 12.30, herd slows down by a factor of more than 50,000, requiring more than 15 *minutes* of CPU time. Adding threads also results in exponential slowdowns [MS14].

Despite their exponential nature, both PPCMEM and herd have proven quite useful for checking key parallel algorithms, including the queued-lock handoff on x86 systems. The weaknesses of the herd tool are similar to those of PPCMEM, which were described in Section 12.2.4. There are some obscure (but very real) cases for which the PPCMEM and herd tools disagree, and as of late 2014 resolving these disagreements was ongoing.

Longer term, the hope is that the axiomatic approaches incorporate axioms describing higher-level software artifacts. This could potentially allow axiomatic verification of much larger software systems. Another alternative is to press the axioms of boolean logic into service, as described in the next section.

## 12.4 SAT Solvers

Any finite program with bounded loops and recursion can be converted into a logic expression, which might express that program’s assertions in terms of its inputs. Given such a logic expression, it would be quite interesting to know whether any possible combinations of inputs could result in one of the assertions triggering. If the inputs are expressed as combinations of boolean variables, this is simply SAT, also known as the satisfiability problem.

```

1 PPC IRIW.litmus
2 """
3 (* Traditional IRIW. *)
4 {
5 0:r1=1; 0:r2=x;
6 1:r1=1;           1:r4=y;
7           2:r2=x; 2:r4=y;
8           3:r2=x; 3:r4=y;
9 }
10 P0      | P1      | P2      | P3      ;
11 stw r1,0(r2) | stw r1,0(r4) | lwz r3,0(r2) | lwz r3,0(r4) ;
12           |           | sync      | sync      ;
13           |           | lwz r5,0(r4) | lwz r5,0(r2) ;
14
15 exists
16 (2:r3=1 /\ 2:r5=0 /\ 3:r3=1 /\ 3:r5=0)

```

Figure 12.29: IRIW Litmus Test

```

1 PPC IRIW5.litmus
2 """
3 (* Traditional IRIW, but with five stores instead of just one. *)
4 {
5 0:r1=1; 0:r2=x;
6 1:r1=1;           1:r4=y;
7           2:r2=x; 2:r4=y;
8           3:r2=x; 3:r4=y;
9 }
10 P0      | P1      | P2      | P3      ;
11 stw r1,0(r2) | stw r1,0(r4) | lwz r3,0(r2) | lwz r3,0(r4) ;
12 addi r1,r1,1 | addi r1,r1,1 | sync      | sync      ;
13 stw r1,0(r2) | stw r1,0(r4) | lwz r5,0(r4) | lwz r5,0(r2) ;
14 addi r1,r1,1 | addi r1,r1,1 |           |           ;
15 stw r1,0(r2) | stw r1,0(r4) |           |           ;
16 addi r1,r1,1 | addi r1,r1,1 |           |           ;
17 stw r1,0(r2) | stw r1,0(r4) |           |           ;
18 addi r1,r1,1 | addi r1,r1,1 |           |           ;
19 stw r1,0(r2) | stw r1,0(r4) |           |           ;
20
21 exists
22 (2:r3=1 /\ 2:r5=0 /\ 3:r3=1 /\ 3:r5=0)

```

Figure 12.30: Expanded IRIW Litmus Test

SAT solvers are heavily used in verification of hardware, which has motivated great advances. A world-class early 1990s SAT solver might be able to handle a logic expression with 100 distinct boolean variables, but by the early 2010s million-variable SAT solvers were readily available [KS08].

In addition, front-end programs for SAT solvers can automatically translate C code into logic expressions, taking assertions into account and generating assertions for error conditions such as array-bounds errors. One example is the C bounded model checker, or `cbmc`, which is available as part of many Linux distributions. This tool is quite easy to use, with `cbmc test.c` sufficing to validate `test.c`. This ease of use is exceedingly important because it opens the door to formal verification being incorporated into regression-testing frameworks. In contrast, the traditional tools that require non-trivial translation to a special-purpose language are confined to

design-time verification.

More recently, SAT solvers have appeared that handle parallel code. These solvers operate by converting the input code into single static assignment (SSA) form, then generating all permitted access orders. This approach seems promising, but it remains to be seen how well it works in practice. For example, it is not clear what types and sizes of programs this technique handles. However, there is some reason to hope that SAT solvers will be useful for verifying parallel code.

## 12.5 Summary

The formal-verification techniques described in this chapter are very powerful tools for validating small parallel algorithms, but they should not be the only tools in your toolbox. Despite decades of focus on formal verification,

testing remains the validation workhorse for large parallel software systems [Cor06a, Jon11].

It is nevertheless quite possible that this will not always be the case. To see this, consider that there are more than one billion instances of the Linux kernel as of 2013. Suppose that the Linux kernel has a bug that manifests on average every million years of runtime. As noted at the end of the preceding chapter, this bug will be appearing three times *per day* across the installed base. But the fact remains that most formal validation techniques can be used only on very small code bases. So what is a concurrency coder to do?

One approach is to think in terms of finding the first bug, the first relevant bug, the last relevant bug, and the last bug.

The first bug is normally found via inspection or compiler diagnostics. Although the increasingly sophisticated diagnostics provided by modern compilers might be considered to be a lightweight sort of formal verification, it is not common to think of them in those terms. This is in part due to an odd practitioner prejudice which says “If I am using it, it cannot be formal verification” on the one hand, and the large difference in sophistication between compiler diagnostics and verification research on the other.

Although the first relevant bug might be located via inspection or compiler diagnostics, it is not unusual for these two steps to find only typos and false positives. Either way, the bulk of the relevant bugs, that is, those bugs that might actually be encountered in production, will often be found via testing.

When testing is driven by anticipated or real use cases, it is not uncommon for the last relevant bug to be located by testing. This situation might motivate a complete rejection of formal verification, however, irrelevant bugs have a bad habit of suddenly becoming relevant at the least convenient moment possible, courtesy of black-hat attacks. For security-critical software, which appears to be a continually increasing fraction of the total, there can thus be strong motivation to find and fix the last bug. Testing is demonstrably unable to find the last bug, so there is a possible role for formal verification. That is, there is such a role if and only if formal verification proves capable of growing into it. As this chapter has shown, current formal verification systems are extremely limited.

Another approach is to consider that formal verification is often much harder to use than is testing. This is of course in part a cultural statement, and there is every reason to hope that formal verification will be perceived

to be easier as more people become familiar with it. That said, very simple test harnesses can find significant bugs in arbitrarily large software systems. In contrast, the effort required to apply formal verification seems to increase dramatically as the system size increases.

I have nevertheless made occasional use of formal verification for more than 20 years, playing to formal verification’s strengths, namely design-time verification of small complex portions of the overarching software construct. The larger overarching software construct is of course validated by testing.

**Quick Quiz 12.26:** In light of the full verification of the L4 microkernel, isn’t this limited view of formal verification just a little bit obsolete? ■

One final approach is to consider the following two definitions and the consequence that they imply:

**Definition:** Bug-free programs are trivial programs.

**Definition:** Reliable programs have no known bugs.

**Consequence:** Any non-trivial reliable program contains at least one as-yet-unknown bug.

From this viewpoint, any advances in validation and verification can have but two effects: (1) An increase in the number of trivial programs or (2) A decrease in the number of reliable programs. Of course, the human race’s increasing reliance on multicore systems and software provides extreme motivation for a very sharp increase in the number of trivial programs!

However, if your code is so complex that you find yourself relying too heavily on formal-verification tools, you should carefully rethink your design, especially if your formal-verification tools require your code to be hand-translated to a special-purpose language. For example, a complex implementation of the dynticks interface for preemptible RCU that was presented in Section 12.1.5 turned out to have a much simpler alternative implementation, as discussed in Section 12.1.6.9. All else being equal, a simpler implementation is much better than a mechanical proof for a complex implementation!

And the open challenge to those working on formal verification techniques and systems is to prove this summary wrong!

# Chapter 13

## Putting It All Together

You don't learn how to shoot and then learn how to launch and then learn to do a controlled spin—you learn to launch-shoot-spin.

*“Ender’s Shadow”, Orson Scott Card*

This chapter gives a few hints on handling some concurrent-programming puzzles, starting with counter conundrums in Section 13.1, continuing with some RCU rescues in Section 13.3, and finishing off with some hashing hassles in Section 13.4.

### 13.1 Counter Conundrums

This section outlines possible solutions to some counter conundrums.

#### 13.1.1 Counting Updates

Suppose that Schrödinger (see Section 10.1) wants to count the number of updates for each animal, and that these updates are synchronized using a per-data-element lock. How can this counting best be done?

Of course, any number of counting algorithms from Chapter 5 might be considered, but the optimal approach is much simpler in this case. Just place a counter in each data element, and increment it under the protection of that element’s lock!

#### 13.1.2 Counting Lookups

Suppose that Schrödinger also wants to count the number of lookups for each animal, where lookups are protected by RCU. How can this counting best be done?

One approach would be to protect a lookup counter with the per-element lock, as discussed in Section 13.1.1. Unfortunately, this would require all lookups to acquire

this lock, which would be a severe bottleneck on large systems.

Another approach is to “just say no” to counting, following the example of the `noatime` mount option. If this approach is feasible, it is clearly the best: After all, nothing is faster than doing nothing. If the lookup count cannot be dispensed with, read on!

Any of the counters from Chapter 5 could be pressed into service, with the statistical counters described in Section 5.2 being perhaps the most common choice. However, this results in a large memory footprint: The number of counters required is the number of data elements multiplied by the number of threads.

If this memory overhead is excessive, then one approach is to keep per-socket counters rather than per-CPU counters, with an eye to the hash-table performance results depicted in Figure 10.8. This will require that the counter increments be atomic operations, especially for user-mode execution where a given thread could migrate to another CPU at any time.

If some elements are looked up very frequently, there are a number of approaches that batch updates by maintaining a per-thread log, where multiple log entries for a given element can be merged. After a given log entry has a sufficiently large increment or after sufficient time has passed, the log entries may be applied to the corresponding data elements. Silas Boyd-Wickizer has done some work formalizing this notion [BW14].

### 13.2 Refurbish Reference Counting

Although reference counting is a conceptually simple technique, many devils hide in the details when it is applied to concurrent software. After all, if the object was not subject to premature disposal, there would be no need

Acquisition Synchronization	Release Synchronization		
	Locking	Reference Counting	RCU
Locking	-	CAM	CA
Reference Counting	A	AM	A
RCU	CA	MCA	CA

Table 13.1: Reference Counting and Synchronization Mechanisms

for the reference counter in the first place. But if the object can be disposed of, what prevents disposal during the reference-acquisition process itself?

There are a number of ways to refurbish reference counters for use in concurrent software, including:

1. A lock residing outside of the object must be held while manipulating the reference count.
2. The object is created with a non-zero reference count, and new references may be acquired only when the current value of the reference counter is non-zero. If a thread does not have a reference to a given object, it may obtain one with the help of another thread that already has a reference.
3. An existence guarantee is provided for the object, preventing it from being freed while some other entity might be attempting to acquire a reference. Existence guarantees are often provided by automatic garbage collectors, and, as will be seen in Section 9.5, by RCU.
4. A type-safety guarantee is provided for the object. An additional identity check must be performed once the reference is acquired. Type-safety guarantees can be provided by special-purpose memory allocators, for example, by the `SLAB_DESTROY_BY_RCU` feature within the Linux kernel, as will be seen in Section 9.5.

Of course, any mechanism that provides existence guarantees by definition also provides type-safety guarantees. This section will therefore group the last two answers together under the rubric of RCU, leaving us with three general categories of reference-acquisition protection: Reference counting, sequence locking, and RCU.

**Quick Quiz 13.1:** Why not implement reference-acquisition using a simple compare-and-swap operation that only acquires a reference if the reference counter is non-zero? ■

Given that the key reference-counting issue is synchronization between acquisition of a reference and freeing of the object, we have nine possible combinations of mechanisms, as shown in Table 13.1. This table divides reference-counting mechanisms into the following broad categories:

1. Simple counting with neither atomic operations, memory barriers, nor alignment constraints (“-”).
2. Atomic counting without memory barriers (“A”).
3. Atomic counting, with memory barriers required only on release (“AM”).
4. Atomic counting with a check combined with the atomic acquisition operation, and with memory barriers required only on release (“CAM”).
5. Atomic counting with a check combined with the atomic acquisition operation (“CA”).
6. Atomic counting with a check combined with the atomic acquisition operation, and with memory barriers also required on acquisition (“MCA”).

However, because all Linux-kernel atomic operations that return a value are defined to contain memory barriers,<sup>1</sup> all release operations contain memory barriers, and all checked acquisition operations also contain memory barriers. Therefore, cases “CA” and “MCA” are equivalent to “CAM”, so that there are sections below for only the first four cases: “-”, “A”, “AM”, and “CAM”. The Linux primitives that support reference counting are presented in Section 13.2.2. Later sections cite optimizations that can improve performance if reference acquisition and release is very frequent, and the reference count need be checked for zero only very rarely.

### 13.2.1 Implementation of Reference-Counting Categories

Simple counting protected by locking (“-”) is described in Section 13.2.1.1, atomic counting with no memory barriers (“A”) is described in Section 13.2.1.2 atomic counting with acquisition memory barrier (“AM”) is described in Section 13.2.1.3, and atomic counting with check and release memory barrier (“CAM”) is described in Section 13.2.1.4.

<sup>1</sup> With `atomic_read()` and `ATOMIC_INIT()` being the exceptions that prove the rule.

```

1 struct sref {
2     int refcount;
3 };
4
5 void sref_init(struct sref *sref)
6 {
7     sref->refcount = 1;
8 }
9
10 void sref_get(struct sref *sref)
11 {
12     sref->refcount++;
13 }
14
15 int sref_put(struct sref *sref,
16             void (*release)(struct sref *sref))
17 {
18     WARN_ON(release == NULL);
19     WARN_ON(release == (void (*)(struct sref *))kfree);
20
21     if (--sref->refcount == 0) {
22         release(sref);
23         return 1;
24     }
25     return 0;
26 }

```

Figure 13.1: Simple Reference-Count API

### 13.2.1.1 Simple Counting

Simple counting, with neither atomic operations nor memory barriers, can be used when the reference-counter acquisition and release are both protected by the same lock. In this case, it should be clear that the reference count itself may be manipulated non-atomically, because the lock provides any necessary exclusion, memory barriers, atomic instructions, and disabling of compiler optimizations. This is the method of choice when the lock is required to protect other operations in addition to the reference count, but where a reference to the object must be held after the lock is released. Figure 13.1 shows a simple API that might be used to implement simple non-atomic reference counting—although simple reference counting is almost always open-coded instead.

### 13.2.1.2 Atomic Counting

Simple atomic counting may be used in cases where any CPU acquiring a reference must already hold a reference. This style is used when a single CPU creates an object for its own private use, but must allow other CPU, tasks, timer handlers, or I/O completion handlers that it later spawns to also access this object. Any CPU that hands the object off must first acquire a new reference on behalf of the recipient object. In the Linux kernel, the `kref` primitives are used to implement this style of reference counting, as shown in Figure 13.2.

Atomic counting is required because locking is not used to protect all reference-count operations, which means that it is possible for two different CPUs to concurrently manipulate the reference count. If normal increment and decrement were used, a pair of CPUs might both fetch the reference count concurrently, perhaps both obtaining the value “3”. If both of them increment their value, they will both obtain “4”, and both will store this value back into the counter. Since the new value of the counter should instead be “5”, one of the two increments has been lost. Therefore, atomic operations must be used both for counter increments and for counter decrements.

If releases are guarded by locking or RCU, memory barriers are *not* required, but for different reasons. In the case of locking, the locks provide any needed memory barriers (and disabling of compiler optimizations), and the locks also prevent a pair of releases from running concurrently. In the case of RCU, cleanup must be deferred until all currently executing RCU read-side critical sections have completed, and any needed memory barriers or disabling of compiler optimizations will be provided by the RCU infrastructure. Therefore, if two CPUs release the final two references concurrently, the actual cleanup will be deferred until both CPUs exit their RCU read-side critical sections.

**Quick Quiz 13.2:** Why isn’t it necessary to guard against cases where one CPU acquires a reference just after another CPU releases the last reference? ■

The `kref` structure itself, consisting of a single atomic data item, is shown in lines 1-3 of Figure 13.2. The `kref_init()` function on lines 5-8 initializes the counter to the value “1”. Note that the `atomic_set()` primitive is a simple assignment, the name stems from the data type of `atomic_t` rather than from the operation. The `kref_init()` function must be invoked during object creation, before the object has been made available to any other CPU.

The `kref_get()` function on lines 10-14 unconditionally atomically increments the counter. The `atomic_inc()` primitive does not necessarily explicitly disable compiler optimizations on all platforms, but the fact that the `kref` primitives are in a separate module and that the Linux kernel build process does no cross-module optimizations has the same effect.

The `kref_put()` function on lines 16-28 atomically decrements the counter, and if the result is zero, line 24 invokes the specified `release()` function and line 24 returns, informing the caller that `release()` was invoked. Otherwise, `kref_put()` returns zero, informing

```

1 struct kref {
2     atomic_t refcount;
3 };
4
5 void kref_init(struct kref *kref)
6 {
7     atomic_set(&kref->refcount, 1);
8 }
9
10 void kref_get(struct kref *kref)
11 {
12     WARN_ON(!atomic_read(&kref->refcount));
13     atomic_inc(&kref->refcount);
14 }
15
16 static inline int
17 kref_sub(struct kref *kref, unsigned int count,
18           void (*release)(struct kref *kref))
19 {
20     WARN_ON(release == NULL);
21
22     if (atomic_sub_and_test((int) count,
23                            &kref->refcount)) {
24         release(kref);
25         return 1;
26     }
27     return 0;
28 }

```

Figure 13.2: Linux Kernel kref API

the caller that `release()` was not called.

**Quick Quiz 13.3:** Suppose that just after the `atomic_sub_and_test()` on line 22 of Figure 13.2 is invoked, that some other CPU invokes `kref_get()`. Doesn't this result in that other CPU now having an illegal reference to a released object? ■

**Quick Quiz 13.4:** Suppose that `kref_sub()` returns zero, indicating that the `release()` function was not invoked. Under what conditions can the caller rely on the continued existence of the enclosing object? ■

**Quick Quiz 13.5:** Why not just pass `kfree()` as the `release` function? ■

### 13.2.1.3 Atomic Counting With Release Memory Barrier

This style of reference is used in the Linux kernel's networking layer to track the destination caches that are used in packet routing. The actual implementation is quite a bit more involved; this section focuses on the aspects of `struct dst_entry` reference-count handling that matches this use case, shown in Figure 13.3.

The `dst_clone()` primitive may be used if the caller already has a reference to the specified `dst_entry`, in which case it obtains another reference that may be handed off to some other entity within the kernel. Because a reference is already held by the caller, `dst_clone()` need not execute any memory barriers. The act of handing

```

1 static inline
2 struct dst_entry * dst_clone(struct dst_entry * dst)
3 {
4     if (dst)
5         atomic_inc(&dst->__refcnt);
6     return dst;
7 }
8
9 static inline
10 void dst_release(struct dst_entry * dst)
11 {
12     if (dst) {
13         WARN_ON(atomic_read(&dst->__refcnt) < 1);
14         smp_mb_before_atomic_dec();
15         atomic_dec(&dst->__refcnt);
16     }
17 }

```

Figure 13.3: Linux Kernel dst\_clone API

the `dst_entry` to some other entity might or might not require a memory barrier, but if such a memory barrier is required, it will be embedded in the mechanism used to hand the `dst_entry` off.

The `dst_release()` primitive may be invoked from any environment, and the caller might well reference elements of the `dst_entry` structure immediately prior to the call to `dst_release()`. The `dst_release()` primitive therefore contains a memory barrier on line 14 preventing both the compiler and the CPU from misordering accesses.

Please note that the programmer making use of `dst_clone()` and `dst_release()` need not be aware of the memory barriers, only of the rules for using these two primitives.

#### 13.2.1.4 Atomic Counting With Check and Release Memory Barrier

Consider a situation where the caller must be able to acquire a new reference to an object to which it does not already hold a reference. The fact that initial reference-count acquisition can now run concurrently with reference-count release adds further complications. Suppose that a reference-count release finds that the new value of the reference count is zero, signalling that it is now safe to clean up the reference-counted object. We clearly cannot allow a reference-count acquisition to start after such clean-up has commenced, so the acquisition must include a check for a zero reference count. This check must be part of the atomic increment operation, as shown below.

**Quick Quiz 13.6:** Why can't the check for a zero reference count be made in a simple “if” statement with an atomic increment in its “then” clause? ■

```

1 struct file *fget(unsigned int fd)
2 {
3     struct file *file;
4     struct files_struct *files = current->files;
5
6     rCU_read_lock();
7     file = fcheck_files(files, fd);
8     if (file) {
9         if (!atomic_inc_not_zero(&file->f_count))
10             rCU_read_unlock();
11         return NULL;
12     }
13 }
14 rCU_read_unlock();
15 return file;
16 }
17
18 struct file *
19 fcheck_files(struct files_struct *files, unsigned int fd)
20 {
21     struct file * file = NULL;
22     struct fdtable *fdt = rCU_dereference((files)->fdt);
23
24     if (fd < fdt->max_fds)
25         file = rCU_dereference(fdt->fd[fd]);
26     return file;
27 }
28
29 void fput(struct file *file)
30 {
31     if (atomic_dec_and_test(&file->f_count))
32         call_rcu(&file->f_u.fu_rcuhead, file_free_rcu);
33 }
34
35 static void file_free_rcu(struct rcu_head *head)
36 {
37     struct file *f;
38
39     f = container_of(head, struct file, f_u.fu_rcuhead);
40     kmem_cache_free(filp_cachep, f);
41 }

```

Figure 13.4: Linux Kernel fget/fput API

The Linux kernel's `fget()` and `fput()` primitives use this style of reference counting. Simplified versions of these functions are shown in Figure 13.4.

Line 4 of `fget()` fetches the pointer to the current process's file-descriptor table, which might well be shared with other processes. Line 6 invokes `rcu_read_lock()`, which enters an RCU read-side critical section. The callback function from any subsequent `call_rcu()` primitive will be deferred until a matching `rcu_read_unlock()` is reached (line 10 or 14 in this example). Line 7 looks up the file structure corresponding to the file descriptor specified by the `fd` argument, as will be described later. If there is an open file corresponding to the specified file descriptor, then line 9 attempts to atomically acquire a reference count. If it fails to do so, lines 10-11 exit the RCU read-side critical section and report failure. Otherwise, if the attempt is successful, lines 14-15 exit the read-side critical section and return a pointer to the file structure.

The `fcheck_files()` primitive is a helper func-

tion for `fget()`. It uses the `rcu_dereference()` primitive to safely fetch an RCU-protected pointer for later dereferencing (this emits a memory barrier on CPUs such as DEC Alpha in which data dependencies do not enforce memory ordering). Line 22 uses `rcu_dereference()` to fetch a pointer to this task's current file-descriptor table, and line 24 checks to see if the specified file descriptor is in range. If so, line 25 fetches the pointer to the file structure, again using the `rcu_dereference()` primitive. Line 26 then returns a pointer to the file structure or `NULL` in case of failure.

The `fput()` primitive releases a reference to a file structure. Line 31 atomically decrements the reference count, and, if the result was zero, line 32 invokes the `call_rcu()` primitives in order to free up the file structure (via the `file_free_rcu()` function specified in `call_rcu()`'s second argument), but only after all currently-executing RCU read-side critical sections complete. The time period required for all currently-executing RCU read-side critical sections to complete is termed a "grace period". Note that the `atomic_dec_and_test()` primitive contains a memory barrier. This memory barrier is not necessary in this example, since the structure cannot be destroyed until the RCU read-side critical section completes, but in Linux, all atomic operations that return a result must by definition contain memory barriers.

Once the grace period completes, the `file_free_rcu()` function obtains a pointer to the file structure on line 39, and frees it on line 40.

This approach is also used by Linux's virtual-memory system, see `get_page_unless_zero()` and `put_page_testzero()` for page structures as well as `try_to_unuse()` and `mmput()` for memory-map structures.

### 13.2.2 Linux Primitives Supporting Reference Counting

The Linux-kernel primitives used in the above examples are summarized in the following list.

- `atomic_t` Type definition for 32-bit quantity to be manipulated atomically.
- `void atomic_dec(atomic_t *var);`  
Atomically decrements the referenced variable without necessarily issuing a memory barrier or disabling compiler optimizations.

- `int atomic_dec_and_test(atomic_t *var);` Atomically decrements the referenced variable, returning `true` (non-zero) if the result is zero. Issues a memory barrier and disables compiler optimizations that might otherwise move memory references across this primitive.
  - `void atomic_inc(atomic_t *var);` Atomically increments the referenced variable without necessarily issuing a memory barrier or disabling compiler optimizations.
  - `int atomic_inc_not_zero(atomic_t *var);` Atomically increments the referenced variable, but only if the value is non-zero, and returning `true` (non-zero) if the increment occurred. Issues a memory barrier and disables compiler optimizations that might otherwise move memory references across this primitive.
  - `int atomic_read(atomic_t *var);` Returns the integer value of the referenced variable. This need not be an atomic operation, and it need not issue any memory-barrier instructions. Instead of thinking of as “an atomic read”, think of it as “a normal read from an atomic variable”.
  - `void atomic_set(atomic_t *var, int val);` Sets the value of the referenced atomic variable to “val”. This need not be an atomic operation, and it is not required to either issue memory barriers or disable compiler optimizations. Instead of thinking of as “an atomic set”, think of it as “a normal set of an atomic variable”.
  - `void call_rcu(struct rcu_head *head, void (*func)(struct rcu_head *head));` Invokes `func(head)` some time after all currently executing RCU read-side critical sections complete, however, the `call_rcu()` primitive returns immediately. Note that `head` is normally a field within an RCU-protected data structure, and that `func` is normally a function that frees up this data structure. The time interval between the invocation of `call_rcu()` and the invocation of `func` is termed a “grace period”. Any interval of time containing a grace period is itself a grace period.
  - `type *container_of(p, type, f);` Given a pointer `p` to a field `f` within a structure of the specified type, return a pointer to the structure.
  - `void rcu_read_lock(void);` Marks the beginning of an RCU read-side critical section.
  - `void rcu_read_unlock(void);` Marks the end of an RCU read-side critical section. RCU read-side critical sections may be nested.
  - `void smp_mb__before_atomic_dec(void);` Issues a memory barrier and disables code-motion compiler optimizations only if the platform’s `atomic_dec()` primitive does not already do so.
  - `struct rcu_head` A data structure used by the RCU infrastructure to track objects awaiting a grace period. This is normally included as a field within an RCU-protected data structure.
- Quick Quiz 13.7:** An `atomic_read()` and an `atomic_set()` that are non-atomic? Is this some kind of bad joke??? ■

### 13.2.3 Counter Optimizations

In some cases where increments and decrements are common, but checks for zero are rare, it makes sense to maintain per-CPU or per-task counters, as was discussed in Chapter 5. See the paper on sleepable read-copy update (SRCU) for an example of this technique applied to RCU [McK06]. This approach eliminates the need for atomic instructions or memory barriers on the increment and decrement primitives, but still requires that code-motion compiler optimizations be disabled. In addition, the primitives such as `synchronize_srcu()` that check for the aggregate reference count reaching zero can be quite slow. This underscores the fact that these techniques are designed for situations where the references are frequently acquired and released, but where it is rarely necessary to check for a zero reference count.

However, it is usually the case that use of reference counts requires writing (often atomically) to a data structure that is otherwise read only. In this case, reference counts are imposing expensive cache misses on readers.

It is therefore worthwhile to look into synchronization mechanisms that do not require readers to write to the data structure being traversed. One possibility is the hazard pointers covered in Section 9.3 and another is RCU, which is covered in Section 9.5.

## 13.3 RCU Rescues

This section shows how to apply RCU to some examples discussed earlier in this book. In some cases, RCU provides simpler code, in other cases better performance and scalability, and in still other cases, both.

### 13.3.1 RCU and Per-Thread-Variable-Based Statistical Counters

Section 5.2.4 described an implementation of statistical counters that provided excellent performance, roughly that of simple increment (as in the C++ operator), and linear scalability—but only for incrementing via `inc_count()`. Unfortunately, threads needing to read out the value via `read_count()` were required to acquire a global lock, and thus incurred high overhead and suffered poor scalability. The code for the lock-based implementation is shown in Figure 5.9 on Page 41.

**Quick Quiz 13.8:** Why on earth did we need that global lock in the first place? ■

#### 13.3.1.1 Design

The hope is to use RCU rather than `final_mutex` to protect the thread traversal in `read_count()` in order to obtain excellent performance and scalability from `read_count()`, rather than just from `inc_count()`. However, we do not want to give up any accuracy in the computed sum. In particular, when a given thread exits, we absolutely cannot lose the exiting thread's count, nor can we double-count it. Such an error could result in inaccuracies equal to the full precision of the result, in other words, such an error would make the result completely useless. And in fact, one of the purposes of `final_mutex` is to ensure that threads do not come and go in the middle of `read_count()` execution.

**Quick Quiz 13.9:** Just what is the accuracy of `read_count()`, anyway? ■

Therefore, if we are to dispense with `final_mutex`, we will need to come up with some other method for ensuring consistency. One approach is to place the total count for all previously exited threads and the array of pointers to the per-thread counters into a single structure. Such a structure, once made available to `read_count()`, is held constant, ensuring that `read_count()` sees consistent data.

#### 13.3.1.2 Implementation

```

1 struct countarray {
2     unsigned long total;
3     unsigned long *counterp[NR_THREADS];
4 };
5
6 long __thread counter = 0;
7 struct countarray *countarrayp = NULL;
8 DEFINE_SPINLOCK(final_mutex);
9
10 void inc_count(void)
11 {
12     counter++;
13 }
14
15 long read_count(void)
16 {
17     struct countarray *cap;
18     unsigned long sum;
19     int t;
20
21     rCU_read_lock();
22     cap = rCU_dereference(countarrayp);
23     sum = cap->total;
24     for_each_thread(t)
25         if (cap->counterp[t] != NULL)
26             sum += *cap->counterp[t];
27     rCU_read_unlock();
28     return sum;
29 }
30
31 void count_init(void)
32 {
33     countarrayp = malloc(sizeof(*countarrayp));
34     if (countarrayp == NULL) {
35         fprintf(stderr, "Out of memory\n");
36         exit(-1);
37     }
38     memset(countarrayp, '\0', sizeof(*countarrayp));
39 }
40
41 void count_register_thread(void)
42 {
43     int idx = smp_thread_id();
44
45     spin_lock(&final_mutex);
46     countarrayp->counterp[idx] = &counter;
47     spin_unlock(&final_mutex);
48 }
49
50 void count_unregister_thread(int nthreadsexpected)
51 {
52     struct countarray *cap;
53     struct countarray *capold;
54     int idx = smp_thread_id();
55
56     cap = malloc(sizeof(*countarrayp));
57     if (cap == NULL) {
58         fprintf(stderr, "Out of memory\n");
59         exit(-1);
60     }
61     spin_lock(&final_mutex);
62     *cap = *countarrayp;
63     cap->total += counter;
64     cap->counterp[idx] = NULL;
65     capold = countarrayp;
66     rCU_assign_pointer(countarrayp, cap);
67     spin_unlock(&final_mutex);
68     synchronize_rcu();
69     free(capold);
70 }

```

Figure 13.5: RCU and Per-Thread Statistical Counters

Lines 1-4 of Figure 13.5 show the `countarray` structure, which contains a `->total` field for the count from previously exited threads, and a `counterp[]` array of pointers to the per-thread `counter` for each currently running thread. This structure allows a given execution of `read_count()` to see a total that is consistent with the indicated set of running threads.

Lines 6-8 contain the definition of the per-thread counter variable, the global pointer `countarrayp` referencing the current `countarray` structure, and the `final_mutex` spinlock.

Lines 10-13 show `inc_count()`, which is unchanged from Figure 5.9.

Lines 15-29 show `read_count()`, which has changed significantly. Lines 21 and 27 substitute `rcu_read_lock()` and `rcu_read_unlock()` for acquisition and release of `final_mutex`. Line 22 uses `rcu_dereference()` to snapshot the current `countarray` structure into local variable `cap`. Proper use of RCU will guarantee that this `countarray` structure will remain with us through at least the end of the current RCU read-side critical section at line 27. Line 23 initializes `sum` to `cap->total`, which is the sum of the counts of threads that have previously exited. Lines 24-26 add up the per-thread counters corresponding to currently running threads, and, finally, line 28 returns the sum.

The initial value for `countarrayp` is provided by `count_init()` on lines 31-39. This function runs before the first thread is created, and its job is to allocate and zero the initial structure, and then assign it to `countarrayp`.

Lines 41-48 show the `count_register_thread()` function, which is invoked by each newly created thread. Line 43 picks up the current thread's index, line 45 acquires `final_mutex`, line 46 installs a pointer to this thread's `counter`, and line 47 releases `final_mutex`.

**Quick Quiz 13.10:** Hey!!! Line 46 of Figure 13.5 modifies a value in a pre-existing `countarray` structure! Didn't you say that this structure, once made available to `read_count()`, remained constant??? ■

Lines 50-70 shows `count_unregister_thread()`, which is invoked by each thread just before it exits. Lines 56-60 allocate a new `countarray` structure, line 61 acquires `final_mutex` and line 67 releases it. Line 62 copies the contents of the current `countarray` into the newly allocated version, line 63 adds the exiting thread's `counter` to new structure's `total`, and line 64 NULLs the exiting thread's `counterp[]`

array element. Line 65 then retains a pointer to the current (soon to be old) `countarray` structure, and line 66 uses `rcu_assign_pointer()` to install the new version of the `countarray` structure. Line 68 waits for a grace period to elapse, so that any threads that might be concurrently executing in `read_count`, and thus might have references to the old `countarray` structure, will be allowed to exit their RCU read-side critical sections, thus dropping any such references. Line 69 can then safely free the old `countarray` structure.

### 13.3.1.3 Discussion

**Quick Quiz 13.11:** Wow! Figure 13.5 contains 69 lines of code, compared to only 42 in Figure 5.9. Is this extra complexity really worth it? ■

Use of RCU enables exiting threads to wait until other threads are guaranteed to be done using the exiting threads' `__thread` variables. This allows the `read_count()` function to dispense with locking, thereby providing excellent performance and scalability for both the `inc_count()` and `read_count()` functions. However, this performance and scalability come at the cost of some increase in code complexity. It is hoped that compiler and library writers employ user-level RCU [Des09] to provide safe cross-thread access to `__thread` variables, greatly reducing the complexity seen by users of `__thread` variables.

## 13.3.2 RCU and Counters for Removable I/O Devices

Section 5.5 showed a fanciful pair of code fragments for dealing with counting I/O accesses to removable devices. These code fragments suffered from high overhead on the fastpath (starting an I/O) due to the need to acquire a reader-writer lock.

This section shows how RCU may be used to avoid this overhead.

The code for performing an I/O is quite similar to the original, with a RCU read-side critical section being substituted for the reader-writer lock read-side critical section in the original:

```

1 struct foo {
2     int length;
3     char *a;
4 };

```

Figure 13.6: RCU-Protected Variable-Length Array

```

1 rCU_read_lock();
2 if (removing) {
3     rCU_read_unlock();
4     cancel_io();
5 } else {
6     add_count(1);
7     rCU_read_unlock();
8     do_io();
9     sub_count(1);
10 }

```

The RCU read-side primitives have minimal overhead, thus speeding up the fastpath, as desired.

The updated code fragment removing a device is as follows:

```

1 spin_lock(&mylock);
2 removing = 1;
3 sub_count(mybias);
4 spin_unlock(&mylock);
5 synchronize_rcu();
6 while (read_count() != 0) {
7     poll(NULL, 0, 1);
8 }
9 remove_device();

```

Here we replace the reader-writer lock with an exclusive spinlock and add a `synchronize_rcu()` to wait for all of the RCU read-side critical sections to complete. Because of the `synchronize_rcu()`, once we reach line 6, we know that all remaining I/Os have been accounted for.

Of course, the overhead of `synchronize_rcu()` can be large, but given that device removal is quite rare, this is usually a good tradeoff.

### 13.3.3 Array and Length

Suppose we have an RCU-protected variable-length array, as shown in Figure 13.6. The length of the array `->a[]` can change dynamically, and at any given time, its length is given by the field `->length`. Of course, this introduces the following race condition:

1. The array is initially 16 characters long, and thus `->length` is equal to 16.

```

1 struct foo_a {
2     int length;
3     char a[0];
4 };
5
6 struct foo {
7     struct foo_a *fa;
8 };

```

Figure 13.7: Improved RCU-Protected Variable-Length Array

2. CPU 0 loads the value of `->length`, obtaining the value 16.
3. CPU 1 shrinks the array to be of length 8, and assigns a pointer to a new 8-character block of memory into `->a[]`.
4. CPU 0 picks up the new pointer from `->a[]`, and stores a new value into element 12. Because the array has only 8 characters, this results in a SEGV or (worse yet) memory corruption.

How can we prevent this?

One approach is to make careful use of memory barriers, which are covered in Section 14.2. This works, but incurs read-side overhead and, perhaps worse, requires use of explicit memory barriers.

A better approach is to put the value and the array into the same structure, as shown in Figure 13.7. Allocating a new array (`foo_a` structure) then automatically provides a new place for the array length. This means that if any CPU picks up a reference to `->fa`, it is guaranteed that the `->length` will match the `->a[]` length [ACMS03].

1. The array is initially 16 characters long, and thus `->length` is equal to 16.
2. CPU 0 loads the value of `->fa`, obtaining a pointer to the structure containing the value 16 and the 16-byte array.
3. CPU 0 loads the value of `->fa->length`, obtaining the value 16.
4. CPU 1 shrinks the array to be of length 8, and assigns a pointer to a new `foo_a` structure containing an 8-character block of memory into `->a[]`.
5. CPU 0 picks up the new pointer from `->a[]`, and stores a new value into element 12. But because CPU 0 is still referencing the old `foo_a` structure that contains the 16-byte array, all is well.

```

1 struct animal {
2     char name[40];
3     double age;
4     double meas_1;
5     double meas_2;
6     double meas_3;
7     char photo[0]; /* large bitmap. */
8 };

```

Figure 13.8: Uncorrelated Measurement Fields

```

1 struct measurement {
2     double meas_1;
3     double meas_2;
4     double meas_3;
5 };
6
7 struct animal {
8     char name[40];
9     double age;
10    struct measurement *mp;
11    char photo[0]; /* large bitmap. */
12 };

```

Figure 13.9: Correlated Measurement Fields

Of course, in both cases, CPU 1 must wait for a grace period before freeing the old array.

A more general version of this approach is presented in the next section.

### 13.3.4 Correlated Fields

Suppose that each of Schrödinger's animals is represented by the data element shown in Figure 13.8. The `meas_1`, `meas_2`, and `meas_3` fields are a set of correlated measurements that are updated periodically. It is critically important that readers see these three values from a single measurement update: If a reader sees an old value of `meas_1` but new values of `meas_2` and `meas_3`, that reader will become fatally confused. How can we guarantee that readers will see coordinated sets of these three values?

One approach would be to allocate a new `animal` structure, copy the old structure into the new structure, update the new structure's `meas_1`, `meas_2`, and `meas_3` fields, and then replace the old structure with a new one by updating the pointer. This does guarantee that all readers see coordinated sets of measurement values, but it requires copying a large structure due to the `->photo[]` field. This copying might incur unacceptably large overhead.

Another approach is to insert a level of indirection, as shown in Figure 13.9. When a new measurement is taken, a new `measurement` structure is allocated, filled in with the measurements, and the `animal` structure's `->mp` field is updated to point to this new `measurement` struc-

ture using `rcu_assign_pointer()`. After a grace period elapses, the old `measurement` structure can be freed.

**Quick Quiz 13.12:** But can't the approach shown in Figure 13.9 result in extra cache misses, in turn resulting in additional read-side overhead? ■

This approach enables readers to see correlated values for selected fields with minimal read-side overhead.

## 13.4 Hashing Hassles

This section looks at some issues that can arise when dealing with hash tables. Please note that these issues also apply to many other search structures.

### 13.4.1 Correlated Data Elements

This situation is analogous to that in Section 13.3.4: We have a hash table where we need correlated views of two or more of the elements. These elements are updated together, and we do not want to see an old version of the first element along with new versions of the other elements. For example, Schrödinger decided to add his extended family to his in-memory database along with all his animals. Although Schrödinger understands that marriages and divorces do not happen instantaneously, he is also a traditionalist. As such, he absolutely does not want his database ever to show that the bride is now married, but the groom is not, and vice versa. In other words, Schrödinger wants to be able to carry out a wedlock-consistent traversal of his database.

One approach is to use sequence locks (see Section 9.4), so that wedlock-related updates are carried out under the protection of `write_seqlock()`, while reads requiring wedlock consistency are carried out within a `read_seqbegin() / read_seqretry()` loop. Note that sequence locks are not a replacement for RCU protection: Sequence locks protect against concurrent modifications, but RCU is still needed to protect against concurrent deletions.

This approach works quite well when the number of correlated elements is small, the time to read these elements is short, and the update rate is low. Otherwise, updates might happen so quickly that readers might never complete. Although Schrödinger does not expect that even his least-sane relatives will marry and divorce quickly enough for this to be a problem, he does realize that this problem could well arise in other situations. One way to

avoid this reader-starvation problem is to have the readers use the update-side primitives if there have been too many retries, but this can degrade both performance and scalability.

In addition, if the update-side primitives are used too frequently, poor performance and scalability will result due to lock contention. One way to avoid this is to maintain a per-element sequence lock, and to hold both spouses' locks when updating their marital status. Readers can do their retry looping on either of the spouses' locks to gain a stable view of any change in marital status involving both members of the pair. This avoids contention due to high marriage and divorce rates, but complicates gaining a stable view of all marital statuses during a single scan of the database.

If the element groupings are well-defined and persistent, which marital status is hoped to be, then one approach is to add pointers to the data elements to link together the members of a given group. Readers can then traverse these pointers to access all the data elements in the same group as the first one located.

Other approaches using version numbering are left as exercises for the interested reader.

### 13.4.2 Update-Friendly Hash-Table Traversal

Suppose that a statistical scan of all elements in a hash table is required. For example, Schrödinger might wish to compute the average length-to-weight ratio over all of his animals.<sup>2</sup> Suppose further that Schrödinger is willing to ignore slight errors due to animals being added to and removed from the hash table while this statistical scan is being carried out. What should Schrödinger do to control concurrency?

One approach is to enclose the statistical scan in an RCU read-side critical section. This permits updates to proceed concurrently without unduly impeding the scan. In particular, the scan does not block the updates and vice versa, which allows scan of hash tables containing very large numbers of elements to be supported gracefully, even in the face of very high update rates.

**Quick Quiz 13.13:** But how does this scan work while a resizable hash table is being resized? In that case, neither the old nor the new hash table is guaranteed to contain all the elements in the hash table! ■

---

<sup>2</sup> Why would such a quantity be useful? Beats me! But group statistics in general are often useful.



# Chapter 14

## Advanced Synchronization

If a little knowledge is a dangerous thing, just imagine all the havoc you could wreak with a lot of knowledge!

*Unknown*

이 섹션에서는 더 약하지만, 비용이 적은 동기화 기능들에 대해 이야기 해 봅니다. 이 약함은 상당히 도움이 되는데, 실제로 어떤 사람들은 약함이 덕목이라 이야기 [Alg13] 하기도 했습니다. 삶의 다른 많은 분야들에서도 그러하듯이, 병렬 프로그래밍에서도 약함이 만병 통치약은 아닙니다. 예를 들어, 아직 정리 안된 약화를 생각하기도 전에 Chapter 5 의 마지막에서 이야기 했듯, 철저하게 파티셔닝, 배칭, 그리고 잘 테스트된 약한 API 들을 적용해야 합니다 (Chapter 8 과 Chapter 9 을 참고하세요).

하지만 그것들을 모두 적용한 후라면, 이 챕터에서 이야기할 고급 테크닉들을 필요로 할 수도 있을 겁니다. 그러기 위해, Section 14.1 에서 락을 피하기 위해 사용되는 테크닉들을 요약하고, Section 14.2 에서 메모리 배리어를 다룬 후, 마지막으로 Section 14.3 에서 블로킹하지 않는 동기화를 짧게 다룹니다.

### 14.1 Avoiding Locks

락킹은 제품화 레벨의 병렬성에서 매우 많이 사용되는 방법이지만, 많은 상황에서 락을 사용하지 않는 (lockless) 테크닉을 사용하는 것으로 성능, 확장성, 그리고 실시간 반응성을 모두 크게 개선시킬 수 있습니다. 그런 lockless 테크닉의 한 예는 Section 5.2 에서 보인, 카운터 증가에 락은 물론 어토믹 오퍼레이션, 메모리 배리어, 그리고 심지어 캐시 미스 까지 없앴던 통계적 카운터가 될 수 있을 것입니다. 그 외에 우리가 다뤘던 예들은 다음과 같습니다:

1. Chapter 5 에서 다룬 다른 카운팅 알고리즘들의 빠른 수행 경로들.

2. Section 6.4.3 의 리소스 얼로케이터 캐시들의 빠른 수행 경로.
3. Section 6.5 의 미로 풀기 알고리즘.
4. Chapter 8 에서 설명한 데이터 소유권 (Data Ownership) 테크닉.
5. Chapter 9 에서 설명한 레퍼런스 카운팅과 RCU 테크닉들.
6. Chapter 10 에서 설명한 룩업 코드 경로.
7. Chapter 13 에서 설명한 많은 테크닉들.

한마디로, lockless 테크닉들은 상당히 유용하고 많이 사용되고 있습니다.

하지만, lockless 테크닉들은 `inc_count()`, `memblock_alloc()`, `rcu_read_lock()` 등과 같은 잘 정의된 API 뒤에 숨겨져 있는게 제일 좋습니다. 과한 lockless 테크닉들의 사용은 어려운 버그를 만들어내기 쉽기 때문입니다.

많은 lockless 테크닉들의 핵심 요소는 다음 섹션에서 설명할 메모리 배리어입니다.

### 14.2 Memory Barriers

인과성과 순서는 매우 직관적이고, 해커들은 이에 대해 일반적인 사람들보다 훨씬 깊은 이해를 갖고 있는 경향이 있습니다. 이 직관들은 순차적 코드이든 락킹과 RCU 같은 표준적 상호 배타 메커니즘을 사용하는 병렬 코드이든 코드를 작성하고 분석하고 디버깅하는데 매우 강력한 도구가 됩니다.

불행히도, 이런 직관들은 공유메모리 안의 데이터 구조들을 위해 명시적 메모리 배리어를 직접 사용하는 코드에서는 완전히 어긋납니다. 예를 들어, Table 14.1 의 리트머스 테스트는 해당 단정문이 결코 실패하지 않을

Thread 1	Thread 2
<code>x = 1;</code>	<code>y = 1;</code>
<code>r1 = y;</code>	<code>r2 = x;</code>
<code>assert (r1 == 1    r2 == 1);</code>	

Table 14.1: Memory Misordering: Dekker

거라 보장되는 듯 보입니다. 일단,  $r1 \neq 1$  이라면, 우린 쓰레드 1 의  $y$  로부터의 로드가 쓰레드 2 의  $y$  로의 스토어 이전에 일어났다고 볼 것이고, 따라서 쓰레드 2 의  $x$  로부터의 로드는 쓰레드 1 의  $x$  로의 스토어 이후에 일어났고, 따라서 해당 단정문에서 필요로 하는  $r2 == 1$  조건이 참일 것이라 생각될 수 있습니다. 예제는 대칭적이므로, 같은 원리로  $r2 \neq 1$  은  $r1 == 1$  을 보장한다고 생각하게 될 것입니다. 안타깝지만, Table 14.1 의 메모리 배리어 부재로 인해 이런 생각은 깨져버립니다. 컴파일러도 CPU 도 쓰레드 1 과 쓰레드 2 의 문장들을 재배열 할 권리가 있으며, 이는 비교적 강한 순서 규칙을 제공하는 x86 같은 시스템에서도 마찬가지입니다.

다음의 섹션들을 통해 정확히 어디서 이 직관들이 깨지는지 알아보고, 이런 문제들을 방지하도록 도움을 줄 수 있는 메모리 배리어의 개념적 모델을 알아봅니다.

Section 14.2.1 는 메모리 접근 순서와 메모리 배리어에 대한 짧은 개론을 제공합니다. 일단 이 배경 지식을 알게 된다면, 다음은 당신의 직관에 문제가 있었음을 인정할 차례입니다. 이 고통스러운 일은 Section 14.2.2에서 직관적으로는 올바른 것처럼 보이지만 실제 하드웨어에서는 비참하게 실패하고 마는 코드 조각들을 보이고 Section 14.2.3에서 여러 값들을 같은 시점에 가질 수 있는 스칼라 변수를 보이는 코드를 제공함으로써 처리합니다. 일단 이 슬픈 과정을 통해 직관을 똑바로 세운 후에는, Section 14.2.4 가 메모리 배리어가 따르는, 우리가 그 위에서부터 일을 시작해야 할 기본적 규칙을 제공합니다. 이런 규칙들은 Section 14.2.5부터 Section 14.2.14에서 좀 더 다듬어 집니다.

### 14.2.1 Memory Ordering and Memory Barriers

그런데 왜 메모리 배리어들이 거기 있어야만 하는 걸까요? CPU 들이 알아서 순서를 맞출 수 없나요? 그게 우리가 컴퓨터가 알아서 일을 하라고 최일선에 두는 이유 아닌가요?

많은 사람들이 실제로 컴퓨터들이 알아서 일을 할 거라고 예측합니다만, 또한 많은 사람들이 일을 빨리 해야 한다고 주장합니다. 근래의 컴퓨터 시스템 제조사들이 직면한 어려움 가운데 하나는 메인 메모리는 CPU 의 속도를 따라갈 수 없다는 것입니다 – 근래의 CPU 들은

메모리에서 변수 하나를 가져오는데 필요한 시간동안 수백개의 인스트럭션들을 실행할 수 있습니다. 따라서 CPU 들은 Figure 14.1 에 그려진 것처럼, 계속해서 거대한 캐시들을 사용합니다. 특정 CPU 에 의해 매우 자주 사용되는 변수들은 해당 CPU 의 캐시에 남아있는 경향을 보일 것이고, 이로 인해 해당 데이터에 대한 고속의 액세스가 가능해집니다.

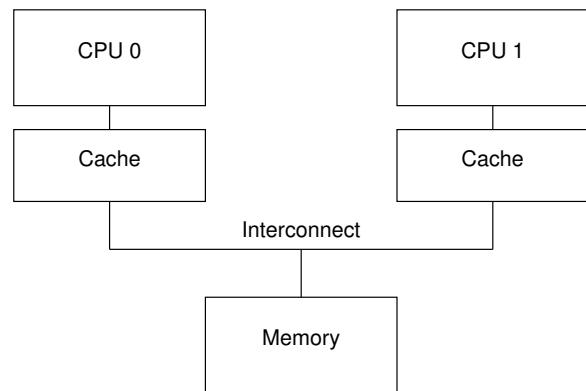


Figure 14.1: Modern Computer System Cache Structure

한 CPU 가 자신의 캐시에 아직 존재하지 않는 데이터에 접근하는 경우엔, 불행히도 데이터를 메모리로부터 가져와야 하는, 비싼 “캐시 미스”를 초래하게 됩니다. 더 안타깝게도, 일반적인 코드의 수행은 상당한 캐시 미스를 초래합니다. 이로 인한 성능 하락을 제한하기 위해, CPU 들은 메모리 참조가 캐시 미스로 인해 메모리에서 데이터를 얻어오는 것을 기다리는 동안 다른 인스트럭션들을 실행할 수 있도록 설계되었습니다. 이는 분명히 인스트럭션들과 메모리 참조가 비순차적으로 실행되도록 해서 Figure 14.2 에 보여지는 것과 같이 상당한 혼란을 가져올 수 있습니다. 컴파일러들과 (락킹과 RCU 같은) 동기화 도구들은 “메모리 배리어들”(예를 들어, 리눅스 커널의 `smp_mb()`)을 이용해 순서가 맞춰지는 듯한 환상을 유지할 책임을 갖습니다. 이런 메모리 배리어들은 ARM, POWER, Itanium, 그리고 Alpha 에서와 같이 명시적인 인스트럭션들이 될 수도 있고, 또는 x86 에서처럼 다른 인스트럭션들에 의해 묵시적으로 실행될 수도 있습니다.

표준 동기화 도구들은 순서의 환상을 지키므로, 이 섹션을 읽는 것을 멈추고 그냥 그 도구들을 사용하는 것이 좋을 것입니다.

하지만, 동기화 도구들 자체를 구현해야 한다면, 또는, 그저 메모리 접근 순서와 메모리 배리어들이 어떻게 동작하는지에 흥미가 있다면, 계속 읽으세요!

다음 섹션은 당신이 명시적으로 메모리 배리어를 사용한다면 마주할 수 있는, 직관에 반하는 시나리오들을 이야기 합니다.

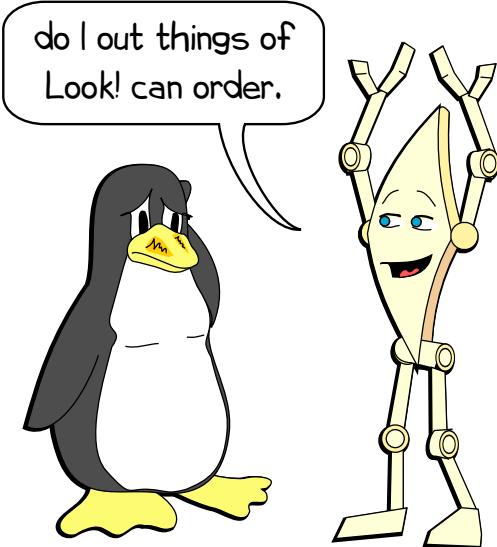


Figure 14.2: CPUs Can Do Things Out of Order

### 14.2.2 If B Follows A, and C Follows B, Why Doesn't C Follow A?

메모리 순서 규칙과 메모리 배리어는 매우 비직관적일 수 있습니다. 예를 들어, Figure 14.3의 함수들이 변수 A, B, C가 초기값 0을 가진 채 병렬로 수행되는 경우를 생각해보세요:

```

1 thread0(void)
2 {
3     A = 1;
4     smp_wmb();
5     B = 1;
6 }
7
8 thread1(void)
9 {
10    while (B != 1)
11        continue;
12    barrier();
13    C = 1;
14 }
15
16 thread2(void)
17 {
18    while (C != 1)
19        continue;
20    barrier();
21    assert(A != 0);
22 }

```

Figure 14.3: Parallel Hardware is Non-Causal

직관적으로 볼 때, `thread0()` 는 B의 값 할당을 A에의 값 할당 후에 하고, `thread1()` 은 C에 값

을 할당하기 전, `thread0()` 가 B에 값을 할당할 때 까지 기다리며, `thread2()` 는 A의 값을 보기 전에 `thread1()` 이 C에 값을 할당하기까지 기다립니다. 따라서, 역시 직관적으로, line 21의 단정문은 실패할 수 없습니다.

이 말은, 직관적이기는 하지만, 완전히 잘못된 것입니다. 이건 이론적인 단정이 아님에 주의하시기 바랍니다: 실제로 이 코드를 현실의 약한 순서 규칙의 하드웨어 (1.5 GHz 16-CPU POWER 5 시스템)에서 수행하면 천만번의 수행 중 16번 이 단정문이 실패했습니다. 분명, 명시적 메모리 배리어를 사용하는 코드를 작성하는 사람은 반드시 극단적인 테스트를 해야만 합니다 – 정확성 증명이 도움이 될 수는 있지만, 메모리 배리어의 본질적으로 비직관적인 동작은 그런 증명이 기반하는 가정을 상당히 제약할 수 있습니다. 여러개의 하드웨어의 존적인 트릭들이 이 수행에서의 실패 가능성을 상당히 증가시키기 때문에 극단적 테스트의 필요성은 결코 가벼워질 수 없습니다.

**Quick Quiz 14.1:** page 251의 Figure 14.3 코드의 line 21의 단정문이 대체 어떻게 실패할 수 있죠? ■

**Quick Quiz 14.2:** 좋아요... 그래서 이걸 어떻게 고쳐야 하죠? ■

그러니 이제 어떡해야 할까요? 최선의 선택지는, 가능하다면 모든 필요한 메모리 배리어를 내포하고 있는 현존하는 기능들을 사용하고 이 챕터의 나머지 내용을 그냥 무시하는 것입니다.

물론, 동기화 도구를 직접 구현하고 있다면 그럴 수는 없습니다. 다음의 메모리 순서 규칙과 메모리 배리어에 대한 이야기는 그런 경우를 위한 것입니다.

### 14.2.3 Variables Can Have More Than One Value

변수가 잘 정의된 글로벌한 순서로 값의 시퀀스를 갖는다고 생각하는건 자연스러운 일입니다. 하지만, 지금은 안타깝더라도 이런 안락한 상상에 작별을 고해야 할 때입니다.

이를 알기 위해, Figure 14.4의 코드 조각을 보기 바랍니다. 이 코드 조각은 여러 CPU 들에 의해 병렬로 실행됩니다. Line 1은 공유된 변수 하나를 자신의 CPU의 ID로 값을 넣고, line 2에서는 몇개의 변수들을 모든 CPU 들에 동기화 되는, 세밀한 하드웨어 “timebase” 카운터를 얻어오는 (안타깝지만, 모든 CPU 아키텍쳐에서 가능한 일은 아닙니다!) `gettb()` 함수로 얻어온 값으로 초기화 하며, line 3-8의 루프에서는 이 CPU가 변수에 할당한 값을 통해 자신이 루프 내에서 사용한 시간의 길이를 기록합니다. 물론, CPU 들 가운데 하나만 루프에 남는데 “승리하고”, 따라서 line 6-8의 체크에

걸리기 전까지는지 루프를 빠져나가지 않을 것입니다.

**Quick Quiz 14.3:** Figure 14.4 의 코드 조각이 가정하고 있는, 실제 하드웨어에서는 불가능한 일은 무엇인가요? ■

```

1 state.variable = mycpu;
2 lasttb = oldtb = firsttb = gettb();
3 while (state.variable == mycpu) {
4     lasttb = oldtb;
5     oldtb = gettb();
6     if (lasttb - firsttb > 1000)
7         break;
8 }

```

Figure 14.4: Software Logic Analyzer

루프의 종료 전까지, `firsttb` 는 최초 할당된 값인 타임스탬프를 가지고 있게 되고 `lasttb` 는 이번 타임스탬프 샘플링 이전 샘플링에서 얻어져 할당되었고 여전히 변수에 담겨 있는 타임스탬프를, 또는, 해당 변수가 루프 진입 전에 바뀐 값 그대로라면, `firsttb` 와 동일한 값을 가지고 있을 겁니다. 이는 Figure 14.5 에 그려진 것처럼 532 나노세컨드의 시간동안 각 CPU 가 `state.variable` 을 보는 시각을 그려볼 수 있게 합니다. 이 데이터는 2006년에 각자 2개의 하드웨어 쓰레드를 갖는 8개의 코어를 갖는 1.5GHz POWER5 시스템에서 얻어졌습니다. CPU 1, 2, 3, 4 는 CPU 0 가 테스트를 제어하는 동안 값을 기록했습니다. 타임스탬프 카운터가 값을 증가시키는 시간은 약 5.32 ns 이었으므로, 중간의 캐시 상태를 관찰하는데 충분히 세밀했습니다.

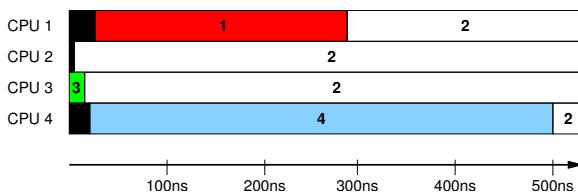


Figure 14.5: A Variable With Multiple Simultaneous Values

각각의 수평선은 각 CPU 의 관찰 결과를 시간에 따라 나타내는데, 왼쪽의 검정색 영역은 해당 CPU 의 첫번째 관측 전의 시간을 나타냅니다. 첫 5ns 동안, CPU 3 만이 해당 변수에 대해 의견을 제시합니다. 다음 10ns 동안, CPU 2 와 3 이 해당 변수의 값에 동의하지 않지만, 곧이어 해당 값은 “2” 라고 동의하게 되며, 이것이 최종 동의된 값입니다. 하지만, CPU 1 은 이 값이 “1” 이라고 거의 300ns 동안 믿으며, CPU 4 는 거의 500ns 동안이나 해당 값이 “4” 라고 믿습니다.

**Quick Quiz 14.4:** 어떻게 CPU 들이 하나의 변수에 대해 같은 시간에 그 값을 다르게 볼 수 있을까요? ■

**Quick Quiz 14.5:** CPU 2 와 3 은 그렇게 빨리 합의

에 이르렀는데 CPU 1 과 4 는 그렇게 오래 걸린 이유가 뭐죠? ■

그리고 네개의 CPU 만으로 이루어진 상황에 음모가 있었다고 생각한다면, 같은 상황을 보여주지만 이번에는 15개의 CPU 들이 하나의 공유 변수에 각자의 수를  $t = 0$  시간에 값 할당하는 상황을 보여주는 Figure 14.5 를 생각해 봅시다. 그림의 가로축은 시간 기반의 턱들로 측정된 시간을 보이는데, 그런 각각의 턱은 약 5.3 나노세컨드 정도씩 유지됩니다. 따라서 전체 이벤트의 흐름은 Figure 14.5 에 기록된 이벤트보다 조금은 더 길게 유지되는데, 이 팀은 CPU 수가 늘어날수록 일관적으로 더 증가합니다. 위의 다이어그램은 전체적인 그림을, 아래쪽의 다이어그램은 처음의 50개 시간 기반 턱들의 관측 결과를 확대해서 보입니다.

다시 말하지만, CPU 0 는 테스트를 관장하므로, 어떤 값도 기록하지 않습니다.

모든 CPU 들이 최종적으로는 마지막 값 9에 합의하게 되는데, 값 15와 12 가 전체 흐름을 주도하기 전입니다. 시간 20 에서는 해당 변수의 값에 대한 14개의 서로 다른 의견이 존재함에 유의하시기 바랍니다. 또한 모든 CPU 들이 Figure 14.7 에 보여지고 있는 방향성 있는 그래프와 일관된 순서의 흐름을 보고 있음을 유의하시기 바랍니다. 더도 아니고 덜도 아니고, 이 표와 그림은 둘 다 메모리 순서에 신경 쓰는 코드에서 올바른 메모리 배리어의 사용의 중요성을 강조하고 있습니다.

이제 우리는 변수의 값과 시간의 흐름에 대한 편안한 직관에 작별을 고해야 하는 정권에 들어왔습니다. 이제 메모리 배리어가 필요해지는 체제입니다.

이 모든 것과 별도로, Chapter 3 와 6 에서 얻은 교훈들을 기억하는 것이 중요합니다. 모든 CPU 들이 같은 변수에 동시적으로 값을 쓰게 하는 것은 결코 병렬 프로그램을 설계하는 방식이 아닙니다. 적어도 성능과 확장성이 전혀 중요하지 않은게 아니라면 말입니다.

#### 14.2.4 What Can You Trust?

당신은 결코 당신의 직관을 믿어선 안됩니다.

당신은 무엇을 믿을 수 있는 걸까요?

당신이 메모리 배리어를 잘 사용할 수 있게 해주는 몇개의 적당히 간단한 규칙들이 있다는 게 밝혀졌습니다. 이 섹션에서는 적어도 이식성 있는 코드의 관점에서 메모리 배리어 이야기의 바닥에 도달해 보고자 하는 사람들을 위해 그런 규칙들을 유도해 봅니다. 실제 유도를 고생스럽게 해보기보다는 그냥 그 규칙들을 간단히 보고 싶다면, 부담 갖지 말고 Section 14.2.6 로 건너뛰어도 좋습니다.

메모리 배리어의 실제 개념은 CPU 에 따라 상당히 다르기 때문에 호환성 있는 코드는 메모리 배리어 개념들 중 최소한의 공통 분모들에만 의존성을 가져야 합니다.

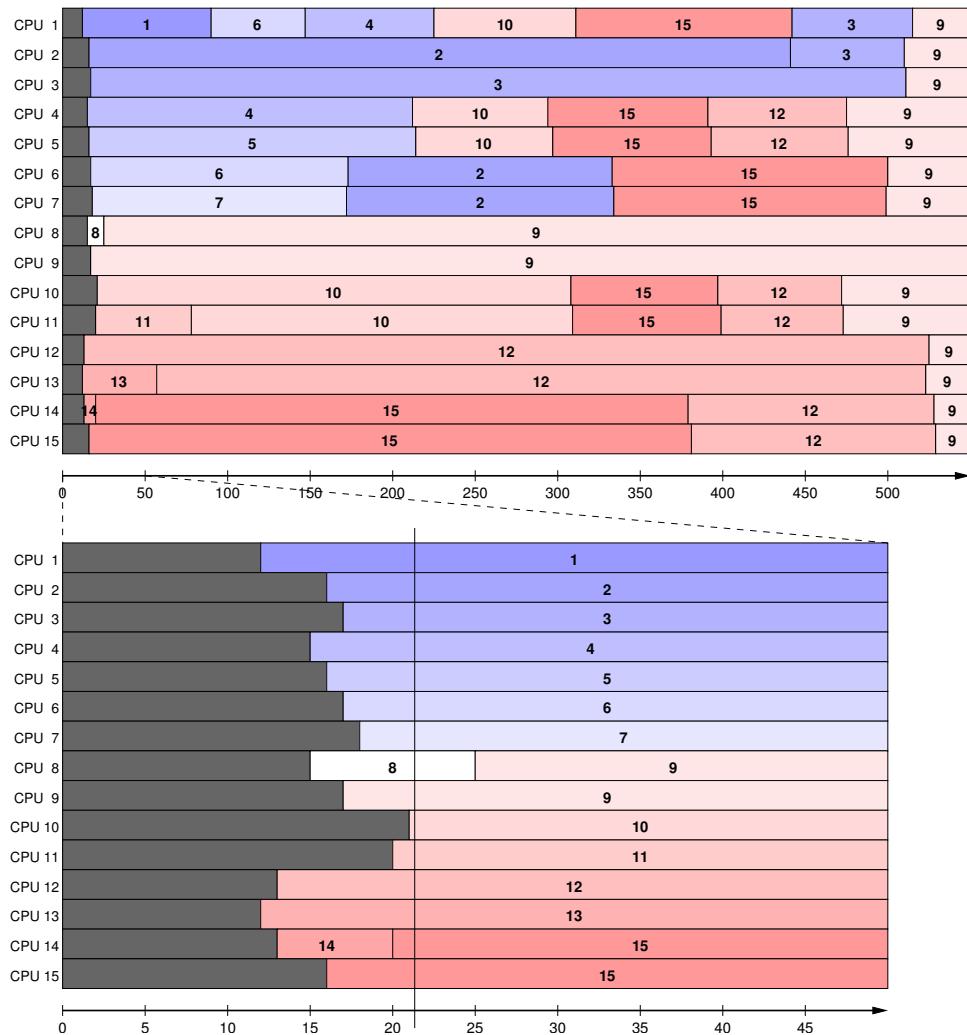


Figure 14.6: A Variable With More Simultaneous Values

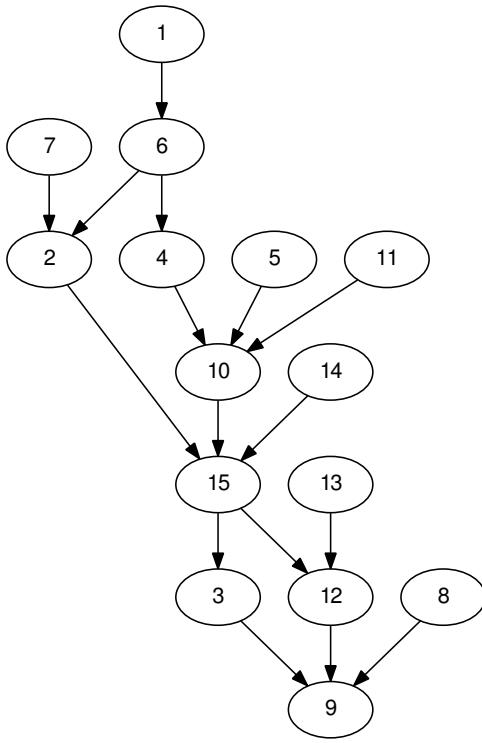


Figure 14.7: Possible Global Orders With More Simultaneous Values

다행히도, 모든 CPU 들이 다음의 규칙들을 갖습니다:

1. 한 CPU 에 의한 모든 액세스들은 그 CPU 에는 프로그램 순서대로 일어나는 것으로 보인다.
2. 모든 CPU 들의 하나의 변수로의 액세스들은 그 변수로의 스토어 오퍼레이션들의 어떤 글로벌 순서 규칙에 맞춰 일관성을 갖는다.
3. 메모리 배리어들은 짹을 맞춰 동작한다.
4. 오퍼레이션들은 배타적 락킹 도구들이 구현되는 곳에 사용될 수 있다.

따라서, 당신이 이식 가능한 코드에서 메모리 배리어를 사용해야 한다면, 이런 특성들에 의존할 수 있습니다.<sup>1</sup> 이런 특성들 각각은 다음의 섹션들에서 설명됩니다.

<sup>1</sup> 또는, 아예 명시적인 메모리 배리어의 사용을 하지 않는게 나을 수도 있습니다. 하지만 그 방법은 다른 섹션의 주제가 될것입니다.

#### 14.2.4.1 Self-References Are Ordered

하나의 CPU 는 자신의 메모리 액세스들을 마치 인스트럭션들을 재배치나 예측성 수행 없이 한번에 하나의 인스트럭션만을 순차적으로 실행하듯이, “프로그램 순서” 대로 일어나는 것처럼 보게 됩니다. 오래된 CPU 들의 경우, 이 제약은 바이너리 호환성을 위해 필요하며, 우리의 타입의 소프트웨어들의 정상성은 부차적인 이유일 뿐입니다. 이 규칙을 제한된 범위 내에서나마 위반한 CPU 들도 일부 있었습니다만, 그런 경우에도 컴파일러에게 순서 규칙이 명시적으로 지켜질 수 있도록 해야 할 의무가 지워져 있었습니다.

어떤 쪽이건, 프로그래머의 관점에서 CPU 는 자신의 액세스들은 프로그램 순서대로 보게 됩니다.

#### 14.2.4.2 Single-Variable Memory Consistency

현재의 상용 컴퓨터 시스템들은 캐시 일관성을 제공하기 때문에, 어떤 CPU 무리가 모두 하나의 변수에 동시에 어토믹하지 않은 스토어를 하게 되면, 모든 CPU 들에 보이는 일련의 값들은 적어도 하나의 글로벌 순서 규칙에 의해 일관적일 것입니다. 예를 들어, Figure 14.5 에 보이는 일련의 액세스들에서, CPU 1 는 {1, 2} 순서로, CPU 2 는 {2} 순서로, CPU 3 는 {3, 2} 순서로, 그리고 CPU 4 는 {4, 2} 순서로 그 값을 보게 됩니다. 이는 글로벌한 순서 {3, 1, 4, 2} 로 일관성을 갖습니다만, 꼭 이 순서가 아니라도 이 네개의 숫자를 가지고 “2”로 끝나는, 다른 다섯개의 순서로 글로벌 순서를 유추하는 것도 가능합니다. 즉, 하나의 변수에서 얻어지는 값의 순서에는 모호함이 있긴 하나, 모든 CPU 의 합의가 이뤄집니다.

반면에, 이 CPU 들이 간단한 유일값의 스토어가 아니라 (리눅스 커널의 `atomic_inc_return()` 과 같은) 어토믹 오퍼레이션들을 사용했다면, CPU 들이 보게 되는 결과들은 하나의 전체적으로 일관된 순서의 값들이 될 것입니다. `atomic_inc_return()` 실행 중 하나가 먼저 일어나서 그 값을 0에서 1로 바꾸고, 다음엔 두번째가 1에서 2로, 그리고 그렇게 진행됩니다. 이 CPU 들은 각자 본 것들을 비교하고 `atomic_inc_return()` 실행의 분명한 순서에의 합의를 얻을 수 있을 것입니다. 이는 앞서 설명한 어토믹하지 않은 스토어로는 불가능한 일인데, 어토믹하지 않은 스토어는 모호성의 가능성으로 인해 이전의 값에 대한 정보를 알려주지 않기 때문입니다.

이 섹션은 모든 CPU 들이 하나의 변수에 접근할 때에만 적용됨에 주의하십시오. 이 단일 변수의 경우, 과감한 컴파일러 최적화가 리눅스 커널의 `ACCESS_ONCE()` 지시어나 C++11 의 완화된 어토믹 오퍼레이션들 [Bec11]을 통해 방지되었다는 최소한의 가정 위에서 캐시 일관성이 글로벌한 순서를 보장합니다. 반면,

만약 여러 변수들이 있다면, 현재의 상용 컴퓨터 시스템들에서는 CPU 들이 일관성 있게 순서에 합의할 수 있도록 하기 위해 메모리 배리어가 필요합니다.

#### 14.2.4.3 Pair-Wise Memory Barriers

짝을 맞추는 메모리 배리어들은 조건적 순서 개념을 제공합니다. 예를 들어, 다음의 오퍼레이션들에 대해, 외부에서 로직 분석을 하는 쪽의 관점에서는 CPU 1 의 A 로의 액세스가 조건 없이 B 로의 액세스를 앞서지는 않습니다 예를 위해 (Appendix C를 참고하세요) (시스템은 그저 이 액세스들이 순서대로 이루어지는 것처럼 동작할 뿐입니다; 실제로 순서대로 이루어지도록 강제될 이유는 없습니다). 하지만, 만약 CPU 2 의 B 로의 액세스가 CPU 1 의 B 로의 액세스의 결과를 보게 된다면, CPU 2 의 A 로의 액세스는 CPU 1 의 A 로의 액세스의 결과 역시 보게 될 것이 보장됩니다. 일부 CPU 의 메모리 배리어들은 실은 좀 더 강력한, 무조건적 순서 개념을 제공하지만, 이식성 있는 코드는 이와 같이 좀 더 약한 조건적 순서 개념만을 사용해야 할 것입니다.

CPU 1	CPU 2
access (A);	access (B);
smp_mb ();	smp_mb ();
access (B);	access (A);

**Quick Quiz 14.6:** 하지만 메모리 배리어들이 무조건적으로 순서를 강제해 주지 않는다면, 디바이스 드라이버는 대체 어떻게 안정적으로 MMIO 레지스터로의 일련의 로드와 스토어들을 실행할 수 있나요? ■

물론, 액세스들은 로드 또는 스토어야만 하고, 이것들은 서로 다른 특성을 갖습니다. Table 14.2 은 한 쌍의 CPU 에서 모든 가능한 로드와 스토어 조합을 보입니다. 당연하게도, 조건적 순서를 강제하기 위해, 각 CPU 의 오퍼레이션들에 짝을 맞춰 메모리 배리어를 사용해야만 합니다.

#### 14.2.4.4 Pair-Wise Memory Barriers: Portable Combinations

아래에 Table 14.2 에서 이식성 있는 소프트웨어가 사용해야 할 모든 메모리 배리어 조합을 나열합니다.

**Pairing 1.** 이 조합에서는, 다음과 같이 하나의 CPU 가 메모리 배리어가 중간에 위치한 한 쌍의 로드를 실행하고, 그동안 두 번째 CPU 는 역시 메모리 배리어가 중간에 위치한 한 쌍의 스토어를 실행합니다 (A 와 B 둘 다 처음엔 0 값을 갖습니다):

CPU 1	CPU 2
A=1;	Y=B;
smp_mb ();	smp_mb ();
B=1;	X=A;

두 CPU 모두 이 코드의 수행을 완료한 후에는, 만약  $Y==1$  이라면 반드시  $X==1$  이어야 합니다. 이 경우,  $Y==1$  은 CPU 2 의, 자신의 메모리 배리어 이전의 로드가 CPU 1 의 메모리 배리어 후의 스토어를 봤다는 뜻입니다. 메모리 배리어 짝맞추기의 원리에 의해, CPU 2 의, 자신의 메모리 배리어 뒤의 로드는 CPU 1 의 메모리 배리어 전의 스토어를 볼 수 있어야 하므로,  $X==1$ 입니다.

반면, 만약  $Y==0$  라면, 메모리 배리어 조건이 잡히지 않으므로, 이 경우 X 는 0이 될 수도, 1이 될 수도 있습니다.

**Pairing 2.** 이 조합에서, 각 CPU 는 다음과 같이 로드와 메모리 배리어, 그리고 스토어를 순서대로 실행합니다 (A 와 B 는 처음에는 0 값을 갖습니다):

CPU 1	CPU 2
X=A;	Y=B;
smp_mb ();	smp_mb ();
B=1;	A=1;

두 CPU 모두 이 코드의 실행을 완료한 후, 만약  $X==1$  이라면  $Y==0$  이어야만 합니다. 이 경우,  $X==1$  이라는 결과는 CPU 1 의, 자신의 메모리 배리어 전의 로드는 CPU 2 의 메모리 배리어 후의 스토어를 봤다는 의미입니다. 메모리 배리어 짝맞추기의 원리에 의해, CPU 1 의, 자신의 메모리 배리어 뒤의 스토어는 CPU 2 의, 자신의 메모리 배리어 앞의 로드의 결과를 봐야 하므로,  $Y==0$  이어야 합니다.

반면, 만약  $X==0$  라면, 메모리 배리어 조건은 성립되지 않으므로, 이 경우 Y 의 값은 0일 수도, 1일 수도 있습니다.

이 두 CPU 의 코드는 동일하므로, 두 CPU 모두 코드 실행을 마무리 한 후에  $Y==1$  라면  $X==0$  일 겁니다.

**Pairing 3.** 이 조합에서는 다음과 같이 한 CPU 는 로드, 메모리 배리어, 스토어를 순서대로 실행하고, 다른 CPU 는 메모리 배리어를 가운데 두고 두 개의 스토어를 실행합니다 (A 와 B 모두 초기값은 0입니다):

CPU 1	CPU 2
X=A;	B=2;
smp_mb ();	smp_mb ();
B=1;	A=1;

두 CPU 모두 코드 실행을 완료한 후, 만약  $X==1$  이라면,  $B==1$  이어야 합니다. 이 경우,  $X==1$  은 CPU 1 의, 자신의 메모리 배리어 앞의 로드가 CPU 2 의 메모리 배리어 뒤의 스토어를 봤다는 의미입니다. 메모리 배리어 짝 맞추기의 원리에 의해, CPU 1 의, 자신의 메모리 배리어 뒤의 스토어는 CPU 2 의, 자신의 메모리 배리어 앞의 스토어의 결과를 봐야만 합니다. 이는 CPU 1 의

	CPU 1		CPU 2		Description
0	load(A)	load(B)	load(B)	load(A)	Ears to ears.
1	load(A)	load(B)	load(B)	store(A)	Only one store.
2	load(A)	load(B)	store(B)	load(A)	Only one store.
3	load(A)	load(B)	store(B)	store(A)	Pairing 1.
4	load(A)	store(B)	load(B)	load(A)	Only one store.
5	load(A)	store(B)	load(B)	store(A)	Pairing 2.
6	load(A)	store(B)	store(B)	load(A)	Mouth to mouth, ear to ear.
7	load(A)	store(B)	store(B)	store(A)	Pairing 3.
8	store(A)	load(B)	load(B)	load(A)	Only one store.
9	store(A)	load(B)	load(B)	store(A)	Mouth to mouth, ear to ear.
A	store(A)	load(B)	store(B)	load(A)	Ears to mouths.
B	store(A)	load(B)	store(B)	store(A)	Stores “pass in the night”.
C	store(A)	store(B)	load(B)	load(A)	Pairing 1.
D	store(A)	store(B)	load(B)	store(A)	Pairing 3.
E	store(A)	store(B)	store(B)	load(A)	Stores “pass in the night”.
F	store(A)	store(B)	store(B)	store(A)	Stores “pass in the night”.

Table 14.2: Memory-Barrier Combinations

B 에의 스토어는 CPU 2 의 B 에의 스토어를 덮어써서 B==1 이 됨을 뜻합니다.

반면, 만약 X==0 라면, 메모리 배리어 조건은 성립되지 않고, 따라서 B 의 값은 1도, 2도 될 수 있습니다.

#### 14.2.4.5 Pair-Wise Memory Barriers: Semi-Portable Combinations

Table 14.2 에서 가져온 다음의 조합들은 최신 하드웨어에서 사용될 수 있습니다만, 1900년대에 만들어진 일부 시스템에서는 문제가 있을 수 있습니다. 하지만, 2000년 이후 소개된 모든 주류 하드웨어에서는 안전하게 사용될 수 있습니다. 그러니 메모리 배리어가 다루기 어렵다고 생각하신다면, 일부 시스템에는 더 어렵단 점을 기억해 두시기 바랍니다!

**Ears to Mouths.** 스토어들은 로드들의 결과를 볼 수 없기에(다시 말하지만, MMIO 레지스터는 지금 당장은 잊어주시기 바랍니다), 메모리 배리어 조건이 맞춰졌는지를 항상 알 수는 없습니다. 하지만, 21-세기 하드웨어는 적어도 로드들 중 하나는 연관된 스토어에 의해 저장된 값을 봤다고 보장해줄 수도 있습니다(또는 같은 변수에 대한 뒤의 값을).

**Quick Quiz 14.7:** ears-to-mouths 시나리오에서 최신 하드웨어가 로드들 중 최소 하나는 다른 쓰레드에 의해 저장된 값을 읽을 거라 보장함을 우리는 어떻게 알죠?



**Stores “Pass in the Night”.** 다음의 예에서, 두 CPU 들이 모두 코드 실행을 끝낸 후, {A==1, B==2} 로 결

론이 나는 일은 결코 없을 것처럼 보입니다.

CPU 1	CPU 2
A=1; smp_mb(); B=1;	B=2; smp_mb(); A=2;

안타깝게도, 이 결론은 21-세기의 시스템들에서는 맞지만, 모든 20-세기 시스템들에서는 맞지 않을 수 있습니다. A 를 담고 있는 캐시 라인이 처음에는 CPU 2 에 의해 소유되고 있었고, B 를 담는 캐시 라인은 처음에는 CPU 1 에 의해 소유되고 있었다고 생각해 봅시다. 그리고 나서, 무효화 큐와 스토어 버퍼를 가지고 있는 시스템들에서는, 첫번째 값 할당이 “밤에 지나가는 것 (pass in the night)” 이 가능해서, 두번째 값 할당이 실제로는 먼저 일어날 수 있습니다. 이 이상한 효과는 Appendix C 에서 설명됩니다.

이와 똑같은 효과는 “ears to mouths” 조합을 포함해, 각 CPU 의 메모리 배리어를 스토어가 앞서는 어떤 메모리 배리어 조합에서도 발생할 수 있습니다.

하지만, 21-세기 하드웨어는 이런 순서 규칙을 허용하지 않아서, 이런 조합이 안전하게 사용될 수 있도록 합니다.

#### 14.2.4.6 Pair-Wise Memory Barriers: Dubious Combinations

Table 14.2 에서 가져온 다음의 조합들에서 메모리 배리어들은 21-세기 하드웨어에서도 이식성 있는 코드에서는 매우 제한적인 사용만 가능합니다. 하지만 “제한적인 사용”은 “사용 불가” 와는 다르니, 뭐가 가능한지 한번 봅시다! 열심인 독자분들은 이게 어떻게 동작하는지 완전히 이해하기 위해 이 조합들 각각을 사용하는

테스트용 프로그램을 작성하고자 할 것입니다.

**Ears to Ears.** 로드들은 메모리의 상태를 바꾸지 않기 때문에 (MMIO 레지스터는 당장은 무시합시다), 로드들 중 하나가 다른 로드의 결과를 볼 수는 없습니다. 하지만, 만약 우리가 CPU 2 의 B로부터의 로드가 CPU 1 의 B로부터의 로드보다 새로운 값을 리턴했음을 안다면, 우리는 CPU 2 의 A로부터의 로드가 CPU 1 의 A로부터의 로드와 같거나 그보다 나중의 값을 리턴했음을 알 수 있습니다.

**Mouth to Mouth, Ear to Ear.** 변수들 중 하나는 로드되었고, 다른 하나는 스토어 되었습니다. 로드가 다른 로드의 결과를 보는 것은 불가능하므로 (다시 말하지만, MMIO 레지스터는 무시합니다), 메모리 배리어로 제공되는 조건적 순서를 파악할 수는 없습니다.

하지만, 어떤 스토어가 마지막으로 발생했는지는 알 수 있습니다만, 이를 위해서는 B로부터의 추가적인 로드가 필요합니다. 이 추가적인 B로부터의 로드가 CPU 1 과 CPU 2 가 완료된 후 수행된다면, 그리고 그 수행으로 인해 CPU 2 의 B로의 스토어가 마지막으로 이루어졌음이 밝혀진다면, CPU 2 의 A로부터의 로드는 CPU 1 의 A로부터의 로드와 같거나 나중의 값을 리턴했음을 알 수 있습니다.

**Only One Store.** 하나의 스토어만 있으므로, 변수들 중 하나만이 한 CPU에게 다른 CPU의 액세스의 결과를 볼 수 있게 합니다. 따라서, 메모리 배리어에 의해 제공되는 조건적 순서를 알아챌 방법이 없습니다.

적어도 직접적으로는요. 하지만 Table 14.2의 조합 1에서, CPU 1 의 A로부터의 로드가 CPU 2 가 A에 저장한 값을 리턴한다고 생각해 봅시다. 그럼 우리는 CPU 1 의 B로부터의 로드가 CPU 2 의 A로부터의 로드와 같거나 나중의 값을 리턴했음을 알 수 있습니다.

**Quick Quiz 14.8:** Table 14.2의 다른 “Only one store” 항목은 어떻게 사용될 수 있나요? ■

#### 14.2.4.7 Semantics Sufficient to Implement Locking

우리가 여러개의 변수를 보호하는 (달리 말하자면, 이 변수들은 이 락의 크리티컬 섹션 외에서는 접근되지 않습니다) 배타적 락 (리눅스 커널의 `spinlock_t`나 `pthread` 코드의 `pthread_mutex_t`)을 가지고 있다고 생각해 봅시다. 다음과 같은 특성들이 반드시 지켜져야 합니다:

1. 한 CPU나 쓰레드는 자신의 로드와 스토어들을 그것들이 프로그램 순서로 이루어진 것처럼 볼 수 있어야만 합니다.

2. 락의 획득과 해제는 하나의 전체적 순서로 이루어진 것으로 나타나야 합니다.<sup>2</sup>

3. 어떤 변수가 현재 수행중인 크리티컬 섹션에서 아직 스토어 되지 않았다고 생각해 봅시다. 그렇다면 해당 크리티컬 섹션에서 수행되는 해당 변수로부터의 어떤 로드도 그 변수에 스토어를 한, 최근의 크리티컬 섹션에서 마지막으로 저장한 값을 가져와야만 합니다.

뒤의 두개 특성 사이의 차이는 약간 사소합니다: 두 번째 것은 락의 획득과 해제가 잘 정의된 순서대로 이루어져야 한다고 하고, 세번째 것은 해당 크리티컬 섹션은 다른 크리티컬 섹션에 곤란을 줄 정도로 “새지” 않아야 한다고 이야기 합니다.

왜 이 특성들이 필요할까요?

첫번째 특성이 지켜지지 않는다고 생각해 봅시다. 그럼 다음 코드의 단정문이 실패합니다!

```
a = 1;
b = 1 + a;
assert(b == 2);
```

**Quick Quiz 14.9:** 어떻게 page 257의 `b==2` 단정문이 실패할 수 있죠? ■

두번째 특성이 지켜지지 않는다고 생각해 봅시다. 그럼 다음의 코드는 메모리 락을 일으킬 수 있습니다!

```
spin_lock(&mylock);
if (p == NULL)
    p = kmalloc(sizeof(*p), GFP_KERNEL);
spin_unlock(&mylock);
```

**Quick Quiz 14.10:** 어떻게 page 257의 코드가 메모리 락을 일으킬 수 있죠? ■

세번째 특성이 지켜지지 않는다고 생각해 봅시다. 그럼 다음 코드의 카운터는 거꾸로 수를 셀 수도 있습니다. 이 세번째 특성은 특히 중요한데, 짹을 맞추는 메모리 배리어들로는 엄격하게 지켜질 수 없기 때문입니다.

```
spin_lock(&mylock);
ctr = ctr + 1;
spin_unlock(&mylock);
```

**Quick Quiz 14.11:** 어떻게 page 257의 코드가 거꾸로 수를 셀 수 있죠? ■

이 규칙들이 필요함에 납득했다면, 이제 이것들이 어떻게 일반적인 락킹 구현에 동작하는지 알아봅시다.

#### 14.2.5 Review of Locking Implementations

간단한 락과 언락 오퍼레이션 구현의 대략적 수도코드가 아래에 있습니다. `atomic_xchg()` 기능은 어토믹

<sup>2</sup> 물론, 이 순서는 매번 같지는 않을 수 있습니다. 하지만, 매번 모든 CPU들과 쓰레드들은 해당 배타적 락의 크리티컬 섹션에 대해 일관된 순서를 봐야만 합니다.

한 교체 작업 전후로 메모리 배리어를 내포하고 있으며, 이 어토믹한 교체 작업 후의 내포된 배리어로 인해 `spin_lock()`에서의 모여시적 메모리 배리어는 필요치 않습니다. 또한, 이름과 달리 `atomic_read()`와 `atomic_set()`은 어떤 어토믹 인스트럭션을 실행하지 않고, 대신 그저 단순히 로드와 스토어 오퍼레이션을 행합니다. 언락 오퍼레이션에 대해, 이 수도 코드는 간단한 어토믹하지 않은 스토어와 이어지는 메모리 배리어라는, 여러 리눅스 구현을 따라합니다. 이 최소한의 구현은 Section 14.2.4에서 이야기한 모든 락킹 특성을 가져야만 합니다.

```

1 void spin_lock(spinlock_t *lck)
2 {
3     while (atomic_xchg(&lck->a, 1) != 0)
4         while (atomic_read(&lck->a) != 0)
5             continue;
6 }
7
8 void spin_unlock(spinlock_t lck)
9 {
10    smp_mb();
11    atomic_set(&lck->a, 0);
12 }

```

`spin_lock()` 기능은 앞의 `spin_unlock()` 기능이 완료되기 전까지는 수행될 수 없습니다. CPU 1이 CPU 2가 획득하려 하는 락을 해제한다면, 오퍼레이션들의 차례는 다음과 같을 것입니다:

CPU 1 (critical section)	CPU 2
<code>smp_mb();</code>	<code>atomic_xchg(&amp;lck-&gt;a, 1) -&gt;1</code>
<code>lck-&gt;a=0;</code>	<code>lck-&gt;a-&gt;1</code>
	<code>lck-&gt;a-&gt;1</code>
	<code>lck-&gt;a-&gt;0</code>
	<code>(implicit smp_mb() 1)</code>
	<code>atomic_xchg(&amp;lck-&gt;a, 1) -&gt;0</code>
	<code>(implicit smp_mb() 2)</code>
	<code>(critical section)</code>

이 특별한 경우, 짹을 맞춘 메모리 배리어만으로도 이 두개의 크리티컬 섹션을 만드는데 충분합니다. CPU 2의 `atomic_xchg(&lck->a, 1)`은 CPU 1의 `lck->a=0`를 보게 되고, 따라서 CPU 2의 다음 크리티컬 섹션은 반드시 CPU 1의 앞선 크리티컬 섹션에서 행한 것들을 볼 수 있게 됩니다. 거꾸로, CPU 1의 크리티컬 섹션은 CPU 2의 크리티컬 섹션이 할 일을 볼 수 없습니다.

### 14.2.6 A Few Simple Rules

아마도 메모리 배리어를 이해하는 가장 쉬운 방법은 몇 개의 간단한 규칙들을 이해하는 것입니다:

1. 각 CPU는 자신의 액세스들을 순서대로 봅니다.
2. 하나의 공유된 변수가 여러 CPU들에 의해 로드되고 스토어 되면, 한 CPU에 보이는 값들의 순서는 다른 CPU들에 보이는 순서와 일관되고, 각 CPU

들의 순서가 일관되는 값들이 해당 변수에 저장되는 순서가 적어도 하나는 존재할 것입니다.<sup>3</sup>

3. 만약 한 CPU가 변수 A와 B에의 스토어를 순서 잡고<sup>4</sup>, 두번째 CPU가 B와 A로부터의 로드를 순서 잡는다면,<sup>5</sup> 그리고 두번째 CPU의 B로부터의 로드가 첫번째 CPU가 저장한 값을 얻어온다면, 두번째 CPU의 A로부터의 로드 역시 첫번째 CPU가 저장한 값을 가져와야만 합니다.
4. 만약 한 CPU가 B로의 스토어 전으로 순서잡아 A로부터의 로드를 행한다면, 그리고 두번째 CPU의 A로의 스토어 이전으로 순서잡아 B로부터의 로드를 행한다면, 그리고 만약 두번째 CPU의 B로부터의 로드가 첫번째 CPU가 저장한 값을 가져온다면, 첫번째 CPU의 A로부터의 로드는 두번째 CPU가 저장한 값을 가져오지 않아야만 합니다.
5. 만약 한 CPU가 B로의 스토어 후로 순서 잡아 A로부터의 로드를 한다면, 그리고 만약 두번째 CPU가 A로의 스토어 후로 순서 잡아 B로부터의 로드를 한다면, 그리고 만약 첫번째 CPU의 A로부터의 로드가 두번째 CPU가 저장한 값을 가져온다면, 첫번째 CPU의 B로의 스토어는 두번째 CPU의 B로의 스토어 뒤에 일어나야만 하며, 따라서 첫번째 CPU가 저장한 값이 존재해야 합니다.<sup>6</sup>

다음 섹션에서 이런 규칙들에 대한 좀 더 실제 동작에 대해 알아봅니다.

### 14.2.7 Abstract Memory Access Model

Figure 14.8에 그려진 추상적 모델의 시스템을 고려해 봅시다.

각 CPU는 메모리 액세스 오퍼레이션들을 생성해 내는 프로그램을 실행합니다. 추상적으로 CPU에서는 메모리 오퍼레이션의 순서 규칙은 매우 완화되어 있고, CPU는 실제로 프로그램의 인과성이 지켜지는 것으로 보이도록만 한다는 조건 아래, 메모리 오퍼레이션들을 원하는 대로 어떤 순서로든 실행할 수 있습니다. 비슷하게, 컴파일러는 프로그램의 명백한 수행에 영향을 끼치지 않는다는 조건 아래 원하는 대로 어떤 순서로든 생성해내는 인스트럭션을 배열할 수 있습니다.

<sup>3</sup> 한 CPU의 순서는 물론 완전하지 않을 수 있는데, 예를 들어 한 CPU가 해당 공유 변수를 로드하지도 스토어 하지도 않았다면, 그 변수의 값에 대해 어떤 의견도 갖지 않을 수 있습니다.

<sup>4</sup> 예를 들어, A로의 스토어, 메모리 배리어, 그리고 나서 B로의 스토어를 순서대로 실행하는 방법으로.

<sup>5</sup> 예를 들어, B를 로드하고 메모리 배리어를 친 후 A로부터의 로드를 수행하는 식으로.

<sup>6</sup> 또는, 더 경쟁상황 기반으로 이야기 하자면, 첫번째 CPU의 B로의 스토어가 “승리”합니다.

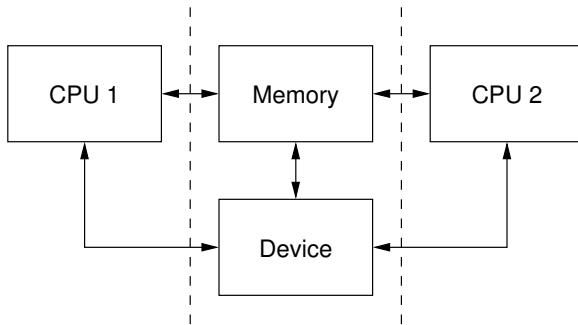


Figure 14.8: Abstract Memory Access Model

따라서 앞의 그림에서, 한 CPU에 의해 수행되는 메모리 오퍼레이션들의 결과는 시스템의 다른 CPU들에 의해 해당 CPU와 나머지들 사이의 인터페이스(점선)을 지나는 오퍼레이션들에 의해 인지됩니다.

예를 들어, 초기값으로  $\{A = 1, B = 2\}$ 를 갖는다는 가정 아래 다음의 코드를 생각해 봅시다:

CPU 1	CPU 2
$A = 3;$	$x = A;$
$B = 4;$	$y = B;$

해당 메모리 시스템에 의해 보여지는 액세스들의 집합은 다음과 같이, 로드를 “ld”로, 스토어를 “st”로 표현하면서 24개의 다른 조합으로 만들어질 수 있습니다:

```

st A=3,    st B=4,    x=ld A→3,    y=ld B→4
st A=3,    st B=4,    y=ld B→4,    x=ld A→3
st A=3,    x=ld A→3,    st B=4,    y=ld B→4
st A=3,    x=ld A→3,    y=ld B→2,    st B=4
st A=3,    y=ld B→2,    st B=4,    x=ld A→3
st A=3,    y=ld B→2,    x=ld A→3,    st B=4
st B=4,    st A=3,    x=ld A→3,    y=ld B→4
st B=4,    ...
```

따라서 수행 결과로 다음과 같이 네개의 서로 다른 값 조합이 만들어질 수 있습니다:

```

x == 1,    y == 2
x == 1,    y == 4
x == 3,    y == 2
x == 3,    y == 4
```

뿐만 아니라, 한 CPU에 의해 메모리 시스템에 요청된 스토어들은 다른 CPU에 의해 만들어진 로드 오퍼레이션에 스토어들이 실제 행해진 순서와 다른 순서로 인지될 수도 있습니다.

예를 들기 위해, 초기값  $\{A = 1, B = 2, C = 3, P = \&A, Q = \&C\}$ 의 다음과 같은 이벤트들을 생각해 봅시다:

CPU 1	CPU 2
$B = 4;$	$Q = P;$
$P = \&B$	$D = *Q;$

D로 할당되는 값은 CPU 2에 의해 P로부터 얻어진 주소에 의존적이므로, 여기엔 분명한 데이터 의존성이 존재합니다. 이 코드가 실행 완료된 후, 다음과 같은 결과가 모두 만들어질 수 있습니다:

```

(Q == &A) and (D == 1)
(Q == &B) and (D == 2)
(Q == &B) and (D == 4)
```

CPU 2는  $*Q$ 의 로드를 요청하기 전에 P를 Q에 할당할 것이므로 D에 C값을 넣지는 않을 것입니다.

### 14.2.8 Device Operations

일부 디바이스들은 컨트롤 인터페이스를 메모리의 특정 위치들의 집합으로 제공하는데, 이 컨트롤 레지스터들이 액세스 되는 순서가 매우 중요합니다. 예를 들어, 주소 포트 레지스터 (A)와 데이터 포트 레지스터 (D)를 통해 접근되는 내부 레지스터들을 갖는 이더넷 카드를 생각해 봅시다. 내부 레지스터 5를 읽으려면, 다음의 코드가 사용될 수 있을 것입니다:

```

*A = 5;
x = *D;
```

하지만 이는 다음의 두 순서로 만들어질 수 있을 것입니다:

```

STORE *A = 5, x = LOAD *D
x = LOAD *D, STORE *A = 5
```

해당 레지스터를 읽은 뒤에 그 주소를 설정하는 두 번째 순서는 거의 틀림없이 오동작을 일으킬 겁니다.

### 14.2.9 Guarantees

하나의 CPU에 대해 기대할 수 있는, 몇개의 최소한의 보장들이 있습니다:

1. 어떤 CPU에서든, 의존성을 갖는 메모리 액세스들은 해당 CPU의 관점에서는 순서대로 요청됩니다. 따라서, 다음의 코드에서:

```
Q = P; D = *Q;
```

해당 CPU는 다음과 같이 메모리 오퍼레이션들을 요청할 겁니다:

```
Q = LOAD P, D = LOAD *Q
```

그리고 항상 이 순서만을 만들 겁니다.

2. 특정 CPU 내에서 로드와 스토어들을 중복되게 하면 그 CPU 내에서는 순서가 맞춰지는 것으로 보일 것입니다. 따라서, 다음의 코드에서:

```
a = *X; *X = b;
```

해당 CPU 는 다음과 같은 순서로만 메모리 오퍼레이션들을 요청할 겁니다:

```
a = LOAD *X, STORE *X = b
```

그리고 다음의 코드에서는:

```
*X = c; d = *X;
```

해당 CPU 는 다음의 순서로만 오퍼레이션을 요청합니다:

```
STORE *X = c, d = LOAD *X
```

(로드들과 스토어들은 그것들이 메모리의 중복된 지역에 가해질 때에 중복됩니다.)

3. 하나의 변수로의 일련의 스토어들은 모든 CPU 들에 하나의 순서로 가해진 것으로 보이게 됩니다만, 이 순서는 코드만으로 예측할 수 없고, 실제로 그 순서는 매 실행마다 다를 것입니다.

그리고 반드시 가정되거나 절대로 가정되지 말아야 하는 것들이 있습니다:

1. 의존성 없는 로드들과 스토어들은 주어진 순서대로 요청될 것이라고는 절대로 가정하지 말아야 합니다. 무슨 말이냐면, 다음의 코드는:

```
X = *A; Y = *B; *D = Z;
```

다음의 순서들을 만들어 낼 수 있습니다:

```
X = LOAD *A, Y = LOAD *B, STORE *D = Z
X = LOAD *A, STORE *D = Z, Y = LOAD *B
Y = LOAD *B, X = LOAD *A, STORE *D = Z
Y = LOAD *B, STORE *D = Z, X = LOAD *A
STORE *D = Z, X = LOAD *A, Y = LOAD *B
STORE *D = Z, Y = LOAD *B, X = LOAD *A
```

2. 중복되는 메모리 액세스들은 병합되거나 버려질 수 있음을 반드시 가정해 두어야 합니다. 무슨 말이냐면, 다음의 코드는:

3. It *must* be assumed that overlapping memory accesses may be merged or discarded. This means that for:

```
X = *A; Y = *(A + 4);
```

다음의 순서들을 만들어 낼 수 있습니다:

```
X = LOAD *A; Y = LOAD *(A + 4);
Y = LOAD *(A + 4); X = LOAD *A;
{X, Y} = LOAD {*A, *(A + 4)};
```

그리고 다음의 코드에서는:

```
*A = X; *(A + 4) = Y;
```

다음의 순서들을 얻을 수 있습니다:

```
STORE *A = X; STORE *(A + 4) = Y;
STORE *(A + 4) = Y; STORE *A = X;
STORE {*A, *(A + 4)} = {X, Y};
```

마지막으로, 다음의 코드는:

```
*A = X; *A = Y;
```

다음의 순서들을 만들어 낼 수 있습니다:

```
STORE *A = X; STORE *A = Y;
STORE *A = Y;
```

## 14.2.10 What Are Memory Barriers?

앞에서 봤듯이, 종속성 없는 메모리 오퍼레이션들은 무작위적 순서로 수행됩니다만, 이는 CPU 와 CPU 간 상호작용과 I/O 에 문제가 될 수 있습니다. 따라서 컴파일러와 CPU 에게 그 순서를 강제할 수 있게 개입할 수 있는 수단이 필요합니다.

메모리 배리어들이 그런 개입입니다. 그것들은 배리어의 앞과 뒤 양쪽의 메모리 오퍼레이션들에 대해 부분적인 순서를 만들어 줍니다.

CPU 들과 시스템의 다른 디바이스들은 성능을 끌어올리기 위해 다양한 속임수 - 재배치, 집행 연기, 그리고 메모리 오퍼레이션들의 조합; 투기적 로드; 투기적 브랜치 예측 그리고 다양한 타입의 캐싱 등 - 를 사용할 수 있기 때문에 이런 강제력이 중요합니다. 메모리 배리어들은 이런 속임수들을 무효로 하거나 억제해서 코드가 여러 CPU 들과 디바이스들 사이의 상호 작용을 정상적으로 제어할 수 있게 하기 위해 사용됩니다.

### 14.2.10.1 Explicit Memory Barriers

메모리 배리어들은 네가지 종류가 있습니다:

1. 쓰기 (또는 스토어) 메모리 배리어들,
2. 데이터 종속성 배리어들,
3. 읽기 (또는 로드) 메모리 배리어들, 그리고
4. 범용 메모리 배리어들.

각 타입에 대해 아래에서 설명합니다.

**쓰기 메모리 배리어들** 쓰기 메모리 배리어는 해당 배리어 앞에서 명기된 모든 STORE 오퍼레이션들이 해당 배리어 뒤에 명기된 모든 STORE 오퍼레이션들보다 먼저 수행된 것으로 시스템의 다른 요소들에 보이도록 하는 것을 보장합니다.

쓰기 메모리 배리어는 스토어들에만 적용되는 부분적 순서세우기입니다; 로드들에 어떤 영향을 끼칠 것은 요구되지 않습니다.

하나의 CPU는 시간의 흐름에 따라 메모리 시스템에 일련의 스토어 오퍼레이션들을 일으키는 것으로 보여질 수 있습니다. 쓰기 배리어 전의 모든 스토어들은 쓰기 배리어 후의 모든 스토어들 이전에 행해질 겁니다.

쓰기 배리어들은 일반적으로 읽기나 데이터 종속성 배리어들과 짹을 맞춰 사용됨에 유의하세요; Section 14.2.10.6 을 참고하세요.

**데이터 종속성 배리어들** 데이터 종속성 배리어는 읽기 배리어의 완화된 형태입니다. 두번째 것이 첫번째 것의 결과에 의존하는 것과 같은(예: 첫번째 로드는 두번째 로드가 향하게 될 주소를 얻어옴.) 두개의 로드들이 수행되는 경우, 두번째 로드의 타겟이 첫번째 로드에 의해 얻어지는, 해당 주소가 액세스 되기 전에 업데이트되었음을 분명히 하기 위해 데이터 종속성 배리어가 필요할 겁니다.

데이터 종속성 배리어는 상호 의존적인 로드들에만 적용되는 부분적 순서 세우기입니다; 어떤 스토어들이나 종속성 없는 로드들이나 중복되는 로드들에 대해서는 어떤 영향을 끼칠 의무가 없습니다.

쓰기 메모리 배리어들에 대해 이야기 했듯, 시스템의 다른 CPU들은 특정 CPU가 원한다면 볼 수 있는 일련의 스토어들을 메모리 시스템에 일으키는 것으로 보여질 수 있습니다. 다른 CPU의 스토어 오퍼레이션을 보기 원하는 CPU가 일으키는 데이터 종속성 배리어는 그것 앞의 모든 로드 오퍼레이션들에 대해, 만약 그 로드가 일련의 다른 CPU로부터의 스토어들 중 하나를 만진다면, 해당 배리어가 완료되는 시점에서는 그 로드에 의한 만점 앞의 모든 스토어들은 이 데이터 종속성 배리어 뒤에 요청되는 모든 로드에 지각될 수 있을 것입니다.

순서 규칙을 보여주는 그림을 위해 Section 14.2.10.7 을 참고하세요.

첫번째 로드는 데이터 종속성을 가져야 하지 컨트롤 종속성을 가져야 하는게 아님에 유의하세요. 만약 두번째 로드가 목표로 하는 주소가 첫번째 로드에 의존이라면, 하지만 그 의존성이 제어에 의해서이지 그 주소 자체를 로드하는게 아니라면, 그것은 컨트롤 종속성이 고 이 경우엔 읽기 배리어나 그보다 더한 것이 필요해집니다. 더 많은 내용을 위해선 Section 14.2.10.5 를 참고하세요.

일반적으로 데이터 종속성 배리어들은 일반적으로 쓰기 배리어들과 짹을 맞춰 사용되어야 합니다; Section 14.2.10.6 을 참고하세요.

**Read Memory Barriers** 읽기 배리어는 데이터 종속성 배리어에 대해서 해당 배리어 앞에 명기된 모든 LOAD 오퍼레이션들이 해당 배리어 뒤에 명기된 모든

LOAD 오퍼레이션들 보다 먼저 행해진 것으로 시스템의 다른 컴포넌트들에 보이게 함을 보장합니다.

읽기 배리어는 로드들에만 적용되는 부분적 순서 세우기입니다; 스토어들에 어떤 영향을 끼칠 의무는 없습니다.

읽기 메모리 배리어들은 데이터 종속성 배리어를 내포하고 있으므로, 그것들을 대체할 수도 있습니다.

읽기 배리어들은 일반적으로 쓰기 배리어들과 짹을 맞춰 사용되어야 합니다; Section 14.2.10.6 을 참고하세요.

**General Memory Barriers** 범용 메모리 배리어는 해당 배리어 앞에서 명기된 모든 LOAD 와 STORE 오퍼레이션들이 해당 배리어 뒤에서 명기된 모든 LOAD 와 STORE 오퍼레이션들보다 먼저 실행된 것으로 시스템의 다른 컴포넌트들에 보이도록 함을 보장합니다.

범용 메모리 배리어는 로드와 스토어 둘 다에 적용되는 부분적 순서 세우기입니다.

범용 메모리 배리어들은 일기과 쓰기 메모리 배리어 둘 다를 내포하므로, 둘 다를 대체할 수 있습니다.

#### 14.2.10.2 Implicit Memory Barriers

묵시적 메모리 배리어라는 유형들이 존재하는데, 락킹 기능들에 내재되어 있기 때문에 그렇게 불립니다:

1. LOCK 오퍼레이션들 그리고
2. UNLOCK 오퍼레이션들.

**LOCK 오퍼레이션들** 락 오퍼레이션은 단방향으로 투과될 수 있는 배리어처럼 동작합니다. 이것은 시스템의 나머지 컴포넌트들에게 락 오퍼레이션 뒤의 모든 메모리 오퍼레이션들이 락 오퍼레이션 후에 실행되는 것처럼 보이게 될 것을 보장합니다.

락 오퍼레이션 전의 메모리 오퍼레이션들은 락 오퍼레이션이 완료된 뒤에 실행되는 것처럼 보일 수 있습니다.

락 오퍼레이션은 거의 항상 언락 오퍼레이션과 함께 사용됩니다.

**UNLOCK 오퍼레이션** 언락 오퍼레이션들 역시 단방향으로 투과될 수 있는 배리어처럼 동작합니다. 이것은 시스템의 나머지 컴포넌트들에게 언락 오퍼레이션 앞의 메모리 오퍼레이션들이 언락 오퍼레이션 전에 행해진 것처럼 보이게 될 것을 보장합니다.

언락 오퍼레이션 뒤의 메모리 오퍼레이션들은 언락 오퍼레이션이 완료되기 전에 수행되는 것처럼 보일 수 있습니다.

락과 언락 오퍼레이션들은 서로에게 명기된 순서대로 보이게 될 것이 보장됩니다.

락과 언락 오플에시녀들의 사용은 일반적으로 다른 종류의 메모리 배리어의 사용을 막습니다 (하지만 Section 14.2.8에서 설명한 예외에 유의하십시오).

**Quick Quiz 14.12:** 다음의 코드는 변수 “a” 와 “b”로의 스토어들의 순서에 어떤 영향을 끼칠까요?

```
a = 1;
b = 1;
<write barrier>
```

#### 14.2.10.3 What May Not Be Assumed About Memory Barriers?

메모리 배리어들이 특정 아키텍쳐 외에서는 보장하지 못하는 것들이 있습니다:

1. 메모리 배리어 앞에 명기된 메모리 액세스들이 메모리 배리어 명령의 완료 이전에 완료된다는 보장은 없습니다; 배리어는 CPU의 액세스 큐에 연관된 타입의 액세스들만 지나갈 수 없는 선을 긋는다고 볼 수 있습니다.
2. 한 CPU에 메모리 배리어를 가하는 것이 다른 CPU나 시스템의 다른 하드웨어에 직접적인 영향을 준다는 보장은 없습니다. 배리어가 끼치는 간접적인 영향은 두번째 CPU가 첫번째 CPU의 액세스가 일어나는 결과를 보게 되는 순서가 되겠습니다만, 다음 항목을 보세요.
3. 두번째 CPU가 메모리 배리어를 사용한다 해도, 첫번째 CPU 역시 대응하는 메모리 배리어를 사용하지 않는다면 두번째 CPU의 액세스의 결과를 올바른 순서로 보게 된다는 보장은 없습니다 (Section 14.2.10.6를 참고하세요).
4. CPU들 사이의 CPU-외부-하드웨어<sup>7</sup>가 메모리 액세스를 재배치 하지 않는다는 보장은 없습니다. CPU 캐시 일관성 메커니즘은 메모리 배리어의 간접적 영향을 CPU들 사이에 전파하지만, 순서를 지키진 않습니다.

#### 14.2.10.4 Data Dependency Barriers

데이터 의존성 배리어의 사용 필요성은 약간 애매하고, 그 필요성이 항상 분명하지는 않습니다. 이를 자세히 보

<sup>7</sup> 이건 운영체제 커널의 주요 관심사가 됩니다. 하드웨어 오피레이션들과 메모리 순서에 대해 더 많은 정보를 위해선, 리눅스 소스 트리 [Tor03]에 있는 Documentation 디렉토리의 pci.txt, DMA-API-HOWTO.txt, DMA-API.txt를 참고하세요.

기 위해,  $\{A = 1, B = 2, C = 3, P = &A, Q = &C\}$  초기 조건을 갖는 가정 하에 다음의 이벤트들을 생각해 봅시다:

CPU 1	CPU 2
$B = 4;$ $<\text{write barrier}>$ $P = \&B;$	$Q = P;$ $D = *Q;$

여기엔 분명한 데이터 의존성이 존재하고, 직관적으로 볼 때 이 이벤트들이 종료된 후에,  $Q$ 는  $\&A$  또는  $\&B$ 여야 할 것이고, 또한 다음과 같을 것입니다:

```
(Q == &A) implies (D == 1)
(Q == &B) implies (D == 4)
```

그러나, 직관에 반대되지만 CPU 2의  $P$ 에 대한 인식은  $B$ 의 인식 전에 업데이트 될 수 있고, 따라서 다음의 상황을 이끌어낼 수 있습니다:

```
(Q == &B) and (D == 2) ????
```

이는 일관성이나 인과성의 관리에 실패한 것처럼 보일 수 있지만, 그렇지 않으며, 이 동작은 일부 실제 CPU들 (DEC Alpha와 같은)에서 볼 수 있습니다.

이걸 처리하기 위해, 데이터 의존성 배리어가 다음과 같이 주소의 로드와 데이터의 로드 사이에 삽입되어야만 합니다 (역시 초기값은  $\{A = 1, B = 2, C = 3, P = \&A, Q = \&C\}$ 와 같습니다):

CPU 1	CPU 2
$B = 4;$ $<\text{write barrier}>$ $P = \&B;$	$Q = P;$ $<\text{data dependency barrier}>$ $D = *Q;$

이는 두개의 영향 중 하나를 제거하고, 세번째 가능성을 방지합니다. 이 매우 비직관적인 상황은 분할된 캐시를 갖는 머신에서 쉽게 발생 가능한데, 예를 들어 한 캐시 뱅크가 짹수 번호 캐시 라인을 처리하고 다른 뱅크는 홀수 번호 캐시 라인을 처리한다고 생각해 봅시다. 포인터  $P$ 는 홀수 번호 캐시 라인에 저장되어 있고 변수  $B$ 는 짹수 번호 캐시 라인에 젖어되어 있습니다. 그리고, 만약 읽는 CPU의 캐시의 짹수 번호 뱅크가 엄청 바쁜데 홀수 번호 뱅크는 쉬고 있다면, ( $\&B$  일) 포인터  $P$ 의 값은 새 값을 보지만, 변수  $B$ 는 (2 인) 옛 값을 볼 수도 있습니다.

데이터 의존성 배리어가 필요한 또 다른 예는 다음과 같이 숫자가 메모리에서 읽혀지고는 배열에 인덱스를 계산하는데 사용되는 예입니다 (초기값은  $\{M[0] = 1, M[1] = 2, M[3] = 3, P = 0, Q = 3\}$ 입니다):

CPU 1	CPU 2
<pre>M[1] = 4; &lt;write barrier&gt; P = 1;</pre>	<pre>Q = P; &lt;data dependency barrier&gt; D = M[Q];</pre>

데이터 의존성 배리어는 리눅스 커널의 RCU 시스템에 매우 중요한데, 예를 위해 `include/linux/rcupdate.h` 의 `rcu_dereference()` 를 참고하세요. 이는 RCU 된 포인터의 현재 타겟이 새로운, 수정된 타겟으로 바뀌되 이 바뀌는 타겟이 초기화가 덜 된 것으로 보이는 것을 방지할 수 있게 합니다. 더 큰 예를 위해 Section 14.2.13.1 를 참고하세요.

#### 14.2.10.5 Control Dependencies

컨트롤 의존성은 제대로 동작하게 하기 위해선 데이터 의존성 배리어만으로는 불충분하고, 읽기 메모리 배리어가 필요합니다. 다음의 코드를 생각해 봅시다:

```
1 q = &a;
2 if (p)
3   q = &b;
4 <data dependency barrier>
5 x = *q;
```

이 코드는 실제 데이터 의존성이 존재하지 않고, 그저 CPU 가 예측을 함으로써 그 결과를 앞서 나오도록 할 수 있는 컨트롤 의존성만 존재하기 때문에 원했던 효과를 얻지 못할 것입니다. 이런 경우에 정말로 필요한 것은 다음과 같은 코드입니다:

```
1 q = &a;
2 if (p)
3   q = &b;
4 <read barrier>
5 x = *q;
```

#### 14.2.10.6 SMP Barrier Pairing

CPU 사이의 상호작용을 다룰 때에는 특정한 타입의 메모리 배리어가 항상 짹을 맞춰 사용되어야 합니다. 올바른 짹맞추기가 없다면 거의 항상 에러가 나타날 것입니다.

쓰기 배리어는 항상 데이터 종속성 배리어나 읽기 배리어와 짹을 맞춰야 합니다만, 범용 배리어와도 가능합니다. 유사하게 읽기 배리어나 데이터 종속성 배리어는 항상 최소한 쓰기 배리어와는 짹을 맞춰 사용되어야 하며, 여기서도 마찬가지로, 범용 배리어도 가능합니다:

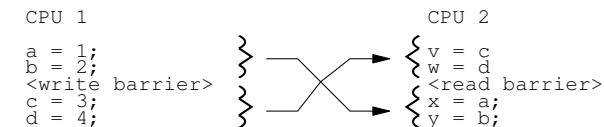
CPU 1	CPU 2
<pre>A = 1; &lt;write barrier&gt; B = 2;</pre>	<pre>X = B; &lt;read barrier&gt; Y = A;</pre>

Or:

CPU 1	CPU 2
<pre>A = 1; &lt;write barrier&gt; B = &amp;A;</pre>	<pre>X = B; &lt;data dependency barrier&gt; Y = *X;</pre>

어떻게 해서든, 읽기 배리어는 설명 좀 더 약한 타입이라도 있어야만 합니다.<sup>8</sup>

쓰기 배리어 전의 스토어들은 일반적으로 읽기 배리어나 데이터 종속성 배리어 뒤의 로드와 맞춰질 것으로 기대되며, 반대도 마찬가지입니다:



#### 14.2.10.7 Examples of Memory Barrier Pairings

첫째로, 쓰기 배리어들은 스토어 오퍼레이션들에의 부분적 순서 세우기로 동작합니다. 다음의 이벤트들을 생각해 봅시다:

```
STORE A = 1
STORE B = 2
STORE C = 3
<write barrier>
STORE D = 4
STORE E = 5
```

이 이벤트들은 Figure 14.9에서 보이듯, 시스템의 나머지 부분들이 순서없는 이벤트 집합  $\{A=1, B=2, C=3\}$  이 순서 없는 이벤트 집합  $\{D=4, E=5\}$  보다 먼저 일어나는 것으로 보게 되는 순서로 메모리 일관성 시스템에 들어갑니다.

둘째로, 데이터 종속성 배리어들은 데이터 종속적 로드 오퍼레이션들에의 부분적 순서세우기로 동작합니다. 초기값  $\{B = 7, X = 9, Y = 8, C = \&Y\}$  을 갖는 다음의 이벤트들을 생각해 봅시다:

CPU 1	CPU 2
<pre>A = 1; B = 2; &lt;write barrier&gt; C = &amp;B; D = 4;</pre>	<pre>LOAD X LOAD C (gets &amp;B) LOAD *C (reads B)</pre>

개입이 없다면, CPU 2 는 Figure 14.10에 보여진 것처럼, CPU 1 의 이벤트들을 CPU 1 이 사용한 쓰기 배리어에도 불구하고 어떤 효율적인 무작위적 순서로 인지하게 될 수 있습니다.

<sup>8</sup> “약한”이라는 말로 의미하고자 하는 바는 “더 적은 순서 보장 사항을 제공하는”입니다. 약한 배리어는 일반적으로 또한 더 강한 배리어에 비해 적은 오버헤드를 갖습니다.

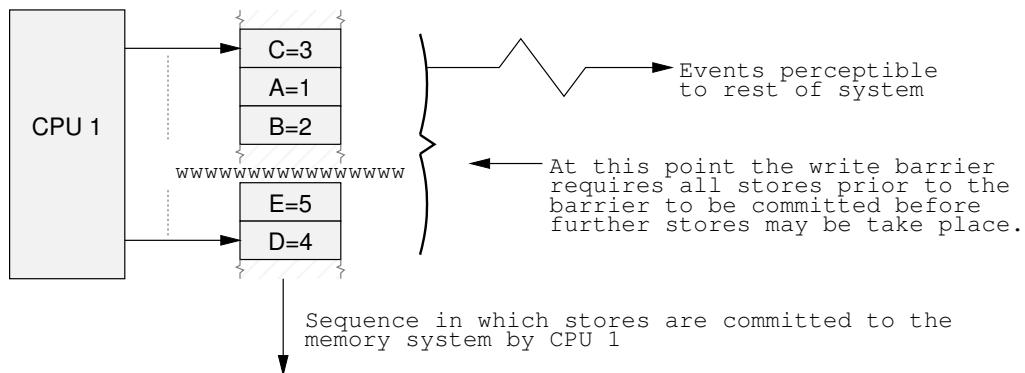


Figure 14.9: Write Barrier Ordering Semantics

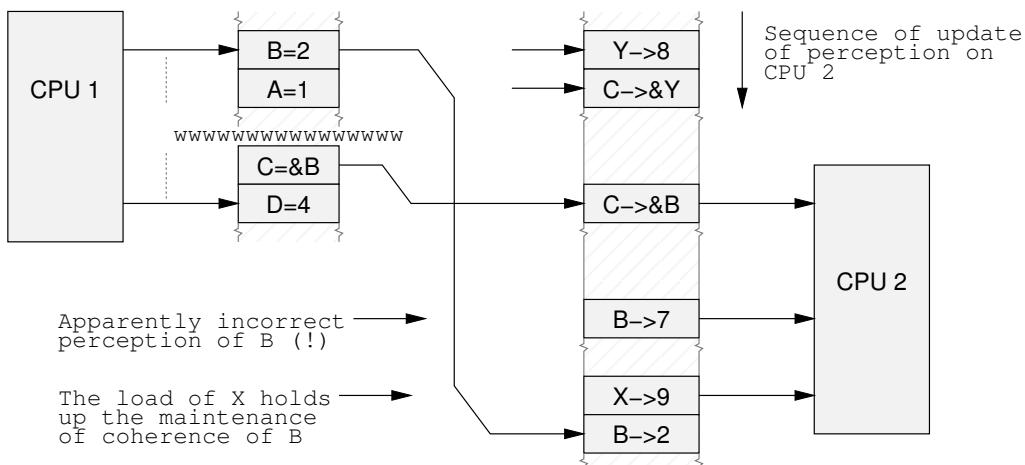


Figure 14.10: Data Dependency Barrier Omitted

앞의 예에서, CPU 2 는 (B 가 될)  $*C$  의 로드가 C 의 LOAD 뒤에 옴에도 불구하고 B 를 7 로 인지하게 됩니다.

하지만, 만약 CPU 2 의 C 의 로드와  $*C$  (즉, B) 의 로드 사이에 데이터 종속성 배리어가 위치하게 된다면, 이번에도 초기값은  $\{B = 7, X = 9, Y = 8, C = \&Y\}$  라는 가정 하에:

CPU 1	CPU 2
$A = 1;$ $B = 2;$ $\langle \text{write barrier} \rangle$ $C = \&B;$ $D = 4;$	$\text{LOAD } X$ $\text{LOAD } C \text{ (gets } \&B)$ $\langle \text{data dependency barrier} \rangle$ $\text{LOAD } *C \text{ (reads } B)$

순서는 Figure 14.11 처럼 직관적으로 예상한 대로 될 것입니다.

그리고셋째로, 읽기 배리어는 로드 오퍼레이션들에 의 부분적 순서세우기로 동작합니다. 초기값이  $\{A =$

$0, B = 9\}$  라는 가정 하에 아래의 이벤트들을 생각해 봅시다:

CPU 1	CPU 2
$A = 1;$ $\langle \text{write barrier} \rangle$ $B = 2;$	$\text{LOAD } B$ $\text{LOAD } A$

개입이 없다면, CPU 1 이 수행한 쓰기 배리어에도 불구하고, Figure 14.12 에 보여지는 것처럼 CPU 2 는 CPU 1 의 이벤트들을 어떤 효율적인 무작위적 순서로 인지할 수도 있습니다.

하지만, 다시 한번 초기값이  $\{A = 0, B = 9\}$  라는 가정 아래 만약 CPU 2 의 B 의 로드와 A 의 로드 사이에 읽기 배리어가 위치한다면:

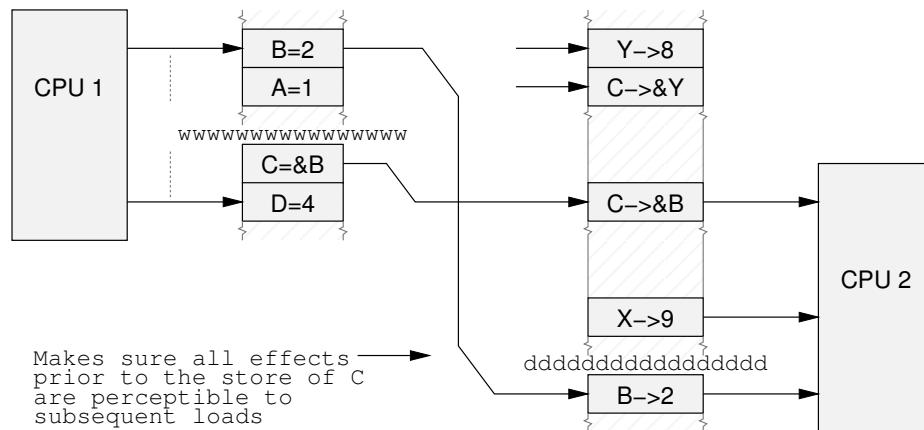


Figure 14.11: Data Dependency Barrier Supplied

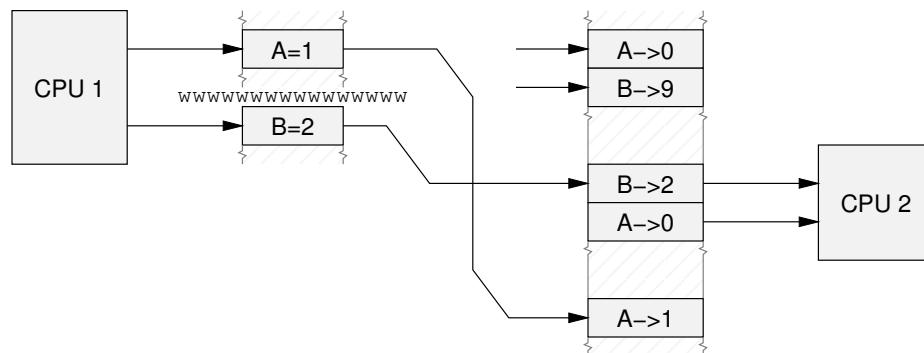


Figure 14.12: Read Barrier Needed

CPU 1	CPU 2
$A = 1;$ <write barrier> $B = 2;$	LOAD B <read barrier> LOAD A

Figure 14.13에 보이듯이, CPU 1의 쓰기 배리어에 의해 만들어진 부분적 순서가 CPU 2에 올바르게 인지됩니다.

이 상황을 좀 더 완벽하게 그리기 위해, 이번에도 같은 초기값  $\{A = 0, B = 9\}$ 을 갖는다는 가정 아래, 코드가 읽기 배리어 전후로 A의 로드를 한다면 어떻게 될지 생각해 봅시다:

CPU 1	CPU 2
$A = 1;$ <write barrier> $B = 2;$	LOAD B LOAD A (1 <sup>st</sup> ) <read barrier> LOAD A (2 <sup>nd</sup> )

두개의 A의 로드들이 모두 B의 로드 뒤에 일어나지만, Figure 14.14에 보이듯이 그것들은 서로 다른 값을 가져올 수 있습니다.

물론, CPU 1의 A에의 업데이트가 읽기 배리어 완료 전에 CPU 2에게 인지될 수도 있는데, Figure 14.15가 이를 보이고 있습니다.

보장되는 것은, 만약 B의 로드가  $B == 2$ 를 내놓는다면, A에의 두번째 로드는 항상  $A == 1$ 을 내놓을 것이라는 겁니다. A에의 첫번째 로드에는 그런 보장이 없습니다; 그것은  $A == 0$ 나  $A == 1$  중 하나를 내놓을 것입니다.

#### 14.2.10.8 Read Memory Barriers vs. Load Speculation

많은 CPU들이 로드 오퍼레이션들을 추측합니다: 즉, 어떤 아이템을 메모리에서 로드해야 할지, 그리고 언제 다른 로드를 위해 버스를 사용하지 않는 시간을 찾아내서는 그 로드 오퍼레이션을 미리 해버립니다 — 아직

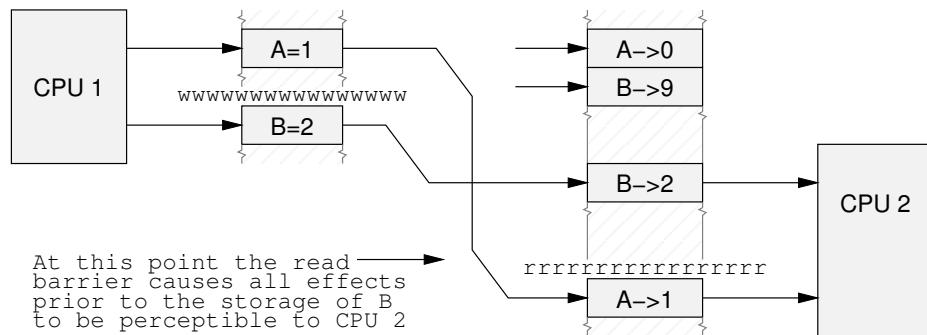


Figure 14.13: Read Barrier Supplied

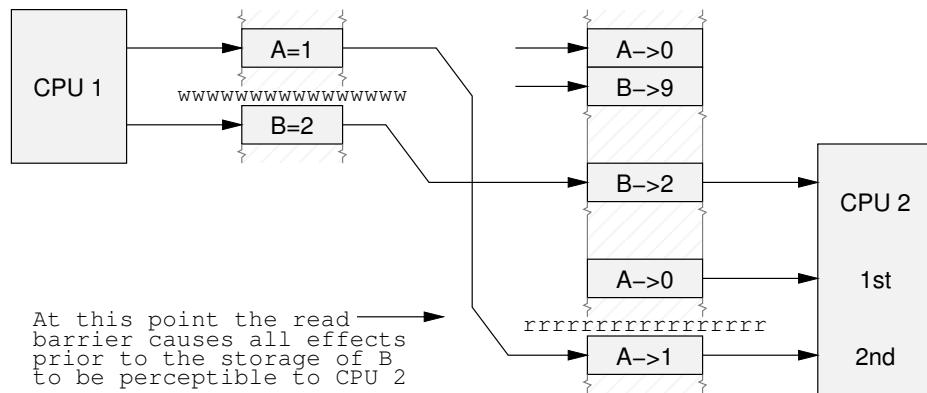


Figure 14.14: Read Barrier Supplied, Double Load

그 인스트럭션을 실행할 차례에 도착하지 않았더라도 말이죠. 나중에, 이 동작은 실제 로드 인스트럭션이 곧 바로 완료되게 해주는데, 해당 CPU는 이미 그 값을 줘고 있기 때문입니다.

(브랜치로 우회되는 로드라던지로 인해) 해당 CPU가 실제로는 그 값을 필요로 하지 않음이 밝혀질 수도 있는데, 이 경우에는 해당 값을 그냥 버리거나 나중의 사용을 위해 캐시해 둘 수 있습니다. 예를 들어, 다음과 같은 경우를 생각해 봅시다:

CPU 1	CPU 2
LOAD B	
DIVIDE	
DIVIDE	
LOAD A	

일부 CPU들에서, 나누기 인스트럭션 (DIVIDE)들은 완료되기까지 긴 시간을 요하는데, 따라서 CPU 2의 버스는 그동안 아무 일도 하지 않고 있을 것입니다. 따라서, CPU 2는 나누기가 완료되기 전에 A의 로드를 추측적으로 행할 수도 있습니다. (원컨대) 드물게도 이 나누기들 중 하나에서 예외가 발생하는 경우, 이 추측적 로드는 쓸모없어질 것입니다만, (역시, 원컨대) 일반적

인 경우에는 로드를 나누기와 겹쳐서 실행하는 행위는 해당 로드가 Figure 14.16에 보여진 것처럼 더 빨리 완료되게 해 줄 것입니다.

읽기 배리어나 데이터 의존성 배리어를 두 번째 로드 앞에 놓게 된다면:

CPU 1	CPU 2
LOAD B	
DIVIDE	
DIVIDE	
<read barrier>	
LOAD A	

추측적으로 얻어진 모든 값은 사용된 배리어의 종류에 따라 다른 정도로 다시 고려될 것입니다. 해당 추측적으로 얻어진 메모리 위치에 다른 변화가 없었다면, 추측된 해당 값은 Figure 14.17에 보여진 것처럼 그냥 사용될 것입니다. 반면, 어떤 다른 CPU에서 A에 업데이트나 무효화를 행했다면, Figure 14.18에 보여진 것처럼, 추측은 취소되고 A의 값은 다시 로드될 것입니다.

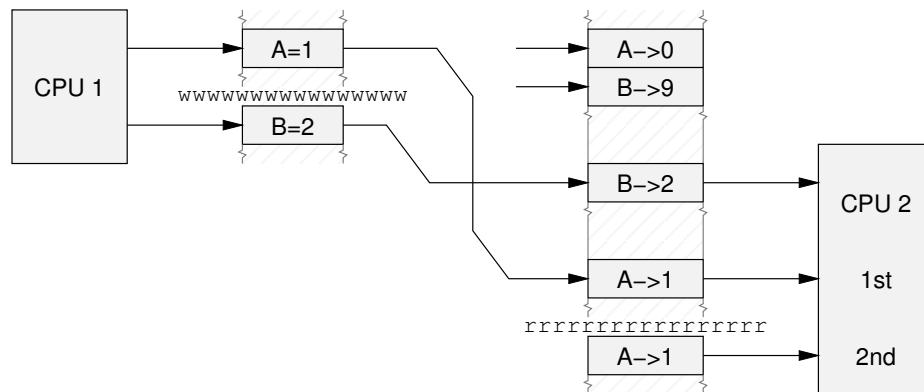


Figure 14.15: Read Barrier Supplied, Take Two

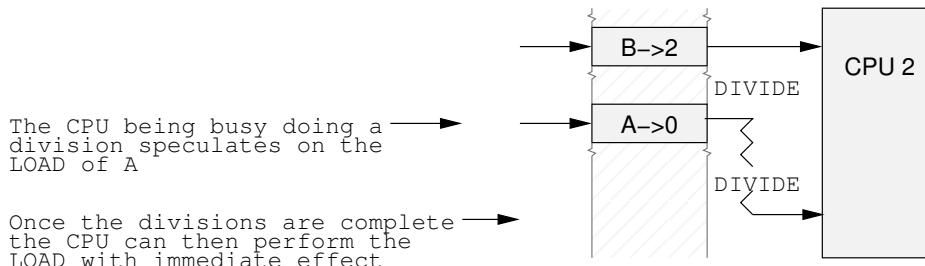


Figure 14.16: Speculative Load

### 14.2.11 Locking Constraints

앞서 이야기했듯, 락킹 기능들은 묵시적 메모리 배리어들을 내장하고 있습니다. 이런 묵시적 메모리 배리어들은 다음과 같은 보장사항들을 제공합니다:

#### 1. LOCK 오퍼레이션 보장사항:

- LOCK 후에 나오는 메모리 오퍼레이션들은 해당 LOCK 오퍼레이션이 완료된 후에 완료됩니다.
- LOCK 전에 나오는 메모리 오퍼레이션들은 LOCK 오퍼레이션이 완료된 후에 완료될 수도 있습니다.

#### 2. UNLOCK 오퍼레이션 보장사항:

- UNLOCK 전에 나오는 메모리 오퍼레이션들은 해당 UNLOCK 오퍼레이션이 완료되기 전에 완료됩니다.
- UNLOCK 후에 나오는 메모리 오퍼레이션들은 해당 UNLOCK 오퍼레이션이 완료되기 전에 완료될 수도 있습니다.

#### 3. LOCK vs LOCK 보장사항:

- 다른 LOCK 오퍼레이션 전에 나온 LOCK 오퍼레이션들은 모두 해당 LOCK 오퍼레이션 전에 완료됩니다.

#### 4. LOCK vs UNLOCK 보장사항:

- 하나의 UNLOCK 오퍼레이션 전에 나온 모든 LOCK 오퍼레이션들은 해당 UNLOCK 오퍼레이션 전에 완료됩니다.
- LOCK 오퍼레이션 전에 나온 모든 UNLOCK 오퍼레이션들은 해당 LOCK 오퍼레이션 전에 완료됩니다.

#### 5. 실패한 조건적 LOCK 보장사항:

- LOCK 오퍼레이션의 일부 변종들은 실패할 수 있는데, 당장 락을 획득할 수 없어서 일 수도 있고, 락이 획득 가능해질 때까지 기다리며 잠들어 있는 동안 예외나 블락되지 않은 시그널을 받아서 일 수도 있습니다. 실패한 락은 어떤 배리어도 내포하지 않습니다.

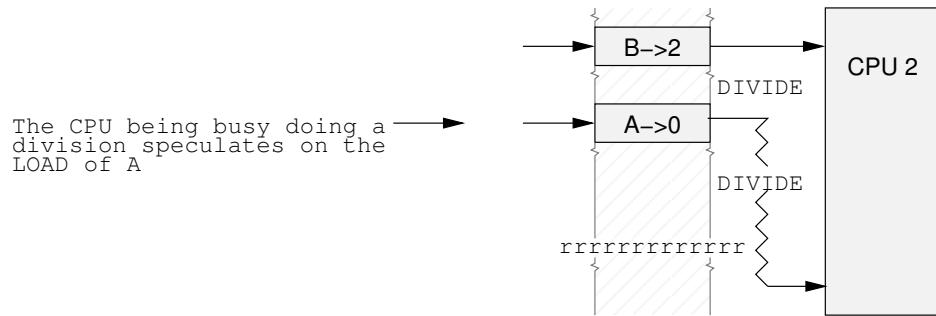


Figure 14.17: Speculative Load and Barrier

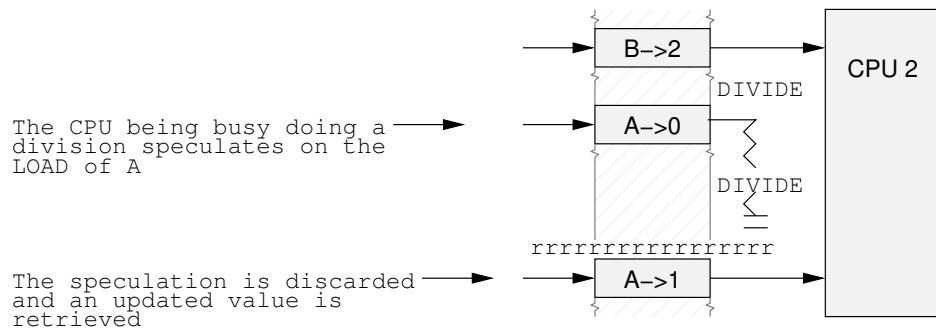


Figure 14.18: Speculative Load Cancelled by Barrier

### 14.2.12 Memory-Barrier Examples

#### 14.2.12.1 Locking Examples

**LOCK 다음 UNLOCK:** LOCK 다음 UNLOCK 이 따로오는 코드는 전체 메모리 배리어를 갖는다고 볼 수 없는데, LOCK 앞의 액세스는 LOCK 뒤에 일어날 수 있고, UNLOCK 뒤의 액세스는 UNLOCK 앞에 수행될 수 있으며, 이들은 서로를 지나갈 수 있기 때문입니다. 예를 들어, 다음의 코드는:

```

1 *A = a;
2 LOCK
3 UNLOCK
4 *B = b;

```

다음의 순서로 실행될 수 있습니다:

```

2 LOCK
4 *B = b;
1 *A = a;
3 UNLOCK

```

다시 말하지만, LOCK 과 UNLOCK 은 각각 앞의 오퍼레이션과 뒤의 오퍼레이션을 크리티컬 섹션에 “홀려 들어올” 수 있게 허용함을 항상 기억하시기 바랍니다.

**Quick Quiz 14.13:** LOCK-UNLOCK 오퍼레이션들을 어떻게 조합해야 전체 메모리 배리어처럼 동작할까

요? ■

**Quick Quiz 14.14:** (만약 있다면) 어떤 CPU 들이 이런 특과성의 락킹 기능들을 만들 수 있는 메모리 배리어 인스트럭션들을 가지고 있을까요? ■

**LOCK 기반의 크리티컬 섹션들:** LOCK-UNLOCK 짝은 전체 메모리 배리어로 동작하지 않지만, 이 오퍼레이션들은 메모리 순서에 영향을 끼칠 수 있습니다.

다음의 코드를 생각해 봅시다:

```

1 *A = a;
2 *B = b;
3 LOCK
4 *C = c;
5 *D = d;
6 UNLOCK
7 *E = e;
8 *F = f;

```

이것은 다음과 같이 합법적인 순서로 실행될 수 있을 것으로, 같은 줄의 오퍼레이션들은 CPU 가 해당 오퍼레이션들을 동시적으로 수행함을 의미합니다:

```

3 LOCK
1 *A = a; *F = f;
7 *E = e;
4 *C = c; *D = d;
2 *B = b;
6 UNLOCK

```

#	Ordering: legitimate or not?
1	*A; *B; LOCK; *C; *D; UNLOCK; *E; *F;
2	*A; {*B; LOCK;} *C; *D; UNLOCK; *E; *F;
3	{*F; *A;} *B; LOCK; *C; *D; UNLOCK; *E;
4	*A; *B; {LOCK; *C;} *D; {UNLOCK; *E;} *F;
5	*B; LOCK; *C; *D; *A; UNLOCK; *E; *F;
6	*A; *B; *C; LOCK; *D; UNLOCK; *E; *F;
7	*A; *B; LOCK; *C; UNLOCK; *D; *E; *F;
8	{*B; *A; LOCK;} {*D; *C;} {UNLOCK; *F; *E;}
9	*B; LOCK; *C; *D; UNLOCK; {*F; *A;} *E;

Table 14.3: Lock-Based Critical Sections

**Quick Quiz 14.15:** Table 14.3에서 중괄호로 그룹지어진 오퍼레이션들은 동시에 수행된다고 보면, 표의 어떤 열들이 “A”에서 “F”까지의 변수들과 LOCK/UNLOCK 오퍼레이션들의 합법적인 재배치일까요? (코드의 순서는 A, B, LOCK, C, D, UNLOCK, E, F입니다.) 합법이면 왜 합법이고 아니라면 왜 아니죠? ■

**여러 락들을 사용한 순서:** 여러 락들을 포함하고 있는 코드는 여전히 그 락들로부터의 순서 제약을 바라보게 됩니다만, 어떤 락이 어떤 락인지 주의 깊게 신경써야 합니다. 예를 들어, Table 14.4에 있는, “M”과 “Q” 라 이름붙여진 한쌍의 락을 사용하는 코드를 보기 바랍니다.

CPU 1	CPU 2
A = a;	E = e;
LOCK M;	LOCK Q;
B = b;	F = f;
C = c;	G = g;
UNLOCK M;	UNLOCK Q;
D = d;	H = h;

Table 14.4: Ordering With Multiple Locks

이 예에서는, 앞의 섹션에서 이야기했듯 해당 락들이 각자에게 주는 제약 외에는, 변수 “A”부터 “H”까지의 값 할당이 어떤 순서로 이뤄질지에 대해서는 아무런 보장이 없습니다.

**Quick Quiz 14.16:** Table 14.4에서의 제약은 뭐죠? ■

**하나의 락을 사용하는 여러 CPU들의 순서:** Table 14.4처럼 두개의 서로 다른 락들이 아니라, Table 14.5처럼 두개의 CPU들이 같은 락을 획득하는 경우를 생각해 봅시다.

이 경우, CPU 1은 CPU 2보다 먼저 M을 획득하거나, 반대일 수 있습니다. 첫번째 경우, A, B, C에의 값 할당은 F, G, H에의 값 할당보다 먼저 이루어질 것입니다. 반대의 경우, 만약 CPU 2가 해당 락을 먼저 획득하면,

CPU 1	CPU 2
A = a;	E = e;
LOCK M;	LOCK M;
B = b;	F = f;
C = c;	G = g;
UNLOCK M;	UNLOCK M;
D = d;	H = h;

Table 14.5: Ordering With Multiple CPUs on One Lock

E, F, G에의 값 할당이 B, C, D보다 먼저 이루어질 것입니다.

### 14.2.13 The Effects of the CPU Cache

지각되는 메모리 오퍼레이션들의 순서는 CPU들과 메모리 사이에 위치하는 캐시들에게 메모리 일관성과 순서를 관리하는 캐시 일관성 프로토콜에 의해 영향을 받습니다. 소프트웨어 관점에서는, 이런 캐시들은 그저 메모리로 보여집니다. 메모리 배리어들은 Figure 14.19의 점선 위치에서 CPU가 자신의 값을 메모리에 올바른 순서로 제공하도록 보장하고, 다른 CPU들이 만든 변화를 올바른 순서로 볼 수 있도록 보장하도록 동작하는 것으로 생각될 수 있습니다.

이 캐시들은 한 CPU의 메모리 액세스를 시스템의 나머지 것들로부터 “숨길” 수 있지만, 캐시 일관성 프로토콜은 캐시라인들을 필요시 옮기고 무효화 시켜가며 모든 다른 CPU들이 이 숨겨진 액세스들의 효과를 볼 수 있도록 보장합니다. 또한, CPU 코어는 프로그램 인과성과 메모리 순서가 관리됨을 지킨다는 제약 아래에서는 인스트럭션들을 어떤 순서로든 실행할 수 있습니다. 이런 인스트럭션들 중 일부는 해당 CPU의 메모리 액세스 큐에 들어가는 메모리 액세스들을 생성할 수도 있습니다만, 그 실행은 CPU가 내부 자원을 모두 채우기 전까지는 계속되지 못할 것이며, 그렇지 않은 경우 먼저 큐에 들어온 다른 메모리 액세스가 완료되기 전까지는 기다려야만 합니다.

#### 14.2.13.1 Cache Coherency

캐시 일관성 프로토콜은 한 CPU가 자신의 액세스들을 순서대로 볼 수 있고, 모든 CPU들이 하나의 캐시라인에 담긴 하나의 변수에의 수정의 순서에 동의하도록 하지만, 다른 변수에의 수정들이 모든 CPU들에 같은 순서로 보일 것이라는 보장은 하지 않습니다 — 일부 컴퓨터 시스템들은 그런 보장을 하지만, 이식성 있는 소프트웨어는 그런 사실에 기반해선 안됩니다.

왜 재배치가 일어날 수 있는지 알아보기 위해, Figure 14.20에 보인 것과 같이, 두개의 CPU를 가지며 각 CPU는 분할된 캐시를 갖는 시스템을 생각해 봅시다. 이 시스템은 다음과 같은 특성을 갖습니다:

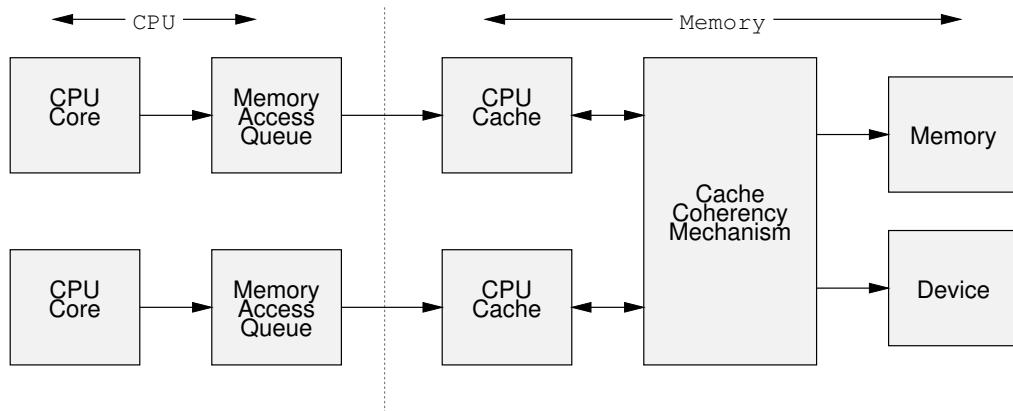


Figure 14.19: Memory Architecture

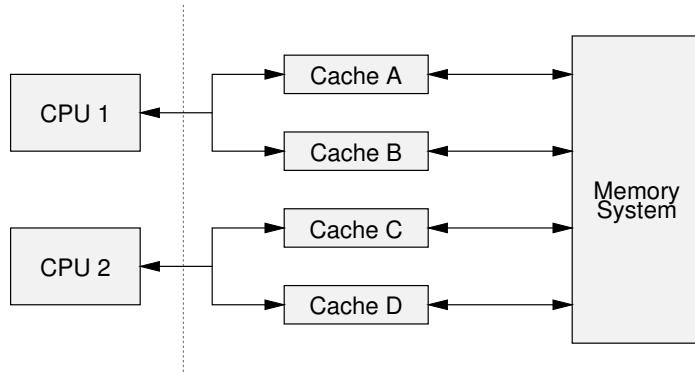


Figure 14.20: Split Caches

1. 훌수번 캐시 라인은 캐시 A, 캐시 C, 메모리, 또는 이것들의 조합에 존재할 수 있습니다.
2. 짹수번 캐시 라인은 캐시 B, 캐시 D, 메모리, 또는 이것들의 조합에 존재할 수 있습니다.
3. 한 CPU 코어가 자신의 캐시 중 하나에게 질의를 던지는 동안,<sup>9</sup> 다른 캐시가 가만히 있어야 할 필요는 없습니다. 이 다른 캐시는 그대신 무효화 요청에 응답하거나 dirty 캐시 라인을 메모리에 write back하거나 CPU의 메모리 액세스 큐의 원소들을 처리하거나 그 외에도 이것 저것 할 수 있습니다.
4. 각각의 캐시는 요청된 일관성과 순서 규칙을 유지하기 위해 해당 캐시에 적용되어야 할 오퍼레이션들을 담는 큐를 갖습니다.

5. 이 큐들은 이 큐들의 원소들에 의해 영향 받는 캐시 라인의 로드와 스토어에 의해 비워져야 할 필요는 없습니다.

요약하자면, 만약 캐시 A 가 바쁘지만 캐시 B 는 할 일이 없다면, CPU 1 의 훌수번 캐시라인으로의 스토어는 CPU 2 의 짹수번 캐시라인으로의 스토어에 비해 늦게 처리될 수 있습니다. 너무 극단적인 경우가 아니라면, CPU 2 는 CPU 1 의 오퍼레이션들을 비순차적으로 보게 될 것입니다.

하드웨어와 소프트웨어에서의 메모리 순서에 대해서 많은 자세한 내용을 위해선 Appendix C 를 참고하세요.

#### 14.2.14 Where Are Memory Barriers Needed?

메모리 배리어들은 두 CPU 들 간, 또는 CPU 와 디바이스 간 상호작용이 있을 수 있을 때에만 필요합니다.

<sup>9</sup> 하지만 “슈퍼스칼라” 시스템에서는, CPU 는 한번에 두 캐시에 대해 각 캐시의 절반씩을 액세스 할 수도 있으며, 이 두 캐시의 각 절반씩에 여러개의 동시적 액세스를 수행할 수도 있습니다.

만약 코드의 어떤 곳에도 그런 상호작용이 없음이 보장된다면, 메모리 배리어들은 그 코드에는 필요치 않습니다.

이것들은 최소한의 보장이란 점을 유의해 두십시오. 다른 아키텍쳐들은 Appendix C에서 이야기했듯, 더 많은 보장사항들을 제공할 것입니다만, 해당 아키텍쳐에서만 동작하도록 특별히 설계된 코드 외의 부분에서는 그런 것들을 기대해서는 안됩니다.

하지만, 어토믹 오퍼레이션들을 구현하는, 락킹 기능이나 어토믹 자료구조 조작과 순회 기능들은 보통 각자의 정의 내에 필요한 모든 메모리 배리어들을 포함하고 있습니다. 하지만, 리눅스 커널의 `atomic_inc()` 같은 예외가 존재하고, 그리고 어쩌면 당신의 소프트웨어 환경의 실제 구현에도 예외가 존재할 수도 있으므로, 문서를 반드시 숙지하기 바랍니다.

마지막 조언: 메모리 배리어 기능을 직접 사용하는 것은 마지막 수단이 되어야만 합니다. 대부분의 경우에는 메모리 배리어를 알아서 사용하는, 이미 존재하는 도구들이 더 낫습니다.

## 14.3 Non-Blocking Synchronization

*non-blocking synchronization* (NBS)라는 용어는 진행 보장사항 (*forward-progress guarantee*)들을 달리 하는, 6개의 linearizable 알고리즘 클래스들을 말합니다. 이 진행 보장사항들은 리얼타임 프로그래밍 (Real-time programming)의 근간을 형성하는 그것들과는 직교적입니다:

1. 리얼타임 진행 보장사항들은 그것들과 관련된 분명한 시간을 갖는데, 예를 들어, “스케줄링 대기시간은 100 마이크로세컨드 보다 작아야 한다.” 같은 것입니다. 반면, 가장 인기있는 형태의 NBS는 분명한 최대 제한 없이 유한한 시간 내에 진행이 이뤄질 것만을 보장합니다.
2. 리얼타임 진행 보장사항들은 간혹 확률적인데, 소프트 리얼타임 보장사항은 “최소 99.9%의 경우 스케줄링 대기시간은 100 마이크로세컨드 이내여야 한다.”와 같은 식입니다. 반면, NBS의 진행 보장 사항은 전통적으로 무조건적입니다.
3. 리얼타임 진행 보장사항은 종종 환경 제약에 조건적인데, 예를 들어, 각 CPU가 최소한 어떤 특정한 양의 시간을 아무일도 하지 않고 보내거나, I/O의 비율이 특정 최대치 미만인 경우 가장 높은 우선순위의 작업들만이 그 보장을 받게 됩니다. 반면,

NBS의 진행 보장사항은 보통 무조건적입니다.<sup>10</sup>

4. 리얼타임 진행 보장사항은 보통 소프트웨어 버그가 없을 때에만 적용됩니다. 반면, 대부분의 NBS 보장사항은 멈춰버리는 버그가 있더라도 적용 가능합니다.<sup>11</sup>
5. NBS 진행 보장사항은 linearizability를 내포합니다. 반면, 리얼타임 진행 보장사항은 linearizability와 같은 순서 제약과 무관합니다.

이런 차이에도 불구하고, 여러 NBS 알고리즘들은 리얼타임 프로그램에 상당히 유용합니다.

현재 NBS 계층 [ACHS13]에는 7개의 단계가 있는데, 간략히 설명하자면 다음과 같습니다:

1. *Bounded wait-free synchronization*: 모든 쓰레드는 특정한 유한한 시간 내에 진행을 만들어낸다 [Her91]. (이 레벨은 대부분의 사람들로부터 불가능할 것으로 여겨지는데, Alitarh 등 [ACHS13]이 이내지 못한 이유일 수도 있습니다.)
2. *Wait-free synchronization*: 모든 쓰레드는 유한한 시간 내에 진행을 만들어낸다 [Her93].
3. *Lock-free synchronization*: 최소한 한 쓰레드는 유한한 시간 내에 진행을 만들어낸다 [Her93].
4. *Obstruction-free synchronization*: 경쟁이 없다면 모든 쓰레드가 유한한 시간 내에 진행을 만들어낸다 [HLM03].
5. *Clash-free synchronization*: 경쟁이 없다면 최소한 하나의 쓰레드는 유한한 시간 내에 진행을 만들어낸다 [ACHS13].
6. *Starvation-free synchronization*: 실패가 없다면 모든 쓰레드가 유한한 시간 내에 진행을 만들어낸다 [ACHS13].
7. *Deadlock-free synchronization*: 실패가 없다면 적어도 하나의 쓰레드는 유한한 시간 내에 진행을 만들어낸다 [ACHS13].

NBS 클래스 1, 2 그리고 3은 1990년대 초, 클래스 4는 2000년대 초, 그리고 클래스 5는 2013년에 처음 입안되었습니다. 마지막 두개의 클래스들은 수십년동안 비공식적으로 사용되어왔습니다만 2013년에 들어 다시 입안되었습니다.

<sup>10</sup> 아래에서 보게 되겠지만, 최근의 일부 NBS는 이 보장사항을 완화시켰습니다.

<sup>11</sup> 다시 말하지만, 최근의 일부 NBS는 이 보장사항을 완화했습니다.

이론적으로는 어떤 병렬 알고리즘도 wait-free 형태로 변형될 수 있습니다만, 흔히 사용되는 NBS 알고리즘들의 부분집합은 상대적으로 작은 편입니다. 이것들 중 일부가 다음 섹션에서 설명됩니다.

### 14.3.1 Simple NBS

아마도 가장 단순한 NBS 알고리즘은 `fetch-and-add(atomic_add_return())` 기능을 이용한 정수 카운터의 어토믹한 업데이트일 것입니다.

또다른 간단한 NBS 알고리즘은 한 배열 안의 정수들의 집합입니다. 여기서 배열 인덱스는 해당 집합의 멤버일 값을 가리키고 배열의 원소들은 해당 값이 실제로 집합의 멤버인지 아닌지를 알립니다. NBS 알고리즘을 위한 Linearizability 규범은 이 배열에의 읽기와 쓰기가 어토믹 인스트럭션을 사용하거나 메모리 배리어를 수반할 것을 요구합니다만 linearizability가 그다지 중요하지 않은, 그렇게 희귀하지도 않은 경우들에서는 간단한 `volatile` 로드와 스토어만으로도 충분한데, `ACCESS_ONCE()`의 사용이 한 예일 것입니다.

NBS 집합은 비트맵을 이용해 구현될 수도 있을 텐데, 해당 집합의 멤버인 값은 하나의 비트와 연관될 것입니다. 읽기와 업데이트는 일반적으로 어토믹한 비트 조작 인스트럭션들로 이루어져야만 합니다만 `compare-and-swap` (`cmpxchg()` 또는 CAS) 인스트럭션 또한 사용될 수 있습니다.

Section 5.2에서 이야기 되었던 통계적 카운터 알고리즘은 그 합이 정확하지는 않고 대략적이라는 분명한 트릭을 사용할 때라면 wait-free로 간주될 수 있습니다.<sup>12</sup> `read_count()` 함수가 카운터들의 합을 구하는 데 갖는 시간의 길이의 기능인 충분히 큰 에러 한계들을 감안하면, 어떤 linearizable하지 않은 동작이 일어났음을 증명하는 것은 불가능합니다. 이는 분명히 (약간 인위적이라면) 이 통계적 카운터 알고리즘을 wait-free로 분류합니다. 이 알고리즘은 아마도 리눅스 커널에서 가장 많이 사용하는 NBS 알고리즘입니다.

또다른 흔한 NBS 알고리즘은 하나의 어토믹한 큐로, 원소들의 추가는 어토믹한 교체 인스트럭션 [MS98b]을 사용하고, 이어서 새 원소의 `->next` 포인터를 저장하는데, 이는 유저스페이스-RCU 라이브러리 구현 [Des09] 인 Figure 14.21에 나와 있습니다. Line 9는 `tail` 포인터가 새 원소를 가리키도록 업데이트하면서 그 앞의 것으로의 레퍼런스를 리턴하는데, 이 값은 로컬 변수 `old_tail`에 저장됩니다. Line 10은 이제 앞의 원소의 `->next` 포인터가 새로 추가된 원소를 가리키도록 업데이트 하며, 마지막으로 line 11에서 해당 큐가 원래 비어있었는지 여부를 리턴합니다.

```

1 static inline bool
2 __cds_wfcq_append(struct cds_wfcq_head *head,
3                     struct cds_wfcq_tail *tail,
4                     struct cds_wfcq_node *new_head,
5                     struct cds_wfcq_node *new_tail)
6 {
7     struct cds_wfcq_node *old_tail;
8
9     old_tail = uatomic_xchg(&tail->p, new_tail);
10    CMM_STORE_SHARED(old_tail->next, new_head);
11    return old_tail != &head->node;
12 }
13
14 static inline bool
15 __cds_wfcq_enqueue(struct cds_wfcq_head *head,
16                     struct cds_wfcq_tail *tail,
17                     struct cds_wfcq_node *new_tail)
18 {
19     return __cds_wfcq_append(head, tail,
20                             new_tail, new_tail);
21 }

```

Figure 14.21: NBS Enqueue Algorithm

하나의 원소를 꺼내기 위해선 상호 배타성이 필요하지만 (따라서 꺼내기 작업은 블락됩니다), 큐의 전체 컨텐츠를 제거하는 일은 블락킹하지 않게도 할 수 있습니다. 불가능한 것은 어떤 주어진 원소를 블락킹하지 않는 방법으로 꺼내는 것입니다: 원소를 넣는 쪽은 line 9와 10에서 실패할 것이고, 따라서 요청된 원소는 부분적으로만 추가되었을 것입니다. 이로 인해 원소를 집어넣는 작업은 NBS지만 꺼내는 것은 블락킹되는 반면 NBS인 알고리즘으로 귀결됩니다. 이 알고리즘은 실제 상황에서 사용되지는 않는데, 대부분의 상품화된 소프트웨어는 임의의 fail-stop 에러들을 견뎌내도록 요구되지는 않기 때문입니다.

### 14.3.2 NBS Discussion

완전히 블락킹 없는 큐 [MS96]를 만드는 건 가능합니다만, 그런 큐들은 앞의 반만 NBS인 알고리즘에 비해 훨씬 복잡합니다. 여기서 얻을 수 있는 교훈은 당신에게 정말로 요구되는 것이 무엇인지 주의깊게 생각해 봐야 한다는 것입니다. 무의미한 요구사항을 완화시키는 것은 간단성과 성능에서 커다란 개선을 가져올 수 있습니다.

최근의 연구는 요구사항들을 완화시키기 위한 또 다른 중요한 방법을 이야기합니다. 공정한 (fair) 스케줄링을 제공하는 시스템들은 wait-free 동기화의 장점 대부분을 심지어 블락킹하지 않는 동기화만 제공하는 알고리즘을 사용할 때에도 얻을 수 있다고 이론 [ACHS13]과 실제 [AB13]에서 모두 이야기 합니다. 상품화된 단계에서 사용되는 매우 많은 스케줄러들이 실제로 공정성 (fairness)을 제공하므로, wait-free 동기화를 제공하는 더 복잡한 알고리즘들은 일반적으로 더 간단하고 많은 경우 더 빠른 블락킹하지 않는 동기화 알고리즘들에

<sup>12</sup> 인용이 필요합니다. 전 이 트릭을 Mark Moir로부터 구두로 들었습니다.

비해 실제 환경에서 더 나은 점을 제공하지 못하곤 합니다.

흥미롭게도, 공정한 스케줄링은 실제 상황에서 고려되는 이익적 제약들 중 하나일 뿐입니다. 다른 제약의 집합들은 블락킹 알고리즘들이 결정론적 리얼타임 반응을 달성할 수 있게 할 수 있습니다. 예를 들어, 그 획득이 주어진 우선순위에 따라 FIFO 순서로 이루어지게 하는 공정한 (fair) 락, (우선순위 상속 [TS95, WTS96]이나 우선순위 한도 문제와 같은) 우선순위 역전 문제를 회피하는 방법, 제한된 숫자의 쓰레드들, 제한된 크리티컬 섹션들, 제한된 부하량, 그리고 fail-stop 버그들의 회피가 주어진다면, 락 기반의 어플리케이션들은 결정론적 반응 시간을 제공할 수 있습니다 [Bra11]. 물론 이런 시도는 블락킹과 wait-free 동기화 사이의 차이점을 흐리게 만드는데, 좋은 현상입니다. 이론적인 뼈대가 자랄수록, 소프트웨어가 실제로 현장에서 어떻게 구성되는지 설명하는 능력도 증가할 것입니다.



# Chapter 15

## Parallel Real-Time Computing

The difference between you and me is that I was right in time.

---

*Konrad Adenauer*

An important emerging area in computing is that of parallel real-time computing. Section 15.1 looks at a number of definitions of “real-time computing”, moving beyond the usual sound bites to more meaningful criteria. Section 15.2 surveys the sorts of applications that need real-time response. Section 15.3 notes that parallel real-time computing is upon us, and discusses when and why parallel real-time computing can be useful. Section 15.4 gives a brief overview of how parallel real-time systems may be implemented, and finally, Section 15.5 outlines how to decide whether or not your application needs real-time facilities.

### 15.1 What is Real-Time Computing?

One traditional way of classifying real-time computing is into the categories of *hard real time* and *soft real time*, where the macho hard real-time applications never ever miss their deadlines, but the wimpy soft real-time applications might well miss their deadlines frequently and often.

#### 15.1.1 Soft Real Time

It should be easy to see problems with this definition of soft real time. For one thing, by this definition, *any* piece of software could be said to be a soft real-time application: “My application computes million-point fourier transforms in half a picosecond.” “No way!!! The clock

cycle on this system is more than *three hundred* picoseconds!” “Ah, but it is a *soft* real-time application!” If the term “soft real time” is to be of any use whatsoever, some limits are clearly required.

We might therefore say that a given soft real-time application must meet its response-time requirements at least some fraction of the time, for example, we might say that it must execute in less than 20 microseconds 99.9% of the time.

This of course raises the question of what is to be done when the application fails to meet its response-time requirements. The answer varies with the application, but one possibility is that the system being controlled has sufficient stability and inertia to render harmless the occasional late control action. Another possibility is that the application has two ways of computing the result, a fast and deterministic but inaccurate method on the one hand and a very accurate method with unpredictable compute time on the other. One reasonable approach would be to start both methods in parallel, and if the accurate method fails to finish in time, kill it and use the answer from the fast but inaccurate method. One candidate for the fast but inaccurate method is to take no control action during the current time period, and another candidate is to take the same control action as was taken during the preceding time period.

In short, it does not make sense to talk about soft real time without some measure of exactly how soft it is.

#### 15.1.2 Hard Real Time

In contrast, the definition of hard real time is quite definite. After all, a given system either always meets its deadlines or it doesn’t. Unfortunately, a strict application of this definition would mean that there can never be any hard real-time systems. The reason for this is fancifully de-



Figure 15.1: Real-Time Response Guarantee, Meet Hammer



Figure 15.2: Real-Time Response: Hardware Matters

picted in Figure 15.1. It is true that you could construct a more robust system, perhaps even with added redundancy. But it is also true that I can always get a bigger hammer.

Then again, perhaps it is unfair to blame the software for what is clearly not just a hardware problem, but a bona fide big-iron hardware problem at that.<sup>1</sup> This suggests that we define hard real-time software as software that will always meet its deadlines, but only in the absence of a hardware failure. Unfortunately, failure is not always an option, as fancifully depicted in Figure 15.2. We simply

cannot expect the poor gentleman depicted in that figure to be reassured our saying “Rest assured that if a missed deadline results in your tragic death, it most certainly will not have been due to a software problem!” Hard real-time response is a property of the entire system, not just of the software.

But if we cannot demand perfection, perhaps we can make do with notification, similar to the soft real-time approach noted earlier. Then if the Life-a-Tron in Figure 15.2 is about to miss its deadline, it can alert the hospital staff.

Unfortunately, this approach has the trivial solution fancifully depicted in Figure 15.3. A system that always immediately issues a notification that it won’t be able to meet its deadline complies with the letter of the law, but is completely useless. There clearly must also be a requirement that the system meet its deadline some fraction of the time, or perhaps that it be prohibited from missing its deadlines on more than a certain number of consecutive operations.

We clearly cannot take a sound-bite approach to either hard or soft real time. The next section therefore takes a more real-world approach.

### 15.1.3 Real-World Real Time

Although sentences like “Hard real-time systems *always* meet their deadlines!” can be catchy and are no doubt easy to memorize, something else is needed for real-world real-time systems. Although the resulting specifications are harder to memorize, they can simplify construction of a real-time system by imposing constraints on the environment, the workload, and the real-time application itself.

#### 15.1.3.1 Environmental Constraints

Constraints on the environment address the objection to open-ended promises of response times implied by “hard real time”. These constraints might specify permissible operating temperatures, air quality, levels and types of electromagnetic radiation, and, to Figure 15.1’s point, levels of shock and vibration.

Of course, some constraints are easier to meet than others. Any number of people have learned the hard way that commodity computer components often refuse to operate at sub-freezing temperatures, which suggests a set of climate-control requirements.

An old college friend once had to meet the challenge of operating a real-time system in an atmosphere featuring some rather aggressive chlorine compounds, a chal-

<sup>1</sup> Or, given modern hammers, a big-steel problem.



Figure 15.3: Real-Time Response: Notification Insufficient

lenge that he wisely handed off to his colleagues designing the hardware. In effect, my colleague imposed an atmospheric-composition constraint on the environment immediately surrounding the computer, a constraint that the hardware designers met through use of physical seals.

Another old college friend worked on a computer-controlled system that sputtered ingots of titanium using an industrial-strength arc in a vacuum. From time to time, the arc would decide that it was bored with its path through the ingot of titanium and choose a far shorter and more entertaining path to ground. As we all learned in our physics classes, a sudden shift in the flow of electrons creates an electromagnetic wave, with larger shifts in larger flows creating higher-power electromagnetic waves. And in this case, the resulting electromagnetic pulses were sufficient to induce a quarter of a volt potential difference in the leads of a small “rubber ducky” antenna located more than 400 meters away. This means that nearby conductors saw larger voltages, courtesy of the inverse-square law. This includes those conductors making up the computer controlling the sputtering process. In particular, the voltage induced on that computer’s reset line was sufficient to actually reset the computer, to the consternation of everyone involved. In this case, the challenge was also met using hardware, including some elaborate shielding and a fiber-optic network with the lowest bitrate I have ever heard of, namely 9600 baud. That said, less spectacular electromagnetic environments can often be handled by software through use of error detection and correction codes. That said, it is important to remember that although

error detection and correction codes can reduce failure rates, they normally cannot reduce them all the way down to zero, which can form yet another obstacle to achieving hard real-time response.

There are also situations where a minimum level of energy is required, for example, through the power leads of the system and through the devices through which the system is to communicate with that portion of the outside world that is to be monitored or controlled.

**Quick Quiz 15.1:** But what about battery-powered systems? They don’t require energy flowing into the system as a whole. ■

A number of systems are intended to operate in environments with impressive levels of shock and vibration, for example, engine control systems. More strenuous requirements may be found when we move away from continuous vibrations to intermittent shocks. For example, during my undergraduate studies, I encountered an old Athena ballistics computer, which was designed to continue operating normally even if a hand grenade went off nearby.<sup>2</sup> And finally, the “black boxes” used in airliners must continue operating before, during, and after a crash.

Of course, it is possible to make hardware more robust against environmental shocks and insults. Any number of ingenious mechanical shock-absorbing devices can reduce the effects of shock and vibration, multiple layers of shielding can reduce the effects of low-energy electro-

<sup>2</sup> Decades later, the acceptance tests for some types of computer systems involve large detonations, and some types of communications networks must deal with what is delicately termed “ballistic jamming.”

magnetic radiation, error-correction coding can reduce the effects of high-energy radiation, various potting and sealing techniques can reduce the effect of air quality, and any number of heating and cooling systems can counter the effects of temperature. In extreme cases, triple modular redundancy can reduce the probability that a fault in one part of the system will result in incorrect behavior from the overall system. However, all of these methods have one thing in common: Although they can reduce the probability of failure, they cannot reduce it to zero.

Although these severe environmental conditions are often addressed by using more robust hardware, the workload and application constraints in the next two sections are often handled in software.

### 15.1.3.2 Workload Constraints

Just as with people, it is often possible to prevent a real-time system from meeting its deadlines by overloading it. For example, if the system is being interrupted too frequently, it might not have sufficient CPU bandwidth to handle its real-time application. A hardware solution to this problem might limit the rate at which interrupts were delivered to the system. Possible software solutions include disabling interrupts for some time if they are being received too frequently, resetting the device generating too-frequent interrupts, or even avoiding interrupts altogether in favor of polling.

Overloading can also degrade response times due to queueing effects, so it is not unusual for real-time systems to overprovision CPU bandwidth, so that a running system has (say) 80% idle time. This approach also applies to storage and networking devices. In some cases, separate storage and networking hardware might be reserved for the sole use of high-priority portions of the real-time application. It is of course not unusual for this hardware to be mostly idle, given that response time is more important than throughput in real-time systems.

**Quick Quiz 15.2:** But given the results from queueing theory, won't low utilization merely improve the average response time rather than improving the worst-case response time? And isn't worst-case response time all that most real-time systems really care about? ■

Of course, maintaining sufficiently low utilization requires great discipline throughout the design and implementation. There is nothing quite like a little feature creep to destroy deadlines.

### 15.1.3.3 Application Constraints

It is easier to provide bounded response time for some operations than for others. For example, it is quite common to see response-time specifications for interrupts and for wake-up operations, but quite rare for (say) filesystem unmount operations. One reason for this is that it is quite difficult to bound the amount of work that a filesystem-unmount operation might need to do, given that the unmount is required to flush all of that filesystem's in-memory data to mass storage.

This means that real-time applications must be confined to operations for which bounded latencies can reasonably be provided. Other operations must either be pushed out into the non-real-time portions of the application or forgone entirely.

There might also be constraints on the non-real-time portions of the application. For example, is the non-real-time application permitted to use CPUs used by the real-time portion? Are there time periods during which the real-time portion of the application is expected to be unusually busy, and if so, is the non-real-time portion of the application permitted to run at all during those times? Finally, by what amount is the real-time portion of the application permitted to degrade the throughput of the non-real-time portion?

### 15.1.3.4 Real-World Real-Time Specifications

As can be seen from the preceding sections, a real-world real-time specification needs to include constraints on the environment, on the workload, and on the application itself. In addition, for the operations that the real-time portion of the application is permitted to make use of, there must be constraints on the hardware and software implementing those operations.

For each such operation, these constraints might include a maximum response time (and possibly also a minimum response time) and a probability of meeting that response time. A probability of 100% indicates that the corresponding operation must provide hard real-time service.

In some cases, both the response times and the required probabilities of meeting them might vary depending on the parameters to the operation in question. For example, a network operation over a local LAN would be much more likely to complete in (say) 100 microseconds than would that same network operation over a transcontinental WAN. Furthermore, a network operation over a copper or fiber LAN might have an extremely high probability

of completing without time-consuming retransmissions, while that same networking operation over a lossy WiFi network might have a much higher probability of missing tight deadlines. Similarly, a read from a tightly coupled solid-state disk (SSD) could be expected to complete much more quickly than that same read to an old-style USB-connected rotating-rust disk drive.<sup>3</sup>

Some real-time applications pass through different phases of operation. For example, a real-time system controlling a plywood lathe that peels a thin sheet of wood (called “veneer”) from a spinning log must: (1) Load the log into the lathe, (2) Position the log on the lathe’s chucks so as to expose the largest cylinder contained in the log to the blade, (3) Start spinning the log, (4) Continuously vary the knife’s position so as to peel the log into veneer, (5) Remove the remaining core of the log that is too small to peel, and (6) Wait for the next log. Each of these six phases of operation might well have its own set of deadlines and environmental constraints, for example, one would expect phase 4’s deadlines to be much more severe than those of phase 6, milliseconds instead of seconds. One might therefore expect that low-priority work would be performed in phase 6 rather than in phase 4. That said, careful choices of hardware, drivers, and software configuration would be required to support phase 4’s more severe requirements.

A key advantage of this phase-by-phase approach is that the latency budgets can be broken down, so that the application’s various components can be developed independently, each with its own latency budget. Of course, as with any other kind of budget, there will likely be the occasional conflict as to which component gets which fraction of the overall budget, and as with any other kind of budget, strong leadership and a sense of shared goals can help to resolve these conflicts in a timely fashion. And, again as with other kinds of technical budget, a strong validation effort is required in order to ensure proper focus on latencies and to give early warning of latency problems. A successful validation effort will almost always include a good test suite, which might be unsatisfying to the theorists, but has the virtue of helping to get the job done. As a point of fact, as of early 2015, most real-world real-time system use an acceptance test rather than formal proofs.

That said, the widespread use of test suites to validate real-time systems does have a very real disadvantage,

namely that real-time software is validated only on specific hardware in specific hardware and software configurations. Adding additional hardware and configurations requires additional costly and time-consuming testing. Perhaps the field of formal verification will advance sufficiently to change this situation, but as of early 2015, rather large advances are required.

**Quick Quiz 15.3:** Formal verification is already quite capable, benefiting from decades of intensive study. Are additional advances *really* required, or is this just a practitioner’s excuse to continue to be lazy and ignore the awesome power of formal verification? ■

In addition to latency requirements for the real-time portions of the application, there will likely be performance and scalability requirements for the non-real-time portions of the application. These additional requirements reflect the fact that ultimate real-time latencies are often attained by degrading scalability and average performance.

Software-engineering requirements can also be important, especially for large applications that must be developed and maintained by large teams. These requirements often favor increased modularity and fault isolation.

This is a mere outline of the work that would be required to specify deadlines and environmental constraints for a production real-time system. It is hoped that this outline clearly demonstrates the inadequacy of the sound-bite-based approach to real-time computing.

## 15.2 Who Needs Real-Time Computing?

It is possible to argue that all computing is in fact real-time computing. For one moderately extreme example, when you purchase a birthday gift online, you would like the gift to arrive before the recipient’s birthday. And in fact even turn-of-the-millennium web services observed sub-second response constraints [Boh01], and requirements have not eased with the passage of time [DHJ<sup>+</sup>07]. It is nevertheless useful to focus on those real-time applications whose response-time requirements cannot be achieved straightforwardly by non-real-time systems and applications. Of course, as hardware costs decrease and bandwidths and memory sizes increase, the line between real-time and non-real-time will continue to shift, but such progress is by no means a bad thing.

**Quick Quiz 15.4:** Differentiating real-time from non-real-time based on what can “be achieved straightforwardly by non-real-time systems and applications” is a

<sup>3</sup> Important safety tip: Worst-case response times from USB devices can be extremely long. Real-time systems should therefore take care to place any USB devices well away from critical paths.

travesty! There is absolutely no theoretical basis for such a distinction!!! Can't we do better than that??? ■

Real-time computing is used in industrial-control applications, ranging from manufacturing to avionics; scientific applications, perhaps most spectacularly in the adaptive optics used by large Earth-bound telescopes to de-twinkle starlight; military applications, including the afore-mentioned avionics; and financial-services applications, where the first computer to recognize an opportunity is likely to reap most of the resulting profit. These four areas could be characterized as “in search of production”, “in search of life”, “in search of death”, and “in search of money”.

Financial-services applications differ subtly from applications in the other three categories in that money is non-material, meaning that non-computational latencies are quite small. In contrast, mechanical delays inherent in the other three categories provide a very real point of diminishing returns beyond which further reductions in the application’s real-time response provide little or no benefit. This means that financial-services applications, along with other real-time information-processing applications, face an arms race, where the application with the lowest latencies normally wins. Although the resulting latency requirements can still be specified as described in Section 15.1.3.4, the unusual nature of these requirements has led some to refer to financial and information-processing applications as “low latency” rather than “real time”.

Regardless of exactly what we choose to call it, there is substantial need for real-time computing [Pet06, Inm07].

### 15.3 Who Needs Parallel Real-Time Computing?

It is less clear who really needs parallel real-time computing, but the advent of low-cost multicore systems has brought it to the fore regardless. Unfortunately, the traditional mathematical basis for real-time computing assumes single-CPU systems, with a few exceptions that prove the rule [Bra11]. That said, there are a couple of ways of squaring modern computing hardware to fit the real-time mathematical circle, and a few Linux-kernel hackers have been encouraging academics to make this transition [Gle10].

One approach is to recognize the fact that many real-time systems reflect biological nervous systems, with responses ranging from real-time reflexes to non-real-time strategizing and planning, as depicted in Figure 15.4. The

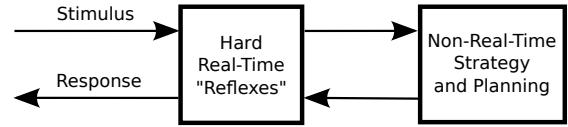


Figure 15.4: Real-Time Reflexes

hard real-time reflexes, which read from sensors and control actuators, run real-time on a single CPU, while the non-real-time strategy and planning portion of the application runs on the multiple remaining CPUs. Strategy and planning activities might include statistical analysis, periodic calibration, user interface, supply-chain activities, and preparation. For an example of high-compute-load preparation activities, think back to the veneer-peeling application discussed in Section 15.1.3.4. While one CPU is attending to the high-speed real-time computations required to peel one log, the other CPUs might be analyzing the size and shape of the next log in order to determine how to position the next log so as to obtain the greatest possible quantity of high-quality veneer. It turns out that many applications have non-real-time and real-time components [BMP08], so this approach can often be used to allow traditional real-time analysis to be combined with modern multicore hardware.

Another trivial approach is to shut off all but one hardware thread so as to return to the settled mathematics of uniprocessor real-time computing. However, this approach gives up potential cost and energy-efficiency advantages. That said, obtaining these advantages requires overcoming the parallel performance obstacles covered in Chapter 3, and not merely on average, but instead in the worst case.

Implementing parallel real-time systems can therefore be quite a challenge. Ways of meeting this challenge are outlined in the following section.

### 15.4 Implementing Parallel Real-Time Systems

We will look at two major styles of real-time systems, event-driven and polling. An event-driven real-time system remains idle much of the time, responding in real time to events passed up through the operating system to the application. Alternatively, the system could be running a background non-real-time workload instead of remaining mostly idle. A polling real-time system features a

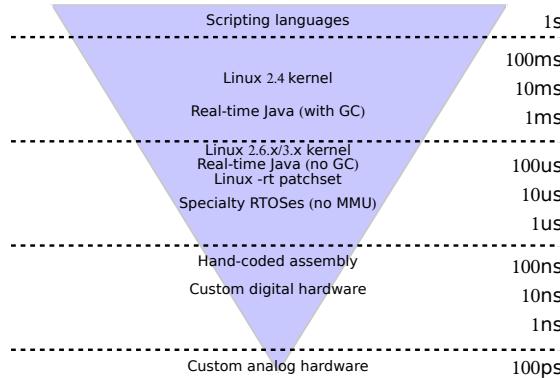


Figure 15.5: Real-Time Response Regimes

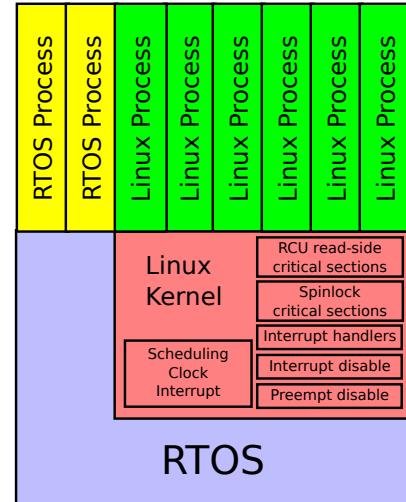


Figure 15.6: Linux Ported to RTOS

real-time thread that is CPU bound, running in a tight loop that polls inputs and updates outputs on each pass through the loop. This tight polling loop often executes entirely in user mode, reading from and writing to hardware registers that have been mapped into the user-mode application’s address space. Alternatively, some applications place the polling loop into the kernel, for example, via use of loadable kernel modules.

Regardless of the style chosen, the approach used to implement a real-time system will depend on the deadlines, for example, as shown in Figure 15.5. Starting from the top of this figure, if you can live with response times in excess of one second, you might well be able to use scripting languages to implement your real-time application—and scripting languages are in fact used surprisingly often, not that I necessarily recommend this practice. If the required latencies exceed several tens of milliseconds, old 2.4 versions of the Linux kernel can be used, not that I necessarily recommend this practice, either. Special real-time Java implementations can provide real-time response latencies of a few milliseconds, even when the garbage collector is used. The Linux 2.6.x and 3.x kernels can provide real-time latencies of a few hundred microseconds if carefully configured, tuned, and run on real-time friendly hardware. Special real-time Java implementations can provide real-time latencies below 100 microseconds if use of the garbage collector is carefully avoided. (But note that avoiding the garbage collector means also avoiding Java’s large standard libraries, thus also avoiding Java’s productivity advantages.) A Linux kernel incorporating the -rt patchset can provide latencies below 20 microseconds, and specialty real-time operating systems (RTOSes) running without memory translation can provide sub-ten-

microsecond latencies. Achieving sub-microsecond latencies typically requires hand-coded assembly or even special-purpose hardware.

Of course, careful configuration and tuning are required all the way down the stack. In particular, if the hardware or firmware fails to provide real-time latencies, there is nothing that the software can do to make up the lost time. And high-performance hardware sometimes sacrifices worst-case behavior to obtain greater throughput. In fact, timings from tight loops run with interrupts disabled can provide the basis for a high-quality random-number generator [MOZ09]. Furthermore, some firmware does cycle-stealing to carry out various housekeeping tasks, in some cases attempting to cover its tracks by reprogramming the victim CPU’s hardware clocks. Of course, cycle stealing is expected behavior in virtualized environment, but people are nevertheless working towards real-time response in virtualized environments [Gle12, Kis14]. It is therefore critically important to evaluate your hardware’s and firmware’s real-time capabilities. There are organizations who carry out such evaluations, including the Open Source Automation Development Lab (OSADL).

But given competent real-time hardware and firmware, the next layer up the stack is the operating system, which is covered in the next section.

### 15.4.1 Implementing Parallel Real-Time Operating Systems

There are a number of strategies that may be used to implement a real-time system. One approach is to port a general-purpose non-real-time OS on top of a special purpose real-time operating system (RTOS), as shown in Figure 15.6. The green “Linux Process” boxes represent non-real-time processes running on the Linux kernel, while the yellow “RTOS Process” boxes represent real-time processes running on the RTOS.

This was a very popular approach before the Linux kernel gained real-time capabilities, and is still in use today [xen14, Yod04b]. However, this approach requires that the application be split into one portion that runs on the RTOS and another that runs on Linux. Although it is possible to make the two environments look similar, for example, by forwarding POSIX system calls from the RTOS to a utility thread running on Linux, there are invariably rough edges.

In addition, the RTOS must interface to both the hardware and to the Linux kernel, thus requiring significant maintenance with changes in both hardware and kernel. Furthermore, each such RTOS often has its own system-call interface and set of system libraries, which can balkanize both ecosystems and developers. In fact, these problems seem to be what drove the combination of RTOSes with Linux, as this approach allowed access to the full real-time capabilities of the RTOS, while allowing the application’s non-real-time code full access to Linux’s rich and vibrant open-source ecosystem.

Although pairing RTOSes with the Linux kernel was a clever and useful short-term response during the time that the Linux kernel had minimal real-time capabilities, it also motivated adding real-time capabilities to the Linux kernel. Progress towards this goal is shown in Figure 15.7. The upper row shows a diagram of the Linux kernel with preemption disabled, thus having essentially no real-time capabilities. The middle row shows a set of diagrams showing the increasing real-time capabilities of the mainline Linux kernel with preemption enabled. Finally, the bottom row shows a diagram of the Linux kernel with the -rt patchset applied, maximizing real-time capabilities. Functionality from the -rt patchset is added to mainline, hence the increasing capabilities of the mainline Linux kernel over time. Nevertheless, the most demanding real-time applications continue to use the -rt patchset.

The non-preemptible kernel shown at the top of Figure 15.7 is built with `CONFIG_PREEMPT=n`, so that execution within the Linux kernel cannot be preempted.

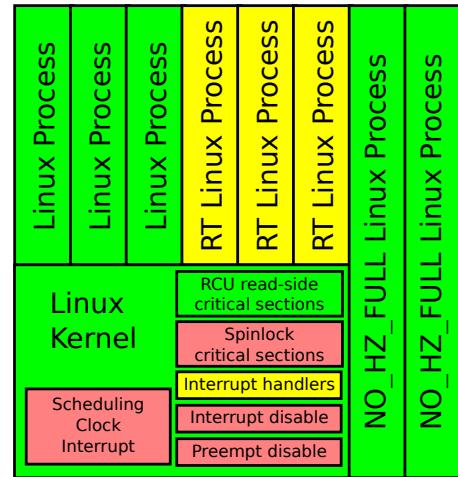


Figure 15.8: CPU Isolation

This means that the kernel’s real-time response latency is bounded below by the longest code path in the Linux kernel, which is indeed long. However, user-mode execution is preemptible, so that one of the real-time Linux processes shown in the upper right may preempt any of the non-real-time Linux processes shown in the upper left anytime the non-real-time process is executing in user mode.

The preemptible kernels shown in the middle row of Figure 15.7 are built with `CONFIG_PREEMPT=y`, so that most process-level code within the Linux kernel can be preempted. This of course greatly improves real-time response latency, but preemption is still disabled within RCU read-side critical sections, spinlock critical sections, interrupt handlers, interrupt-disabled code regions, and preempt-disabled code regions, as indicated by the red boxes in the left-most diagram in the middle row of the figure. The advent of preemptible RCU allowed RCU read-side critical sections to be preempted, as shown in the central diagram, and the advent of threaded interrupt handlers allowed device-interrupt handlers to be preempted, as shown in the right-most diagram. Of course, a great deal of other real-time functionality was added during this time, however, it cannot be as easily represented on this diagram. It will instead be discussed in Section 15.4.1.1.

A final approach is simply to get everything out of the way of the real-time process, clearing all other processing off of any CPUs that this process needs. This was implemented in the 3.10 Linux kernel via the `CONFIG_NO_HZ_FULL` Kconfig parameter [Wei12]. It is important

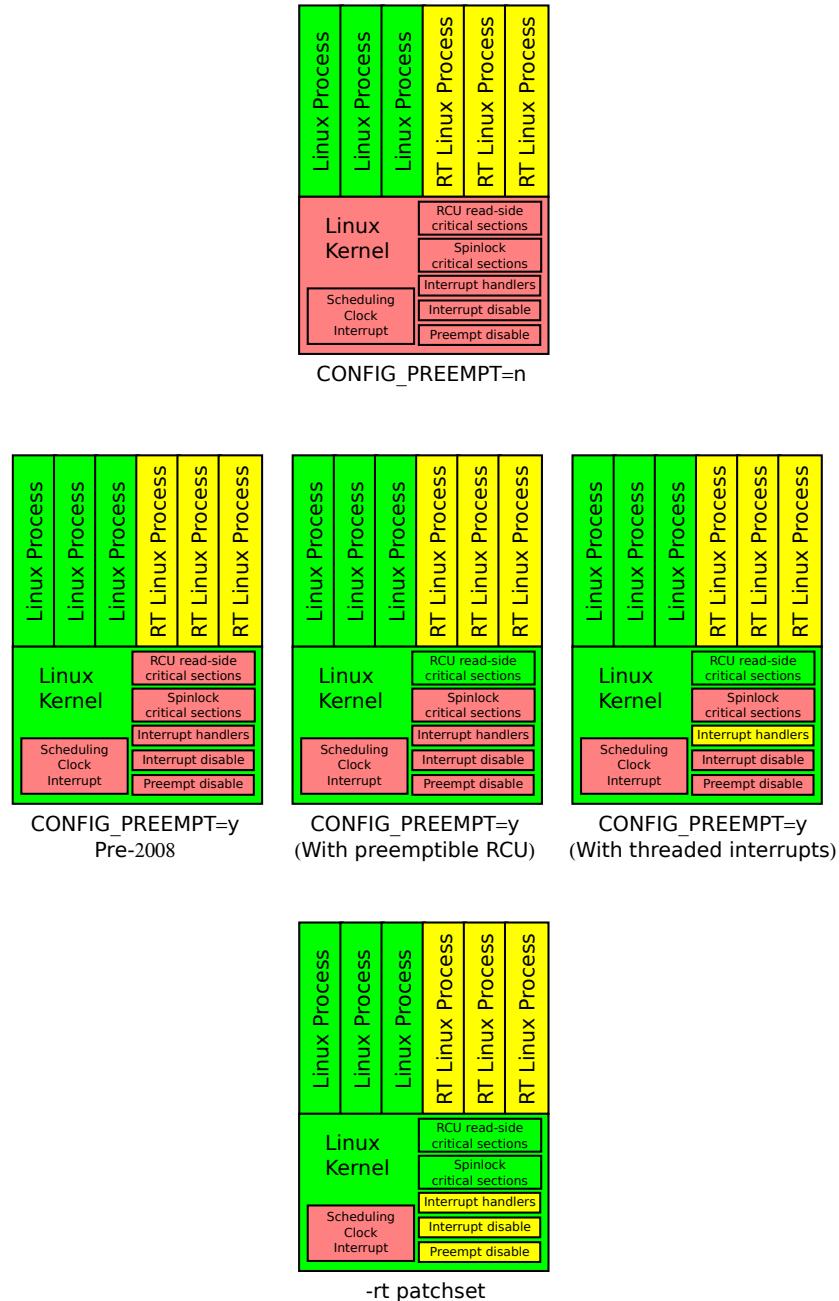


Figure 15.7: Linux-Kernel Real-Time Implementations

to note that this approach requires at least one *housekeeping CPU* to do background processing, for example running kernel daemons. However, when there is only one runnable task on a given non-housekeeping CPU, scheduling-clock interrupts are shut off on that CPU, removing an important source of interference and *OS jitter*.<sup>4</sup> With a few exceptions, the kernel does not force other processing off of the non-housekeeping CPUs, but instead simply provides better performance when only one runnable task is present on a given CPU. If configured properly, a non-trivial undertaking, `CONFIG_NO_HZ_FULL` offers real-time threads levels of performance nearly rivaling that of bare-metal systems.

There has of course been much debate over which of these approaches is best for real-time systems, and this debate has been going on for quite some time [Cor04a, Cor04c]. As usual, the answer seems to be “It depends,” as discussed in the following sections. Section 15.4.1.1 considers event-driven real-time systems, and Section 15.4.1.2 considers real-time systems that use a CPU-bound polling loop.

#### 15.4.1.1 Event-Driven Real-Time Support

The operating-system support required for event-driven real-time applications is quite extensive, however, this section will focus on only a few items, namely timers, threaded interrupts, priority inheritance, preemptible RCU, and preemptible spinlocks.

**Timers** are clearly critically important for real-time operations. After all, if you cannot specify that something be done at a specific time, how are you going to respond by that time? Even in non-real-time systems, large numbers of timers are generated, so they must be handled extremely efficiently. Example uses include retransmit timers for TCP connections (which are almost always cancelled before they have a chance to fire),<sup>5</sup> timed delays (as in `sleep(1)`, which are rarely cancelled), and timeouts for the `poll()` system call (which are often cancelled before they have a chance to fire). A good data structure for such timers would therefore be a priority queue whose addition and deletion primitives were fast and  $O(1)$  in the number of timers posted.

The classic data structure for this purpose is the *calendar queue*, which in the Linux kernel is called the

<sup>4</sup> A once-per-second residual scheduling-clock interrupt remains due to process-accounting concerns. Future work includes addressing these concerns and eliminating this residual interrupt.

<sup>5</sup> At least assuming reasonably low packet-loss rates!

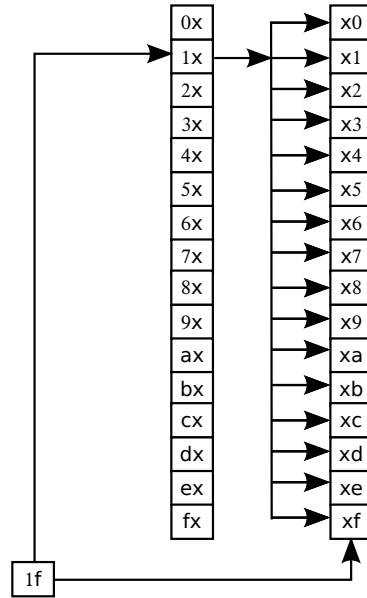


Figure 15.9: Timer Wheel

timer wheel. This age-old data structure is also heavily used in discrete-event simulation. The idea is that time is quantized, for example, in the Linux kernel, the duration of the time quantum is the period of the scheduling-clock interrupt. A given time can be represented by an integer, and any attempt to post a timer at some non-integral time will be rounded to a convenient nearby integral time quantum.

One straightforward implementation would be to allocate a single array, indexed by the low-order bits of the time. This works in theory, but in practice systems create large numbers of long-duration timeouts (for example, 45-minute keepalive timeouts for TCP sessions) that are almost always cancelled. These long-duration timeouts cause problems for small arrays because much time is wasted skipping timeouts that have not yet expired. On the other hand, an array that is large enough to gracefully accommodate a large number of long-duration timeouts would consume too much memory, especially given that performance and scalability concerns require one such array for each and every CPU.

A common approach for resolving this conflict is to provide multiple arrays in a hierarchy. At the lowest level of this hierarchy, each array element represents one unit of time. At the second level, each array element represents  $N$  units of time, where  $N$  is the number of elements in each



Figure 15.10: Timer Wheel at 1kHz



Figure 15.11: Timer Wheel at 100kHz

array. At the third level, each array element represents  $N^2$  units of time, and so on up the hierarchy. This approach allows the individual arrays to be indexed by different bits, as illustrated by Figure 15.9 for an unrealistically small eight-bit clock. Here, each array has 16 elements, so the low-order four bits of the time (currently 0xf) index the low-order (rightmost) array, and the next four bits (currently 0x1) index the next level up. Thus, we have two arrays each with 16 elements, for a total of 32 elements, which, taken together, is much smaller than the 256-element array that would be required for a single array.

This approach works extremely well for throughput-based systems. Each timer operation is  $O(1)$  with small constant, and each timer element is touched at most  $m + 1$  times, where  $m$  is the number of levels.

Unfortunately, timer wheels do not work well for real-time systems, and for two reasons. The first reason is that there is a harsh tradeoff between timer accuracy and timer overhead, which is fancifully illustrated by Figures 15.10 and 15.11. In Figure 15.10, timer processing happens only once per millisecond, which keeps overhead acceptably low for many (but not all!) workloads, but which also means that timeouts cannot be set for finer than one-millisecond granularities. On the other hand, Figure 15.11 shows timer processing taking place every ten microseconds, which provides acceptably fine timer granularity for most (but not all!) workloads, but which processes timers so frequently that the system might well not have time to

do anything else.

The second reason is the need to cascade timers from higher levels to lower levels. Referring back to Figure 15.9, we can see that any timers enqueued on element  $1 \times$  in the upper (leftmost) array must be cascaded down to the lower (rightmost) array so that may be invoked when their time arrives. Unfortunately, there could be a large number of timeouts waiting to be cascaded, especially for timer wheels with larger numbers of levels. The power of statistics causes this cascading to be a non-problem for throughput-oriented systems, but cascading can result in problematic degradations of latency in real-time systems.

Of course, real-time systems could simply choose a different data structure, for example, some form of heap or tree, giving up  $O(1)$  bounds on insertion and deletion operations to gain  $O(\log n)$  limits on data-structure-maintenance operations. This can be a good choice for special-purpose RTOSes, but is inefficient for general-purpose systems such as Linux, which routinely support extremely large numbers of timers.

The solution chosen for the Linux kernel's -rt patch-set is to differentiate between timers that schedule later activity and timeouts that schedule error handling for low-probability errors such as TCP packet losses. One key observation is that error handling is normally not particularly time-critical, so that a timer wheel's millisecond-level granularity is good and sufficient. Another key observation is that error-handling timeouts are normally cancelled very early, often before they can be cascaded. A final observation is that systems commonly have many more error-handling timeouts than they do timer events, so that an  $O(\log n)$  data structure should provide acceptable

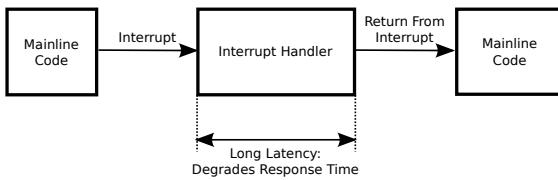


Figure 15.12: Non-Threaded Interrupt Handler

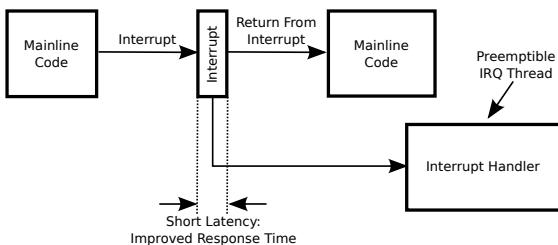


Figure 15.13: Threaded Interrupt Handler

performance for timer events.

In short, the Linux kernel's -rt patchset uses timer wheels for error-handling timeouts and a tree for timer events, providing each category the required quality of service.

**Threaded interrupts** are used to address a significant source of degraded real-time latencies, namely long-running interrupt handlers, as shown in Figure 15.12. These latencies can be especially problematic for devices that can deliver a large number of events with a single interrupt, which means that the interrupt handler will run for an extended period of time processing all of these events. Worse yet are devices that can deliver new events to a still-running interrupt handler, as such an interrupt handler might well run indefinitely, thus indefinitely degrading real-time latencies.

One way of addressing this problem is the use of threaded interrupts shown in Figure 15.13. Interrupt handlers run in the context of a preemptible IRQ thread, which runs at a configurable priority. The device interrupt handler then runs for only a short time, just long enough to make the IRQ thread aware of the new event. As shown in the figure, threaded interrupts can greatly improve real-time latencies, in part because interrupt handlers running in the context of the IRQ thread may be preempted by high-priority real-time threads.

However, there is no such thing as a free lunch, and there are downsides to threaded interrupts. One down-

side is increased interrupt latency. Instead of immediately running the interrupt handler, the handler's execution is deferred until the IRQ thread gets around to running it. Of course, this is not a problem unless the device generating the interrupt is on the real-time application's critical path.

Another downside is that poorly written high-priority real-time code might starve the interrupt handler, for example, preventing networking code from running, in turn making it very difficult to debug the problem. Developers must therefore take great care when writing high-priority real-time code. This has been dubbed the *Spiderman principle*: With great power comes great responsibility.

**Priority inheritance** is used to handle priority inversion, which can be caused by, among other things, locks acquired by preemptible interrupt handlers [SRL90b]. Suppose that a low-priority thread holds a lock, but is preempted by a group of medium-priority threads, at least one such thread per CPU. If an interrupt occurs, a high-priority IRQ thread will preempt one of the medium-priority threads, but only until it decides to acquire the lock held by the low-priority thread. Unfortunately, the low-priority thread cannot release the lock until it starts running, which the medium-priority threads prevent it from doing. So the high-priority IRQ thread cannot acquire the lock until after one of the medium-priority threads releases its CPU. In short, the medium-priority threads are indirectly blocking the high-priority IRQ threads, a classic case of priority inversion.

Note that this priority inversion could not happen with non-threaded interrupts because the low-priority thread would have to disable interrupts while holding the lock, which would prevent the medium-priority threads from preempting it.

In the priority-inheritance solution, the high-priority thread attempting to acquire the lock donate its priority to the low-priority thread holding the lock until such time as the lock is released, thus preventing long-term priority inversion.

Of course, priority inheritance does have its limitations. For example, if you can design your application to avoid priority inversion entirely, you will likely obtain somewhat better latencies [Yod04b]. This should be no surprise, given that priority inheritance adds a pair of context switches to the worst-case latency. That said, priority inheritance can convert indefinite postponement into a limited increase in latency, and the software-engineering benefits of priority inheritance may outweigh its latency costs in many applications.



Figure 15.14: Priority Inversion and User Input

Another limitation is that it addresses only lock-based priority inversions within the context of a given operating system. One priority-inversion scenario that it cannot address is a high-priority thread waiting on a network socket for a message that is to be written by a low-priority process that is preempted by a set of CPU-bound medium-priority processes. In addition, a potential disadvantage of applying priority inheritance to user input is fancifully depicted in Figure 15.14.

A final limitation involves reader-writer locking. Suppose that we have a very large number of low-priority threads, perhaps even thousands of them, each of which read-holds a particular reader-writer lock. Suppose that all of these threads are preempted by a set of medium-priority threads, with at least one medium-priority thread per CPU. Finally, suppose that a high-priority thread awakens and attempts to write-acquire this same reader-writer lock. No matter how vigorously we boost the priority of the threads read-holding this lock, it could well be a good long time before the high-priority thread can complete its write-acquisition.

There are a number of possible solutions to this reader-writer lock priority-inversion conundrum:

1. Only allow one read-acquisition of a given reader-writer lock at a time. (This is the approach traditionally taken by the Linux kernel's -rt patchset.)
2. Only allow  $N$  read-acquisitions of a given reader-writer lock at a time, where  $N$  is the number of CPUs.
3. Only allow  $N$  read-acquisitions of a given reader-writer lock at a time, where  $N$  is a number specified somehow by the developer. There is a good chance that the Linux kernel's -rt patchset will someday take this approach.

```

1 void __rcu_read_lock(void)
2 {
3     current->rcu_read_lock_nesting++;
4     barrier();
5 }
6
7 void __rcu_read_unlock(void)
8 {
9     struct task_struct *t = current;
10
11    if (t->rcu_read_lock_nesting != 1) {
12        --t->rcu_read_lock_nesting;
13    } else {
14        barrier();
15        t->rcu_read_lock_nesting = INT_MIN;
16        barrier();
17        if (ACCESS_ONCE(t->rcu_read_unlock_special.s))
18            rcu_read_unlock_special(t);
19        barrier();
20        t->rcu_read_lock_nesting = 0;
21    }
22 }

```

Figure 15.15: Preemptible Linux-Kernel RCU

4. Prohibit high-priority threads from write-acquiring reader-writer locks that are ever read-acquired by threads running at lower priorities. (This is a variant of the *priority ceiling* protocol [SRL90b].)

**Quick Quiz 15.5:** But if you only allow one reader at a time to read-acquire a reader-writer lock, isn't that the same as an exclusive lock??? ■

In some cases, reader-writer lock priority inversion can be avoided by converting the reader-writer lock to RCU, as briefly discussed in the next section.

**Preemptible RCU** can sometimes be used as a replacement for reader-writer locking [MW07, MBWW12, McK14b], as was discussed in Section 9.5. Where it can be used, it permits readers and updaters to run concurrently, which prevents low-priority readers from inflicting any sort of priority-inversion scenario on high-priority updaters. However, for this to be useful, it is necessary to be able to preempt long-running RCU read-side critical sections [GMTW08]. Otherwise, long RCU read-side critical sections would result in excessive real-time latencies.

A preemptible RCU implementation was therefore added to the Linux kernel. This implementation avoids the need to individually track the state of each and every task in the kernel by keeping lists of tasks that have been preempted within their current RCU read-side critical sections. A grace period is permitted to end: (1) Once all CPUs have completed any RCU read-side critical sections that were in effect before the start of the current grace period and (2) Once all tasks that were preempted while in one of those pre-existing critical sections have

removed themselves from their lists. A simplified version of this implementation is shown in Figure 15.15. The `__rcu_read_lock()` function spans lines 1-5 and the `__rcu_read_unlock()` function spans lines 7-22.

Line 3 of `__rcu_read_lock()` increments a per-task count of the number of nested `rcu_read_lock()` calls, and line 4 prevents the compiler from reordering the subsequent code in the RCU read-side critical section to precede the `rcu_read_lock()`.

Line 11 of `__rcu_read_unlock()` checks to see if the nesting level count is one, in other words, if this corresponds to the outermost `rcu_read_unlock()` of a nested set. If not, line 12 decrements this count, and control returns to the caller. Otherwise, this is the outermost `rcu_read_unlock()`, which requires the end-of-critical-section handling carried out by lines 14-20.

Line 14 prevents the compiler from reordering the code in the critical section with the code comprising the `rcu_read_unlock()`. Line 15 sets the nesting count to a large negative number in order to prevent destructive races with RCU read-side critical sections contained within interrupt handlers [McK11a], and line 16 prevents the compiler from reordering this assignment with line 17's check for special handling. If line 17 determines that special handling is required, line 18 invokes `rcu_read_unlock_special()` to carry out that special handling.

There are several types of special handling that can be required, but we will focus on that required when the RCU read-side critical section has been preempted. In this case, the task must remove itself from the list that it was added to when it was first preempted within its RCU read-side critical section. However, it is important to note that these lists are protected by locks, which means that `rcu_read_unlock()` is no longer lockless. However, the highest-priority threads will not be preempted, and therefore, for those highest-priority threads, `rcu_read_unlock()` will never attempt to acquire any locks. In addition, if implemented carefully, locking can be used to synchronize real-time software [Bra11].

Whether or not special handling is required, line 19 prevents the compiler from reordering the check on line 17 with the zeroing of the nesting count on line 20.

**Quick Quiz 15.6:** Suppose that preemption occurs just after the load from `t->rcu_read_unlock_special.s` on line 17 of Figure 15.15. Mightn't that result in the task failing to invoke `rcu_read_unlock_special()`, thus failing to remove itself from the list of tasks blocking the current grace period, in turn causing

that grace period to extend indefinitely? ■

This preemptible RCU implementation enables real-time response for read-mostly data structures without the delays inherent to priority boosting of large numbers of readers.

**Preemptible spinlocks** are an important part of the -rt patchset due to the long-duration spinlock-based critical sections in the Linux kernel. This functionality has not yet reached mainline: Although they are a conceptually simple substitution of sleeplocks for spinlocks, they have proven relatively controversial.<sup>6</sup> However, they are quite necessary to the task of achieving real-time latencies down in the tens of microseconds.

There are of course any number of other Linux-kernel components that are critically important to achieving world-class real-time latencies, most recently deadline scheduling, however, those listed in this section give a good feeling for the workings of the Linux kernel augmented by the -rt patchset.

#### 15.4.1.2 Polling-Loop Real-Time Support

At first glance, use of a polling loop might seem to avoid all possible operating-system interference problems. After all, if a given CPU never enters the kernel, the kernel is completely out of the picture. And the traditional approach to keeping the kernel out of the way is simply not to have a kernel, and many real-time applications do indeed run on bare metal, particularly those running on eight-bit microcontrollers.

One might hope to get bare-metal performance on a modern operating-system kernel simply by running a single CPU-bound user-mode thread on a given CPU, avoiding all causes of interference. Although the reality is of course more complex, it is becoming possible to do just that, courtesy of the `NO_HZ_FULL` implementation led by Frederic Weisbecker [Cor13] that has been accepted into version 3.10 of the Linux kernel. Nevertheless, considerable care is required to properly set up such an environment, as it is necessary to control a number of possible sources of OS jitter. The discussion below covers the control of several sources of OS jitter, including device interrupts, kernel threads and daemons, scheduler real-time throttling (this is a feature, not a bug!), timers,

<sup>6</sup> In addition, development of the -rt patchset has slowed in recent years, perhaps because the real-time functionality that is already in the mainline Linux kernel suffices for a great many use cases [Edg13, Edg14]. However, OSADL (<http://osadl.org/>) is working to raise funds to move the remaining code from the -rt patchset to mainline.

non-real-time device drivers, in-kernel global synchronization, scheduling-clock interrupts, page faults, and finally, non-real-time hardware and firmware.

Interrupts are an excellent source of large amounts of OS jitter. Unfortunately, in most cases interrupts are absolutely required in order for the system to communicate with the outside world. One way of resolving this conflict between OS jitter and maintaining contact with the outside world is to reserve a small number of housekeeping CPUs, and to force all interrupts to these CPUs. The Documentation/IRQ-affinity.txt file in the Linux source tree describes how to direct device interrupts to specified CPU, which as of early 2015 involves something like the following:

```
echo 0f > /proc/irq/44/smp_affinity
```

This command would confine interrupt #44 to CPUs 0-3. Note that scheduling-clock interrupts require special handling, and are discussed later in this section.

A second source of OS jitter is due to kernel threads and daemons. Individual kernel threads, such as RCU's grace-period kthreads (`rcu_bh`, `rcu_preempt`, and `rcu_sched`), may be forced onto any desired CPUs using the `taskset` command, the `sched_setaffinity()` system call, or `cgroups`.

Per-CPU kthreads are often more challenging, sometimes constraining hardware configuration and workload layout. Preventing OS jitter from these kthreads requires either that certain types of hardware not be attached to real-time systems, that all interrupts and I/O initiation take place on housekeeping CPUs, that special kernel Kconfig or boot parameters be selected in order to direct work away from the worker CPUs, or that worker CPUs never enter the kernel. Specific per-kthread advice may be found in the Linux kernel source Documentation directory at `kernel-per-CPU-kthreads.txt`.

A third source of OS jitter in the Linux kernel for CPU-bound threads running at real-time priority is the scheduler itself. This is an intentional debugging feature, designed to ensure that important non-realtime work is allotted at least 50 milliseconds out of each second, even if there is an infinite-loop bug in your real-time application. However, when you are running a polling-loop-style real-time application, you will need to disable this debugging feature. This can be done as follows:

```
echo -1 > /proc/sys/kernel/sched_rt_runtime_us
```

You will of course need to be running as root to execute this command, and you will also need to carefully consider the Spiderman principle. One way to mini-

mize the risks is to offload interrupts and kernel threads/daemons from all CPUs running CPU-bound real-time threads, as described in the paragraphs above. In addition, you should carefully read the material in the Documentation/scheduler directory. The material in the `sched-rt-group.txt` file is particularly important, especially if you are using the `cgroups` real-time features enabled by the `CONFIG_RT_GROUP_SCHED` Kconfig parameter, in which case you should also read the material in the Documentation/cgroups directory.

A fourth source of OS jitter comes from timers. In most cases, keeping a given CPU out of the kernel will prevent timers from being scheduled on that CPU. One important exception are recurring timers, where a given timer handler posts a later occurrence of that same timer. If such a timer gets started on a given CPU for any reason, that timer will continue to run periodically on that CPU, inflicting OS jitter indefinitely. One crude but effective way to offload recurring timers is to use CPU hotplug to offline all worker CPUs that are to run CPU-bound real-time application threads, online these same CPUs, then start your real-time application.

A fifth source of OS jitter is provided by device drivers that were not intended for real-time use. For an old canonical example, in 2005, the VGA driver would blank the screen by zeroing the frame buffer with interrupts disabled, which resulted in tens of milliseconds of OS jitter. One way of avoiding device-driver-induced OS jitter is to carefully select devices that have been used heavily in real-time systems, and which have therefore had their real-time bugs fixed. Another way is to confine the devices interrupts and all code using that device to designated housekeeping CPUs. A third way is to test the device's ability to support real-time workloads and fix any real-time bugs.<sup>7</sup>

A sixth source of OS jitter is provided by some in-kernel full-system synchronization algorithms, perhaps most notably the global TLB-flush algorithm. This can be avoided by avoiding memory-unmapping operations, and especially avoiding unmapping operations within the kernel. As of early 2015, the way to avoid in-kernel unmapping operations is to avoid unloading kernel modules.

A seventh source of OS jitter is provided by scheduling-clock interrupts and RCU callback invocation. These may be avoided by building your kernel with the `NO_`

---

<sup>7</sup> If you take this approach, please submit your fixes upstream so that others can benefit. Keep in mind that when you need to port your application to a later version of the Linux kernel, *you* will be one of those "others".

`HZ_FULL` Kconfig parameter enabled, and then booting with the `nohz_full=` parameter specifying the list of worker CPUs that are to run real-time threads. For example, `nohz_full=2-7` would designate CPUs 2, 3, 4, 5, 6, and 7 as worker CPUs, thus leaving CPUs 0 and 1 as housekeeping CPUs. The worker CPUs would not incur scheduling-clock interrupts as long as there is no more than one runnable task on each worker CPU, and each worker CPU's RCU callbacks would be invoked on one of the housekeeping CPUs. A CPU that has suppressed scheduling-clock interrupts due to there only being one runnable task on that CPU is said to be in *adaptive ticks mode*.

As an alternative to the `nohz_full=` boot parameter, you can build your kernel with `NO_HZ_FULL_ALL`, which will designate CPU 0 as a housekeeping CPU and all other CPUs as worker CPUs. Either way, it is important to ensure that you have designated enough housekeeping CPUs to handle the housekeeping load imposed by the rest of the system, which requires careful benchmarking and tuning.

Of course, there is no free lunch, and `NO_HZ_FULL` is no exception. As noted earlier, `NO_HZ_FULL` makes kernel/user transitions more expensive due to the need for delta process accounting and the need to inform kernel subsystems (such as RCU) of the transitions. It also prevents CPUs running processes with POSIX CPU timers enabled from entering adaptive-ticks mode. Additional limitations, tradeoffs, and configuration advice may be found in `Documentation/timers/NO_HZ.txt`.

An eighth source of OS jitter is page faults. Because most Linux implementations use an MMU for memory protection, real-time applications running on these systems can be subject to page faults. Use the `mlock()` and `mlockall()` system calls to pin your application's pages into memory, thus avoiding major page faults. Of course, the Spiderman principle applies, because locking down too much memory may prevent the system from getting other work done.

A ninth source of OS jitter is unfortunately the hardware and firmware. It is therefore important to use systems that have been designed for real-time use. OSADL runs long-term tests of systems, so referring to their website (<http://osadl.org/>) can be helpful.

Unfortunately, this list of OS-jitter sources can never be complete, as it will change with each new version of the kernel. This makes it necessary to be able to track down additional sources of OS jitter. Given a CPU  $N$  running a CPU-bound usermode thread, the commands shown in

```
1 cd /sys/kernel/debug/tracing
2 echo 1 > max_graph_depth
3 echo function_graph > current_tracer
4 # run workload
5 cat per_cpu/cpuN/trace
```

Figure 15.16: Locating Sources of OS Jitter

Figure 15.16 will produce a list of all the times that this CPU entered the kernel. Of course, the  $N$  on line 5 must be replaced with the number of the CPU in question, and the 1 on line 2 may be increased to show additional levels of function call within the kernel. The resulting trace can help track down the source of the OS jitter.

As you can see, obtaining bare-metal performance when running CPU-bound real-time threads on a general-purpose OS such as Linux requires painstaking attention to detail. Automation would of course help, and some automation has been applied, but given the relatively small number of users, automation can be expected to appear relatively slowly. Nevertheless, the ability to gain near-bare-metal performance while running a general-purpose operating system promises to ease construction of some types of real-time systems.

## 15.4.2 Implementing Parallel Real-Time Applications

Developing real-time applications is a wide-ranging topic, and this section can only touch on a few aspects. To this end, Section 15.4.2.1 looks at a few software components commonly used in real-time applications, Section 15.4.2.2 provides a brief overview of how polling-loop-based applications may be implemented, Section 15.4.2.3 gives a similar overview of streaming applications, and Section 15.4.2.4 briefly covers event-based applications.

### 15.4.2.1 Real-Time Components

As in all areas of engineering, a robust set of components is essential to productivity and reliability. This section is not a full catalog of real-time software components—such a catalog would fill an entire book—but rather a brief overview of the types of components available.

A natural place to look for real-time software components would be algorithms offering wait-free synchronization [Her91], and in fact lockless algorithms are very important to real-time computing. However, wait-free synchronization only guarantees forward progress in finite time, and real-time computing requires algorithms that meet the far more stringent guarantee of forward progress

in bounded time. After all, a century is finite, but unhelpful when your deadlines are measured in milliseconds.

Nevertheless, there are some important wait-free algorithms that do provide bounded response time, including atomic test and set, atomic exchange, atomic fetch-and-add, single-producer/single-consumer FIFO queues based on circular arrays, and numerous per-thread partitioned algorithms. In addition, recent research has confirmed the observation that algorithms with lock-free guarantees<sup>8</sup> provide the same latencies in practice assuming a stochastically fair scheduler and freedom from fail-stop bugs [ACHS13].<sup>9</sup> This means that lock-free stacks and queues are appropriate for real-time use.

**Quick Quiz 15.7:** But isn't correct operation despite fail-stop bugs a valuable fault-tolerance property? ■

In practice, locking is often used in real-time programs, theoretical concerns notwithstanding. However, under more severe constraints, lock-based algorithms can also provide bounded latencies [Bra11]. These constraints include:

1. Fair scheduler. In the common case of a fixed-priority scheduler, the bounded latencies are provided only to the highest-priority threads.
2. Sufficient bandwidth to support the workload. An implementation rule supporting this constraint might be “There will be at least 50% idle time on all CPUs during normal operation,” or, more formally, “The offered load will be sufficiently low to allow the workload to be schedulable at all times.”
3. No fail-stop bugs.
4. FIFO locking primitives with bounded acquisition, handoff, and release latencies. Again, in the common case of a locking primitive that is FIFO within priorities, the bounded latencies are provided only to the highest-priority threads.
5. Some way of preventing unbounded priority inversion. The priority-ceiling and priority-inheritance disciplines mentioned earlier in this chapter suffice.
6. Bounded nesting of lock acquisitions. We can have an unbounded number of locks, but only as long as a

given thread never acquires more than a few of them (ideally only one of them) at a time.

7. Bounded number of threads. In combination with the earlier constraints, this constraint means that there will be a bounded number of threads waiting on any given lock.
8. Bounded time spent in any given critical section. Given a bounded number of threads waiting on any given lock and a bounded critical-section duration, the wait time will be bounded.

**Quick Quiz 15.8:** I couldn't help but spot the word “includes” before this list. Are there other constraints? ■

This result opens a vast cornucopia of algorithms and data structures for use in real-time software—and validates long-standing real-time practice.

Of course, a careful and simple application design is also extremely important. The best real-time components in the world cannot make up for a poorly thought-out design. For parallel real-time applications, synchronization overheads clearly must be a key component of the design.

### 15.4.2.2 Polling-Loop Applications

Many real-time applications consist of a single CPU-bound loop that reads sensor data, computes a control law, and writes control output. If the hardware registers providing sensor data and taking control output are mapped into the application's address space, this loop might be completely free of system calls. But beware of the Spiderman principle: With great power comes great responsibility, in this case the responsibility to avoid bricking the hardware by making inappropriate references to the hardware registers.

This arrangement is often run on bare metal, without the benefits of (or the interference from) an operating system. However, increasing hardware capability and increasing levels of automation motivates increasing software functionality, for example, user interfaces, logging, and reporting, all of which can benefit from an operating system.

One way of gaining much of the benefit of running on bare metal while still having access to the full features and functions of a general-purpose operating system is to use the Linux kernel's NO\_HZ\_FULL capability, described in Section 15.4.1.2. This support first became available in version 3.10 of the Linux kernel.

<sup>8</sup> Wait-free algorithms guarantee that all threads make progress in finite time, while lock-free algorithms only guarantee that at least one thread will make progress in finite time.

<sup>9</sup> This paper also introduces the notion of *bounded minimal progress*, which is a welcome step on the part of theory towards real-time practice.

### 15.4.2.3 Streaming Applications

A popular sort of big-data real-time application takes input from numerous sources, processes it internally, and outputs alerts and summaries. These *streaming applications* are often highly parallel, processing different information sources concurrently.

One approach for implementing streaming applications is to use dense-array circular FIFOs to connect different processing steps [Sut13]. Each such FIFO has only a single thread producing into it and a (presumably different) single thread consuming from it. Fan-in and fan-out points use threads rather than data structures, so if the output of several FIFOs needed to be merged, a separate thread would input from them and output to another FIFO for which this separate thread was the sole producer. Similarly, if the output of a given FIFO needed to be split, a separate thread would input from this FIFO and output to several FIFOs as needed.

This discipline might seem restrictive, but it allows communication among threads with minimal synchronization overhead, and minimal synchronization overhead is important when attempting to meet tight latency constraints. This is especially true when the amount of processing for each step is small, so that the synchronization overhead is significant compared to the processing overhead.

The individual threads might be CPU-bound, in which case the advice in Section 15.4.2.2 applies. On the other hand, if the individual threads block waiting for data from their input FIFOs, the advice of the next section applies.

### 15.4.2.4 Event-Driven Applications

We will use fuel injection into a mid-sized industrial engine as a fanciful example for event-driven applications. Under normal operating conditions, this engine requires that the fuel be injected within a one-degree interval surrounding top dead center. If we assume a 1,500-RPM rotation rate, we have 25 rotations per second, or about 9,000 degrees of rotation per second, which translates to 111 microseconds per degree. We therefore need to schedule the fuel injection to within a time interval of about 100 microseconds.

Suppose that a timed wait was to be used to initiate fuel injection, although if you are building an engine, I hope you supply a rotation sensor. We need to test the timed-wait functionality, perhaps using the test program shown in Figure 15.17. Unfortunately, if we run this program, we can get unacceptable timer jitter, even in a -rt kernel.

```

1 if (clock_gettime(CLOCK_REALTIME, &timestart) != 0) {
2     perror("clock_gettime 1");
3     exit(-1);
4 }
5 if (nanosleep(&timewait, NULL) != 0) {
6     perror("nanosleep");
7     exit(-1);
8 }
9 if (clock_gettime(CLOCK_REALTIME, &timeend) != 0) {
10    perror("clock_gettime 2");
11    exit(-1);
12 }
```

Figure 15.17: Timed-Wait Test Program

One problem is that POSIX `CLOCK_REALTIME` is, oddly enough, not intended for real-time use. Instead, it means “realtime” as opposed to the amount of CPU time consumed by a process or thread. For real-time use, you should instead use `CLOCK_MONOTONIC`. However, even with this change, results are still unacceptable.

Another problem is that the thread must be raised to a real-time priority by using the `sched_setscheduler()` system call. But even this change is insufficient, because we can still see page faults. We also need to use the `mlockall()` system call to pin the application’s memory, preventing page faults. With all of these changes, results might finally be acceptable.

In other situations, further adjustments might be needed. It might be necessary to affinity time-critical threads onto their own CPUs, and it might also be necessary to affinity interrupts away from those CPUs. It might be necessary to carefully select hardware and drivers, and it will very likely be necessary to carefully select kernel configuration.

As can be seen from this example, real-time computing can be quite unforgiving.

### 15.4.3 The Role of RCU

Suppose that you are writing a parallel real-time program that needs to access data that is subject to gradual change, perhaps due to changes in temperature, humidity, and barometric pressure. The real-time response constraints on this program are so severe that it is not permissible to spin or block, thus ruling out locking, nor is it permissible to use a retry loop, thus ruling out sequence locks and hazard pointers. Fortunately, the temperature and pressure are normally controlled, so that a default hard-coded set of data is usually sufficient.

However, the temperature, humidity, and pressure occasionally deviate too far from the defaults, and in such situations it is necessary to provide data that replaces the

```

1 struct calibration {
2     short a;
3     short b;
4     short c;
5 };
6 struct calibration default_cal = { 62, 33, 88 };
7 struct calibration cur_cal = &default_cal;
8
9 short calc_control(short t, short h, short press)
10 {
11     struct calibration *p;
12
13     p = rcu_dereference(cur_cal);
14     return do_control(t, h, press, p->a, p->b, p->c);
15 }
16
17 bool update_cal(short a, short b, short c)
18 {
19     struct calibration *p;
20     struct calibration *old_p;
21
22     old_p = rcu_dereference(cur_cal);
23     p = malloc(sizeof(*p));
24     if (!p)
25         return false;
26     p->a = a;
27     p->b = b;
28     p->c = c;
29     rcu_assign_pointer(cur_cal, p);
30     if (old_p == &default_cal)
31         return true;
32     synchronize_rcu();
33     free(p);
34     return true;
35 }

```

Figure 15.18: Real-Time Calibration Using RCU

defaults. Because the temperature, humidity, and pressure change gradually, providing the updated values is not a matter of urgency, though it must happen within a few minutes. The program is to use a global pointer imaginatively named `cur_cal` that normally references `default_cal`, which is a statically allocated and initialized structure that contains the default calibration values in fields imaginatively named `a`, `b`, and `c`. Otherwise, `cur_cal` points to a dynamically allocated structure providing the current calibration values.

Figure 15.18 shows how RCU can be used to solve this problem. Lookups are deterministic, as shown in `calc_control()` on lines 9-15, consistent with real-time requirements. Updates are more complex, as shown by `update_cal()` on lines 17-35.

**Quick Quiz 15.9:** Given that real-time systems are often used for safety-critical applications, and given that runtime memory allocation is forbidden in many safety-critical situations, what is with the call to `malloc()` ???

**Quick Quiz 15.10:** Don't you need some kind of synchronization to protect `update_cal()`? ■

This example shows how RCU can provide determinis-



Figure 15.19: The Dark Side of Real-Time Computing



Figure 15.20: The Dark Side of Real-Fast Computing

tic read-side data-structure access to real-time programs.

## 15.5 Real Time vs. Real Fast: How to Choose?

The choice between real-time and real-fast computing can be a difficult one. Because real-time systems often inflict a throughput penalty on non-real-time computing, using real-time when it is not required can cause problems, as fancifully depicted by Figure 15.19. On the other hand, failing to use real-time when it *is* required can also cause problems, as fancifully depicted by Figure 15.20. It is almost enough to make you feel sorry for the boss!

One rule of thumb uses the following four questions to

help you choose:

1. Is average long-term throughput the only goal?
2. Is it permissible for heavy loads to degrade response times?
3. Is there high memory pressure, ruling out use of the `mlockall()` system call?
4. Does the basic work item of your application take more than 100 milliseconds to complete?

If the answer to any of these questions is “yes”, you should choose real-fast over real-time, otherwise, real-time might be for you.

Choose wisely, and if you do choose real-time, make sure that your hardware, firmware, and operating system are up to the job!

# Chapter 16

## Ease of Use

Creating a perfect API is like committing the perfect crime. There are at least fifty things that can go wrong, and if you are a genius, you might be able to anticipate twenty-five of them.

---

*With apologies to any Kathleen Turner fans  
who might still be alive.*

### 16.1 What is Easy?

“Easy” is a relative term. For example, many people would consider a 15-hour airplane flight to be a bit of an ordeal—unless they stopped to consider alternative modes of transportation, especially swimming. This means that creating an easy-to-use API requires that you know quite a bit about your intended users.

The following question illustrates this point: “Given a randomly chosen person among everyone alive today, what one change would improve his or her life?”

There is no single change that would be guaranteed to help everyone’s life. After all, there is an extremely wide range of people, with a correspondingly wide range of needs, wants, desires, and aspirations. A starving person might need food, but additional food might well hasten the death of a morbidly obese person. The high level of excitement so fervently desired by many young people might well be fatal to someone recovering from a heart attack. Information critical to the success of one person might contribute to the failure of someone suffering from information overload. In short, if you are working on a software project that is intended to help someone you know nothing about, you should not be surprised when that someone is less than impressed with your efforts.

If you really want to help a given group of people, there is simply no substitute for working closely with them over an extended period of time. Nevertheless, there are some

simple things that you can do to increase the odds of your users being happy with your software, and some of these things are covered in the next section.

### 16.2 Rusty Scale for API Design

This section is adapted from portions of Rusty Russell’s 2003 Ottawa Linux Symposium keynote address [Rus03, Slides 39-57]. Rusty’s key point is that the goal should not be merely to make an API easy to use, but rather to make the API hard to misuse. To that end, Rusty proposed his “Rusty Scale” in decreasing order of this important hard-to-misuse property.

The following list attempts to generalize the Rusty Scale beyond the Linux kernel:

1. It is impossible to get wrong. Although this is the standard to which all API designers should strive, only the mythical `dwim()`<sup>1</sup> command manages to come close.
2. The compiler or linker won’t let you get it wrong.
3. The compiler or linker will warn you if you get it wrong.
4. The simplest use is the correct one.
5. The name tells you how to use it.
6. Do it right or it will always break at runtime.
7. Follow common convention and you will get it right. The `malloc()` library function is a good example. Although it is easy to get memory allocation wrong, a great many projects do manage to get it right, at

---

<sup>1</sup> The `dwim()` function is an acronym that expands to “do what I mean”.

- least most of the time. Using `malloc()` in conjunction with Valgrind [The11] moves `malloc()` almost up to the “do it right or it will always break at runtime” point on the scale.
8. Read the documentation and you will get it right.
  9. Read the implementation and you will get it right.
  10. Read the right mailing-list archive and you will get it right.
  11. Read the right mailing-list archive and you will get it wrong.
  12. Read the implementation and you will get it wrong. The original non-`CONFIG_PREEMPT` implementation of `rcu_read_lock()` [McK07a] is an infamous example of this point on the scale.
  13. Read the documentation and you will get it wrong. For example, the DEC Alpha `wmb` instruction’s documentation [SW95] fooled a number of developers into thinking that that this instruction had much stronger memory-order semantics than it actually does. Later documentation clarified this point [Com01], moving the `wmb` instruction up to the “read the documentation and you will get it right” point on the scale.
  14. Follow common convention and you will get it wrong. The `printf()` statement is an example of this point on the scale because developers almost always fail to check `printf()`’s error return.
  15. Do it right and it will break at runtime.
  16. The name tells you how not to use it.
  17. The obvious use is wrong. The Linux kernel `smp_mb()` function is an example of this point on the scale. Many developers assume that this function has much stronger ordering semantics than it possesses. Section 14.2 contains the information needed to avoid this mistake, as does the Linux-kernel source tree’s Documentation directory.
  18. The compiler or linker will warn you if you get it right.
  19. The compiler or linker won’t let you get it right.
  20. It is impossible to get right. The `gets()` function is a famous example of this point on the scale. In fact, `gets()` can perhaps best be described as an unconditional buffer-overflow security hole.

### 16.3 Shaving the Mandelbrot Set

The set of useful programs resembles the Mandelbrot set (shown in Figure 16.1) in that it does not have a clear-cut smooth boundary—if it did, the halting problem would be solvable. But we need APIs that real people can use, not ones that require a Ph.D. dissertation be completed for each and every potential use. So, we “shave the Mandelbrot set”,<sup>2</sup> restricting the use of the API to an easily described subset of the full set of potential uses.

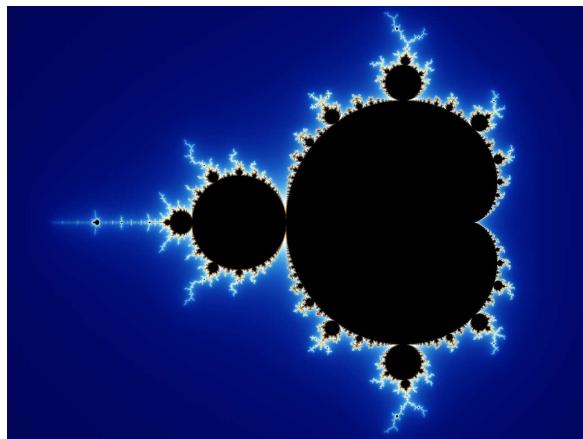


Figure 16.1: Mandelbrot Set (Courtesy of Wikipedia)

Such shaving may seem counterproductive. After all, if an algorithm works, why shouldn’t it be used?

To see why at least some shaving is absolutely necessary, consider a locking design that avoids deadlock, but in perhaps the worst possible way. This design uses a circular doubly linked list, which contains one element for each thread in the system along with a header element. When a new thread is spawned, the parent thread must insert a new element into this list, which requires some sort of synchronization.

One way to protect the list is to use a global lock. However, this might be a bottleneck if threads were being created and deleted frequently.<sup>3</sup> Another approach would be to use a hash table and to lock the individual hash buckets, but this can perform poorly when scanning the list in order.

A third approach is to lock the individual list elements, and to require the locks for both the predecessor and suc-

<sup>2</sup> Due to Josh Triplett.

<sup>3</sup> Those of you with strong operating-system backgrounds, please suspend disbelief. If you are unable to suspend disbelief, send us a better example.

cessor to be held during the insertion. Since both locks must be acquired, we need to decide which order to acquire them in. Two conventional approaches would be to acquire the locks in address order, or to acquire them in the order that they appear in the list, so that the header is always acquired first when it is one of the two elements being locked. However, both of these methods require special checks and branches.

The to-be-shaven solution is to unconditionally acquire the locks in list order. But what about deadlock?

Deadlock cannot occur.

To see this, number the elements in the list starting with zero for the header up to  $N$  for the last element in the list (the one preceding the header, given that the list is circular). Similarly, number the threads from zero to  $N - 1$ . If each thread attempts to lock some consecutive pair of elements, at least one of the threads is guaranteed to be able to acquire both locks.

Why?

Because there are not enough threads to reach all the way around the list. Suppose thread 0 acquires element 0's lock. To be blocked, some other thread must have already acquired element 1's lock, so let us assume that thread 1 has done so. Similarly, for thread 1 to be blocked, some other thread must have acquired element 2's lock, and so on, up through thread  $N - 1$ , who acquires element  $N - 1$ 's lock. For thread  $N - 1$  to be blocked, some other thread must have acquired element  $N$ 's lock. But there are no more threads, and so thread  $N - 1$  cannot be blocked. Therefore, deadlock cannot occur.

So why should we prohibit use of this delightful little algorithm?

The fact is that if you *really* want to use it, we cannot stop you. We *can*, however, recommend against such code being included in any project that we care about.

But, before you use this algorithm, please think through the following Quick Quiz.

**Quick Quiz 16.1:** Can a similar algorithm be used when deleting elements? ■

The fact is that this algorithm is extremely specialized (it only works on certain sized lists), and also quite fragile. Any bug that accidentally failed to add a node to the list could result in deadlock. In fact, simply adding the node a bit too late could result in deadlock.

In addition, the other algorithms described above are “good and sufficient”. For example, simply acquiring the locks in address order is fairly simple and quick, while allowing the use of lists of any size. Just be careful of the special cases presented by empty lists and lists containing

only one element!

**Quick Quiz 16.2:** Yetch! What ever possessed someone to come up with an algorithm that deserves to be shaved as much as this one does??? ■

In summary, we do not use algorithms simply because they happen to work. We instead restrict ourselves to algorithms that are useful enough to make it worthwhile learning about them. The more difficult and complex the algorithm, the more generally useful it must be in order for the pain of learning it and fixing its bugs to be worthwhile.

**Quick Quiz 16.3:** Give an exception to this rule. ■

Exceptions aside, we must continue to shave the software “Mandelbrot set” so that our programs remain maintainable, as shown in Figure 16.2.

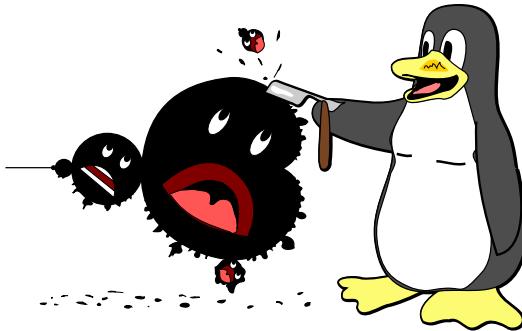


Figure 16.2: Shaving the Mandelbrot Set



# Chapter 17

## Conflicting Visions of the Future

Prediction is very difficult, especially about the future.

*Niels Bohr*

This chapter presents some conflicting visions of the future of parallel programming. It is not clear which of these will come to pass, in fact, it is not clear that any of them will. They are nevertheless important because each vision has its devoted adherents, and if enough people believe in something fervently enough, you will need to deal with at least the shadow of that thing's existence in the form of its influence on the thoughts, words, and deeds of its adherents. Besides which, it is entirely possible that one or more of these visions will actually come to pass. But most are bogus. Tell which is which and you'll be rich [Spi77]!

Therefore, the following sections give an overview of transactional memory, hardware transactional memory, and parallel functional programming. But first, a cautionary tale on prognostication taken from the early 2000s.

### 17.1 The Future of CPU Technology Ain't What it Used to Be

Years past always seem so simple and innocent when viewed through the lens of many years of experience. And the early 2000s were for the most part innocent of the impending failure of Moore's Law to continue delivering the then-traditional increases in CPU clock frequency. Oh, there were the occasional warnings about the limits of technology, but such warnings had been sounded for decades. With that in mind, consider the following scenarios:

1. Uniprocessor Über Alles (Figure 17.1),

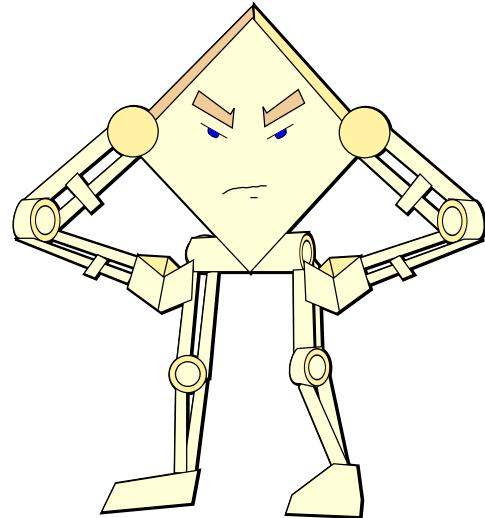


Figure 17.1: Uniprocessor Über Alles

2. Multithreaded Mania (Figure 17.2),
3. More of the Same (Figure 17.3), and
4. Crash Dummies Slamming into the Memory Wall (Figure 17.4).

Each of these scenarios are covered in the following sections.

#### 17.1.1 Uniprocessor Über Alles

As was said in 2004 [McK04]:

In this scenario, the combination of Moore's-Law increases in CPU clock rate and continued

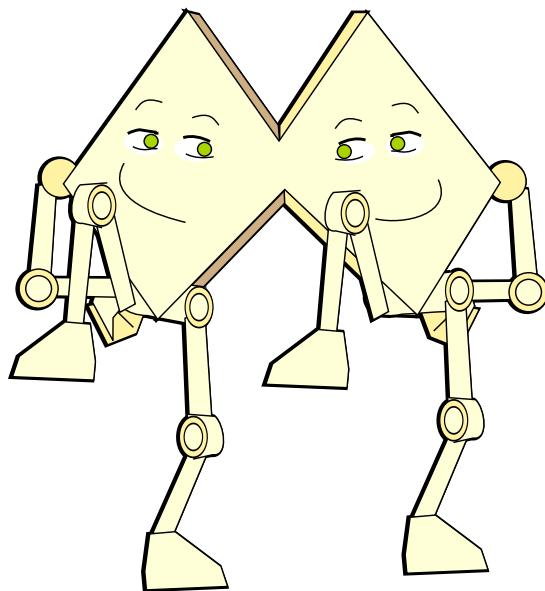


Figure 17.2: Multithreaded Mania

progress in horizontally scaled computing render SMP systems irrelevant. This scenario is therefore dubbed “Uniprocessor Über Alles”, literally, uniprocessors above all else.

These uniprocessor systems would be subject only to instruction overhead, since memory barriers, cache thrashing, and contention do not affect single-CPU systems. In this scenario, RCU is useful only for niche applications, such as interacting with NMIs. It is not clear that an operating system lacking RCU would see the need to adopt it, although operating systems that already implement RCU might continue to do so.

However, recent progress with multithreaded CPUs seems to indicate that this scenario is quite unlikely.

Unlikely indeed! But the larger software community was reluctant to accept the fact that they would need to embrace parallelism, and so it was some time before this community concluded that the “free lunch” of Moore’s Law-induced CPU core-clock frequency increases was well and truly finished. Never forget: belief is an emotion, not necessarily the result of a rational technical thought process!

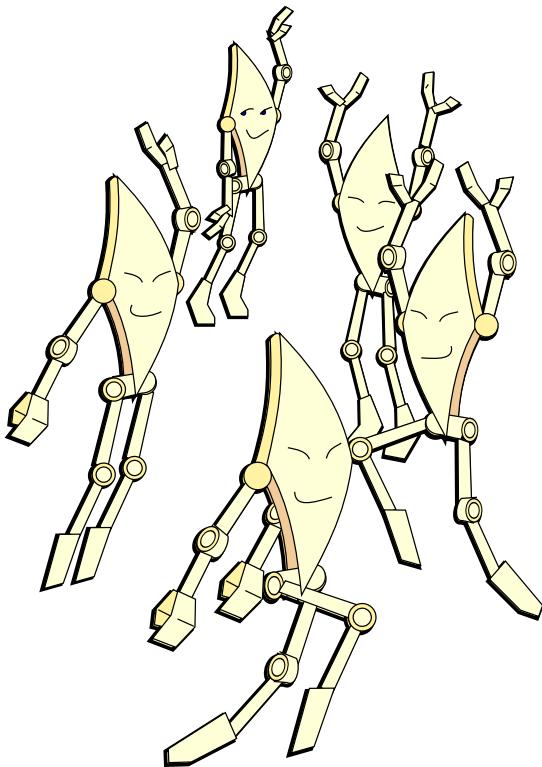


Figure 17.3: More of the Same

### 17.1.2 Multithreaded Mania

Also from 2004 [McK04]:

A less-extreme variant of Uniprocessor Über Alles features uniprocessors with hardware multithreading, and in fact multithreaded CPUs are now standard for many desktop and laptop computer systems. The most aggressively multithreaded CPUs share all levels of cache hierarchy, thereby eliminating CPU-to-CPU memory latency, in turn greatly reducing the performance penalty for traditional synchronization mechanisms. However, a multithreaded CPU would still incur overhead due to contention and to pipeline stalls caused by memory barriers. Furthermore, because all hardware threads share all levels of cache, the cache available to a given hardware thread is a fraction of what it would be on an equivalent single-threaded CPU, which can degrade performance for applications with large cache footprints. There is

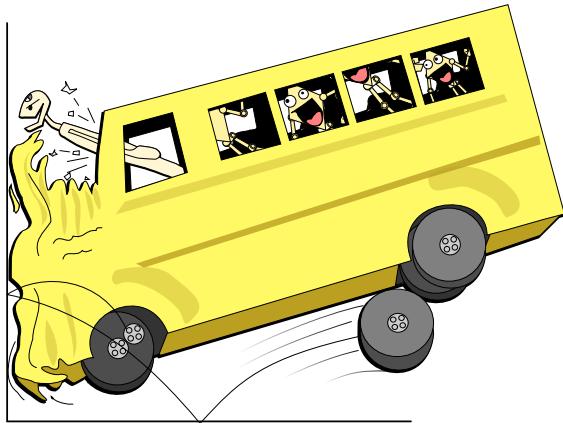


Figure 17.4: Crash Dummies Slamming into the Memory Wall

also some possibility that the restricted amount of cache available will cause RCU-based algorithms to incur performance penalties due to their grace-period-induced additional memory consumption. Investigating this possibility is future work.

However, in order to avoid such performance degradation, a number of multithreaded CPUs and multi-CPU chips partition at least some of the levels of cache on a per-hardware-thread basis. This increases the amount of cache available to each hardware thread, but re-introduces memory latency for cachelines that are passed from one hardware thread to another.

And we all know how this story has played out, with multiple multi-threaded cores on a single die plugged into a single socket. The question then becomes whether or not future shared-memory systems will always fit into a single socket.

### 17.1.3 More of the Same

Again from 2004 [McK04]:

The More-of-the-Same scenario assumes that the memory-latency ratios will remain roughly where they are today.

This scenario actually represents a change, since to have more of the same, interconnect performance must begin keeping up with

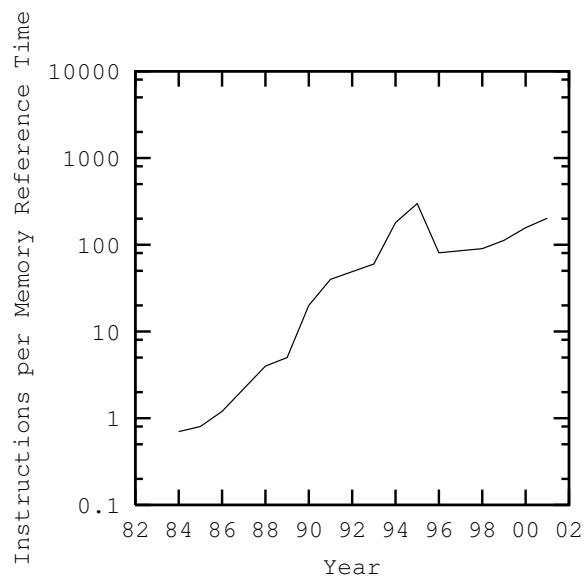


Figure 17.5: Instructions per Local Memory Reference for Sequent Computers

the Moore's-Law increases in core CPU performance. In this scenario, overhead due to pipeline stalls, memory latency, and contention remains significant, and RCU retains the high level of applicability that it enjoys today.

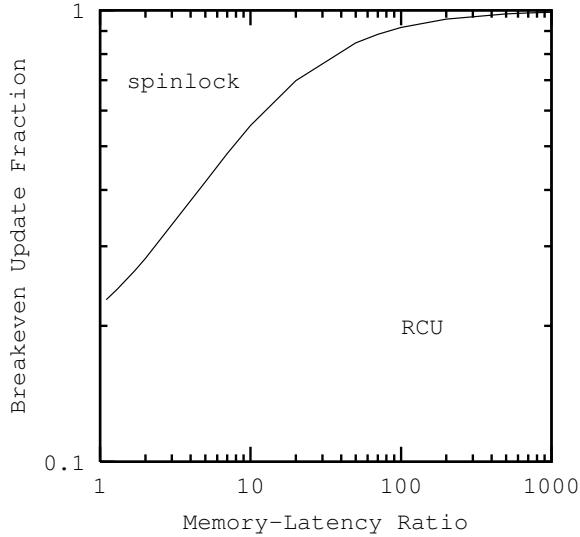
And the change has been the ever-increasing levels of integration that Moore's Law is still providing. But longer term, which will it be? More CPUs per die? Or more I/O, cache, and memory?

Servers seem to be choosing the former, while embedded systems on a chip (SoCs) continue choosing the latter.

### 17.1.4 Crash Dummies Slamming into the Memory Wall

And one more quote from 2004 [McK04]:

If the memory-latency trends shown in Figure 17.5 continue, then memory latency will continue to grow relative to instruction-execution overhead. Systems such as Linux that have significant use of RCU will find additional use of RCU to be profitable, as shown in Figure 17.6. As can be seen in this figure, if RCU is heavily used, increasing memory-latency ratios give RCU an increasing advantage over other synchronization mechanisms. In contrast,

Figure 17.6: Breakevens vs.  $r$ ,  $\lambda$  Large, Four CPUs

systems with minor use of RCU will require increasingly high degrees of read intensity for use of RCU to pay off, as shown in Figure 17.7. As can be seen in this figure, if RCU is lightly used, increasing memory-latency ratios put RCU at an increasing disadvantage compared to other synchronization mechanisms. Since Linux has been observed with over 1,600 callbacks per grace period under heavy load [SM04], it seems safe to say that Linux falls into the former category.

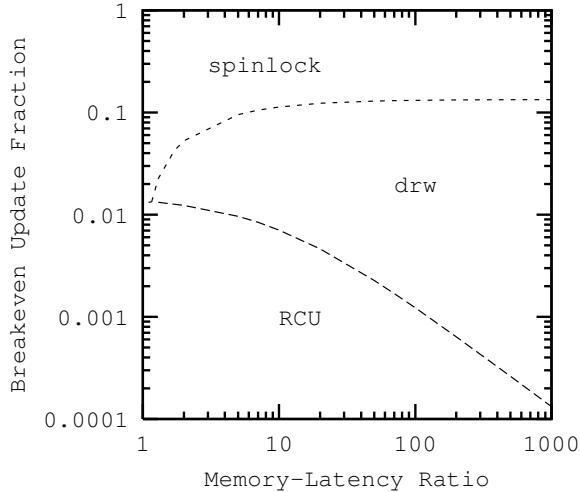
On the one hand, this passage failed to anticipate the cache-warmth issues that RCU can suffer from in workloads with significant update intensity, in part because it seemed unlikely that RCU would really be used for such workloads. In the event, the `SLAB_DESTROY_BY_RCU` has been pressed into service in a number of instances where these cache-warmth issues would otherwise be problematic, as has sequence locking. On the other hand, this passage also failed to anticipate that RCU would be used to reduce scheduling latency or for security.

In short, beware of prognostications, including those in the remainder of this chapter.

## 17.2 Transactional Memory

The idea of using transactions outside of databases goes back many decades [Lom77], with the key difference between database and non-database transactions being that non-database transactions drop the “D” in the “ACID” properties defining database transactions. The idea of supporting memory-based transactions, or “transactional memory” (TM), in hardware is more recent [HM93], but unfortunately, support for such transactions in commodity hardware was not immediately forthcoming, despite other somewhat similar proposals being put forward [SSHT93]. Not long after, Shavit and Touitou proposed a software-only implementation of transactional memory (STM) that was capable of running on commodity hardware, give or take memory-ordering issues. This proposal languished for many years, perhaps due to the fact that the research community’s attention was absorbed by non-blocking synchronization (see Section 14.3).

But by the turn of the century, TM started receiving more attention [MT01, RG01], and by the middle of the decade, the level of interest can only be termed “incandescent” [Her05, Gro07], despite a few voices of caution [BLM05, MMW07].

Figure 17.7: Breakevens vs.  $r$ ,  $\lambda$  Small, Four CPUs

The basic idea behind TM is to execute a section of code atomically, so that other threads see no intermediate state. As such, the semantics of TM could be implemented by simply replacing each transaction with a recursively acquirable global lock acquisition and release, albeit with abysmal performance and scalability. Much of the complexity inherent in TM implementations, whether hardware or software, is efficiently detecting when concurrent transactions can safely run in parallel. Because this detection is done dynamically, conflicting transactions can be aborted or “rolled back”, and in some implementations, this failure mode is visible to the programmer.

Because transaction roll-back is increasingly unlikely as transaction size decreases, TM might become quite attractive for small memory-based operations, such as linked-list manipulations used for stacks, queues, hash tables, and search trees. However, it is currently much more difficult to make the case for large transactions, particularly those containing non-memory operations such as I/O and process creation. The following sections look at current challenges to the grand vision of “Transactional Memory Everywhere” [McK09b]. Section 17.2.1 examines the challenges faced interacting with the outside world, Section 17.2.2 looks at interactions with process modification primitives, Section 17.2.3 explores interactions with other synchronization primitives, and finally Section 17.2.4 closes with some discussion.

### 17.2.1 Outside World

In the words of Donald Knuth:

Many computer users feel that input and output are not actually part of “real programming,” they are merely things that (unfortunately) must be done in order to get information in and out of the machine.

Whether we believe that input and output are “real programming” or not, the fact is that for most computer systems, interaction with the outside world is a first-class requirement. This section therefore critiques transactional memory’s ability to so interact, whether via I/O operations, time delays, or persistent storage.

#### 17.2.1.1 I/O Operations

One can execute I/O operations within a lock-based critical section, and, at least in principle, from within an RCU read-side critical section. What happens when you attempt to execute an I/O operation from within a transaction?

The underlying problem is that transactions may be rolled back, for example, due to conflicts. Roughly speaking, this requires that all operations within any given transaction be revocable, so that executing the operation twice has the same effect as executing it once. Unfortunately, I/O is in general the prototypical irrevocable operation, making it difficult to include general I/O operations in transactions. In fact, general I/O is irrevocable: Once you have pushed the button launching the nuclear warheads, there is no turning back.

Here are some options for handling of I/O within transactions:

1. Restrict I/O within transactions to buffered I/O with in-memory buffers. These buffers may then be included in the transaction in the same way that any other memory location might be included. This seems to be the mechanism of choice, and it does work well in many common cases of situations such as stream I/O and mass-storage I/O. However, special handling is required in cases where multiple record-oriented output streams are merged onto a single file from multiple processes, as might be done using the “a+” option to `fopen()` or the `O_APPEND` flag to `open()`. In addition, as will be seen in the next section, common networking operations cannot be handled via buffering.
2. Prohibit I/O within transactions, so that any attempt to execute an I/O operation aborts the enclosing transaction (and perhaps multiple nested transactions). This approach seems to be the conventional TM approach for unbuffered I/O, but requires that TM interoperate with other synchronization primitives that do tolerate I/O.
3. Prohibit I/O within transactions, but enlist the compiler’s aid in enforcing this prohibition.
4. Permit only one special *irrevocable* transaction [SMS08] to proceed at any given time, thus allowing irrevocable transactions to contain I/O operations.<sup>1</sup> This works in general, but severely limits the scalability and performance of I/O operations. Given that scalability and performance is a first-class goal of parallelism, this approach’s generality seems a bit self-limiting. Worse yet, use of irrevocability to

---

<sup>1</sup> In earlier literature, irrevocable transactions are termed *inevitable* transactions.

tolerate I/O operations seems to prohibit use of manual transaction-abort operations.<sup>2</sup> Finally, if there is an irrevocable transaction manipulating a given data item, any other transaction manipulating that same data item cannot have non-blocking semantics.

5. Create new hardware and protocols such that I/O operations can be pulled into the transactional substrate. In the case of input operations, the hardware would need to correctly predict the result of the operation, and to abort the transaction if the prediction failed.

I/O operations are a well-known weakness of TM, and it is not clear that the problem of supporting I/O in transactions has a reasonable general solution, at least if “reasonable” is to include usable performance and scalability. Nevertheless, continued time and attention to this problem will likely produce additional progress.

### 17.2.1.2 RPC Operations

One can execute RPCs within a lock-based critical section, as well as from within an RCU read-side critical section. What happens when you attempt to execute an RPC from within a transaction?

If both the RPC request and its response are to be contained within the transaction, and if some part of the transaction depends on the result returned by the response, then it is not possible to use the memory-buffer tricks that can be used in the case of buffered I/O. Any attempt to take this buffering approach would deadlock the transaction, as the request could not be transmitted until the transaction was guaranteed to succeed, but the transaction’s success might not be knowable until after the response is received, as is the case in the following example:

```

1 begin_trans();
2 rpc_request();
3 i = rpc_response();
4 a[i]++;
5 end_trans();

```

The transaction’s memory footprint cannot be determined until after the RPC response is received, and until the transaction’s memory footprint can be determined, it is impossible to determine whether the transaction can be allowed to commit. The only action consistent with transactional semantics is therefore to unconditionally abort the transaction, which is, to say the least, unhelpful.

Here are some options available to TM:

1. Prohibit RPC within transactions, so that any attempt to execute an RPC operation aborts the enclosing transaction (and perhaps multiple nested transactions). Alternatively, enlist the compiler to enforce RPC-free transactions. This approach does work, but will require TM to interact with other synchronization primitives.
2. Permit only one special irrevocable transaction [SMS08] to proceed at any given time, thus allowing irrevocable transactions to contain RPC operations. This works in general, but severely limits the scalability and performance of RPC operations. Given that scalability and performance is a first-class goal of parallelism, this approach’s generality seems a bit self-limiting. Furthermore, use of irrevocable transactions to permit RPC operations rules out manual transaction-abort operations once the RPC operation has started. Finally, if there is an irrevocable transaction manipulating a given data item, any other transaction manipulating that same data item cannot have non-blocking semantics.
3. Identify special cases where the success of the transaction may be determined before the RPC response is received, and automatically convert these to irrevocable transactions immediately before sending the RPC request. Of course, if several concurrent transactions attempt RPC calls in this manner, it might be necessary to roll all but one of them back, with consequent degradation of performance and scalability. This approach nevertheless might be valuable given long-running transactions ending with an RPC. This approach still has problems with manual transaction-abort operations.
4. Identify special cases where the RPC response may be moved out of the transaction, and then proceed using techniques similar to those used for buffered I/O.
5. Extend the transactional substrate to include the RPC server as well as its client. This is in theory possible, as has been demonstrated by distributed databases. However, it is unclear whether the requisite performance and scalability requirements can be met by distributed-database techniques, given that memory-based TM cannot hide such latencies behind those of slow disk drives. Of course, given the advent of solid-state disks, it is also unclear how much longer

<sup>2</sup> This difficulty was pointed out by Michael Factor.

databases will be permitted to hide their latencies behind those of disks drives.

As noted in the prior section, I/O is a known weakness of TM, and RPC is simply an especially problematic case of I/O.

### 17.2.1.3 Time Delays

An important special case of interaction with extra-transactional accesses involves explicit time delays within a transaction. Of course, the idea of a time delay within a transaction flies in the face of TM's atomicity property, but one can argue that this sort of thing is what weak atomicity is all about. Furthermore, correct interaction with memory-mapped I/O sometimes requires carefully controlled timing, and applications often use time delays for varied purposes.

So, what can TM do about time delays within transactions?

1. Ignore time delays within transactions. This has an appearance of elegance, but like too many other “elegant” solutions, fails to survive first contact with legacy code. Such code, which might well have important time delays in critical sections, would fail upon being transactionalized.
2. Abort transactions upon encountering a time-delay operation. This is attractive, but it is unfortunately not always possible to automatically detect a time-delay operation. Is that tight loop computing something important, or is it instead waiting for time to elapse?
3. Enlist the compiler to prohibit time delays within transactions.
4. Let the time delays execute normally. Unfortunately, some TM implementations publish modifications only at commit time, which would in many cases defeat the purpose of the time delay.

It is not clear that there is a single correct answer. TM implementations featuring weak atomicity that publish changes immediately within the transaction (rolling these changes back upon abort) might be reasonably well served by the last alternative. Even in this case, the code (or possibly even hardware) at the other end of the transaction may require a substantial redesign to tolerate aborted transactions. This need for redesign would make it more difficult to apply transactional memory to legacy code.

#### 17.2.1.4 Persistence

There are many different types of locking primitives. One interesting distinction is persistence, in other words, whether the lock can exist independently of the address space of the process using the lock.

Non-persistent locks include `pthread_mutex_lock()`, `pthread_rwlock_rdlock()`, and most kernel-level locking primitives. If the memory locations instantiating a non-persistent lock's data structures disappear, so does the lock. For typical use of `pthread_mutex_lock()`, this means that when the process exits, all of its locks vanish. This property can be exploited in order to trivialize lock cleanup at program shutdown time, but makes it more difficult for unrelated applications to share locks, as such sharing requires the applications to share memory.

Persistent locks help avoid the need to share memory among unrelated applications. Persistent locking APIs include the flock family, `lockf()`, System V semaphores, or the `O_CREAT` flag to `open()`. These persistent APIs can be used to protect large-scale operations spanning runs of multiple applications, and, in the case of `O_CREAT` even surviving operating-system reboot. If need be, locks can even span multiple computer systems via distributed lock managers and distributed filesystems—and persist across reboots of any or all of these computer systems.

Persistent locks can be used by any application, including applications written using multiple languages and software environments. In fact, a persistent lock might well be acquired by an application written in C and released by an application written in Python.

How could a similar persistent functionality be provided for TM?

1. Restrict persistent transactions to special-purpose environments designed to support them, for example, SQL. This clearly works, given the decades-long history of database systems, but does not provide the same degree of flexibility provided by persistent locks.
2. Use snapshot facilities provided by some storage devices and/or filesystems. Unfortunately, this does not handle network communication, nor does it handle I/O to devices that do not provide snapshot capabilities, for example, memory sticks.
3. Build a time machine.

Of course, the fact that it is called *transactional memory* should give us pause, as the name itself conflicts with the concept of a persistent transaction. It is nevertheless worthwhile to consider this possibility as an important test case probing the inherent limitations of transactional memory.

### 17.2.2 Process Modification

Processes are not eternal: They are created and destroyed, their memory mappings are modified, they are linked to dynamic libraries, and they are debugged. These sections look at how transactional memory can handle an ever-changing execution environment.

#### 17.2.2.1 Multithreaded Transactions

It is perfectly legal to create processes and threads while holding a lock or, for that matter, from within an RCU read-side critical section. Not only is it legal, but it is quite simple, as can be seen from the following code fragment:

```
1 pthread_mutex_lock(...);
2 for (i = 0; i < ncpus; i++)
3     pthread_create(&tid[i], ...);
4 for (i = 0; i < ncpus; i++)
5     pthread_join(tid[i], ...);
6 pthread_mutex_unlock(...);
```

This pseudo-code fragment uses `pthread_create()` to spawn one thread per CPU, then uses `pthread_join()` to wait for each to complete, all under the protection of `pthread_mutex_lock()`. The effect is to execute a lock-based critical section in parallel, and one could obtain a similar effect using `fork()` and `wait()`. Of course, the critical section would need to be quite large to justify the thread-spawning overhead, but there are many examples of large critical sections in production software.

What might TM do about thread spawning within a transaction?

1. Declare `pthread_create()` to be illegal within transactions, resulting in transaction abort (preferred) or undefined behavior. Alternatively, enlist the compiler to enforce `pthread_create()`-free transactions.
2. Permit `pthread_create()` to be executed within a transaction, but only the parent thread will

be considered to be part of the transaction. This approach seems to be reasonably compatible with existing and posited TM implementations, but seems to be a trap for the unwary. This approach raises further questions, such as how to handle conflicting child-thread accesses.

3. Convert the `pthread_create()`s to function calls. This approach is also an attractive nuisance, as it does not handle the not-uncommon cases where the child threads communicate with one another. In addition, it does not permit parallel execution of the body of the transaction.
4. Extend the transaction to cover the parent and all child threads. This approach raises interesting questions about the nature of conflicting accesses, given that the parent and children are presumably permitted to conflict with each other, but not with other threads. It also raises interesting questions as to what should happen if the parent thread does not wait for its children before committing the transaction. Even more interesting, what happens if the parent conditionally executes `pthread_join()` based on the values of variables participating in the transaction? The answers to these questions are reasonably straightforward in the case of locking. The answers for TM are left as an exercise for the reader.

Given that parallel execution of transactions is commonplace in the database world, it is perhaps surprising that current TM proposals do not provide for it. On the other hand, the example above is a fairly sophisticated use of locking that is not normally found in simple textbook examples, so perhaps its omission is to be expected. That said, there are rumors that some TM researchers are investigating fork/join parallelism within transactions, so perhaps this topic will soon be addressed more thoroughly.

#### 17.2.2.2 The `exec()` System Call

One can execute an `exec()` system call while holding a lock, and also from within an RCU read-side critical section. The exact semantics depends on the type of primitive.

In the case of non-persistent primitives (including `pthread_mutex_lock()`, `pthread_rwlock_rdlock()`, and RCU), if the `exec()` succeeds, the whole address space vanishes, along with any locks being held. Of course, if the `exec()` fails, the address space

still lives, so any associated locks would also still live. A bit strange perhaps, but reasonably well defined.

On the other hand, persistent primitives (including the flock family, `lockf()`, System V semaphores, and the `O_CREAT` flag to `open()`) would survive regardless of whether the `exec()` succeeded or failed, so that the `exec()` ed program might well release them.

**Quick Quiz 17.1:** What about non-persistent primitives represented by data structures in `mmap()` regions of memory? What happens when there is an `exec()` within a critical section of such a primitive? ■

What happens when you attempt to execute an `exec()` system call from within a transaction?

1. Disallow `exec()` within transactions, so that the enclosing transactions abort upon encountering the `exec()`. This is well defined, but clearly requires non-TM synchronization primitives for use in conjunction with `exec()`.
2. Disallow `exec()` within transactions, with the compiler enforcing this prohibition. There is a draft specification for TM in C++ that takes this approach, allowing functions to be decorated with the `transaction_safe` and `transaction_unsafe` attributes.<sup>3</sup> This approach has some advantages over aborting the transaction at runtime, but again requires non-TM synchronization primitives for use in conjunction with `exec()`.
3. Treat the transaction in a manner similar to non-persistent Locking primitives, so that the transaction survives if `exec()` fails, and silently commits if the `exec()` succeeds. The case where some of the variables affected by the transaction reside in `mmap()` ed memory (and thus could survive a successful `exec()` system call) is left as an exercise for the reader.
4. Abort the transaction (and the `exec()` system call) if the `exec()` system call would have succeeded, but allow the transaction to continue if the `exec()` system call would fail. This is in some sense the “correct” approach, but it would require considerable work for a rather unsatisfying result.

The `exec()` system call is perhaps the strangest example of an obstacle to universal TM applicability, as it is not completely clear what approach makes sense, and

<sup>3</sup> Thanks to Mark Moir for pointing me at this spec, and to Michael Wong for having pointed me at an earlier revision some time back.

some might argue that this is merely a reflection of the perils of interacting with execs in real life. That said, the two options prohibiting `exec()` within transactions are perhaps the most logical of the group.

Similar issues surround the `exit()` and `kill()` system calls.

### 17.2.2.3 Dynamic Linking and Loading

Both lock-based critical sections and RCU read-side critical sections can legitimately contain code that invokes dynamically linked and loaded functions, including C/C++ shared libraries and Java class libraries. Of course, the code contained in these libraries is by definition unknowable at compile time. So, what happens if a dynamically loaded function is invoked within a transaction?

This question has two parts: (a) how do you dynamically link and load a function within a transaction and (b) what do you do about the unknowable nature of the code within this function? To be fair, item (b) poses some challenges for locking and RCU as well, at least in theory. For example, the dynamically linked function might introduce a deadlock for locking or might (erroneously) introduce a quiescent state into an RCU read-side critical section. The difference is that while the class of operations permitted in locking and RCU critical sections is well-understood, there appears to still be considerable uncertainty in the case of TM. In fact, different implementations of TM seem to have different restrictions.

So what can TM do about dynamically linked and loaded library functions? Options for part (a), the actual loading of the code, include the following:

1. Treat the dynamic linking and loading in a manner similar to a page fault, so that the function is loaded and linked, possibly aborting the transaction in the process. If the transaction is aborted, the retry will find the function already present, and the transaction can thus be expected to proceed normally.
2. Disallow dynamic linking and loading of functions from within transactions.

Options for part (b), the inability to detect TM-unfriendly operations in a not-yet-loaded function, possibilities include the following:

1. Just execute the code: if there are any TM-unfriendly operations in the function, simply abort the transaction. Unfortunately, this approach makes it impossible for the compiler to determine whether a given

group of transactions may be safely composed. One way to permit composability regardless is irrevocable transactions, however, current implementations permit only a single irrevocable transaction to proceed at any given time, which can severely limit performance and scalability. Irrevocable transactions also seem to rule out use of manual transaction-abort operations. Finally, if there is an irrevocable transaction manipulating a given data item, any other transaction manipulating that same data item cannot have non-blocking semantics.

2. Decorate the function declarations indicating which functions are TM-friendly. These decorations can then be enforced by the compiler's type system. Of course, for many languages, this requires language extensions to be proposed, standardized, and implemented, with the corresponding time delays. That said, the standardization effort is already in progress [ATS09].
3. As above, disallow dynamic linking and loading of functions from within transactions.

I/O operations are of course a known weakness of TM, and dynamic linking and loading can be thought of as yet another special case of I/O. Nevertheless, the proponents of TM must either solve this problem, or resign themselves to a world where TM is but one tool of several in the parallel programmer's toolbox. (To be fair, a number of TM proponents have long since resigned themselves to a world containing more than just TM.)

#### 17.2.2.4 Memory-Mapping Operations

It is perfectly legal to execute memory-mapping operations (including `mmap()`, `shmat()`, and `munmap()` [Gro01]) within a lock-based critical section, and, at least in principle, from within an RCU read-side critical section. What happens when you attempt to execute such an operation from within a transaction? More to the point, what happens if the memory region being remapped contains some variables participating in the current thread's transaction? And what if this memory region contains variables participating in some other thread's transaction?

It should not be necessary to consider cases where the TM system's metadata is remapped, given that most locking primitives do not define the outcome of remapping their lock variables.

Here are some memory-mapping options available to TM:

1. Memory remapping is illegal within a transaction, and will result in all enclosing transactions being aborted. This does simplify things somewhat, but also requires that TM interoperate with synchronization primitives that do tolerate remapping from within their critical sections.
2. Memory remapping is illegal within a transaction, and the compiler is enlisted to enforce this prohibition.
3. Memory mapping is legal within a transaction, but aborts all other transactions having variables in the region mapped over.
4. Memory mapping is legal within a transaction, but the mapping operation will fail if the region being mapped overlaps with the current transaction's footprint.
5. All memory-mapping operations, whether within or outside a transaction, check the region being mapped against the memory footprint of all transactions in the system. If there is overlap, then the memory-mapping operation fails.
6. The effect of memory-mapping operations that overlap the memory footprint of any transaction in the system is determined by the TM conflict manager, which might dynamically determine whether to fail the memory-mapping operation or abort any conflicting transactions.

It is interesting to note that `munmap()` leaves the relevant region of memory unmapped, which could have additional interesting implications.<sup>4</sup>

#### 17.2.2.5 Debugging

The usual debugging operations such as breakpoints work normally within lock-based critical sections and from RCU read-side critical sections. However, in initial transactional-memory hardware implementations [DLMN09] an exception within a transaction will abort that transaction, which in turn means that breakpoints abort all enclosing transactions

So how can transactions be debugged?

---

<sup>4</sup> This difference between mapping and unmapping was noted by Josh Triplett.

1. Use software emulation techniques within transactions containing breakpoints. Of course, it might be necessary to emulate all transactions any time a breakpoint is set within the scope of any transaction. If the runtime system is unable to determine whether or not a given breakpoint is within the scope of a transaction, then it might be necessary to emulate all transactions just to be on the safe side. However, this approach might impose significant overhead, which might in turn obscure the bug being pursued.
2. Use only hardware TM implementations that are capable of handling breakpoint exceptions. Unfortunately, as of this writing (September 2008), all such implementations are strictly research prototypes.
3. Use only software TM implementations, which are (very roughly speaking) more tolerant of exceptions than are the simpler of the hardware TM implementations. Of course, software TM tends to have higher overhead than hardware TM, so this approach may not be acceptable in all situations.
4. Program more carefully, so as to avoid having bugs in the transactions in the first place. As soon as you figure out how to do this, please do let everyone know the secret!

There is some reason to believe that transactional memory will deliver productivity improvements compared to other synchronization mechanisms, but it does seem quite possible that these improvements could easily be lost if traditional debugging techniques cannot be applied to transactions. This seems especially true if transactional memory is to be used by novices on large transactions. In contrast, macho “top-gun” programmers might be able to dispense with such debugging aids, especially for small transactions.

Therefore, if transactional memory is to deliver on its productivity promises to novice programmers, the debugging problem does need to be solved.

### 17.2.3 Synchronization

If transactional memory someday proves that it can be everything to everyone, it will not need to interact with any other synchronization mechanism. Until then, it will need to work with synchronization mechanisms that can do what it cannot, or that work more naturally in a given situation. The following sections outline the current challenges in this area.

#### 17.2.3.1 Locking

It is commonplace to acquire locks while holding other locks, which works quite well, at least as long as the usual well-known software-engineering techniques are employed to avoid deadlock. It is not unusual to acquire locks from within RCU read-side critical sections, which eases deadlock concerns because RCU read-side primitives cannot participate in lock-based deadlock cycles. But what happens when you attempt to acquire a lock from within a transaction?

In theory, the answer is trivial: simply manipulate the data structure representing the lock as part of the transaction, and everything works out perfectly. In practice, a number of non-obvious complications [VGS08] can arise, depending on implementation details of the TM system. These complications can be resolved, but at the cost of a 45% increase in overhead for locks acquired outside of transactions and a 300% increase in overhead for locks acquired within transactions. Although these overheads might be acceptable for transactional programs containing small amounts of locking, they are often completely unacceptable for production-quality lock-based programs wishing to use the occasional transaction.

1. Use only locking-friendly TM implementations. Unfortunately, the locking-unfriendly implementations have some attractive properties, including low overhead for successful transactions and the ability to accommodate extremely large transactions.
2. Use TM only “in the small” when introducing TM to lock-based programs, thereby accommodating the limitations of locking-friendly TM implementations.
3. Set aside locking-based legacy systems entirely, reimplementing everything in terms of transactions. This approach has no shortage of advocates, but this requires that all the issues described in this series be resolved. During the time it takes to resolve these issues, competing synchronization mechanisms will of course also have the opportunity to improve.
4. Use TM strictly as an optimization in lock-based systems, as was done by the TxLinux [RHP<sup>+</sup>07] group. This approach seems sound, but leaves the locking design constraints (such as the need to avoid deadlock) firmly in place.
5. Strive to reduce the overhead imposed on locking primitives.

The fact that there could possibly be a problem interfacing TM and locking came as a surprise to many, which underscores the need to try out new mechanisms and primitives in real-world production software. Fortunately, the advent of open source means that a huge quantity of such software is now freely available to everyone, including researchers.

### 17.2.3.2 Reader-Writer Locking

It is commonplace to read-acquire reader-writer locks while holding other locks, which just works, at least as long as the usual well-known software-engineering techniques are employed to avoid deadlock. Read-acquiring reader-writer locks from within RCU read-side critical sections also works, and doing so eases deadlock concerns because RCU read-side primitives cannot participate in lock-based deadlock cycles. But what happens when you attempt to read-acquire a reader-writer lock from within a transaction?

Unfortunately, the straightforward approach to read-acquiring the traditional counter-based reader-writer lock within a transaction defeats the purpose of the reader-writer lock. To see this, consider a pair of transactions concurrently attempting to read-acquire the same reader-writer lock. Because read-acquisition involves modifying the reader-writer lock's data structures, a conflict will result, which will roll back one of the two transactions. This behavior is completely inconsistent with the reader-writer lock's goal of allowing concurrent readers.

Here are some options available to TM:

1. Use per-CPU or per-thread reader-writer locking [HW92], which allows a given CPU (or thread, respectively) to manipulate only local data when read-acquiring the lock. This would avoid the conflict between the two transactions concurrently read-acquiring the lock, permitting both to proceed, as intended. Unfortunately, (1) the write-acquisition overhead of per-CPU/thread locking can be extremely high, (2) the memory overhead of per-CPU/thread locking can be prohibitive, and (3) this transformation is available only when you have access to the source code in question. Other more-recent scalable reader-writer locks [LLO09] might avoid some or all of these problems.
2. Use TM only “in the small” when introducing TM to lock-based programs, thereby avoiding read-acquiring reader-writer locks from within transactions.

3. Set aside locking-based legacy systems entirely, re-implementing everything in terms of transactions. This approach has no shortage of advocates, but this requires that *all* the issues described in this series be resolved. During the time it takes to resolve these issues, competing synchronization mechanisms will of course also have the opportunity to improve.
4. Use TM strictly as an optimization in lock-based systems, as was done by the TxLinux [RHP<sup>+</sup>07] group. This approach seems sound, but leaves the locking design constraints (such as the need to avoid deadlock) firmly in place. Furthermore, this approach can result in unnecessary transaction rollbacks when multiple transactions attempt to read-acquire the same lock.

Of course, there might well be other non-obvious issues surrounding combining TM with reader-writer locking, as there in fact were with exclusive locking.

### 17.2.3.3 RCU

Because read-copy update (RCU) finds its main use in the Linux kernel, one might be forgiven for assuming that there had been no academic work on combining RCU and TM.<sup>5</sup> However, the TxLinux group from the University of Texas at Austin had no choice [RHP<sup>+</sup>07]. The fact that they applied TM to the Linux 2.6 kernel, which uses RCU, forced them to integrate TM and RCU, with TM taking the place of locking for RCU updates. Unfortunately, although the paper does state that the RCU implementation's locks (e.g., `rcu_ctrlblk.lock`) were converted to transactions, it is silent about what happened to locks used in RCU-based updates (e.g., `dcache_lock`).

It is important to note that RCU permits readers and updaters to run concurrently, further permitting RCU readers to access data that is in the act of being updated. Of course, this property of RCU, whatever its performance, scalability, and real-time-response benefits might be, flies in the face of the underlying atomicity properties of TM.

So how should TM-based updates interact with concurrent RCU readers? Some possibilities are as follows:

1. RCU readers abort concurrent conflicting TM updates. This is in fact the approach taken by the TxLinux project. This approach does preserve RCU

<sup>5</sup> However, the in-kernel excuse is wearing thin with the advent of user-space RCU [Des09, DMS<sup>+</sup>12].

- semantics, and also preserves RCU's read-side performance, scalability, and real-time-response properties, but it does have the unfortunate side-effect of unnecessarily aborting conflicting updates. In the worst case, a long sequence of RCU readers could potentially starve all updaters, which could in theory result in system hangs. In addition, not all TM implementations offer the strong atomicity required to implement this approach.
2. RCU readers that run concurrently with conflicting TM updates get old (pre-transaction) values from any conflicting RCU loads. This preserves RCU semantics and performance, and also prevents RCU-update starvation. However, not all TM implementations can provide timely access to old values of variables that have been tentatively updated by an in-flight transaction. In particular, log-based TM implementations that maintain old values in the log (thus making for excellent TM commit performance) are not likely to be happy with this approach. Perhaps the `rcu_dereference()` primitive can be leveraged to permit RCU to access the old values within a greater range of TM implementations, though performance might still be an issue. Nevertheless, there are popular TM implementations that can be easily and efficiently integrated with RCU in this manner [PW07, HW11, HW13].
  3. If an RCU reader executes an access that conflicts with an in-flight transaction, then that RCU access is delayed until the conflicting transaction either commits or aborts. This approach preserves RCU semantics, but not RCU's performance or real-time response, particularly in presence of long-running transactions. In addition, not all TM implementations are capable of delaying conflicting accesses. That said, this approach seems eminently reasonable for hardware TM implementations that support only small transactions.
  4. RCU readers are converted to transactions. This approach pretty much guarantees that RCU is compatible with any TM implementation, but it also imposes TM's rollbacks on RCU read-side critical sections, destroying RCU's real-time response guarantees, and also degrading RCU's read-side performance. Furthermore, this approach is infeasible in cases where any of the RCU read-side critical sections contains operations that the TM implementation in question is incapable of handling.
  5. Many update-side uses of RCU modify a single pointer to publish a new data structure. In some of these cases, RCU can safely be permitted to see a transactional pointer update that is subsequently rolled back, as long as the transaction respects memory ordering and as long as the roll-back process uses `call_rcu()` to free up the corresponding structure. Unfortunately, not all TM implementations respect memory barriers within a transaction. Apparently, the thought is that because transactions are supposed to be atomic, the ordering of the accesses within the transaction is not supposed to matter.
  6. Prohibit use of TM in RCU updates. This is guaranteed to work, but seems a bit restrictive.
- It seems likely that additional approaches will be uncovered, especially given the advent of user-level RCU implementations.<sup>6</sup>

#### 17.2.3.4 Extra-Transactional Accesses

Within a lock-based critical section, it is perfectly legal to manipulate variables that are concurrently accessed or even modified outside that lock's critical section, with one common example being statistical counters. The same thing is possible within RCU read-side critical sections, and is in fact the common case.

Given mechanisms such as the so-called “dirty reads” that are prevalent in production database systems, it is not surprising that extra-transactional accesses have received serious attention from the proponents of TM, with the concepts of weak and strong atomicity [BLM06] being but one case in point.

Here are some extra-transactional options available to TM:

1. Conflicts due to extra-transactional accesses always abort transactions. This is strong atomicity.
2. Conflicts due to extra-transactional accesses are ignored, so only conflicts among transactions can abort transactions. This is weak atomicity.
3. Transactions are permitted to carry out non-transactional operations in special cases, such as when allocating memory or interacting with lock-based critical sections.

---

<sup>6</sup> Kudos to the TxLinux group, Maged Michael, and Josh Triplett for coming up with a number of the above alternatives.

4. Produce hardware extensions that permit some operations (for example, addition) to be carried out concurrently on a single variable by multiple transactions.
5. Introduce weak semantics to transactional memory. One approach is the combination with RCU described in Section 17.2.3.3, while Gramoli and Guerraoui survey a number of other weak-transaction approaches [GG14], for example, restricted partitioning of large “elastic” transactions into smaller transactions, thus reducing conflict probabilities (albeit with tepid performance and scalability). Perhaps further experience will show that some uses of extra-transactional accesses can be replaced by weak transactions.

It appears that transactions were conceived as standing alone, with no interaction required with any other synchronization mechanism. If so, it is no surprise that much confusion and complexity arises when combining transactions with non-transactional accesses. But unless transactions are to be confined to small updates to isolated data structures, or alternatively to be confined to new programs that do not interact with the huge body of existing parallel code, then transactions absolutely must be so combined if they are to have large-scale practical impact in the near term.

#### 17.2.4 Discussion

The obstacles to universal TM adoption lead to the following conclusions:

1. One interesting property of TM is the fact that transactions are subject to rollback and retry. This property underlies TM’s difficulties with irreversible operations, including unbuffered I/O, RPCs, memory-mapping operations, time delays, and the `exec()` system call. This property also has the unfortunate consequence of introducing all the complexities inherent in the possibility of failure into synchronization primitives, often in a developer-visible manner.
2. Another interesting property of TM, noted by Shpeisman et al. [SATG<sup>+</sup>09], is that TM intertwines the synchronization with the data it protects. This property underlies TM’s issues with I/O, memory-mapping operations, extra-transactional accesses, and debugging breakpoints. In contrast, conventional synchronization primitives, including locking and

RCU, maintain a clear separation between the synchronization primitives and the data that they protect.

3. One of the stated goals of many workers in the TM area is to ease parallelization of large sequential programs. As such, individual transactions are commonly expected to execute serially, which might do much to explain TM’s issues with multithreaded transactions.

What should TM researchers and developers do about all of this?

One approach is to focus on TM in the small, focusing on situations where hardware assist potentially provides substantial advantages over other synchronization primitives. This is in fact the approach Sun took with its Rock research CPU [DLMN09]. Some TM researchers seem to agree with this approach, while others have much higher hopes for TM.

Of course, it is quite possible that TM will be able to take on larger problems, and this section lists a few of the issues that must be resolved if TM is to achieve this lofty goal.

Of course, everyone involved should treat this as a learning experience. It would seem that TM researchers have great deal to learn from practitioners who have successfully built large software systems using traditional synchronization primitives.

And vice versa.

But for the moment, the current state of STM can best be summarized with a series of cartoons. First, Figure 17.8 shows the STM vision. As always, the reality is a bit more nuanced, as fancifully depicted by Figures 17.9, 17.10, and 17.11.

Recent advances in commercially available hardware have opened the door for variants of HTM, which are addressed in the following section.

### 17.3 Hardware Transactional Memory

As of early 2012, hardware transactional memory (HTM) is starting to emerge into commercially available commodity computer systems. This section makes a first attempt to find its place in the parallel programmer’s toolbox.

From a conceptual viewpoint, HTM uses processor caches and speculative execution to make a designated group of statements (a “transaction”) take effect atomically from the viewpoint of any other transactions run-



Figure 17.8: The STM Vision



Figure 17.9: The STM Reality: Conflicts

ning on other processors. This transaction is initiated by a begin-transaction machine instruction and completed by a commit-transaction machine instruction. There is typically also an abort-transaction machine instruction, which squashes the speculation (as if the begin-transaction instruction and all following instructions had not executed) and commences execution at a failure handler. The location of the failure handler is typically specified by the begin-transaction instruction, either as an explicit failure-handler address or via a condition code set by the instruction itself. Each transaction executes atomically with respect to all other transactions.

HTM has a number of important benefits, including automatic dynamic partitioning of data structures, reducing synchronization-primitive cache misses, and supporting a fair number of practical applications.

However, it always pays to read the fine print, and HTM is no exception. A major point of this section is determining under what conditions HTM's benefits outweigh the complications hidden in its fine print. To this end, Section 17.3.1 describes HTM's benefits and Section 17.3.2 describes its weaknesses. This is the same approach used in earlier papers [MMW07, MMTW10], but focused on HTM rather than TM as a whole.<sup>7</sup>

Section 17.3.3 then describes HTM's weaknesses with respect to the combination of synchronization primitives used in the Linux kernel (and in some user-space applications). Section 17.3.4 looks at where HTM might best fit into the parallel programmer's toolbox, and Section 17.3.5 lists some events that might greatly increase HTM's scope and appeal. Finally, Section 17.3.6 presents concluding remarks.

### 17.3.1 HTM Benefits WRT to Locking

The primary benefits of HTM are (1) its avoidance of the cache misses that are often incurred by other synchronization primitives, (2) its ability to dynamically partition data structures, and (3) the fact that it has a fair number of practical applications. I break from TM tradition by not listing ease of use separately for two reasons. First, ease of use should stem from HTM's primary benefits, which this section focuses on. Second, there has been considerable controversy surrounding attempts to test for raw programming talent [Bow06, DBA09] and even around the use of small programming exercises in job interviews [Bra07]. This indicates that we really do not have a grasp on what makes programming easy or hard. Therefore, this section

<sup>7</sup> And I gratefully acknowledge many stimulating discussions with the other authors, Maged Michael, Josh Triplett, and Jonathan Walpole, as well as with Andi Kleen.



Figure 17.10: The STM Reality: Irrevocable Operations



Figure 17.11: The STM Reality: Realtime Response

focuses on the three benefits listed above, each in one of the following sections.

### 17.3.1.1 Avoiding Synchronization Cache Misses

Most synchronization mechanisms are based on data structures that are operated on by atomic instructions. Because these atomic instructions normally operate by first causing the relevant cache line to be owned by the CPU that they are running on, a subsequent execution of the same instance of that synchronization primitive on some other CPU will result in a cache miss. These communications cache misses severely degrade both the performance and scalability of conventional synchronization mechanisms [ABD<sup>+</sup>97, Section 4.2.3].

In contrast, HTM synchronizes by using the CPU's cache, avoiding the need for a synchronization data structure and resultant cache misses. HTM's advantage is greatest in cases where a lock data structure is placed in a separate cache line, in which case, converting a given critical section to an HTM transaction can reduce that critical section's overhead by a full cache miss. These savings can be quite significant for the common case of short critical sections, at least for those situations where the elided lock does not share a cache line with an oft-written variable protected by that lock.

**Quick Quiz 17.2:** Why would it matter that oft-written

variables shared the cache line with the lock variable? ■

### 17.3.1.2 Dynamic Partitioning of Data Structures

A major obstacle to the use of some conventional synchronization mechanisms is the need to statically partition data structures. There are a number of data structures that are trivially partitionable, with the most prominent example being hash tables, where each hash chain constitutes a partition. Allocating a lock for each hash chain then trivially parallelizes the hash table for operations confined to a given chain.<sup>8</sup> Partitioning is similarly trivial for arrays, radix trees, and a few other data structures.

However, partitioning for many types of trees and graphs is quite difficult, and the results are often quite complex [ElI80]. Although it is possible to use two-phased locking and hashed arrays of locks to partition general data structures, other techniques have proven preferable [Mil06], as will be discussed in Section 17.3.3. Given its avoidance of synchronization cache misses, HTM is therefore a very real possibility for large non-partitionable data structures, at least assuming relatively small updates.

**Quick Quiz 17.3:** Why are relatively small updates important to HTM performance and scalability? ■

<sup>8</sup> And it is also easy to extend this scheme to operations accessing multiple hash chains by having such operations acquire the locks for all relevant chains in hash order.

### 17.3.1.3 Practical Value

Some evidence of HTM's practical value has been demonstrated in a number of hardware platforms, including Sun Rock [DLMN09] and Azul Vega [Cli09]. It is reasonable to assume that practical benefits will flow from the more recent IBM Blue Gene/Q, Intel Haswell TSX, and AMD ASF systems.

Expected practical benefits include:

1. Lock elision for in-memory data access and update [MT01, RG02].
2. Concurrent access and small random updates to large non-partitionable data structures.

However, HTM also has some very real shortcomings, which will be discussed in the next section.

### 17.3.2 HTM Weaknesses WRT Locking

The concept of HTM is quite simple: A group of accesses and updates to memory occurs atomically. However, as is the case with many simple ideas, complications arise when you apply it to real systems in the real world. These complications are as follows:

1. Transaction-size limitations.
2. Conflict handling.
3. Aborts and rollbacks.
4. Lack of forward-progress guarantees.
5. Irrevocable operations.
6. Semantic differences.

Each of these complications is covered in the following sections, followed by a summary.

#### 17.3.2.1 Transaction-Size Limitations

The transaction-size limitations of current HTM implementations stem from the use of the processor caches to hold the data affected by the transaction. Although this allows a given CPU to make the transaction appear atomic to other CPUs by executing the transaction within the confines of its cache, it also means that any transaction that does not fit must be aborted. Furthermore, events that change execution context, such as interrupts, system calls, exceptions, traps, and context switches either must abort

any ongoing transaction on the CPU in question or must further restrict transaction size due to the cache footprint of the other execution context.

Of course, modern CPUs tend to have large caches, and the data required for many transactions would fit easily in a one-megabyte cache. Unfortunately, with caches, sheer size is not all that matters. The problem is that most caches can be thought of hash tables implemented in hardware. However, hardware caches do not chain their buckets (which are normally called *sets*), but rather provide a fixed number of cachelines per set. The number of elements provided for each set in a given cache is termed that cache's *associativity*.

Although cache associativity varies, the eight-way associativity of the level-0 cache on the laptop I am typing this on is not unusual. What this means is that if a given transaction needed to touch nine cache lines, and if all nine cache lines mapped to the same set, then that transaction cannot possibly complete, never mind how many megabytes of additional space might be available in that cache. Yes, given randomly selected data elements in a given data structure, the probability of that transaction being able to commit is quite high, but there can be no guarantee.

There has been some research work to alleviate this limitation. Fully associative *victim caches* would alleviate the associativity constraints, but there are currently stringent performance and energy-efficiency constraints on the sizes of victim caches. That said, HTM victim caches for unmodified cache lines can be quite small, as they need to retain only the address: The data itself can be written to memory or shadowed by other caches, while the address itself is sufficient to detect a conflicting write [RD12].

*Unbounded transactional memory* (UTM) schemes [AAKL06, MBM<sup>+</sup>06] use DRAM as an extremely large victim cache, but integrating such schemes into a production-quality cache-coherence mechanism is still an unsolved problem. In addition, use of DRAM as a victim cache may have unfortunate performance and energy-efficiency consequences, particularly if the victim cache is to be fully associative. Finally, the “unbounded” aspect of UTM assumes that all of DRAM could be used as a victim cache, while in reality the large but still fixed amount of DRAM assigned to a given CPU would limit the size of that CPU's transactions. Other schemes use a combination of hardware and software transactional memory [KCH<sup>+</sup>06] and one could imagine using STM as a fallback mechanism for HTM.

However, to the best of my knowledge, currently avail-

able systems do not implement any of these research ideas, and perhaps for good reason.

### 17.3.2.2 Conflict Handling

The first complication is the possibility of *conflicts*. For example, suppose that transactions A and B are defined as follows:

Transaction A	Transaction B
$x = 1;$	$y = 2;$
$y = 3;$	$x = 4;$

Suppose that each transaction executes concurrently on its own processor. If transaction A stores to  $x$  at the same time that transaction B stores to  $y$ , neither transaction can progress. To see this, suppose that transaction A executes its store to  $y$ . Then transaction A will be interleaved within transaction B, in violation of the requirement that transactions execute atomically with respect to each other. Allowing transaction B to execute its store to  $x$  similarly violates the atomic-execution requirement. This situation is termed a *conflict*, which happens whenever two concurrent transactions access the same variable where at least one of the accesses is a store. The system is therefore obligated to abort one or both of the transactions in order to allow execution to progress. The choice of exactly which transaction to abort is an interesting topic that will very likely retain the ability to generate Ph.D. dissertations for some time to come, see for example [ATC<sup>+</sup>11].<sup>9</sup> For the purposes of this section, we can assume that the system makes a random choice.

Another complication is conflict detection, which is comparatively straightforward, at least in the simplest case. When a processor is executing a transaction, it marks every cache line touched by that transaction. If the processor's cache receives a request involving a cache line that has been marked as touched by the current transaction, a potential conflict has occurred. More sophisticated systems might try to order the current processors' transaction to precede that of the processor sending the request, and optimization of this process will likely also retain the ability to generate Ph.D. dissertations for quite some time. However this section assumes a very simple conflict-detection strategy.

However, for HTM to work effectively, the probability of conflict must be suitably low, which in turn requires

that the data structures be organized so as to maintain a sufficiently low probability of conflict. For example, a red-black tree with simple insertion, deletion, and search operations fits this description, but a red-black tree that maintains an accurate count of the number of elements in the tree does not.<sup>10</sup> For another example, a red-black tree that enumerates all elements in the tree in a single transaction will have high conflict probabilities, degrading performance and scalability. As a result, many serial programs will require some restructuring before HTM can work effectively. In some cases, practitioners will prefer to take the extra steps (in the red-black-tree case, perhaps switching to a partitionable data structure such as a radix tree or a hash table), and just use locking, particularly during the time before HTM is readily available on all relevant architectures [Cli09].

**Quick Quiz 17.4:** How could a red-black tree possibly efficiently enumerate all elements of the tree regardless of choice of synchronization mechanism???

Furthermore, the fact that conflicts can occur brings failure handling into the picture, as discussed in the next section.

### 17.3.2.3 Aborts and Rollbacks

Because any transaction might be aborted at any time, it is important that transactions contain no statements that cannot be rolled back. This means that transactions cannot do I/O, system calls, or debugging breakpoints (no single stepping in the debugger for HTM transactions!!!). Instead, transactions must confine themselves to accessing normal cached memory. Furthermore, on some systems, interrupts, exceptions, traps, TLB misses, and other events will also abort transactions. Given the number of bugs that have resulted from improper handling of error conditions, it is fair to ask what impact aborts and rollbacks have on ease of use.

**Quick Quiz 17.5:** But why can't a debugger emulate single stepping by setting breakpoints at successive lines of the transaction, relying on the retry to retrace the steps of the earlier instances of the transaction?

Of course, aborts and rollbacks raise the question of whether HTM can be useful for hard real-time systems. Do the performance benefits of HTM outweigh the costs of the aborts and rollbacks, and if so under what conditions? Can transactions use priority boosting? Or should

<sup>9</sup> Liu's and Spear's paper entitled "Toxic Transactions" [LS11] is particularly instructive in this regard.

<sup>10</sup> The need to update the count would result in additions to and deletions from the tree conflicting with each other, resulting in strong non-commutativity [AGH<sup>+</sup>11a, AGH<sup>+</sup>11b, McK11b].

transactions for high-priority threads instead preferentially abort those of low-priority threads? If so, how is the hardware efficiently informed of priorities? The literature on real-time use of HTM is quite sparse, perhaps because researchers are finding more than enough problems in getting transactions to work well in non-real-time environments.

Because current HTM implementations might deterministically abort a given transaction, software must provide fallback code. This fallback code must use some other form of synchronization, for example, locking. If the fallback is used frequently, then all the limitations of locking, including the possibility of deadlock, reappear. One can of course hope that the fallback isn't used often, which might allow simpler and less deadlock-prone locking designs to be used. But this raises the question of how the system transitions from using the lock-based fallbacks back to transactions.<sup>11</sup> One approach is to use a test-and-test-and-set discipline [MT02], so that everyone holds off until the lock is released, allowing the system to start from a clean slate in transactional mode at that point. However, this could result in quite a bit of spinning, which might not be wise if the lock holder has blocked or been preempted. Another approach is to allow transactions to proceed in parallel with a thread holding a lock [MT02], but this raises difficulties in maintaining atomicity, especially if the reason that the thread is holding the lock is because the corresponding transaction would not fit into cache.

Finally, dealing with the possibility of aborts and rollbacks seems to put an additional burden on the developer, who must correctly handle all combinations of possible error conditions.

It is clear that users of HTM must put considerable validation effort into testing both the fallback code paths and transition from fallback code back to transactional code.

#### 17.3.2.4 Lack of Forward-Progress Guarantees

Even though transaction size, conflicts, and aborts/rollbacks can all cause transactions to abort, one might hope that sufficiently small and short-duration transactions could be guaranteed to eventually succeed. This would permit a transaction to be unconditionally retried, in the same way that compare-and-swap (CAS) and load-linked/store-conditional (LL/SC) operations are uncon-

<sup>11</sup> The possibility of an application getting stuck in fallback mode has been termed the “lemming effect”, a term that Dave Dice has been credited with coining.

ditionally retried in code that uses these instructions to implement atomic operations.

Unfortunately, most currently available HTM implementation refuse to make any sort of forward-progress guarantee, which means that HTM cannot be used to avoid deadlock on those systems.<sup>12</sup> Hopefully future implementations of HTM will provide some sort of forward-progress guarantees. Until that time, HTM must be used with extreme caution in real-time applications.<sup>13</sup>

The one exception to this gloomy picture as of 2013 is upcoming versions of the IBM mainframe, which provides a separate instruction that may be used to start a special *constrained transaction* [JSG12]. As you might guess from the name, such transactions must live within the following constraints:

1. Each transaction's data footprint must be contained within four 32-byte blocks of memory.
2. Each transaction is permitted to execute at most 32 assembler instructions.
3. Transactions are not permitted to have backwards branches (e.g., no loops).
4. Each transaction's code is limited to 256 bytes of memory.
5. If a portion of a given transaction's data footprint resides within a given 4K page, then that 4K page is prohibited from containing any of that transaction's instructions.

These constraints are severe, but they nevertheless permit a wide variety of data-structure updates to be implemented, including stacks, queues, hash tables, and so on. These operations are guaranteed to eventually complete, and are free of deadlock and livelock conditions.

It will be interesting to see how hardware support of forward-progress guarantees evolves over time.

#### 17.3.2.5 Irrevocable Operations

Another consequence of aborts and rollbacks is that HTM transactions cannot accommodate irrevocable operations. Current HTM implementations typically enforce this limitation by requiring that all of the accesses in the transaction be to cacheable memory (thus prohibiting MMIO

<sup>12</sup> HTM might well be used to reduce the probability of deadlock, but as long as there is some possibility of the fallback code being executed, there is some possibility of deadlock.

<sup>13</sup> As of mid-2012, there has been surprisingly little work on transactional memory's real-time characteristics.

accesses) and aborting transactions on interrupts, traps, and exceptions (thus prohibiting system calls).

Note that buffered I/O can be accommodated by HTM transactions as long as the buffer fill/flush operations occur extra-transactionally. The reason that this works is that adding data to and removing data from the buffer is revocable: Only the actual buffer fill/flush operations are irrevocable. Of course, this buffered-I/O approach has the effect of including the I/O in the transaction's footprint, increasing the size of the transaction and thus increasing the probability of failure.

### 17.3.2.6 Semantic Differences

Although HTM can in many cases be used as a drop-in replacement for locking (hence the name transactional lock elision [DHL<sup>+</sup>08]), there are subtle differences in semantics. A particularly nasty example involving coordinated lock-based critical sections that results in deadlock or livelock when executed transactionally was given by Blundell [BLM06], but a much simpler example is the empty critical section.

In a lock-based program, an empty critical section will guarantee that all processes that had previously been holding that lock have now released it. This idiom was used by the 2.4 Linux kernel's networking stack to coordinate changes in configuration. But if this empty critical section is translated to a transaction, the result is a no-op. The guarantee that all prior critical sections have terminated is lost. In other words, transactional lock elision preserves the data-protection semantics of locking, but loses locking's time-based messaging semantics.

**Quick Quiz 17.6:** But why would *anyone* need an empty lock-based critical section??? ■

**Quick Quiz 17.7:** Can't transactional lock elision trivially handle locking's time-based messaging semantics by simply choosing not to elide empty lock-based critical sections? ■

**Quick Quiz 17.8:** Given modern hardware [MOZ09], how can anyone possibly expect parallel software relying on timing to work? ■

One important semantic difference between locking and transactions is the priority boosting that is used to avoid priority inversion in lock-based real-time programs. One way in which priority inversion can occur is when a low-priority thread holding a lock is preempted by a medium-priority CPU-bound thread. If there is at least one such medium-priority thread per CPU, the low-priority thread will never get a chance to run. If a high-priority thread now attempts to acquire the lock, it will block.

```

1 void boostee(void)
2 {
3     int i = 0;
4
5     acquire_lock(&boost_lock[i]);
6     for (;;) {
7         acquire_lock(&boost_lock[!i]);
8         release_lock(&boost_lock[i]);
9         i = i ^ 1;
10        do_something();
11    }
12 }
13
14 void booster(void)
15 {
16     int i = 0;
17
18     for (;;) {
19         usleep(1000); /* sleep 1 ms. */
20         acquire_lock(&boost_lock[i]);
21         release_lock(&boost_lock[i]);
22         i = i ^ 1;
23     }
24 }
```

Figure 17.12: Exploiting Priority Boosting

It cannot acquire the lock until the low-priority thread releases it, the low-priority thread cannot release the lock until it gets a chance to run, and it cannot get a chance to run until one of the medium-priority threads gives up its CPU. Therefore, the medium-priority threads are in effect blocking the high-priority process, which is the rationale for the name “priority inversion.”

One way to avoid priority inversion is *priority inheritance*, in which a high-priority thread blocked on a lock temporarily donates its priority to the lock's holder, which is also called *priority boosting*. However, priority boosting can be used for things other than avoiding priority inversion, as shown in Figure 17.12. Lines 1-12 of this figure show a low-priority process that must nevertheless run every millisecond or so, while lines 14-24 of this same figure show a high-priority process that uses priority boosting to ensure that `boostee()` runs periodically as needed.

The `boostee()` function arranges this by always holding one of the two `boost_lock[]` locks, so that lines 20-21 of `booster()` can boost priority as needed.

**Quick Quiz 17.9:** But the `boostee()` function in Figure 17.12 alternatively acquires its locks in reverse order! Won't this result in deadlock? ■

This arrangement requires that `boostee()` acquire its first lock on line 5 before the system becomes busy, but this is easily arranged, even on modern hardware.

Unfortunately, this arrangement can break down in presence of transactional lock elision. The `boostee()` function's overlapping critical sections become one infinite

transaction, which will sooner or later abort, for example, on the first time that the thread running the `boostee()` function is preempted. At this point, `boostee()` will fall back to locking, but given its low priority and that the quiet initialization period is now complete (which after all is why `boostee()` was preempted), this thread might never again get a chance to run.

And if the `boostee()` thread is not holding the lock, then the `booster()` thread's empty critical section on lines 20 and 21 of Figure 17.12 will become an empty transaction that has no effect, so that `boostee()` never runs. This example illustrates some of the subtle consequences of transactional memory's rollback-and-retry semantics.

Given that experience will likely uncover additional subtle semantic differences, application of HTM-based lock elision to large programs should be undertaken with caution. That said, where it does apply, HTM-based lock elision can eliminate the cache misses associated with the lock variable, which has resulted in tens of percent performance increases in large real-world software systems as of early 2015. We can therefore expect to see substantial use of this technique on hardware supporting it.

**Quick Quiz 17.10:** So a bunch of people set out to supplant locking, and they mostly end up just optimizing locking??? ■

### 17.3.2.7 Summary

Although it seems likely that HTM will have compelling use cases, current implementations have serious transaction-size limitations, conflict-handling complications, abort-and-rollback issues, and semantic differences that will require careful handling. HTM's current situation relative to locking is summarized in Table 17.1. As can be seen, although the current state of HTM alleviates some serious shortcomings of locking,<sup>14</sup> it does so by introducing a significant number of shortcomings of its own. These shortcomings are acknowledged by leaders in the TM community [MS12].<sup>15</sup>

<sup>14</sup> In fairness, it is important to emphasize that locking's shortcomings do have well-known and heavily used engineering solutions, including deadlock detectors [Cor06a], a wealth of data structures that have been adapted to locking, and a long history of augmentation, as discussed in Section 17.3.3. In addition, if locking really were as horrible as a quick skim of many academic papers might reasonably lead one to believe, where did all the large lock-based parallel programs (both FOSS and proprietary) come from, anyway?

<sup>15</sup> In addition, in early 2011, I was invited to deliver a critique of some of the assumptions underlying transactional memory [McK11d]. The audience was surprisingly non-hostile, though perhaps they were

In addition, this is not the whole story. Locking is not normally used by itself, but is instead typically augmented by other synchronization mechanisms, including reference counting, atomic operations, non-blocking data structures, hazard pointers [Mic04, HLM02], and read-copy update (RCU) [MS98a, MAK<sup>+</sup>01, HMBW07, McK12a]. The next section looks at how such augmentation changes the equation.

### 17.3.3 HTM Weaknesses WRT to Locking When Augmented

Practitioners have long used reference counting, atomic operations, non-blocking data structures, hazard pointers, and RCU to avoid some of the shortcomings of locking. For example, deadlock can be avoided in many cases by using reference counts, hazard pointers, or RCU to protect data structures, particularly for read-only critical sections [Mic04, HLM02, DMS<sup>+</sup>12, GMTW08, HMBW07]. These approaches also reduce the need to partition data structures, as was seen in Chapter 10. RCU further provides contention-free wait-free read-side primitives [DMS<sup>+</sup>12]. Adding these considerations to Table 17.1 results in the updated comparison between augmented locking and HTM shown in Table 17.2. A summary of the differences between the two tables is as follows:

1. Use of non-blocking read-side mechanisms alleviates deadlock issues.
2. Read-side mechanisms such as hazard pointers and RCU can operate efficiently on non-partitionable data.
3. Hazard pointers and RCU do not contend with each other or with updaters, allowing excellent performance and scalability for read-mostly workloads.
4. Hazard pointers and RCU provide forward-progress guarantees (lock freedom and wait-freedom, respectively).
5. Privatization operations for hazard pointers and RCU are straightforward.

Of course, it is also possible to augment HTM, as discussed in the next section.

taking it easy on me due to the fact that I was heavily jet-lagged while giving the presentation.

	Locking		Hardware Transactional Memory	
Basic Idea	Allow only one thread at a time to access a given set of objects.			Cause a given operation over a set of objects to execute atomically.
Scope	+ Handles all operations.		+ Handles revocable operations.	- Irrevocable operations force fallback (typically to locking).
Composability	⇓ Limited by deadlock.		⇓ Limited by irrevocable operations, transaction size, and deadlock (assuming lock-based fallback code).	
Scalability & Performance	- Data must be partitionable to avoid lock contention.		- Data must be partitionable to avoid conflicts.	
	⇓ Partitioning must typically be fixed at design time.		+ Dynamic adjustment of partitioning carried out automatically down to cacheline boundaries.	- Partitioning required for fallbacks (less important for rare fallbacks).
	⇓ Locking primitives typically result in expensive cache misses and memory-barrier instructions.		- Transactions begin/end instructions typically do not result in cache misses, but do have memory-ordering consequences.	
	+ Contention effects are focused on acquisition and release, so that the critical section runs at full speed.		- Contention aborts conflicting transactions, even if they have been running for a long time.	
	+ Privatization operations are simple, intuitive, performant, and scalable.		- Privatized data contributes to transaction size.	
	+ Commodity hardware suffices.		- New hardware required (and is starting to become available).	
Hardware Support	+ Performance is insensitive to cache-geometry details.		- Performance depends critically on cache geometry.	
	+ APIs exist, large body of code and experience, debuggers operate naturally.		- APIs emerging, little experience outside of DBMS, breakpoints mid-transaction can be problematic.	
Interaction With Other Mechanisms	+ Long experience of successful interaction.		⇓ Just beginning investigation of interaction.	
Practical Apps	+ Yes.		+ Yes.	
Wide Applicability	+ Yes.		- Jury still out, but likely to win significant use.	

Table 17.1: Comparison of Locking and HTM (“+” is Advantage, “-” is Disadvantage, “⇓” is Strong Disadvantage)

	Locking with RCU or Hazard Pointers		Hardware Transactional Memory	
Basic Idea	Allow only one thread at a time to access a given set of objects.		Cause a given operation over a set of objects to execute atomically.	
Scope	+	Handles all operations.	+	Handles revocable operations.
			-	Irrevocable operations force fallback (typically to locking).
Composability	+	Readers limited only by grace-period-wait operations.	↓	Limited by irrevocable operations, transaction size, and deadlock. (Assuming lock-based fallback code.)
	-	Updaters limited by deadlock. Readers reduce deadlock.		
Scalability & Performance	-	Data must be partitionable to avoid lock contention among updaters.	-	Data must be partitionable to avoid conflicts.
	+	Partitioning not needed for readers.		
	↓	Partitioning for updaters must typically be fixed at design time.	+	Dynamic adjustment of partitioning carried out automatically down to cacheline boundaries.
	+	Partitioning not needed for readers.	-	Partitioning required for fallbacks (less important for rare fallbacks).
	↓	Updater locking primitives typically result in expensive cache misses and memory-barrier instructions.	-	Transactions begin/end instructions typically do not result in cache misses, but do have memory-ordering consequences.
	+	Update-side contention effects are focused on acquisition and release, so that the critical section runs at full speed.	-	Contention aborts conflicting transactions, even if they have been running for a long time.
	+	Readers do not contend with updaters or with each other.	-	
	+	Read-side primitives are typically wait-free with low overhead. (Lock-free for hazard pointers.)	-	Read-only transactions subject to conflicts and rollbacks. No forward-progress guarantees other than those supplied by fallback code.
	+	Privatization operations are simple, intuitive, performant, and scalable when data is visible only to updaters.	-	Privatized data contributes to transaction size.
	-	Privatization operations are expensive (though still intuitive and scalable) for reader-visible data.		
Hardware Support	+	Commodity hardware suffices.	-	New hardware required (and is starting to become available).
	+	Performance is insensitive to cache-geometry details.	-	Performance depends critically on cache geometry.
Software Support	+	APIs exist, large body of code and experience, debuggers operate naturally.	-	APIs emerging, little experience outside of DBMS, breakpoints mid-transaction can be problematic.
Interaction With Other Mechanisms	+	Long experience of successful interaction.	↓	Just beginning investigation of interaction.
Practical Apps	+	Yes.	+	Yes.
Wide Applicability	+	Yes.	-	Jury still out, but likely to win significant use.

Table 17.2: Comparison of Locking (Augmented by RCU or Hazard Pointers) and HTM (“+” is Advantage, “-” is Disadvantage, “↓” is Strong Disadvantage)

### 17.3.4 Where Does HTM Best Fit In?

Although it will likely be some time before HTM's area of applicability can be as crisply delineated as that shown for RCU in Figure 9.45 on page 143, that is no reason not to start moving in that direction.

HTM seems best suited to update-heavy workloads involving relatively small changes to disparate portions of relatively large in-memory data structures running on large multiprocessors, as this meets the size restrictions of current HTM implementations while minimizing the probability of conflicts and attendant aborts and rollbacks. This scenario is also one that is relatively difficult to handle given current synchronization primitives.

Use of locking in conjunction with HTM seems likely to overcome HTM's difficulties with irrevocable operations, while use of RCU or hazard pointers might alleviate HTM's transaction-size limitations for read-only operations that traverse large fractions of the data structure. Current HTM implementations unconditionally abort an update transaction that conflicts with an RCU or hazard-pointer reader, but perhaps future HTM implementations will interoperate more smoothly with these synchronization mechanisms. In the meantime, the probability of an update conflicting with a large RCU or hazard-pointer read-side critical section should be much smaller than the probability of conflicting with the equivalent read-only transaction.<sup>16</sup> Nevertheless, it is quite possible that a steady stream of RCU or hazard-pointer readers might starve updaters due to a corresponding steady stream of conflicts. This vulnerability could be eliminated (perhaps at significant hardware cost and complexity) by giving extra-transactional reads the pre-transaction copy of the memory location being loaded.

The fact that HTM transactions must have fallbacks might in some cases force static partitionability of data structures back onto HTM. This limitation might be alleviated if future HTM implementations provide forward-progress guarantees, which might eliminate the need for fallback code in some cases, which in turn might allow HTM to be used efficiently in situations with higher conflict probabilities.

In short, although HTM is likely to have important uses and applications, it is another tool in the parallel programmer's toolbox, not a replacement for the toolbox in its entirety.

---

<sup>16</sup> It is quite ironic that strictly transactional mechanisms are appearing in shared-memory systems at just about the time that NoSQL databases are relaxing the traditional database-application reliance on strict transactions.

### 17.3.5 Potential Game Changers

Game changers that could greatly increase the need for HTM include the following:

1. Forward-progress guarantees.
2. Transaction-size increases.
3. Improved debugging support.
4. Weak atomicity.

These are expanded upon in the following sections.

#### 17.3.5.1 Forward-Progress Guarantees

As was discussed in Section 17.3.2.4, current HTM implementations lack forward-progress guarantees, which requires that fallback software be available to handle HTM failures. Of course, it is easy to demand guarantees, but not always easy to provide them. In the case of HTM, obstacles to guarantees can include cache size and associativity, TLB size and associativity, transaction duration and interrupt frequency, and scheduler implementation.

Cache size and associativity was discussed in Section 17.3.2.1, along with some research intended to work around current limitations. However, HTM forward-progress guarantees would come with size limits, large though these limits might one day be. So why don't current HTM implementations provide forward-progress guarantees for small transactions, for example, limited to the associativity of the cache? One potential reason might be the need to deal with hardware failure. For example, a failing cache SRAM cell might be handled by deactivating the failing cell, thus reducing the associativity of the cache and therefore also the maximum size of transactions that can be guaranteed forward progress. Given that this would simply decrease the guaranteed transaction size, it seems likely that other reasons are at work. Perhaps providing forward progress guarantees on production-quality hardware is more difficult than one might think, an entirely plausible explanation given the difficulty of making forward-progress guarantees in software. Moving a problem from software to hardware does not necessarily make it easier to solve.

Given a physically tagged and indexed cache, it is not enough for the transaction to fit in the cache. Its address translations must also fit in the TLB. Any forward-progress guarantees must therefore also take TLB size and associativity into account.

Given that interrupts, traps, and exceptions abort transactions in current HTM implementations, it is necessary that the execution duration of a given transaction be shorter than the expected interval between interrupts. No matter how little data a given transaction touches, if it runs too long, it will be aborted. Therefore, any forward-progress guarantees must be conditioned not only on transaction size, but also on transaction duration.

Forward-progress guarantees depend critically on the ability to determine which of several conflicting transactions should be aborted. It is all too easy to imagine an endless series of transactions, each aborting an earlier transaction only to itself be aborted by a later transaction, so that none of the transactions actually commit. The complexity of conflict handling is evidenced by the large number of HTM conflict-resolution policies that have been proposed [ATC<sup>+</sup>11, LS11]. Additional complications are introduced by extra-transactional accesses, as noted by Blundell [BLM06]. It is easy to blame the extra-transactional accesses for all of these problems, but the folly of this line of thinking is easily demonstrated by placing each of the extra-transactional accesses into its own single-access transaction. It is the pattern of accesses that is the issue, not whether or not they happen to be enclosed in a transaction.

Finally, any forward-progress guarantees for transactions also depend on the scheduler, which must let the thread executing the transaction run long enough to successfully commit.

So there are significant obstacles to HTM vendors offering forward-progress guarantees. However, the impact of any of them doing so would be enormous. It would mean that HTM transactions would no longer need software fallbacks, which would mean that HTM could finally deliver on the TM promise of deadlock elimination.

And as of late 2012, the IBM Mainframe announced an HTM implementation that includes *constrained transactions* in addition to the usual best-effort HTM implementation [JSG12]. A constrained transaction starts with the `tbeginC` instruction instead of the `tbegin` instruction that is used for best-effort transactions. Constrained transactions are guaranteed to always complete (eventually), so if a transaction aborts, rather than branching to a fallback path (as is done for best-effort transactions), the hardware instead restarts the transaction at the `tbeginC` instruction.

The Mainframe architects needed to take extreme measures to deliver on this forward-progress guarantee. If a given constrained transaction repeatedly fails, the CPU

might disable branch prediction, force in-order execution, and even disable pipelining. If the repeated failures are due to high contention, the CPU might disable speculative fetches, introduce random delays, and even serialize execution of the conflicting CPUs. “Interesting” forward-progress scenarios involve as few as two CPUs or as many as one hundred CPUs. Perhaps these extreme measures provide some insight as to why other CPUs have thus far refrained from offering constrained transactions.

As the name implies, constrained transactions are in fact severely constrained:

1. The maximum data footprint is four blocks of memory, where each block can be no larger than 32 bytes.
2. The maximum code footprint is 256 bytes.
3. If a given 4K page contains a constrained transaction’s code, then that page may not contain that transaction’s data.
4. The maximum number of assembly instructions that may be executed is 32.
5. Backwards branches are forbidden.

Nevertheless, these constraints support a number of important data structures, including linked lists, stacks, queues, and arrays. Constrained HTM therefore seems likely to become an important tool in the parallel programmer’s toolbox.

### 17.3.5.2 Transaction-Size Increases

Forward-progress guarantees are important, but as we saw, they will be conditional guarantees based on transaction size and duration. It is important to note that even small-sized guarantees will be quite useful. For example, a guarantee of two cache lines is sufficient for a stack, queue, or dequeue. However, larger data structures require larger guarantees, for example, traversing a tree in order requires a guarantee equal to the number of nodes in the tree.

Therefore, increasing the size of the guarantee also increases the usefulness of HTM, thereby increasing the need for CPUs to either provide it or provide good-and-sufficient workarounds.

### 17.3.5.3 Improved Debugging Support

Another inhibitor to transaction size is the need to debug the transactions. The problem with current mechanisms

is that a single-step exception aborts the enclosing transaction. There are a number of workarounds for this issue, including emulating the processor (slow!), substituting STM for HTM (slow and slightly different semantics!), playback techniques using repeated retries to emulate forward progress (strange failure modes!), and full support of debugging HTM transactions (complex!).

Should one of the HTM vendors produce an HTM system that allows straightforward use of classical debugging techniques within transactions, including breakpoints, single stepping, and print statements, this will make HTM much more compelling. Some transactional-memory researchers are starting to recognize this problem as of 2013, with at least one proposal involving hardware-assisted debugging facilities [GKP13]. Of course, this proposal depends on readily available hardware gaining such facilities.

#### 17.3.5.4 Weak Atomicity

Given that HTM is likely to face some sort of size limitations for the foreseeable future, it will be necessary for HTM to interoperate smoothly with other mechanisms. HTM's interoperability with read-mostly mechanisms such as hazard pointers and RCU would be improved if extra-transactional reads did not unconditionally abort transactions with conflicting writes—instead, the read could simply be provided with the pre-transaction value. In this way, hazard pointers and RCU could be used to allow HTM to handle larger data structures and to reduce conflict probabilities.

This is not necessarily simple, however. The most straightforward way of implementing this requires an additional state in each cache line and on the bus, which is a non-trivial added expense. The benefit that goes along with this expense is permitting large-footprint readers without the risk of starving updaters due to continual conflicts.

#### 17.3.6 Conclusions

Although current HTM implementations appear to be poised to deliver real benefits, they also have significant shortcomings. The most significant shortcomings appear to be limited transaction sizes, the need for conflict handling, the need for aborts and rollbacks, the lack of forward-progress guarantees, the inability to handle irrevocable operations, and subtle semantic differences from locking.

Some of these shortcomings might be alleviated in future implementations, but it appears that there will continue to be a strong need to make HTM work well with the many other types of synchronization mechanisms, as noted earlier [MMW07, MMTW10].

In short, current HTM implementations appear to be welcome and useful additions to the parallel programmer's toolbox, and much interesting and challenging work is required to make use of them. However, they cannot be considered to be a magic wand with which to wave away all parallel-programming problems.

## 17.4 Functional Programming for Parallelism

When I took my first-ever functional-programming class in the early 1980s, the professor asserted that the side-effect-free functional-programming style was well-suited to trivial parallelization and analysis. Thirty years later, this assertion remains, but mainstream production use of parallel functional languages is minimal, a state of affairs that might well stem from this professor's additional assertion that programs should neither maintain state nor do I/O. There is niche use of functional languages such as Erlang, and multithreaded support has been added to several other functional languages, but mainstream production usage remains the province of procedural languages such as C, C++, Java, and Fortran (usually augmented with OpenMP, MPI, or, in the case of Fortran, coarrays).

This situation naturally leads to the question “If analysis is the goal, why not transform the procedural language into a functional language before doing the analysis?” There are of course a number of objections to this approach, of which I list but three:

1. Procedural languages often make heavy use of global variables, which can be updated independently by different functions, or, worse yet, by multiple threads. Note that Haskell's *monads* were invented to deal with single-threaded global state, and that multithreaded access to global state requires additional violence to the functional model.
2. Multithreaded procedural languages often use synchronization primitives such as locks, atomic operations, and transactions, which inflict added violence upon the functional model.
3. Procedural languages can *alias* function arguments, for example, by passing a pointer to the same struc-

ture via two different arguments to the same invocation of a given function. This can result in the function unknowingly updating that structure via two different (and possibly overlapping) code sequences, which greatly complicates analysis.

Of course, given the importance of global state, synchronization primitives, and aliasing, clever functional-programming experts have proposed any number of attempts to reconcile the function programming model to them, monads being but one case in point.

Another approach is to compile the parallel procedural program into a functional program, then to use functional-programming tools to analyze the result. But it is possible to do much better than this, given that any real computation is a large finite-state machine with finite input that runs for a finite time interval. This means that any real program can be transformed into an expression, possibly albeit an impractically large one [DHK12].

However, a number of the low-level kernels of parallel algorithms transform into expressions that are small enough to fit easily into the memories of modern computers. If such an expression is coupled with an assertion, checking to see if the assertion would ever fire becomes a satisfiability problem. Even though satisfiability problems are NP-complete, they can often be solved in much less time than would be required to generate the full state space. In addition, the solution time appears to be independent of the underlying memory model, so that algorithms running on weakly ordered systems can be checked just as quickly as they could on sequentially consistent systems [AKT13].

The general approach is to transform the program into single-static-assignment (SSA) form, so that each assignment to a variable creates a separate version of that variable. This applies to assignments from all the active threads, so that the resulting expression embodies all possible executions of the code in question. The addition of an assertion entails asking whether any combination of inputs and initial values can result in the assertion firing, which, as noted above, is exactly the satisfiability problem.

One possible objection is that it does not gracefully handle arbitrary looping constructs. However, in many cases, this can be handled by unrolling the loop a finite number of times. In addition, perhaps some loops will also prove amenable to collapse via inductive methods.

Another possible objection is that spinlocks involve arbitrarily long loops, and any finite unrolling would fail to capture the full behavior of the spinlock. It turns out

that this objection is easily overcome. Instead of modeling a full spinlock, model a trylock that attempts to obtain the lock, and aborts if it fails to immediately do so. The assertion must then be crafted so as to avoid firing in cases where a spinlock aborted due to the lock not being immediately available. Because the logic expression is independent of time, all possible concurrency behaviors will be captured via this approach.

A final objection is that this technique is unlikely to be able to handle a full-sized software artifact such as the millions of lines of code making up the Linux kernel. This is likely the case, but the fact remains that exhaustive validation of each of the much smaller parallel primitives within the Linux kernel would be quite valuable. And in fact the researchers spearheading this approach have applied it to non-trivial real-world code, including the RCU implementation in the Linux kernel (albeit to verify one of the less-profound properties of RCU).

It remains to be seen how widely applicable this technique is, but it is one of the more interesting innovations in the field of formal verification. And it might be more well-received than the traditional advice of writing all programs in functional form.



# Appendix A

## Important Questions

Ask me no questions, and I'll tell you no fibs.

*“She Stoops to Conquer”, Oliver Goldsmith*

The following sections discuss some important questions relating to SMP programming. Each section also shows how to *avoid* having to worry about the corresponding question, which can be extremely important if your goal is to simply get your SMP code working as quickly and painlessly as possible—which is an excellent goal, by the way!

Although the answers to these questions are often quite a bit less intuitive than they would be in a single-threaded setting, with a bit of work, they are not that difficult to understand. If you managed to master recursion, there is nothing in here that should pose an overwhelming challenge.

### A.1 What Does “After” Mean?

“After” is an intuitive, but surprisingly difficult concept. An important non-intuitive issue is that code can be delayed at any point for any amount of time. Consider a producing and a consuming thread that communicate using a global struct with a timestamp “t” and integer fields “a”, “b”, and “c”. The producer loops recording the current time (in seconds since 1970 in decimal), then updating the values of “a”, “b”, and “c”, as shown in Figure A.1. The consumer code loops, also recording the current time, but also copying the producer’s timestamp along with the fields “a”, “b”, and “c”, as shown in Figure A.2. At the end of the run, the consumer outputs a list of anomalous recordings, e.g., where time has appeared to go backwards.

**Quick Quiz A.1:** What SMP coding errors can you see in these examples? See `time.c` for full code. ■

```
1 /* WARNING: BUGGY CODE. */
2 void *producer(void *ignored)
3 {
4     int i = 0;
5
6     producer_ready = 1;
7     while (!goflag)
8         sched_yield();
9     while (goflag) {
10         ss.t = dgettimeofday();
11         ss.a = ss.c + 1;
12         ss.b = ss.a + 1;
13         ss.c = ss.b + 1;
14         i++;
15     }
16     printf("producer exiting: %d samples\n", i);
17     producer_done = 1;
18     return (NULL);
19 }
```

Figure A.1: “After” Producer Function

One might intuitively expect that the difference between the producer and consumer timestamps would be quite small, as it should not take much time for the producer to record the timestamps or the values. An excerpt of some sample output on a dual-core 1GHz x86 is shown in Table A.1. Here, the “seq” column is the number of times through the loop, the “time” column is the time of the anomaly in seconds, the “delta” column is the number of seconds the consumer’s timestamp follows that of the producer (where a negative value indicates that the consumer has collected its timestamp before the producer did), and the columns labelled “a”, “b”, and “c” show the amount that these variables increased since the prior snapshot collected by the consumer.

Why is time going backwards? The number in parentheses is the difference in microseconds, with a large number exceeding 10 microseconds, and one exceeding even 100 microseconds! Please note that this CPU can potentially execute more than 100,000 instructions in that time.

One possible reason is given by the following sequence

```

1 /* WARNING: BUGGY CODE. */
2 void *consumer(void *ignored)
3 {
4     struct snapshot_consumer curssc;
5     int i = 0;
6     int j = 0;
7
8     consumer_ready = 1;
9     while (ss.t == 0.0) {
10         sched_yield();
11     }
12     while (goflag) {
13         curssc.tc = dgettimeofday();
14         curssc.t = ss.t;
15         curssc.a = ss.a;
16         curssc.b = ss.b;
17         curssc.c = ss.c;
18         curssc.sequence = curseq;
19         curssc.iserror = 0;
20         if ((curssc.t > curssc.tc) ||
21             modgreater(ssc[i].a, curssc.a) ||
22             modgreater(ssc[i].b, curssc.b) ||
23             modgreater(ssc[i].c, curssc.c) ||
24             modgreater(curssc.a, ssc[i].a + maxdelta) ||
25             modgreater(curssc.b, ssc[i].b + maxdelta) ||
26             modgreater(curssc.c, ssc[i].c + maxdelta)) {
27             i++;
28             curssc.iserror = 1;
29         } else if (ssc[i].iserror)
30             i++;
31         ssc[i] = curssc;
32         curseq++;
33         if (i + 1 >= NSNAPS)
34             break;
35     }
36     printf("consumer exited, collected %d items of %d\n",
37           i, curseq);
38     if (ssc[0].iserror)
39         printf("%0/6d: %.6f %.6f (%.3f) %d %d %d\n",
40               ssc[0].sequence, ssc[j].t, ssc[j].tc,
41               (ssc[j].tc - ssc[j].t) * 1000000,
42               ssc[j].a, ssc[j].b, ssc[j].c);
43     for (j = 0; j <= i; j++)
44         if (ssc[j].iserror)
45             printf("%d: %.6f (%.3f) %d %d %d\n",
46                   ssc[j].sequence,
47                   ssc[j].t, (ssc[j].tc - ssc[j].t) * 1000000,
48                   ssc[j].a - ssc[j - 1].a,
49                   ssc[j].b - ssc[j - 1].b,
50                   ssc[j].c - ssc[j - 1].c);
51     consumer_done = 1;
52 }

```

Figure A.2: “After” Consumer Function

seq	time (seconds)	delta	a	b	c
17563:	1152396.251585	(-16.928)	27	27	27
18004:	1152396.252581	(-12.875)	24	24	24
18163:	1152396.252955	(-19.073)	18	18	18
18765:	1152396.254449	(-148.773)	216	216	216
19863:	1152396.256960	(-6.914)	18	18	18
21644:	1152396.260959	(-5.960)	18	18	18
23408:	1152396.264957	(-20.027)	15	15	15

Table A.1: “After” Program Sample Output

of events:

1. Consumer obtains timestamp (Figure A.2, line 13).
2. Consumer is preempted.
3. An arbitrary amount of time passes.
4. Producer obtains timestamp (Figure A.1, line 10).
5. Consumer starts running again, and picks up the producer’s timestamp (Figure A.2, line 14).

In this scenario, the producer’s timestamp might be an arbitrary amount of time after the consumer’s timestamp.

How do you avoid agonizing over the meaning of “after” in your SMP code?

Simply use SMP primitives as designed.

In this example, the easiest fix is to use locking, for example, acquire a lock in the producer before line 10 in Figure A.1 and in the consumer before line 13 in Figure A.2. This lock must also be released after line 13 in Figure A.1 and after line 17 in Figure A.2. These locks cause the code segments in line 10-13 of Figure A.1 and in line 13-17 of Figure A.2 to *exclude* each other, in other words, to run atomically with respect to each other. This is represented in Figure A.3: the locking prevents any of the boxes of code from overlapping in time, so that the consumer’s timestamp must be collected after the prior producer’s timestamp. The segments of code in each box in this figure are termed “critical sections”; only one such critical section may be executing at a given time.

This addition of locking results in output as shown in Table A.2. Here there are no instances of time going backwards, instead, there are only cases with more than 1,000 counts difference between consecutive reads by the consumer.

seq	time (seconds)	delta	a	b	c
58597:	1156521.556296	(3.815)	1485	1485	1485
403927:	1156523.446636	(2.146)	2583	2583	2583

Table A.2: Locked “After” Program Sample Output

**Quick Quiz A.2:** How could there be such a large gap between successive consumer reads? See `timelocked.c` for full code. ■

In summary, if you acquire an exclusive lock, you *know* that anything you do while holding that lock will appear to happen after anything done by any prior holder of that lock. No need to worry about which CPU did or did not execute a memory barrier, no need to worry about the CPU or compiler reordering operations—life is simple.

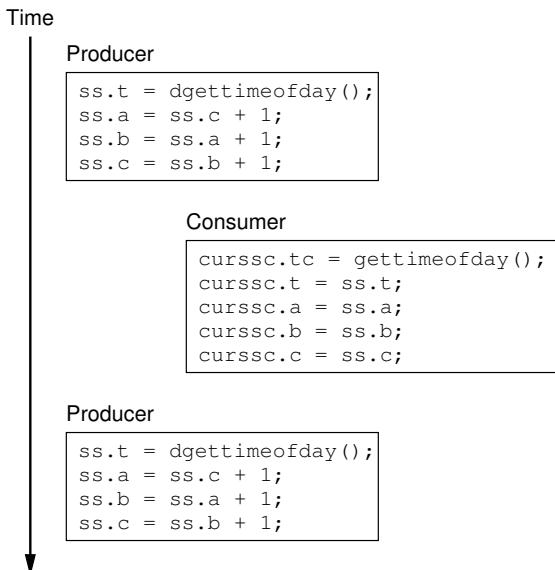


Figure A.3: Effect of Locking on Snapshot Collection

Of course, the fact that this locking prevents these two pieces of code from running concurrently might limit the program’s ability to gain increased performance on multiprocessors, possibly resulting in a “safe but slow” situation. Chapter 6 describes ways of gaining performance and scalability in many situations.

However, in most cases, if you find yourself worrying about what happens before or after a given piece of code, you should take this as a hint to make better use of the standard primitives. Let these primitives do the worrying for you.

## A.2 What is the Difference Between “Concurrent” and “Parallel”?

From a classic computing perspective, “concurrent” and “parallel” are clearly synonyms. However, this has not stopped many people from drawing distinctions between the two, and it turns out that these distinctions can be understood from a couple of different perspectives.

The first perspective treats “parallel” as an abbreviation for “data parallel”, and treats “concurrent” as pretty much everything else. From this perspective, in parallel computing, each partition of the overall problem can proceed completely independently, with no communication with other partitions. In this case, little or no coordination among partitions is required. In contrast, concurrent

computing might well have tight interdependencies, in the form of contended locks, transactions, or other synchronization mechanisms.

**Quick Quiz A.3:** Suppose a portion of a program uses RCU read-side primitives as its only synchronization mechanism. Is this parallelism or concurrency? ■

This of course begs the question of why such a distinction matters, which brings us to the second perspective, that of the underlying scheduler. Schedulers come in a wide range of complexities and capabilities, and as a rough rule of thumb, the more tightly and irregularly a set of parallel processes communicate, the higher the level of sophistication is required from the scheduler. As such, parallel computing’s avoidance of interdependencies means that parallel-computing programs run well on the least-capable schedulers. In fact, a pure parallel-computing program can run successfully after being arbitrarily subdivided and interleaved onto a uniprocessor.<sup>1</sup> In contrast, concurrent-computing programs might well require extreme subtlety on the part of the scheduler.

One could argue that we should simply demand a reasonable level of competence from the scheduler, so that we could simply ignore any distinctions between parallelism and concurrency. Although this is often a good strategy, there are important situations where efficiency, performance, and scalability concerns sharply limit the level of competence that the scheduler can reasonably offer. One important example is when the scheduler is implemented in hardware, as it often is in SIMD units or GPGPUs. Another example is a workload where the units of work are quite short, so that even a software-based scheduler must make hard choices between subtlety on the one hand and efficiency on the other.

Now, this second perspective can be thought of as making the workload match the available scheduler, with parallel workloads able to operate on a simple scheduler and concurrent workloads requiring more sophisticated schedulers.

Unfortunately, this perspective does not always align with the dependency-based distinction put forth by the first perspective. For example, a highly interdependent lock-based workload with one thread per CPU can make do with a trivial scheduler because no scheduler decisions are required. In fact, some workloads of this type can even be run one after another on a sequential machine. Therefore, such a workload would be labeled “concurrent” by the first perspective and “parallel” by many taking the

<sup>1</sup> Yes, this does mean that parallel-computing programs are best-suited for sequential execution. Why did you ask?

second perspective.

**Quick Quiz A.4:** In what part of the second (scheduler-based) perspective would the lock-based single-thread-per-CPU workload be considered “concurrent”? ■

Which is just fine. No rule that humankind writes carries any weight against objective reality, including the rule dividing multiprocessor programs into categories such as “concurrent” and “parallel”.

This categorization failure does not mean such rules are useless, but rather that you should take on a suitably skeptical frame of mind when attempting to apply them to new situations. As always, use such rules where they apply and ignore them otherwise.

In fact, it is likely that new categories will arise in addition to parallel, concurrent, map-reduce, task-based, and so on. Some will stand the test of time, but good luck guessing which!

### A.3 What Time Is It?

value read out, for example, to convert it to the desired format, to apply network time protocol (NTP) adjustments, and so on. So does the time eventually returned correspond to the beginning of the resulting time interval, the end, or somewhere in between?

Worse yet, the thread reading the time might be interrupted or preempted. Furthermore, there will likely be some computation between reading out the time and the actual use of the time that has been read out. Both of these possibilities further extend the interval of uncertainty.

One approach is to read the time twice, and take the arithmetic mean of the two readings, perhaps one on each side of the operation being timestamped. The difference between the two readings is then a measure of uncertainty of the time at which the intervening operation occurred.

Of course, in many cases, the exact time is not necessary. For example, when printing the time for the benefit of a human user, we can rely on slow human reflexes to render internal hardware and software delays irrelevant. Similarly, if a server needs to timestamp the response to a client, any time between the reception of the request and the transmission of the response will do equally well.

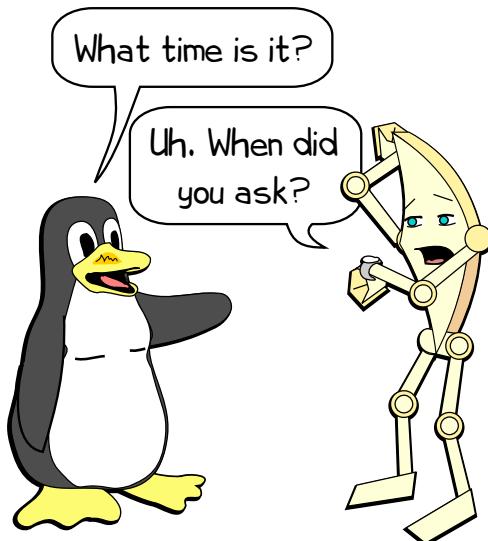


Figure A.4: What Time Is It?

A key issue with timekeeping on multicore computer systems is illustrated by Figure A.4. One problem is that it takes time to read out the time. An instruction might read from a hardware clock, and might have to go off-core (or worse yet, off-socket) to complete this read operation. It might also be necessary to do some computation on the

## Appendix B

# Synchronization Primitives

All but the simplest parallel programs require synchronization primitives. This appendix gives a quick overview of a set of primitives based loosely on those in the Linux kernel.

Why Linux? Because it is one of the well-known, largest, and easily obtained bodies of parallel code available. We believe that reading code is, if anything, more important to learning than is writing code, so by using examples similar to real code in the Linux kernel, we are enabling you to use Linux to continue your learning as you progress beyond the confines of this book.

Why based loosely rather than following the Linux kernel API exactly? First, the Linux API changes with time, so any attempt to track it exactly would likely end in total frustration for all involved. Second, many of the members of the Linux kernel API are specialized for use in a production-quality operating-system kernel. This specialization introduces complexities that, though absolutely necessary in the Linux kernel itself, are often more trouble than they are worth in the “toy” programs that we will be using to demonstrate SMP and realtime design principles and practices. For example, properly checking for error conditions such as memory exhaustion is a “must” in the Linux kernel, however, in “toy” programs it is perfectly acceptable to simply `abort()` the program, correct the problem, and rerun.

Finally, it should be possible to implement a trivial mapping layer between this API and most production-level APIs. A `pthreads` implementation is available (`CodeSamples/api-pthreads/api-pthreads.h`), and a Linux-kernel-module API would not be difficult to create.

**Quick Quiz B.1:** Give an example of a parallel program that could be written without synchronization primitives. ■

The following sections describe commonly used classes

of synchronization primitives.

Section B.1 covers organization/initialization primitives; Section B.2 presents thread creation, destruction, and control primitives; Section B.3 presents locking primitives; Section B.4 presents per-thread and per-CPU variable primitives; and Section B.5 gives an overview of the relative performance of the various primitives.

## B.1 Organization and Initialization

### B.1.1 `smp_init()`:

You must invoke `smp_init()` before invoking any other primitives.

## B.2 Thread Creation, Destruction, and Control

This API focuses on “threads”, which are a locus of control.<sup>1</sup> Each such thread has an identifier of type `thread_id_t`, and no two threads running at a given time will have the same identifier. Threads share everything except for per-thread local state,<sup>2</sup> which includes program counter and stack.

The thread API is shown in Figure B.1, and members are described in the following sections.

### B.2.1 `create_thread()`

The `create_thread()` primitive creates a new thread, starting the new thread’s execution at the function

<sup>1</sup> There are many other names for similar software constructs, including “process”, “task”, “fiber”, “event”, and so on. Similar design principles apply to all of them.

<sup>2</sup> How is that for a circular definition?

```

int smp_thread_id(void)
thread_id_t create_thread(void *(*func)(void *), void *arg)
for_each_thread(t)
for_each_running_thread(t)
void *wait_thread(thread_id_t tid)
void wait_all_threads(void)

```

Figure B.1: Thread API

`func` specified by `create_thread()`'s first argument, and passing it the argument specified by `create_thread()`'s second argument. This newly created thread will terminate when it returns from the starting function specified by `func`. The `create_thread()` primitive returns the `thread_id_t` corresponding to the newly created child thread.

This primitive will abort the program if more than `NR_THREADS` threads are created, counting the one implicitly created by running the program. `NR_THREADS` is a compile-time constant that may be modified, though some systems may have an upper bound for the allowable number of threads.

## B.2.2 `smp_thread_id()`

Because the `thread_id_t` returned from `create_thread()` is system-dependent, the `smp_thread_id()` primitive returns a thread index corresponding to the thread making the request. This index is guaranteed to be less than the maximum number of threads that have been in existence since the program started, and is therefore useful for bitmasks, array indices, and the like.

## B.2.3 `for_each_thread()`

The `for_each_thread()` macro loops through all threads that exist, including all threads that *would* exist if created. This macro is useful for handling per-thread variables as will be seen in Section B.4.

## B.2.4 `for_each_running_thread()`

The `for_each_running_thread()` macro loops through only those threads that currently exist. It is the caller's responsibility to synchronize with thread creation and deletion if required.

## B.2.5 `wait_thread()`

The `wait_thread()` primitive waits for completion of the thread specified by the `thread_id_t` passed to

it. This in no way interferes with the execution of the specified thread; instead, it merely waits for it. Note that `wait_thread()` returns the value that was returned by the corresponding thread.

## B.2.6 `wait_all_threads()`

The `wait_all_threads()` primitive waits for completion of all currently running threads. It is the caller's responsibility to synchronize with thread creation and deletion if required. However, this primitive is normally used to clean up at the end of a run, so such synchronization is normally not needed.

## B.2.7 Example Usage

Figure B.2 shows an example hello-world-like child thread. As noted earlier, each thread is allocated its own stack, so each thread has its own private `arg` argument and `myarg` variable. Each child simply prints its argument and its `smp_thread_id()` before exiting. Note that the `return` statement on line 7 terminates the thread, returning a `NULL` to whoever invokes `wait_thread()` on this thread.

```

1 void *thread_test(void *arg)
2 {
3     int myarg = (int)arg;
4
5     printf("child thread %d: smp_thread_id() = %d\n",
6           myarg, smp_thread_id());
7     return NULL;
8 }

```

Figure B.2: Example Child Thread

The parent program is shown in Figure B.3. It invokes `smp_init()` to initialize the threading system on line 6, parses arguments on lines 7-14, and announces its presence on line 15. It creates the specified number of child threads on lines 16-17, and waits for them to complete on line 18. Note that `wait_all_threads()` discards the threads return values, as in this case they are all `NULL`, which is not very interesting.

```

1 int main(int argc, char *argv[])
2 {
3     int i;
4     int nkids = 1;
5
6     smp_init();
7     if (argc > 1) {
8         nkids = strtoul(argv[1], NULL, 0);
9         if (nkids > NR_THREADS) {
10             fprintf(stderr, "nkids=%d too big, max=%d\n",
11                     nkids, NR_THREADS);
12             usage(argv[0]);
13         }
14     }
15     printf("Parent spawning %d threads.\n", nkids);
16     for (i = 0; i < nkids; i++)
17         create_thread(thread_test, (void *)i);
18     wait_all_threads();
19     printf("All threads completed.\n", nkids);
20     exit(0);
21 }
```

Figure B.3: Example Parent Thread

## B.3 Locking

The locking API is shown in Figure B.4, each API element being described in the following sections.

```

void spin_lock_init(spinlock_t *sp);
void spin_lock(spinlock_t *sp);
int spin_trylock(spinlock_t *sp);
void spin_unlock(spinlock_t *sp);
```

Figure B.4: Locking API

### B.3.1 spin\_lock\_init()

The `spin_lock_init()` primitive initializes the specified `spinlock_t` variable, and must be invoked before this variable is passed to any other spinlock primitive.

### B.3.2 spin\_lock()

The `spin_lock()` primitive acquires the specified spinlock, if necessary, waiting until the spinlock becomes available. In some environments, such as pthreads, this waiting will involve “spinning”, while in others, such as the Linux kernel, it will involve blocking.

The key point is that only one thread may hold a spinlock at any given time.

### B.3.3 spin\_trylock()

The `spin_trylock()` primitive acquires the specified spinlock, but only if it is immediately available. It returns

`true` if it was able to acquire the spinlock and `false` otherwise.

### B.3.4 spin\_unlock()

The `spin_unlock()` primitive releases the specified spinlock, allowing other threads to acquire it.

## B.3.5 Example Usage

A spinlock named `mutex` may be used to protect a variable `counter` as follows:

```

spin_lock(&mutex);
counter++;
spin_unlock(&mutex);
```

**Quick Quiz B.2:** What problems could occur if the variable `counter` were incremented without the protection of `mutex`? ■

However, the `spin_lock()` and `spin_unlock()` primitives do have performance consequences, as will be seen in Section B.5.

## B.4 Per-Thread Variables

Figure B.5 shows the per-thread-variable API. This API provides the per-thread equivalent of global variables. Although this API is, strictly speaking, not necessary, it can greatly simplify coding.

```

DEFINE_PER_THREAD(type, name)
DECLARE_PER_THREAD(type, name)
per_thread(name, thread)
__get_thread_var(name)
init_per_thread(name, v)
```

Figure B.5: Per-Thread-Variable API

**Quick Quiz B.3:** How could you work around the lack of a per-thread-variable API on systems that do not provide it? ■

### B.4.1 DEFINE\_PER\_THREAD()

The `DEFINE_PER_THREAD()` primitive defines a per-thread variable. Unfortunately, it is not possible to provide an initializer in the way permitted by the Linux kernel’s `DEFINE_PER_THREAD()` primitive, but there is an `init_per_thread()` primitive that permits easy runtime initialization.

### B.4.2 `DECLARE_PER_THREAD()`

The `DECLARE_PER_THREAD()` primitive is a declaration in the C sense, as opposed to a definition. Thus, a `DECLARE_PER_THREAD()` primitive may be used to access a per-thread variable defined in some other file.

### B.4.3 `per_thread()`

The `per_thread()` primitive accesses the specified thread's variable.

### B.4.4 `__get_thread_var()`

The `__get_thread_var()` primitive accesses the current thread's variable.

### B.4.5 `init_per_thread()`

The `init_per_thread()` primitive sets all threads' instances of the specified variable to the specified value.

### B.4.6 Usage Example

Suppose that we have a counter that is incremented very frequently but read out quite rarely. As will become clear in Section B.5, it is helpful to implement such a counter using a per-thread variable. Such a variable can be defined as follows:

```
DEFINE_PER_THREAD(int, counter);
```

The counter must be initialized as follows:

```
init_per_thread(counter, 0);
```

A thread can increment its instance of this counter as follows:

```
__get_thread_var(counter)++;
```

The value of the counter is then the sum of its instances. A snapshot of the value of the counter can thus be collected as follows:

```
for_each_thread(i)
    sum += per_thread(counter, i);
```

Again, it is possible to gain a similar effect using other mechanisms, but per-thread variables combine convenience and high performance.

## B.5 Performance

It is instructive to compare the performance of the locked increment shown in Section B.3 to that of per-thread variables (see Section B.4), as well as to conventional increment (as in “`counter++`”).

The difference in performance is quite large, to put it mildly. The purpose of this book is to help you write SMP programs, perhaps with realtime response, while avoiding such performance pitfalls. The next section starts this process by describing some of the reasons for this performance shortfall.

## Appendix C

# Why Memory Barriers?

그래서 무엇이 CPU 설계자들을 불쌍하고 의심할 줄 모르는 SMP 소프트웨어 설계자들에게 메모리 배리어를 주게 만들었을까요?

한마디로, 메모리 참조 순서 재배치는 성능을 훨씬 좋게 만들고, 따라서 올바른 동작 여부가 메모리 참조 순서에 의존적인 동기화와 같은 작업에는 순서를 강제하기 위해 메모리 배리어가 필요해졌습니다.

이 질문에 더 자세한 답변을 얻기 위해선 어떻게 CPU 캐시들이 동작하는지, 특히 캐시가 정말 잘 동작하게 하기 위해 필요한게 무엇인지에 대한 깊은 이해가 필요합니다. 다음의 섹션들은:

1. 캐시의 구조를 보이고,
2. 캐시 일관성 프로토콜이 어떻게 CPU 들이 메모리의 각 위치의 값들에 대해 합의하며, 마지막으로,
3. 어떻게 스토어 베퍼들과 인밸리데이트 큐들이 캐시와 캐시 일관성 프로토콜이 높은 성능을 얻을 수 있게 돋는지 알아봅니다.

우린 메모리 배리어들이 좋은 성능과 확장성을 위한 필 요약이고, CPU 들이 그들 사이의 접합부보다도, 그들이 접근하려 시도하는 메모리 보다도 훨씬 빠르다는 사실로부터 기인했음을 보게 될 것입니다.

### C.1 Cache Structure

현대의 CPU 들은 현대의 메모리 시스템들보다 훨씬 빠릅니다. 2006 년의 CPU 는 나노세컨드당 열개의 인스트럭션들을 수행할 수 있습니다만, 메인 메모리에서 데이터 아이템 하나를 가져오는데엔 수십 나노세컨드를 필요로 할겁니다. 이 속도의 간극 — 100 배가 넘는 — 이 현대 CPU 에서 볼 수 있는 수 메가바이트의 캐시를 있게 했습니다. 이런 캐시들은 Figure C.1 에 보여졌듯,

CPU 들과 연관되어지고 수 사이클만에 접근될 수 있습니다.<sup>1</sup>

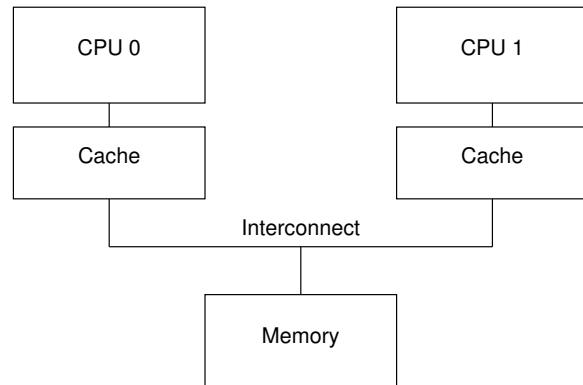


Figure C.1: Modern Computer System Cache Structure

CPU 의 캐시와 메모리 사이의 데이터 흐름은 “캐시 라인” 이라 불리는, 일반적으로 16 과 256 사이의 2의 거듭제곱 바이트 크기인, 고정된 길이의 블록 단위로 이루어집니다. 한 데이터 아이템이 한 CPU 에 의해 처음 액세스 되면, 그 아이템은 해당 CPU 의 캐시에 없을 것이고, 이는 곧 “캐시 미스” (또는, 보다 분명히 말하면, “스타트업” 또는 “웜업” 캐시 미스) 를 의미합니다. 이 캐시 미스는 CPU 는 해당 아이템이 메모리로부터 얻어져 오는 동안 수백 사이클을 기다려야 (또는 “스톨” 되어야) 함을 의미합니다. 하지만, 해당 아이템은 해당 CPU 의 캐시 위에 로드될 것이고, 따라서 다음의 액세스는 해당 아이템을 캐시에서 찾아낼 것이고, 따라서 최대 속도로 처리될 것입니다.

<sup>1</sup> CPU 에 가깝게 작고 한 사이클의 액세스 타임을 갖는 1단계 캐시를, 그 다음엔 더 크고, 약 10 사이클 정도의 긴 액세스 타임을 갖는 2단계 캐시를 두는 식으로 여러 단계의 캐시를 사용하는건 표준적인 일입니다. 고성능 CPU 는 종종 세단계 또는 네단계까지도 캐시를 둡니다.

	Way 0	Way 1
0x0	0x12345000	
0x1	0x12345100	
0x2	0x12345200	
0x3	0x12345300	
0x4	0x12345400	
0x5	0x12345500	
0x6	0x12345600	
0x7	0x12345700	
0x8	0x12345800	
0x9	0x12345900	
0xA	0x12345A00	
0xB	0x12345B00	
0xC	0x12345C00	
0xD	0x12345D00	
0xE	0x12345E00	0x43210E00
0xF		

Figure C.2: CPU Cache Structure

시간이 지난 후, 이 CPU의 캐시는 꽉 찰 것이고, 이후의 미스들은 새로 가져온 아이템들을 위한 공간을 만들기 위해 캐시로부터 아이템을 빼울 것을 필요로 할 수 있습니다. 그런 캐시 미스는 캐시의 제한된 용량으로 인해 발생하기 때문에 “용량 미스”라고 불리웁니다. 하지만, 대부분의 캐시들은 아직 용량이 꽉 차지 않았다 해도 새 아이템의 공간을 만들기 위해 오래된 아이템을 비우도록 강제되기도 합니다. 이는 커다란 캐시들은 Figure C.2 체이닝 없이 고정된 크기의 해시 버켓 (CPU 설계자들이 부르는 용어로는 “set”)들을 사용하는 하드웨어 해시 테이블로 구현되어 있기 때문입니다.

이 캐시는 16개의 “set”들과 두개의 “way”를 가져서 총 32개의 “라인”을 가지며, 각 엔트리는 256 바이트의 “캐시 라인” 하나를 담는, 256 바이트 정렬 블록의 메모리입니다. 이 캐시 라인 크기는 좀 작지만, 16진수 계산을 훨씬 간단하게 해줄 겁니다. 하드웨어 용어로, 이것은 two-way set-associative 캐시라고 불리우며, 16개의 버켓을 가지고, 각 버켓은 최대 두개의 원소를 가질 수 있는 해시 체인인 소프트웨어 해시 테이블로 비유될 수 있습니다. 사이즈 (이 경우 32 개의 캐시 라인들) 와 associativity (이 경우 2)는 함께 캐시의 “기하도형적 배열 (geometry)”이라 불립니다. 이 캐시는 하드웨어로 구현되었기 때문에, 해시 함수는 엄청 간단합니다: 메모리 어드레스에서 네개의 비트를 뽑아냅니다.

Figure C.2에서 각 박스는 256 바이트 캐시 라인을 담는 캐시 엔트리를 나타냅니다. 하지만, 캐시 엔트리는 그림의 빈 박스처럼 비어있을 수도 있습니다. 그 외의 박스들은 각 엔트리가 담고 있는 캐시 라인의 메모리 주소들을 표시하고 있습니다. 캐시 라인들은 256 바이트로 정렬되어야 하기 때문에, 각 주소의 하위 8 비트는 0입니다, 그리고 하드웨어 해시 함수는 그 다음 4개 상위 비트를 해시 라인 넘버로 매치시킵니다.

그림에 그려진 상황은 프로그램의 코드가 메모리 주소로 0x43210E00부터 0x43210EFF 사이에 위치하고, 이 프로그램이 0x12345000부터 0x12345EFF 까지의 데이터를 순차적으로 접근했다면 나타날 것입니다. 이 프로그램이 이제 0x12345F00을 접근하려 한다고 생각해 봅시다. 이 위치는 0xF 열로 해시되고, 이 라인의 두 way는 모두 비어있으므로, 이로 인한 256 바이트 라인은 캐시에 들어올 수 있습니다. 만약 프로그램이 0x1233000 위치를 액세스 하려 한다면, 0x0 열로 해시되고, 이로 인한 256 바이트 캐시 라인은 way 1에 들어올 수 있습니다. 하지만, 만약 프로그램이 0x1233E00 위치에 액세스 한다면, 0xE 열로 해시되는데, 여기 존재하는 것들 중 하나는 새로 들어올 캐시 라인을 위한 공간을 만들기 위해 비워져야 합니다. 만약 이렇게 비워진 캐시 라인이 나중에 액세스 된다면, 캐시 미스가 날겁니다. 그러한 캐시 미스를 “associativity miss”라고 합니다.

지금까지는 CPU가 데이터 아이템을 읽는 경우만 생각해봤습니다. 쓰기를 하면 어떻게 될까요? 주어진 데이터 아이템의 값에 대해 모든 CPU가 동의를 하는 것이 중요하기에, CPU는 어떤 데이터 아이템에 값을 쓰기 전에, 먼저 그 아이템을 다른 CPU의 캐시에서 삭제하거나, “무효화 (invalidate)” 시켜야만 합니다. 무효화 작업이 완료되면, 이 CPU는 안전하게 해당 데이터 아이템을 수정할 수 있습니다. 만약 해당 데이터 아이템이 이 CPU의 캐시에 존재했다면, 그러나 읽기 전용이었다면, 이 작업은 “write miss”라고 합니다. CPU가 주어진 데이터 아이템을 다른 CPU의 캐시들로부터 무효화시키는데 성공하면, 이 CPU는 해당 데이터 아이템을 반복적으로 쓸 수 (그리고 읽을 수도) 있습니다.

나중에, 다른 CPU가 해당 데이터 아이템에 접근하려 하면, 이번엔 첫번째 CPU가 그 아이템에 쓰기를 하려고 그 아이템을 무효화 시켰기 때문에 캐시 미스가 납니다. 이런 캐시 미스는 일반적으로 일부 CPU들이 데이터 아이템을 커뮤니케이션에 사용하려 해서 (예를 들어, 락은 CPU 들 사이에서 상호 배제적 알고리즘을 위한 커뮤니케이션에 사용되는 데이터 아이템입니다) 발생하기 때문에, “커뮤니케이션 미스”라고 합니다.

분명히, 모든 CPU들이 해당 데이터에 일관된 시야를 유지하도록 보장하는데 많은 주의를 기울여야만 합니다. 이 데이터 가져오기, 무효화 하기, 쓰기 작업을 통해, 데이터를 잃어버리거나 (더 나쁘게도) 다른 CPU들이 같은 데이터 아이템에 대해 각자의 캐시에 다른 값을 갖게 되는 경우를 상상해 볼 수 있습니다. 이런 문제는 다음 섹션에서 다루는 “캐시 일관성 프로토콜”에 의해 방지됩니다.

## C.2 Cache-Coherence Protocols

캐시 일관성 프로토콜은 비일관적인 상황이나 데이터 유실을 막기 위해 캐시 라인 상태를 관리합니다. 이런 프로토콜은 열개 이상의 상태를 가져서 매우 복잡할 수 있습니다만,<sup>2</sup> 우리의 목적을 위해서는 MESI 캐시 일관성 프로토콜의 네가지 상태에 대해서만 신경쓰면 됩니다.

### C.2.1 MESI States

MESI 는 한 캐시 라인이 이 프로토콜을 통해 가질 수 있는 네가지 상태인 “modified”, “exclusive”, “shared”, 그리고 “invalid” 의 약자입니다. 따라서 이 프로토콜을 사용하는 캐시는 캐시라인마다 해당 라인의 물리 주소와 데이터 이외에도 두 비트의 상태 “tag” 를 갖습니다.

“modified” 상태의 라인은 연관된 CPU 가 최근에 메모리 스토어를 했고, 연관된 메모리는 다른 CPU 의 캐시에 존재하지 않음이 보장됩니다. 따라서 “modified” 상태의 캐시 라인들은 해당 CPU 에 의해 “소유된 상태” 라고도 이야기 합니다. 이 캐시는 최신 상태의 데이터 카피만을 가지고 있으므로, 이 캐시는 메모리의 예전 데이터를 최신 데이터로 갱신하거나 다른 캐시에게 넘기거나 할 의무를 가지고 있으며, 그 의무는 이 라인이 다른 데이터를 가지게 되기 전에 반드시 수행되어야 합니다.

“exclusive” 상태는 “modified” 상태와 유사합니다만, 해당 캐시 라인은 연관된 CPU 에 의해 수정되지 않은 상태라는 점이 유일한 차이점으로, 메모리에 있는 캐시 라인의 데이터의 복사본이 최신 버전이란 뜻입니다. 하지만, CPU 는 다른 CPU 의 눈치를 보지 않고 언제든 이 라인에 언제든 스토어를 할 수 있으므로, “exclusive” 상태의 라인은 연관된 CPU 에 소유되어 있다고 이야기 할 수 있습니다. 그렇다면 하나, 메모리에 있는 값이 최신 상태이므로, 이 캐시는 데이터를 메모리에 다시 돌려넣거나 다른 CPU 에게 넘기지 않고 버릴 수 있습니다.

“shared” 상태의 라인은 적어도 한개의 다른 CPU 의 캐시에는 복사되어 있으며, 따라서 이 PU 는 먼저 다른 CPU 에게 이야기를 하지 않고서는 해당 라인에 스토어를 할 수 없습니다. “exclusive” 상태처럼, 메모리에 있는 값은 최신 버전이므로, 이 캐시는 메모리에 값을 다시 돌려놓거나 다른 CPU 에게 넘기지 않고 그 데이터를 버릴 수 있습니다.

“invalid” 상태의 라인은 비어있는데, 달리 말하자면, 아무 값도 들고 있지 않습니다. 새로운 데이터는 캐시에 들어올 때, 가능하다면 “invalid” 상태의 캐시 라인에

위치합니다. 다른 상태에 있는 라인을 교체하는 것은 교체된 라인이 미래에 다시 참조될 때 비싼 캐시 미스가 발생할 수 있기 때문에 이런 방법이 선호됩니다.

캐시 라인의 데이터에 대해 모든 CPU 가 일관적인 뷰를 유지해야 하기 때문에, 이 캐시 일관성 프로토콜은 시스템 사이의 캐시 라인의 이동을 조정하기 위해 메세지를 제공합니다.

### C.2.2 MESI Protocol Messages

앞 섹션에서 이야기한 많은 작업들은 CPU 간의 통신을 필요로 합니다. 만약 CPU 들이 하나의 공유된 버스만을 사용한다면, 다음과 같은 메세지를 만으로도 충분합니다:

- Read: “Read” 메세지는 읽혀질 캐시 라인의 물리 주소를 담습니다.
- Read Response: “Read response” 메세지는 앞의 “read” 메세지에서 요청받은 데이터를 담습니다. 이 “read response” 메세지는 메모리에서 또는 캐시들 중 하나에서 얻어와질 수도 있습니다. 예를 들어, 캐시들 가운데 하나가 현재 필요로 하는 데이터를 “modified” 상태로 가지고 있다면, 그 캐시가 “read response” 메세지를 보내야 합니다.
- Invalidate: “Invalidate” 메세지는 무효화할 캐시 라인의 물리 주소를 담습니다. 모든 다른 캐시들은 그 데이터를 각자의 캐시에서 제거하고 답장을 해야 합니다.
- Invalidate Acknowledge: “Invalidate” 메세지를 받은 CPU 는 반드시 요청된 데이터를 자신의 CPU 로부터 제거한 후 “invalidate acknowledge” 메세지를 보내야 합니다.
- Read Invalidate: “Read Invalidate” 메세지는 읽음과 동시에 다른 캐시들로부터는 제거할 캐시 라인의 물리 주소를 담습니다. 따라서, 이름으로부터 알 수 있듯 이것은 “read” 와 “invalidate” 의 조합인 셈입니다. “read invalidate” 메세지는 “read response” 와 “invalidate acknowledge” 메세지 둘 다 응답으로 받습니다.
- Writeback: “writeback” 메세지는 메모리에 도로 쓰여질 (그리고 그 과정에서 다른 CPU 의 캐시에 “snooped” 를 보낼 수 있을 겁니다) 데이터와 주소를 모두 담습니다. 이 메세지는 캐시들이 “modified” 상태의 라인을 다른 데이터를 위한 공간을 만들어야 하거나 할 때 제거할 수 있도록 합니다.

<sup>2</sup> SGI Origin2000 의 9개 상태, Sequent (이제는 IBM) NUMA-Q 의 26개 상태 그림을 보기 위해 Culler et al. [CS99] 670 페이지와 671 페이지를 참고하세요. 두 그림 모두 실제보다는 단순합니다.

**Quick Quiz C.1:** Writeback 메세지는 어디서 와서 어디로 가나요? ■

흥미롭게도, 공유 메모리 멀티프로세서 시스템은 내부적으로는, 실제로 메세지 전달 컴퓨터입니다. 이는 분산 공유 메모리를 사용하는 SMP 머신 클러스터들은 두 개의 서로 다른 단계의 시스템 구조 간에 메세지 패싱을 구현하고 있다는 의미입니다.

**Quick Quiz C.2:** 두개의 CPU 들이 같은 캐시 라인을 동시에 무효화 하려고 하면 어떻게 되나요? ■

**Quick Quiz C.3:** 커다란 멀티프로세서에서 “invalidate” 메세지가 생기면, 모든 CPU 가 “invalidate acknowledge” 응답을 보내야만 합니다. 그로 인한 “invalidate acknowledge” 의 “폭풍우” 가 시스템 버스를 완전히 뒤덮지 않을까요? ■

**Quick Quiz C.4:** SMP 머신들이 실제로 메세지 전달을 어떻게든 사용한다면, 애초에 왜 SMP 에 신경을 쓰는거죠? ■

### C.2.3 MESI State Diagram

캐시 라인은 Figure C.3 에 보여진 것처럼 프로토콜 메세지가 보내지고 받아짐에 따라 그 상태가 바뀝니다.

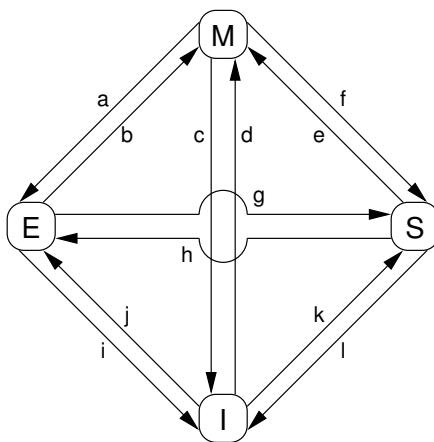


Figure C.3: MESI Cache-Coherency State Diagram

이 그림의 상태 변화들은 다음과 같습니다:

- 상태 변화(a): 캐시 라인이 메모리로 메모리에 writeback 되지만, 해당 CPU 는 그 데이터를 자신의 캐시에 유지하고 더나아가 그 데이터를 수정할 권리도 유지합니다. 이 상태 변경은 “writeback” 메세지를 필요로 합니다.
- 상태 변화 (b): CPU 가 이미 독점적 액세스 권한을 이미 가지고 있는 캐시 라인에 값을 씁니다. 이 상

태 변경은 어떤 메세지의 전송이나 수신을 필요로 하지 않습니다.

- 상태 변화 (c): 자신이 수정한 캐시 라인으로의 “read invalidate” 메세지를 CPU 가 받습니다. 메세지를 받은 CPU 는 자신의 복사본을 무효화시키고, “read response” 와 “invalidate acknowledge” 메세지 둘 다를 보내서 메세지를 보내온 CPU 에게 데이터를 전송하고 자신이 더이상 그 복사본을 들고 있지 않음을 알려야 합니다.
- 상태 변화 (d): CPU 가 자신의 캐시에 존재하지 않는 한 데이터 아이템에 어토믹 read-modify-write 오퍼레이션을 수행합니다. 이 CPU 는 “read invalidate” 메세지를 보내서 “read response” 를 받습니다. CPU 가 “invalidate acknowledge” 메세지까지 받으면 그 상태 변화가 완료됩니다.
- 상태 변화 (e): CPU 가 자신의 캐시에 read-only 상태로 존재하던 데이터 아이템에 어토믹 read-modify-write 오퍼레이션을 수행합니다. 상태 변화를 완료하기 위해 CPU 는 “invalidate” 메세지들을 보내고, “invalidate acknowledge” 응답이 모두 도착하길 기다려야 합니다.
- 상태 변화 (f): 어떤 다른 CPU 가 해당 캐시라인을 읽고, 그 오퍼레이션은 메모리에 writeback 중일 수도 있는 read-only 상태의 복사본을 가지고 있는 CPU 의 캐시에서 값을 얻어갑니다. 이 상태 변화는 “read” 메세지의 수신으로 시작되고 이 CPU 는 요청된 데이터를 담고 있는 “read response” 메세지로 응답을 보냅니다.
- 상태 변화 (g): 어떤 다른 CPU 가 이 캐시 라인의 데이터 아이템을 읽고, 그 오퍼레이션이 해당 CPU 의 캐시나 메모리에서 그 값을 얻어갑니다. 어떤 경우든, 이 CPU 는 read-only 복사본을 가지고 있습니다. 이 상태 변화는 “read” 메세지의 수신과 함께 시작되고, 이 CPU 는 요청된 데이터를 담고 있는 “read response” 메세지로 응답을 보냅니다.
- 상태 변화 (h): 이 CPU 는 자신이 곧 이 캐시 라인에 어떤 데이터를 쓰게 될 것임을 깨닫고, 따라서 “invalidate” 메세지를 보냅니다. 해당 CPU 는 모든 “invalidate acknowledge” 응답을 모두 받기 전까지 상태 변화를 마무리 할 수 없습니다. 또 다른 경우로, 모든 다른 CPU 들이 이 캐시 라인을 각자의 캐시에서 (다른 캐시라인을 위한 공간을 만들기 위해) “writeback” 메세지로 비워버려서 이 CPU 가 그 캐시 라인을 캐시하고 있는 마지막 CPU 가 될 수도 있습니다.

- 상태 변화 (i): 어떤 다른 CPU 가 이 CPU 의 캐시에만 있는 캐시 라인의 데이터 아이템에 어토믹 read-modify-write 오퍼레이션을 수행합니다. 이 상태 변경은 “read invalidate” 메세지를 수신하는 것으로 시작되고, 이 CPU 는 응답으로 “read response” 와 “invalidate acknowledge” 메세지를 모두 보냅니다.
- 상태 변화 (j): 이 CPU 가 자신의 캐시에 존재하지 않는 캐시 라인에 데이터 아이템을 저장하고, 따라서 “read invalidate” 메세지를 보냅니다. 이 CPU 는 “read response” 와 모든 “invalidate acknowledge” 메세지들을 받기 전까지 상태 변환은 끝나지 않습니다. 이 캐시라인은 이후 실제 저장이 완료되는 대로 transition (b) 를 통해 “modified” 상태로 변경될 것입니다.
- 상태 변화 (k): 이 CPU 는 자신의 캐시에 존재하지 않는 캐시라인에 데이터 아이템을 읽습니다. 이 CPU 는 “read” 메세지를 보내고, 그에 상응하는 “read response” 를 받는대로 상태 변화를 완료합니다.
- 상태 변화 (l): 어떤 다른 CPU 가 이 캐시 라인의 데이터 아이템에 쓰기를 합니다만, 이 캐시라인은 (예를 들어 현재 CPU 의 캐시 같은) 다른 CPU 의 캐시에도 존재하기 때문에 read-only 상태입니다. 이 상태 변경은 “nvalidat” 메세지의 수신과 함께 시작되고, 이 CPU 는 “invalidate acknowledge” 메세지로 응답을 보냅니다.

**Quick Quiz C.5:** 앞에 설명된 상태 변경들은 하드웨어에서 어떻게 처리하나요? ■

#### C.2.4 MESI Protocol Example

이제 네 개의 CPU 시스템의 한개짜리 라인을 가지는 각 캐시 사이에 이동하게 될, 최초에는 메모리 어드레스 0 에 존재하는 캐시 라인의 데이터의 시각에서 바라봐 봅시다. Table C.1 이 첫째 행은 오퍼레이션들의 시퀀스를, 두번째 행은 그 오퍼레이션을 수행하는 CPU 를 그리고 세번째 행은 수행되고 있는 오퍼레이션을, 네번째 행은 각 CPU 의 캐시 라인(MESI 상태에 의해 따라오는 메모리 주소)의 상태를, 그리고 마지막의 두 행은 연관된 메모리 내용이 최신인지(“V”) 아닌지(“T”) 표시하면서 이런 데이터 흐름을 보입니다.

최초에, 해당 데이터가 위치하게 될 CPU 캐시 라인은 “invalid” 상태로, 데이터는 메모리에 유효한 채로 존재합니다. CPU 0 가 이 주소 0 의 데이터를 읽어오면, 캐시라인은 CPU 0 의 캐시 안에서 “shared” 상태가 되고 메모리에의 값도 여전히 유효합니다. CPU 3 역시

주소 0 의 이 데이터를 읽어오고, 이로 인해 캐시 라인은 두 CPU 의 캐시 안에서 모두 “shared” 상태가 되며, 여전히 메모리의 값도 유효합니다. 다음으로 CPU 0 가 다른 캐시 라인(주소 8) 의 데이터를 읽어오면, 주소 0 의 데이터는 캐시에서 무효화가 되도록 할 것이고, 그 공간을 주소 8 의 데이터가 차지하게 됩니다. CPU 2 가 이제 주소 0 을 읽게 되는데, 이 CPU 는 곧 거기에 쓰기를 해야 함을 깨닫고, 따라서 독점적 복사본을 얻기 위해 “read invalidate” 메세지를 날려서 (메모리의 값은 여전히 최신 버전이지만) CPU 3 의 캐시에서 해당 캐시 라인을 무효화 시킵니다. 다음으로 CPU 2 는 예상했던 쓰기를 하게 되어, 상태를 “modified” 로 바꿉니다. 메모리에 있는 해당 데이터의 복사본은 이제 과거의 것이 되었습니다. CPU 1 은 어토믹한 증가를 시키기 위해 CPU 2 의 캐시에 있는 데이터를 읽어오고 무효화 시키도록 “read invalidate” 를 이용하게 되는데, 이로 인해 CPU 1 의 복사본은 “modified” 상태가 됩니다 (그리고 메모리의 복사본은 여전히 과거 값입니다). 마지막으로 CPU 1 이 주소 8 의 캐시 라인을 읽게 되는데, 여기선 주소 0 의 데이터를 메모리에 되돌려 놓기 위해 “writeback” 메세지를 사용하게 됩니다.

몇몇 다른 CPU 의 캐시에 값을 남겨둔 채라는 것을 기억해 두세요.

**Quick Quiz C.6:** 어떤 오퍼레이션들의 시퀀스가 CPU 의 캐시를 모두 “invalid” 상태로 돌려 놓을까요? ■

### C.3 Stores Result in Unnecessary Stalls

Figure C.1 에 보인 캐시 구조는 하나의 CPU 로부터 하나의 데이터 아이템으로의 반복적인 읽기와 쓰기에는 좋은 성능을 보이지만, 하나의 캐시 라인에의 첫번째 쓰기 성능은 매우 떨어집니다. 이를 분명히 하기 위해, CPU 0 에서 CPU 1 의 캐시에 있는 캐시라인으로의 쓰기 상황을 보여주는 Figure C.4 를 생각해 보세요. CPU 0 는 쓰기를 하기 전에, 해당 캐시 라인이 도착하기를 기다려야만 하기 때문에, CPU 0 는 더 긴 시간을 멈춰 있어야만 합니다.<sup>3</sup>

하지만 CPU 0 를 그렇게나 길게 멈춰있게 둘 진정한 이유는 없습니다—무엇보다, CPU 1 이 보내는 캐시라인에 어떤 값이 들어있을지와는 관계 없이, CPU 0 는 어떤 조건 없이 그걸 덮어써 버릴테니까요.

<sup>3</sup> 캐시 라인을 하나의 CPU 의 캐시에서 다른 CPU 의 캐시로 전달하는데 필요한 시간은 일반적으로 간단한 레지스터에서 레지스터로 행해지는 인스트럭션에 요구되는 시간의 수십배는 됩니다.

Sequence #	CPU #	Operation	CPU Cache				Memory	
			0	1	2	3	0	8
0		Initial State	-/I	-/I	-/I	-/I	V	V
1	0	Load	0/S	-/I	-/I	-/I	V	V
2	3	Load	0/S	-/I	-/I	0/S	V	V
3	0	Invalidation	8/S	-/I	-/I	0/S	V	V
4	2	RMW	8/S	-/I	0/E	-/I	V	V
5	2	Store	8/S	-/I	0/M	-/I	I	V
6	1	Atomic Inc	8/S	0/M	-/I	-/I	I	V
7	1	Writeback	8/S	8/S	-/I	-/I	V	V

Table C.1: Cache Coherence Example

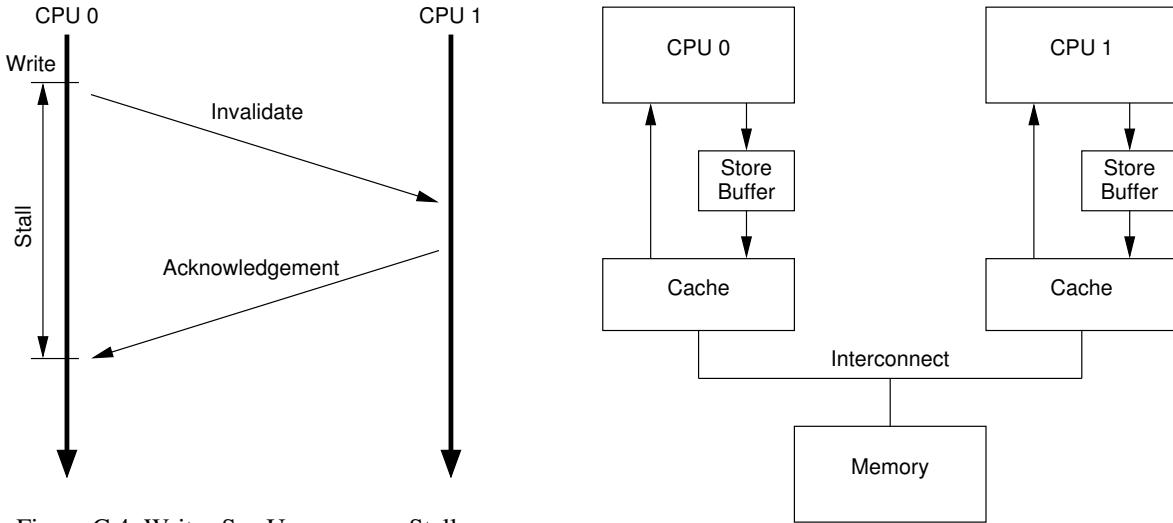


Figure C.4: Writes See Unnecessary Stalls

Figure C.5: Caches With Store Buffers

### C.3.1 Store Buffers

이런 불필요한 쓰기 지연을 예방하는 한가지 방법은 각 CPU 와 각 CPU 의 캐시 사이에 Figure C.5 에 보이는 것처럼 “스토어 버퍼”를 추가하는 것입니다. 이렇게 스 토어 버퍼가 추가되면, CPU 0 는 단순히 자신의 쓰기를 자신의 스托어 버퍼에 저장해 두고 실행을 계속할 수 있습니다. 해당 캐시 라인이 마침내 CPU 1 에서 CPU 0 으로 이동하면, 해당 데이터는 스托어 버퍼에서 해당 캐시 라인으로 이동하게 될겁니다.

**Quick Quiz C.7:** 하지만 스托어 버퍼의 주목적이 멀티프로세서 캐시 일관성 프로토콜의 응답 지연시간을 숨기기 위해서라면, 왜 유니프로세서들도 스托어 버퍼를 가지고 있는거죠? ■

이런 스托어 버퍼는 한 CPU 에 지역적이거나, 하드웨어 멀티쓰레딩을 지원하는 시스템에서는 한 코어에 지역적입니다. 어떤 방식이든, 한 CPU 는 자신에게 할당된 스托어 버퍼에만 액세스 할 수 있습니다. 예를 들

어, Figure C.5 에서 CPU 0 은 CPU 1 의 스托어 버퍼에 액세스 할 수 없고 반대로 마찬가지입니다. 이 제약이 고려사항들을 분리시킴으로써 하드웨어를 단순화 시킵니다: 스托어 버퍼는 반복적인 쓰기에 대해 성능을 향상시키며, CPU 들 (또느 코어들) 사이의 통신에 대한 책임은 캐시 일관성 프로토콜이 완전히 가지고 있습니다. 하지만, 이런 제약이 있다고 해도, 다음 두 섹션에서 이야기할, 여전히 처리되어야만 하는 복잡한 문제들이 존재합니다.

### C.3.2 Store Forwarding

첫번째 문제인 스스로에 대한 일관성의 파괴 문제를 보기 위해, 변수 “a” 와 “b” 는 0 값을 가지며, 변수 “a” 를 담는 캐시 라인은 CPU 1 에 소유되어 있고 “b” 를 담는 캐시라인은 CPU 0 이 가지고 있는 초기 상태를 가정해 두고 다음의 코드를 생각해 봅시다.

```

1  a = 1;
2  b = a + 1;
3  assert(b == 2);

```

누군가는 이 단정은 실패하지 않을 거라고 생각할 겁니다. 하지만, Figure C.5에서 보여진 매우 단순한 구조를 사용할 만큼 명청하다면 깜짝 놀랄 겁니다. 그런 시스템은 다음과 같은 이벤트의 시퀀스를 발생시킬 가능성이 있습니다:

1. CPU 0은  $a = 1$ 을 수행하기 시작합니다.
2. CPU 0은 “a”가 캐시에 있는지 보고, 자신의 캐시에 없음을 깨닫습니다.
3. 따라서 CPU 0은 “a”를 담고 있는 캐시 라인에 배타적 소유권을 얻기 위해 “read invalidate” 메시지를 보냅니다.
4. CPU 0은 “a”로의 스토어를 자신의 스토어 버퍼에 기록합니다.
5. CPU 1은 “read invalidate” 메시지를 받고, 해당 캐시라인을 보내고 해당 캐시라인을 자신의 캐시에서 지우는 것으로 응답합니다.
6. CPU 0은  $b = a + 1$ 을 수행합니다.
7. CPU 0은 CPU 1으로부터 여전히 “a”的 값이 0인 해당 캐시 라인을 받습니다.
8. CPU 0은 자신의 캐시로부터 “a”를 읽어내고 값 0을 얻습니다.
9. CPU 0은 자신의 스토어 버퍼의 항목을 새로 도착한 캐시 라인에 적용해서, 자신의 캐시에 있는 “a”的 값을 1로 만듭니다.
10. CPU 0은 앞서 읽혀진 “a”的 값 0에 1을 더하고, 이를 “b”를 담고 있는 캐시 라인 (우리는 이게 이미 CPU 0에 소유되어 있다 가정했습니다)에 저장합니다.
11. CPU 0은  $\text{assert}(b == 2)$ 를 수행하고, 실패합니다.

문제는 우리가 “a”的 두개의 복사본을 하나는 캐시에, 또 다른 하나는 스토어 버퍼에 가지고 있다는 것입니다.

이 예를 각각의 CPU는 항상 그것들이 프로그램 순서대로 행하는 것처럼 각자의 오퍼레이션들을 바라봐야 한다는 매우 중요한 보장사항을 깨뜨렸습니다. 이 보장사항을 깨뜨리는 것은 소프트웨어에게 매우 비직관적인 일이어서 하드웨어 쪽 사람들은 연민을 가지게 되었고 각 CPU가 로드 오퍼레이션을 수행할 때 Figure C.6

에 보여지는 것처럼 자신의 캐시만이 아니라 스토어 버퍼 역시 참고 (또는 “기웃거리게(snoop)”) 하는 “store forwarding”을 구현했습니다. 달리 말하자면, 주어진 CPU의 스토어는 이후에 이어지는 자신의 로드에 캐시를 통하지 않고 곧바로 포워딩 됩니다.

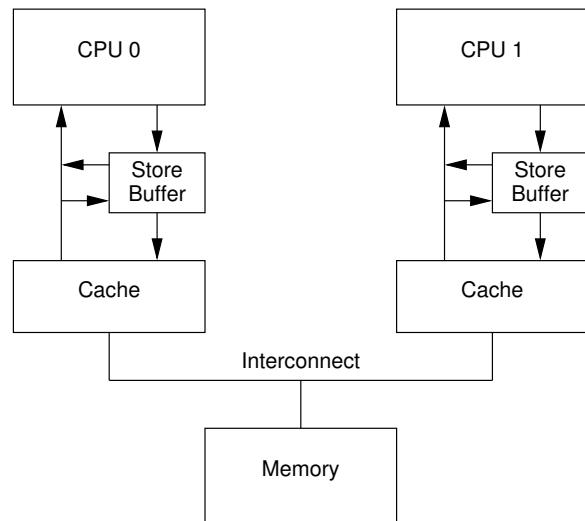


Figure C.6: Caches With Store Forwarding

스토어 포워딩이 존재하면, 앞의 시퀀스에서의 아이템 8은 “a”的 올바른 값 1을 스토어 버퍼에서 찾고, 따라서 “b”的 최종값은 우리가 원했던 대로 2가 될 것입니다.

### C.3.3 Store Buffers and Memory Barriers

글로벌 메모리 순서의 위반이라는 두번째 문제를 보기 위해, 변수 “a”와 “b”가 초기값 0을 가지고 있다는 가정 하에 다음의 코드를 봅시다:

```

1 void foo(void)
2 {
3     a = 1;
4     b = 1;
5 }
6
7 void bar(void)
8 {
9     while (b == 0) continue;
10    assert(a == 1);
11 }

```

CPU 0은 foo()를, 그리고 CPU 1은 bar()를 수행한다고 해봅시다. 그리고 “a”를 담는 캐시라인은 CPU 1의 캐시에, 그리고 “b”를 담는 캐시라인은 CPU 0에 소

유되어 있습니다. 그러면 다음과 같은 오퍼레이션들의 시퀀스가 생길 수 있습니다:

1. CPU 0 는  $a = 1$  을 실행합니다. 해당 캐시 라인은 CPU 0 의 캐시에 없으므로, CPU 0 는 “a” 의 새로운 값을 스토어 버퍼에 넣고 “read invalidate” 메세지를 던집니다.
2. CPU 1 은  $while (b == 0)$  continue 를 수행합니다만, “b” 를 담는 캐시 라인이 자신의 캐시에 없습니다. 따라서 이 CPU 는 “read” 메세지를 보냅니다.
3. CPU 0 이  $b = 1$  을 수행합니다. 이 CPU 는 이 캐시 라인을 이미 가지고 있으므로(달리 말하자면, 해당 캐시 라인은 이미 “modified” 또는 “exclusive” 상태입니다), “b” 의 새 값을 캐시 라인에 저장합니다.
4. CPU 0 이 “read” 메세지를 받고, CPU 1 에게 업데이트 되어 있는 “b” 값을 담은 캐시 라인을 보내며, 또한 자신의 캐시 위의 해당 라인을 “shared” 로 표시합니다.
5. CPU 1 은 “b” 를 담고 있는 캐시라인을 받고 자신의 캐시에 집어넣습니다.
6. CPU 1 은 이제 “b” 의 값이 1임을 확인했으나  $while (b == 0)$  continue 의 수행을 끝낼 수 있게 되었고, 다음 문장을 수행합니다.
7. CPU 1 은  $assert (a == 1)$  을 수행하게 되는데, CPU 1 은 “a” 의 예전 값을 들고 있으므로, 이 단정문은 실패합니다.
8. CPU 0 은 “a” 를 담는 캐시 라인을 받고 바로 이때에서야 스토어 버퍼에 머물러 있던 스토어 오퍼레이션을 행해서 CPU 1 의 실패한 단정문이 가능하게 합니다.

**Quick Quiz C.8:** 앞의 step 1에서, 왜 CPU 0 는 그냥 “invalidate” 가 아니라 “read invalidate” 를 보내는거죠?

하드웨어 설계자들은 이 문제를 직접 도와줄 수는 없는데, CPU 들은 어떤 변수들이 연관되어 있는지, 어떻게 변수들이 연관될 수 있을지 알수가 없기 때문입니다. 따라서, 하드웨어 설계자들은 소프트웨어가 CPU 에게 그런 연관관계를 알려줄 수 있도록 메모리 배리어 인스트럭션들을 제공합니다. 앞의 프로그램 조각은 다음과 같이 메모리 배리어를 포함하도록 수정되어야 합니다:

```

1 void foo(void)
2 {
3     a = 1;
4     smp_mb();
5     b = 1;
6 }
7
8 void bar(void)
9 {
10    while (b == 0) continue;
11    assert(a == 1);
12 }
```

메모리 배리어 `smp_mb()` 는 해당 CPU 가 자신의 스토어 버퍼를 이후의 스토어 오퍼레이션이 대상 변수의 캐시 라인에 값을 써넣기 전에 비우도록 합니다. 해당 CPU 는 단순히 이어서 진행을 하기 전에 스토어 버퍼가 비워질 때까지 멈춰 있을 수도 있고, 다음의 스토어 오퍼레이션들을 이미 스토어 버퍼에 채워져 있던 내용들이 모두 적용될 때까지 스토어 버퍼 안에 들고 있을 수도 있습니다.

이 두번째 방법을 사용하게 되면 오퍼레이션들의 시퀀스는 다음과 같아질 겁니다:

1. CPU 0 는  $a = 1$  을 실행합니다. 해당 캐시 라인은 CPU 0 의 캐시에 없으므로, CPU 0 는 “a” 의 새로운 값을 스토어 버퍼에 넣고 “read invalidate” 메세지를 던집니다.
2. CPU 1 은  $while (b == 0)$  continue 를 수행합니다만, “b” 를 담는 캐시 라인이 자신의 캐시에 없습니다. 따라서 이 CPU 는 “read” 메세지를 보냅니다.
3. CPU 0 가 `smp_mb()` 를 수행하고, 현재 스토어 버퍼에 있는 모든 항목(구체적으로는,  $a = 1$ )을 마크해둡니다.
4. CPU 0 가  $b = 1$  을 수행합니다. 이 CPU 는 이 캐시 라인을 이미 가지고 있습니다만(달리 말하자면, 해당 캐시 라인은 이미 “modified” 또는 “exclusive” 상태입니다), 스토어 버퍼에 마크된 항목들이 있습니다. 따라서, “b” 의 새 값을 해당 캐시 라인에 저장하는 대신, CPU 0 는 이 동작을 스토어 버퍼에 (하지만 마크되지 않은 자리에) 집어넣습니다.
5. CPU 0 는 “read” 메세지를 받고, “b” 의 원래 값이 저장되어 있는 캐시 라인을 CPU 1 에게 보냅니다. 또한 자신의 이 캐시라인의 복사본을 “shared” 로 바꿔줍니다.
6. CPU 1 은 “b” 를 담고 있는 캐시 라인을 받고 자신의 캐시에 집어넣습니다.

7. CPU 1은 이제 “b”의 값을 읽을 수 있습니다만, “b”의 값이 여전히 0임을 확인하므로, 해당 `while` 문을 계속 반복 수행하게 됩니다. “b”의 새 값은 안전하게 CPU 0의 스토어 버퍼 안에 숨겨져 있습니다.
8. CPU 1은 “read invalidate” 메세지를 받고, “a”를 담고 있는 해당 캐시 라인을 CPU 0에게 보내고 자신의 캐시에서 해당 캐시 라인을 무효화 시킵니다.
9. CPU 0은 “a”를 담고 있는 캐시 라인을 받고 스토어 버퍼에 들어가 있던 스토어 오퍼레이션을 행하고 이 캐시 라인을 “modified” 상태로 바꿉니다.
10. “a”로의 스토어는 스토어 버퍼 내에 `smp_mb()`에 의해 마크되어 있던 유일한 항목이므로, CPU 0은 “b”에의 새 값의 저장도 할 수 있습니다 — “b”를 담고 있는 캐시 라인이 이제는 “shared” 상태라는 사실은 제외하고.
11. 따라서 CPU 0은 CPU 1에게 “invalidate” 메세지를 보냅니다.
12. CPU 1은 “invalidate” 메세지를 받고, 자신의 캐시로부터 “b”를 담고 있는 캐시 라인을 무효화 시키고, “acknowledgement” 메세지를 CPU 0에게 보냅니다.
13. CPU 1은 `while (b == 0) continue`를 수행합니다만, “b”를 담고 있는 캐시 라인이 자신의 캐시에 없습니다. 따라서 “read” 메세지를 CPU 0에게 보냅니다.
14. CPU 0은 “read” 메세지를 받고, “b”의 새 값을 담고 있는 캐시 라인을 CPU 1에게 보냅니다. 또한 자신이 가지고 있는 이 캐시 라인의 복사본을 “shared” 상태로 바꿉니다.
15. CPU 1이 “b”를 담고 있는 캐시 라인을 받고 자신의 캐시에 옮겨넣습니다.
16. CPU 1은 이제 “b”의 값을 읽을 수 있고, “b”의 값이 1임을 확인하기 되므로 `while` 루프를 종료하고 다음 문장으로 실행을 넘깁니다.
17. CPU 1은 `assert (a == 1)`을 수행하는데, “a”를 담는 캐시 라인이 자신의 캐시에 없습니다. 이 캐시 라인을 CPU 0로부터 다시 받으면, 최신 버전의 값을 갖는 “a”를 가지고 동작하게 되므로, 단정문은 통과됩니다.

볼 수 있듯, 이 작업은 적지 않은 양의 부기 (bookkeeping)를 필요로 합니다. 몇몇 내용은 직관적으로 간단해 보이겠지만, “a의 값을 로드하기”와 같은 명령도 실리콘에서는 수많은 복잡한 단계를 야기할 수 있습니다.

## C.4 Store Sequences Result in Unnecessary Stalls

불행히도, 각각의 스토어 버퍼는 비교적 작아야 해서, 적당한 스토어들만 수행하는 CPU 도 스토어 버퍼를 가득 채울 수 있습니다 (예를 들어, 그 모든 것들이 캐시 미스를 초래한다면). 이렇게 되면, CPU는 계속해서 수행을 하기 전에 스토어 버퍼가 비워지도록 또다시 무효화가 완료되길 기다려야만 합니다. 메모리 배리어 이후에도, 모든 뒤이어 요청되는 스토어 인스트럭션들이 해당 스토어들이 캐시 미스를 내는지 안내는지와 관계 없이 무효화가 완료되길 기다리는 똑같은 경우가 발생할 수 있습니다.

이런 상황은 무효화 응답 메세지가 좀 더 빨리 도착하게 함으로써 개선될 수 있습니다. 이를 가능하게 하는 한가지 방법은 CPU 별 무효화 메세지의 큐, “invalidate queue”를 사용하는 것입니다.

### C.4.1 Invalidate Queues

무효화 응답 메세지가 그렇게 오랜 시간을 소모하는 한 가지 이유는 응답 메세지들은 연관된 캐시 라인이 실제로 무효화 되었음을 보장해야 하는데, 예를 들어 CPU가 해당 캐시에 있는 데이터의 로드와 스토어를 열심히 하고 있거나 해서 캐시가 바빠 무효화가 지연될 수도 있다는 것입니다. 또한, 짧은 시간 동안 많은 무효화 메세지가 도착하면, 해당 CPU는 이것들을 처리하는데 바빠서, 다른 CPU들을 모조리 멈춰있게 만들 수도 있습니다.

하지만, 해당 CPU는 응답을 보내기 전에 정말로 캐시 라인들을 무효화 해야만 할 필요는 없습니다. 대신 CPU가 나중에 해당 캐시 라인과 관련된 메세지를 보내기 전까지는 그 메세지가 처리되어야만 한다는 점만 기억해두고 무효화 메세지를 큐에 집어넣어 둘 수도 있습니다.

### C.4.2 Invalidate Queues and Invalidate Acknowledge

Figure C.7는 무효화 큐를 가진 시스템을 그리고 있습니다. 무효화 큐를 가진 CPU는 관련된 캐시 라인이 실제로 무효화 되는 걸 기다리지 않고 무효화 메세지를 큐에 넣자마자 응답 메세지를 보낼 수 있습니다. 물론, 해당 CPU는 무효화 메세지들을 보낼 준비를 할 때 자신의 무효화 큐를 확인해 봐야 합니다 — 관련된 캐시 라인을 위한 항목이 무효화 큐에 존재한다면, 해당 CPU는 무효화 메세지를 곧바로 보낼 수 없습니다; 대신 무효화 큐의 해당 항목이 처리되길 기다려야 합니다.

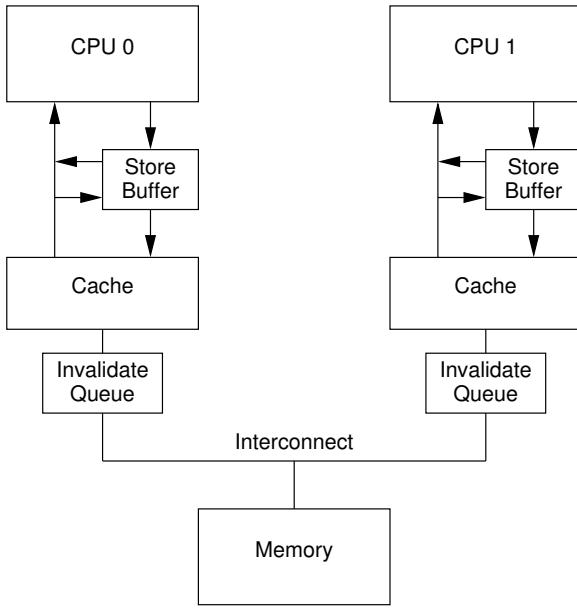


Figure C.7: Caches With Invalidate Queues

한 항목을 무효화 큐에 집어넣는 것은 결국은 해당 CPU 가 해당 항목과 관련된 캐시 라인에 대한 어떤 MESI 프로토콜 메세지를 나중에 보내기 전까지는 해당 항목을 처리하겠다는 약속입니다. 관련된 데이터 구조에 너무 많은 요청이 들어오지 않는다면 해당 CPU 가 그 약속으로 인해 어려움을 겪는 일은 거의 없을 겁니다.

하지만, 무효화 메세지가 무효화 큐에 들어가 있을 수 있다는 사실은 다음 섹션에서 이야기할 추가적인 메모리 오퍼레이션의 잘못된 재배치 문제를 야기합니다.

### C.4.3 Invalidate Queues and Memory Barriers

CPU 들이 무효화 요청을 큐에 집어넣기만 하고 곧바로 응답하는 경우를 생각해 봅시다. 이 방법은 스토어를 하는 CPU 들에게 보이는 캐시 무효화 대기시간을 최소화 해주지만, 다음의 예에서 보여지듯이 메모리 배리어들을 패배시킬 수가 있습니다.

“a” 와 “b” 가 초기값 0을 가지고, “a” 는 read-only 로 복사되어 있고 (MESI “shared” 상태), “b” 는 CPU 0 에 의해 소유되어 있는 (MESI “exclusive” 또는 “modified” 상태) 라고 가정합시다. 그리고 CPU 0 는 다음의 코드에서 `foo()` 함수를 실행하고, 그동안 CPU 1 은 `bar()` 함수를 실행하고 있다고 생각해 봅시다:

```

1 void foo(void)
2 {
3     a = 1;
4     smp_mb();
5     b = 1;
6 }
7
8 void bar(void)
9 {
10    while (b == 0) continue;
11    assert(a == 1);
12 }
```

그럼 다음과 같은 오퍼레이션들의 시퀀스가 가능합니다:

1. CPU 0 이 `a = 1` 을 실행합니다. 관련된 캐시 라인 이 CPU 0 의 캐시에 read-only 상태이므로, CPU 0 는 “a” 의 새 값을 스토어 버퍼에 넣고 해당 캐시 라인을 CPU 1 의 캐시로부터 없애기 위해 “invalidate” 메세지를 전송합니다.
2. CPU 1 이 `while (b == 0) continue` 를 실행 합니다만, “b” 를 담고 있는 캐시라인이 자신의 캐시에 없습니다. 따라서 “read” 메세지를 보냅니다.
3. CPU 1 이 CPU 0 의 “invalidate” 메세지를 받고, 큐에 넣은 후, 곧바로 그에 응답합니다.
4. CPU 0 은 CPU 1 로부터 응답을 받고, 따라서 line 4 의 `smp_mb()` 를 수행할 수 있게 되어 “a” 의 값을 스토어 버퍼에서 자신의 캐시 라인으로 옮깁니다.
5. CPU 0 가 `b = 1` 을 수행합니다. 이미 이 캐시 라인을 소유하고 있으므로 (달리 말하자면, 해당 캐시 라인은 이미 “modified” 또는 “exclusive” 상태입니다), “b” 의 새 값을 자신의 캐시 라인에 써넣습니다.
6. CPU 0 는 “read” 메세지를 받고, 이제 막 업데이트된 “b” 의 값을 담고 있는 캐시 라인을 CPU 1 에게 전송하고, 자신의 캐시에서 해당 캐시 라인을 “shared” 로 표시합니다.
7. CPU 1 이 “b” 의 값을 포함하는 캐시 라인을 받고 자신의 캐시에 올립니다.
8. CPU 1 은 이제 `while (b == 0) continue` 의 수행을 끝내고, “b” 의 값이 1임을 확인하므로, 다음 문장으로 수행을 넘깁니다.
9. CPU 1 은 `assert(a == 1)` 을 수행하지만, “a” 의 이전 값이 여전히 CPU 1 의 캐시에 있으므로, 이 단정문은 실패합니다.

10. 단정문이 실패했음에도, CPU 1은 큐에 들어가 있는 “invalidate” 메세지를 처리하고, (뻔뻔스럽게) 자신의 캐시에서 “a”를 담고 있는 캐시 라인을 무효화 시킵니다.

**Quick Quiz C.9:** Section C.4.3의 첫번째 시나리오의 스텝 1에서, 왜 “read invalidate”가 아니라 “invalidate”를 보내는 거죠? CPU 0은 “a” 외에도 이 캐시 라인을 공유하는 다른 변수들의 값을 필요로 할수도 있지 않나요? ■

메모리 배리어를 무시되게 한다면 무효화 응답을 빠르게 하는 것은 별 의미가 없어집니다. 하지만, 메모리 배리어 인스트럭션은 한 CPU가 메모리 배리어를 수행할 때, 무효화 큐에 있는 모든 항목을 표시해 두고 다음에 요청되는 로드 오퍼레이션들은 모든 표시된 항목들이 해당 CPU의 캐시에 적용될 때까지 기다리게 하도록 무효화 큐와 상호작용 할 수 있습니다. 따라서, 우린 bar 함수에 다음과 같이 메모리 배리어를 추가할 수 있습니다:

```

1 void foo(void)
2 {
3     a = 1;
4     smp_mb();
5     b = 1;
6 }
7
8 void bar(void)
9 {
10    while (b == 0) continue;
11    smp_mb();
12    assert(a == 1);
13 }

```

**Quick Quiz C.10:** 뭐라구요??? CPU는 while 루프가 끝나기 전까지는 assert()를 수행할 수 없는데 왜 여기에 메모리 배리어가 필요해요? ■

변경된 코드에서 오퍼레이션들의 시퀀스는 다음과 같이 될겁니다:

- CPU 0이 a = 1을 실행합니다. 관련된 캐시 라인은 CPU 0의 캐시에 read-only 상태이므로, CPU 0은 “a”的 새 값을 스토어 버퍼에 넣고 해당 캐시 라인을 CPU 1의 캐시로부터 없애기 위해 “invalidate” 메세지를 전송합니다.
- CPU 1이 while (b == 0) continue를 실행합니다만, “b”를 담고 있는 캐시라인이 자신의 캐시에 없습니다. 따라서 “read” 메세지를 보냅니다.
- CPU 1이 CPU 0의 “invalidate” 메세지를 받고, 큐에 넣은 후, 곧바로 그에 응답합니다.

- CPU 0은 CPU 1로부터 응답을 받고, 따라서 line 4의 smp\_mb()를 수행할 수 있게 되어 “a”的 값을 스토어 버퍼에서 자신의 캐시 라인으로 옮깁니다.
- CPU 0이 b = 1을 수행합니다. 이미 이 캐시 라인을 소유하고 있으므로 (달리 말하자면, 해당 캐시 라인은 이미 “modified” 또는 “exclusive” 상태입니다), “b”的 새 값을 자신의 캐시 라인에 써넣습니다.
- CPU 0은 “read” 메세지를 받고, 이제 막 업데이트된 “b”的 값을 담고 있는 캐시 라인을 CPU 1에게 전송하고, 자신의 캐시에서 해당 캐시 라인을 “shared”로 표시합니다.
- CPU 1이 “b”的 값을 포함하는 캐시 라인을 받고 자신의 캐시에 올립니다.
- CPU 1은 이제 while (b == 0) continue의 수행을 끝내고, “b”的 값이 1임을 확인하므로, 다음 문장의, 메모리 배리어를 수행하게 됩니다.
- CPU 1은 이제 모든 무효화 큐에 들어가 있던 메세지들이 처리될 때까지 기다려야만 합니다.
- CPU 1은 이제 큐에 들어가 있던 “invalidate” 메세지를 수행하게 되어, 자신의 캐시에서 “a”를 담고 있는 캐시 라인을 무효화 시킵니다.
- CPU 1은 assert(a == 1)을 수행하는데, “a”를 담고 있는 캐시 라인이 더이상 CPU 1의 캐시에 존재하지 않으므로, “read” 메세지를 보냅니다.
- CPU 0은 이 “read” 메세지에 “a”的 새로운 값을 담고 있는 캐시 라인으로 응답합니다.
- CPU 1은 “a”的 값 1을 담고 있는 이 캐시 라인을 받고, 따라서 단정문은 성공합니다.

훨씬 많이 주고받게 된 MESI 메세지들과 함께, CPU 을바른답에도 달했습니다. 이 섹션은 왜 CPU 설계자들이 캐시 일관성 최적화에 매우 조심스러워야만 하는지 이야기 했습니다.

## C.5 Read and Write Memory Barriers

앞의 섹션에서, 메모리 배리어들은 스토어 버퍼와 무효화 큐 둘 다의 항목들을 표시하는데 사용되었습니다. 하지만 우리의 코드에서, foo()는 무효화 큐에 대해 별다른 일을 할 이유가 없었고, bar()는 스토어 버퍼에 추가적인 일을 할 이유가 없었습니다.

따라서 많은 CPU 들이 이 두가지 일 중 하나만 하 는 좀 더 약한 메모리 배리어 인스트럭션을 제공합니다. 간단히 말해서, “읽기 메모리 배리어”는 무효화 큐만 을, 그리고 “쓰기 메모리 배리어”는 스도어 베피만을 마킹하며, 전체 메모리 배리어는 둘 다 합니다.

이로 인해 읽기 메모리 배리어는 자신을 수행한 CPU 에서의 로드 오퍼레이션들에 대해서만 순서를 맞춰줘 서, 읽기 메모리 배리어 앞에 있었던 로드 오퍼레이션 들은 읽기 메모리 배리어 뒤에 따라오는 로드 오퍼레이션들 이전에 완료된 것으로 보이게 하는 효과를 냅니다. 유사하게, 쓰기 메모리 배리어는 자신을 수행한 CPU 에서 스도어 오퍼레이션들만을 순서를 맞춰줘서, 쓰기 메모리 배리어 앞의 모든 스도어 오퍼레이션들이 쓰기 메모리 배리어를 뒤따르는 스도어 오퍼레이션들 이전에 끝난 것처럼 보이게 합니다. 전체 메모리 배리어는 로드와 스도어 둘 다를 순서세웁니다만, 아까도 이야기 했듯 메모리 배리어를 실행하는 CPU 위에서만 그렇습니다.

`foo` 와 `bar` 를 읽기 메모리 배리어와 쓰기 메모리 배리어를 사용하도록 바꾸면 다음과 같을 것입니다:

```

1 void foo(void)
2 {
3     a = 1;
4     smp_wmb();
5     b = 1;
6 }
7
8 void bar(void)
9 {
10    while (b == 0) continue;
11    smp_rmb();
12    assert(a == 1);
13 }
```

일부 컴퓨터는 이보다도 다양한 메모리 배리어를 가지고 있기도 합니다만, 이 세개의 변종만 이해해도 일반적인 메모리 배리어에 대해 잘 소개 할 수 있을 것입니다.

## C.6 Example Memory-Barrier Sequences

이 섹션은 괜찮아 보이지만 약간씩 잘못된 메모리 배리어의 사용 예를 제공합니다. 대부분은 많은 상황에서 올바르게 동작할 것이고, 일부는 특정 CPU 에서라면 항상 잘 동작하겠지만, 모든 CPU 에서 안정적으로 동작하는 코드를 만들고자 한다면 이런 잘못된 사용은 없어야만 합니다. 이 약간씩 잘못된 부분을 잘 보기 위해, 먼저 순서세우기에 적대적인 아키텍쳐에 집중을 해 볼 필요가

있습니다.

### C.6.1 Ordering-Hostile Architecture

지난 수십년간 여러개의 순서세우기에 적대적인 컴퓨터 시스템들이 만들어졌습니다만, 적대성의 본질은 항상 매우 교묘해서 그것을 이해하는데에는 특정 하드웨어에 대한 자세한 지식이 필요했습니다. 특정 하드웨어 벤더를 고르고 독자 여러분을 자세한 기술 사양으로 끌어들이는 대신, 실존하지는 않지만 최대한 메모리 순서에 적대적인 컴퓨터 아키텍쳐를 설계해 봄시다.<sup>4</sup>

이 하드웨어는 다음과 같은 순서 규칙 [McK05a, McK05b]을 지켜야만 합니다:

1. 각 CPU 는 항상 자기 자신의 메모리 액세스를 프로그램 순서로 이루어진 것으로 인지해야 합니다.
2. CPU 들은 스도어 오퍼레이션들만으로 구성된 오펠에시녀들을 두 오퍼레이션들이 서로 다른 위치에 대해 행해진다면 순서를 바꿀 것입니다.
3. 읽기 메모리 배리어 (`smp_rmb()`) 앞에 있는 한 CPU 의 모든 로드 오퍼레이션들은 모든 CPU 들에 그 읽기 메모리 배리어 뒤에 따라오는 로드 오퍼레이션들보다 앞서 수행된 것으로 인지될 것입니다.
4. 쓰기 메모리 배리어 (`smp_wmb()`)를 앞서는 한 CPU 의 모든 스도어 오퍼레이션들은 모든 CPU 들에 그 쓰기 메모리 배리어 뒤에 따라오는 스도어 오퍼레이션들보다 앞서 수행된 것으로 인지될 것입니다.
5. 전체 메모리 배리어 (`smp_mb()`)를 앞서는 한 CPU 의 모든 액세스들(로드 오퍼레이션들과 스도어 오퍼레이션들)은 그 메모리 배리어를 뒤따르는 어떤 다른 액세스들보다 먼저 수행된 것으로 모든 CPU 들에 인지될 것입니다.

**Quick Quiz C.11:** 각 CPU 는 자신의 메모리 액세스를 순서대로 보게 된다는 보장 사항은 각 유저 레벨 쓰레드 역시 자신의 메모리 액세스를 순서대로 볼 것이라고 보장하나요? 그렇다면 왜 그렇고, 아니라면 왜 아니죠? ■

주어진 노드의 CPU 들에게 interconnect 밴드위쓰를 공정하게 할당해 줄 수 있도록 각 노드의 interconnect interface 마다 CPU 별 큐를 제공하는, Figure C.8 와

<sup>4</sup> 실제 하드웨어 아키텍쳐를 자세히 알아보는 것을 선호하는 독자 여러분들은 CPU 벤더들의 매뉴얼들 [SW95, Adv02, Int02b, IBM94, LSH02, SPA94, Int04b, Int04a, Int04c], Gharachorloo 의 박사 학위 논문 [Gha95], Peter Sewell 의 작업물 [Sew], 또는 Sorin, Hill, 그리고 Wood 의 훌륭한 하드웨어에 기반한 초급 독본 [SHW11] 을 참고해 보시기 바랍니다.

같이 커다란 non-uniform 캐시 아키텍쳐 (NUCA) 시스템을 생각해 보세요. 한 CPU 의 액세스들은 그 CPU에서 수행한 메모리 배리어에 의해 의도한대로 순서가 세워지지만, 두 개의 CPU 째의 액세스들의 상대적인 순서는 이후 보게 되듯 상당히 자유롭게 재배치 될 수 있습니다.<sup>5</sup>

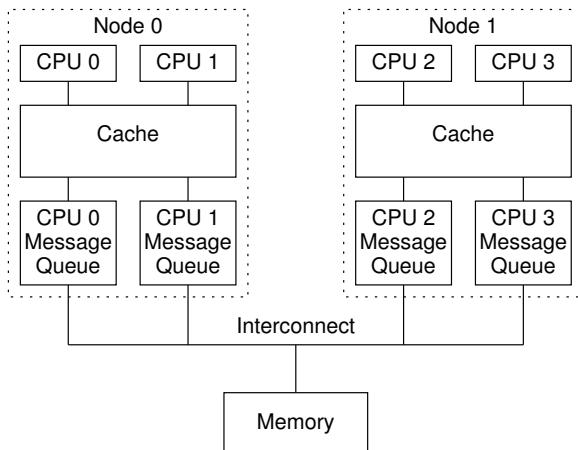


Figure C.8: Example Ordering-Hostile Architecture

## C.6.2 Example 1

Table C.2 는 각각 CPU 0, 1, 2 에서 동시에 수행되는 코드를 보이고 있습니다. “a”, “b”, “c” 는 처음엔 0 값을 갖습니다.

CPU 0 가 최근에 많은 캐시 미스를 겪었고, 따라서 메세지 큐가 꽉 찬지만, CPU 1 은 캐시 안에서 대부분의 수행을 마무리 지었고, 따라서 메세지 큐가 비어있다고 생각해 봅시다. 이제 CPU 0 의 “a” 와 “b” 에의 값 대입은 Node 0 의 캐시에 곧바로 이루어질 (따라서 CPU 1 에게 곧바로 보일 것이고) 테지만, CPU 0 의 메세지 큐는 이미 꽉 차 있으므로 바깥에 그 현상이 보여지려면 큐에 차 있는 작업들이 처리되길 기다려야 할 겁니다. 반면, CPU 1 의 “c” 에의 값 대입은 CPU 1 의 비어있는 큐를 통해 곧바로 이루어질 것입니다. 따라서, CPU 2 는 CPU 1 의 “c” 에의 값 대입을 CPU 0 의 “a” 에의 값 대입 이전에 보게 될 것이고, 메모리 배리어에도 불구하고 단정문이 실패하게 만들 것입니다.

<sup>5</sup> 진짜 하드웨어 아키텍트들이나 디자이너들은 여기에 강력하게 반발할텐데, 두 CPU 가 모두 액세스 하는 캐시 라인에 관한 메세지를 어떤 큐가 처리해야 하는지에 대한 가능성에 대해, 이 예가 포함하고 있을 수 있는 많은 레이스 상황에 대해 아무것도 말할 수 없기 때문에, 좀 화가 날 수 있기 때문입니다. 제가 말 할 수 있는 건 “더 나은 예를 주세요.” 뿐입니다.

따라서, 컴파일러와 CPU 모두 코드가 단정문을 실패하도록 만들 수 있으므로, 다양한 환경에 포팅을 해야 하는 코드라면 이 단정문 통과에 기대선 안됩니다.

**Quick Quiz C.12:** CPU 1 의 “while” 과 “c” 값 대입문 사이에 메모리 배리어를 넣는 것으로 이 코드를 고칠 수 있지 않을까요? 고칠 수 있다면 왜이고 고칠 수 없다면 그건 또 왜죠? ■

## C.6.3 Example 2

Table C.3 는 각각 CPU 0, 1, 2 에서 동시에 수행되는 코드를 보이고 있습니다. “a”, “b”, “c” 는 처음엔 0 값을 갖습니다.

이번에도, CPU 0 는 최근 많은 캐시 미스를 겪었어서 메세지 큐가 꽉 차 있고, CPU 1 은 캐시 안에서만 수행을 마무리 해왔기에 CPU 1 의 메세지 큐는 비어 있는 상황을 생각해 봅시다. CPU 0 의 “a” 에의 값 대입은 Node 0 의 캐시에 곧바로 반영될 (따라서 곧바로 CPU 1 에게 보이게 됩니다) 것이지만, CPU 0 의 메세지 큐가 가득 차 있으므로 곧바로 외부에 보이지는 못할 것입니다. 반면, CPU 1 의 “b” 에의 값 대입은 CPU 1 의 비어있는 메세지 큐를 곧바로 넘어갑니다. 따라서, CPU 2 는 CPU 1 의 “b” 에의 값 대입을 CPU 0 의 “a” 에의 값 대입 이전에 보게 되고, 메모리 배리어에도 불구하고 단정문의 실패를 야기하게 됩니다.

이론적으로, 포터블한 코드는 이 예제의 코드를 사용해선 안됩니다만, 실제로는 앞에서와 같이 대부분의 주류 컴퓨터 시스템에서 이 코드도 잘 동작합니다.

## C.6.4 Example 3

Table C.3 는 각각 CPU 0, 1, 2 에서 동시에 수행되는 코드를 보이고 있습니다. 모든 변수는 처음엔 0 값을 갖습니다.

CPU 1 도 CPU 2 도 CPU 0 의 line 3 에서의 “b” 에의 값 할당을 보기 전까지는 line 5 로 넘어갈 수 없음을 알아 둡시다. CPU 1 과 2 가 line 4 의 메모리 배리어를 실행한다면, 둘 다 CPU 0 의 line 2 의 메모리 배리어 앞의 값 할당을 볼 수 있도록 보장됩니다. 비슷하게, line 8 의 CPU 0 의 메모리 배리어는 line 4 의, CPU 1 과 2 에 의한 메모리 배리어와 짹을 이루므로 CPU 0 는 line 9 의 “e” 의 값 할당을 자신의 “a” 에의 값 할당이 다른 CPU 들 다에게 보이기 전까지는 수행할 수 없을 것입니다. 따라서, CPU 2 의 line 9 에서의 단정문은 실패하지 않을 것이 보장됩니다.

**Quick Quiz C.13:** Table C.4 에서 CPU 1 과 2 의 line 3-5 가 인터럽트 핸들러 안에서 수행되고, CPU 2 의 line 9 는 프로세스 레벨에서 수행된다고 생각해 봅시다. 코드가 정확히 동작하도록 하는데, 달리 말하자면 단정

CPU 0	CPU 1	CPU 2
<pre>a = 1; smp_wmb(); b = 1;</pre>	<pre>while (b == 0); c = 1;</pre>	<pre>z = c; smp_rmb(); x = a; assert(z == 0    x == 1);</pre>

Table C.2: Memory Barrier Example 1

CPU 0	CPU 1	CPU 2
<pre>a = 1;</pre>	<pre>while (a == 0); smp_mb(); b = 1;</pre>	<pre>y = b; smp_rmb(); x = a; assert(y == 0    x == 1);</pre>

Table C.3: Memory Barrier Example 2

	CPU 0	CPU 1	CPU 2
1	<pre>a = 1;</pre>		
2	<pre>smp_wmb();</pre>		
3	<pre>b = 1;</pre>	<pre>while (b == 0);</pre>	
4		<pre>smp_mb();</pre>	
5		<pre>c = 1;</pre>	
6	<pre>while (c == 0);</pre>		<pre>while (b == 0);</pre>
7	<pre>while (d == 0);</pre>		<pre>smp_mb();</pre>
8	<pre>smp_mb();</pre>		<pre>d = 1;</pre>
9	<pre>e = 1;</pre>		<pre>assert(e == 0    a == 1);</pre>

Table C.4: Memory Barrier Example 3

문이 실패하지 않도록 하는데 어떤 변경이 필요할까요?  
필요하다면 무엇일까요? ■

**Quick Quiz C.14:** Table C.4 의 예에서 CPU 2 가  
assert (e==0 || c==1) 을 수행하면 단정문은 실패  
할 수 있을까요? ■

리눅스 커널의 synchronize\_rcu() 는 이 예에  
서 보인 것과 유사한 알고리즘을 사용합니다.

## C.7 Memory-Barrier Instructions For Specific CPUs

각 CPU 는 Table C.5 에 보여진 것처럼 각자 자신의 독  
특한 메모리 배리어 인스트럭션들을 갖는데, 이는 호환  
성을 갖게 하는데 어려움으로 작용할 수 있습니다. 실  
제로, pthread 와 Java 를 포함한 많은 소프트웨어 환경  
에서는 메모리 배리어의 직접적인 사용을 금지해 버리고,  
프로그래머가 필요한 정도만의 배타적 수행을 위한  
도구만을 사용할 수 있도록 제한하고 있습니다. 표를 보  
면, 첫번째 네개의 행은 해당 열의 CPU 가 로드와 스토  
어를 네개의 조합으로 재배치를 할 수 있는지 보입니다.  
다음의 두 행은 해당 열의 CPU 가 로드와 스토어를 어  
토믹 인스트럭션과 함께 재배치 할 수 있는지 보입니다.

일곱번째 행, data-dependent reads reordered 는 좀  
설명이 필요한데, 뒤의 Alpha CPU 들을 설명하는 섹  
션에서 자세히 설명합니다. 여기서 간단히 설명하자면  
Alpha 는 연결된 데이터 구조의 읽는 쪽은 물론 업데이  
트 하는 쪽에도 메모리 배리어를 필요로 합니다. 맞습니다,  
이는 Alpha 는 포인터로 가리켜진 데이터를 포인터  
자체를 가져오기 전에도 가져오는 효과를 낼 수 있고,  
이는 좀 이상하게 들리겠지만 사실입니다. 거짓말 같다면  
“ask the wizard” 문서 [Com01] 를 참고하세요. 이런  
극도로 완화된 메모리 모델의 장점으로 Alpha 는 더 간  
단한 캐시 하드웨어를 사용할 수 있어서 Alpha 의 전성  
기 때의 그 높은 클럭 주파수를 가능하게 했습니다.

마지막 두 행은 해당 열의 CPU 가 비일관적인 캐시  
와 파이프라인을 가질 수 있는지 보입니다. 그런 CPU  
들은 스스로를 수정하는 코드를 수행하기 위해서는 특  
별한 인스트럭션들이 필요합니다.

괄호에 싸인 CPU 이름들은 구조적으로 허용된 모드  
들을 의미하는데, 실제로는 잘 사용되지 않습니다.

이런, 흔한 메모리 배리어에 대해 “그냥 안된다고 말  
하기” 방법은 적용될 수 있는 곳에서는 매우 합리적입  
니다만, 리눅스 커널과 같이 메모리 배리어의 직접적  
사용이 필요한 환경도 존재합니다. 따라서, 리눅스는 조  
심스럽게 선택된 메모리 배리어 기능의 최소한의 공통  
분모 집합을 제공하는데, 다음과 같습니다:

- smp\_mb() : 로드 오퍼레이션들과 스토어 오퍼레  
이션들 모두 순서 맞추는 “메모리 배리어”. 이는 이

	Loads Reordered After Loads?	Loads Reordered After Stores?	Stores Reordered After Stores?	Stores Reordered After Loads?	Atomic Instructions Reordered With Loads?	Atomic Instructions Reordered With Stores?	Dependent Loads Reordered?	Incoherent Instruction Cache/Pipeline?
Alpha	Y	Y	Y	Y	Y	Y	Y	Y
AMD64				Y				
ARMv7-A/R	Y	Y	Y	Y	Y	Y		Y
IA64	Y	Y	Y	Y	Y	Y		Y
MIPS	Y	Y	Y	Y	Y	Y		Y
(PA-RISC)	Y	Y	Y	Y				
PA-RISC CPUs								
POWER™	Y	Y	Y	Y	Y	Y		Y
(SPARC RMO)	Y	Y	Y	Y	Y	Y		Y
(SPARC PSO)			Y	Y		Y		Y
SPARC TSO				Y				Y
x86				Y				Y
(x86 OOStore)	Y	Y	Y	Y				Y
zSeries®				Y				Y

Table C.5: Summary of Memory Ordering

메모리 배리어보다 앞의 로드들과 스토어들은 이 메모리 배리어 뒤의 로드들과 스토어들보다 먼저 메모리에 처리될 것이라고 뜻입니다.

- `smp_rmb()`: 로드들만 순서 맞추는 “읽기 메모리 배리어”.
- `smp_wmb()`: 스토어들만 순서 맞추는 “쓰기 메모리 배리어”.
- `smp_read_barrier_depends()` 는 앞의 오퍼레이션들에 의존적인 뒤따르는 오퍼레이션들을 순서맞춰지게 만듭니다. 이 기능은 Alpha 이외의 플랫폼에서는 no-op 입니다.
- `mmiowb()` 는 글로벌 스피너으로 보호되는 MMIO 쓰기들의 순서를 강제합니다. 이 기능은 스피너 안의 메모리 배리어가 이미 MMIO 순서를 강제하는 플랫폼들에서는 no-op입니다. `mmiowb()` 가 no-op 이 아닌 것으로 정의되는 플랫폼들 중 일부로는 (전체는 아닙니다) IA64, FRV, MIPS, 그리고 SH 시스템들이 포함됩니다. 이 기능은 비교적 새로운 기능이라서 비교적 적은 드라이버들만이 이 기능을 사용합니다.

The `smp_mb()`, `smp_rmb()`, and `smp_wmb()` 는 또한 컴파일러가 배리어 전후로 메모리 오퍼레이션 순서를 재배치 하는 효과를 줄 수 있는 최적화를 하지 않도록 강제합니다. `smp_read_barrier_depends()` 기능 역시 비슷한 효과를 갖지만, Alpha CPU 들에서만 그렇습니다. 이런 기능들에 대해 더 자세한 정보를 위해선 Section 14.2 를 참고하세요.

The `smp_mb()`, `smp_rmb()`, and `smp_wmb()` primitives also force the compiler to eschew any optimizations that would have the effect of reordering memory optimizations across the barriers. The `smp_read_barrier_depends()` primitive has a similar effect, but only on Alpha CPUs. See Section 14.2 for more information on use of these primitives.

이런 기능들은 SMP 커널에서만 코드를 생성해냅니다만, UP 커널에서도 메모리 배리어를 생성해내는 UP 버전(`mb()`, `rmb()`, `wmb()`, 그리고 `read_barrier_depends()`)을 각각 갖습니다. 대부분의 경우에는 `smp_` 버전들이 사용되어야 합니다. 하지만, 이 UP 버전들은 드라이버를 작성할 때 유용한데, MMIO 액세스들은 UP 커널에서도 순서를 맞춰줘야 하기 때문입니다. 메모리 배리어 인스트럭션이 없다면, CPU 도 컴파일러도 이런 액세스들을 제멋대로 재배치 할 것이고, 최선의 경우에도 디바이스는 이상하게 동작할 것이고, 어쩌면 커널 크래시를 내거나, 심지어는 하드웨어를 손상시킬 수도 있을 것입니다.

따라서 대부분의 커널 프로그래머들은 이 인터페이스들을 사용한다면 각 CPU 전체의 메모리 배리어 특성을 걱정하지 않아도 됩니다. 특정 CPU 의 아키텍쳐에 특화된 코드에 심화된 작업을 하고 있다면, 물론 이야기가 다릅니다.

게다가, 모든 리눅스의 락킹 기능들 (스핀락, reader-writer 락, 세마포어, RCU, ...) 은 필요한 모든 배리어 기능을 내포하고 있습니다. 따라서 이런 기능을 사용하고 있는 코드로 작업하고 있다면, 리눅스의 메모리 순서 세우기 기능에 대해서는 걱정하지 않아도 됩니다.

그렇다면 하나, 각 CPU 의 메모리 일관성 모델에 대한 깊은 지식은, 말하자면 아키텍쳐에 특화된 코드나 동기화 기능을 작성할 때 등의 상황 시, 디버깅에 매우 큰 도움이 될 수 있습니다.

한편, 어떤 사람들은 얇은 지식은 매우 위험한 것이라 이야기 하곤 합니다. 많은 지식을 가지고 만들 수 있는 피해를 생각해 보세요! 각 CPU 의 메모리 일관성 모델에 대해 더 이해하고 싶은 분들을 위해, 다음 섹션에서는 가장 대중적이고 유명한 CPU 들에 대해 설명합니다. 해당 CPU 의 문서를 읽는 걸 아예 대체할 수는 없지만 이 섹션들은 좋은 시작점이 될 것입니다.

## C.7.1 Alpha

이미 사망 예고가 떨어진 CPU 에 대해 이야기 하는게 이상해 보일 수 있지만, Alpha 는 가장 완화된 메모리 순서 모델을 가지고 있어서, 메모리 오퍼레이션들을 가장 과감하게 재배치 하기 때문에 한번 볼 가치가 있습니다. 때문에 Alpha 를 포함해 모든 CPU 들에서 동작해야 하는 리눅스 커널의 메모리 순서 기능들은 Alpha 로부터 정의되었습니다. 따라서 Alpha 를 이해하는 것은 리눅스 커널 해커에게 매우 중요합니다.

Alpha 와 다른 CPU 들간의 차이점은 Figure C.9 의 코드에 나타나 있습니다. 이 그림의 line 9 의 `smp_wmb()` 는 line 6-8 의 원소 초기화가 line 10에서 이 원소가 리스트에 추가되기 전에 수행되는 것을 보장해서 lock-free 탐색이 정확히 동작하게 합니다. 다만, 이 보장은 Alpha 를 제외한 모든 CPU 들에만 보장됩니다.

Alpha 는 극단적으로 완화된 메모리 순서 규칙을 가지고 있어서 Figure C.9 line 20 의 코드는 line 6-8 의 초기화 이전의 예전 쓰레기 값을 볼 수도 있습니다.

Figure C.10 는 캐시 라인들이 번갈아가며 다른 파티션들에서 처리되는, 분할된 캐시를 갖는 과감한 병렬 머신에서 이런 일이 어떻게 일어날 수 있는지 보입니다. 리스트 헤더 `head` 가 cache bank 0에서 처리되고, 새 원소는 cache bank 1에서 처리된다고 생각해 봅시다. Alpha에서, Figure C.9 line 6-8에 의해 야기된 캐시 무효화는 `smp_wmb()`에 의해 line 10 이전에 interconnect에 도착할 것을 보장합니다만, 새 값이 읽는 CPU 의 코

```

1 struct el *insert(long key, long data)
2 {
3     struct el *p;
4     p = kmalloc(sizeof(*p), GFP_ATOMIC);
5     spin_lock(&mutex);
6     p->next = head.next;
7     p->key = key;
8     p->data = data;
9     smp_wmb();
10    head.next = p;
11    spin_unlock(&mutex);
12 }
13
14 struct el *search(long key)
15 {
16     struct el *p;
17     p = head.next;
18     while (p != &head) {
19         /* BUG ON ALPHA!!! */
20         if (p->key == key) {
21             return (p);
22         }
23         p = p->next;
24     };
25     return (NULL);
26 }

```

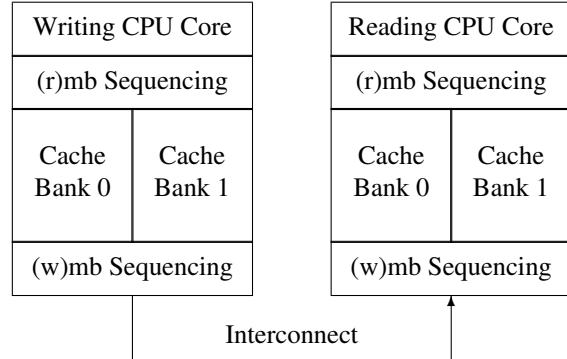
Figure C.9: Insert and Lock-Free Search

어에 도착하는 순서에 대해서는 아무런 보장을 하지 않습니다. 예를 들어, 읽는 CPU의 cache bank 1이 매우 바쁜 한편 cache bank 0은 아무 일도 하고 있지 않을 수 있습니다. 이런 경우 새 원소에 대한 캐시 무효화 결과의 도착이 지연되어 읽는 CPU는 포인터의 새 값은 받지만, 캐시되어 있던, 새 원소의 예전 값을 읽는 결과가 나올 수 있습니다. 여전히 제가 가상의 이야기를 하고 있다고 생각된다면, 더 자세한 정보를 위해 앞서 이야기한 웹사이트를 한번 방문해 보세요.<sup>6</sup>

포인터를 가져오는 것과 포인터를 디레퍼런스 사이에 `smp_rmb()`를 넣어 문제를 해결할 수 있을 겁니다. 하지만, 이는 읽는 쪽의 데이터의 의존성을 고려하는 (i386, IA64, PPC, 그리고 SPARC 같은) 시스템들에는 불필요한 오버헤드를 가져올 수 있습니다. 이런 시스템에서의 오버헤드를 없애기 위해 `smp_read_barrier_depends()` 기능이 리눅스 2.6 커널에 추가되었습니다. 이 기능은 Figure C.11의 line 19에 사용될 수 있을 겁니다.

모든 읽는 CPU들이 쓰는 CPU의 쓰기를 순서대로 읽도록 강제하는 소프트웨어 배리어를 `smp_wmb()` 자리에 구현할 수도 있을 겁니다. 하지만, 이 방법은 리눅스 커뮤니티에 Alpha처럼 극단적으로 완화된 순서를 갖는 CPU들에서는 지나친 오버헤드를 가져올 것이라 판단되었습니다. 이 소프트웨어 배리어는 프로세서간 인터럽트(IPI)를 모든 CPU들에 보내는 것으로 구현될 수도 있습니다. IPI의 사용 시, CPU는 메모리 배리어

<sup>6</sup> 물론, 눈치 빠른 독자는 더럽고 비열한 Alpha는 더이상 어디에도 없지만, Section C.6.1의 가상의 아키텍쳐가 (감사하게도) 이 케이스가 된다는 것을 이미 알아차렸을 겁니다.

Figure C.10: Why `smp_read_barrier_depends()` is Required

```

1 struct el *insert(long key, long data)
2 {
3     struct el *p;
4     p = kmalloc(sizeof(*p), GFP_ATOMIC);
5     spin_lock(&mutex);
6     p->next = head.next;
7     p->key = key;
8     p->data = data;
9     smp_wmb();
10    head.next = p;
11    spin_unlock(&mutex);
12 }
13
14 struct el *search(long key)
15 {
16     struct el *p;
17     p = head.next;
18     while (p != &head) {
19         smp_read_barrier_depends();
20         if (p->key == key) {
21             return (p);
22         }
23         p = p->next;
24     };
25     return (NULL);
26 }

```

Figure C.11: Safe Insert and Lock-Free Search

인스트럭션을 수행할 수도 있어 메모리 배리어 슷다운을 구현할 수도 있습니다. 데드락을 막기 위해 추가적인 로직이 필요합니다. 물론, 데이터의 의존성을 지키는 CPU들은 그런 배리어를 단순히 `smp_wmb()`로 정의할 것입니다. Alpha는 이미 져버렸기 때문에 이에 대해선 나중에 한번 더 생각해 볼 필요가 있습니다.

리눅스 메모리 배리어 기능들은 그 이름을 Alpha의 인스트럭션들에서 가져왔기 때문에, `smp_mb()`는 mb, `smp_rmb()`는 rmb, 그리고 `smp_wmb()`는 wmb입니다. Alpha는 `smp_read_barrier_depends()`

가 no-op 이 아니라 smp\_mb() 인 유일한 CPU 입니다.

**Quick Quiz C.15:** Alpha 의 smp\_read\_barrier\_depends() 는 smp\_rmb() 가 아니라 smp\_mb() 인가요? ■

Alpha 에 대해 더 자세한 정보를 위해선, 레퍼런스 매뉴얼 [SW95] 을 참고하세요.

### C.7.2 AMD64

AMD64 는 x86 과 호환 가능하며, 문서화된 메모리 모델 [Adv07] 을 실제 구현이 가끔 제공하던 더 엄격한 순서 규칙을 강제하도록 업데이트 했습니다. 리눅스 smp\_mb() 기능의 AMD64 구현은 mfence 이고, smp\_rmb() 는 lfence, 그리고 smp\_wmb() 는 msfence 입니다. 이론상으로 이것들은 완화될 수 있지만 그러기 위해선 SSE 와 3DNOW 인스트럭션들을 반드시 사용해야 합니다.

### C.7.3 ARMv7-A/R

ARM 계열 CPU 들은 임베디드 분야, 특히 전력이 제한되는 휴대폰과 같은 분야에서는 극단적일 정도로 인기가 있습니다. ARM 의 멀티프로세서 구현은 아직 5년을 넘지 않았습니다. ARM 의 메모리 모델은 Power 의 것 (Section C.7.7 를 참고하세요) 과 유사합니다만, ARM 은 다른 메모리 배리어 인스트럭션 셋 [ARM10] 을 사용합니다:

1. DMB (데이터 메모리 배리어: data memory barrier) 는 특정 타입의 오퍼레이션들을 같은 타입의 뒤따르는 오퍼레이션들 이전에 완료된 것으로 나타나게 gkqslek. 오퍼레이션의 “타입”은 모든 오퍼레이션들이 될 수도 있고, 쓰기 만으로 제한될 수도 있습니다 (Alpha wmb 와 POWER eieio 인스트럭션들과 유사합니다). 또한, ARM 은 캐시 일관성이 세개의 영역 중 하나를 고를 수 있게 합니다: 단일 프로세서, 프로세서들 중 일부 (“inner”) 그리고 글로벌 (“outer”).
2. DSB (데이터 동기화 배리어: data synchronization barrier) 는 특정 타입의 오퍼레이션들이 실제로 뒤따르는 (모든 타입의) 오퍼레이션들이 수행되기 이전에 완료되게 합니다. 오퍼레이션들의 “타입”은 DMB 에서와 같습니다. DSB 인스트럭션은 ARM 아키텍쳐 초기 버전에서는 DWB (drain write buffer 또는 drain write barrier) 라 불렸습니다.
3. ISB (인스트럭션 동기화 배리어: instruction synchronization barrier) 는 CPU 파이프라인을 비워버려서 ISB 를 뒤따르는 모든 인스트럭션들은 ISB

가 완료된 이후에야 파이프라인으로 들어오게 됩니다. 예를 들어, (JIT 처럼) 스스로를 수정하는 프로그램을 만들고 있다면, 코드를 생성하고 나서 실행하기 이전에 ISB 를 실행해야 합니다.

이 중 어떤 인스트럭션도 리눅스의 rmb() 기능과 의미적으로 일치하지 않기 때문에 DMB 로 구현됩니다. DMB 와 DSB 인스트럭션은 배리어 전후 액세스 순서에 대한 재귀적 정의를 가지고 있기 때문에, POWER 의 누적성과 비슷한 효과를 갖습니다.

ARM 은 또한 컨트롤 의존성을 구현해서, 조건적 브랜치가 어떤 로드에 의존적이라면, 해당 조건적 브랜치 이후에 수행되는 모든 스토어 오퍼레이션은 해당 로드 이후로 순서세워집니다. 하지만, 조건적 브랜치를 뒤따르는 로드들은 해당 브랜치와 해당 로드 사이에 ISB 인스트럭션이 있지 않는 한 순서세워진다고 보장되지 않습니다. 다음의 예를 생각해 봅시다:

```
1 r1 = x;
2 if (r1 == 0)
3   nop();
4 y = 1;
5 r2 = z;
6 ISB();
7 r3 = z;
```

이 예제에서, 로드-스토어 컨트롤 의존성 순서세우기가 line 1 의 x 로부터의 로드가 line 4 의 y 로의 스토어보다 먼저 수행되도록 만듭니다. 하지만, ARM 로드-로드 컨트롤 의존성은 신경쓰지 않으므로, line 1 의 로드는 line 5 의 로드보다 나중에 수행될 수 있습니다. 반면, line 2 의 조건적 브랜치와 line 6 의 ISB 인스트럭션의 조합은 line 7 의 로드가 line 1 의 로드보다 뒤에 수행될 것을 보장합니다. line 3 과 4 사이 어딘가에 ISB 인스트럭션을 추가하는 것은 line 1 과 5 사이의 순서를 지키도록 해줄 것임을 알아 두시기 바랍니다.

### C.7.4 IA64

IA64 는 완화된 일관성 모델을 제공하므로, 명시적으로 메모리 배리어 인스트럭션을 사용하지 않으면 IA64 는 메모리 참조들을 재배치할 수 있습니다 [Int02b]. IA64 는 mf 라는 이름의 memory-fence 인스트럭션을 가지고 있지만, 로드, 스토어, 그리고 일부 어토믹 인스트럭션들에 덧붙일 수 있는 “half-memory fence” 변경자 역시 가지고 있습니다 [Int02a]. Figure C.12 에 그린 것처럼, acq 변경자는 뒤의 메모리 참조 인스트럭션들이 acq 앞으로 재배치 되는 것을 막습니다만, 앞의 메모리 참조 인스트럭션들이 acq 뒤로 재배치 되는 것은 허용합니다. 유사하게, rel 변경자는 앞의 메모리 참조가 rel 뒤로 재배치 되는 것을 막습니다만, 뒤의 메모리 참조

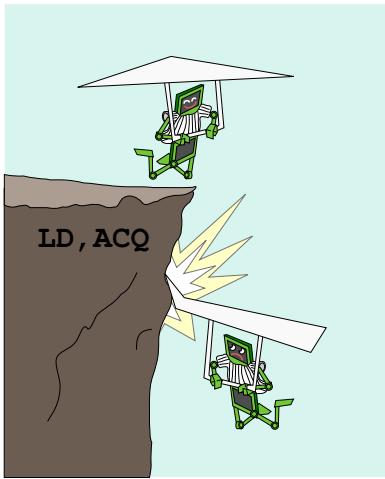


Figure C.12: Half Memory Barrier

인스트럭션들이 `rel` 앞으로 재배치 되는 것은 허용합니다.

이 half-memory fence 들은 오퍼레이션들을 크리티컬 섹션에 안전하게 집어넣을 수 있으므로 크리티컬 섹션에 유용합니다만, 이 오퍼레이션들이 빠져나오게 되면 매우 위험합니다. IA64 는 이 기능을 제공하는 CPU 들 중 하나<sup>7</sup> 로써 리눅스의 락 획득과 해제에 연관된 메모리 오퍼레이션 순서 의미를 정의합니다. 크리티컬 섹션은 오퍼레이션들을 집어넣기 안전하지만 바깥으로 빠져나오면 치명적이기에 이 half-memory fence 들은 크리티컬 섹션에 유용합니다.

IA64 `mf` 인스트럭션이 리눅스 커널의 `smp_rmb()`, `smp_mb()`, 그리고 `smp_wmb()` 기능을 위해 사용됩니다. 아, 그리고 모순되는 루머들이 있긴 하지만, “`mf`”는 정말로 “memory fence” 의 약자입니다.

마지막으로, IA64 는 “release” 오퍼레이션과 “`mf`” 인스트럭션들에 글로벌한 전체 순서를 제공합니다. 이는 한 코드 조각이 한 액세스가 일어난 것으로 본다면, 그 뒤의 코드 조각들도 역시 그 앞의 액세스가 일어난 것으로 보게 되는 타동성의 개념을 제공합니다. 이는 모든 코드 조각들이 올바르게 메모리 배리어들을 사용했다는 가정 하의 이야기입니다.

### C.7.5 MIPS

MIPS 메모리 모델 [Ima15, Table 6.6] 은 ARM, IA64, 그리고 Power 와 흡사해서 완화된 순서를 기본으로 합니다만 의존성을 지켜줍니다. MPIS 는 다양한 종류의

<sup>7</sup> ARMv8 은 최근 `load-acquire` 와 `store-release` 인스트럭션들을 추가했습니다.

메모리 배리어 인스트럭션들을 갖습니다만, ARM64 추가 인스트럭션들처럼 하드웨어 관점이 아니라 리눅스 커널과 C++11 표준 [Smi15] 에서 제공되는 사용예 관점으로 분류되어 있습니다.

**SYNC** 메모리 참조 외에도 여러 하드웨어 오퍼레이션들을 위한 전체 배리어

**SYNC\_WMB** 리눅스 커널의 `smp_wmb()` 구현을 위해 사용될 수 있는 쓰기 메모리 배리어.

**SYNC\_MB** 메모리 오퍼레이션들에만 적용되는 전체 메모리 배리어. 이 기능은 리눅스 커널의 `smp_mb()` 와 C++ `atomic_thread_fence(memory_order_seq_cst)` 의 구현에 사용될 수 있습니다.

**SYNC\_ACQUIRE** 리눅스 커널의 `smp_load_acquire()` 와 C++ `atomic_load_explicit(..., memory_order_acquire)` 구현에 사용될 수 있는 Acquire 메모리 배리어.

**SYNC\_RELEASE** 리눅스 커널의 `smp_store_release()` 와 C++ `atomic_store_explicit(..., memory_order_release)` 의 구현에 사용될 수 있는 Release 메모리 배리어.

**SYNC\_RMB** 리눅스 커널의 `smp_rmb()` 구현에 사용될 수 있는 읽기 메모리 배리어.

MIPS 아키텍쳐에 대한 비공식적 토의들은 MIPS 가 ARM 과 Power 의 그것과 유사한 타동성과 누적성을 가짐을 알려줍니다. 하지만, 다른 MIPS 구현은 다른 메모리 순서 특성을 가질 수 있으므로, 당신이 사용하고 있는 특정 MIPS 구현을 위해서는 문서를 참고하는게 좋습니다.

### C.7.6 PA-RISC

PA-RISC 아키텍처는 로드와 스토어의 완전한 재배치를 허용하지만, 실제 CPU 들은 순서를 지킵니다 [Kan96]. 이는 리눅스 커널의 메모리 순서 기능들이 어떤 코드도 만들어내지 않을 것임을 의미합니다만, 실제로는 메모리 배리어 전후로 코드를 재배치 할 수 있는 컴파일러 최적화를 막기 위해 gcc 의 `memory` 한정사를 사용합니다.

### C.7.7 POWER / PowerPC

POWER 와 PowerPC® CPU 계열은 다양한 메모리 배리어 인스트럭션들을 가지고 있습니다 [IBM94, LSH02]:

1. sync 는 모든 앞의 오퍼레이션들이 뒤의 오퍼레이션이 하나라도 시작하기 전에 완료된 것처럼 보이게 합니다. 따라서 이 인스트럭션은 상당히 비용이 비쌉니다.
2. lwsync (light-weight sync) 는 로드 오퍼레이션들을 뒤의 로드와 스토어 오퍼레이션들에 대해 순서 맞추며, 스토어 오퍼레이션 역시 순서를 맞춰줍니다. 하지만, 스토어 오퍼레이션들을 뒤의 로드들에 대해 순서맞추지는 않습니다. 흥미롭게도, lwsync 인스트럭션은 zSeries, 그리고 우연히도, SPARC TSO 와 같은 순서 규칙을 강제합니다. lwsync 인스트럭션은 load-acquire 와 store-release 오퍼레이션을 구현하는데 사용될 수도 있습니다.
3. eieio (enforce in-order execution of I/O, in case you were wondering) 은 앞의 모든 캐싱 가능한 스토어들을 뒤의 스토어들 이전에 완료된 것으로 나타나게 합니다. 하지만, 캐싱 가능한 메모리로의 스토어들은 캐싱 불가능한 메모리로의 스토어들과는 별개로 순서지어지는데, 이는 eieio 가 MMIO 스토어가 스팬락 해제 뒤로 재배치 되는 현상도 막지 않는다는 뜻입니다.
4. isync 는 뒤의 인스트럭션이 하나라도 실행을 시작하기 이전에 앞의 인스트럭션들이 완료된 것으로 나타나게 만듭니다. 이는 앞의 인스트럭션들은 그들이 만들 수 있는 어떤 트랩도 이미 일어났거나 일어나지 않도록 보장될 만큼 충분히 진행되었어야 하며, 이 인스트럭션들의 어떤 사이드 이펙트들 (예를 들어, 페이지 테이블의 변경) 도 뒤의 인스트럭션들에게 보여야 함을 의미합니다.

불행히도, 이 인스트럭션들 중 어떤 것도 모든 스토어들을 순서 맞추지만 sync 인스트럭션처럼 큰 오버헤드의 많은 동작을 요하지는 않는, 리눅스의 wbm() 기능과 일치하지 않습니다. 하지만 선택의 여지가 없습니다: wmb() 와 mb() 의 ppc64 버전은 좀 무겁지만 sync 인스트럭션을 사용하게 되어 있습니다. 하지만, 리눅스의 smp\_wmb() 인스트럭션은 (어차피 드라이버가 MMIO 의 순서를 UP 커널에서도 SMP 커널에서도 알아서 순서를 맞춰야 하므로) MMIO 에 사용하지 않기 때문에, 가벼운 eieio 인스트럭션으로 구현되어 있습니다. 이 인스트럭션은 다섯개 모음의 약자라 좀 독특해 보일 수 있습니다. smp\_mb() 인스트럭션 또한 sync 인스트럭션으로 정의되어 있습니다만, smp\_

rmb() 와 rmb() 는 가벼운 lwsync 인스트럭션으로 정의되어 있습니다.

Power 는 타동성을 얻기 위해 사용될 수 있는, “누적성”을 가지고 있습니다. 제대로 사용된다면, 앞의 코드 조각의 결과를 보는 코드는 이 앞의 코드 조각이 봤던 결과 역시 볼 수 있을 것입니다. 더 자세한 건 McKenney 와 Silvera의 작업물 [MS09] 에서 볼 수 있습니다.

Power isync 인스트럭션이 ARM ISB 인스트럭션으로 대체된다는 점을 제외하고는, Power 는 ARM 에서 하는 것과 같은 방식으로 컨트롤 의존성을 지켜줍니다.

POWER 아키텍처의 많은 멤버들이 일관성을 지키지 않는 인스트럭션 캐시를 가지고 있어서, 인스트럭션이 위치하는 메모리로의 스토어는 인스트럭션 캐시에 제대로 반영되지 않을 수 있습니다. 감사하게도, 오늘날에는 적은 사람들만이 스스로를 수정하는 코드를 작성합니다만, JIT 들과 컴파일러들은 항상 그 짓을 합니다. 더욱이, 최근에 수행된 프로그램을 다시 컴파일 하는 행위는 CPU 의 관점에서는 스스로를 수정하는 코드처럼 보입니다. icbl (instruction cache block invalidate) 인스트럭션은 인스트럭션 캐시에서 특정 캐시 라인을 무효화 하게 하므로, 이런 상황에 사용될 수 있을 것입니다.

### C.7.8 SPARC RMO, PSO, and TSO

SPACE 의 Solaris 는 리눅스가 “sparc” 32 비트 아키텍처용으로 빌드되었을 때 그러하듯, TSO (total-store order) 를 사용합니다. 하지만, 64 비트 리눅스 커널 (“sparc64” 아키텍처)은 SPARC 를 RMO (relaxed-memory order) 모드로 운영합니다 [SPA94]. RMO 로 수행되는 모든 프로그램은 PSO 또는 TSO 로도 수행될 수 있고, 비슷하게 PSO 로도는 프로그램은 TSO 로도 수행될 수 있을 겁니다. 앞에서 이야기 했듯 동기화 기능들을 표준적으로 사용하는 프로그램은 메모리 배리어에 대해 걱정할 필요 없음에도 불구하고, 한 공유 메모리 병렬 프로그램을 (RMO 에서 PSO 로 가듯) 다른 방향으로 옮기는 것은 조심스로운 메모리 배리어 추가를 필요로 할 것입니다.

SPARC 는 세부적으로 순서를 조절할 수 있도록 하는 매우 유연한 메모리 배리어 인스트럭션 [SPA94]들을 가지고 있습니다:

- StoreStore: 앞의 스토어들을 뒤의 스토어들 앞으로 순서 맞춥니다. (리눅스 smp\_wmb() 를 위해 이게 사용됩니다.)
- LoadStore: 앞의 로드들을 뒤의 스토어들 앞으로 순서 맞춥니다.
- StoreLoad: 앞의 스토어들을 뒤의 로드들 앞으로 순서 맞춥니다.

- LoadLoad: 앞의 로드들을 뒤의 로드들 앞으로 순서 맞춥니다. (리눅스 `smp_rmb()` 를 위해 이게 사용됩니다.)
- Sync: 뒤의 오퍼레이션을 하나라도 시작하기 전에 앞의 모든 오퍼레이션들을 완료시킵니다.
- MemIssue: 앞의 모든 메모리 오퍼레이션들을 뒤의 모든 메모리 오퍼레이션들보다 먼저 완료시키는데, memory-mapped I/O 같은 경우에 중요합니다.
- Lookaside: 같은 메모리 위치에 액세스하는 앞의 스토어들과 뒤의 로드들 사이에만 적용된다는 점을 제외하고는 MemIssue 와 동일합니다.

리눅스 `smp_mb()` 기능은 앞의 네개 인스트럭션들을 `membar #LoadLoad | #LoadStore | #StoreStore | #StoreLoad`처럼 함께 사용해서 메모리 오퍼레이션들이 완전히 순서맞춰지도록 구현합니다.

그런데, 왜 `membar #MemIssue` 가 필요할까요? `membar #StoreLoad` 는 뒤의 로드가 값을 스토어 버퍼에서 가져오도록 허용할 수 있는데, 이는 해당 스토어가 읽힐 값에 사이드 이펙트를 주는 MMIO 레지스터로의 쓰기였다면 문제가 될 수 있기 때문입니다. 반면, `membar #MemIssue` 는 해당 로드들을 실행하기 전에 해당 스토어 버퍼들이 비워질 때까지 기다리도록 할 것이므로, 해당 로드는 실제로 그 값을 MMIO 레지스터에서 읽어오도록 보장할 것입니다. 드라이버들은 대신 `membar #Sync` 를 사용할 수 있습니다만, 상대적으로 비싼 `membar #Sync` 의 기능이 모두 필요하지 않은 경우라면 더 가벼운 `membar #MemIssue` 가 선호될 것입니다.

`membar #Lookaside` 는 `membar #MemIssue` 의 경량화 버전으로, MMIO 레지스터에 쓰기를 하는데 그 쓰기가 뒤에 그 레지스터로부터 읽힐 값에 영향을 주는 경우 유효합니다. 하지만, 해당 MMIO 레지스터에의 쓰기가 뒤의 다른 MMIO 레지스터로부터의 읽기에 영향을 끼친다면 더 무거운 `membar #MemIssue` 가 사용되어야만 합니다.

현재의 정의는 일부 드라이버에서 버그에 취약할 수 있어 보임에도 왜 SPARC 가 `wmb()` 를 `membar #MemIssue` 로, 그리고 `smp_wmb()` 가 `membar #StoreStore` 로 정의하지 않았는지는 불명확합니다. 다만 리눅스가 돌아가는 모든 SPARC CPU 들이 아키텍쳐에서 허용하는 것보다 더 보수적인 메모리 순서 모델을 구현하고 있어서일 가능성이 많습니다.

SPARC 는 한 인스트럭션의 저장되고 나서 실행되기 전에 `flush` 인스트럭션의 사용을 필요로 합니다 [SPA94]. 이는 해당 위치의 이전 값을 SPARC

의 인스트럭션 캐시로부터 비워내기 위해 필요합니다. `flush` 는 주소를 받고, 인스트럭션 캐시로부터 해당 주소만을 비워냄을 주의하십시오. SMP 시스템에서는 모든 CPU 들의 캐시들이 비워지지만, 밖의 CPU 의 `flush` 가 언제 완료되는지를 알 수 있는 간편한 방법은, 구현 노트에 레퍼런스는 있습니다만, 없습니다.

## C.7.9 x86

x86 CPU 들은 “프로세스 순서” 를 제공해서 모든 CPU 들이 한 CPU 의 메모리에의 쓰기 순서에 동의하므로 해당 CPU [Int04b] 에서 `smp_wmb()` 기능은 no-op 으로 동작합니다. 하지만, 컴파일러가 `smp_wmb()` 를 가로지르는 재배치의 결과를 만드는 최적화를 가하는 것을 막기 위해 컴파일러 지시어가 필요합니다.

반면, x86 CPU 들은 전통적으로 로드들에 대해선 순서에 대한 보장을 제공하지 않았으므로, `smp_mb()` 와 `smp_rmb()` 기능들은 `lock; addl` 로 확장됩니다. 이어토믹 인스트럭션은 로드와 스토어 둘 다에 대한 배리어처럼 동작합니다.

또한, 인텔은 x86 을 위한 메모리 모델 [Int07] 을 출판했습니다. 이를 통해 인텔의 실제 CPU 들은 앞의 사양에서 이야기한 것보다 더 강한 순서를 제공하고 있음이 드러났으며, 따라서 이 모델은 이전의 사실상의 행동을 의무화 했습니다. 더 최근에, 인텔은 업데이트된 x86 을 위한 메모리 모델 [Int11, Section8.2] 을 발간했는데, 여기선 스토어들에 대한 전체 전역 순서를 의무화 했습니다만 각각의 CPU 들은 여전히 각자의 스토어들은 전체 전역적 순서가 가리키는 것보다 빨리 일어난 것으로 볼 수 있게 허용하고 있습니다. 스토어 버퍼와 관련된, 중요한 하드웨어 최적화를 위해 전체 스토어 순서에 대한 이 예외가 필요했습니다. 또한, 메모리 순서 규칙은 인과성을 준수해서, CPU 0 가 CPU 1 의 스토어를 봤다면, CPU 0 는 CPU 1 이 그 스토어 이전에 봤던 모든 스토어들을 볼 수 있도록 보장됩니다. 소프트웨어는 이런 하드웨어 최적화를 무효화 하기 위해 어토믹 오퍼레이션을 사용할 수 있는데, 이것이 어토믹 오퍼레이션이 그렇지 않은 것들에 비해 큰 비용을 필요로 하는 경향을 띠는 이유 중 한 가지입니다. 이 전체 스토어 순서 (total store order) 는 옛날 프로세서들에서는 보장되지 않습니다.

또한, 주어진 메모리 위치에서 수행되는 어토믹 인스트럭션들은 모두 같은 크기여야 함 [Int11, Section 8.1.2.2] 을 주의해야만 합니다. 예를 들어, 한 CPU 가 어토믹 1 바이트 증가 오퍼레이션을 수행하는 동안 다른 CPU 에서는 같은 위치에 4 바이트 어토믹 증가 오퍼레이션을 수행한다면, 결과는 알 수 없습니다.

하지만, 일부 SSE 인스트럭션들은 완화된 순서 규칙을 가짐을 주의하십시오 (`clflush` 와 임시적이지 않은 `move` 인스트럭션들 [Int04a]). SSE 를 갖는 CPU 들은

`smp_mb()`를 위해 `mfence` 를, `smp_rmb()`를 위해 `lfence` 를, 그리고 `smp_wmb()`를 위해 `sfence` 를 사용할 수 있습니다.

x86 CPU 의 일부 버전들은 순서 외 스토어를 가중하게 하는 mode bit 를 가지고 있고, 이런 CPU 들에서는 `smp_wmb()` 가 `lock; addl` 로 정의되어야만 합니다.

최신의 x86 구현은 스스로 수정하는 코드를 특별한 인스트럭션 없이 수용할 수 있지만, 과거와 잠재적인 미래 x86 구현과 호환성을 갖기 위해, CPU 는 코드의 수정과 실행 사이에 `jump` 인스트럭션이나 직렬화 인스트럭션 (예: `cpuid`) 을 실행해야만 합니다 [Int11, Section 8.1.3].

### C.7.10 zSeries

zSeries 머신들은 기존에 360, 370, 그리고 390 [Int04c] 로 알려진 IBM™ 메인프레임들을 만드는데 사용됩니다. zSeries 에 병렬성은 꽤 늦게 도입되었습니다만, 이 메인프레임들이 1960년대 중반에 처음 출시된 걸 생각해 보면, 그렇게 늦은 것도 아닙니다. `bcr 15,0` 인스트럭션은 리눅스 `smp_mb()`, `smp_rmb()`, 그리고 `smp_wmb()` 기능으로 사용됩니다. 이들은 또한 Table C.5 에 나온 것과 같이 비교적 강력한 메모리 순서 규칙을 가져서, `smp_wmb()` 가 `nop` 이 되는 것도 가능해야 합니다 (그리고 당신이 이 글을 읽고 있는 시점에서는, 이미 리눅스 커널은 그렇게 되었을 수 있습니다). 앞에서 이야기한 표는 이 상황을 좀 과소평가하도록 이야기 하는데, 그렇지 않다면 zSeries 메모리 모델은 순차적 일관성 (sequential consistent) 을 지키는 것으로 이야기 되는데, 이는 모든 CPU 들이 다른 CPU 들에서의 연관되지 않은 스토어들에 대해서도 순서를 동의한다는 뜻이기 때문입니다.

대부분의 CPU 들처럼, zSeries 아키텍쳐는 인스트럭션 스트림에 대해 캐시 일관성을 제공하지 않고, 따라서 스스로를 수정하는 코드는 직렬화 인스트럭션을 인스트럭션 수정과 그것의 실행 사이에 실행해야만 합니다. 그렇다면, 많은 실제 zSeries 머신들은 스스로를 수정하는 코드를 직렬화 인스트럭션 없이도 잘 실행합니다. zSeries 인스트럭션 집합은 `compare-and-swap`, 일부 타입의 브랜치들 (예를 들어, 앞에 이야기한 `bcr 15,0` 인스트럭션), 그리고 `test-and-set`, 등등의 다양한 직렬화 인스트럭션들을 제공합니다.

## C.8 Are Memory Barriers Forever?

최근의 시스템들 중에는 일반적으로 순서 외 (out-of-order) 실행에, 그리고 특히 메모리 참조 재배치에 상

당히 덜 과감한 경우가 여럿 있었습니다. 이런 경향은 메모리 배리어가 과거의 것이 되게 하는 지점까지 이어질까요?

긍정적으로 생각하는 측에서는 제안된, 매우 많은 멀티 쓰레드를 지원해서 각 쓰레드는 메모리가 준비되기 까지 기다리게 되고, 그 사이 수십, 수백, 심지어 수천 개의 다른 쓰레드들이 진전을 이루게 되는 하드웨어 아키텍처를 인용할 수 있을 겁니다. 그런 아키텍처에서 쓰레드는 다음 인스트럭션을 수행하기 전, 나머지 오퍼레이션들이 모두 완료될 때까지 그저 기다릴 것이기 때문에 메모리 배리어들이 필요 없을 겁니다. 수천 개의 다른 쓰레드가 존재하고 있을 것이기 때문에, 해당 CPU 는 완전히 활용되고 있을 것이고, 따라서 CPU 는 시간을 허비하지 않습니다.

반대하는 측에서는 극단적으로 적은, 1000개 쓰레드 까지 확장이 가능한 어플리케이션의 수와 일부 어플리케이션에서는 수십 마이크로세컨드에 불과할 정도로 가혹한 실시간 요구사항을 인용할 수 있을 겁니다. 앞서 이야기한 거대한 멀티 쓰레드 시나리오대로라면 실시간 반응성 요구사항은 달성되기 어려우며, 극단적으로 적은 싱글 쓰레드 처리량을 생각하면 더더욱 어려울 것입니다.

또 다른 찬성 의견 측에서는 갈수록 늘어나는, 여전히 순서와 실행의 성능 이점을 거의 다 제공하면서도 완전히 순차적 일관성 (sequential consistency) 을 제공하는 것 같은 환상을 제공하는 CPU 를 구현하는 정교한, 대기시간을 숨기는 하드웨어 구현 기술들을 인용할 수도 있을 것입니다. 반대 측에서는 갈수록 가혹해져 가는, 배터리 기반 디바이스와 환경적 요구사항 둘 다에서 발생하는 전력 효율성 요구사항을 인용할 수 있을 것입니다.

누가 맞을까요? 딱히 단서가 없으니, 두 시나리오 모두에 대비해서 살아가야 합니다.

## C.9 Advice to Hardware Designers

하드웨어 설계자들이 소프트웨어쪽 사람들의 삶을 고통스럽게 하기 위해 할 수 있는 여러가지 일들이 있습니다. 여기 우리가 과거에 마주했던 그런 것들 중 몇개를 미래에는 그런 문제가 없어지도록 도움을 주기 위한 바램으로 나열해 봅니다:

### 1. 캐시 일관성을 무시하는 I/O 디바이스들.

이 유혹적인 잘못된 기능은 메모리로부터의 DMA 가 아웃풋 버퍼에 만들어진 최근의 변경을 놓치거나, 인풋 버퍼가 CPU 캐시에 의해 DMA 완료 직후에 디디어 씨지게 만들 수 있습니다. 그런 잘못된 동작에서도 시스템이 정상적으로 동작하게 만들려면, 조심스럽게 모든 DMA 버퍼 위치의 CPU 캐시를 그 버퍼가 I/O 디바이스에 넘어가기 전에 비

워야만 합니다. 비슷하게, 모든 DMA 버퍼 위치의 CPU 캐시를 해당 버퍼로의 DMA 가 완료된 직후 비워야 합니다. 그리고 나서도, 잘못 만들어진 인풋 버퍼로의 읽기 작업조차도 해당 데이터 입력을 망가뜨릴 수 있기 때문에, 포인터 버그를 매우 조심스럽게 방지해야 합니다!

2. 캐시 일관성 데이터를 전달하는데 실패할 수 있는 외부 버스.

이건 앞의 문제보다도 더 심각한 문제로, 여러 디바이스 그룹들—그리고 심지어 메모리 자신도—을 캐시 일관성과 관련해 실패하게 만듭니다. 이야기하기 고통스러운 말이지만, 임베디드 시스템들이 멀티코어 아키텍쳐로 옮겨감에 따라 이런 문제들이 여럿 나타나게 될 것입니다. 부디 이 문제들이 2015년에는 해결되길 바랍니다.

3. 캐시 일관성을 무시하는 디바이스 인터럽트들.

이건 문제 없어 보일 수 있습니다 — 일단, 인터럽트들은 메모리 참조가 아니지 않습니까? 하지만 분할된 캐시를 갖는 CPU에서 인풋 버퍼의 마지막 캐시라인을 매우 바쁜 뱅크 하나가 가지고 있는 상황을 생각해 봅시다. 만약 관련된 I/O 완료 인터럽트가 이 CPU에 도착하면, 이 CPU의 해당 버퍼의 마지막 캐시라인으로의 메모리 참조는 예전 데이터를 반환할 수 있고, 이로 인해 데이터가 망가질 수 있으며, 이 망가진 데이터는 뒤에 만들어질 크래시 덤프에는 보이지도 않을 겁니다. 시스템이 문제가 된 입력 버퍼를 덤프 뜨려 해는 시점에서는 DMA는 완료됐을 것이기 때문입니다.

4. 캐시 일관성을 무시하는 프로세서간 인터럽트 (IPS).

IPI가 그 목표지에 연관된 메세지 버퍼의 캐시 라인들이 모두 메모리에 반영되기 전에 도달한다면 문제가 될 수 있습니다.

5. 캐시 일관성을 추월하는 컨텍스트 스위치.

메모리 액세스들이 너무 비순차적으로 완료될 수 있다면, 컨텍스트 스위치가 문제가 될 수 있습니다. 태스크가 원래 있던 CPU에 보이는 모든 메모리 액세스들이 넘어갈 CPU에 보여지게 되기 전에 이동하게 된다면, 해당 태스크에게는 관련된 변수들이 이전의 값으로 보이게 되어, 대부분의 알고리즘을 혼란스럽게 만들 것입니다.

6. 지나치게 친절한 시뮬레이터들과 에뮬레이터들.

메모리 순서 재배치를 강제하는 시뮬레이터나 에뮬레이터를 만들기는 어려운 관계로, 이런 환경에서 잘 동작하던 소프트웨어는 실제 하드웨어에서

수행되면 불쾌한 놀림을 받을 수 있습니다. 불행히도, 하드웨어는 시뮬레이터나 에뮬레이터보다 일탈질이라는게 여전히 진실입니다만, 이런 상황이 바꿔질 바랍니다.

다시 말하지만, 하드웨어 설계자들이 이런 것들을 좀 바꿔주길 바랍니다!



## Appendix D

# Answers to Quick Quizzes

The Answer to the Ultimate Question of Life,  
The Universe, and Everything.

“*The Hitchhiker’s Guide to the Galaxy*”,  
Douglas Adams

유사합니다. 그리고 일부 퀴즈는 저자의 관점에서 쓰이기도 했습니다.



### D.1 How To Use This Book

#### Quick Quiz 1.1:

이 Quick Quiz 들의 답은 어디에 있을까요?



#### Answer:

페이지 359에서 시작하는 Appendix D.

쉽죠? □

#### Quick Quiz 1.2:

몇몇 퀴즈는 저자의 입장이 아니라 독자의 입장에서 쓰인 것 같은데요. 그런 의도가 맞나요?



#### Answer:

실제로 그렇답니다! 많은 질문들은 Paul E. Mckenny 가이 내용들을 다루는 수업을 듣는 학생이었다면 질문했을 법한 것들입니다. Paul 은 이 내용들을 교수님으로부터가 아니라 병렬 하드웨어와 소프트웨어로부터 배웠다는 내용도 짚어둬야 할 것 같네요. Paul 의 경험에 의하면, 교수님들은 Watson 같은 실제 병렬 시스템과는 달리 말로 이야기되는 문제에 대해 답을 주려 하곤 합니다. 물론, 어떤 교수님들이나 병렬 시스템들이 이런 종류의 문제들에 대해 가장 유용한 답을 주는지에 대해서는 많은 토론이 가능하겠지만, 지금은 일단 실제 교수님들과 병렬 시스템들에 따라 그들이 주는 답의 유용성이 다를 수 있다는 점만 동의하고 넘어갑시다.

그 외의 퀴즈들은 컨퍼런스 발표 중에, 그리고 이 책에서 다루는 내용을 다루는 수업 중에 받은 실제 질문과

#### Quick Quiz 1.3:

전 퀴즈를 좋아하지 않아요. 어떡하죠?



#### Answer:

여기 몇가지 전략이 있습니다:

1. 그냥 퀴즈를 무시하고 책을 읽으세요. 퀴즈의 흥미로운 내용들을 놓치게 되겠지만 이 책의 퀴즈를 제외한 부분도 훌륭한 내용을 많이 담고 있습니다. 만약 당신의 목표가 일반적인 내용에 대한 이해를 얻는 것이거나 이 책을 통해 특정 문제에 대한 해결책을 찾는 것이라면 충분히 합리적인 접근법입니다.
2. 퀴즈가 집중을 방해하지만 무시하기엔 중요하다고 생각한다면, 언제든 이 책의 소스를 git 저장소에서 클론할 수 있음을 기억하세요. 그리고나서 Makefile 과 qqz.sty 를 수정해서 퀴즈가 PDF에서 사라지게 할 수 있습니다. 또는, 해당 파일들을 수정해서 답변이 문제 바로 아래 나오도록 수정할 수도 있습니다.
3. 당신의 답을 구하느라 너무 많은 시간을 보내지 말고 곧바로 답을 보세요. 현재 퀴즈의 답이 당신이 해결하려는 문제의 핵심을 쥐고 있는 게 아니라면 이것도 합리적인 접근법입니다. 또한, 당신이 원하는게 해당 내용에 대한 깊은 이해이지, 새로이 병렬성을 활용한 해결책을 맨바닥부터 만들려 하는게 아닌 경우에도 이는 합리적인 접근법입니다.

2016년 중반부터 퀵 퀴즈는 답으로, 답은 퀵 퀴즈로 링크가 되어 있습니다. 답으로 이동하기 위해서는 “Quick Quiz”나 작은 검정 네모를 클릭하세요. 답에서 퀴즈의 시작으로 가기 위해서는 답 시작점이나 작은 검정 네모를, 퀴즈의 끝으로 가려면 작은 하얀 네모를 클릭하세요. □

## D.2 Introduction

### Quick Quiz 2.1:

여봐요!!! 병렬 프로그래밍은 수십년간 엄청나게 어렵다고 알려졌다구요. 근데 당신은 그게 그렇게 어렵지 않다고 슬쩍 이야기하는 것 같네요. 뭔 개수작이요?

■

### Answer:

정말 병렬 프로그래밍이 엄청나게 어렵다고 믿는다면, “왜 병렬 프로그래밍이 어려운가?”라는 질문에 대답할 준비가 되어 있을 겁니다. 누군가는 여러 이유를 댈 수 있겠죠, 데드락부터 레이스 컨디션, 테스팅 커버리지 등등. 하지만 진짜 답은 그건 그렇게까지 어렵지는 않다고 합니다. 일단, 만약 병렬 프로그래밍이 정말로 그렇게 소름끼치도록 어렵다면, 어떻게 Apache나 MySQL, 리눅스 커널 같은 많은 오픈 소스 프로젝트들이 그걸 잘 사용하고 있겠어요?

보다 나은 질문은 아마도 이렇겠죠: “왜 병렬 프로그래밍은 그렇게 어렵다고 알려져 있을까?” 답을 알기 위해, 1991년으로 돌아가 봅시다. Paul McKenney는 주차장에서 6개의 dual-80486 Sequent Symmetry CPU 보드를 들고 Sequent의 벤치마킹 센터로 걸어가던 중, 문득 자신이 집 몇채 가격의 물건을 들고 있음을 깨달았습니다.<sup>1</sup> 이렇게 엄청난 병렬 시스템의 가격은 병렬 프로그래밍이 병렬 시스템을 직접 제작하거나 — 1991년의 미국 달러로 — \$100,000 이상의 가격의 기계를 구매할 수 있는 회사에서 일하는 제한된 일부 특권층의 일부에게만 가능했음을 의미합니다.

하지만, 2006년, Paul은 자신이 이 글을 dual-core x86 노트북에서 쓰고 있음을 발견합니다. 앞서 이야기한 dual-80486 CPU 보드와 달리, 이 노트북은 2GB 메인 메모리, 60GB 디스크 드라이브, 모니터, 이더넷, USB 포트, 무선랜, 그리고 블루투스까지 달려 있습니다. 그리고 그 노트북은 그간의 인플레이션을 고려하지 않더라도 dual-80486 CPU 보드보다 열배가 넘게 싹니다.

병렬 시스템이 정말로 세상에 도래했습니다. 병렬 시스템은 더이상 일부 특권층의 소유물이 아니라 거의 모든 사람에게 가능한 물건입니다.

기존의 제한적이었던 병렬 하드웨어 접근성이야말로 병렬 프로그래밍이 그렇게 어렵다고 여겨지게 만들었던 진짜 이유입니다. 무엇보다, 아무리 단순한 기계라도 직접 만져볼 수가 없다면 프로그램하기는 매우 어렵습니다. 찾기 어렵고 비싼 패럴렐 머신들의 시대는 갔으니 병렬 프로그래밍이 미치도록 어렵다고 생각하던 시대는 곧 지나갈 겁니다.<sup>2</sup>

□

### Quick Quiz 2.2:

어떻게 병렬 프로그래밍이 시퀀셜 프로그래밍만큼 쉬운가 가능한가요?

■

### Answer:

그건 프로그래밍 환경에 달려 있습니다. SQL [Int92]는 잘 알려지지 않은 성공 사례인데요, 병렬성에 대해 잘 모르는 프로그래머도 거대한 병렬 시스템을 바삐 동작하게 만들 수 있도록 해주기 때문이죠. 병렬 컴퓨터는 갈수록 싸고 어디서나 접할 수 있게 되어가고 있기 때문에 이런 류의 다양한 예를 볼 수 있을 겁니다. 예를 들어, 과학 / 기술 컴퓨팅 쪽에서의 가능할 법한 경쟁자는 흔한 행렬 연산을 자동으로 병렬화 시켜주는 MATLAB\*P입니다.

마지막으로, 리눅스와 유닉스 시스템에서의 다음 셀 커맨드를 생각해 보세요:

```
get_input | grep "interesting" | sort
```

이 셀 파이프라인은 get\_input, grep, 그리고 sort를 병렬적으로 처리합니다. 어때요, 어렵지 않았죠, 됐죠?

요약하자면, 병렬 프로그래밍은 시퀀셜 프로그래밍 만큼이나 쉽습니다. 적어도 병렬성을 사용자에게서 숨겨주는 환경에서는요!

□

### Quick Quiz 2.3:

헐, 진짜요? 정확성, 관리성, 내구성 같은 것들은요?

■

<sup>1</sup> 그래요, 이 갑작스런 깨달음은 그가 좀 더 조심히 걷게 만들었습니다. 왜 그런걸 물어요?

<sup>2</sup> 병렬 프로그래밍은 시퀀셜 프로그래밍보다는 어렵습니다. 예를 들어, 병렬적으로 validation을 하는 것은 더 어렵습니다. 하지만 더이상 미질듯이 어렵진 않아요.

**Answer:**

그것들도 중요한 목표들이죠, 하지만 병렬 프로그램에서 그런 목표들의 중요도는 시퀀셜 프로그램에서의 그것 정도일 뿐입니다. 따라서, 그것들은 중요한 목표들이긴 하지만 병렬 프로그래밍만의 목표에는 속하지 않습니다.

**Quick Quiz 2.4:**

그리고 정확성, 관리성, 내구성이 해당되지 않는데 왜 생산성과 Generality 는 해당되는거죠?

**Answer:**

병렬 프로그래밍이 시퀀셜 프로그래밍보다 훨씬 어렵다고 인식되고 있는만큼, 생산성도 달성하기 어려운 목표로 여겨지고 있고, 따라서 반드시 이 목표를 이뤄야 합니다. 또한, SQL 과 같이 높은 생산성을 갖는 병렬 프로그래밍 환경은 특정한 용도에만 사용가능하기 때문에, Generality 도 반드시 목표에 들어가야 합니다.

**Quick Quiz 2.5:**

병렬 프로그램은 정확성을 증명하기가 어렵다고 알고 있는데, 정말 정확성도 그 목록에 올라갈 수 없는 건가요?

**Answer:**

엔지니어링 관점에서 형식적이든 비형식적이든 정확성을 증명하는건 엔지니어링 관점에서의 최대 목표인 생산성에 어떤 영향을 미치느냐에 따라 중요도가 정해집니다. 따라서, 정확성 증명이 중요한 경우라면 “생산성” 아래 포함된다고 볼 수 있겠죠.

**Quick Quiz 2.6:**

그냥 재미를 목표로 하는건 어떤가요?

**Answer:**

재미도 물론 중요하죠, 하지만 당신이 취미로만 사는 사람이 아니라면 재미가 당신의 최우선 목표는 아닐겁니다. 거꾸로 말하자면, 당신이 취미로만 사는 사람이 맞다면 좋은 자세입니다!

**Quick Quiz 2.7:**

성능 이외의 이유로 병렬 프로그래밍을 하는 경우도 있나요?

**Answer:**

풀어야 하는 문제가 본질적으로 병렬적인 경우가 있습니다. 예를 들어, Monte Carlo method 들과 일부 숫자 계산들이죠. 하지만, 이런 경우에도 병렬성을 관리하기 위해 많은 추가작업이 필요합니다.

병렬성은 가끔 신뢰성(reliability)를 위해 사용되기도 합니다. 일단 예를 하나들자면, triple-modulo redundancy 는 병렬로 동작하는 세개의 시스템을 가지고 결과에 대해 투표를 합니다. 극단적 경우에는 세개의 시스템이 서로 다른 알고리즘과 기술을 가지고 독립적으로 구현될 수도 있습니다.

**Quick Quiz 2.8:**

왜 이런 비기술적인 문제를 이야기하는거죠??? 그저 비기술적일 뿐 아니라, 심지어 생산성이라니요? 누가 그런걸 신경써요?

**Answer:**

당신이 순수히 취미로만 사는 사람이라면 아마 당신은 신경쓰지 않아도 될겁니다. 하지만 설령 그렇다 해도 얼마나 빨리 그리고 얼마나 많이 일을 할 수 있는지는 신경쓸겁니다. 무엇보다, 가장 유명한 취미가용 도구는 보통 그 목적에 가장 적합한 도구이고, “가장 적합한” 이란 말의 정의의 가장 중요한 부분은 생산성과 연결되어 있죠. 그리고 만약 누군가가 당신에게 병렬 코드를 작성하라고 돈을 준다면, 그들은 당신의 생산성에 대해 매우 신경쓸겁니다. 그리고 그 고용주가 뭔가에 신경쓴다면, 당신은 거기에 적어도 관심을 가져야겠죠!

그리고, 만약 당신이 정말로 생산성에 신경쓰지 않는다면, 애초에 컴퓨터를 사용하지 않고 손으로 일을 했겠죠!

**Quick Quiz 2.9:**

병렬 시스템이 그렇게 싼 가격이 되었다면, 어떤 사람이 그걸 프로그램 하라고 월급을 줘가며 프로그래머를 고용하겠어요? ■

**Answer:**

이 질문에는 몇가지 답이 있습니다:

- 거대한, 여러 병렬머신들로 구성된 클러스터가 있다고 하면, 이 클러스터의 전체 비용은 상당한 개발 노력을 정당화합니다. 개발 비용은 수많은 머신들 전체에게 적용되기 때문이죠.
- 수천만명이 넘는 사용자들이 사용하는 유명한 소프트웨어라면 상당한 개발 노력이 정당화 됩니다. 그 개발 노력은 수천만 사용자를 위한 거니까요. 커널이나 시스템 라이브러리 같은 것들도 이 경우에 들어감을 참고하세요.
- 낮은 가격의 병렬 머신이 중요한 어떤 장비의 운영에 사용되고 있다면 그 장비의 가격 일부분이 상당한 개발 비용을 정당화 할 수 있습니다.
- 안전을 위해 사용되는 주요 시스템은 사람의 목숨을 보호합니다. 따라서 이 경우에는 매우 큰 개발 비용을 정당화 하죠.
- 취미가와 연구자들은 돈보다는 지식, 경험, 재미, 그리고 명예를 추구합니다.

그러니까 하락하는 하드웨어 가격은 소프트웨어를 의미 없게 만들지 않고, 오히려 소프트웨어 개발 비용을 하드웨어 가격에 “숨기는” 것이 불가능해진 겁니다. 적어도 엄청나게 많은 수의 하드웨어를 사용하는 경우가 아니라면요.

□

#### Quick Quiz 2.10:

이건 달성 불가한 이상에 불과해요! 현실적으로 달성 가능한 무언가에 집중하는게 어때요?

■

#### Answer:

이건 분명 달성 가능합니다. 휴대폰은 프로그래밍이나 환경구성 없이 최종 사용자가 전화 통화를 하고 텍스트 메세지를 주고 받을 수 있게 해주는 컴퓨터입니다.

일견 사소한 예처럼 보일 수 있겠지만, 천천히 생각해 보면 이건 간단하기도 하고 심오하기도 한 이야기입니다. generality 를 희생하면 우리는 놀랍도록 높은 생산성 향상을 얻을 수 있습니다. 과한 generality 에 빠진 사람들은 그래서 소프트웨어 스택의 최대치까지 성능을 끌어올리는데 실패하곤 합니다. 이 삶의 진리는 약자도 있죠: YAGNI, 즉 “You Ain’t Gonna Need It.”

□

#### Quick Quiz 2.11:

잠깐만요! 이런 접근법은 단순히 개발을 위한 노력을

당신으로부터 누군가 그 존재한다는 병렬 소프트웨어를 만드는 사람에게 전가할 뿐인 거 아닌가요? ■

#### Answer:

바로 그겁니다! 그리고 그게 바로 이미 있는 소프트웨어를 쓰는 것의 요점이죠. 한 팀의 작업물이 많은 다른 팀에 의해 사용되어서 모든 팀이 불필요하게 바퀴를 재발명하는 것에 비해 훨씬 노력을 줄이게 되는것이죠. □

#### Quick Quiz 2.12:

어떤 다른 병목지점들이 CPU를 추가해도 성능을 개선되지 않게 할 수 있을까요?

■

#### Answer:

잠재적 병목지점이 얼마든지 있습니다:

- 메인 메모리. 싱글 쓰레드가 모든 가용한 메모리를 사용하고 있다면, 추가된 쓰레드는 단순히 명청하게 자신을 페이지 아웃 시키겠죠.
- 캐시. 싱글 쓰레드의 캐시 사용량이 모든 공유 CPU 캐시(들)을 꽉 채운다면, 쓰레드를 추가하는 것은 그저 영향받는 캐시들을 쓰래쉬 하기만 할겁니다.
- 메모리 밴드위쓰. 싱글 쓰레드가 모든 메모리 밴드위쓰를 소모한다면, 추가된 쓰레드들은 그저 메모리로의 시스템 접점에 줄을 서 있을 겁니다.
- I/O 밴드위쓰. 싱글 쓰레드가 I/O에 바운드 되어 있다면, 쓰레드들을 추가하는 것은 그저 그들 모두 관련된 I/O 자원에 줄을 서서 기다리고만 있게 될 겁니다.

특정 하드웨어 시스템들은 추가적인 병목지점을 얼마든지 가지고 있을 수 있습니다. 다만 분명한 건 여러 CPU 들이나 쓰레드들 간에 공유되고 있는 자원은 잠재적 병목지점입니다.

□

#### Quick Quiz 2.13:

CPU 캐시 용량 외에, 뭐가 동시에 수행되는 쓰레드들의 갯수를 제한해야 하게 할 수 있을까요? ■

#### Answer:

쓰레드 갯수에 영향을 끼치는 여러 잠재적 요소들이 있습니다:

1. 메인 메모리. 각 쓰레드는 (최소한 스택을 위해) 메모리를 일부 사용하므로, 너무 많은 쓰레드는 메모리를 모조리 사용해버려서 엄청나게 과도한 페이징이나 메모리 할당 실패를 일으킬 수 있습니다.
2. I/O 밴드위쓰. 각 쓰레드가 많은 스토리지 I/O 나 네트워크 트래픽을 만든다면 너무 많은 수의 쓰레드는 과도한 I/O 큐잉 딜레이를 일으키고, 결국 성능이 또 저하될 것입니다. 일부 네트워킹 프로토콜은 너무 많은 쓰레드가 네트워킹 이벤트를 만들어 시간 내에 그 응답을 받지 못할 경우 타임아웃이나 다른 문제상황을 낼 수 있습니다.
3. 동기화 오버헤드. 많은 동기화 프로토콜에서 과도한 수의 쓰레드는 지나친 스파닝, 블락킹, 또는 룰백을 일으켜서 성능을 떨어뜨릴 수 있습니다.

특정한 어플리케이션이나 플랫폼에 따라서는 이외에도 추가적인 요소가 얼마든지 있을 수 있습니다. □

#### Quick Quiz 2.14:

병렬 프로그래밍에 다른 어려움은 없나요?



#### Answer:

병렬 프로그래밍에의 수많은 잠재적 문제들이 존재합니다. 여기 그 중 일부를 이야기 해보죠:

1. 주어진 프로젝트의 하나 뿐인 알고리즘이 본질적으로 순차적일 수 있습니다. 이 경우에는 (당신의 프로젝트가 반드시 병렬로 돌아야 한다는 법적 조항이 없다면) 병렬 프로그래밍을 관두거나 새로운 병렬 알고리즘을 고안해내야 합니다.
2. 프로젝트가 동일 어드레스 스페이스를 사용하지만 바이너리로만 제공되는 플러그인을 허용해서 모든 개발자가 프로젝트의 모든 소스 코드에 접근할 수는 없는 경우가 있을 수 있습니다. 데드락을 포함해 많은 병렬성에 기인한 버그들이 여기저기 있기 때문에, 그런 바이너리로만 제공되는 플러그인은 현재의 소프트웨어 개발 방법 하에서는 상당한 어려움을 안겨줄 수 있습니다. 물론 미래에는 상황이 바뀔 수도 있지만 현재로썬 주어진 어드레스 스페이스를 공유하는 병렬 코드의 모든 개발자는 그 어드레스 스페이스에서 돌아가는 모든 모드를 들여다 볼 수 있어야 합니다.

3. 프로젝트가 병렬성을 고려하지 않은채 설계된 API [AGH<sup>+</sup>11a, CKZ<sup>+</sup>13] 를 엄청나게 사용하는 경우. System V 메세지 큐 API 의 매우 화려한 기능들이 이 경우에 속합니다. 물론, 만약 당신의 프로젝트가 수십년 넘게 존속되었다면, 그리고 그 개발자들이 병렬 하드웨어를 접해본 적 없었다면 그 프로젝트는 분명 그런 API 들을 최소한 사용은 하고 있을 겁니다.
4. 프로젝트가 병렬성에 대한 고려 없이 구현된 경우. 순차적 환경에서는 매우 잘 동작하지만 병렬 환경에서는 처참하게 동작하는 기술이 있기 때문에, 만약 당신의 프로젝트가 순차적 하드웨어에서만 그 동안 사용되어왔다면 당신의 프로젝트는 분명 병렬성에 친화적이지 못한 코드를 최소한 사용은 하고 있을 겁니다.
5. 프로젝트가 좋은 소프트웨어 개발 관습에 대한 고려 없이 구현된 경우. 잔혹한 사실은, 공유 메모리 병렬 환경은 종종 순차적 환경에 비해 대충 만들어진 개발 관습에 더 엄혹하다는 것입니다. 이 경우에는 병렬성을 도입하기 전에 먼저 기존의 설계와 코드를 재정리 해야할 겁니다.
6. 당신의 프로젝트를 처음 개발한 사람들이 여전히 관리 권한을 쥐고 있거나 작은 기능 정도는 추가할 수 있는 기능을 가지고 있지만 “커다란” 변경은 할 수 없는 경우. 이런 경우에는 당신이 매우 간단하게 당신의 프로젝트를 병렬화 할 수 있다 해도, 순차적인 채로 놔두는게 최선일 수 있습니다. 그렇다 해도 여러 인스턴스를 수행시킨다면지, 많이 사용하는 라이브러리의 병렬적 구현체를 사용한다면지, database 와 같은 다른 병렬 프로젝트의 사용을 하도록 한다던지와 같이 간단하게 당신의 프로젝트를 병렬화 시킬 수 있는 방법이 있습니다.

이런 문제들은 비기술적인 요소들이라고 말할 수도 있겠죠, 하지만 그렇다고 이것들이 비현실적이지도 않습니다. 요약하자면, 커다란 코드의 병렬화는 크고 복잡한 노력을 필요로 할 수 있습니다. 그리고 크고 복잡한 노력이 필요하다면, 그 숙제를 가능한 빨리 해결하는게 낫겠죠.



## D.3 Hardware and its Habits

#### Quick Quiz 3.1:

왜 병렬 프로그래머가 하드웨어의 로우 레벨 요소들까

지 배워야 하죠? 하이 레벨의 추상 계층만 보는게 더 쉽고, 낫고, 더 일반적이지 않겠어요? ■

**Answer:**

하드웨어의 세세한 내용들은 무시하는게 더 쉬울 수 있을 겁니다만, 많은 경우 그건 바보같은 짓일 수 있습니다. 병렬성의 모든 목적이 성능 향상일 뿐이란걸 인정하신다면, 그리고 성능은 하드웨어의 디테일한 부분들에 의존적인 걸 인정하신다면, 논리적으로 병렬 프로그래머들은 하드웨어에 대해 최소 조건은 알아야 한다는 결론을 얻을 수 있을 겁니다.

이건 대부분의 엔지니어링 교훈에서 나오는 이야기입니다. 당신이라면 콘크리트와 철강에 대해 이해하지 못하는 엔지니어가 설계한 다리를 사용하시겠습니까? 아니라면, 왜 병렬 프로그래머가 최소한 조건의 하드웨어에 대한 이해 없이 훌륭한 병렬 소프트웨어를 만들 수 있을 거라고 생각하시나요?



**Quick Quiz 3.2:**

어떤 기계가 복수 데이터 요소에 대한 어토믹 오퍼레이션을 허용하겠어요? ■

**Answer:**

이 질문에 대한 한가지 답은 종종 복수개의 데이터 요소를 어토믹하게 다뤄질 수 있는, 단일 머신 워드 안에 모아넣을 수 있다는 겁니다.

좀 더 트렌디한 답은 트랜잭션 메모리 [Lom77]를 지원하는 기계가 되겠습니다. 2014년 초에 이르러서는 일부 주요 시스템들이 제한되긴 했지만 하드웨어 트랜잭션 메모리 구현을 제공합니다. 더 자세한 내용은 Section 17.3에서 다루고 있습니다. 소프트웨어 트랜잭션 메모리 [MMW07, PW07, RHP<sup>+</sup>07, CBM<sup>+</sup>08, DFGG11, MS12]에 대해서는 아직 적합하지 않다는 평가입니다. 소프트웨어 트랜잭션 메모리에 대한 더 많은 내용은 Section 17.2에서 볼 수 있을 겁니다.



**Quick Quiz 3.3:**

그래서, CPU 설계자들은 캐시 미스 오버헤드 역시 많이 개선 했나요? ■

**Answer:**

안타깝지만, 그렇게 많은 개선은 하지 못했습니다. 약간 오버헤드를 줄인 CPU들도 있습니다만, 빛의 속도의 한계와 물질의 원자성의 자연 법칙이 큰 시스템에서 캐시 미스 오버헤드를 줄일 수 있는 방법을 제한하고

있습니다. Section 3.3에서 가능할 법한 미래의 개선 방법들을 논의해 봅니다. ■

**Quick Quiz 3.4:**

이제 간략화된 거라구요? 이것보다 더 복잡한게 어떻게 가능하죠? ■

**Answer:**

이 예는 다음을 포함해 몇가지 가능한 복잡한 경우를 뺏습니다:

1. 해당 캐시라인에 대해 다른 CPU들도 동사에 CAS 오퍼레이션을 수행하려 하고 있을 수 있습니다.
2. 해당 캐시라인은 리드 온리로 다른 CPU들의 캐시들에 복사되어 있을 수 있는데, 이 경우엔 그 캐시들도 비워야 할 필요가 생깁니다.
3. CPU 7은 해당 요청이 도착했을 때 해당 캐시라인에 뭔가 연산을 수행하고 있었을 수 있고, 이 경우 CPU 7은 자신의 연산이 끝날 때까지 해당 요청을 잠시 대기하고 있게 해야 합니다.
4. CPU 7은 (예를 들어, 다른 데이터를 위한 공간을 만들기 위해) 해당 캐시라인을 캐시에서 없앴을 수 있고, 이로 인해 요청이 도착한 시점에서는 캐시라인이 메모리에 있을 수 있습니다.
5. 캐시라인에서 고칠 수 있는 에러가 났을 수 있는데, 그렇다면 해당 데이터가 사용되기 전에 그 에러는 고쳐져야 합니다.

제품 품질의 캐시 일관성 메커니즘들은 이런 종류의 여러 복잡한 경우 [HP95, CSG99, MHS12, SHW11] 때문에 엄청나게 복잡합니다. ■

**Quick Quiz 3.5:**

왜 CPU 7의 캐시에서 해당 캐시라인을 비워야 하죠?

**Answer:**

만약 해당 캐시라인이 CPU 7의 캐시에서 비워지지 않는다면, CPU 0과 CPU 7은 같은 변수에 대해 서로 다른 값을 보게 될 겁니다. 이런 종류의 비일관성은 병렬 소프트웨어를 매우 복잡하게 만들 수 있고, 때문에 하드웨어 설계자들은 그런 문제를 없애려 노력해 왔습니다. ■

Operation	Cost (ns)	Ratio (cost/clock)
Clock period	0.4	1.0
“Best-case” CAS	12.2	33.8
Best-case lock	25.6	71.2
Single cache miss	12.9	35.8
CAS cache miss	7.0	19.4
Off-Core		
Single cache miss	31.2	86.6
CAS cache miss	31.2	86.5
Off-Socket		
Single cache miss	92.4	256.7
CAS cache miss	95.9	266.4
Comms Fabric	2,600	7,220
Global Comms	195,000,000	542,000,000

Table D.1: Performance of Synchronization Mechanisms on 16-CPU 2.8GHz Intel X5550 (Nehalem) System

### Quick Quiz 3.6:

하드웨어 설계자들은 분명 이 상황을 개선하려 노력할 수 있었을 거예요! 왜 그들은 이 단일 인스트럭션 오퍼레이션들의 끔찍한 성능을 만족하고 있는거죠? ■

### Answer:

하드웨어 설계자들은 이 문제를 해결하려 노력했었습니다만, 물리학자 스티븐 호킹 정도의 권위자에게만 조언을 얻었습니다. 호킹은 하드웨어 설계자들이 두개의 기본 문제 [Gar07]를 가지고 있음을 발견했습니다:

1. 빛의 한계 속도, 그리고
2. 물질의 원자적 본성.

첫번째 문제는 기본 속도를 제한하고, 두번째 문제는 동작의 소형화를 제한하여 결과적으로 단위시간당 가능한 오퍼레이션의 갯수를 제한합니다. 그리고 이 문제는 설령, 현재 상품화된 CPU들의 속도를 10 GHz 아래로 제한하고 있는, 에너지 소비 문제를 피해간다 해도 존재합니다.

Table D.1 과 페이지 22 의 Table 3.1 를 비교해 보면 알 수 있겠지만, 분명 개선은 이루어지고 있습니다. 하드웨어 쓰레드들을 단일 코어에 집어넣고 복수의 코어들을 하나의 다이에 넣는 것은 적어도 싱글 코어내에서 또는 단일 다이 내에서의 반응속도는 엄청나게 개선했습니다. 전체 시스템 반응속도에서도 일부 개선이 있었습니다만, 겨우 대략 두배 정도입니다. 안타깝지만, 지난 몇년간 빛의 속도나 물질의 원자성의 본질은 변하지 않았습니다.

Section 3.3 에서는 병렬 프로그래머들의 곤경을 완화시키기 위해 어떤 일을 해줄 수 있을지 알아봅니다.

□

### Quick Quiz 3.7:

숫자가 미친듯이 크군요! 어떡해야 제 머리로 이걸 이해할 수 있을까요? ■

### Answer:

휴지 한 룰을 가져오세요. 미제 휴지라면, 한 룰의 휴지는 약 350-500 조각의 휴지로 구성됩니다. 한개 조각이 하나의 클락 사이클이라고 생각하고, 휴지를 모두 풀어 보세요.

그게 하나의 CAS 캐시 미스를 의미한다고 보면 됩니다.

더 비싼 시스템간 커뮤니케이션 대기시간을 보려면, 몇개의 휴지 룰 (또는 여러 휴지 케이스들) 이 필요할 겁니다.

중요한 팁 하나: 당신이 살아가면서 필요한 휴지가 얼마나 되는지도 생각해보세요!

□

### Quick Quiz 3.8:

하지만 개별의 전자들은 컴퓨터 내에서조차도 그렇게 빠르지 않아요!!! 세미컨덕터에서 발견된 저전력의 컨덕터 안에서의 전자 이동 속도는 초당 겨우 1 밀리미터 정도라구요. 뭔가요??? ■

### Answer:

전자 이동 속도는 긴 시간동안의 개별 전자들의 이동을 추적합니다. 개별 전자들은 꽤 무작위적으로 튀어나고, 따라서 그들의 순간 속도는 매우 빠르지만 긴 시간으로 보게 되면 그렇게 멀리 이동하지는 않습니다. 여기서, 전자들은 대부분의 시간을 고속으로 이동하는데 소모하지만 긴 시간으로 보면 어디에도 가지 않는 통근자와도 같습니다. 이런 통근자들의 속도는 시속 70 마일 (113 킬로미터) 정도지만, 지구의 표면에 비교해 보는 긴 시간동안의 이동 속도는 제로에 가까울 겁니다.

따라서, 우리는 전자의 이동속도가 아니라 순간적 속도에 주의를 기울여야 합니다. 하지만, 전자의 순간적 속도라 하더라도 빛의 속도에는 발끝도 따라가지 못합니다. 컨덕터에서 측정된 전자파의 속도는 더도 아니고 덜도 아니고 빛의 속도의 발끝은 따라가고 있는데, 이 때문에 여전히 미스테리는 풀리지 않습니다.

하나 더 있는 트릭은 전자는 그 음극의 성질로 인해 다른 전자와 상당히(원자적 관점에서요) 상호작용을 한다는 것입니다. 이 상호작용은 광자에 의해 이끌어지는 데, 광자는 바로 빛의 속도로 움직입니다. 따라서 전기학에서의 전자라 해도, 대부분의 일을 하는건 광자입니다.

통근자 비유를 이어가 보자면, 운전자는 다른 운전자에게 사고나 교통 혼잡들을 알리는데 스마트폰을 사용할 수 있고, 이로 인해 교통 상황의 변화를 개별 차들의 순간 속도보다 훨씬 빠르게 전파할 수 있는 겁니다. 이 전기학과 교통상황 사이의 비유를 요약하자면 다음과 같습니다:

1. 전자의 (매우 낮은) 이동 속도는 통근자의 장시간 속도와 비슷해서, 둘 다 제로에 가깝습니다.
2. 전자의 (여전히 낮은) 순간 속도는 통행 중인 차의 순간 속도와 비슷합니다. 둘 다 이동 속도에 비해선 높지만, 변화가 전달되는 속도에 비교하면 굉장히 작습니다.
3. 전자파의 (훨씬 높은) 전달 속도는 대부분 전자들 사이에서 전자기력을 전달하는 광자의 덕분입니다. 유사하게, 교통 상황은 운전자 사이의 커뮤니케이션으로 인해 훨씬 빠르게 바뀔 수 있습니다. 이것은 이미 교통 혼잡에 빠져 있는 운전자에겐 큰 도움이 되지 않듯이, 이미 주어진 캐퍼시티에 잡혀 있는 전자들에겐 큰 도움이 되지 않습니다.

물론, 이 주제를 완전히 이해하려면 전자기학을 공부해야 할겁니다.



#### Quick Quiz 3.9:

분산 시스템에서 통신이 그렇게까지 비싸다면 누가, 그리고 왜 그런 시스템을 쓰려 하는 건가요? ■

#### Answer:

몇가지 이유가 있지요:

1. 공유 메모리 멀티 프로세서 시스템은 크기 제한이 있습니다. 수천개 이상의 CPU가 필요하다면, 분산 시스템을 사용하는 것밖에 선택지가 없습니다.
2. 극단적으로 거대한 공유 메모리 시스템은 매우 비싸고, Table 3.1에 나타난 것처럼 작은 네 개 CPU로 구성된 시스템에서보다도 긴 캐시 미스 대기 시간을 갖는 경향을 보입니다..
3. 분산 시스템에서의 통신 대기시간은 CPU를 사용하지 않고, 따라서 메세지가 전달되는 동안 컴퓨팅 연산을 병렬적으로 수행할 수 있습니다.
4. 많은 중요한 문제들은 “당황스럽도록 병렬적”이라서 극단적일 정도로 거대한 연산 단위들이 매우 작은 수의 메세지만으로 가능해 질수도 있습니다. SETI@HOME [aCB08]은 그런 어플리케이션의

한 예입니다. 이런 부류의 어플리케이션들은 극단적으로 긴 통신 대기시간에도 불구하고 컴퓨터 네트워크를 훌륭하게 사용할 수 있습니다.

병렬 어플리케이션에서의 향후 노력은 긴 통신 대기 시간을 가진 기계와, 또는 클러스터에서 잘돌아갈 수 있는 당황스럽도록 병렬적인 어플리케이션의 수를 늘려가는 것을 계속할 것입니다. 그렇다면 해도, 하드웨어 대기시간을 크게 줄이는 것은 개발에 크게 도움이 될겁니다.



#### Quick Quiz 3.10:

좋아요, 우리가 분산 프로그래밍 기법들을 공유 메모리 병렬 프로그램에 적용하려 한다면, 항상 이런 분산 기법들을 사용하고 공유 메모리 없이 살면 안되나요?



#### Answer:

많은 경우 프로그램의 작은 부분만이 성능에 민감하기 때문입니다. 공유 메모리 병렬성은 우리가 그 작은 부분에의 분산 프로그래밍에 집중하고, 성능에 민감하지 않은 프로그램의 대부분의 영역은 간단한 공유 메모리 기법을 사용하도록 해줍니다.



## D.4 Tools of the Trade

#### Quick Quiz 4.1:

하지만 이 간단한 셀 스크립트는 진짜 병렬 프로그램이 아니잖아요! 왜 이런 별거아닌 걸 신경쓰는거죠???



#### Answer:

당신은 결코 이 간단한 것을 잊을 수 없을 것이기 때문입니다!

이 책의 제목이 “Is Parallel Programming Hard, And, If So, What Can You Do About It?” 이란 걸 마음에 새겨 두십시오. 당신이 할 수 있는 가장 효과적인 일은 그 간단한 것을 잊지 않도록 하는 것입니다! 무엇보다, 당신이 병렬 프로그래밍을 어려운 방법으로 하기로 선택했다면, 당신의 선택이니, 당신은 당신 자신 외의 누구에게도 불평 할 수 없습니다.



**Quick Quiz 4.2:**

병렬 셸 스크립트를 작성하는 좀 더 간단한 방법은 없나요? 만약 있다면, 어떻게 하나요? 없다면, 왜 없죠?

**Answer:**

가장 직관적인 방법은 셸 파이프라인입니다:

```
grep $pattern1 | sed -e 's/a/b/' | sort
```

충분히 커다란 입력 파일에 대해서, grep의 패턴 매칭, sed의 수정과 sort의 입력물 처리는 병렬적으로 수행될 겁니다. `parallel.sh` 파일에 셸 스크립트 병렬성과 파이프라인에 대한 데모가 있습니다.

**Quick Quiz 4.3:**

하지만 스크립트 기반 병렬 프로그래밍이 그렇게 쉽다면, 왜 다른 것들을 신경쓰는거죠?

**Answer:**

사실 오늘날 사용되는 병렬 프로그램들의 매우 많은 부분들이 스크립트에 기반합니다. 하지만, 스크립트 기반 병렬성은 한계점도 지니고 있습니다:

1. 새 프로세스의 생성은 보통 비싼 시스템콜인 `fork()` 와 `exec()` 를 포함하기 때문에 상당히 무거운 작업입니다.
2. 파일라이닝을 포함해서 데이터의 공유는 일반적으로 비싼 file I/O 를 포함합니다.
3. 스크립트에서 믿고 쓸 수 있는 사용 가능한 동기화 기본 도구들 역시 일반적으로 비싼 file I/O 를 포함합니다.

이런 제한점들은 스크립트 기반 병렬성이 coarse-grained 병렬성을 사용하고 각 일의 단위들은 최소 수십 밀리세컨드, 그리고 가능하다면 그보다도 훨씬 긴 시간을 가질 것을 요구합니다.

finer-grained 병렬성을 필요로 하는 작업들은 그 작업의 문제가 coarse-grained 형태로 표현될 수는 없을지 좀 고민해 보도록 추천됩니다. 만약 불가능하다면, Section 4.2에서 다루는 것과 같은 다른 병렬 프로그래밍 환경을 고려해 봐야 합니다.

**Quick Quiz 4.4:**

왜 이 `wait()` 함수는 그렇게 복잡해야만 하는거죠? 왜

그냥 셸 스크립트의 `wait` 같이 동작하도록 만들지 않는 거예요?

**Answer:**

일부 병렬 어플리케이션은 특정 자식 프로세스가 끝났을 때 특별한 행동을 취해야 할 수 있고, 그 때문에 각 자식 프로세스에 대해 개별적으로 대기를 할 필요가 있습니다. 또한, 일부 병렬 어플리케이션들은 자식 프로세스가 종료된 이유를 알 필요도 있습니다. Figure 4.3에서 본 것처럼, `wait()` 함수를 가지고 `waitall()` 함수를 만드는 건 어렵지 않습니다만 그 반대는 불가능하겠지요. 한번 특정 자식 프로세스에 대한 정보를 잊어버리면, 그건 복구될 수 없습니다.

**Quick Quiz 4.5:**

여기서 이야기한 것 외에도 `fork()` 와 `wait()` 에 대해 이야기할 것들이 많지 않나요?

**Answer:**

맞습니다, 그리고 그리고 이 섹션은 나중에 메세징 기능(UNIX 파일, TCP/IP, 그리고 공유 파일 I/O 같은)과 메모리 매핑(`mmap()` 과 `shmget()` 같은) 기능을 포함하도록 확장될 수도 있을 겁니다. 그 전까지는, 이런 기능들에 대해 훨씬 자세하게 설명하는 다른 교재들이 많이 있고, 정말 잘 알고 싶다면 `man` 페이지(역주: UNIX 커맨드 `man`)나, 이런 기능을 사용하며 현존하는 병렬 어플리케이션들, 또는 리눅스 커널 구현의 소스 코드를 참고해도 될 것입니다.

Figure 4.4의 부모 프로세스는 자식 프로세스가 종료될 때까지 자신의 `printf()` 를 위해 기다리고 있다는 것을 기억해 둘 필요가 있습니다. `printf()` 의 buffered I/O 를 같은 파일에 대해 여러 프로세스에서 동시적으로 사용하는 것은 일반적이지 않고, 그러지 않는 게 최선입니다. 정말로 동시적으로 buffered I/O 를 해야만 한다면, 당신의 OS의 문서를 보세요. UNIX/Linux 시스템에서는 Stewart Weiss의 강의 노트가 예제 [Wei13]와 함께 좋은 소개를 제공합니다.

**Quick Quiz 4.6:**

Figure 4.5의 `mythread()` 함수가 그냥 리턴해도 된다면, 왜 `pthread_exit()` 를 신경써야하죠?

**Answer:**

이 간단한 예제에서는 `pthread_exit()` 를 신경 쓸

이유가 없는게 맞습니다. 하지만, `mythread()` 가 별도로 컴파일된 다른 함수를 호출하는 경우를 생각해 봅시다. 그런 경우, `pthread_exit()` 는 이런 다른 함수들에서도 별도의 다른 에러들을 리턴하거나 해서 실행 흐름을 `mythread()` 에 되돌리거나 할 필요 없이 곧바로 쓰레드의 실행을 종료시킬 수 있게 합니다.



#### Quick Quiz 4.7:

C 언어가 데이터 레이스에 대해 어떤 보장도 하지 않는다면, 왜 리눅스 커널은 그렇게 많은 데이터 레이스들을 가지고 있는거죠? 지금 리눅스 커널이 완전 영망이라고 이야기 하려는 거예요???



#### Answer:

아, 하지만 리눅스 커널은 조심스럽게 선택된, 데이터 레이스 상황에서도 안전한 실행을 가능하게 하는 `asm` 과 같은 `gcc` 의 특수한 확장 기능을 포함하는 C 언어의 슈퍼셋으로 작성되었습니다. 또한, 리눅스 커널은 데이터 레이스가 특허나 문제가 되는 플랫폼들 위에서는 동작하지 않습니다. 예를 들어, 32 비트 포인터와 16 비트 버스를 갖는 임베디드 시스템을 생각해 보세요. 그런 시스템에서는 하나의 포인터에 값을 저장하고 읽어오는 데이터 레이스에서 읽기는 아래쪽 16 비트는 예전 값이고 위쪽 16 비트는 새 값인 값을 읽어올 수도 있을 겁니다.



#### Quick Quiz 4.8:

제가 여러 쓰레드들이 한번에 같은 락을 쥐고 있게 하고 싶으면 어떻게 하죠?



#### Answer:

가장 먼저 당신이 해야할 일은 왜 그러길 원하는지 스스로에게 물어보는 겁니다. 만약 답이 “나는 많은 쓰레드에 의해 읽혀지고 아주 가끔 수정되는 많은 데이터를 가지고 있기 때문”이라면, POSIX 리더-라이터 락이 당신이 찾고 있는 것일 수 있습니다. 이것들은 Section 4.2.4에 소개되어 있습니다.

여러 쓰레드가 같은 락을 잡고 있는 것과 같은 효과를 얻는 또 다른 방법은 한 쓰레드가 락을 획득하고 나서 `pthread_create()` 함수를 이용해 다른 쓰레드들을 생성하는 것입니다. 왜 이게 좋은 방법인지는 독자 여러분께서 생각해 보시기 바랍니다.



#### Quick Quiz 4.9:

왜 그냥 Figure 4.6 라인 5에서 `lock_reader()` 가 곧바로 `pthread_mutex_t` 포인터를 받도록 하지 않는거죠?



#### Answer:

`lock_reader()` 를 `pthread_create()` 에 넘겨야 하기 때문이죠. 물론 함수를 `pthread_create()` 에 넘길 때 캐스팅을 해서 넘길 수도 있지만, 함수 캐스팅은 좀 보기도 안좋고 간단한 포인터 캐스팅에 비해 잘하기가 어렵습니다.



#### Quick Quiz 4.10:

`pthread_mutex_t` 의 획득과 해제에 매번 4줄이나 써야한다니 좀 고통스러울 것 같군요! 더 나은 방법은 없나요?



#### Answer:

실로 그렇습니다! 그리고 그런 이유로, `pthread_mutex_lock()` 과 `pthread_mutex_unlock()` 함수들은 보통 이 에러 체킹을 해주는 함수로 감싸져서 사용되곤 합니다. 뒤에서, 우리는 이들을 리눅스 커널의 `spin_lock()` 과 `spin_unlock()` API 들로 감싸서 사용할 겁니다.



#### Quick Quiz 4.11:

“`x = 0`” 만이 Figure 4.7 의 코드에서 발생 가능한 오로지 하나의 결과인가요? 만약 그렇다면, 왜죠? 아니라면, 어떤 다른 결과가 가능할까요, 그리고 왜일까요?



#### Answer:

아닙니다. “`x = 0`” 가 나온 이유는 `lock_reader()` 가 락을 먼저 잡았기 때문입니다. `lock_writer()` 가 먼저 락을 잡았다면, 결과는 “`x = 3`” 가 되었을 것입니다. 하지만, 해당 코드에서는 `lock_reader()` 를 먼저 시작시키고 이 실행은 멀티프로세서에서 이루어졌기 때문에, 대부분은 일반적으로 `lock_reader()` 가 락을 먼저 잡을 것으로 예상할 수 있을 겁니다. 하지만, 보장된 건 아니지요, 특히나 바쁜 시스템에서는요.



#### Quick Quiz 4.12:

서로 다른 락을 사용하는건 쓰레드가 서로 상대의 중간

상태를 볼 수 있는 등 혼란스럽게 할 수 있는 것 같은데요. 잘 짜여진 병렬 프로그램은 이런 혼란을 막기 위해서는 하나의 락만을 사용해야만 하는 건가요?

■

**Answer:**

가끔은 프로그램을 하나의 전역적인 락만을 사용하면서 잘 동작하고 확장성도 좋게 작성하는 것도 가능하지만, 그런 프로그램은 좀 예외적인 경우입니다. 당신은 좋은 성능과 확장성을 위해선 보통은 여러개의 락을 사용해야 할겁니다.

이 규칙에 대해 하나의 가능한 예외는 아직은 연구 단계에 머물러 있는, “트랜잭션 메모리”입니다. 트랜잭션 메모리는 하나의 전역 락을 사용하면서 허용된 최적화를 사용하고, 추가적으로 룰백을 지원하는 케이스 [Boe09]로 간략히 생각할 수 있습니다.

□

**Quick Quiz 4.13:**

Figure 4.8에 보여진 코드에서, `lock_reader()`는 `lock_writer()`가 생성하는 값 모두를 보도록 보장되어 있나요? 그렇다면, 또 그렇지 않다면, 왜죠?

■

**Answer:**

아닙니다. 바쁜 시스템에서라면, `lock_reader()`는 `lock_writer()`의 실행이 완료될 때까지 CPU를 선점당해 `lock_writer()`의 `x` 중간 값을 전혀 볼 수 없을 수도 있습니다.

□

**Quick Quiz 4.14:**

잠깐만요!!! Figure 4.7에서는 공유 변수 `x`를 초기화하지 않았는데, Figure 4.8에서는 왜 초기화 해야 했던 거죠?

■

**Answer:**

Figure 4.6의 라인 3을 보세요. Figure 4.7의 코드는 먼저 수행되었기 때문에, `x`의 컴파일 타임 초기화에 의존할 수도 있었습니다. Figure 4.8는 그 다음에 돌았기 때문에, `x`를 다시 초기화 해야 합니다.

□

**Quick Quiz 4.15:**

여기 저기 모든 곳에서 `ACCESS_ONCE()`를 쓰는 대신에, Figure 4.9의 라인 10에서 `goflag`를 `volatile`로 선언하는게 어때요?

**Answer:**

이 경우에는 `volatile`로의 선언도 합리적인 대안입니다. 하지만, `ACCESS_ONCE()`의 사용은 코드를 읽는 사람에게 `goflag`가 동시적 리드와 업데이트 동작에 연관되어 있음을 분명하게 보여줍니다. 하지만, `ACCESS_ONCE()`는 특히나 대부분의 접근이 락에 의해 보호되고 있지만 (따라서 변화에 종속되지 않지만) 락 바깥에서의 접근도 약간 있는 경우에 유용합니다. `volatile` 선언을 이런 경우에 사용하는 것은 코드를 읽는 사람이 락 바깥에서의 특수한 접근의 경우를 알아채기가 어렵게 만들고 컴파일러가 락 아래의 코드에 대해 좋은 코드를 만들기 어렵게 할 수 있습니다.

□

**Quick Quiz 4.16:**

`ACCESS_ONCE()`는 컴파일에만 영향을 주지, CPU에는 영향을 안주죠. Figure 4.9의 `goflag`의 값의 변화가 시간 순서대로 다른 CPU에게도 전파되게 하려면 메모리 배리어도 쳐야 하지 않나요?

■

**Answer:**

아니오, 메모리 배리어는 여기선 필요하지도 않고 도움을 주지도 않습니다. 메모리 배리어들은 그저 여러 메모리 참조들 사이의 순서만을 잡아줍니다: 그것들은 시스템의 한 부분에서 다른 곳으로 데이터 전파를 촉진시키는 어떤 일도 하지 않습니다. 이것이 하나의 경험적 법칙을 일깨웁니다: 여러 쓰레드들 사이에 두개 이상의 변수를 사용해 통신하고 있지 않다면 메모리 배리어는 필요하지 않습니다.

하지만 `nreadersrunning`의 경우는 어떨까요? 통신에 사용되는 두번째 변수 아닌가요? 맞습니다. 그리고 `__sync_fetch_and_add()` 아래에 해당 쓰레드가 시작해야 하는지 보기 전에 자신의 존재를 분명히 알리기 위해 필요한 메모리 배리어가 있습니다.

□

**Quick Quiz 4.17:**

예를 들어 `gcc __thread` 스토리지 클래스를 사용해 선언된 쓰레드별 변수에 접근할 때에도 `ACCESS_ONCE()`가 필요할까요?

■

**Answer:**

경우에 따라 다릅니다. 만약 그 쓰레드별 변수가 그 쓰레드에서만 접근되었다면, 그리고 시그널 핸들러에서 접근되지 않았다면, 필요하지 않습니다. 하지만 그렇지

않다면, ACCESS\_ONCE() 가 필요할 수 있습니다. 각 상황을 모두 Section 5.4.4 에서 보겠습니다.

이 이야기는 어떻게 한 쓰레드가 다른 쓰레드의 `__thread` 변수에 접근할 수 있는지 질문을 가져오는데, 답은 두번째 쓰레드가 자신의 `__thread` 변수로의 포인터를 첫번째 쓰레드가 접근할 수 있는 곳에 저장해둠으로써 가능하다 입니다. 이런 코드를 작성하는 흔한 경우 중 하나는 쓰레드당 한개씩의 원소를 갖는 링크드 리스트에 대해 각 쓰레드의 `__thread` 변수를 해당하는 원소에 저장하는 경우입니다.



#### Quick Quiz 4.18:

단일 CPU 성능에 비교하는건 좀 심한 거 아닌가요?



#### Answer:

전혀요. 사실, 이 비교는 지나치게 관대한 편입니다. 더 균형잡힌 비교를 위해선 락을 전혀 사용하지 않는 단일 CPU 성능과 비교해야 하겠죠.



#### Quick Quiz 4.19:

하지만 1,000 개의 인스트럭션은 크리티컬 섹션 치고 그렇게 작은 크기는 아니예요. 수십 개의 인스트럭션 정도만을 가지는 훨씬 작은 크리티컬 섹션이 필요하면 어떻게 해야하죠?



#### Answer:

읽혀지는 데이터가 절대 변하지 않는다면, 거기 접근하는데 어떤 락도 잡을 필요가 없습니다. 만약 데이터가 충분히 가끔만 변경된다면, 실행된 단계를 기록해두고, 모든 쓰레드를 종료시키고, 데이터를 변경한 후, 기록된 단계부터 쓰레드들을 다시 실행시키면 됩니다.

다른 방법은 쓰레드당 하나씩의 명시적 락을 두고, 자신의 락을 획득함으로써 커다란 리더-라이터 락의 읽기 락 획득을 하고, 모든 쓰레드의 락을 획득함으로써 쓰기 락 획득을 하는 것 [HW92]과 같은 효과를 얻는 것입니다. 이 방법은 리더들을 위해선 상당히 잘 동작합니다만, 라이터들은 쓰레드의 수가 늘어날수록 큰 오버헤드를 갖게 만들 수 있습니다.

그 외의 매우 작은 크리티컬 섹션을 처리하기 위한 방법들은 Section 9.5 에서 다루고 있습니다.



#### Quick Quiz 4.20:

Figure 4.10 에서 100M 에서의 경우 이외의 값들은 이상적인 선에서 부드럽게 멀어집니다. 반면, 100M 에서의 값은 64 CPU 에서 갑자기 이상적인 선으로부터 멀어지는군요. 또, 100M 값과 10M 값 사이의 거리는 10M 값과 1M 값 사이의 거리보다 작아요. 왜 100M 값은 이렇게 남들과 다른거죠?



#### Answer:

첫번째 단서는 64 CPU 는 정확히 기계의 128 CPU 의 절반이란 겁니다. 그 차이는 하드웨어 쓰레딩의 영향입니다. 이 시스템은 코어당 2개 하드웨어 쓰레드를 가지며 총 64 코어를 갖습니다. 64 쓰레드보다 적은 쓰레드가 돌 때 까지는 각 쓰레드가 자신의 코어를 하나씩 갖고 동작합니다. 하지만 쓰레드의 수가 64를 넘는 순간, 일부 쓰레드들은 코어를 공유해야만 합니다. 한 코어를 공유하는 쓰레드들은 일부 하드웨어 자원을 공유해야 하기 때문에, 한개 코어를 공유하는 두 쓰레드의 성능은 각자 코어 하나씩 가지고 있는 두 쓰레드의 것에 비해 낮을 수밖에 없습니다. 따라서 100M 경우의 성능은 리더-라이터 락에 의해 제한되는게 아니라 싱글 코어에서의 하드웨어 쓰레드간의 하드웨어 자원 공유에 의해 제한되는 것입니다.

이건 10M 경우에도 볼 수 있는데, 64 쓰레드까지 일관되게 멀어지던 성능 폭은 이후 급격하게 멀어져서 100M 경우와 비슷하죠. 64 쓰레드까지는 10M 경우도 리더-라이터 락의 확장성에 의해 성능이 제한되지만, 그 이후부터는 싱글 코어에서의 하드웨어 쓰레드간의 하드웨어 자원 공유로 인해 제한되는 것입니다.



#### Quick Quiz 4.21:

Power-5 는 나온지 몇년이 넘었고, 최신 하드웨어는 분명 더 빠를 거예요. 그런데 왜 리더-라이터 락의 느린 속도에 걱정해야 하죠?



#### Answer:

일반적으로, 최신 하드웨어에선 개선되어 있습니다. 하지만, 128 CPU 에서 리더-라이터 락이 이상적인 성능을 달성하기 위해선 100배 이상의 개선이 필요합니다. 게다가, CPU 의 갯수가 커질수록, 필요한 성능 향상 정도도 커집니다. 따라서 리더-라이터 락의 성능 문제는 당분간은 존재할 것입니다.



#### Quick Quiz 4.22:

정말로 이것들이 다 필요한 거 맞나요? ■

**Answer:**

엄격하게 말하면, 아닙니다. 필요하면 첫번째 분류의 것들을 이용해서 두번째 분류의 것들을 구현할 수가 있습니다. 예를 들어, 누군가는 `__sync_fetch_and_nand()`를 이용해서 아래와 같이 `__sync_nand_and_fetch()`를 구현할 수 있겠죠.

```
tmp = v;
ret = __sync_fetch_and_nand(p, tmp);
ret = ~ret & tmp;
```

비슷하게 `__sync_fetch_and_add()`, `__sync_fetch_and_sub()`, 그리고 `__sync_fetch_and_xor()`를 그들의 나중값 리턴하는 대응 함수들을 이용해 구현하는 것도 가능합니다.

하지만, 이를 대신해주는 기능이 있는 게 프로그래머에게도 컴파일러/라이브러리를 구현하는 사람에게도 편리할 것입니다.

□

**Quick Quiz 4.23:**

이 어토믹 오퍼레이션들은 기계의 인스트럭션 셋에서 바로 지원되는 한개짜리 어토믹 인스트럭션으로 변환될 테니, 이것들이 일을 돌아가게 할 수 있는 가장 빠른 방법 아닌가요?

■

**Answer:**

안타깝지만, 아닙니다. 극명한 반례를 위해 Chapter 5 을 보시기 바랍니다. □

**Quick Quiz 4.24:**

리눅스 커널의 `fork()` 와 `wait()` 대체물은 어디 갔죠?

■

**Answer:**

그런건 없습니다. 리눅스 커널 내에서 실행되는 모든 태스크들은 메모리를 공유합니다. 당신이 거대한 메모리 매핑을 손으로 일일히 할 생각이 아니라면 말이죠.

□

**Quick Quiz 4.25:**

셸은 기본적으로 `fork()` 가 아니라 `vfork()` 를 사용하지 않나요?

■

**Answer:**

아마 그럴겁니다만, 확인해보는건 독자의 몫입니다. 하지만 그렇다 해도, 전 우리가 `vfork()` 는 `fork()` 의

변종일 뿐이고, 따라서 `fork()` 를 둘 다를 이야기하는 일반적 용어로 사용해도 된다는데 합의했으면 합니다.

□

## D.5 Counting

**Quick Quiz 5.1:**

대체 왜 효과적이고 확장성 있는 카운팅이 어려운가요? 무엇보다, 컴퓨터들은 카운팅, 더하기, 빼기, 그 외에도 여러 가지를 위한 전용 하드웨어도 가지고 있는데, 그걸 못하나요???

■

**Answer:**

공유된 카운터에 대한 어토믹 오퍼레이션과 같은 기본적인 카운팅 알고리즘들은 Section 5.1에서 이야기하듯 느리고 확장성이 나쁘거나 정확도가 떨어지기 때문입니다.

□

**Quick Quiz 5.2:**

**네트워크 패킷 카운팅 문제.** 당신이 송수신된 네트워크 패킷의 갯수(또는 전체 용량)에 대한 통계를 구해야 한다고 생각해 봅시다. 패킷들은 시스템의 어떤 CPU를 통해서든 송신 / 수신될 수 있을 겁니다. 나아가서 이 커다란 기계가 초당 백만개의 패킷을 다룰 수 있고, 그 갯수를 매 5초마다 읽어내야 하는 시스템 모니터링 패키지가 있다고 가정해 봅시다. 당신이라면 이 통계 카운터를 어떻게 구현하시겠어요?

■

**Answer:**

힌트: 카운터의 업데이트는 엄청 빨라야 합니다만, 카운터는 500만번의 업데이트마다 한번만 일어나기 때문에, 카운터를 읽어내는 행동은 꽤 느려도 될 겁니다. 또한, 일반적으로 읽어지는 값은 완전히 정교하진 않아도 될겁니다—무엇보다, 카운터는 1밀리세컨드당 1000번 업데이트되기 때문에, 우린 “진짜 값”에서 수천정도는 오차값을 가질 수밖에 없을 겁니다. “진짜 값”이란게이 문맥에서 뭘 의미하던지요. 하지만, 읽혀지는 값은 어느정도는 절대적인 오차를 유지해야 할겁니다. 예를 들어, 카운트가 수백만 정도일 때 1% 오차는 문제없지만, 조단위가 된다면 문제가 있겠죠. Section 5.2를 참고하세요.

□

**Quick Quiz 5.3:**

**대략적 구조체 할당 한계 문제.** 할당된 구조체의 갯수가 어떤 한계(한 10,000 정도)를 넘어가면 추가 할당을 막기 위해 할당된 구조체의 갯수를 유지해야 한다고 생각해 봅시다. 또, 이 구조체들은 할당되고 나서 곧바로 해제되고, 한계치를 넘기는 일은 매우 드물고, “대략적인” 한계치 설정이 가능하다고 생각해 봅시다.

■

**Answer:**

힌트: 카운터의 업데이트 동작은 여기서도 매우 빨라야 합니다만, 카운터는 카운터가 증가될 때마다 읽혀야 합니다. 하지만, 읽히지는 값은 그 값이 한계치 아래인지 위인지를 대략적으로는 구분해 내야 한다는 점을 제외하고는 정교하지 않아도 됩니다.

□

**Quick Quiz 5.4:**

**정교한 구조체 할당 한계 문제.** 할당된 구조체의 갯수가 어떤 정확한 한계(여기서도, 한 10,000 정도)를 넘어가면 추가 할당을 막기 위해 할당된 구조체의 갯수를 유지해야 한다고 생각해 봅시다. 이 구조체들은 할당되고 얼마 안되 해제되고, 그 한계는 드물게 초과되며, 거의 항상 최소 한개의 구조체는 사용중이 됩니다. 또한 예를 들어, 하나의 구조체도 사용되지 않고 있다면 해제 할 수 있는 어떤 메모리를 위해 카운터가 0이 되는 시점을 정확히 알 필요가 있습니다. ■

**Answer:**

힌트: 카운터의 업데이트 동작은 역시 엄청 빨라야 합니다만, 카운터의 값이 증가될 때마다 그 값 역시 읽혀야 합니다. 하지만, 그 값은 한계치 경계를 넘어서는지와 0인지를 분명하게 체크해야 한다는 점을 제외하고는 정교할 필요가 없습니다. Section 5.4를 참고하세요. □

**Quick Quiz 5.5:**

**제거될 수 있는 I/O 디바이스 접속 카운트 문제.** 매우 빈번하게 사용되는 제거 가능한 대용량 디바이스에 대해 사용자에게 해당 디바이스를 제거해도 안전한지 알려주기 위해 그 참조 횟수를 관리해야 한다고 가정해 봅시다. 이 디바이스는 사용자가 디바이스를 제거하고 싶을 때 그 의사를 알려주며, 시스템은 사용자에게 언제 디바이스를 제거해도 안전한지 알려주는 일반적 디바이스 제거 절차를 따릅니다. ■

**Answer:**

힌트: 여기서도 카운터의 업데이트 동작은 I/O 오퍼레이션이 느려지지 않게 매우 빠르고 확장성 있어야 합니다. 하지만 카운터는 사용자가 디바이스를 제거하고자

할 때에만 읽혀지기 때문에, 카운터의 읽기 동작은 매우 느려도 됩니다. 또한, 사용자가 디바이스를 제거하고자 하는 의사를 밝히지 않았다면 그 카운터는 읽혀질 필요가 아예 없습니다. 또한, 그 값은 디바이스가 제거를 위한 절차 중일 때로 한정해서 0인지 0이 아닌지만 분명히 구분할 수 있어야 한다는 점을 제외하고는 정교할 필요가 없습니다. 하지만, 한번 0이라는 값을 읽었다면, 차후에 다른 쓰레드가 제거중인 해당 디바이스에 접근을 하거나 하는 일을 막기 위해 해당 값을 0으로 유지해야 합니다. Section 5.5를 참고하세요. □

**Quick Quiz 5.6:**

하지만 ++ 연산자는 x86의 add-to-memory 명령어를 만들지 않나요? 그리고 CPU 캐시는 그걸 어토믹하게 수행하지 않나요? ■

**Answer:**

++ 연산자는 어토믹할 수도 있지만, 그래야만 한다는 규칙은 없습니다. 그리고 실제로, gcc는 값을 레지스터에 읽어오고, 레지스터의 값을 증가시킨 후, 메모리에 그 값을 저장하는, 어토믹하지 않은 방법을 종종 택합니다. □

**Quick Quiz 5.7:**

실패 횟수의 8-figure 정확도는 당신이 진짜로 이 테스트를 한 것을 보여주는군요. 왜 이런 사소한 프로그램을, 특히나 버그가 이렇게 쉽게 직관적으로 보이는데도 굳이 테스트 해야 하나요? ■

**Answer:**

사소한 병렬 프로그램이 아주 조금만 존재하지는 않고, 순차적 프로그램에도 마찬가지라고 저는 생각합니다.

프로그램이 얼마나 작거나 간단한지와는 상관 없이, 테스트 해보지 않았다면, 그건 동작하지 않는 것입니다. 그리고 설령 테스트 해봤다 해도, 머피의 법칙에 의하면 여전히 숨어있는 버그가 몇개는 있을 수 있을 수 있습니다.

또한, 정확성의 증명은 분명 그 의미를 갖지만, 여기 사용된 `counttorture.h` 테스트를 포함해 테스트를 대체하는 일은 결코 없을 겁니다. 무엇보다, 증명은 그것이 바닥에 깔고 있는 가정에 국한됩니다. 게다가, 증명은 프로그램이 그렇듯 버그를 가지고 있기 쉽습니다! □

**Quick Quiz 5.8:**

왜 x 축의 점선은  $x = 1$ 에서 대각선의 선과 만나지 않죠? ■

**Answer:**

어토믹 오퍼레이션의 오버헤드 때문입니다. x 축의 점선은 싱글 어토믹하지 않은 증가 연산의 오버헤드를 나타냅니다. 이상적인 알고리즘은 선형적으로 확장될 뿐만 아니라, 싱글 쓰레드 코드에 비해서도 성능 하락이 없어야 할 것입니다.

이런 수준의 이상론은 좀 지나쳐 보일 수 있습니다, 다만 리눅스 토발즈에게 충분하다면, 당신에게도 충분 할 겁니다. □

**Quick Quiz 5.9:**

하지만 어토믹 증가 연산은 여전히 꽤 빠릅니다. 그리고 빽빽한 루프에서 하나의 변수를 증가시키는 건 제겐 꽤 비현실적인 것 같아 보이구요, 무엇보다, 프로그램의 실행은 실제로 일을 하는데 쓰여야지, 자기가 한 일을 세는데 쓰여야 하는게 아니라구요! 왜 제가 이걸 빠르게 하는걸 고민해야 하나요? ■

**Answer:**

많은 경우에 어토믹 증가 연산은 분명히 당신에겐 충분히 빠를 겁니다. 그런 경우에 당신은 당연히 어토믹 증가 연산을 사용해야죠. 그렇지만, 더 나은 카운팅 알고리즘이 필요한 실제 상황도 상당히 많이 존재합니다. 그런 상황의 예는 고도로 최적화된 네트워킹 스택에서의 패킷과 용량 카운팅으로, 이런 예에서는, 특히나 커다란 멀티프로세서에서는 대부분의 실행시간을 이런 유의 카운팅 작업에 보내게 됩니다.

게다가, 이 챕터의 시작에서 이야기했듯, 카운팅은 공유 메모리 병렬 프로그램에서 마주칠 수 있는 문제들을 보여줍니다. □

**Quick Quiz 5.10:**

그런데 왜 CPU 설계자들은 단순히 데이터에의 증가 연산을 추가해서 담고 있는 캐시 라인의 순회가 증가하는 걸 막지 않는거죠? ■

**Answer:**

어떤 경우에는 그런 방법도 가능하겠죠. 하지만, 그러면 좀 복잡합니다:

1. 만약 그 변수의 값이 필요하다면, 그 쓰레드는 해당 오퍼레이션이 그 데이터로 향할 때까지 기다리고, 그리고나선 돌아오기까지 기다려야 합니다.
2. 그 어토믹 증가 오퍼레이션이 이전의, 그리고 이 후의 오퍼레이션들과 순서를 맞춰야 한다면, 해당 쓰레드는 오퍼레이션이 데이터까지 가고, 돌아올 준비가 완료될 때까지 기다려야 합니다.

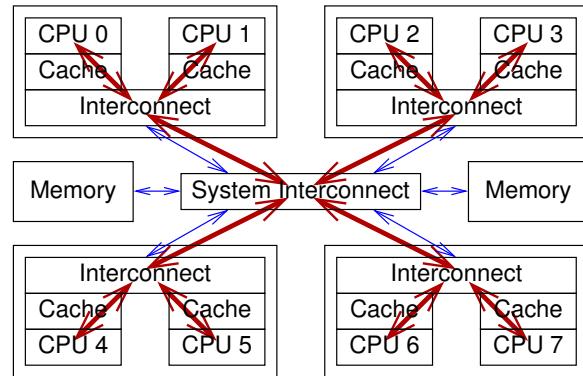


Figure D.1: Data Flow For Global Combining-Tree Atomic Increment

3. 오퍼레이션들을 CPU들 사이에서 보내게 되면 시스템 접속부를 지나야 하고, 이는 더 많은 다이 공간과 전력을 소모하게 될겁니다.

하지만 앞의 두가지 조건이 없다면? 그럼 당신은 Section 5.2에서 논의되는, 실제 상품화된 하드웨어에서 이상적 상황에 근접하는 성능을 보이는 알고리즘을 잘 고려해 봐야 할 겁니다.

앞의 두개 조건이 하나라도 걸려 있다면, 개선된 하드웨어에 약간의 희망이 있습니다. 콤바이닝 트리(combining tree)를 하드웨어에서 구현해서, 여러 CPU에서의 증가 요청이 하드웨어에 의해 결합되어 하나의 더하기 연산으로 변환되는 방법을 생각해 볼 수 있을 것입니다. 해당 하드웨어는 또한 요청들에 순서를 잡아줄 수도 있으므로, 각 CPU에게 각자의 어토믹 증가에 의한 값의 반환도 가능할 겁니다. Figure D.1에서 보여지듯, 이는 인스트럭션의 대기시간을  $O(\log N)$ 로 만들어 줍니다. 여기서  $N$ 은 CPU의 갯수입니다. 그리고 이런 하드웨어 최적화를 포함하는 CPU는 2011년부터 나오기 시작했습니다.

Figure 5.4에 보여진 현재 하드웨어의  $O(N)$  성능에 비하면 엄청난 향상이고, 하드웨어 대기시간은 3차원 제조 공정이 현실화되면 더욱 낮아질 수 있을 것입니다. 물론, 일부 중요한 특수 케이스에서는 소프트웨어가 훨씬 나은 일을 할 수 있을 것입니다. □

**Quick Quiz 5.11:**

하지만 C의 “정수들”은 크기와 관련한 복잡한 문제들이 있지 않나요? ■

**Answer:**

아닙니다, 모듈로 더하기도 역시 상호성과 결합성을 지니니까요. 적어도 부호 없는 정수형을 사용한다면 말입니다. 오버플로우가 났을 때 넘쳐난 값을 감추는 것

외에 별다른 일을 하는 기계들은 요즘 거의 없지만, C 표준에 의하면 부호를 갖는 정수형의 오버플로우는 예상외 동작을 유발할 수 있으므로, 요즘 기계들은 대부분 안전하다는 사실은 신경쓰지 마십시오. 불행히도, 컴파일러들은 종종 부호 있는 정수형들은 오버플로우 나지 않을 것이라는 가정 하에 최적화를 하기 때문에, 당신의 코드가 부호 있는 정수형을 오버플로우 나게 한다면, 2의 보수를 사용하는 하드웨어를 사용하고 있다 해도 문제에 직면할 수 있습니다.

그렇다면 해도, 32-비트 쓰레드별 카운터에서 (대략) 64-비트 합을 모으는데에도 추가적인 복잡한 일이 숨어 있습니다. 이걸 처리하는 것은 독자 여러분들에게 연습 문제로 남겨두겠습니다만, 이 챕터의 뒤에 소개될 기법들이 큰 도움이 될 수도 있습니다. □

#### Quick Quiz 5.12:

배열이요??? 하지만 그럼 쓰레드의 갯수가 제한되지 않나요? ■

#### Answer:

그럴 수 있고, 이 간단한 구현에서는 그렇습니다. 하지만 임의의 갯수의 쓰레드를 지원하는 구현을 만드는 건 그렇게 어렵지 않은데요, 예를 들면, Section 5.2.4 `gcc __thread`를 사용하는 거죠. □

#### Quick Quiz 5.13:

근데, 그 외에 `gcc` 가 어떤 짓을 할 수 있죠??? ■

#### Answer:

C 표준대로라면, 다른 쓰레드에 의해 동시에 수정되고 있을 수 있는 변수를 읽어들이는 행동의 효과에 대해선 정의되어 있지 않습니다. C는 어토믹하게 `long` 타입 변수를 읽어들일 수가 없는 (예를 들면) 8-비트 아키텍처를 지원해야만 했기에 C 표준은 다른 선택의 여지가 없었습니다. 다음 버전의 C 표준에서는 이 현실과의 격차를 해결해 보려 합니다만, 그 전까지는 `gcc` 개발자들의 친절함에 의존해야 합니다.

대신, 하드웨어가 한번의 메모리 참조 명령으로 필요한 값을 읽을 수 있는 경우라면, `ACCESS_ONCE()` [Cor12] 같은 `volatile` 접근법을 사용해서 컴파일러에 제약을 가할 수 있습니다. □

#### Quick Quiz 5.14:

Figure 5.6 의 쓰레드별 `counter` 변수는 어떻게 초기화 되나요? ■

#### Answer:

C 표준은 전역 변수의 초기값은 명시적으로 초기화되지 않는 이상 0이라고 명시합니다. 그리고, 사용자가 통계적 카운터들의 연속되는 값 사이의 차이에 관심 있는 게 아니라면, 초기값은 의미가 없습니다. □

#### Quick Quiz 5.15:

Figure 5.6 의 코드가 어떻게 복수의 카운터를 가능하게 할 수 있죠? ■

#### Answer:

실제로, 이 예제는 한개 이상의 카운터는 지원하지 않습니다. 이 예제를 수정해서 복수의 카운터를 제공하게 하는건 독자 여러분에게 과제로 남겨 두겠습니다. □

#### Quick Quiz 5.16:

읽기 오퍼레이션은 쓰레드별 값을 모두 더하는 시간을 가져야 할 것이고, 그동안도 카운터는 값이 변할 수 있어요. 그럼 Figure 5.6 의 `read_count()` 는 정확하지 않다는 의미입니다. 이 카운터는 단위시간당  $r$  만큼 카운터 값을 증가하고 `read_count()` 는  $\Delta$  단위시간을 소모한다고 해봅시다. 리턴되는 값의 예상 오류값은 얼마입니까? ■

#### Answer:

최악의 경우에 대한 분석부터 해보고, 좀 나은 경우들을 보죠.

최악의 경우는, 읽기 오퍼레이션이 실제 동작은 금방 끝냈지만 리턴하기 전에  $\Delta$  단위시간동안 대기를 하는 경우로, 이 경우의 오류값은 간단히  $r\Delta$ 입니다.

이 최악의 경우 동작은 별로 현실성이 없으니 각  $N$  카운터들에 대한 각 읽기 동작이 시간 간격  $\Delta$  안에 동일한 간격으로 일어나는 경우를 생각해보죠.  $N$  회의 읽기 사이에  $\frac{\Delta}{N+1}$  길이의  $N+1$  개 간격이 존재할 겁니다. 마지막 쓰레드의 카운터에서의 읽기 이후로의 지연으로 발생하는 에러치는  $\frac{r\Delta}{N(N+1)}$  이므로, 두번째에서 마지막 쓰레드 사이의 카운터는  $\frac{2r\Delta}{N(N+1)}$ , 세번째에서 마지막 사이는  $\frac{3r\Delta}{N(N+1)}$ , 그리고 그렇게 계속 진행됩니다. 전체 오류값은 각 쓰레드의 카운터에서의 읽기로 발생한 에러의 총 합으로 주어지는데, 다음과 같습니다:

$$\frac{r\Delta}{N(N+1)} \sum_{i=1}^N i \quad (D.1)$$

합 부분은 다음과 같이 표현 가능하구요:

$$\frac{r\Delta}{N(N+1)} \frac{N(N+1)}{2} \quad (D.2)$$

불필요한 부분을 제거하면 다음과 같이 직관적인 결과가 나옵니다:

$$\frac{r\Delta}{2} \quad (D.3)$$

읽기 오퍼레이션 호출자가 해당 오퍼레이션으로 리턴받은 수를 가지고 어떤 일을 하는 코드를 수행하는 중에도 오류는 쌍여감을 기억해둘 필요가 있습니다. 예를 들어, 읽기 오퍼레이션 호출자가 리턴받은 값을 가지고 어떤 계산을 하는데  $t$  시간을 사용한다면, 최악의 경우 오류치는  $r(\Delta+t)$ 로 늘어날 겁니다.

예상 오류치도 비슷하게 늘어나겠죠:

$$r\left(\frac{\Delta}{2} + t\right) \quad (D.4)$$

물론, 읽기 중에 카운터가 계속 증가하는건 용납될 수 없는 경우도 있겠습니다. Section 5.5 에서는 이런 상황을 해결하는 방법을 알아봅니다.

이렇게, 우리는 감소는 없고 증가만 이루어지는 카운터를 알아보았습니다. 만약 카운터 값이 단위시간당  $r$  만큼 감소로든 증가로든 바뀐다면, 오류값은 줄어들 거라고 예상할 수 있을 겁니다. 하지만, 카운터가 어느 쪽으로든 움직일 수 있을지 몰라도 최악의 경우는 해당 읽기 오퍼레이션이 금방 끝났지만  $\Delta$  단위 시간동안 기다려야 하는데, 그 시간 동안 카운터의 값은 같은 방향으로만 이동하는 경우이므로 여전히  $r\Delta$  오류값을 내므로 차이가 없습니다.

평균 에러치를 계산하는데는 값의 증감 패턴에 대한 다양한 가정을 바탕으로 하는 여러가지 방법이 있습니다. 일단은 간단하게, 1의 오퍼레이션 중  $f$  만큼이 감소 오퍼레이션이고, 관심있는 오류값은 카운터의 장시간 추세선에서의 굴곡이라고 가정해 봅시다. 이 가정 하에서는  $f$  가 0.5 이하라면, 각 감소는 증가에 의해 무효화 되고, 따라서  $2f$  오퍼레이션은 서로를 무효화 시키고,  $1-2f$  의 오퍼레이션들은 무효화 되지 않은 증가가 됩니다. 반면,  $f$  가 0.5 보다 크다면,  $1-f$  의 감소는 증가에 의해 무효화 되고, 카운터는 음의 방향으로  $-1+2(1-f)$  만큼 이동하는데, 이는  $1-2f$  로 정리되고, 따라서 카운터는 평균적으로 오퍼레이션당  $1-2f$  만큼씩 어느 경우든 이동하게 됩니다. 따라서, 긴 시점에서의 카운터의 변화는  $(1-2f)r$  로 주어집니다. 이걸 Equation D.3 에 대입하면:

$$\frac{(1-2f)r\Delta}{2} \quad (D.5)$$

그렇지만, 대부분의 통계적 카운터 사용에서 `read_count()` 에 의해 리턴되는 값의 오류치는 별 의미가

없습니다. `read_count()` 가 수행하는데 필요한 시간은 일반적으로 `read_count()` 호출 사이의 시간에 비하면 극단적으로 작기 때문입니다. □

#### Quick Quiz 5.17:

Figure 5.8 의 `inc_count()` 는 왜 어토믹 명령을 사용하지 않죠? 쓰레드별 카운터를 여러 쓰레드에서 접근하고 있잖아요! ■

#### Answer:

두 쓰레드 중 하나는 읽기만 하고 있고, 변수는 정렬되어 있으며 기계가 지원하는 워드 크기이기에, 어토믹하지 않은 명령들만으로도 충분합니다. 다만, `ACCESS_ONCE()` 매크로는 카운터 업데이트가 `eventual()`에게 보여지는 것을 막을 수도 있는 [Cor12] 컴파일러 최적화를 막기 위해 사용되었습니다.

이 알고리즘의 예전 버전은 어토믹 명령을 사용했습니다만, 감사하게도 Ersoy Bayramoglu 가 그것들이 필요 없다는 것을 지적해 줬습니다. 그렇다면, 쓰레드별 `counter` 변수가 `global_counter` 보다 작았다면 어토믹 명령이 필요했을 겁니다. 하지만, 32-bit 시스템에서 쓰레드별 `counter` 변수는 정확하게 합을 구하기 위해 32 비트로 제한되어야 하고 오버플로를 막기 위해 `global_count` 변수는 64-bit 이 되어야 할 겁니다. 이 경우엔, 오버플로를 막기 위해 쓰레드별 `counter` 변수를 주기적으로 0으로 초기화 시켜줘야 할 겁니다. 0으로의 주기적 초기화는 너무 오래 지연되면 쓰레드별 변수의 오버플로가 가능하단 것을 반드시 기억해 둬야만 합니다. 따라서 이 방법은 프로그램이 돌아가는 시스템이 리얼-타임 속성을 가지고 있어야 하며, 매우 조심스럽게 사용되어야 함을 의미합니다.

대조적으로, 모든 변수가 같은 크기이면 어떤 변수에 오버플로가 나더라도 최종적 합은 워드 크기로 절삭될 테니 별 문제 없습니다. □

#### Quick Quiz 5.18:

Figure 5.8 의 단일 글로벌 쓰레드인 `eventual()` 합수는 글로벌 락처럼 큰 병목이 되거나 하진 않나요? ■

#### Answer:

이 경우엔, 아닙니다. 그 대신 쓰레드의 갯수가 늘어나면 `read_count()` 에 리턴되는 카운터 값이 더 부정확해질 겁니다. □

#### Quick Quiz 5.19:

Figure 5.8 의 `read_count()` 에서 리턴하는 추정값은 쓰레드의 갯수가 늘어날수록 부정확해져 가지 않을까요? ■

**Answer:**

맞습니다. 이게 문제가 된다면, 여러 `eventual()` 쓰레드를 만들고, 각 쓰레드가 일을 나눠서 해야 하는게 한가지 해결책이 될 수 있습니다. 더 극단적인 경우에는, `tree` 같은 `eventual()` 쓰레드 계층 관리가 필요할 수도 있습니다. □

**Quick Quiz 5.20:**

Figure 5.8 의 최종적 일관성 알고리즘은 읽기에도 쓰기에도 매우 적은 오버헤드와 극단적인 확장성을 보이는 데, 과연 누가 Section 5.2.2 같이 읽기 쪽이 비싼 구현을 사용하겠습니까? ■

**Answer:**

`eventual()` 쓰레드를 돌리는 것은 CPU 시간을 소모합니다. 이 최종적으로 일관적인 카운터가 추가되어 가면 언젠가는 `eventual()` 쓰레드들이 모든 CPU를 차지할 겁니다. 따라서 이 구현은 확장성이 쓰레드나 CPU의 갯수가 아니라 최종적으로 일관적인 카운터의 갯수에 제한되는, 또 다른 종류의 확장성 한계 문제를 갖습니다. □

**Quick Quiz 5.21:**

다른 쓰레드의 카운터를 찾는데 왜 별개의 배열이 필요하죠? 왜 `gcc`는 리눅스 커널의 `per_cpu()` 가 쓰레드들이 다른 쓰레드의 쓰레드별 변수를 쉽게 접근할 수 있도록 하는 것처럼 `per_thread()` 같은 인터페이스를 제공하지 않나요? ■

**Answer:**

정말 왜일까요?

`gcc`에는 리눅스 커널은 무시할 수 있는 몇가지 문제들이 존재합니다. 유저 레벨 쓰레드가 종료될 때, 그 쓰레드의 쓰레드별 변수는 모두 사라지는데 이로 인해, 적어도 유저 레벨 RCU(Section 9.5) 가 충분히 개선되기 전까지는, 쓰레드별 변수에의 액세스 문제는 복잡해집니다. 반면, 리눅스 커널에서는 한 CPU 가 오프라인이 되더라도 그 CPU의 CPU 별 변수는 여전히 매핑되어 있고 액세스 가능한 상태로 남습니다.

비슷하게, 새 유저 레벨 쓰레드가 생성되면, 그 쓰레드의 쓰레드별 변수는 갑자기 생겨나야 합니다. 반면, 리눅스 커널에서는 특정 CPU 가 아직 존재하지 않거나 나중에도 존재하게 되는 일이 없더라도 부팅 과정에서 모든 CPU 별 변수의 매핑과 초기화를 합니다.

리눅스 커널이 가지고 있는 중요 제약은 컴파일 시간의 길이가 CPU 갯수인 `CONFIG_NR_CPUS`에 바운드되며, 부팅 타임의 길이 역시 `nr_cpu_ids`에 바운드된다는 점입니다. 반면, 유저 스페이스에서는 쓰레드의 갯수에 의한, 하드코딩된 제약이 존재하지 않습니다.

물론, 두 환경 모두 다이나믹하게 로드되는 코드 (유저 스페이스라면 동적 라이브러리, 리눅스 커널에서는 커널 모듈) 가 쓰레드별 변수의 복잡도를 증가시키므로 해당 경우도 처리해야 합니다.

이런 복잡성이 유저 스페이스 환경에서 다른 쓰레드의 쓰레드별 변수에의 접근을 제공하기 어렵게 합니다. 하지만 분명한건, 그런 접근은 상당히 유용하고, 따라서 언젠가는 그런 인터페이스가 생겨나면 좋겠죠. □

**Quick Quiz 5.22:**

Figure 5.9 의 라인 19에서의 `NULL` 체크는 브랜치 예측 실패를 가져오지 않나요? 항상 0인 변수 집합을 두고 더이상 사용되지 않는 카운터로의 포인터를 `NULL`로 만드는 대신 그 변수로 향하게 하는게 어떤가요? ■

**Answer:**

말 되는 이야기입니다. 다만 성능이 어떻게 달라지는지는 독자의 몫으로 남겨두겠습니다. 다만, 이 코드가 빠르게 하고자 하는 곳은 `read_count()` 가 아니라 `inc_count()` 임을 항상 기억해 두시기 바랍니다. □

**Quick Quiz 5.23:**

도대체 왜 Figure 5.9 의 `read_count()` 함수의 합을 계산하는 곳에서 무거운 `lock` 을 사용하는거죠? ■

**Answer:**

쓰레드가 종료될 때, 그 쓰레드의 쓰레드별 변수는 사라짐을 기억하세요. 따라서, 한 쓰레드의 쓰레드별 변수를 그 쓰레드가 종료된 후에 접근하려 하면 세그먼테이션 폴트가 날 겁니다. 해당 락은 합 계산과 쓰레드 종료 작업을 중재해서 그런 일이 발생하지 않게 해줍니다.

물론, 대신 reader-writer 락을 사용해 `read-acquire` 할 수도 있겠습니다만 Chapter 9에서 이 중재작업을 그보다도 가볍게 해줄 수 있는 메커니즘을 소개할 겁니다.

다른 방법으로는 쓰레드별 변수 대신 배열을 사용하는 방법이 있겠는데요, Alexey Rojtman 이 이야기한대로 `NULL` 테스트를 없앨 수 있겠죠. 하지만, 배열에의 접근은 대부분의 경우 쓰레드별 변수보다 느리고, 쓰레드의 갯수의 최대값에 대한 제한을 가져올 겁니다. 또한, 테스트도 락도 우리가 빠르게 하고자 하는 부분인 `inc_count()` 에서는 사용되지 않고 있음을 기억하세요. □

**Quick Quiz 5.24:**

대체 왜 Figure 5.9 의 `count_register_thread()` 함수에서 락을 잡아야 하는거죠? 여기서 사용하는건 다른 쓰레드가 건들지 않는, 제대로 정렬된 기계의 워드

스토어 사이즈 데이터이니 어토믹할 거잖아요, 아닌가요? ■

**Answer:**

이 락은 실제로 없앨 수도 있습니다만, 특히 이 함수가 쓰레드 시작 시점에서만 실행되고, 따라서 성능에 중요한 영역이 아닌만큼 좀 더 안전에 치중했습니다. 만약 우리가 이 코드를 수천개의 CPU를 가진 기계에서 테스트 한다면야 이 락을 없애야 할 수도 있습니다만 “겨우” 수백개 CPU의 기계라면 굳이 그렇게 할 필요 없겠죠. □

**Quick Quiz 5.25:**

좋아요, 하지만 리눅스 커널은 CPU 별 카운터의 값을 합칠 때 락을 잡지 않아요. 유저 스페이스 코드에선 왜 이게 필요한거죠??? ■

**Answer:**

기억해보세요, 리눅스 커널의 CPU 별 변수들은 항상, 심지어 해당 CPU가 꺼져 있다 해도 접근 가능해요 — 심지어 해당 CPU가 한번도 켜졌던 적 없고 앞으로도 켜질 일이 없다 해도요.

다만 문제를 회피하는 한가지 방법은 Figure D.2 (count\_tstat.c)에 나온 것처럼 각 쓰레드가 모든 쓰레드가 끝날 때까지 종료하지 않게 하는 겁니다. 이 코드의 분석은 독자의 뜻으로 남겨두겠습니다만 이건 counttorture.h의 카운터 성능 평가 방법과는 맞지 않음을 알아 두세요.(왜일까요?) Chapter 9에서는 이 상황을 훨씬 우아한 방법으로 해결하는 동기화 메커니즘을 소개합니다. □

**Quick Quiz 5.26:**

패킷의 사이즈가 다양하다면 패킷의 갯수를 세는 것과 패킷의 전체 바이트 수를 세는 것에 어떤 기본적 차이가 있나요? ■

**Answer:**

패킷의 갯수를 셀 때, 카운터는 한번에 1씩 증가합니다. 반면, 바이트를 셀 때에는, 카운터는 큰 수만큼 증가할 수도 있습니다.

왜 이걸 신경써야 할까요? 1씩 증가하는 경우에 리턴되는 값은 비록 그 값이 이루어진 시점이 언제인지는 알 수 없더라도 분명히 어떤 시점의 값인 것은 분명하기 때문입니다. 반면, 바이트를 세는 경우에는 두개의 서로 다른 쓰레드는 오퍼레이션들의 순서에 따라 비일관적인 값을 리턴할 수도 있습니다.

쓰레드 0이 자신의 카운터에 3을, 쓰레드 1이 자신의 카운터에 5를 더하고, 쓰레드 2와 쓰레드 3이 카운터를 더하는 경우를 생각해 봅시다. 만약 시스템이 “취약한

```

1 long __thread counter = 0;
2 long *counterp[NR_THREADS] = { NULL };
3 int finalthreadcount = 0;
4 DEFINE_SPINLOCK(final_mutex);
5
6 void inc_count(void)
7 {
8     counter++;
9 }
10
11 long read_count(void)
12 {
13     int t;
14     long sum = 0;
15
16     for_each_thread(t)
17         if (counterp[t] != NULL)
18             sum += *counterp[t];
19     return sum;
20 }
21
22 void count_init(void)
23 {
24 }
25
26 void count_register_thread(void)
27 {
28     counterp[smp_thread_id()] = &counter;
29 }
30
31 void count_unregister_thread(int nthreadsexpected)
32 {
33     spin_lock(&final_mutex);
34     finalthreadcount++;
35     spin_unlock(&final_mutex);
36     while (finalthreadcount < nthreadsexpected)
37         poll(NULL, 0, 1);
38 }

```

Figure D.2: Per-Thread Statistical Counters With Lockless Summation

순서”를 가지거나 컴파일러가 강력한 최적화를 사용한다면, 쓰레드 2는 합이 3이고 쓰레드 3은 합이 5라고 볼 수 있습니다. 일관적인 시스템이라면 값이 변하는 순서는 0,3,8 또는 0,5,8 만 가능하므로 이 예에서 쓰레드들이 발견한 결과는 일관적이지 못합니다.

이걸 깜박했다 해도, 당신만 그런게 아닙니다. Michael Scott은 Paul E. McKenney의 박사 학위 심사 과정에서 이 질문을 했습니다. □

**Quick Quiz 5.27:**

리더는 쓰레드들의 카운터를 모두 더해야 하므로, 쓰레드의 갯수가 늘어나면 더 많은 시간을 쓰게 될겁니다. 리더에게도 쓸만한 성능과 확장성을 주면서 쓰기 작업도 여전히 빠르고 확장성 있게 하는 방법은 없을까요? ■

**Answer:**

글로벌한 추정값을 두는 게 한 방법이 될겁니다. 리더들은 각자의 쓰레드별 변수를 증가시키되 어떤 미리 지정된 한계에 도달했을 때에는 그 값을 글로벌 변수에 어도

미하게 더하고, 쓰레드별 변수를 0으로 초기화 시키는 겁니다. 이 방법은 병균적 쓰기 오버헤드와 읽혀지는 값의 정확성 사이의 협상을 가능하게 할겁니다.

독자분들은 다른 방법들, 예를 들어 컴파이닝 트리와 같은 것들을 생각해보고 시도해보는 것도 좋을 겁니다. □

#### Quick Quiz 5.28:

어째서 Figure 5.12 는 Section 5.2 에서 나왔던 inc\_count() 와 dec\_count() 인터페이스 대신에 add\_count() 와 sub\_count() 를 제공하나요? ■

#### Answer:

서로 다른 크기의 구조체들이 할당 요청되기 때문입니다. 물론, 특정 크기의 구조체에만 사용되는 한계치 카운터는 여전히 inc\_count() 와 dec\_count() 를 사용할 수 있을 겁니다. □

#### Quick Quiz 5.29:

Figure 5.12 라인 3 의 저 이상한 조건문은 뭔가요? 왜 다음과 같이 더 직관적인 형태의 빠른 수행경로를 사용하지 않는거죠?

```
3 if (counter + delta <= countermax) {
4     counter += delta;
5     return 1;
6 }
```

#### Answer:

두단어로 설명하죠. “인터저 오버플로우.”

앞의 코드를 10의 값을 갖는 counter 와 ULONG\_MAX 값을 갖는 delta 에 대해 수행해 보세요. 그리고 나서 Figure 5.12 의 코드로 한번 더 해보세요.

이 예제의 뒷부분은 인터저 오버플로우에 대한 깊은 이해를 필요로 하므로, 인터저 오버플로우 문제를 한번도 겪어본 적 없다면, 몇몇 예제를 가지고 이해해 보려 노력해보세요. 일부 경우에 있어서는 인터저 오버플로우가 별로 알고리즘보다도 제대로 처리하기가 어렵습니다! □

#### Quick Quiz 5.30:

Figure 5.12 에서 왜 globalize\_count() 는 나중에 balance\_count() 가 쓰레드별 변수를 다시 채우도록 쓰레드별 변수를 0으로 바꾸나요? 왜 그냥 쓰레드별 변수를 0이 아닌채로 놔두질 않는거죠? ■

#### Answer:

사실 이전의 버전의 이 코드에서는 그렇게 했습니다. 하지만 더하기와 빼기는 매우 비용이 싼 동작이고, 모든 특수 케이스를 처리하는건 상당히 복잡합니다. 다시 말하지만, 직접 한번 해보세요, 다만 인터저 오버플로우를 조심하구요! □

#### Quick Quiz 5.31:

Figure 5.12 에서 globalreserve 는 add\_count() 에서 값이 구해지는데, 왜 sub\_count() 에서 값을 구하지 않나요? ■

#### Answer:

globalreserve 변수는 모든 쓰레드의 countermax 변수의 합을 따라갑니다. 이 쓰레드의 counter 변수들의 합은 0 부터 globalreserve 사이 어딘가일 것입니다. 따라서 우리는 모든 쓰레드의 counter 변수가 add\_count() 에서 꽉 차고 sub\_count() 에서 비어버린다 가정하는, 보수적 방법을 취합니다.

하지만 나중에 다시 한번 이야기할테니, 이 질문을 기억해 두세요. □

#### Quick Quiz 5.32:

한 쓰레드가 Figure 5.12 의 add\_count() 를 호출하고, 다른 쓰레드가 sub\_count() 를 호출한다고 해봅시다. sub\_count() 는 카운터의 값이 0이 아님에도 실패하지 않겠습니까? ■

#### Answer:

실제로 그럴 것입니다! 많은 경우에, 이것은 Section 5.3.3 에서 이야기되는 것처럼 문제가 될 것이고, 그런 경우에는 Section 5.4 에서 다루는 알고리즘을 사용하는게 좋을 겁니다. □

#### Quick Quiz 5.33:

Figure 5.12 에서는 왜 add\_count() 와 sub\_count() 를 모두 가지고 있는 거죠? 그냥 add\_count() 에 음수를 넘기면 되지 않나요? ■

#### Answer:

add\_count() unsigned long 타입을 인자로 받기 때문에, 음수를 넘기는건 조금 어려울 겁니다. 그리고 설령 반물질 메모리를 가지고 있다 해도, 사용중인 구조체의 수를 세는데에 음수를 넘긴다는건 좀 말이 이상하죠! □

**Quick Quiz 5.34:**

Figure 5.13 의 라인 15 에서는 왜 counter 를 countermax / 2 로 만들죠? 그냥 countermax 값 을 가져오는게 더 간단하지 않나요? ■

**Answer:**

첫째로, countermax 카운트는 이미 예약되어 있긴 합니다만 (라인 14 를 참고하세요), 이 코드는 해당 순간에 해당 쓰레드에 의해서 실제로는 그 반만 사용하고 있다고 알리는 것입니다. 이렇게 함으로써 해당 쓰레드는 globalcount 까지 찾아가지 않고도 최소 countermax / 2 만큼까지는 증가 또는 감소 작업 을 할 수 있게 합니다.

globalcount 의 수는 라인 18 에서의 조정 덕에 여전히 정확함을 참고하세요. □

**Quick Quiz 5.35:**

Figure 5.14 에서 보면, 가운데와 오른쪽 구성은 있는 뒤쪽의 점선을 보면 알 수 있듯이, 한계까지 남은 카운트의 4분의 1이 쓰레드 0 에게 주어졌음에도, 8분의 1 만이 사용되었습니다. 왜 그런건가요? ■

**Answer:**

쓰레드 0 의 counter 가 countermax 의 절반으로 책정되었기 때문입니다. 따라서, 쓰레드 0 에 할당된 4 분의 1 중 절반 (8분의 1)은 globalcount 에서 오고, 나머지 절반(역시 8분의 1)은 남은 카운트에서 오도록 남겨두는 것이죠.

이런 방법을 취하는데에는 두가지 목적이 있습니다: (1) 쓰레드 0가 증가만이 아니라 감소에서도 빠른 수행 경로를 사용할 수 있도록 하는 것, 그리고 (2) 모든 쓰레드가 단조적으로 한계점을 향해 증가만 하고 있다면 비정확성을 줄이기 위해서입니다. 마지막 이야기를 이해 하려면, 알고리즘에 한발 더 다가가 자세히 살펴보세요. □

**Quick Quiz 5.36:**

쓰레드의 counter 와 countermax 변수를 한번에 어토믹하게 수정해야 하는 이유가 뭐죠? 각 변수를 개별적으로 어토믹하게 수정해도 충분하지 않아요? ■

**Answer:**

그렇게도 할 수 있겠지만, 엄청난 주의가 필요합니다. counter 를 countermax 를 먼저 0 으로 하지 않고 없애는 것은 counter 를 0 이 된 직후 증가시키는 같은 쓰레드가 카운터를 0 으로 만든 효과를 없애버리게 만들니다.

반대로, countermax 를 0 으로 만들고 counter 를 없애는 것 역시 0 이 아닌 counter 를 만들 수 있습니다. 이걸 자세히 보기 위해 다음의 이벤트 시퀀스를 봅시다:

1. Thread A 가 자신의 countermax 를 가져오고, 0 이 아님을 확인합니다.
2. Thread B 가 Thread A 의 countermax 를 0 으로 만듭니다.
3. Thread B 가 Thread A 의 counter 를 제거합니다.
4. 자신의 countermax 가 0 이 아님을 확인했던 Thread A 는 counter 에 값을 더하고, 이로 인해 counter 는 0 이 아닌 값을 갖습니다.

다시 말하지만, countermax 와 counter 를 별개의 변수로 두고서 어토믹하게 조정하는 것도 가능하긴 할겁니다만, 많은 주의가 필요할 것임은 분명합니다. 또한 그렇게 하는 것은 빠른 수행경로를 느리게 만들 확률이 큽니다.

이런 가능성은 더 알아보는건 독자 여러분의 숙제로 남겨두겠습니다. □

**Quick Quiz 5.37:**

Figure 5.17 의 라인 7 에서는 C 표준을 어기는거 아닌가요? ■

**Answer:**

해당 코드는 바이트당 비트가 8개라 가정합니다. 이 가정은 공유 메모리 멀티프로세서에 쉽게 장착될 수 있는 현재의 모든 상용화된 마이크로프로세서에 성립합니다만, 물론 C 코드가 돌아갈 수 있는 모든 컴퓨터 시스템에 성립하진 않습니다. (C 표준에 맞추려면 대신 어떻게 할 수 있을까요? 그리고 그 때의 단점은 무엇일까요?) □

**Quick Quiz 5.38:**

ctrandmax 변수는 하나 뿐인데, Figure 5.17 의 라인 18 에서는 왜 굳이 포인터로 받는거죠? ■

**Answer:**

ctrandmax 변수는 쓰레드당 한개씩만 있습니다. 뒤에서 우리는 다른 쓰레드의 ctrandmax 변수를 split\_ctrandmax() 에 넘기는 코드도 보게 될겁니다. □

**Quick Quiz 5.39:**

Figure 5.17 의 merge\_ctrandmax() 는 왜 바로

atomic\_t에 값을 저장하지 않고 int 값을 리턴하는 거죠? ■

**Answer:**

나중에, atomic\_cmpxchg() 함수에 넘기기 위해 int 리턴이 필요한 부분을 보게 될 겁니다. □

**Quick Quiz 5.40:**

우웩! Figure 5.18 라인 11의 저 더러운 goto는 웬말이예요? break 몰라요??? ■

**Answer:**

해당 goto를 break로 대체하려면 라인 15에서 리턴 해야 할지 말아야 할지를 결정하기 위한 플래그를 하나 더 만들어야 할텐데, 이건 빠른 수행 경로에서 하고자 하는 일은 아닐 겁니다. 정말로 goto를 그렇게나 싫어 한다면, 이 빠른 수행 경로를 별도의 함수로 집어넣고 그 함수에서 성공인지 실패인지를 리턴하게 하고 “실패”는 느린 수행 경로의 수행 필요를 나타내도록 하는게 최선일 겁니다. 이건 goto 싫어하는 독자분들의 연습문제로 남겨두겠습니다. □

**Quick Quiz 5.41:**

Figure 5.18의 라인 13-14의 atomic\_cmpxchg() 함수는 어떻게 실패할 수 있죠? 우린 이전 값을 라인 9에서 가져오고 나서 바꾼 적 없잖아요! ■

**Answer:**

나중에, Figure 5.20의 flush\_local\_count() 함수에서 어떻게 이 쓰레드의 ctrandmax 변수를 Figure 5.18의 라인 8-14의 빠른 수행 경로 실행과 동시에 수정할 수 있는지 알아볼 겁니다. □

**Quick Quiz 5.42:**

Figure 5.20의 라인 14에서 flush\_local\_count()가 ctrandmax 변수를 0으로 만든 후 그냥 다시 값을 넣을 수 없는 이유는 뭐죠? ■

**Answer:**

이 다른 쓰레드는 flush\_local\_count()를 호출한 쪽에서 gblcnt\_mutex를 해제하기 전까지는 자신의 ctrandmax를 재설정 할 수 없습니다. gblcnt\_mutex가 해제되는 시점에선, flush\_local\_count() 호출자 쪽에서는 카운트 값의 사용을 이미 끝냈을 거고, 따라서 재설정에 문제는 없습니다 — globalcount가 재설정을 허용할 만큼 충분히 크다는 가정 하에요. □

**Quick Quiz 5.43:**

Figure 5.20의 라인 27에서 flush\_local\_count()가 ctrandmax 변수를 비우는 동안 add\_count()나 sub\_count()의 빠른 수행 경로가 ctrandmax를 함께 사용하면서 동시에 수행되지 못하는 이유는 뭐죠? ■

**Answer:**

그런 이유는 없습니다. 다음의 세 가지 경우를 생각해보죠:

- 만약 flush\_local\_count()의 atomic\_xchg()가 이야기된 빠른 수행 경로 두개의 split\_ctrandmax() 이전에 수행된다면, 빠른 수행 경로에서는 0이 된 counter와 countermax를 보게 될 거고, 따라서 (물론 delta가 0이 아니라면) 그냥 느린 수행 경로로 넘어갈 겁니다.
- 만약 flush\_local\_count()의 atomic\_xchg()가 두 빠른 수행 경로의 split\_ctrandmax() 뒤에, 그러나 빠른 수행 경로의 atomic\_cmpxchg() 보단 앞에 수행된다면, atomic\_cmpxchg()를 실패할 거고, 빠른 수행 경로를 재시작해서 앞의 case 1의 상황으로 돌아갈 겁니다.
- 만약 flush\_local\_count()의 atomic\_xchg()가 두 빠른 수행 경로의 atomic\_cmpxchg() 뒤에 수행된다면, 빠른 수행 경로는 flush\_local\_count()가 해당 쓰레드의 ctrandmax 변수를 0으로 만들기 이전에 이미 성공적으로 완료될 겁니다.

어느쪽이든, 경주는 올바르게 마무리 됩니다. □

**Quick Quiz 5.44:**

atomic\_set()은 주어진 atomic\_t에 단순히 스토어를 할 뿐인데, 어떻게 Figure 5.21의 라인 21에서의 balance\_count()는 flush\_local\_count()의 해당 변수에 동시에 가해지는 업데이트에도 불구하고 올바르게 동작할 수 있는 거죠? ■

**Answer:**

balance\_count()와 flush\_local\_count()의 호출자 모두 gblcnt\_mutex를 잡고 있으므로, 한 번에 한 쪽만 수행될 수 있습니다. □

**Quick Quiz 5.45:**

하지만 시그널 핸들러는 수행 중에 다른 CPU로 옮겨져서 수행될 수도 있잖아요. 이런 가능성은 쓰레드와 해당

쓰레드를 인터럽트 하는 시그널 핸들러 사이의 안정적인 통신을 위해 어토믹 인스트럭션과 메모리 배리어를 필요로 하게 만들지 않을까요? ■

**Answer:**

아니요. 시그널 핸들러가 다른 CPU로 옮겨가면, 인터럽트된 쓰레드 역시 그대로 옮겨집니다. □

**Quick Quiz 5.46:**

Figure 5.22에서 REQ *theft* 상태는 왜 빨간색으로 칠해졌나요? ■

**Answer:**

빠른 수행 경로만이 *theft* 상태를 바꿀 수 있음과 해당 쓰레드가 이 상태에 너무 오래 머무르면, 느린 수행 경로를 수행하고 있는 쓰레드는 POSIX 시그널을 다시 보낼 것임을 알리기 위해서입니다. □

**Quick Quiz 5.47:**

Figure 5.22에서, 두개의 분리된 REQ 와 ACK *theft* 상태를 갖는 이유가 뭐죠? 왜 그 두 상태를 하나의 REQACK 상태로 만들어서 스테이트 머신을 간단하게 만들지 않는 거예요? 만약 그렇게 하면 그 상태에 먼저 도달하는 시그널 핸들러나 빠른 수행 경로가 상태를 READY로 바꿀 수 있을 텐데요. ■

**Answer:**

REQ 와 ACK 상태를 합치는게 나쁜 이유를 들어보자면:

- 해당 느린 수행 경로는 REQ 와 ACK 상태를 사용해 언제 시그널이 다시 보내져야 할지 결정합니다. 만약 해당 상태들이 합쳐진다면, 해당 느린 수행 경로는 반복적으로 시그널을 보내는 수밖에 없고, 빠른 수행경로를 불필요하게 느리게 만드는 효과를 만들 겁니다.
- 다음과 같은 레이스가 일어날 수 있습니다:

- 느린 수행 경로가 주어진 쓰레드의 상태를 REQACK 으로 만듭니다.
- 해당 쓰레드는 방금 빠른 수행 경로를 끝낸 참이었고, REQACK 상태임을 확인합니다.
- 해당 쓰레드는 시그널을 받고, 여기서도 REQACK 상태임을 확인합니다만, 빠른 수행 경로는 아무 효과를 발휘하지 못한 채이므로, 상태를 READY로 바꿉니다.
- 느린 수행 경로는 READY 상태를 확인하고, 카운트를 가져가고 상태를 IDLE로 돌려놓고 완료됩니다.

- 빠른 수행 경로는 상태를 READY로 바꾸고, 이 쓰레드에서의 다음 빠른 수행 경로 수행을 막아버립니다.

여기서의 기본적 문제는 합쳐진 REQACK 상태는 시그널 핸들러와 빠른 수행 경로 둘 다 볼 수 있다 는 겁니다. 네개의 상태로 관리되는 명확한 분리 상태는 순서화된 상태 전환을 분명히 보장합니다.

그렇다곤 하지만, 세개의 상태만으로도 제대로 동작하도록 할 수 있을 수도 있습니다. 만약 성공하면 네개 상태 버전과 잘 비교해 보세요. 세개 상태 버전이 정말 더 낫나요, 그리고 왜죠 또는 왜 아니죠? □

**Quick Quiz 5.48:**

Figure 5.24의 flush\_local\_count\_sig() 함수에서는 왜 *theft* 쓰레드별 변수의 사용을 ACCESS\_ONCE()로 감싼거죠? ■

**Answer:**

첫번째 ACCESS\_ONCE 사용은 (라인 11)은 필요 없는 것이라 주장할 수도 있습니다. 다음의 두 군데 사용은 (라인 14 와 16) 중요합니다. 이것들이 없어지면, 컴파일러는 라인 14-17 을 다음과 같이 바꿀 수도 있습니다:

```
14     theft = THEFT_READY;
15     if (counting) {
16         theft = THEFT_ACK;
17     }
```

느린 수행 경로는 잠깐 들어오는 값인 THEFT\_READY를 보고서 연관된 쓰레드가 준비되기도 전에 값을 훔쳐가기 시작할테니 위험합니다. □

**Quick Quiz 5.49:**

Figure 5.24에서, 왜 다른 쓰레드의 countermax 변수를 바로 접근해도 안전한 거죠? ■

**Answer:**

그 다른 쓰레드는 자신의 countermax 변수의 값을 gblcnt\_mutex 락을 쥐지 않은 한 수정할 수 없기 때문입니다. 하지만 이 함수 호출 코드는 락을 잡고 함수를 호출하기 때문에, 그 다른 쓰레드는 해당 락을 잡을 수가 없고, 따라서 그 다른 쓰레드는 countermax 변수를 수정할 수 없습니다. 따라서 바로 접근해도 안전합니다—하지만 바꾸진 않습니다. □

**Quick Quiz 5.50:**

Figure 5.24에서, 왜 라인 33은 현재 쓰레드가 자기 자신에게 시그널을 보내는지 체크하지 않나요? ■

**Answer:**

또한번 체크할 필요가 없습니다. `flush_local_count()` 는 이미 `globalize_count()` 를 호출했으니, 라인 28에서의 체크가 성공해서 뒤의 `pthread_kill()` 은 스킵될 겁니다. □

**Quick Quiz 5.51:**

Figure 5.24 의 코드는 gcc 와 POSIX 에서 동작합니다. ISO C 표준에서 동작하게 하려면 뭐가 필요할까요? ■

**Answer:**

`theft` 변수는 안전하게 시그널 핸들러와 시그널에 인터럽트되는 코드 사이에서 안전하게 공유될 수 있도록 `sig_atomic_t` 타입이어야만 합니다. □

**Quick Quiz 5.52:**

Figure 5.24 의 라인 41 에서는 왜 시그널을 다시 보내죠? ■

**Answer:**

지난 수십년간 많은 운영 체제는 갑자기 시그널을 잃어버리는 특성을 가졌기 때문입니다. 이게 가능인지 버그인지는 논쟁거리이지만, 그건 무의미합니다. 사용자가 보기에 분명한 증상은 커널 버그가 아니라 사용자 어플리케이션의 문제입니다.

당신의 어플리케이션의 문제입니다! □

**Quick Quiz 5.53:**

POSIX 시그널만 느린게 아니라, 시그널을 각 쓰레드에 보내는 행위 자체가 확장성이 없어요. 만약 10,000 개의 쓰레드가 있고 읽는 쪽도 빨라야 한다면 어떻게 하시겠어요? ■

**Answer:**

한가지 방법은 Section 5.2.3 에서 보였던, 한개의 카운터 변수에 추정치를 합하는 방법입니다. 또 다른 방법으로는 각각 업데이트를 하는 쓰레드의 일부와 상호작용하면서 읽기 작업을 함께 하는 복수의 쓰레드를 사용하는 방법도 있겠습니다. □

**Quick Quiz 5.54:**

아래쪽 한계는 명확하게 지키지만 위쪽 한계는 좀 정확하지 않아도 되는 한계 카운터를 원한다면 어떻게 하면 될까요? ■

**Answer:**

한가지 간단한 해결책은 위쪽 한계를 원하는 만큼 더

높게 잡아주는 것입니다. 그렇게 더 높게 리미트를 잡아주는 것의 한계는 카운터가 표현할 수 있는 최대의 값이 될 것입니다. □

**Quick Quiz 5.55:**

바이어스된 카운터를 사용할 때 그 외에 뭘 하면 좋을까요? ■

**Answer:**

카운터가 액세스의 수가 최대값에 가까울 때에도 효과적으로 동작할 수 있도록 위쪽 리미트를 바이어스, 예상되는 최대 액세스 수, 그리고 충분한 “출렁거림” 을 수용하기 충분하도록 크게 잡는게 좋을 겁니다. □

**Quick Quiz 5.56:**

이거 참 웃기네요! 카운터를 업데이트 하기 위해 리더-라이터 락의 읽기 권한 획득을 한다니요? 뭐하는거예요??? ■

**Answer:**

이상해 보일 수 있겠죠, 하지만 진짜예요! “리더-라이터 락” 이라는 이름은 사실 완벽하게 의미를 설명하지 못한다는 점을 상기하면 이해가 될 거예요, 그렇죠? □

**Quick Quiz 5.57:**

실제 시스템에 적용하려면 해결해야 할 문제들이 또 뭐가 있을 수 있을까요? ■

**Answer:**

엄청나게 많죠!

일단 몇가지 생각을 시작할 것들은:

1. 디바이스는 여러개가 있을 수 있으니, 전역 변수는 적절치 못하고, `do_io()` 에 인자가 없는 것도 마찬가지죠.
2. 폴링하는 루프는 실제 시스템에서는 문제가 있을 수 있습니다. 많은 경우, 마지막으로 I/O 를 완료하는 쪽에서 디바이스 제거 쓰레드를 깨우는 편이 낫습니다.
3. I/O 는 실패할 수 있으므로, `do_io()` 는 리턴 값을 가져야 할 겁니다.
4. 디바이스가 고장나면, 마지막 I/O 는 성공하지 못할 것입니다. 이런 경우, 여러 복구를 위한 어떤 타임아웃 같은 것이 필요할 것입니다.
5. `add_count()` 와 `sub_count()` 모두 실패할 수 있는데 리턴값을 체크하지 않았습니다.

6. 리더-라이터 락은 확장성이 그다지 좋지 않습니다. 리더-라이터 락의 읽기 권한 획득의 높은 비용을 회피하는 방법 한가지가 Chapter 7.9 에 소개되어 있습니다.
7. 폴링 루프는 매우 낮은 에너지 효율성을 초래할 것입니다. 이벤트 기반 설계가 나을 겁니다.

□

**Quick Quiz 5.58:**

Table 5.1 의 `count_stat.c` 열에 보면 읽기 성능이 쓰레드 수에 따라 선형적으로 확장되는데요. 쓰레드 수가 늘어나면 더 많은 쓰레드별 카운터의 합이 이루어져야 하는데 어떻게 그게 가능하죠? ■

**Answer:**

읽는 쪽의 코드는 쓰레드의 수와 상관 없이 고정된 크기의 배열 전체를 읽어야 하기 때문에 성능에 차이가 없습니다. 반면, 뒤의 두개 알고리즘의 경우 쓰레드가 늘어나면 더 많은 일을 하게 됩니다. 더불어, 뒤의 두개 알고리즘은 쓰레드 ID 와 연관된 `_thread` 변수 사이의 매팅을 유지하는 추가적인 계층을 갖습니다. □

**Quick Quiz 5.59:**

Table 5.1 의 마지막 열을 보더라도 통계적 카운터 구현의 읽기쪽 성능은 매우 나쁘군요. 왜 이렇게 성능 나쁜 알고리즘을 신경쓰는거죠? ■

**Answer:**

“해야할 일에 걸맞는 도구를 사용하세요.”

Figure 5.3 에서 볼 수 있듯이, 하나의 변수에 어토믹 증가 오퍼레이션을 사용하는 방법은 상당한 양의 병렬적 업데이트가 있는 작업에 사용되어선 안됩니다. 반면, Table 5.1 에 보인 알고리즘들은 업데이트가 많은 상황에서 일을 훌륭하게 처리할 것입니다. 물론, 읽기가 대부분인 상황이라면, 다른걸 사용해야 합니다. 예를 들자면, Section 5.2.3 에 사용된 것과 비슷하게 한번의 로드 오퍼레이션으로 읽어낼 수 있는, 어토믹하게 증가되는 변수를 사용하는 결과적 일관성 설계와 같은 거요. □

**Quick Quiz 5.60:**

Table 5.2 에 보여진 성능 데이터를 놓고 보자면, 우리는 항상 어토믹 오퍼레이션보다는 시그널을 사용해야겠군요, 그렇죠? ■

**Answer:**

그건 워크로드에 따라 달라집니다. 64-코어 시스템이라면, 단지 한개의 시그널 (약 40-나노세컨드 성능 향상)

을 만들기 위해 100 개가 넘는 어토믹하지 않은 오퍼레이션들의 실행 (약 5-마이크로세컨드 성능 저하) 이 필요합니다. 더욱 읽기 위주인 워크로드는 여전히 존재하지만, 현재 처리해야하는 특정 워크로드에 신경쓸 필요가 있습니다.

또한, 역사적으로 메모리 배리어는 일반 인스트럭션 들에 비해 비용이 비쌌지만, 당신이 운용하게 될 특정 하드웨어에서도 그러한지 확인해 봄아 합니다. 컴퓨터 하드웨어의 특성은 시간에 따라 변하고, 알고리즘도 그에 맞춰 변해야만 합니다. □

**Quick Quiz 5.61:**

Table 5.2 에 보여진 읽는 쓰레드간의 락 컨텐션을 해결하기 위해 고급 테크닉들이 사용될 수 있을까요? ■

**Answer:**

한가지 해결책은 scalable non-zero indicators(SNZI) [ELLM07] 처럼 업데이트 쪽 성능을 약간 포기하는 겁니다. SNZI 외에도 이 해결책을 구현하는 여러 방법이 있겠지만, 그건 독자의 몫으로 남겨두겠습니다. 자주 획득이 요청되는 글로벌 락을 낮은 레벨의 계층의 로컬 락의 획득들로 대체하는 계층적 방법들도 이 문제를 잘 해결할 겁니다. □

**Quick Quiz 5.62:**

++ 오퍼레이터는 1,000 자리 숫자에도 잘 동작해요! 연산자 오버로딩이라고 못들어봤어요??? ■

**Answer:**

C++ 언어에서라면 그런 수를 구현하는 클래스에 액세스가 가능하다는 가정 하에 1,000 자리 숫자에도 ++ 을 사용할 수 있겠죠. 하지만 최소 2010년 까지는, C 언어는 오퍼레이터 오버로딩을 허용하지 않습니다. □

**Quick Quiz 5.63:**

하지만 우리가 모든 것을 분할할 거라면, 왜 공유 메모리 멀티쓰레딩을 신경쓰죠? 그냥 문제를 완벽하게 분할해버리고 각 분할된 조각들을 여러 프로세스들로, 각자의 어드레스 스페이스에서 처리하도록 돌리지 않는건가요? ■

**Answer:**

사실, 별도의 어드레스 스페이스를 갖는 여러 프로세스들은 병렬성을 보일 수 있는 훌륭한 방법으로, 포크-조인 방법론의 지지자들과 Erlang 언어가 그 사실을 잘 입증합니다. 하지만, 공유 메모리 병렬성만의 장점 역시 일부 있습니다:

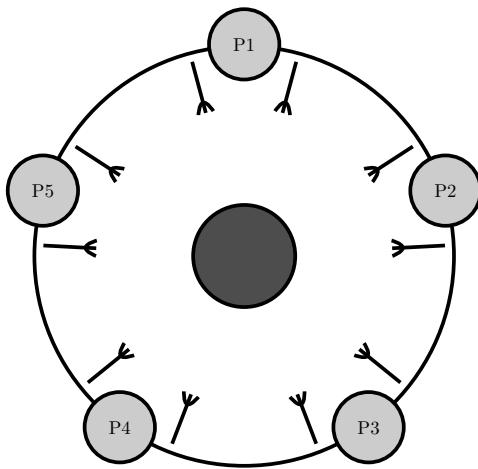


Figure D.3: Dining Philosophers Problem, Fully Partitioned

1. 어플리케이션의 성능에 치명적인 부분만이 분할되어야 하고, 그런 성능에 치명적인 부분은 일반적으로 어플리케이션의 작은 부분입니다.
2. 캐시 미스는 개별적 레지스터간 인스트럭션들에 비하면 매우 느리지만, TCP/IP 네트워킹과 같은 것들보다는 빠른 프로세스간 통신 (inter-process-communication) 기능들에 비해서도 상당히 빠릅니다.
3. 공유 메모리 멀티프로세서들은 이미 시장에 나와 있고 상당히 저렴하므로, 1990년대와는 정반대로, 공유 메모리 병렬성을 사용하는데 비용 문제는 거의 없습니다.

항상 말하듯이, 처리해야 하는 일에 걸맞는 도구를 사용하세요! □

## D.6 Partitioning and Synchronization Design

### Quick Quiz 6.1:

식사하는 철학자들 문제를 위한 더 나은 해결책은 없을까요? ■

#### Answer:

그런 개선된 해결책이 Figure D.3에 보여져 있는데, 철학자들에게 추가로 다섯개의 포크를 주는 것입니다. 이제 모든 다섯명의 철학자들이 동시에 식사를 할 수 있고,

따라서 철학자들이 남을 기다려야 할 필요가 없습니다. 또한, 이 방법은 질병 확산 제어를 엄청나게 개선시킵니다.

이 해결책은 누군가에겐 사기처럼 보이겠지만, 그런 “사기”가 많은 동시성 문제에 좋은 해결책을 찾는 핵심입니다. □

### Quick Quiz 6.2:

그리고 어떤 관점에서 이 “수평적 병렬성”은 “수평적”이라 이야기 될 수 있는 걸까요? ■

#### Answer:

Inamn은 프로토콜 스택에 대한 작업을 했는데, 이 프로토콜 스택은 일반적으로는 어플리케이션을 꼭 대기해 두고 하드웨어 연결을 바닥에 두는 식으로 수직적으로 그립그려집니다. 데이터는 이 스택의 위아래로 흐르게 됩니다. “수평적 병렬성”은 다른 네트워크로부터의 패킷들을 병렬적으로 처리하게 되는데, 반면 “수직적 병렬성”은 각 패킷들에게 서로 다른 프로토콜 처리 단계를 병렬적으로 줍니다.

“수직적 병렬성”은 또한 “파이프라이닝”이라고도 불립니다. □

### Quick Quiz 6.3:

이 compound double-ended 큐 구현에서, 비어있던 큐가 락을 놓고 다시 잡는 과정 사이 더이상 비어있지 않게 된다면 어떻게 해야 할까요? ■

#### Answer:

이 경우, 그냥 더이상 비어있지 않은 그 큐의 원소를 디큐하고, 락들을 풀고, 리턴하면 그만입니다. □

### Quick Quiz 6.4:

해시를 사용한 double-ended 큐는 좋은 해결책인가요? 그렇다면 왜고 그렇지 않다면 또 왜죠? ■

#### Answer:

이 질문에 답을 하는 가장 좋은 방법은 `lockhdeq.c`를 여러개의 멀티프로세서 시스템들 위에서 돌려보는 것이고, 가능한한 그렇게 해보시기를 권장합니다. 신경 써야 하는 한가지 이유는, 이 구현에서 각 오퍼레이션은 한개가 아니라 두개의 락들을 획득해야 한다는 점입니다.

일단은 잘 설계된 성능 연구를 보는 것으로 시작을 해야 할 겁니다.<sup>3</sup> 순차적 구현과 비교해 보는 것을 잊지 마세요! □

<sup>3</sup> Dalessandro 등의 연구 [DCW<sup>11</sup>] 와 Dice 등의 연구 [DLM<sup>10</sup>] 가 좋은 시작점이 될 것입니다.

**Quick Quiz 6.5:**

비어진 큐로 모든 원소들을 옮긴다구요? 대체 어떤 미친 세상에서는 이런 방법이 최적인 거죠??? ■

**Answer:**

데이터의 흐름이 아주 가끔만 그 방향을 바꿀 때에 최적입니다. 물론 double-ended 큐가 양쪽에서 동시에 비어진다면 매우 잘못된 선택일 겁니다. 이는 당연하게도 또 다른 질문을 일으키는데, 대체 어떤 세상에서는 양쪽에서 동시에 큐를 비게 만드는게 합당한 일이 되냐는 것이죠. Work-stealing 큐들이 이 질문에의 가능한 답 중 하나일 것입니다. □

**Quick Quiz 6.6:**

왜 compound parallel double-ended queue 구현은 대칭적으로 만들어질 수 없는거죠? ■

**Answer:**

식사하는 철학자들 문제에 대한 해결책에서 포크에 숫자를 매기는 것이 그랬듯이, 락 계층구조로 사용해 데드락을 예방해야 하는 관계로 비대칭성이 필요해집니다 (Section 6.1.1 를 참고하세요). □

**Quick Quiz 6.7:**

Figure 6.12 의 line 28 에서 왜 오른쪽 디큐를 또 시도하는거죠? ■

**Answer:**

이 쓰레드가 `d->rlock` 을 `line 25` 에서 놓고 나서 `line 27` 에서 다시 잡는 사이에 다른 쓰레드가 원소를 집어넣었을 수도 있기 때문에 필요합니다. □

**Quick Quiz 6.8:**

왼쪽 락은 언젠가는 사용 가능할 겁니다!!! 그런데 Figure 6.12 의 line 25 에서는 오른쪽 락을 조건없이 놔버려야 하는거죠? ■

**Answer:**

왼쪽 락이 획득 가능할 때에 그걸 얻기 위해 `spin_trylock()` 을 사용할 수도 있을 겁니다. 하지만, 실패할 경우에는 여전히 오른쪽 락을 잠시 내려놓고 두 락을 순서대로 다시 잡아야만 할 겁니다. 이런 변경을 가해보는건 (그리고 그게 가치있는 것인지 결정하는 것은) 독자의 몫으로 남겨두겠습니다. □

**Quick Quiz 6.9:**

double-ended 큐 문제에 왜 한개가 아니라 두개나 해결책이 있는 거죠? ■

**Answer:**

실은 최소한 세개입니다. Dominik Dingel 의 세번째 것은 reader-writer 락킹을 사용하는데, `lockrwdeq.c` 에서 보실 수 있을 겁니다. □

**Quick Quiz 6.10:**

직렬화된 double-ended 큐는 해시 기반 double-ended 큐보다 두배나 빠른데, 이런 현상은 제가 해시 테이블의 크기를 미친듯이 크게 만들어줘도 그렇습니다. 왜 그런 거죠? ■

**Answer:**

해시 기반 double-ended 큐의 락킹 디자인은 각 끝에서 한번에 하나의 쓰레드만을 허용하고, 또한 각 오퍼레이션을 위해 두개의 락 획득을 필요로 합니다. 직렬화된 double-ended 큐 또한 각 끝에서 한번에 하나의 쓰레드만을 허용하지만, 일반적인 경우에는 오퍼레이션당 하나의 락 획득만을 필요로 합니다. 따라서, 직렬화된 double-ended 큐는 해시 기반 double-ended 큐보다 성능이 나을 것으로 여겨집니다.

여러개의 동시적 오퍼레이션들을 가능하게 하는 double-ended 큐를 만들 수 있을 것 같나요? 그렇다면, 어떻게요? 불가능하다면, 왜죠? □

**Quick Quiz 6.11:**

double-ended 큐들을 위한 동시성 제어에 대한 훨씬 나은 방법이 있나요? ■

**Answer:**

한가지 방법은 풀어야 하는 문제를 여러개의 double-ended 큐들을 병렬로 이용할 수 있게 바꾸는 것으로, 더 간단한 단일 락 기반 double-ended 큐를 사용하고, 각 double-ended 큐를 일반적인 single-ended 큐의 쌍으로 바꾸는 것이 가능해집니다. 그런 “수평적 확장” 없이는, 성능 향상은 2.0 으로 제한됩니다. 반면, 수평적-확장 설계들은 매우 커다란 성능 향상을 가질 수 있고, 큐의 각 끝에서 일하는 여러 쓰레드들이 있다면 특히 매력적인데, 여러 쓰레드가 있는 경우 디큐는 엄격한 순서 보장을 하지 않아도 되기 때문입니다. 무엇보다, 한 쓰레드가 어떤 아이템을 처음으로 제거했다는 사실은 그 아이템을 처음으로 처리할 것이라는 의미를 갖지는 않습니다 [HKLP12]. 그리고 그런 보장이 없다면, 이런 보장을 제공하지 않는데서 오는 성능 이득을 얻을 수도 있을 것입니다.

문제가 여러 큐를 사용하는 형태로 바뀔 수 있느냐 없느냐와 관계없이, 일이 몰아서 처리될 수 있어서 각 인큐와 디큐 오퍼레이션이 더 큰 단위의 일에 연관될 수 있는지 알아보는 것도 해볼 가치가 있습니다. 이 배치 (batching) 전략은 큐 데이터 구조체들로의 경쟁을

줄여줘서, 성능과 확장성 둘 다를 증가시켜주는데, Section 6.3에서 알아볼 것입니다. 무엇보다, 높은 동기화 오버헤드를 겪어야만 한다면, 돈을 가치있게 쓰고 있는지 분명히 해두기 바랍니다.

다른 연구자들은 큐에서의 제한된 순서 보장의 이점을 살리는 다른 방법들을 연구하고 있습니다 [KLP12]. □

#### Quick Quiz 6.12:

크리티컬 섹션들과 관련한 이 모든 문제들은 우리가 크리티컬 섹션이 아예 없는 non-blocking 동기화 [Her90]를 사용해야 한다는 의미는 아닌가요? ■

#### Answer:

Non-blocking 동기화는 일부 상황에서는 매우 유용할 수 있지만, 만병통치약은 아닙니다. 또한, non-blocking 동기화는 Josh Triplett에 의해 이야기되었듯 실제로는 크리티컬 섹션을 갖습니다. 예를 들어, compare-and-swap 오퍼레이션에 기반한 한 non-blocking 알고리즘에서, 최초의 로드와 이어지는 compare-and-swap으로 이어지는 코드는 여려면에서 락 기반의 크리티컬 섹션과 유사합니다. □

#### Quick Quiz 6.13:

구조체가 그것의 락이 잡혀 있는 동안은 메모리 해제되지 않도록 할 수 있는 방법들은 어떤 것들이 있을까요? ■

#### Answer:

여기 존재 보장 문제를 위한 해결책 몇가지가 있습니다:

1. 구조체별 락이 잡혀 있는 동안 잡혀 있는 정적으로 할당된 락을 두는 것으로, 계층적 락킹의 한 예입니다 (Section 6.4.2을 참고하세요). 물론, 이런 목적으로 하나의 글로벌 락을 사용하는 것은 하용 불가능할 정도로 높은 락 경쟁 상황을 가져와서 극적인 성능과 확장성의 하락을 가져올 수 있습니다.
2. 정적으로 할당된 락들의 배열을 두어서, 구조체의 어드레스를 해싱해서 잡아야 할 락을 고르는 것으로, Chapter 7에서 설명된 방식입니다. 주어진 해시 함수가 충분히 높은 성능을 갖는다면, 이는 하나의 글로벌 락이 갖는 확장성의 한계를 해결할 수 있습니다만, 읽기가 대부분인 상황에서는 락 획득 오버헤드가 수용불가할 정도로 성능을 떨어뜨릴 수 있습니다.

3. 가비지 컬렉터를 제공하는 소프트웨어 환경이라면 가비지 컬렉터를 사용해서, 구조체가 참조되어 있는 동안은 메모리 해제되지 않도록 하는 것입니다. 이 방법은 잘 동작하고, 존재-보장의 짐을 (그리고 그외의 것들을) 개발자의 어깨에서 내려놓게 하지만, 프로그램의 가비지 컬렉션의 오버헤드를 갖습니다. 가비지 컬렉션 기술은 지난 수십년간 상당히 진보했지만, 그 오버헤드는 일부 어플리케이션에서는 수용하기 어려울 만큼 높을 수 있습니다. 또한, 일부 어플리케이션들은 개발자가 데이터 구조체의 배치와 위치의 조정에 대해 대부분의 가비지 컬렉션 환경에 비해 많은 연습을 필요로 할 수도 있습니다.

4. 가비지 컬렉터의 특수한 경우로, 글로벌 레퍼런스 카운터를 두거나 레퍼런스 카운터들의 글로벌한 배열을 두는 방법이 있습니다.

5. 안에서-밖으로의 참조 카운트라 생각할 수 있는, 해저드 포인터 [Mic04]들을 사용하는 방법이 있습니다. 해저드 포인터 기반의 알고리즘들은 쓰레드별 포인터들의 리스트를 두어서, 이 리스트들에 있는 포인터의 존재가 연관된 구조체로의 참조처럼 동작하게 합니다. 해저드 포인터들은 흥미로운 연구 방향입니다만, 상품화 단계 (2008년도 시점에선)에선 아직 잘 쓰여지지 않고 있습니다.

6. 트랜잭션 메모리(TM) [HM93, Lom77, ST95]를 사용해서 데이터 구조체로 요청되는 각각의 참조와 수정이 어토믹하게 수행되도록 하는 방법이 있습니다. TM은 최근의 수년간 대단한 흥분을 일으켰고 상품 단계 소프트웨어에서 일부 사용될 것처럼 보였지만, 개발자들은 몇가지 주의를 기울여야 하며 [BLM05, BLM06, MMW07] 이는 특히 성능에 영향을 주는 코드에선 더더욱 그렇습니다. 특히, 존재 보장은 트랜잭션이 글로벌 레퍼런스부터 업데이트되는 데이터 원소들에 이르기까지 전체를 감싸야 할 것을 필요로 합니다.

7. 극단적으로 가벼운 가비지 컬렉터의 추상화로 생각될 수 있는, RCU를 사용하는 것입니다. 업데이트를 하는 쪽은 RCU로 보호되는 데이터 구조체를 RCU 읽는쪽이 여전히 참조를 하고 있는 동안은 메모리에서 해제시킬 수 없습니다. RCU는 읽기가 대부분인 데이터 구조체에서 상당히 많이 사용되고 있고, Chapter 9에서 이야기될 것입니다.

존재 보장에 대해 더 많은 내용을 위해선 Chapter 7과 9을 참고하세요. □

**Quick Quiz 6.14:**

싱글쓰레드로 동작하는 64 행 64 열 행렬 곱셈이 어떻게 1.0보다 낮은 효율성을 가질 수 있죠? Figure 6.23의 모든 조합에서의 결과들이 한 쓰레드에서만 돌아갈 때에는 정확히 1.0의 효율성을 보여야 하는 거 아닌가요?

■

**Answer:**

matmul.c 프로그램은 명시된 수의 워커 쓰레드들을 생성하므로, 하나의 워커 쓰레드만을 생성한 경우에도 쓰레드 생성 오버헤드는 발생할 수 있습니다. 하나의 워커 쓰레드의 경우에 쓰레드 생성 오버헤드를 없애기 위한 변경을 만드는 것은 독자분들의 연습문제로 남겨 두겠습니다. □

**Quick Quiz 6.15:**

행렬 곱셈에서 데이터 병렬화 기법이 어떻게 도움이 될 수 있나요? 그건 이미 병렬적인 데이터잖아요!!! ■

**Answer:**

주의를 기울이고 있으신 것 같아 기쁩니다! 이 예는 데이터 병렬성은 매우 좋은 것이긴 하지만, 어떤 그리고 모든 비효율성의 원인을 자동으로 제거하는 마술봉은 아니란 것을 보이기 위한 것임을 보이기 위한 것입니다. 64 쓰레드에게 “한정적인” 상황에서 조차도 전체 성능을 가지고 선형적으로 성능을 확장하는 데에는 설계와 구현의 모든 단계에서의 세심한 주의가 필요합니다.

특히, 분할된 조각의 크기에 매우 세심한 관심을 기울여야만 합니다. 예를 들어, 64 행 64 열 행렬 곱셈 문제를 64 쓰레드에게 쪼갠다면, 각 쓰레드는 64 개의 부동소수점 곱셈 연산만을 하게 될 것입니다. 부동소수점 곱셈 연산의 비용은 쓰레드 생성의 오버헤드에 비하면 매우 작습니다.

교훈: 변화무쌍한 입력을 받을 수 있는 병렬 프로그램을 가지고 있다면, 항상 입력의 크기를 체크하는 과정을 포함시켜서 병렬화 시킬 가치가 없을 정도로 너무 작은 입력 사이즈에 대응하도록 하십시오. 그리고 병렬화에 도움이 되지 않을 정도라면, 쓰레드를 생성하는데 필요한 오버헤드를 감내하기에도 도움이 되지 않을 정도입니다. 그렇죠? □

**Quick Quiz 6.16:**

계층적 락킹이 잘 동작할 만한 상황은 뭐가 있을까요?

■

**Answer:**

Figure 6.26의 라인 31에서의 비교 연산이 훨씬 무거운 연산으로 교체된다면, bp->bucket\_lock 을 놓는 작업은 아마도 락 경쟁을 충분히 줄여줘서 추가적인

cur->node\_lock 의 획득과 해제에 드는 오버헤드보다 우세해질 수도 있을 것입니다. □

**Quick Quiz 6.17:**

Figure 6.32에서, 세개의 샘플들마다 할당 수행 시간 길이가 증가함에 따라 성능이 따라 증가하는 패턴이 존재하는데, 예를 들어, 할당 수행 시간 길이 10, 11, 12의 경우입니다. 왜 그런거죠? ■

**Answer:**

이는 per-CPU 타겟 값이 3이기 때문입니다. 할당 수행 시간 길이 12의 경우는 글로벌 풀 락을 두번 잡아야 하는데, 반면 할당 수행 시간 길이 13은 글로벌 풀 락을 세번 잡아야 합니다. □

**Quick Quiz 6.18:**

할당 실패 횟수들은 두개 쓰레드를 사용한 테스트에서 할당 수행 길이가 19 이상일 때 발견되었습니다. 글로벌 풀 사이즈가 40이고 per-thread 타겟 풀 사이즈  $s$  가 3이고, 쓰레드의 갯수  $n$  가 2이며, per-thread 풀들은 초기에 비어있고 메모리를 아무도 사용하고 있지 않다고 가정하는 조건 하에서, 할당 실패가 발생할 수 있는 최소의 할당 수행 시간 길이  $m$  은 무엇일까요? (각 쓰레드는 메모리의  $m$  블럭을 할당받고  $m$  블럭의 메모리를 해제하는 것을 반복함을 다시 이야기 합니다.) 그 대신에,  $n$  쓰레드들이 각각 풀 사이즈  $s$  를 갖는다면, 그리고 각 쓰레드가 먼저 메모리의  $m$  개 블럭을 할당받고 그  $m$  블럭들을 해제하는 것을 반복한다고 하는 조건이라면, 글로벌 풀 사이즈는 얼마나 커야 할까요? Note: 올바른 답을 얻기 위해서는 smpalloc.c 소스 코드를 자세히 들여다보고, 한단계 한단계씩 들여다봐야 할 겁니다. 분명 경고했어요! ■

**Answer:**

이 답안은 Alexey Roystan 이 제출한 것으로부터 받아들여졌습니다. 이는 다음의 정의에 기초합니다:

$g$  전역적으로 사용 가능한 블럭들의 갯수

$i$  초기화 쓰레드의 per-thread 풀에 남아 있는 블럭들의 수. (이게 코드를 들여다봐야 하는 이유 중 하나입니다!)

$m$  할당/해제 수행 시간 길이.

$n$  초기화 쓰레드를 제외한 쓰레드의 수.

$p$  실제로 할당된 블럭들과 per-thread 풀에 남아있는 블럭들을 포함해서 쓰레드 당 최대 블럭 소비량.

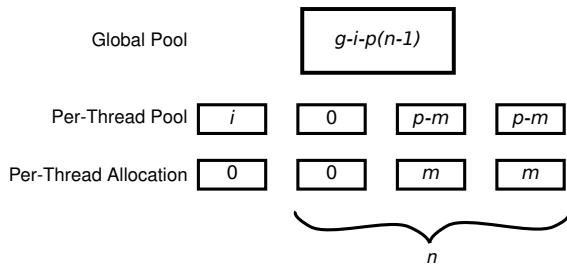


Figure D.4: Allocator Cache Run-Length Analysis

$g, m$ , 그리고  $n$ 의 값은 문제에서 이미 주어졌습니다.  $p$ 의 값은  $m$ 을  $s$ 의 배수로 반올림된 값으로, 다음과 같습니다:

$$p = s \left\lceil \frac{m+s-1}{s} \right\rceil \quad (\text{D.6})$$

$i$ 의 값은 다음과 같습니다:

$$i = \begin{cases} g & (\text{mod } 2s) = 0 : 2s \\ g & (\text{mod } 2s) \neq 0 : g \pmod{2s} \end{cases} \quad (\text{D.7})$$

이 값들 사이의 관계는 Figure D.4에 보여진 것과 같습니다. 글로벌 풀은 이 그림의 꼭대기에 그려져 있고, “나머지” 초기화 쓰레드의 쓰레드별 풀과 쓰레드별 할당은 가장 왼쪽의 두개의 박스들로 그려져 있습니다. 이 초기화 쓰레드는 할당된 블럭을 가지고 있지 않습니다만,  $i$ 개의 블럭들이 초기화 쓰레드의 쓰레드별 풀에 고립되어 있습니다. 가장 오른쪽의 두개의 박스들은 최대 가능한 수의 블럭을 쥐고 있는 쓰레드들의 쓰레드별 풀들과 쓰레드별 할당들이고, 왼쪽에서 두번째의 박스들은 현재 할당을 시도하고 있는 쓰레드를 가리킵니다.

블럭 전체의 갯수는  $g$ 이고, 쓰레드별 할당과 쓰레드별 풀들을 함께 고려해보면, 우리는 글로벌 풀이  $g - i - p(n-1)$  블럭들을 가지고 있음을 알 수 있습니다. 할당을 하는 쓰레드가 할당에 성공하려면, 글로벌 풀에는 최소한  $m$ 개의 블럭들은 남아 있어야 하는데, 달리 말하자면 다음과 같습니다:

$$g - i - p(n-1) \geq m \quad (\text{D.8})$$

문제에서  $g = 40, s = 3, n = 2$ 였습니다. Equation D.7에 따라  $i = 4$ 이고 Equation D.6에 따라  $m = 18$ 이며  $p = 18$ 이고  $m = 19$ 이면  $p = 21$ 입니다. 이것들을 Equation D.8에 대입해 보면  $m = 18$ 은 넘치지 않는 반면,  $m = 19$ 는 넘칠 것을 알 수 있습니다.

$i$ 의 존재는 버그로 여겨질 수도 있을 것입니다. 무엇보다도, 왜 메모리를 초기화 쓰레드의 캐시에 고립된 채로 남겨둡니까? 이를 고치는 한가지 방법은 현재 쓰레드의 풀을 글로벌 풀로 비워버리는 `memblock_flush()` 함수를 제공하는 것이 될 것입니다. 그렇게 되면 이 초기화 쓰레드는 블럭들을 모두 해제한 이후에 이 함수를 호출할 수 있을 것입니다. □

## D.7 Locking

### Quick Quiz 7.1:

희생양 역할을 한게 어떻게 명예로운 것으로 여겨질 수가 있나요???

#### Answer:

락킹이 연구 논문에서의 희생양 역할을 맡게 된 이유는 그것이 실제적으로 상당히 많이 사용되기 때문입니다. 그렇지 않고 아무도 락킹에 신경쓰지 않는다면, 대부분의 연구 논문들은 그것에 대해 언급하는 것조차도 고려하지 않을 것입니다. □

### Quick Quiz 7.2:

하지만 데드락의 정의는 단지 각 쓰레드가 최소 하나 이상의 락을 잡고 일부 쓰레드에 의해 잡혀 있는 또 다른 락을 기다리고 있는 것이잖아요. 어떻게 거기에 사이클이 존재하는지 알 수 있죠?

#### Answer:

그래프에 사이클이 존재하지 않는다고 생각해 봅시다. 만약 그렇다면 우리는 방향성 비순환 그래프 (DAG: directed acyclic graph)를 가지게 될텐데, 이 그래프는 최소한 하나의 잎사귀 노드 (leaf node)를 가질 겁니다.

이 잎사귀 노드가 락이라면, 우린 어떤 쓰레드에도 잡혀 있지 않은 락을 기다리고 있는 한 쓰레드를 가지고 있다는 이야기가 됩니다 (그리고 이 경우 해당 쓰레드는 즉시 해당 락을 얻게 되겠죠.)

반면에, 만약 이 잎사귀 노드가 쓰레드였다면, 어떤 락도 기다리고 있지 않은 쓰레드가 하나 존재한다는 이야기가 되는데, 이것 역시 데드락의 정의를 위반합니다. (그리고 이 경우, 해당 쓰레드는 수행중이거나 락이 아닌 무언가에 의해 블락되어 있거나 하는 상태일 것입니다.)

따라서, 이 데드락의 정의에 기반하면, 앞서 설명한 데드락 상태를 나타내는 그래프에는 사이클이 존재해야만 합니다. □

**Quick Quiz 7.3:**

이 규칙에 대한 어떤 예외가 존재해서, 라이브러리 코드가 호출자의 어떤 함수도 실행하지 않는다는 조건 하에서도 라이브러리와 호출자 둘 다의 락을 포함하는 데 드락 사이클이 실제로는 존재할 수도 있을 수 있나요? ■

**Answer:**

실제로 존재합니다! 여기 그런 예외들 중 일부가 있습니다:

1. 라이브러리 함수의 인자 가운데 하나가 이 라이브러리 함수가 획득하는 락으로의 포인터라면, 그리고 만약 그 라이브러리 함수가 그 호출자의 락을 잡은 상태로 자신의 락들을 잡는다면, 호출자의 락과 라이브러리 락들이 함께 들어간 데드락 사이클을 가질 수도 있게 됩니다.
2. 라이브러리 함수들 가운데 하나가 호출자에 의해 잡힌 락으로의 포인터를 리턴하게 된다면, 그리고 만약 그 호출자가 라이브러리의 락을 잡은 채로 자신의 락을 잡는다면, 이번에도 호출자의 락과 라이브러리의 락들이 함께 들어간 데드락 사이클을 가질 수도 있게 됩니다.
3. 라이브러리 함수들 가운데 하나가 락을 하나 잡고 그걸 잡은 채로 리턴하게 된다면, 그리고 만약 그 호출자가 자신의 락들 가운데 하나를 잡게 된다면, 또다시 호출자의 락과 라이브러리의 락이 모두 연관된 데드락 사이클을 생성하는 방법이 됩니다.
4. 호출자가 락을 잡는 시그널 핸들러를 가지고 있다면, 호출자의 락과 라이브러리의 락이 모두 연관된 데드락 사이클이 있을 수 있습니다. 하지만, 이 경우에 라이브러리의 락들은 데드락 사이클에 죄가 없는 방관자일 뿐입니다. 그렇다고 하나, 시그널 핸들러 안에서 락을 획득하는 것은 대부분의 환경에서 하지 말아야 할 일임을 알아두시기 바랍니다—그건 그냥 나쁜 생각일 뿐 아니라, 지지받지 못할 일입니다.

□

**Quick Quiz 7.4:**

하지만 `qsort()` 가 비교 함수를 실행하기 전에 그 자신의 락들을 모두 해제해버리면, 다른 `qsort()` 쓰레드들과의 경주 문제를 어떻게 지킬 수 있나요? ■

**Answer:**

비교되는 데이터 원소들을 사유화 시켜버리거나 (Chapter 8에서 설명한 것과 같이) 레퍼런스 카운팅과 같은

뒤로 미루기 메커니즘을 사용하는 것 (Chapter 9에서 설명한 것과 같이) 으로 가능합니다. □

**Quick Quiz 7.5:**

락으로의 포인터를 함수에 넘기는 게 완벽하게 합리적인 예외를 하나만 들어 보세요. ■

**Answer:**

락킹 도구들이죠, 당연히! □

**Quick Quiz 7.6:**

`pthread_cond_wait()` 함수가 먼저 그 뮤텍스를 해제하고 나서 다시 획득한다는 사실은 데드락의 가능성에 제거하는 거 아닌가요? ■

**Answer:**

전혀 그렇지 않습니다!

`mutex_a` 를 획득하고, 그 후엔 `mutex_b` 를 획득하고 나서는 `mutex_a` 를 `pthread_cond_wait`에 넘겨버리는 한 프로그램을 생각해 보세요. 이제 `pthread_cond_wait` 는 `mutex_a` 를 해제합니다만, 리턴하기 전에 그걸 다시 잡습니다. 만약 그 사이에 다른 쓰레드가 `mutex_a` 를 잡고서 `mutex_b` 를 사용해 블락된다면, 이 프로그램은 데드락에 빠지고 맙니다. □

**Quick Quiz 7.7:**

Figure 7.9에서 Figure 7.10로의 변경이 어디서나 적용될 수 있는 걸까요? ■

**Answer:**

절대 그렇지 않습니다!

이 변경은 `layer_2_processing()` 함수가 같은 입력에 대해선 항상 같은 출력을 내놓는다는 가정을 가지고 있는데, `layer_1()` 의 라우팅 결정이 변화되면 같은 패킷에 대해 이 함수가 여러번 수행될 수도 있기 때문입니다. 따라서, 실제 세상에서 이런 변경을 적용하기는 상당히 복잡해질 수 있습니다. □

**Quick Quiz 7.8:**

그렇지만 Figure 7.10에서의 추가된 복잡도는 그게 데드락을 막는다는 점을 생각하면 꽤 가치있는 거예요, 맞죠? ■

**Answer:**

아마도요.

만약 `layer_1()`에서의 라우팅 결정이 충분히 자주 바뀐다면, 해당 코드는 항상 재시도만 할 테고, 전전은 전혀 이루지 못할 겁니다. 이런 현상을 가리켜 어떤 쓰레드도 진행을 못하고 있을 때에는 “livelock”이라고 하고, 일부 쓰레드는 진행을 이루고 있지만 다른 것들은 못하고 있을 때에는 “starvation”이라 합니다 (Section 7.1.2 을 참고하세요). □

#### Quick Quiz 7.9:

Section 7.1.6 에서 이야기한 “필요한 락들을 먼저 획득하기” 방법을 사용할 때에, 어떻게 하면 livelock 을 막을 수 있을까요? ■

#### Answer:

추가적인 글로벌 락을 제공하는 겁니다. 어떤 쓰레드가 반복적으로 필요한 락들을 획득하려 노력하고 실패했다면 그 쓰레드는 조건없이 새로운 글로벌 락을 획득하도록 하고 조건없이 모든 필요한 락들을 획득하게 하는 겁니다. (Doug Lea. 에 의해 제안된 방법입니다.) □

#### Quick Quiz 7.10:

시그널 핸들러 안에서 획득되는 Lock B 를 잡은 채로 시그널들을 블락시키지 않고 시그널 핸들러 밖에서 획득되는 Lock A 를 잡는 행위가 해선 안되는 행위이죠? ■

#### Answer:

데드락을 유발할 수 있기 때문입니다. Lock A 가 시그널들을 블락시키지 않은 상태로 시그널 핸들러의 밖에서 잡혔다면, 이 락을 잡고 있는 상태로 어떤 시그널은 처리될 수 있을 겁니다. 이제 그 시그널에 연관된 시그널 핸들러는 Lock B 를 잡으려 할 텐데, 따라서 Lock B 는 Lock A 를 잡은 채로 획득될 것입니다. 따라서, 질문에서 이야기한 것처럼 우리가 Lock B 를 잡은 채로 Lock A 를 잡으려 한다면 데드락 사이클이 생기게 되는 것입니다.

따라서, 시그널 핸들러 안에서 획득하는 락을 잡고 시그널들을 블락시키지 않은 채로 시그널 핸들러 밖에서 획득되는 락을 잡는 행위는 금지된 행위입니다. □

#### Quick Quiz 7.11:

시그널 핸들러 안에서 어떻게 시그널들을 블락시킬 수가 있죠? ■

#### Answer:

그렇게 할 수 있는 가장 간단하고 가장 빠른 방법은 시그널을 설정할 때 `sigaction()` 함수에 전달하는

`struct sigaction` 객체의 `sa_mask` 필드를 사용하는 겁니다. □

#### Quick Quiz 7.12:

시그널 핸들러들 안에서 락을 잡는 행위가 그렇게 나쁜 생각이라면, 그걸 안전하게 해내기 위한 생각 자체는 대체 왜 하는거죠? ■

#### Answer:

똑같은 규칙이 운영체제 커널들과 일부 임베디드 어플리케이션들에서 사용되는 인터럽트 핸들러들에도 적용되기 때문입니다.

많은 어플리케이션 환경에서, 시그널 핸들러 안에서 락을 잡으려 하는 행위는 해로운 행위로 여겨져 왔습니다 [Ope97]. 하지만, 그런 분위기가 똑똑한 개발자들이 (보통은 현명하지 못한 짓이지만) 어토믹 오퍼레이션들을 사용해서 직접 만든 락들을 사용해대는 것을 멈추게 하자는 않았습니다. 그리고 어토믹 오퍼레이션들은 많은 경우 시그널 핸들러 안에서 사용되어도 전혀 문제가 되지 않습니다. □

#### Quick Quiz 7.13:

다양한 객체들 사이로 실행 제어가 완전 자유롭게 오가는 객체 지향 어플리케이션이어서 직관적인 락킹 계층, 레이어, 또는 다른 것들이 존재하지 않는 경우<sup>4</sup> 라면 그 어플리케이션은 어떻게 병렬화 시켜야 할까요? ■

#### Answer:

다양한 방법이 있습니다:

1. 기계적인 또는 전기적인 기기를 위한 좋은 설계를 찾아내기 위해서라든지 하는 경우를 위해 많은 수의 시뮬레이션을 수행하게 되는 시뮬레이션을 통한 모두 검색의 경우라면, 그 시뮬레이션을 단일 쓰레드로 수행되도록 두되, 많은 수의 시뮬레이션의 수행들을 병렬로 돌리는 겁니다. 이 방법은 객체 지향적 설계를 유지하고, 높은 수준으로 병렬성을 끌어올리며, 또한 동기화 오버헤드 역시 없앱니다.
2. 객체들을 여러 그룹들로 분류하는데, 한번에 그룹과 그룹 사이의 객체들 사이의 수행은 없도록 분류를 합니다. 그리고 각 그룹별로 락을 사용하도록 연관시킵니다. 이는 Section 7.1.1.7 에서 알아본 한번에 한 락만 잡기 전략의 한 예라고 볼 수 있습니다.

<sup>4</sup> “객체 지향 스파게티 코드”라고도 알려져 있죠.

3. 객체들을 여러 그룹들로 분류하는데, 쓰레드들은 모두 한 그룹의 객체들에 대해 어떤 그룹 단위의 순서로만 수행을 할 수 있도록 분류합니다. 그리고 각 그룹별로 락을 하나씩 연관시키고, 그룹들 단위의 락킹 계층을 적용시킵니다.
4. 임의로 선택된 계층을 락들에 적용하고 락을 비순서적으로 획득해야 하는 경우에는 Section 7.1.1.5에 이야기 했던 조건적 락킹을 적용합니다.
5. 일련의 오퍼레이션들을 수행하기 전에, 그 오퍼레이션들의 수행을 위해 어떤 락들이 획득되어야 할지 예측하고, 그것들을 정말로 어떤 업데이트를 가하기 전에 획득합니다. 그 예측이 틀렸던 것으로 드러난다면, 모든 락들을 내려놓고 경험으로부터 얻은 정보를 바탕으로 수정된 예측을 가지고 다시 락 획득을 시도합니다. 이런 접근법은 Section 7.1.1.6에서 이야기 되었습니다.
6. 트랜잭션 메모리를 사용합니다. 이 접근법은 많은 장점과 단점을 가지고 있는데, Section 17.2에서 다루어질 겁니다.
7. 어플리케이션 자체가 좀 더 동시성에 친화적이라도 될 수정을 합니다. 이는 심지어 어플리케이션이 단일 쓰레드로 수행될 때조차도 빠르게 동작하는 부가적 효과를 만들어낼 수도 있습니다만 어플리케이션을 수정하기가 좀 더 어렵게 만들어 버릴 수도 있습니다.
8. 락킹 이외에 뒤의 챕터들에서 설명할 기법들을 적용해 봅니다.

□

#### Quick Quiz 7.14:

Figure 7.11에 보여진 livelock은 어떻게 예방할 수 있나요? ■

#### Answer:

Figure 7.10는 일부의 좋은 힌트들을 제공합니다. 많은 경우, livelock들은 락킹 설계를 다시 한번 들여다봐야 한다는 힌트 역할을 하곤 합니다. 또는, 락킹 설계가 “성장했다면” 첫번째로 들여다봐야 하는 영역이기도 합니다.

그렇다고는 하나, Doug Lea에 의하면 훌륭하고 충분한 접근법은 Section 7.1.1.5에서 설명된 것처럼 조건적 락킹을 하되, Section 7.1.1.6에서 설명된 대로 공유되어 있는 데이터를 수정하기 전에 모든 필요한 락들을 먼저 획득하는 방법과 조합해서 쓰는 것입니다. 주어진 크리티컬 섹션의 너무 많이 재시도를 하게 되면, 조건 없이

글로벌 락을 잡아버리고, 조건 없이 모든 필요한 락들을 잡아버리는 방법입니다. 이 방법은 deadlock과 livelock 두 가지 모두를 예방할 뿐더러, 이야기한 글로벌 락이 너무 자주 잡혀지지는 않는다는 가정 하에서는 합리적인 수준으로 확장성을 갖습니다. □

#### Quick Quiz 7.15:

Figure 7.12에서 어떤 문제를 발견할 수 있나요? ■

#### Answer:

여기 두 가지가 있습니다:

1. 대부분의 경우에 대기시간 1초는 너무나 긴 시간입니다. 대기 간격은 대략 해당 크리티컬 섹션을 수행하는데 걸리는 시간 정도에서부터 시작해야 하는데, 이는 일반적으로 마이크로세컨드나 밀리세컨드 영역에 있을 것입니다.
2. 해당 코드는 오버플로우를 체크하지 않고 있습니다. 반면에, 이 버그는 그 앞의 버그에 의해 무효가 됩니다: 32비트로 나타낼 수 있는 최대의 초는 50년이 넘습니다.

□

#### Quick Quiz 7.16:

락 경쟁정도가 충분히 낮아서 비공정성을 예방할 수 있을 정도가 되는 좋은 병렬 설계를 사용하는 편이 더 낫지 않을까요? ■

#### Answer:

어떤 면에서는 그렇게 하는게 낫겠습니다만, 가끔은 높은 락 경쟁률을 갖게 되어버리는 설계를 사용하는 편이 더 적합한 상황도 존재합니다.

예를 들어, 매우 드물게 발생하는 에러 조건을 처리하는 시스템을 생각해 봅시다. 이렇게 매우 드물게 발생하는 에러 조건에 대해서는 매우 낮은 성능과 확장성을 갖지만 간단한 에러 처리 설계를 사용하는 게 매우 드물게 발생하는 에러 조건들 가운데 하나가 실제로 발생했을 때에만 효과를 볼하는 복잡하고 디버깅하기 어려운 설계를 사용하는 것에 비해 최선일 수 있습니다.

그렇다고는 하나, 간단할 뿐만 아니라 에러 조건에 대해서도 효과적인 설계를 만들어내는데 노력을 기울이는 것이 할만한 가치가 있는데, 문제를 쪼개는 것이 한 예입니다. □

#### Quick Quiz 7.17:

락을 잡은 쓰레드는 어떻게 다른 쓰레드로부터 간섭을 받을 수도 있을까요? ■

**Answer:**

만약 어떤 락에 의해 보호되는 데이터가 그 락과 같은 캐시 라인 위에 위치해 있다면, 다른 CPU들이 그 락을 잡으려 시도하는 행위는 그 락을 잡고 있는 CPU 쪽에 비용이 비싼 캐시 미스를 초래시킬 수 있을 겁니다. 이건 *false sharing*의 특별한 경우라 할 수 있는데, 다른 락들로 보호되는 두개의 변수가 같은 캐시 라인을 공유하고 있으면 벌어지는 현상이기도 합니다. 반대로, 어떤 락이 그 락을 통해 보호되는 데이터와 다른 캐시 라인에 위치해 있다면, 그 락을 잡은 CPU는 그 변수에의 첫 번째 접근 때에만 캐시 미스를 겪게 될 것입니다.

물론, 락과 데이터를 별도의 캐시 라인에 위치시키는 것으로 인한 단점은, 그렇게 설계된 코드로의 변경은 락을 잡기 위한 경쟁이 가열차지 않은 경우에는 단 한번 이었을 캐시 미스가 두번의 캐시 미스로 바뀌게 된다는 점입니다. □

**Quick Quiz 7.18:**

배타적 락을 잡고나서 곧바로 풀어버리는, 즉, 텅 빈 크리티컬 섹션과 같은 것을 갖는 행위가 어떤 의미를 가질 수 있을까요? ■

**Answer:**

텅 빈 크리티컬 섹션의 사용은 드물긴 하지만, 분명히 존재합니다. 배타적 락의 의미적 기능은 두개의 부분으로 나뉘어진다는게 핵심입니다: (1) 모두가 잘 알고 있는 데이터 보호의 기능과 (2) 주어진 락을 놓는 것으로 같은 락을 획득하기 위해 기다리고 있는 쓰레드에게 던져주는 공지와 같은 메세지 전달의 기능입니다. 텅 빈 크리티컬 섹션은 데이터 보호의 기능 없이 메세지 전달의 기능만을 사용합니다.

이 답의 나머지 부분에서는 텅 빈 크리티컬 섹션의 사용 예를 몇가지 보여 드릴 겁니다만, 이 예제들은 백마법이나 흑마법이 아닌, “회색 마법”으로 여겨져야만 합니다.<sup>5</sup> 텅 빈 크리티컬 섹션은 그 자체로는 실전에서는 거의 항상 사용되지 않습니다. 더도 아니고 덜도 아니고, 이 회색 영역 안으로 들어가 봅시다...

텅 빈 크리티컬 섹션의 사용된 역사적 사례 가운데 하나는 리눅스 커널 2.4 버전에서의 네트워킹 스택에서 발견됩니다. 이 사용 패턴은 Section 9.5에서 다뤄지게 될 *read-copy update (RCU)*의 효과를 비슷하게 따라하기 위한 방법 중 하나라고 이해될 수 있겠습니다.

텅 빈 크리티컬 섹션이라는 관용적 코드는 일부 상황에서 락 경쟁 정도를 줄이기 위해 사용될 수도 있습니다. 예를 들어, 멀티쓰레드로 동작하는 사용자 레벨 어플리케이션으로, 각 쓰레드가 전체 일 중에서 쓰레드별 리스트에 매달려서 관리되는 한 단위의 조각을 처리하게

되며, 쓰레드는 다른 쓰레드의 리스트를 건드릴 수 없는 경우를 생각해 봅시다. 이런 상황에서는 업데이트는 앞서 스케줄된 일의 조각들이 모두 완료된 후에 진행되어야 하는 업데이트가 존재할 겁니다. 이런 상황을 처리하는 한가지 방법은 일의 조각들을 각 쓰레드에 스케줄해서, 이 일의 조각들이 모두 완료되면, 업데이트가 진행되도록 하는 것입니다.

일부 어플리케이션에서는 쓰레드는 나타났다가 사라졌다가 할 수 있습니다. 예를 들어, 개별 쓰레드는 어플리케이션의 한 사용자에 연관될 수도 있고, 따라서 그 사용자가 로그아웃 하거나 어떤 다른 방법으로 연결이 끊기거나 하게 되면 그 쓰레드 역시 사라질 겁니다. 많은 어플리케이션에서, 쓰레드는 어토믹하게 사라질 수 없습니다: 쓰레드는 사라지기 위해서는 쓰레드 자신 스스로를 특정한 일련의 동작들을 하는 어플리케이션의 다양한 영역들로부터 명시적으로 떨어져야만 합니다. 그런 동작들 중 한 예로는 다른 쓰레드들로부터 들어올 수 있는 이후의 작업 요청을 거절하는 것이 될 수 있겠고, 또 하나 더 그런 동작의 예를 들어보면 쓰레드 자신의 리스트에 아직 남아있는 일거리들을 처분하는 것이 되겠는데, 예를 들면, 이런 남아있는 일거리들을 글로벌한 일거리 처분 리스트에 집어넣어 다른 남아있는 쓰레드들 가운데 하나에 의해 처분되도록 할 수 있겠습니다. (남아있는 일들 각각을 그냥 처리함으로써 그 쓰레드의 일거리 리스트를 비워버리는 건 어떨까요? 주어진 일거리들은 또 다른 일거리를 만들어낼 수도 있기 때문에, 일거리 보관 리스트는 적당한 시간 내에 비워지지 못할 수도 있습니다.)

이런 어플리케이션이 좋은 확장성과 성능을 가지기 위해선, 좋은 락킹 설계가 필요합니다. 흔하게 사용되는 해결책 중 하나는 쓰레드의 정리 과정을 전부 보호하는 하나의 글로벌 락 (이걸 G 라고 해보죠)을 두고 개별적인 정리 동작들을 보호하는 더 잘게 조개진 크리티컬 섹션을 위한 락을 또 두는 것입니다.

이제, 사라지려 하는 쓰레드는 자신의 일거리 리스트에 있는 일거리들을 처분하기에 앞서서 향후의 작업 요청들을 분명하게 거절해야 하는데, 그러지 않으면 남아있는 일거리들을 처분한 이후에도 추가적인 일거리들이 들어닥쳐서 일거리 처분 과정이 무효가 되게 만들것이기 때문입니다. 그런 점을 고려해 쓰레드가 사라지는 과정을 간략히 슈도코드로 표현해 보면 다음과 같을 것입니다:

1. 락 G 를 잡습니다.
2. 커뮤니케이션을 보호하는 락을 잡습니다.
3. 다른 쓰레드로부터의 향후의 커뮤니케이션을 거절합니다.
4. 커뮤니케이션을 보호하는 락을 풀어줍니다.

<sup>5</sup> 이 설명을 위해 도움 준 Alexey Roystan에게 감사를 드립니다.

5. 글로벌 일거리 치분 리스트를 보호하는 락을 잡습니다.
6. 해당 쓰레드의 일거리 리스트에 남아 있는 모든 일거리들을 글로벌한 치분될 일거리 리스트에 옮깁니다.
7. 글로벌한 치분될 일거리 리스트를 보호하는 락을 풀어줍니다.
8. 락 G를 풀어줍니다.

물론, 먼저 스케줄된 일거리들이 모두 처리되기를 기다리는 쓰레드는 사라지는 쓰레드 역시 염두해 두어야 합니다. 이 상황을 보기 위해서, 어떤 사라지려 하는 쓰레드가 다른 쓰레드들과의 야홍의 커뮤니케이션을 거절한 직후에 모든 앞서 스케줄된 일거리들이 완료되기를 기다리고 있는 쓰레드를 생각해 봅시다. 쓰레드들은 다른 쓰레드의 일거리 리스트에 접근할 수 없다는 점을 생각해보면, 이 쓰레드는 사라지려 하는 쓰레드의 일거리들이 완료되기를 어떻게 기다릴 수 있을까요?

직선적인 한가지 방법은 이 쓰레드가 G를 획득하고 글로벌한 치분될 일거리 리스트를 지키는 락을 잡고 나서, 그 리스트의 일거리들을 자신의 리스트로 가져오는 것입니다. 그리고 나서는 두 락을 모두 놓아주고, 자신의 일거리 리스트의 끝에 일거리 하나를 집어넣고, 각 쓰레드의 일거리 리스트(자신의 것을 포함해) 안에 들어있는 일거리들이 완료되기를 기다리는 겁니다.

이 방법은 많은 경우에 동작합니다만, 글로벌한 치분될 일거리 리스트로부터 가져오는 각각의 일거리에 대해 가져올 때마다 특별한 처리가 필요하다면 G에의 경쟁도가 지나치게 될 겁니다. 그런 지나친 경쟁을 막기 위한 한가지 방법은 G를 획득한 직후에 놔버리는 것입니다. 그렇게 되면 앞서 스케줄된 모든 일거리들이 완료되길 기다리는 과정은 다음과 같이 될 것입니다:

1. 글로벌 카운터의 값을 1로 두고 조건 변수의 값을 0으로 초기화 시킵니다.
2. 모든 쓰레드들에 메세지를 보내서 쓰레드들이 어토믹하게 글로벌 카운터의 값을 증가시키고 일거리를 대기열에 집어넣게 합니다. 그 일거리는 어토믹하게 글로벌 카운터의 값을 감소시키고 그 감소된 결과값이 0이라면 조건 변수의 값을 1로 만들니다.
3. G를 잡는데, 이로 인해 사라지려 하는 쓰레드가 있다면 사라지는 작업이 끝날 때까지 기다리게 됩니다. 한번에 하나의 쓰레드만 사라질 수 있기 때문에, 모든 남아있는 쓰레드들은 이미 앞의 단계에서 보낸 메세지를 받았을 것입니다.

4. G를 놓습니다.
5. 글로벌한 치분할 일거리 리스트를 보호하는 락을 잡습니다.
6. 글로벌한 치분할 일거리 리스트의 일거리들을 이 쓰레드의 리스트로 옮기고, 옮기는데 필요한 일이 있다면 합니다.
7. 글로벌한 치분할 일거리 리스트를 보호하는 락을 놓아줍니다.
8. 이 쓰레드의 리스트에 추가적으로 일거리 하나를 넣습니다. (앞에서와 마찬가지로, 이 일거리는 자동적으로 글로벌 카운터의 값을 어토믹하게 감소 시킬 것이고, 그 결과가 0이라면 조건 변수의 값을 1로 만듭니다.)
9. 조건 변수가 1이 되기를 기다립니다.

이 과정이 완료되면, 모든 앞서 스케줄된 일거리들은 완료되어 있을 것이 보장됩니다. 이와 같이, 텅 빈 크리티컬 섹션들은 락킹을 데이터 보호만이 아니라 메세지 보내는 용도로 사용하는 것입니다. □

#### Quick Quiz 7.19:

VAX/VMS DLM ⌈ reader-writer 락을 다른 방법으로 모방해낼 수도 있을까요? ■

#### Answer:

실제로 여러가지 방법이 있습니다. 한가지 방법은 null, protected-read, 그리고 exclusive 모드를 사용하는 것이겠습니다. 또 다른 방법은 null, protected-read, 그리고 concurrent-write 모드를 사용하는 것일 테고요. 세번째 방법은 null, concurrent-read, 그리고 exclusive 모드를 사용하는 것이겠지요. □

#### Quick Quiz 7.20:

Figure 7.15의 코드는 황당할 정도로 복잡하군요! 왜 그냥 조건적으로 하나의 글로벌 락을 잡지 않나요? ■

#### Answer:

조건적으로 하나의 글로벌 락을 잡는 방법은 실제로 잘 동작합니다만, 비교적 작은 수의 CPU들을 사용할 때만 그렇습니다. 수백개의 CPU를 가진 시스템에서 이게 왜 문제가 될 수 있는지 보려면, Figure 5.3를 보시고 8개에서 1,000개로 CPU들이 늘어나면 그 딜레이가 어떻게 될지 한번 생각해 보세요. □

#### Quick Quiz 7.21:

잠깐만요! Figure 7.15의 line 16에서 토너먼트에 “승리”

했다면, `do_force_quiescent_state()` 의 모든 일을 해야만 하잖아요. 어떻게 이걸 승리라고 할 수 있어요, 진짜로? ■

**Answer:**

어떻게 그러냐구요? 이건 그저 동시성에 있어서, 삶이 그러하듯이, 게임을 진행하기 전에 승리함이 의미하는 바가 정확히 무엇인지 알기 위해 주의를 기울여야 한다는 걸 보여줄 뿐입니다. □

**Quick Quiz 7.22:**

왜 C 언어에서 기본적으로 제공하는 0으로의 초기화 메커니즘을 사용하지 않고 Figure 7.16 의 line 2 에 보여진 것처럼 명시적으로 초기화를 하는 거죠? ■

**Answer:**

이 기본적인 초기화 메커니즘은 한 함수의 범위 안에서 지정된 `auto` 변수로 할당된 락에 대해서는 적용되지 않을 것이기 때문입니다. □

**Quick Quiz 7.23:**

왜 Figure 7.16 의 line 7-8 의 안쪽 루프를 귀찮게 수행해야 하나요? 왜 그냥 간단하게 line 6 에서 계속해서 어토믹한 값 교환 오퍼레이션을 수행하지 않는거죠? ■

**Answer:**

락이 잡혀 있고 여러 쓰레드들이 그 락을 잡으려 시도한다고 생각해 봅시다. 이런 상황에서, 이 쓰레드들이 모두 어토믹 값 교환 오퍼레이션을 하면서 루프를 반복한다면, 이들은 그 락을 포함하고 있는 캐시 라인을 쓰레드들 사이에서 계속 주고받을 것이고, 이는 곧 CPU 사이의 로드를 의미합니다. 반면에, 이 쓰레드들이 line 7-8 의 안쪽 루프에서 루프를 돌게 되면 각자의 캐시만을 가지고 루프를 돌게 되어서 CPU 사이의 로드는 위협이 되지 않을 정도가 될 것입니다. □

**Quick Quiz 7.24:**

Figure 7.16 의 line 14 에서는 왜 그냥 간단하게 락에 0 값을 저장하지 않는거죠? ■

**Answer:**

그렇게 하는 것도 문제 없는 구현이긴 합니다만, 그 저장 작업에 `ACCESS_ONCE()` 사용되고, 그 뒤에 메모리 배리어가 놓여질 때에만 그렇습니다. 메모리 배리어는 `xchg()` 오퍼레이션이 사용될 경우에는 필요치 않은데 이 오퍼레이션은 전의 값을 리턴해야 한다는 사실 때문에 자체적으로 전체 메모리 배리어를 내포하고 있기 때문입니다. □

**Quick Quiz 7.25:**

카운터의 값이 오버플로우 되어 초기화 되는 경우를 고려하면서 어떻게 하나의 카운터가 다른 카운터보다 큰지를 판단할 수 있나요? ■

**Answer:**

C 언어에서는 다음과 같은 macro 를 사용해서 이 문제를 정확하게 처리할 수 있습니다:

```
#define ULONG_CMP_LT(a, b) \
    (ULONG_MAX / 2 < (a) - (b))
```

부호를 갖는 정수들을 간단히 빼기 연산하는게 나을 것 같아 보일 수 있지만, C 언어에서 부호를 갖는 것들의 오버플로우에 대한 결과는 정의되어 있지 않기 때문에 그 방법은 피해져야만 합니다. 예를 들어, 만약 컴파일러가 하나의 값은 양수이고 다른 하나는 음수란 것을 안다면, 컴파일러는 단순히 양수가 음수보다 크다고 판단할 권리를 갖고 있는데, 양수에서 음수를 빼는 결과가 오버플로우를 일으키고 따라서 음수가 나올 수 있더라도 그려합니다.

컴파일러가 어떻게 두 숫자의 부호를 알 수 있을까요? 앞의 값 할당과 비교로부터 추론해 낼 수 있습니다. 이 경우, CPU 별 카운터들이 부호가 존재한다면, 컴파일러는 항상 그것들이 값을 증가시킨다는 것을 추론할 수 있고, 그렇게 되면 이 값들은 결코 음수가 되지 않는다고 가정할 수 있습니다. 이런 가정은 컴파일러가 유감스러운 코드를 생성하는 결과를 이끌어 낼 수 있을 겁니다 [McK12c, Reg10]. □

**Quick Quiz 7.26:**

카운터 사용과 플래그 사용 중 뭐가 더 나을까요? ■

**Answer:**

플래그를 사용하는 방법은 일반적으로 더 적은 캐시 미스를 낼 겁니다만, 더 나은 방법은 두 가지 모두 시도해 보고 당장 적용해야 하는 특정한 워크로드에서 뭐가 더 잘 동작하는지 보는 것입니다. □

**Quick Quiz 7.27:**

어떻게 비명시적인 존재 보장에 의존하는게 버그를 만들 수 있나요? ■

**Answer:**

비명시적 존재 보장의 잘못된 사용에 의해 초래될 수 있는 일부 버그들이 여기 있습니다:

- 어떤 프로그램이 한 글로벌 변수의 주소를 한 파일에 쓰고, 그 후에 똑같은 프로그램의 새로운 실행 흐름이 그 주소를 읽고는 그 주소의 값을 읽어보려 시도합니다. 이는 그 프로그램의 기존 수행에서의 내용을 기반으로 다음 수행에서의 구성을 예측할 수 없게 하는 주소 공간 임의 추출 (address space randomization) 기법으로 인해 실패할 수 있습니다.
- 어떤 모듈은 자신의 변수들 가운데 하나의 주소를 다른 모듈에 위치해 있는 한 포인터에 기록해 두고는 그 포인터가 가리키는 값을 모듈이 내려간 (un-loaded) 다음에 읽어보려 시도할 수 있습니다.
- 어떤 함수는 자신의 스택 위에 할당된 변수들 가운데 하나의 주소를 어떤 글로벌 포인터에 기록해 두고는 그 함수가 리턴한 후에 어떤 다른 함수가 그 포인터가 가리키는 값을 읽어보려 시도할 수 있습니다.

그 외에도 여러가지 추가적인 가능성이 있을 수 있다고 확신합니다. □

#### Quick Quiz 7.28:

우리가 삭제해야 하는 원소가 Figure 7.17 의 line 8 의 리스트의 첫번째 원소가 아니면 어떻게 하죠? ■

#### Answer:

이건 체이닝을 사용하지 않는 매우 간단한 해시 테이블이므로, 주어진 bucket 의 원소는 첫번째 원소 뿐입니다. 독자 여러분은 이 간단한 예제 해시 테이블에 체이닝을 적용해 보셔도 좋을 겁니다. □

#### Quick Quiz 7.29:

Figure 7.17 에서 어떤 경쟁 조건이 발생할 수 있나요? ■

#### Answer:

다음과 같은 일련의 이벤트들을 생각해 봅시다:

- Thread 0 이 `delete(0)` 을 호출하고, 그림의 line 10 에 도달해서 락을 얻습니다.
- Thread 1 이 동시적으로 `delete(0)` 를 호출하고, line 10 에 도착합니다만 Thread 0 이 이미 락을 잡고 있으니 그 락을 기다리며 루프를 돋니다.
- thread 0 이 line 11-14 를 수행하고 해시테이블에서 그 원소를 삭제하고 락을 해제하고, 그 원소를 메모리 해제시킵니다.
- Thread 0 는 수행을 계속해서 메모리를 할당받는데 이 때 정확히 방금 해제한 메모리 블락을 받습니다.

- Thread 0 는 이제 이 메모리 블락을 어떤 다른 타입의 구조체로 초기화 시킵니다.

- Thread 1 의 `spin_lock()` 은 스팬락이라 생각했던 `p->lock` 이 더이상 스팬락이 아니기 때문에 실패합니다.

존재에 대한 보장이 없기 때문에 해당 데이터 원소의 정체성은 어떤 쓰레드가 line 10 에서 그 원소의 락을 얻기 위해 시도중인 상황 중에도 바뀔 수가 있는 겁니다! □

## D.8 Data Ownership

#### Quick Quiz 8.1:

어떤 형태의 데이터 소유권이 C 나 C++ 를 사용해서 (예를 들어, `pthread` 를 사용해서) 공유 메모리 병렬 프로그램을 만들 때 방지하기가 극단적으로 어려울까요? ■

#### Answer:

함수 안에서의 `auto` 변수들의 사용입니다. 기본적으로, 이것들은 현재 함수를 수행하고 있는 쓰레드에 소유됩니다. □

#### Quick Quiz 8.2:

Section 8.1 에서 보인 예제에 남아있는 동기화 작업은 무엇이 있을까요? ■

#### Answer:

`sh` 의 & 오퍼레이터를 통한 쓰레드들의 생성과 `sh` 의 `wait` 명령을 통한 쓰레드 종료 기다리기입니다.

물론, 프로세스들이 예를 들어 `shmget()` 이나 `mmap()` 시스템 콜을 이용해 명시적으로 메모리를 공유한다면 이 공유 메모리 영역을 접근하거나 업데이트하는 데에는 명시적인 동기화가 필요할 것입니다. 프로세스들은 또한 다음의 프로세스간 통신 메커니즘들 중 어떤 것이든 사용할 수도 있을 겁니다.

- System V 세마포어.
- System V 메세지 큐.
- UNIX-domain 소켓.
- TCP/IP, UDP, 그리고 모든 다른 것들의 호스트를 포함한 네트워킹 프로토콜.
- 파일 락킹.

6. O\_CREAT 과 O\_EXCL 플래그와 함께 사용되는 open() 시스템콜.
7. rename() 시스템콜의 사용.

가능한 동기화 메커니즘의 전체 리스트를 만드는 것은 독자의 몫으로 둘텐데, 이는 굉장히 긴 리스트가 될 것입니다. 놀랍도록 많은 수의 예상치 못한 시스템콜들이 동기화 메커니즘으로 나타날 수 있습니다. □

#### Quick Quiz 8.3:

Section 8.1에서 보여진 예제에 어떤 공유된 데이터가 있나요? ■

#### Answer:

이건 철학적인 질문입니다.

“아니오”라는 답을 원하는 사람들은 프로세스들이 정의에 의해 메모리를 공유하지 않는다고 주장할 수도 있을 겁니다.

“예”라고 대답하고 싶은 사람들은 공유 메모리를 필요로 하지 않는 많은 동기화 메커니즘들의 리스트를 나열하고 커널은 공유된 상태를 가질 것임을 이야기 할 수 있고, 아마도 심지어는 프로세스 ID (PID) 의 할당은 공유된 데이터에 해당된다고 주장할 수도 있습니다.

그런 주장들은 매우 지적인 행위이고 불행한 학교 친구나 동료들에게서 점수를 떨 수 있는, 지적이라는 느낌을 받을 수 있는 훌륭한 방법이기도 하며, (특히!) 유용한 일이 이루어지기를 막아버리는 행위입니다. □

#### Quick Quiz 8.4:

각각의 쓰레드가 자신의 쓰레드별 변수만을 읽을 수 있지만 다른 쓰레드의 인스턴스들에는 쓰기를 할 수도 있는 부분적 데이터 소유권도 말이 될까요? ■

#### Answer:

놀랍게도, 그렇습니다. 한가지 예는 쓰레드들이 다른 쓰레드의 메일함에 메세지를 보내고, 각 쓰레드는 자신이 보낸 메세지를 일단 그 메세지가 읽히겼다면 지워야 할 책임을 갖는 간단한 메세지 전달 시스템입니다. 그런 알고리즘의 구현은 다른 알고리즘들을 비슷한 소유권 패턴으로 구분해 보는 일과 함께 독자의 몫으로 남겨두겠습니다. □

#### Quick Quiz 8.5:

함수를 전달하는데 POSIX 시그널 외에 어떤 다른 메커니즘이 사용될 수 있을까요? ■

#### Answer:

그런 메커니즘에는 상당히 많은 것들이 있는데, 다음의 것들을 포함합니다:

1. System V 메세지 큐.
2. 공유 메모리 디큐 (Section 6.1.2를 참고하세요).
3. 공유 메모리 메일함.
4. UNIX-domain 소켓.
5. RPC, HTTP, XML, SOAP, 그 외 여러가지 높은 레벨의 프로토콜들과 결합되어 사용될 수도 있는 TCP/IP 또는 UDP.

전체 리스트의 완성은 성실한 독자들의 몫으로 남겨둘 텐데, 그 리스트는 굉장히 길 수 있다는 점을 경고해 듭니다. □

#### Quick Quiz 8.6:

하지만 Figure 5.8의 line 15-32에 보여진 eventual() 함수의 어떤 데이터로 실제로는 eventual() 쓰레드에게 소유되어 있지 않습니다! 이게 어떻게 데이터 소유권인가요??? ■

#### Answer:

핵심 문구는 “데이터로의 권한을 소유한다”입니다. 이 경우, 질문되는 권한은 해당 그림의 line 1에 정의된 쓰레드별 counter 변수에 접근할 수 있는 권한을 말합니다. 이 상황은 Section 8.2에서 설명된 것과 비슷한 상황입니다.

하지만, 정말로 eventual() 쓰레드에 의해 소유되는 데이터도 존재하는데, 해당 그림의 line 17과 18에 정의되어 있는 t와 sum 변수들입니다.

정해진 쓰레드의 다른 예를 보려면, 리눅스 커널의 커널 쓰레드들을 보면 되는데, 예컨대 kthread\_create()와 kthread\_run()으로 생성되는 것들을 보시기 바랍니다. □

#### Quick Quiz 8.7:

여전히 쓰레드별 데이터의 완전한 사유화를 유지하면서 좋은 정확도를 얻을 수도 있을까요? ■

#### Answer:

네. 한가지 방법은 read\_count()가 자신의 쓰레드별 변수를 더하도록 하는 것입니다. 이렇게 되면 완전한 소유권과 성능을 유지하지만 정확도에 있어서는 아주 조금 개선이 될텐데, 특히나 매우 많은 수의 쓰레드들이 존재하는 시스템에서 그럴 겁니다.

또다른 방법은 read\_count()가 함수 전달을 사용하는 것으로, 예를 들면 쓰레드별 시그널과 같은 형태가 되겠습니다. 이 방법은 정확도를 매우 많이 개선 시킬 것입니다만, read\_count()의 성능에 대해선 상당한 비용을 갖게 될겁니다.

하지만, 이런 방법들 모두 카운터 업데이트의 일반적인 경우에 있어서의 캐시 라인 바운싱 (cache-line bouncing)을 제거해주는 이점을 가질 겁니다. □

8개보다 많은 CPU를 필요로 하겠어요? CPU 네개까지만 해도 요점을 이야기하는데 충분합니다! 하지만, 더 많은 CPU를 원하는 분들은 Chapter 10를 참고하시기 바랍니다. □

## D.9 Deferred Processing

### Quick Quiz 9.1:

해제 후 사용 체크를 왜 신경쓰죠? ■

#### Answer:

버그 발견 가능성을 크게 늘리기 위해서입니다. 하나의 타입의 구조체를 할당받고 해제할 뿐인 작은 torture-test 프로그램 (routetorture.h)은 놀랍도록 많은 양의 해제 후 사용 실수들을 제어할 수 있습니다. Page 194의 Figure 11.4를 한번 보시고, 버그를 찾을 확률을 높이는 것의 중요성을 더 알기 위해서 Page 195부터 시작하는 Section 11.6.4에서의 토론을 살펴보시기 바랍니다. □

### Quick Quiz 9.2:

Figure 9.4의 route\_del()은 해제될 원소를 찾는 과정을 보호하기 위해 레퍼런스 카운트를 사용하지 않는 이유가 뭐죠? ■

#### Answer:

그 과정은 이미 락으로 보호되고 있기 때문에, 추가적인 보호는 필요하지 않기 때문입니다. □

### Quick Quiz 9.3:

Figure 9.5에서 “ideal” 선은 왜 똑바로 증가하지 않고 계단 형태로 증가하죠? ■

#### Answer:

하이퍼쓰레딩 때문입니다. 이 시스템에서, 코어 위에서의 하드웨어 쓰레드들은 연속되는 CPU 번호를 갖습니다. 또한, 이 특정한 포인터를 따라가는, 낮은 캐시 미스 확률의 워크로드는 하나의 하드웨어 쓰레드가 자신의 코어의 거의 모든 자원을 소모할 수 있도록 하는 것으로 보입니다. 더 많은 계산 작업을 갖는 워크로드는 각 코어의 두번째 하드웨어 쓰레드로부터 더 많은 이득을 얻을 것이라 예상할 수 있을 겁니다. □

### Quick Quiz 9.4:

요즘과 같은 시대에, Figure 9.5는 왜 겨우 8 CPU까지만 사용하는 거죠??? ■

#### Answer:

레퍼런스 카운팅의 끔찍한 확장성을 고려해보면, 누가

### Quick Quiz 9.5:

동시성이 “분명히 레퍼런스 카운팅의 유용성을 저하시켰다”면, 리눅스 커널은 왜 그렇게 레퍼런스 카운터를 많이 사용하는거죠? ■

#### Answer:

그 문장은 “유용성을 저하시켰다”고 했지, “유용성을 없앴다”고는 하지 않았습니다, 그렇죠?

리눅스 커널이 레퍼런스 카운팅의 장점을 높은 동시성이 존재하는 환경에서 가져오기 위해 사용하는 방법들을 이야기하는 Section 13.2를 보기 바랍니다. □

### Quick Quiz 9.6:

Figure 9.6의 hp\_store()는 왜 데이터 원소로의 접근을 두번이나 간접적으로 하는거죠? 왜 void \* 가 아니라 void \*\*인 건가요? ■

#### Answer:

hp\_record()는 동시의 수정에 대해서 체크를 해봐야 하기 때문입니다. 이 일을 하기 위해서는 그 원소로의 포인터로의 포인터가 필요한데, 그게 있으면 해당 원소로의 포인터로의 수정이 있었는지 검사할 수 있기 때문입니다. □

### Quick Quiz 9.7:

hp\_store()의 호출자는 실패했을 때 왜 데이터 접근을 처음부터 다시 시작해야 하는거죠? 데이터 구조체가 매우 크다면 좀 비효율적이지 않나요? ■

#### Answer:

어떻게 보면 좀 비효율적일 수도 있겠습니다만 분명한 사실은 정확성을 위해 그런 처음부터의 재시작이 반드시 필요하다는 점입니다. 이를 확실히 보기 위해, 원소 A, B, 그리고 C를 가지고 있는 해저드 포인터로 보호되는 링크드 리스트가 다음의 일련의 이벤트들을 받는다고 생각해 봅시다:

1. 쓰레드 0 가 원소 B로의 해저드 포인터를 저장합니다 (아마도 원소 A를 거쳐 원소 B를 찾아왔을 겁니다).

2. 쓰레드 1 이 리스트로부터 원소 B 를 삭제하는 데, 이를 위해 원소 B 에서 원소 C 로의 포인터를 이 삭제 작업을 표시하기 위해 특수한 HAZPTR\_POISON 값으로 설정합니다. Thread 0 는 원소 B 로의 해저드 포인터를 가지고 있으므로, 아직 정리 될 수 없습니다.
3. 쓰레드 1 이 리스트에서 원소 C 를 삭제합니다. 원소 C 를 레퍼런스 하는 해저드 포인터들이 존재하지 않으므로, 원소 C 는 곧바로 메모리 해제될 수 있습니다.
4. 쓰레드 0 이 이제 없어진 원소 B 의 다음 원소로의 해저드 포인터를 얻으려 합니다만, HAZPTR\_POISON 값을 보게 되고, 따라서 0 을 리턴해서, 호출자가 리스트의 시작점부터 탐색을 다시 시작하도록 강제합니다.

따라서 처음부터 다시 탐색하는게 좋은 방법인데, 이렇게 하지 않는다면 쓰레드 0 는 이제는 제거된 원소 C 에 액세스를 시도할 수 있는데, 이는 임의의 끔찍한 메모리 오염을 일으키는 결과를 만들어낼 수 있는데, 특히 원소 C 를 위해 사용되던 메모리가 어떤 다른 목적으로 재할당 되었다면 특히 그럴 것이기 때문입니다.

그와는 별개로, 해저드 포인터의 재시작은 최소한의 메모리 사용량을 유지할 수 있도록 함을 이해하기 바랍니다. 현재 해저드 포인터로 레퍼런스 되고 있지 않은 오브젝트는 곧바로 해제될 수 있습니다. 대조적으로, Section 9.5 에서는 read-side 재시도를 방지하지만 (read-side 오버헤드도 최소화 시킵니다), 훨씬 큰 메모리 사용량을 갖는 메커니즘을 이야기할 겁니다. □

#### Quick Quiz 9.8:

해저드 포인터들에 대한 논문들은 각각의 포인터의 아래 비트들을 지워진 원소들을 마크하기 위해 사용한다고 하는데, HAZPTR\_POISON 은 뭔가요? □

#### Answer:

출간된 논문의 해저드 포인터 구현들은 그 삽입과 삭제를 위해 non-blocking 동기화 기법들을 사용했습니다. 이런 기법들은 데이터 구조체를 가로지르며 읽기를 하는 쓰레드들이 업데이트를 하는 쓰레드들이 그들의 업데이트를 완료하도록 “도움”을 줄 것을 필요로 하는데, 이 말은 읽기를 하는 쓰레드들은 삭제된 원소의 다음 원소를 봐야만 한다는 뜻입니다.

반면에, 우리는 업데이트 작업들을 동기화 시키는데 락킹을 사용할 것인데, 이렇게 되면 읽기를 하는 쓰레드들이 업데이트를 하는 쓰레드들이 그들의 업데이트를 완료할 수 있도록 돋는 일을 해줄 필요가 없어져서 포인터들의 아래쪽 비트들을 놔둘 수 있게 해줍니다. 이

방법은 읽기를 하는쪽 코드를 좀 더 간단하고 빠르게 해줍니다. □

#### Quick Quiz 9.9:

하지만 해저드 포인터들에 있는 이런 제약사항들은 다른 형태의 레퍼런스 카운팅에도 똑같이 적용되는 거 아닌가요? □

#### Answer:

이런 제약사항은 레퍼런스 획득이 실패할 수 있는 레퍼런스 카운팅 메커니즘들에만 적용됩니다. □

#### Quick Quiz 9.10:

논문 “Structured Deferral: Synchronization via Procrastination” [McK13] 는 해저드 포인터가 이상적인 경우에 가까운 성능을 보인다는 걸 보였습니다. Figure 9.9 에선 무슨 일이 일어난거죠??? □

#### Answer:

첫째로, Figure 9.9 는 1차원적 y-축을 갖는데 반해 “Structured Deferral” 논문에서의 그래프는 로그스케일 y-축을 갖습니다. 다음으로, 그 논문은 가벼운 일을 하는 해시 테이블을 사용했고, Figure 9.9 의 수행은 10 개 원소의 간단한 링크드 리스트를 사용했는데, 이는, 해저드 포인터가 이 워크로드에서 “Structured Deferral” 논문에서의 것보다 더 커다란 메모리 배리어 페널티를 받았다는 뜻입니다. 마지막으로, 그 논문은 더 커다랗고 오래된 x86 시스템을 쓴 반면, Figure 9.9 의 결과를 생성하는데 사용된 시스템은 더 신형이고 더 작은 시스템이었습니다.

항상 그렇듯, 비용은 경우에 따라 다를 수 있습니다. 이 성능의 차이를 놓고 보면, 해저드 포인터가 (메모리 배리어 오버헤드가 최소한 캐시 미스 페널티와 겹칠만큼) 매우 커다란 데이터 구조체에서나 해시 테이블과 같이 탐색 작업이 최소한의 해저드 포인터만을 필요로 하는 경우에는 가장 이상적인 성능을 줄 것임이 분명합니다. □

#### Quick Quiz 9.11:

왜 이 시퀀스 락에 대한 토론은 Chapter 7 에서, *locking* 의 하나로써 다루어지지 않았던 거죠? □

#### Answer:

시퀀스 락 메커니즘은 실제로는 시퀀스 카운트와 락킹이라는 두개의 별개의 동기화 메커니즘들의 조합입니다. 사실, 시퀀스 카운트 메커니즘은 리눅스 커널에서 `write_seqcount_begin()` 과 `write_`

`seqcount_end()` 기능들을 사용해 별개로 사용될 수도 있습니다.

하지만, 조합된 `write_seqlock()` 과 `write_sequnlock()` 기능들은 리눅스 커널에서 훨씬 많이 사용됩니다. 더 중요한 건, 더 많은 사람들이 “시퀀스 카운트”라고 말하는 것보다는 “시퀀스 락”이라고 말하는 걸 더 쉽게 이해할 것이라는 점입니다.

그래서 이 섹션은 사람들이 제목으로부터 이게 뭐에 대한 것인지를 이해할 수 있도록 “Sequence Locks”라고 이름지어졌고, “Deferred Processing”으로 표현한 이유는 (1) “시퀀스 락”에서 “시퀀스 카운트”의 강조를 위함과 (2) “시퀀스 락”은 단순한 락보다는 더 많은 의미를 갖기 때문입니다. □

#### Quick Quiz 9.12:

Figure 9.13 의 `read_seqbegin()` 은 왜 내부적으로 가장 낮은 자리의 비트를 검사하고 재시도를 하지 않고 어차피 망할 읽기를 시작하는 건가요? ■

#### Answer:

그렇게 하는 것도 합법적인 구현이 될겁니다. 하지만, 워크로드에 읽기가 대부분이라면, 일반적인 경우의 성공적인 읽기의 오버헤드가 증가할 것인데, 이는 생산적이지 못한 일입니다. 하지만, 충분히 많은 업데이트가 존재하고 충분히 높은 읽기의 오버헤드가 존재한다면, 그런 검사를 `read_seqbegin()` 내부에서 하는 것도 괜찮을 겁니다. □

#### Quick Quiz 9.13:

Figure 9.13 의 line 26에서의 `smp_mb()` 는 왜 필요한 건가요? ■

#### Answer:

만약 그게 없다면, 컴파일러 또는 CPU 가 이 `read_seqretry()` 함수 호출 전의 크리티컬 섹션을 이 함수 뒤로 옮겨버릴 수도 있기 때문입니다. 이렇게 되면 시퀀스 락이 크리티컬 섹션을 보호하지 못하게 만들어 버릴 겁니다. `smp_mb()` 기능은 그런 재배치를 막아줍니다. □

#### Quick Quiz 9.14:

Figure 9.13 의 코드는 완화된 형태의 메모리 배리어를 사용할 수는 없을까요? ■

#### Answer:

리눅스 커널의 오래된 버전들에서라면, 안됩니다.

최신의 리눅스 커널에서는, line 16 은 `ACCESS_ONCE()` 대신에 `smp_load_acquire()` 를 사용할

수 있고, 그렇게 되면 line 17에서의 `smp_mb()` 는 없어질 수 있게 될겁니다. 비슷하게, line 41 은 `smp_store_release()` 를 사용할 수 있는데, 예를 들면 다음과 같은 겁니다:

```
smp_store_release(&slp->seq, ACCESS_ONCE(slp->seq) + 1);  
이는 line 40의 smp_mb() 를 없앨 수 있게 해줄 겁니다. □
```

#### Quick Quiz 9.15:

시퀀스 락킹 아래서, 업데이트 쓰레드들이 읽기 쓰레드들이 진행 못하게 하는 걸 막는 건 무엇일까요? ■

#### Answer:

그런 건 없습니다. 이것은 시퀀스 락킹의 약점들 가운데 하나이고, 그 결과로, 시퀀스 락킹은 읽기가 대부분인 환경에서만 사용되어야 합니다. 만약 읽기를 하는 쪽이 스타베이션에 빠지는 것도 괜찮은 상황이라면, 시퀀스 락킹 업데이트들을 가지고 더 폭넓게 사용해도 좋을 겁니다! □

#### Quick Quiz 9.16:

다른 뭔가가 쓰기 쓰레드들을 직렬화 시켜서 락이 필요치 않다면 어떻게 되죠? ■

#### Answer:

그런 경우라면, `->lock` 필드는, 리눅스 커널의 `seqcount_t` 가 그렇듯이, 사라질 수 있을 겁니다. □

#### Quick Quiz 9.17:

Figure 9.13 의 line 2의 `seq` 는 왜 `unsigned` 가 아니라 `unsigned long` 인가요? 무엇보다, `unsigned` 가 리눅스 커널에서 충분히 좋은 것이라면 모두에게도 충분히 좋지 않을까요? ■

#### Answer:

전혀 그렇지 않습니다. 리눅스 커널은 다음과 같은 일련의 이벤트들을 무시하는 것을 가능하게 하는 특별한 속성들을 가지고 있습니다:

1. Thread 0 가 `read_seqbegin()` 을 실행하고, line 16에서 `->seq` 를 얻어오는데, 그 값은 짹수여서, 호출자에게 리턴합니다.
2. Thread 0 가 자신의 `read-side` 크리티컬 섹션을 실행하기 시작합니다만, 곧 오랫동안 cpu 를 빼앗깁니다.

3. 다른 쓰레드들이 반복적으로 `write_seqlock()` 과 `write_sequnlock()` 을 호출하는데, `->seq` 의 값이 오버플로우 되어서 Thread 0 가 얻어온 값과 같아질 때까지 반복합니다.
4. Thread 0 가 실행을 재개하고, 자신의 read-side 크리티컬 섹션을 이제 비일관적인 데이터와 함께 마무리짓습니다.
5. Thread 0 는 `read_seqretry()` 를 호출하는데, 부정확하게도 Thread 0 가 이 시퀀스 락으로 보호되는 데이터의 일관적인 모습만 보았다고 결론내리게 됩니다.

리눅스 커널은 매우 드물게 업데이트 되는 것들에 대해서만 시퀀스 락킹을 사용하는데, 하루의 시각 정보가 그런 경우입니다. 이 정보는 아무리 잣아도 1 밀리세컨드에 한번 업데이트 되며, 따라서 카운터를 오버플로우 시키는데에는 7 주일이 필요할 겁니다. 만약 어떤 커널 쓰레드가 7 주일간 cpu 를 빼앗겼다면, 이 리눅스 커널의 soft-lockup 코드가 그동안 2분에 한번씩 경고를 띠웠을 겁니다.

반면, 64-bit 카운터를 사용한다면 설령 업데이트가 매 나노세컨드마다 일어난다고 해도 오버플로우를 하는데 500년 이상이 필요합니다. 따라서, 이 구현은 `->seq` 의 타입에 64 비트 시스템에서는 64 비트인 타입을 사용합니다. □

#### Quick Quiz 9.18:

이 버그는 고쳐질 수 있을까요? 달리 말해서, 동시의 삽입, 삭제, 탐색을 지원하는 링크드 리스트를 보호하는 동기화 메커니즘으로 시퀀스락 하나만 사용할 수 있을까요? ■

#### Answer:

이를 가능하게 하는 한가지 방법은 read-only 액세스를 포함해 모든 액세스들을 `write_seqlock()` 과 `write_sequnlock()` 으로 감싸버리는 것입니다. 물론, 이 방법은 모든 read-side 병렬성을 없애버릴 것이고, 커다란 락 컨텐션을 초래하며, 더 나아가서 간단한 락킹처럼 쉽게 구현될 수 있을 겁니다.

Read-side 액세스를 보호하는데 `read_seqbegin()` 과 `read_seqretry()` 를 사용하는 방법을 찾아낸다면, 그 방법이 다음의 이벤트 시퀀스도 잘 처리할 수 있는지 확인해 보시기 바랍니다:

1. CPU 0 가 링크드 리스트를 순회하고, 리스트 원소 A 로의 포인터를 집어냅니다.

2. CPU 1 이 원소 A 를 리스트에서 제거하고 해제합니다.
3. CPU 2 가 관계없는 데이터 구조체를 하나 할당하는데, 이 과정에서 원소 A 가 사용하고 있던 메모리를 받아오게 됩니다. 원소 A 의 `->next` 포인터를 저장하는데 사용되던 영역은 이제 이 관계없는 데이터 구조 내에서 floating-point 수를 저장하는데 사용됩니다.
4. CPU 0 가 원소 A 의 `->next` 포인터였던 것을 보게 되는데, 무작위적인 비트를 보게 되고, 따라서 segmentation fault 가 날 겁니다.

이런 종류의 문제를 해결하기 위해서는 “타입-안전 메모리” 가 필요한데, 이에 대해서는 Section 9.5.3.7 에서 다루도록 하겠습니다. 하지만 이 경우, 시퀀스 락에 대해서 또 다른 동기화 메커니즘을 사용해야 할겁니다! □

#### Quick Quiz 9.19:

하지만 Section 9.4 의 시퀀스 락 역시 읽기 쓰레드들과 업데이트 쓰레드들이 동시에 일을 할 수 있도록 하지 않던가요? ■

#### Answer:

맞는 말이고 아닌 말이기도 합니다. 시퀀스 락의 읽기 쓰레드들은 쓰기 쓰레드들과 동시에 수행될 수 있지만, 이런 상황이 발생할 때마다, `read_seqretry()` 기능이 읽기 쓰레드는 다시 수행을 시도하도록 강제할 겁니다. 이는 시퀀스 락을 사용하명 업데이트 쓰레드와 동시에 수행되는 읽기 쓰레드가 하는 일은 모두 취소되고 다시 수행될 것을 의미합니다. 따라서 시퀀스 락을 사용하는 읽기 작업은 업데이트 작업과 동시에 수행될 수 있지만, 이런 경우에 실제로는 어떤 일도 만들어내지 못합니다.

반면에, RCU 읽기 쓰레드들은 동시에 RCU 업데이트 쓰레드들이 존재하더라도 의미있는 일을 처리해낼 수 있습니다. □

#### Quick Quiz 9.20:

`list_add_rcu()` 와 정확히 똑같은 시간에 `list_for_each_entry_rcu()` 이 수행되면 segfault 가 날 수 있을 것 같은데, 이걸 무엇이 방지해 주나요? ■

#### Answer:

리눅스가 돌아가는 모든 시스템에서 포인터로의 로드와 스토어는 모두 어토믹한데, 즉, 포인터로의 스토어가 같은 포인터로부터의 로드와 같은 시점에 일어난다면, 이 로드는 초기값이나 저장된 값을 가져오지, 그 두

값이 섞여진 값을 가져오는 일은 결코 없습니다. 또한, `list_for_each_entry_rcu()` 는 항상 리스트를 앞으로만 움직이지, 결코 뒤로 움직이지는 않습니다. 따라서, `list_for_each_entry_rcu()` 는 `list_add_rcu()` 를 통해 들어온 원소를 보거나 보지 않을 뿐이지만 어떤 경우든 적합하게 잘 형성된 리스트를 볼 겁니다. □

#### Quick Quiz 9.21:

리스트의 버전이 두개보다 많을 수 있도록 하기 위해서는 삭제 예제를 어떻게 수정해야 할까요? ■

#### Answer:

이를 가능하게 하는 한가지 방법은 Figure D.5 에 보인 것처럼 하는 것입니다.

```

1 spin_lock(&mylock);
2 p = search(head, key);
3 if (p == NULL)
4     spin_unlock(&mylock);
5 else {
6     list_del_rcu(&p->list);
7     spin_unlock(&mylock);
8     synchronize_rcu();
9     kfree(p);
10 }
```

Figure D.5: Concurrent RCU Deletion

이 코드는 여러개의 동시에 수행되는 삭제 작업들이 `synchronize_rcu()` 에서 기다리게 될수도 있음을 의미합니다. □

#### Quick Quiz 9.22:

어떤 시점에 하나의 리스트는 RCU 버전들을 몇개까지 가질 수 있을까요? ■

#### Answer:

동기화 설계에 따라 달라집니다. 업데이트를 보호하는 세마포어가 grace period 에 걸쳐 잡혀 있다면, 옛날 버전과 새로운 버전, 최대 두개의 버전이 있을 수 있을 겁니다.

하지만, 검색, 업데이트, 그리고 `list_replace_rcu()` 만이 락으로 보호되고 있어서 Figure D.5 보인 코드에서처럼 `synchronize_rcu()` 가 락의 바깥에 있다고 생각해 봅시다. 더 나아가서 수많은 쓰레드들이 거의 동시에 RCU 교체 기능을 수행했고, 이 읽기 쓰레드들은 또한 데이터 구조를 계속해서 지나다니고 있다고 생각해 봅시다.

그러면 다음과 같은 일련의 이벤트들이 Figure 9.29 의 마지막 상태로부터 발생할 수 있습니다.

1. 쓰레드 A 가 리스트를 지나가면서 5,2,3 원소로의 레퍼런스를 얻습니다.
2. 쓰레드 B 가 5,2,3 원소를 새로운 5,2,4 원소로 교체하고, 자신의 `synchronize_rcu()` 호출이 리턴하길 기다립니다.
3. 쓰레드 C 가 리스트를 지나가면서 5,2,4 원소로의 레퍼런스를 얻습니다.
4. 쓰레드 D 가 5,2,4 원소를 새로운 5,2,5 원소로 교체하고, 자신의 `synchronize_rcu()` 호출이 리턴하길 기다립니다.
5. 쓰레드 E 가 리스트를 지나가면서 5,2,5 원소로의 레퍼런스를 얻습니다.
6. 쓰레드 F 가 5,2,5 원소를 새로운 5,2,6 원소로 교체하고, 자신의 `synchronize_rcu()` 호출이 리턴하길 기다립니다.
7. 쓰레드 G 가 리스트를 지나가면서 5,2,6 원소로의 레퍼런스를 얻습니다.
8. 그리고 앞의 두 스텝들이 빠르게 계속해서 반복되어 모든 쓰레드들이 `synchronize_rcu()` 호출이 리턴하길 기다립니다.

따라서, 얼마든지 많은 버전들이 존재할 수 있는데, 다만 메모리 크기와 얼마나 많은 업데이트들이 하나의 grace period 안에 완료될 수 있느냐에 그 수가 제한됩니다. 하지만 그렇게 자주 업데이트 되는 데이터 구조들은 RCU 를 사용하기에 적합한 후보가 아닐 수 있음을 알아두시기 바랍니다. 그렇다면 해도, RCU 는 필요할 때에는 높은 비율의 업데이트를 처리할 수 있습니다. □

#### Quick Quiz 9.23:

`rcu_read_lock()` 과 `rcu_read_unlock()` 함수는 스펜하지도 블락하지도 않는데 어떻게 RCU 업데이트 쓰레드들이 RCU 읽기 쓰레드들을 대기시킬 수가 있나요? ■

#### Answer:

특정 RCU 업데이터에 의해서 가해진 수정사항은 연관된 CPU 가 해당 데이터를 포함하는 캐시 라인들을 무효화 하도록 만들 것이고, 동시에 수행중인 RCU 읽기 쓰레드들을 수행중인 해당 CPU 들이 비싼 캐시 미스를 마주하도록 만들 것입니다. (동시에 수행중인 읽기

쓰레드들에게 비싼 캐시 미스를 만들지 않고 데이터 구조에 변경을 가할 수 있는 알고리즘을 설계할 수 있을까요? 또는 뒤따르는 읽기 쓰레드들에게? □

**Quick Quiz 9.24:**

RCU QSBR은 왜 이상적 결과와 동일한 결과를 보이지 않는 거죠? ■

**Answer:**

`rcu_dereference()` 도구는 컴파일러의 최적화를 조금 제약할 수 있어서, 아주 약간 느린 코드를 만들어 낼 수 있습니다. 이 영향은 일반적으로는 별로 심각하지 않을 것입니다만, 각각의 탐색이 약 13 나노세컨드를 더 필요로하게 되는데, 이는 코드 생성의 작은 차이가 느껴지지도 못할 만큼 충분히 짧은 시간입니다. 이 차이는 약 1.5% 부터 약 11.1% 까지 나오는데, RCU QSBR 코드가 “이상적인” 코드는 할 수 없는 동시에 업데이트도 처리할 수 있다는 점을 생각하면 상당히 작은 차이입니다.

C11 `memory_order_consume` 로드 [Smi15] 가 언젠가는 `rcu_dereference()`에게 더 낮은 비용에 필요한 보호를 해주는 날이 오기를 기대해 볼만 합니다. □

**Quick Quiz 9.25:**

RCU QSBR의 read-side 성능이 이렇게 좋은데, 왜 다른 종류의 userspace RCU를 신경써야 하죠? ■

**Answer:**

RCU QSBR은 경우에 따라서는 불가능한 제약을 어플리케이션에 강제하는데, 예를 들어 어플리케이션 내의 각각의 모든 쓰레드가 quiescent state를 정규적으로 통과해야 하는 것입니다. 무엇보다도, 이는 RCU QSBR이라이브러리를 만드는 사람에게는 도움이 될 수 없음을 의미하는데, 그런 사람들은 다른 종류의 userspace RCU를 사용하는게 좋을 겁니다 [MDJ13c]. □

**Quick Quiz 9.26:**

이게 뭐죠? 3GHz에서의 클락 시간이 300 피코세컨드가 넘는데 대체 어떻게 RCU는 100 펜토세컨드의 오버헤드를 갖는다고 제가 믿을 수 있을 거라고 생각하세요? ■

**Answer:**

먼저, 이 측정을 위해 사용된 내부의 루프가 다음과 같다고 생각해 보세요:

```
1 for (i = 0; i < CSCOUNT_SCALE; i++) {
2     rCU_read_lock();
3     rCU_read_unlock();
4 }
```

다음으로, `rcu_read_lock()`과 `rcu_read_unlock()`이 실질적으로 수행하는 코드가 다음과 같다고 생각해 봅시다:

```
1 #define rCU_read_lock()    do { } while (0)
2 #define rCU_read_unlock()  do { } while (0)
```

그리고 컴파일러가 이 루프를 다음과 같이 바꿔게 하는 간단한 최적화를 한다고 생각해 보세요:

```
i = CSCOUNT_SCALE;
```

따라서 100 펜토세컨드의 “측정”은 단순히 고정된 시간 측정 오버헤드를 `rcu_read_lock()`과 `rcu_read_unlock()` 호출을 담고 있는 루프의 수행 횟수로 나눈 값일 뿐입니다. 그리고 따라서, 이 측정은 실제로 어려인데, 실제로 수십수백배의 어려울입니다. 앞의 `rcu_read_lock()`과 `rcu_read_unlock()`의 정의에서 알 수 있듯이, 실제 오버헤드는 정확히 제로입니다.

100 펜토세컨드의 시간 측정이 과하게 추측된 걸로 판명되는 건 모든 케이스가 아닐 것은 분명합니다! □

**Quick Quiz 9.27:**

크리티컬 섹션 오버헤드가 늘어나면 왜 `rwlock`의 오버헤드와 가변성이 모두 줄어드는 거죠? ■

**Answer:**

크리티컬 섹션 오버헤드가 증가하면 그 아래에 위치한 `rwlock_t`를 얻기 위한 경쟁이 줄어들기 때문입니다. 하지만, 이 `rwlock` 오버헤드는 단일 CPU에서는 캐시 쓰래시 오버헤드 때문에 그렇게 크게 떨어지지는 않을 겁니다. □

**Quick Quiz 9.28:**

이 페드락 내성에 어떤 예외가 있을까요, 그리고 만약 그렇다면, 어떤 일련의 이벤트들이 페드락을 이끌어 낼 수 있을까요? ■

**Answer:**

RCU read-side 기능들이 연관된 페드락 사이클을 만들 어내는 한가지 방법은 다음과 같은 (불법적인) 일련의 코드들을 통해 가능합니다:

```
rcu_read_lock();
synchronize_rcu();
rcu_read_unlock();
```

여기서의 `synchronize_rcu()`는 모든 전부터 존재한 RCU read-side 크리티컬 섹션들이 완료되기 전 까지 리턴할 수 없습니다만, 이 자체가 RCU read-side 크리티컬 섹션 안에 들어가 있고 그 크리티컬 섹션은 `synchronize_rcu()`가 리턴하기 전까지 끝날 수 없습니다. 결국 이건 고전적인 self-deadlock의 결과를 이끌어냅니다—읽기 모드로 reader-writer 락을 잡은 채로 쓰기 모드로 락을 잡으려 하면 똑같은 효과가 나타날 겁니다.

이 self-deadlock 시나리오는 RCU QSBR 에는 적용되지 않는다는 점을 알아두셔야 하는데, 이는 `synchronize_rcu()`에 의해 수행되는 컨텍스트 스위치는 이 CPU에 정지한 상태처럼 행동할 것이어서 grace period 가 완료되게 할 것이기 때문입니다. 하지만, 이는 오히려 더 안 좋은 케이스로, 이 RCU read-side 크리티컬 섹션에 의해 사용되던 데이터가 해당 grace period의 완료로 인해 메모리에서 해제될 수 있기 때문입니다.

짧게 말하자면, RCU read-side 크리티컬 섹션 내에서 동기적인 RCU update-side 기능들을 실행하지 마세요.

□

#### Quick Quiz 9.29:

데드락과 우선순위 역전 모두에 내성이 있다고요??? 사실이라기엔 너무 좋은 이야기 같은데요. 제가 이게 가능하다는 걸 어떻게 믿을 수 있을까요? ■

#### Answer:

정말로 잘 동작합니다. 무엇보다, 이게 동작하지 않는다면, 리눅스 커널은 동작하지 못하겠죠. ■

#### Quick Quiz 9.30:

근데 잠깐만요! 이건 RCU 를 reader-writer 락킹 대용으로 하려 할 때 쓸법한 코드와 완전 똑같잖아요! 뭐가 새로운 거죠? ■

#### Answer:

이는 장난감 예제의 법칙의 효과입니다: 어떤 특정 포인트 이후로는 해당 코드는 똑같아 보일 겁니다. 이 코드를 어떻게 생각하느냐가 단 하나의 차이입니다. 하지만, 이 차이점은 매우 중요할 수 있습니다. 이 중요성에 대해 한가지만 예를 들어, RCU 를 레퍼런스 카운팅 방법으로 생각하고 있다고 치면, 업데이트들이 RCU read-side 크리티컬 섹션들을 배제할 거라 생각하는 실수를 하지 않을 겁니다.

더도 아니고 덜도 아니고 RCU 를 reader-writer 락킹의 대체제로 생각하는 건 종종 쓸모 있는데, 예를 들면 reader-writer 락킹을 RCU 로 대체할 때입니다. □

#### Quick Quiz 9.31:

6 CPU 근처에서 refcnt 오버헤드가 확 떨어지는 건 왜 그 렇죠? ■

#### Answer:

NUMA 효과 때문일 겁니다. 하지만, 여러 바들로 보여진 것처럼, refcnt 선을 측정하는데 사용된 값들은 상당한 편차를 가지고 있습니다. 사실, 일부 케이스에 있어서 표준편차는 측정된 값의 10%를 초과합니다. 따라서 해당 오버헤드의 큰 차이는 통계적 탈선일 수도 있습니다. □

#### Quick Quiz 9.32:

우리가 삭제하려는 원소가 Figure 9.43의 line 9의 리스트의 첫번째 원소가 아니라면 어떡하죠? ■

#### Answer:

Figure 7.17에서와 마찬가지로, 이건 체이닝을 하지 않는 매우 간단한 해시 테이블이어서 하나의 버킷에 들어갈 수 있는 원소는 첫번째 원소 뿐입니다. 다시 한번 이 해시 테이블을 완전한 체이닝을 사용하도록 바꿔보는 건 독자 여러분의 몫으로 두겠습니다. □

#### Quick Quiz 9.33:

Figure 9.43의 line 17에서 락을 놓기 전에 line 15에서 RCU read-side 크리티컬 섹션을 빠지는게 왜 안전한 거죠? ■

#### Answer:

첫째로, line 14에서의 두번째 체크는 어떤 다른 CPU가 이 원소를 우리가 락을 잡는 동안 삭제했을 수 있기 때문에 필요합니다. 하지만, 우리가 이 락을 잡는 동안 RCU read-side 크리티컬 섹션에 들어와 있다는 사실은 이 원소가 재할당되고 이 해시 테이블에 다시 삽입되지는 못함을 보장합니다. 더 나아가서, 일단 우리가 락을 잡았다면, 그 락 자체는 이 원소의 존재를 보장하게 되고, 따라서 우리는 더이상 RCU read-side 크리티컬 섹션 안에 머무를 필요가 없습니다.

원소의 키를 다시 체크해 볼 필요가 있을까라는 질문에 대한 답은 독자 여러분의 몫으로 남겨두겠습니다. □

**Quick Quiz 9.34:**

Figure 9.43 의 line 23에서 RCU read-side 크리티컬 섹션을 빠져나가는 건 왜 line 22에서 락을 내려놓기 전에 될 수 없나요? ■

**Answer:**

우리가 이 두 라인의 순서를 뒤집는다고 생각해 봅시다. 그러면 이 코드는 다음의 일련의 이벤트들에 취약해집니다:

1. CPU 0 가 `delete()` 를 실행하고, 삭제될 원소를 찾아낸 후 line 15 를 수행합니다. 아직 항목의 삭제를 실제로 하지는 않았고, 이제 곧 할 참입니다.
2. CPU 1 이 동시에 `delete()` 를 실행하고 같은 원소를 삭제하려 합니다. 하지만, CPU 0 은 아직 락을 잡고 있으므로, CPU 1 은 line 13에서 기다립니다.
3. CPU 0 이 line 16 과 17 을 수행하고 line 18에서 CPU 1 이 RCU read-side 크리티컬 섹션을 나오기를 기다립니다.
4. CPU 1 은 이제 락을 획득하지만 CPU 0 가 이미 해당 원소를 삭제했으므로 line 14에서의 테스트가 실패합니다. CPU 1 은 이제 line 22 (line 23과 이 Quick Quiz 를 위해 바꾼) 를 수행해서 RCU read-side 크리티컬 섹션을 나옵니다.
5. CPU 0 는 이제 `synchronize_rcu()` 로부터 리턴하고 따라서 line 19 를 수행해서 이 항목을 메모리 해제하고 재사용 가능 리스트로 옮깁니다.
6. CPU 1 이 이제 이미 재사용이 가능한, 다른 종류의 데이터 구조체에 사용되기 위해 재할당 될 수도 있는 항목을 위한 락을 놓으려 합니다. 이건 치명적인 메모리 오염에 러입니다.

□

**Quick Quiz 9.35:**

하지만 여러 쓰레드들에 상당히 긴 RCU read-side 크리티컬 섹션들이 존재해서 어떤 특정한 시점에든 시스템의 최소 하나의 쓰레드는 RCU read-side 크리티컬 섹션을 수행하고 있으면 어떡하죠? 그게 어떤 데이터가 `SLAB_DESTROY_BY_RCU` 슬랩에서 시스템으로 반환되는 걸 막아서 OOM 이벤트를 유발하지는 않을까요? ■

**Answer:**

분명, 최소 하나의 쓰레드는 항상 RCU read-side 크리티컬 섹션에 존재하는, 굉장히 긴 기간이 존재할 수 있습니다. 하지만, Section 9.5.3.7 의 설명에서의 키워드는 “사용중인”과 “전부터 존재한”입니다. 주어진 RCU

read-side 크리티컬 섹션은 컨셉적으로 그 크리티컬 섹션의 시작 시점에 사용된 데이터에 한해서만 레퍼런스를 가질 수 있도록 됨을 명심하기 바랍니다. 더 나아가서, 슬랩은 자신의 데이터 원소들이 모두 해제되기 전까지는 시스템에 반환될 수 없고, 사실, RCU grace period 는 그것들이 모두 해제되기 전까지는 시작할 수가 없습니다.

따라서, 슬랩 캐시는 그 슬랩의 마지막 원소가 해제되기 전에 시작한 RCU read-side 크리티컬 섹션들이 완료될 때까지만 기다리면 됩니다. 이 말은 마지막 원소가 해제된 뒤에 시작된 어떤 RCU grace period 도 수행을 계속한다는 뜻입니다—그 슬랩은 그 grace period 가 끝난 후에 시스템에 반환될 것입니다. □

**Quick Quiz 9.36:**

`nmi_profile()` 함수가 `preemption` 당할 수 있다고 해봅시다. 이 예제가 제대로 동작하도록 하기 위해 뭘 바꿔야 할까요? ■

**Answer:**

한가지 가능한 방법은 `rcu_read_lock()` 과 `rcu_read_unlock()` 을 `nmi_profile()` 내에서 사용하고, `synchronize_sched()` 를 `synchronize_rcu()` 로 바꾸는 것으로, 아마도 Figure D.6 와 같은 모습이 될겁니다.

□

**Quick Quiz 9.37:**

Table 9.3 의 일부 셀들은 왜 느낌표 (“!”) 를 가지고 있나요? ■

**Answer:**

느낌표와 함께 표시된 API 멤버들 (`rcu_read_lock()`, `rcu_read_unlock()`, 그리고 `call_rcu()`) 만이 과거 90년대 중반에 Paul E. McKenney 가 신경썼던 리눅스 RCU API 의 멤버들입니다. 이 시절에는, 그는 그가 RCU 에 대해 알아야 할 것들을 모두 알고 있다는 잘못된 인상을 가지고 있었습니다. □

**Quick Quiz 9.38:**

많은 수의 RCU read-side 크리티컬 섹션들이 `synchronize_rcu()` 실행을 무기한 블록시키는 걸 어떻게 막을 수 있나요? ■

**Answer:**

RCU read-side 크리티컬 섹션들이 `synchronize_rcu()` 실행을 무기한 블록하는 걸 막을 필요가 전혀

없는데, `synchronize_rcu()` 실행은 전부터 존재한 RCU read-side 크리티컬 섹션들만 기다리면 되기 때문입니다. 따라서 각 RCU read-side 크리티컬 섹션이 한정된 길이를 갖는다면, 아무 문제가 없습니다. □

#### Quick Quiz 9.39:

`synchronize_rcu()` API는 전부터 존재한 인터럽트 핸들러들이 모두 완료되길 기다리죠, 맞죠? ■

#### Answer:

전혀 그렇지 않아요! 그리고 preemption 가능한 RCU를 사용하고 있다면 특허나 그렇지 않습니다! 대안으로, `rcu_read_lock()` 과 `rcu_read_unlock()`을 `synchronize_rcu()` 기다리기를 바라는 인터럽트 핸들러 안에 위치시킬 수 있겠습니다. □

#### Quick Quiz 9.40:

이것들을 섞어서 활용하면 어떻게 되나요? 예를 들어, `rcu_read_lock()` 과 `rcu_read_unlock()`을 RCU read-side 크리티컬 섹션을 구분하는데 사용하지만 `call_rcu_bh()`를 RCU callback을 위해 사용한다고 하면요? ■

#### Answer:

`call_rcu_bh()` 가 실행되는 시점에 `rcu_read_lock_bh()` 와 `rcu_read_unlock_bh()`로 구분된 RCU read-side 크리티컬 섹션들이 존재하지 않는다면 RCU는 이 콜백을 곧바로 수행해도 되는 권한을 갖게 되어서, 해당 RCU read-side 크리티컬 섹션이 사용중인 데이터 구조체를 메모리에서 해제해버릴 수도 있습니다! 이건 단순히 이론적인 가능성이 아닙니다: `rcu_read_lock()` 과 `rcu_read_unlock()`으로 구분지어졌고 오랫동안 동작중인 RCU read-side 크리티컬 섹션은 이런 실패에 취약합니다.

하지만, `rcu_dereference()` 함수들은 모든 RCU 변종들에 적용됩니다. (변종별 `rcu_dereference()`를 만들려는 시도도 있었지만, 그건 너무 혼란스러웠습니다.) □

#### Quick Quiz 9.41:

하드웨어 인터럽트 핸들러들은 묵시적인 `rcu_read_lock_bh()`의 보호 아래 있다고 생각되어도 되겠죠? ■

#### Answer:

전혀 그렇지 않아요! 그리고 preemption 가능한 RCU를 사용중일 때에는 특허나 그렇지 않습니다! “`rcu_bh`”로

```

1 struct profile_buffer {
2     long size;
3     atomic_t entry[0];
4 };
5 static struct profile_buffer *buf = NULL;
6
7 void nmi_profile(unsigned long pcvalue)
8 {
9     struct profile_buffer *p;
10
11    rCU_read_lock();
12    p = rCU_dereference(buf);
13    if (p == NULL) {
14        rCU_read_unlock();
15        return;
16    }
17    if (pcvalue >= p->size) {
18        rCU_read_unlock();
19        return;
20    }
21    atomic_inc(&p->entry[pcvalue]);
22    rCU_read_unlock();
23 }
24
25 void nmi_stop(void)
26 {
27     struct profile_buffer *p = buf;
28
29     if (p == NULL)
30         return;
31     rCU_assign_pointer(buf, NULL);
32     synchronize_rcu();
33     kfree(p);
34 }
```

Figure D.6: Using RCU to Wait for Mythical Preemptible NMIs to Finish

보호되는 데이터 구조체를 인터럽트 핸들러 내에서 접근하려 한다면, 명시적으로 `rcu_read_lock_bh()` 와 `rcu_read_unlock_bh()` 를 사용해야 합니다. □

#### Quick Quiz 9.42:

RCU Classic 과 RCU Sched 를 섞어서 사용하면 어떻게 되나요? ■

#### Answer:

Non-PREEMPT 나 PREEMPT 커널에서는 이 두개의 일은 우연히 섞이게 되는데, 그런 커널 빌드에서 RCU Classic 과 RCU Sched 는 같은 구현으로 매팅되기 때문입니다. 하지만, 이런 조합은 -rt 패치셋을 사용하는 PREEMPT\_RT 빌드에서는 치명적인데 Realtime RCU 의 read-side 크리티컬 섹션들은 preemption 당할 수 있어서 `synchronize_sched()` 가 RCU read-side 크리티컬 섹션의 `rcu_read_unlock()` 호출을 하기 전에 리턴할 수 있기 때문입니다. 이는 데이터 구조체가 그 구조체를 사용하는 read-side 크리티컬 섹션의 끝나기 전에 메모리 해제될 수 있게 해서 커널의 보험 통계적 리스크를 무척 증가시킬 수 있습니다.

실제로, RCU Classic 과 RCU Sched 의 분리는 preemption 가능해야 하는 RCU read-side 크리티컬 섹션들로부터 영감을 받았습니다. □

#### Quick Quiz 9.43:

일반적으로, 모든 전부터 존재한 인터럽트 핸들러들을 기다리는데에 `synchronize_sched()` 에 의존해선 안됩니다, 맞죠? ■

#### Answer:

맞습니다! -rt 리눅스는 쓰레드로 도는 인터럽트 핸들러들을 사용하기 때문에, 인터럽트 핸들러 내부에서의 컨텍스트 스위치가 있을 수 있습니다. `synchronize_sched()` 는 각 CPU 가 컨텍스트 스위치를 할 때까지만 기다리기 때문에, 특정 인터럽트 핸들러가 완료되기 전에 리턴을 할 수도 있습니다.

특정 인터럽트 핸들러가 완료되기까지 기다려야 한다면, 그대신 `synchronize_irq()` 를 사용하거나 명시적으로 RCU read-side 크리티컬 섹션들을 기다리기 원하는 인터럽트 핸들러들 안에 위치시켜야 합니다. □

#### Quick Quiz 9.44:

`call_srcu()` 사용에 있어 조심해야 하는 이유는 무엇일까요? ■

#### Answer:

하나의 테스크는 SRCU 콜백들을 매우 빠르게 등록할 수 있습니다. SRCU 가 읽기 쓰레드들이 임의의 기간동안 블록될 수 있도록 허용함을 생각하면, 이는 임의의 커다란 양의 메모리를 소모할 것을 알 수 있습니다. 반대로, 동기적인 `synchronize_srcu()` 인터페이스에서는 주어진 테스크는 다음 grace period 를 기다리는 걸 시작하기 전에 주어진 grace period 를 기다리는 것을 마무리 해야만 합니다. □

#### Quick Quiz 9.45:

어떤 조건에서 `synchronize_srcu()` 가 SRCU read-side 크리티컬 섹션 내에서 안전하게 사용될 수 있을까요? ■

#### Answer:

원론적으로, 특정 `srcu_struct` 와 함께, `synchronize_srcu()` 는 어떤 다른 `srcu_struct` 를 사용하는 SRCU read-side 크리티컬 섹션 안에서 사용될 수 있습니다. 하지만, 실제에서는 이런 짓을 하는건 거의 분명하게 나쁜 생각입니다. 세부적으로는 Figure D.7 에 보인 코드가 여전히 데드락을 일으킬 수 있을 것입니다.

```

1 idx = srcu_read_lock(&ssa);
2 synchronize_srcu(&ssb);
3 srcu_read_unlock(&ssa, idx);
4
5 /* . . . */
6
7 idx = srcu_read_lock(&ssb);
8 synchronize_srcu(&ssa);
9 srcu_read_unlock(&ssb, idx);

```

Figure D.7: Multistage SRCU Deadlocks

□

#### Quick Quiz 9.46:

`list_del_rcu()` 는 왜 `next` 와 `prev` 두 포인터를 모두 파괴하지 않는거죠? ■

#### Answer:

`next` 포인터를 파괴하는 행위는 이 포인터를 사용해야 하는 동시의 RCU 읽기 쓰레드들과 간섭될 수 있습니다. 하지만, RCU 읽기 쓰레드들은 `prev` 포인터의 사용으로부터 숨겨져 있으므로 이건 안전하게 파괴될 수 있습니다. □

**Quick Quiz 9.47:**

일반적으로, `rcu_dereference()`에 사용되는 모든 포인터는 반드시 항상 `rcu_assign_pointer()`로 업데이트되어야만 합니다. 이 규칙에 예외는 뭐가 있을까요? ■

**Answer:**

그런 예외 가운데 하나는 여러 원소가 연결된 데이터 구조체가 다른 CPU들에서 접근할 수 없는 상태에서 하나의 유닛으로써 초기화되었고 하나의 `rcu_assign_pointer()`가 이 데이터 구조체로의 글로벌 포인터를 설정하는데 사용된 경우입니다. 비록 그 구조체가 글로벌하게 보여진 후에 일어나는 그런 할당들은 반드시 `rcu_assign_pointer()`를 사용해야 하지만, 초기화 시점의 포인터 할당은 `rcu_assign_pointer()`를 사용할 필요가 없습니다.

하지만, 이 초기화 코드가 매우 자주 실행되는 코드 수행경로에 있는게 아니라면, 이론적으로는 불필요할지라도 `rcu_assign_pointer()`를 사용하는게 현명할 것입니다. 어떤 “사소한” 변경이 그 초기화는 혼자서 행하게 된다는 소중한 가정을 무효화시키기는 매우 쉽습니다. □

**Quick Quiz 9.48:**

이런 횡단과 업데이트 기능들이 어떤 RCU API 패밀리 멤버들과 함께 사용된다 하더라도 어떤 문제는 없나요? ■

**Answer:**

어떤 경우에는 “sparse”와 같은 자동화된 코드 검사기(또는 사람이)가 어떤 종류의 RCU read-side 크리티컬 섹션이 어떤 RCU 횡단 기능들과 연관되어 있는지 알기 어려울 수 있습니다. 예를 들어, Figure D.8에 보여진 것과 같은 코드를 생각해 봅시다.

```

1  rcu_read_lock();
2  preempt_disable();
3  p = rcu_dereference(global_pointer);
4
5  /* . . . */
6
7  preempt_enable();
8  rcu_read_unlock();

```

Figure D.8: Diverse RCU Read-Side Nesting

`rcu_dereference()` 기능은 RCU Classic 크리티컬 섹션 안에 있을까요? RCU Sched 크리티컬 섹션 안에 있을까요? 이걸 알아내려면 어떻게 해야할까요? □

```

1 void foo(void)
2 {
3     spin_lock(&my_lock);
4     rcu_read_lock();
5     do_something();
6     rcu_read_unlock();
7     do_something_else();
8     spin_unlock(&my_lock);
9 }
10
11 void bar(void)
12 {
13     rcu_read_lock();
14     spin_lock(&my_lock);
15     do_something();
16     spin_unlock(&my_lock);
17     do_whatever();
18     rcu_read_unlock();
19 }

```

Figure D.9: Deadlock in Lock-Based RCU Implementation

**Quick Quiz 9.49:**

Figure 9.47에서의 RCU 구현의 데드락이 다른 RCU 구현에서의 데드락이 될 수 있는 이유는 뭘까요? ■

**Answer:**

Figure D.9의 함수 `foo()`와 `bar()`가 다른 CPU들에서 동시에 호출된다고 생각해 봅시다. `foo()`는 `my_lock()`을 line 3에서 잡는데, 그동안 `bar()`는 line 13에서 `rcu_gp_lock`을 잡습니다. `foo()`가 line 4로 진행되면, `bar()`에게 잡혀있는 `rcu_gp_lock`을 잡으려 합니다. 그리고는 `bar()`는 line 14로 넘어가서 `foo()`에게 잡혀 있는 `my_lock`을 잡으려 시도합니다.

각 함수가 이제 서로가 잡고 있는 락을 기다리게 되는 고전적인 deadlock 상황이 됩니다.

다른 RCU 구현들은 `rcu_read_lock()` 안에서 스판하지도 블록하지도 않기 때문에 데드락이 예방됩니다. □

**Quick Quiz 9.50:**

왜 Figure 9.47의 RCU 구현에서는 RCU 읽기 쓰레드들이 병렬로 수행될 수 있도록 간단하게 reader-writer 락을 사용하지 않았나요? ■

**Answer:**

누군가는 실제로 reader-writer 락을 이런식으로 사용할 수도 있겠습니다. 하지만, 교재의 reader-writer 락은 메모리 경쟁에 취약해서 정말로 병렬 수행이 가능해지려면 RCU read-side 크리티컬 섹션들이 상당히 길어져야 할겁니다 [McK03].

한편으로는, `rcu_read_lock()`에서 읽기 권한을 획득하는 식의 reader-writer 락 사용은 앞서 언급된 데드락 조건은 막을 수 있을 겁니다. □

#### Quick Quiz 9.51:

Figure 9.48의 line 15-18의 루프에서는 락들을 일단 모두 다 잡고나서는 한번에 모두 풀어주는게 더 깔끔하지 않나요? 무엇보다, 이렇게 바꾸면 어떤 읽기 쓰레드도 존재하지 않는 시점이 생기게 되어서 모든 것들이 매우 간단해질 겁니다. ■

#### Answer:

이 변경은 다시 deadlock 을 가능하게 할 것이므로, 안되고, 더 깔끔하지도 않아요. □

#### Quick Quiz 9.52:

Figure 9.48에 보여진 구현은 deadlock 으로부터 자유로울까요? 그렇다면, 또는 그렇지 않다면, 왜죠? ■

#### Answer:

데드락 시나리오 중 하나는 한 락이 `synchronize_rcu()`을 감싸고 잡히고 같은 락이 한 RCU read-side 크리티컬 섹션에 잡힐 때가 될 수 있을 겁니다. 하지만, 이 상황은 어떤 RCU 구현에서도 데드락을 유발할 수 있습니다. 무엇보다, `synchronize_rcu()` 기능은 모든 전부터 존재한 RCU read-side 크리티컬 섹션들이 끝나길 기다려야 하지만, 그런 크리티컬 섹션들 가운데 하나가 `synchronize_rcu()`를 수행한 쓰레드가 잡고 있는 락에 스판하고 있다면, RCU의 정의상 피할 수 없는 데드락을 갖게 됩니다.

또다른 데드락 시나리오는 RCU read-side 크리티컬 섹션들을 중첩시키려 할 때일 겁니다. 이 데드락은 이 구현 특유의 것이고 재귀적 락을 사용하거나 `rcu_read_lock()`을 통해선 읽기 권한을, `synchronize_rcu()`를 통해선 쓰기 권한을 획득하는 reader-writer 락을 사용해서 막을 수도 있을 겁니다.

하지만, 앞의 두 경우를 제외하면, 이 RCU 구현은 어떤 데드락 상황도 만들지 않습니다. 이는 어떤 다른 쓰레드의 락을 획득하게 되는 경우는 `synchronize_rcu()`를 수행할 때 뿐이며, 이 경우에 그 락은 곧바로 해제되기 때문에 앞의 경우처럼 `synchronize_rcu()` 전후로 잡히는 락과 연관되는 데드락을 제외하고는 데드락 사이클을 예방합니다. □

#### Quick Quiz 9.53:

Figure 9.48에 보인 RCU 알고리즘의, 예를 들어 POSIX pthread 처럼 여러곳에서 사용 가능한 기능들만을 사용하고 있는 점도 장점 아닌가요? ■

#### Answer:

이는 실제로 장점입니다만 `rcu_dereference()`와 `rcu_assign_pointer()`는 여전히 필요함을 잊지 말아야 하는데, 이는 `rcu_dereference()`를 위한 `volatile` 조정과 `rcu_assign_pointer()`를 위한 메모리 배리어의 필요를 뜻합니다. 물론, 대부분의 Alpha CPU 들은 두 기능 모두에 메모리 배리어가 필요합니다. □

#### Quick Quiz 9.54:

하지만 `synchronize_rcu()`을 감싸고 락을 잡고 같은 락을 RCU read-side 크리티컬 섹션 내에서 잡으면 어떻게 되죠? ■

#### Answer:

사실, 이것은 모든 합법적인 RCU 구현에서 데드락을 일으킬 겁니다. 하지만 `rcu_read_lock()`은 정말로 데드락 사이클에 참가하고 있는 걸까요? 그렇게 믿는다면, Section 9.5.5.9의 RCU 구현을 보게 될때 같은 질문을 해보시기 바랍니다. □

#### Quick Quiz 9.55:

`synchronize_rcu()` 가 10-밀리세컨드 지연을 포함하고 있는데 어떻게 grace period 가 40 나노세컨드 만에 끝날수가 있나요? ■

#### Answer:

이 update 쪽 테스트는 읽기 쓰레드를 없이 수행되었고, 따라서 `poll()` 시스템 콜은 결코 호출되지 않았습니다. 또한, 실제 코드는 이 `poll()` 시스템 콜을 주석처리 해서 이 update-side 코드의 진정한 오버헤드를 측정하기에 더 좋게 되어 있습니다. 이 코드의 모든 제품에서 사용하기에는 `poll()` 시스템 콜을 사용하도록 하는 편이 좋을 겁니다만 다시 말하지만 제품에서 사용하기에는 이 섹션의 뒤에서 이야기될 다른 구현이 더 결맞을 수도 있습니다. □

#### Quick Quiz 9.56:

Figure 9.49의 RCU 구현은 동시에 `synchronize_rcu()` 가 너무 오래 기다리고 있을때에는 왜 간단히 `rcu_read_lock()` 을 기다리게 만들지 않는거죠? 그렇게 하면 `synchronize_rcu()` 의 starvation 을 막을 수 있지 않나요? ■

#### Answer:

Although this would in fact eliminate the starvation, it would also mean that `rcu_read_lock()` would spin or block waiting for the writer, which is in turn waiting

on readers. If one of these readers is attempting to acquire a lock that the spinning/blocking `rcu_read_lock()` holds, we again have deadlock.

In short, the cure is worse than the disease. See Section 9.5.5.4 for a proper cure. □

#### Quick Quiz 9.57:

Figure 9.52 의 `synchronize_rcu()` 의 line 5 의 메모리 배리어는 바로 뒤에 스핀락 획득이 있는데도 왜 필요한거죠? ■

#### Answer:

스핀락 획득은 스핀락의 크리티컬 섹션이 이 획득 전으로 “흘러나오지” 않게 보장할 뿐입니다. 이는 스핀락 획득 앞의 코드가 크리티컬 섹션 안으로 재배치되는 것은 막지 않습니다. 그런 재배치는 RCU로 보호되는 리스트의 삭제 작업이 `rcu_idx` 보정 뒤로 재배치되도록 해서 새로이 시작하는 RCU read-side 크리티컬 섹션이 최근에 삭제된 데이터 원소를 보게 만들어 버릴 수 있습니다.

독자를 위한 연습문제: Promela/spin 같은 도구를 사용해서 Figure 9.52 의 메모리 배리어들 가운데 (존재한다면) 무엇이 정말로 필요한 것인지 가려내보세요. 이 도구들의 사용법을 위해선 Section 12 를 참고하세요. 처음으로 옳고 완벽한 답변은 인정을 받을 겁니다. □

#### Quick Quiz 9.58:

Figure 9.52에서 카운터는 왜 두번 뒤집히는 거죠? 한번의 뒤집고 기다리는 사이클만으로도 충분하지 않나요? ■

#### Answer:

두번의 뒤집기가 모두 필요합니다. 이를 확인하기 위해서는 다음과 같은 일련의 이벤트를 생각해 보세요:

1. Figure 9.51 `rcu_read_lock()` 의 line 8에서 `rcu_idx` 를 가져오고 그 값이 0임을 확인합니다.
2. Figure 9.52 `synchronize_rcu()` 의 line 8에서 `rcu_idx` 를 가져오고 그 값이 0임을 확인합니다.
3. `synchronize_rcu()` 의 line 10-13에서 `rcu_refcnt[0]` 의 값이 0임을 확인하고 리턴합니다. (질문은 line 14-20 이 사라지면 어떻게 되는지니까요.)
4. `rcu_read_lock()` 의 line 9 와 10은 각각 이 써드의 `rcu_read_idx` 에 0을 저장하고, `rcu_refcnt[0]` 의 값을 증가시킵니다. 실행은 이제 read-side 크리티컬 섹션의 안으로 들어갑니다.

5. `synchronize_rcu()` 의 또다른 인스턴스가 다시 `rcu_idx` 를 바꾸는데, 이번에는 그 값을 0 으로 바꿉니다. `rcu_refcnt[1]` 의 값이 0이므로, `synchronize_rcu()` 는 곧바로 리턴합니다. (`rcu_read_lock()` 은 `rcu_refcnt[0]` 을 증가시켰지, `rcu_refcnt[1]` 을 증가시키지 않았으니까요!)

6. Step 4 전에 시작된 RCU read-side 크리티컬 섹션이 완료되지 않았음에도 step 5에서 시작한 grace period 가 종료되는 것이 허가되었습니다. 이는 RCU 시멘틱을 위반하는 것이고 업데이트가 RCU read-side 크리티컬 섹션이 여전히 레퍼런스 하고 있는 데이터 원소를 해제시킬 수 있게 할 수 있습니다.

독자를 위한 연습문제: `rcu_read_lock()` 이 line 8 뒤에서 매우 긴 시간 (몇시간정도!) preemption 당한다면 어떤 일이 일어날까요? 이 구현은 그런 경우에도 똑바로 동작할까요? 그 답의 이유는 뭐죠? 맞고 완벽한 첫번째 답은 인정을 받을 겁니다. □

#### Quick Quiz 9.59:

어토믹 값 증가와 값 감소가 그렇게 비싸다고 하면, Figure 9.51 의 line 10 에서는 어토믹하지 않은 값 증가를, line 25 에서는 어토믹하지 않은 값 감소를 하지 그래요? ■

#### Answer:

어토믹하지 않은 오퍼레이션들을 사용하면 값 증가와 감소가 사라지게 될 수 있고, 이는 이 구현이 실패하게 할 수 있습니다. `rcu_read_lock()` 과 `rcu_read_unlock()` 에서 어토믹하지 않은 오퍼레이션들을 사용하는 안전한 방법을 위해선 Section 9.5.5.5 을 참고하세요. □

#### Quick Quiz 9.60:

집어쳐요! `rcu_read_lock()` 안에 `atomic_read()` 가 뻔히 보인다구요!!! 왜 `rcu_read_lock()` 이 어토믹 오퍼레이션을 포함하고 있지 않은 척 하시는거죠??? ■

#### Answer:

해당 `atomic_read()` 기능은 실제로는 어토믹한 머신 인스트럭션을 실행하지 않고, 그저 `atomic_t`로부터의 평범한 로드를 수행합니다. 이 기능의 목적은 컴파일러의 태입 검사를 쉽게 해주려는 것입니다. 리눅스 커널이 8비트 CPU에서 수행된다면, 16 비트 포인터를 저장하는데에 일부 8-bit 시스템에서의 8비트 액세스 두번이 행해지는 “store tearing” 을 막을 필요도 있을

겁니다. 하지만 감사하게도, 누구도 리눅스를 8 비트 시스템에서 사용하고 있는 것 같지는 않습니다. □

#### Quick Quiz 9.61:

좋아요, 우리가  $N$  쓰레드들을 가지고 있다면 우리는  $2N$  10 밀리세컨드의 기다리는 호출 (`flip_counter_and_wait()` 당 한 세트) 을 할 수 있을텐데, 우리가 각 쓰레드를 위해 오직 한번 기다린다고 가정해도 그렇습니다. ■

#### Answer:

기다리는 것은 오로지 해당 쓰레드가 여전히 앞에서 시작된 RCU read-side 크리티컬 섹션 안에 있을 때 뿐이라는 점을, 그리고 하나의 쓰레드를 기다리는 것은 모든 다른 쓰레드들에게 여전히 수행중일 수도 있는 모든 앞서 시작한 RCU read-side 크리티컬 섹션들을 완료할 기회를 준다는 점을 기억하세요. 따라서 우리가  $2N$  간격을 기다리게 되는 경우는 모든 앞의 쓰레드들에의 모든 기다림에도 불구하고 직전의 쓰레드가 여전히 앞서 시작된 RCU read-side 크리티컬 섹션 안에 있을 때 뿐입니다. 짧게 말해서, 이 구현은 불필요하게 기다리지는 않을 겁니다.

하지만, RCU 를 사용하는 코드를 스트레스 테스트하고 있다면, 부정확하게 RCU 로 보호되고 있는 데이터 원소로의 레퍼런스를 RCU read-side 크리티컬 섹션 밖에서도 쥐고 있게 되는 버그를 더 잘 잡기 위해서는 `poll()` 구문을 없애고 싶을 수도 있을 겁니다. □

#### Quick Quiz 9.62:

이 모든 장난감 RCU 구현들은 `rcu_read_lock()` 과 `rcu_read_unlock()` 안에 어토믹 오퍼레이션들을 가지고 있거나 쓰레드의 수에 따라 선형적으로 증가하는 `synchronize_rcu()` 의 오버헤드를 갖습니다. 어떤 환경에서라면 RCU 구현이 이 세개의 기능들이 모두 결정적인 ( $O(1)$ ) 의 오버헤드와 대기시간을 갖는 가벼운 구현을 가질 수 있을까요? ■

#### Answer:

특수한 목적의 RCU 유니프로세서 구현이 이 이상적인 상황을 만들 수 있을 겁니다 [McK09a]. □

#### Quick Quiz 9.63:

짝수만으로도 해당 태스크를 무시해도 좋다고 `synchronize_rcu()` 에 말하기에 충분하다면 Figure 9.60 의 line 10 과 11 은 왜 단순히 `rcu_reader_gp` 에 0을 할당하지 않나요? ■

#### Answer:

0을 (또는 어떤 다른 짝수의 상수를) 할당하는 것은 실제로 동작할 것입니다만 `rcu_gp_ctrl` 의 값을 할당하는 것은 개별자에게 언제 연관된 쓰레드가 마지막으로 RCU read-side 크리티컬 섹션을 끝냈는지와 같은, 디버깅을 위한 가치 있는 도움을 제공할 수 있습니다. □

#### Quick Quiz 9.64:

Figure 9.60 의 line 19 와 31 에서의 메모리 배리어들은 왜 필요한 건가요? line 20 과 30 에서의 락킹이 충분한데 메모리 배리어는 피할 수 있지 않나요? ■

#### Answer:

락킹 기능들은 단지 크리티컬 섹션을 가드하는 것만을 보장하기 때문에 이 메모리 배리어들이 필요합니다. 락킹 도구들은 다른 코드가 크리티컬 섹션 안으로 흘러들어오는 것을 막기 위한 어떤 의무도 가지고 있지 않습니다. 따라서 이런 종류의, 컴파일러에 의해서든 CPU 에 의해서든 행해질 수 있는 코드의 움직임을 방지하기 위해 이 두개의 메모리 배리어들이 필요합니다. □

#### Quick Quiz 9.65:

Section 9.5.5.6 에서 설명한 update-side batching 의 Figure 9.60 에 보인 구현에 적용될 수도 있지 않을까요? ■

#### Answer:

실제로, 약간의 수정과 함께라면 그럴 수 있습니다. 이 작업은 독자의 연습문제로 남겨두겠습니다. □

#### Quick Quiz 9.66:

Figure 9.60 의 line 3-4 에서 읽기 쓰레드들이 preemption 당할 수 있다는 사실은 진짜 문제일까요? 달리 말하자면, 정말 실패를 만들 수 있는 실제의 이벤트들이 존재하나요? 그렇지 않다면, 왜죠? 그렇다면, 그 이벤트들은 어떤 것이고, 그 실패는 어떻게 해결될 수 있을까요? ■

#### Answer:

진짜 문제입니다, 그리고 실패를 이끌어내는 일련의 이벤트들이 존재하며, 이를 해결하기 위한 방법들이 여럿 있습니다. 더 자세한 내용을 위해서는 Section 9.5.5.8 의 끝부분의 Quick Quizz 들을 참고하세요. 이에 대한 토론을 거기에 두는 이유는 (1) 당신에게 생각할 시간을 더 주고, (2) 그 섹션에서 추가되는 중첩 지원은 카운터를 오버플로우 시키는데 걸리는 시간을 훨씬 줄여주기 때문입니다. □

**Quick Quiz 9.67:**

이 복잡한 비트 조정을 하는 대신에 앞의 섹션에서 그랬듯이 별도의 쓰레드별 중첩 수준 변수를 갖지 않는 건가요? ■

**Answer:**

별도의 쓰레드별 변수의 분명한 단순성은 주의를 돌리는 것일 뿐입니다. 이 방법은 조심스럽게 오퍼레이션들을 순서맞추는 데에서 훨씬 큰 복잡도를 만들어내는데, 특히 시그널 핸들러들이 RCU read-side 크리티컬 섹션들을 가질 수 있게 허용되는 경우에서 특히 그렇습니다. 하지만 그냥 제 말에서 멈추지 말고, 코딩을 직접 해보시고 그렇게 해서 뭐가 나오는지 한번 보시기 바랍니다! □

**Quick Quiz 9.68:**

Figure 9.62 에 보여진 알고리즘에서, 어떻게 하면 전역 변수인 `rcu_gp_ctrl` 가 오버플로우 되는데 걸리는 시간을 두배로 늘릴 수 있을까요? ■

**Answer:**

한가지 방법은 line 33 과 34 에서의 비교의 규모를 쓰레드별 `rcu_reader_gp` 변수와 `rcu_gp_ctrl+RCU_GP_CTR_BOTTOM_BIT` 사이의 동일 여부 검사로 바꾸는 게 될겁니다. □

**Quick Quiz 9.69:**

다시, Figure 9.62 에 보여진 알고리즘에서, 카운터 오버플로우는 치명적인가요? 그 이유는 무엇이죠? 만약 치명적이라면, 그걸 고치기 위해 뭘 할 수 있을까요? ■

**Answer:**

실제로 치명적일 수 있습니다. 이를 보기 위해, 다음의 일련의 이벤트들을 생각해 봅시다:

1. Thread 0 가 `rcu_read_lock()` 에 들어와 아직 중첩되지 않은 상태임을 확인하고 글로벌 변수 `rcu_gp_ctrl` 의 값을 가져옵니다. Thread 0 는 그리고나서 (자신의 쓰레드별 변수 `rcu_reader_gp` 에 값을 저장하기 전에) 상당히 긴 시간동안 `preemption` 당합니다.
2. 다른 쓰레드들이 반복적으로 `synchronize_rcu()` 를 호출해서 `rcu_gp_ctrl` 의 새로운 값이 Thread 0 가 가져왔을 때의 값보다 `RCU_GP_CTR_BOTTOM_BIT` 적은 값이 됩니다.

3. Thread 0 는 이제 다시 수행을 시작하고, 자신의 쓰레드별 변수인 `rcu_reader_gp` 에 값을 저장합니다. 이 값은 전역변수인 `rcu_gp_ctrl` 의 현재 값보다 `RCU_GP_CTR_BOTTOM_BIT + 1` 만큼 큽니다.

4. Thread 0 가 RCU 로 보호되는 데이터 원소 A 로의 레퍼런스를 얻습니다.

5. Thread 1 이 이제 thread 0 가 방금 레퍼런스를 얻어간 원소 A 를 제거합니다.

6. Thread 1 이 `synchronize_rcu()` 를 호출해서 글로벌 변수 `rcu_gp_ctrl` 의 값을 `RCU_GP_CTR_BOTTOM_BIT` 만큼 증가시킵니다. 그리고는 모든 쓰레드별 `rcu_reader_gp` 변수의 값을 검사하지만, thread 0 의 값은 (부정확하게도) 자신이 thread 1 의 `synchronize_rcu()` 호출 뒤에 시작되었다고 알려서 thread 1 은 thread 0 가 RCU read-side 크리티컬 섹션을 완료하기를 기다리지 않게 됩니다.

7. Thread 1 은 thread 0 가 여전히 레퍼런스를 가지고 있는 데이터 원소 A 를 메모리 해제시켜버리게 됩니다.

이 시나리오는 Section 9.5.5.7 에서 보인 구현에서도 역시 일어날 수 있음에 주의하세요.

이 문제를 고치는 한가지 방법은 64-bit 카운터를 사용해서 오버플로우에 필요한 시간이 컴퓨터 시스템의 일반적인 수행시간을 넘어서도록 하는 것입니다. x86 CPU 계열의 최신 CPU 들은 64-bit 카운터들을 `cmpxchg64b` 인스트럭션을 통해 어토믹하게 조정할 수 있게 함을 알아두세요.

또 다른 방법은 비슷한 효과를 얻기 위해 grace period 가 일어나도록 허용되는 비율에 제한을 두는 것입니다. 예를 들어, `synchronize_rcu()` 는 자신이 호출된 마지막 시간을 기록해 두고, 그 뒤의 모든 수행은 이 시간을 체크하고 원하는 간격을 유지하는데 필요한 만큼 블록될 수 있을 겁니다. 예를 들어, 카운터의 아랫쪽 네 개의 비트들이 중첩을 위해 전용화 되어 있다면, 그리고 grace period 는 초당 열번까지 일어나는 것이 허용되어 있다면, 이 카운터가 오버플로우 되는데에는 300일 이상이 걸릴 겁니다. 하지만, 이 방법은 이 시스템이 CPU 에 성능이 제한되는 높은 우선순위의 리얼타임 쓰레드를 300일 이상 돌리게 될 가능성 있는 경우에는 도움이 되지 않습니다. (아마도 희박한 가능성 있지만 먼저 고려해 보는게 최선입니다.)

세번째 방법은 이 경우에는 시스템에서 리얼타임 쓰레드를 사용할 수 없도록 관리하는 것입니다. 이 경우,

preemption 당한 프로세스는 우선순위를 높여갈 것이고, 따라서 카운터가 오버플로우 날 기회를 얻기 전까지의 수행을 길게 할 것입니다. 물론, 이 전략은 리얼 타임 어플리케이션들에는 별로 도움이 되지 않습니다.

마지막 방법은 `rcu_read_lock()` 이 전역 변수 `rcu_gp_ctrl` 의 값을 자신의 쓰레드별 변수 `rcu_reader_gp` 마운터에 저장한 후에 다시 검사해서 전역 변수 `rcu_gp_ctrl` 의 새로운 값이 적절하지 않다면 다시 일을 시도하는 것입니다. 이 방법은 동작하지만, `rcu_read_lock()` 에 예측 불가한 실행 시간을 가져오게 됩니다. 달리 말하면, 당신의 어플리케이션이 카운터가 오버플로우 나기에 충분한 시간만큼 preemption 당하면, 당신은 예측 가능한 실행 시간을 기대할 수 없을 겁니다!

□

#### Quick Quiz 9.70:

Figure 9.64 의 line 14 에 보인 추가적인 메모리 배리어는 `rcu_quiescent_state` 의 오버헤드를 많이 늘리지 않을까요? ■

#### Answer:

실제로 그렇습니다! 따라서 이 RCU 구현을 사용하는 어플리케이션은 `rcu_quiescent_state` 를 아껴서 사용하고, 대부분의 경우에는 그대신 `rcu_read_lock()` 과 `rcu_read_unlock()` 을 사용해야 합니다.

하지만, 이 메모리 배리어는 호출자에 의해 실행될 뒤따르는 RCU read-side 크리티컬 섹션 전에 다른 쓰레드들이 line 12-13 의 저장 결과들을 볼 수 있도록 하기 위해 반드시 필요합니다. □

#### Quick Quiz 9.71:

Figure 9.64 의 line 19 와 22 의 메모리 배리어들은 왜 필요한 건가요? ■

#### Answer:

Line 19 의 메모리 배리어는 `rcu_thread_offline()` 에 앞서는 어떤 RCU read-side 크리티컬 섹션들도 컴파일러나 CPU 에 의해 line 20-21 의 값 할당 뒤로 재배치 되지 않게 합니다. Line 22 에서의 메모리 배리어는 엄밀하게 말하면 불필요한데, `rcu_thread_offline()` 뒤에 RCU read-side 크리티컬 섹션들을 두는 것은 금지된 행위이기 때문입니다. □

#### Quick Quiz 9.72:

분명히 해두겠는데, 2008 년의 Power 시스템들의 클락

주파수는 상당히 높았지만, 5GHz 클락 주파수도 루프가 50 피코세컨드만에 실행되게 하는데에는 부족해요! 무슨 일이 벌어진 거죠? ■

#### Answer:

측정을 하는 루프는 한쌍의 텅빈 함수들만을 가지고 있으므로, 컴파일러는 이것을 최적화해서 없애버립니다. 이 측정 루프는 매번의 `rcu_quiescent_state()` 호출마다 1,000 번 넘어가므로, 이 측정은 한번의 `rcu_quiescent_state()` 호출마다 대략 천번의 오버헤드를 가진 걸로 치는 셈입니다. □

#### Quick Quiz 9.73:

코드가 라이브러리에 있다는 사실이 왜 Figure 9.64 와 9.65 에 보여진 RCU 구현의 사용에 어려움을 가져올 수 있는 건가요? ■

#### Answer:

라이브러리 함수는 호출자에 대한 제어가 전혀 존재치 않고 따라서 호출자가 `rcu_quiescent_state()` 를 주기적으로 실행할 것을 강제하지 못합니다. 다른 편으로는, 주어진 RCU 로 보호되는 데이터 구조체에 많은 레퍼런스를 가지고 있을 수도 있는 라이브러리 함수는 `rcu_thrad_online()` 을 매 원소마다, `rcu_quiescent_state()` 를 주기적으로, 그리고 `rcu_thread_offline()` 을 종료될 때에 호출할 수도 있을 겁니다. □

#### Quick Quiz 9.74:

하지만 락을 `synchronize_rcu()` 전후에 걸쳐 잡고, 같은 락을 RCU read-side 크리티컬 섹션에서 잡으면 어떻게 되나요? 이건 데드락이 되어야 할텐데, 하지만 어떻게 어떤 코드도 만들지 않는 기능이 데드락 사이클에 참여될 수가 있죠? ■

#### Answer:

RCU read-side 크리티컬 섹션은 둘러싸는 `rcu_read_lock()` 과 `rcu_read_unlock()` 너머로 확장되어서 앞과 뒤의 `rcu_quiescent_state()` 에 닿음을 알아두시기 바랍니다. 이 `rcu_quiescent_state` 는 `rcu_read_lock()` 을 곧바로 뒤따르는 `rcu_read_unlock()` 으로 생각될 수 있습니다.

비록 그렇다 해도, 실제 데드락 자신은 RCU read-side 크리티컬 섹션 내에서와 `synchronize_rcu()` 에서의 락 획득에 연구되지, `rcu_quiescent_state()` 와 연루되지는 않을 겁니다. □

**Quick Quiz 9.75:**

Grace period 가 RCU read-side 크리티컬 섹션들로 통제된다면, RCU로 보호되는 데이터 구조체는 어떻게 RCU read-side 크리티컬 섹션 내에서 업데이트 될 수 있을까요? ■

**Answer:**

이 상황이 `call_rcu()` 와 같은 비동기적 grace-period 기능들의 존재 이유 중 하나입니다. 이 기능은 RCU read-side 크리티컬 섹션 내에서 실행될 수도 있고, 이 특정 RCU 콜백은 하나의 grace period 가 종료된 이후에 뒤늦게 실행될 것입니다.

RCU read-side 크리티컬 섹션 내에서 RCU 업데이트를 할 수 있는 능력은 상당히 편리할 수 있고, (허구의) reader-writer 락킹에서의 무조건적인 read-to-write 업그레이드로 비유될 수 있습니다. □

**Quick Quiz 9.76:**

Figure 5.9 (`count_end.c`) 에 보인 통계적 카운터의 구현은 `read_count()` 안에서 합계를 구하는 것을 보호하기 위해 글로벌 락을 사용했는데 이는 부족한 성능과 음의 확장성을 일으켰습니다. `read_count()` 가 훌륭한 성능과 좋은 확장성을 제공할 수 있게 하기 위해 RCU 를 어떻게 적용해 볼 수 있을까요. (`read_count()` 의 확장성은 모든 쓰레드의 카운터들을 스캔해야 한다는 필요성으로 인해 제한되어진다는 점을 명심하세요.) ■

**Answer:**

힌트: 글로벌 변수 `finalcount` 와 배열 `counterp[]` 를 하나의 RCU 로 보호되는 구조체 안에 넣으세요. 초기화 때, 이 구조체는 할당되고 모두 0과 NULL 로 설정될 겁니다.

`inc_count()` 함수는 바뀔 필요가 없을 겁니다.

`read_count()` 함수는 `final_mutex` 를 잡는 대신에 `rcu_read_lock()` 를 사용할 것이고, 현재 구조체로의 레퍼런스를 얻어오는데에 `rcu_dereference()` 를 사용해야 할 겁니다.

`count_register_thread()` 함수는 이 새로 생성된 쓰레드와 연관된 배열 원소를 그 쓰레드의 쓰레드 별 `counter` 변수로의 레퍼런스로 설정할 겁니다.

`count_unregister_thread()` 함수는 새로운 구조체를 할당받고, `final_mutex` 를 잡은 후, 기존의 구조체를 새로운 것으로 복사하고, 나가는 쓰레드의 `counter` 변수를 전체 값에 더하고, 이 `counter` 변수로의 포인터를 NULL 로 만든 후, 이 새로운 구조체를 과거의 것의 자리에 설치하기 위해 `rcu_assign_pointer()` 를 사용한 후, `final_mutex` 를 풀고,

grace period 를 기다린 후, 마지막으로 기존의 구조체를 메모리 해제시켜야 할 것입니다.

이게 정말 동작할까요? 그 이유는 무엇이죠?

더 자세한 내용을 위해서는 page 243 의 Section 13.3.1 를 참고하세요. □

**Quick Quiz 9.77:**

Section 5.5 는 디바이스들을 제거하기 위해 I/O 액세스들을 카운트하는 일을 처리하는 한쌍의 코드 조각들을 보였습니다. 이 코드 조각들은 reader-writer 락을 잡아야 하는 이유로 (I/O 를 시작하는) 빠른 수행 경로의 높은 오버헤드 문제를 겪었습니다. 여기에 훌륭한 성능과 확장성을 가져오기 위해 RCU 를 어떻게 사용할 수 있을까요? (I/O 액세스를 하는 일반적인 경우의 첫번째 코드 조각의 성능이 디바이스 제거 코드 조각의 것보다 훨씬 더 중요함을 명심하세요.) ■

**Answer:**

힌트: 이 reader-writer 락의 read 권한 획득을 RCU read-side 크리티컬 섹션들로 바꾸고, device 제거 코드를 이에 맞게 조정하세요. 이 문제에 대한 하나의 해결책을 위해선 Page 244 의 Section 13.3.2 를 참고하세요. □

## D.10 Data Structures

**Quick Quiz 10.1:**

하지만 많은 종류의 해시 테이블들이 존재하고, 여기 설명된 체인 사용 (chained) 해시 테이블은 그 중 하나의 종류일 뿐입니다. 왜 체인 사용 해시 테이블에 집중하는 걸까요? ■

**Answer:**

체인 사용 해시 테이블들은 완전히 파티셔닝 적용 가능하고, 따라서 동시적 사용에 잘 맞습니다. 다른 완전히 파티셔닝 적용 가능한 해시 테이블들도 존재하는데, 예를 들면 split-ordered list [SS06] 가 있습니다만, 그런 것들은 훨씬 더 복잡합니다. 따라서 우리는 체인 사용 해시 테이블부터 시작하겠습니다. □

**Quick Quiz 10.2:**

하지만 Figure 10.4 의 line 15-18 에서의 두번의 비교는 키가 unsigned long 에 들어맞는 경우라면 비효율적이지 않나요? ■

**Answer:**

실제로 그렇습니다! 하지만, 해시 테이블들은 상당히 자주 키에 unsigned long 에 들어맞아야 할 이유가 없는

문자열과 같은 정보를 저장하기도 합니다. 해시 테이블 구현을 키가 항상 `unsigned long`에 들어맞는 경우에 맞춰 간소화 시키는 것은 독자 여러분의 연습으로 두겠습니다. □

#### Quick Quiz 10.3:

단순히 `bucket` 들의 수를 늘리는 대신에 이미 있는 `bucket` 들을 캐시에 정렬 시키는게 더 낫지 않을까요? ■

#### Answer:

이에 대한 답은 상당히 많은 것들에 의존적입니다. 만약 해시 테이블이 `bucket` 마다 많은 수의 원소를 가지고 있었다면, `bucket` 들의 수를 늘리는게 분명 나을 겁니다. 한편으로는, 만약 해시 테이블에 가해지는 로드가 적었다면, 이에 대한 답은 하드웨어, 해시 함수의 효율성, 그리고 워크로드에 의존적일 겁니다. 관심있는 독자들은 실험을 해보시기 바랍니다. □

#### Quick Quiz 10.4:

Schrödinger의 동물원 어플리케이션의 소켓을 넘어가면서 보이는 음의 확장성을 가지고 생각해보면, 어플리케이션의 복사본을 여럿 만들어서 각각의 복사본이 전체 동물의 부분집합만을 가지고 하나의 소켓 위에서만 각자 돌도록 하는 건 어떨까요? ■

#### Answer:

그렇게 해볼 수 있습니다! 사실, 이 아이디어를 커다란 클러스터 시스템으로 확장할 수도 있는데, 각 어플리케이션 복사본을 클러스터의 각 노드에 수행시키는 형식으로 말입니다. 이 방법은 “sharding”이라 불리며, 실제로 커다란 웹 기반의 상점들에서 상당히 많이 사용되는 방법입니다 [DHJ<sup>+07</sup>].

하지만, 멀티소켓 시스템에서 소켓별로 분할을 하려 한다면, 별개의 더 작고 짧은 단일 소켓 시스템들을 사서 각각의 데이터베이스 족각을 그 시스템들 각각에서 수행시키는게 어떻겠어요? □

#### Quick Quiz 10.5:

하지만 해시 테이블의 원소가 검색과 동시에 삭제될 수가 있다면, 그 말은 검색 기능은 검색된 직후에 삭제된 원소로의 레퍼런스를 리턴할 수도 있다는 의미 아닌가요? ■

#### Answer:

네, 그럴 수 있습니다! 이게 왜 `hashtab_lookup()`이 RCU read-side 크리티컬 섹션 안에서 호출되어야만 하는지에 대한 이유이고, 왜 `hashtab_add()` 와

`hashtab_del()`이 또한 RCU 를 신경쓰는 리스트 조작 기능들을 사용해야 하는가에 대한 이유입니다. 마지막으로, 이게 바로 `hashtab_del()` 가 삭제한 원소를 메모리에서 해제시키기 전에 (ex: `synchronize_rcu()` 를 호출해서) grace period 를 기다려야 하는지에 대한 이유입니다. □

#### Quick Quiz 10.6:

8개 CPU에서 60 CPU 상황을 쓰레드 수를 늘리는 것으로 시뮬레이션 해보는건 상당히 위험함이 Section 10.2.3에서 드러났었습니다. 하지만 60 CPU를 가지고 더 많은 CPU 상황을 시뮬레이션 해보는건 왜 안전할 수 있을까요? ■

#### Answer:

그건 안전하지 않고, 유용한 방법은 그런 프로그램은 더 큰 시스템에서 돌리는 것입니다. 그렇다고는 하나, 다른 테스트는 RCU read-side 기능들은 1024 쓰레드까지도 일관된 성능과 확장성을 제공하는 것을 보였습니다. □

#### Quick Quiz 10.7:

Figure 10.25의 코드는 해시 값을 두번 계산하네요! 왜 이렇게 비효율적이죠? ■

#### Answer:

기존의 해시 테이블과 새로운 해시 테이블은 전혀 다른 해시 함수를 사용할 수도 있고, 따라서 기존의 테이블을 위해 계산된 해시 값을 새로운 테이블에서는 적절치 않을 수 있기 때문입니다. □

#### Quick Quiz 10.8:

Figure 10.25의 코드는 선택된 `bucket`에서 진행중일 수도 있는 크기 재조정 프로세스로부터의 보호는 어떻게 하나요? ■

#### Answer:

그런 보호는 전혀 이루어지지 않고 있습니다. 그건 뒤에서 설명될 업데이트 쪽 동시성 제어 함수에서 할 일입니다. □

#### Quick Quiz 10.9:

Figures 10.25와 10.26의 코드는 업데이트를 위해 해시 값을 계산하고 `bucket` 선택 로직을 두번 수행하네요! 왜 이렇게 비효율적인거죠? ■

#### Answer:

이 방법은 `hashtorture.h` 테스트 도구가 재사용될

수 있게 합니다. 그렇다고는 하지만, 제품 품질의 크기 재조정 가능한 해시 테이블은 이런 두번의 계산이 없도록 최적화 되어야 할겁니다. 그런 최적화를 하는건 독자 여러분의 몫으로 남겨둡니다. □

#### Quick Quiz 10.10:

크기 재조정 작업이 이루어지는 사이에 한 쓰레드가 새로운 해시 테이블에 원소를 넣는다고 생각해 봅시다. 뒤따르는 크기 재조정 작업이 이 삽입 작업 전에 완료됨으로 인해 이 삽입 작업이 없던 것처럼 되어버리는 문제는 어떻게 방지되고 있나요? ■

#### Answer:

두번째 크기 재조정 작업은 해당 bucket에서 삽입 작업이 이루어지고 있는 장소로 움직일 수 없을텐데, 삽입 작업이 새로운 해시 테이블(이 예에서의 세개의 해시 테이블 중 두번째)의 bucket 중 하나의 락을 잡고 있기 때문입니다. 더 나아가서, 이 삽입 작업은 RCU read-side 크리티컬 섹션 안에 위치하고 있습니다. `hashtab_resize()` 함수에서 봤듯이, 이 말은 첫번째 크기 재조정 작업이 삽입의 read-side 크리티컬 섹션이 완료되기를 `synchronize_rcu()`를 이용해 기다리고 있을 것을 의미합니다. □

#### Quick Quiz 10.11:

Figure 10.27의 `hashtab_lookup()` 함수에서, 코드는 탐색될 원소가 이미 동시에 크기 재조정 작업에 의해 분산되었다면 새로운 해시 테이블에 있는 올바른 bucket을 찾아옵니다. 이건 RCU로 보호되는 탐색에서는 좀 낭비가 있는 것 같은데요. 이 경우에는 왜 그냥 기존 해시 테이블에서 작업을 끝내지 않는 거죠? ■

#### Answer:

크기 재조정 작업이 시작되었고 기존 테이블의 bucket들 중 절반만 새로운 테이블로 분산했다고 생각해 보세요. 더 나아가서 한 쓰레드가 이미 분산된 bucket 안에 원소를 하나 넣었고, 이 쓰레드가 이제 방금 새로 추가한 원소를 탐색한다고 생각해 봅시다. 탐색이 무조건적으로 기존 해시 테이블을 탐색한다고 하면, 이 쓰레드는 자신이 집어넣은 원소를 찾는데 실패할텐데, 이는 저한테는 분명한 버그처럼 들리는군요! □

#### Quick Quiz 10.12:

Figure 10.27의 `hashtab_del()` 함수는 원소를 항상 기존 해시 테이블에서 제거하지는 않는데요. 이 말은 읽기 쓰레드들이 이 새로 제거된 원소를 해제된 후에도 볼 수 있다는 의미 아닌가요? ■

#### Answer:

아닙니다. `hashtab_del()` 함수는 이제 제거된 원소를 담고 있는 bucket에 대해 크기 재조정 작업이 이미 완료되었을 때에만 기존 해시 테이블에서 제거합니다. 하지만 이는 새로운 `hashtab_lookup()` 오퍼레이션은 해당 원소를 탐색할 때 새로운 해시 테이블을 사용할 것을 의미합니다. 따라서, `hashtab_del()` 보다 먼저 시작된 `hashtab_lookup()` 오퍼레이션들이 이번에 제거된 원소를 만날 수 있을 겁니다. 이는 `hashtab_del()`는 이 불편한 `hashtab_lookup()`을 막기 위해 하나의 RCU grace period 만을 기다리면 된다는 것을 의미합니다. □

#### Quick Quiz 10.13:

Figure 10.27의 `hashtab_resize()` 함수에서, line 29에서의 `->ht_new`로의 업데이트가 line 36에서의 `->ht_resize_cur`로의 업데이트 전에 일어난 것으로 `hashtab_lookup()`, `hashtab_add()`, 그리고 `hashtab_del()`의 관점에 보일 것을 무엇이 보장하죠? ■

#### Answer:

Figure 10.27의 line 30에서의 `synchronize_rcu()`는 전부터 존재한 RCU 읽기 쓰레드들이 line 29에서 새로운 해시 테이블로의 레퍼런스를 설치한 시점과 line 36에서 `->ht_resize_cur`를 업데이트한 시점 사이에서 완료되었을 것을 보장합니다. 이 말은 `->ht_resize_cur`의 음이 아닌 값을 본 모든 읽기 쓰레드들은 `->ht_new` 할당 전에 시작되었을 수 없고, 따라서 새로운 해시 테이블로의 레퍼런스를 볼 수 있어야 합니다. □

#### Quick Quiz 10.14:

`hashtorture.h`의 코드는 `hashtab_lock_mode()`가 `ht_get_bucket()`의 기능을 포섭하도록 수정될 수 없나요? ■

#### Answer:

그럴 수도 있을테고, 그렇게 하는게 이 챕터에 선보여진 bucket 별 락킹을 사용하는 해시 테이블에 이득을 가져다 줄 수 있을 겁니다. 이런 변경을 만드는 건 독자 여러분의 몫으로 두겠습니다. □

#### Quick Quiz 10.15:

이런 특수화는 정말로 얼마나 성능을 구하나요? 이게 정말 가치가 있나요? ■

**Answer:**

첫번째 질문에 대한 답은 독자의 뜻으로 남겨져 있습니다. 크기 재조정 가능한 해시 테이블을 특수화 시켜보고 그 결과로 성능이 얼마나 개선되는지 살펴보세요. 두번째 질문은 일반적으로는 답변될 수가 없습니다만, 대신 특수한 사용 예에 맞춰서 답변될 수 있을 겁니다. 일부 사용 케이스는 성능과 확장성에 극단적으로 민감하고 다른 것들은 그보다 덜할 수 있습니다. □

## D.11 Validation

**Quick Quiz 11.1:**

When in computing is the willingness to follow a fragmentary plan critically important? ■

**Answer:**

There are any number of situations, but perhaps the most important situation is when no one has ever created anything resembling the program to be developed. In this case, the only way to create a credible plan is to implement the program, create the plan, and implement it a second time. But whoever implements the program for the first time has no choice but to follow a fragmentary plan because any detailed plan created in ignorance cannot survive first contact with the real world.

And perhaps this is one reason why evolution has favored insanely optimistic human beings who are happy to follow fragmentary plans! □

**Quick Quiz 11.2:**

Suppose that you are writing a script that processes the output of the `time` command, which looks as follows:

```
real      0m0.132s
user      0m0.040s
sys       0m0.008s
```

The script is required to check its input for errors, and to give appropriate diagnostics if fed erroneous `time` output. What test inputs should you provide to this program to test it for use with `time` output generated by single-threaded programs? ■

**Answer:**

1. Do you have a test case in which all the time is consumed in user mode by a CPU-bound program?

2. Do you have a test case in which all the time is consumed in system mode by a CPU-bound program?
3. Do you have a test case in which all three times are zero?
4. Do you have a test case in which the “user” and “sys” times sum to more than the “real” time? (This would of course be completely legitimate in a multithreaded program.)
5. Do you have a set of tests cases in which one of the times uses more than one second?
6. Do you have a set of tests cases in which one of the times uses more than ten second?
7. Do you have a set of test cases in which one of the times has non-zero minutes? (For example, “15m36.342s”.)
8. Do you have a set of test cases in which one of the times has a seconds value of greater than 60?
9. Do you have a set of test cases in which one of the times overflows 32 bits of milliseconds? 64 bits of milliseconds?
10. Do you have a set of test cases in which one of the times is negative?
11. Do you have a set of test cases in which one of the times has a positive minutes value but a negative seconds value?
12. Do you have a set of test cases in which one of the times omits the “m” or the “s”?
13. Do you have a set of test cases in which one of the times is non-numeric? (For example, “Go Fish”.)
14. Do you have a set of test cases in which one of the lines is omitted? (For example, where there is a “real” value and a “sys” value, but no “user” value.)
15. Do you have a set of test cases where one of the lines is duplicated? Or duplicated, but with a different time value for the duplicate?
16. Do you have a set of test cases where a given line has more than one time value? (For example, “real 0m0.132s 0m0.008s”.)
17. Do you have a set of test cases containing random characters?

18. In all test cases involving invalid input, did you generate all permutations?
19. For each test case, do you have an expected outcome for that test?

If you did not generate test data for a substantial number of the above cases, you will need to cultivate a more destructive attitude in order to have a chance of generating high-quality tests.

Of course, one way to economize on destructiveness is to generate the tests with the to-be-tested source code at hand, which is called white-box testing (as opposed to black-box testing). However, this is no panacea: You will find that it is all too easy to find your thinking limited by what the program can handle, thus failing to generate truly destructive inputs. □

#### Quick Quiz 11.3:

You are asking me to do all this validation BS before I even start coding??? That sounds like a great way to never get started!!! ■

#### Answer:

If it is your project, for example, a hobby, do what you like. Any time you waste will be your own, and you have no one else to answer to for it. And there is a good chance that the time will not be completely wasted. For example, if you are embarking on a first-of-a-kind project, the requirements are in some sense unknowable anyway. In this case, the best approach might be to quickly prototype a number of rough solutions, try them out, and see what works best.

On the other hand, if you are being paid to produce a system that is broadly similar to existing systems, you owe it to your users, your employer, and your future self to validate early and often. □

#### Quick Quiz 11.4:

How can you implement `WARN_ON_ONCE()`? ■

#### Answer:

If you don't mind having a `WARN_ON_ONCE()` that will sometimes warn twice or three times, simply maintain a static variable that is initialized to zero. If the condition triggers, check the static variable, and if it is non-zero, return. Otherwise, set it to one, print the message, and return.

If you really need the message to never appear more than once, perhaps because it is huge, you can use an

atomic exchange operation in place of "set it to one" above. Print the message only if the atomic exchange operation returns zero. □

#### Quick Quiz 11.5:

Why would anyone bother copying existing code in pen on paper??? Doesn't that just increase the probability of transcription errors? ■

#### Answer:

If you are worried about transcription errors, please allow me to be the first to introduce you to a really cool tool named `diff`. In addition, carrying out the copying can be quite valuable:

1. If you are copying a lot of code, you are probably failing to take advantage of an opportunity for abstraction. The act of copying code can provide great motivation for abstraction.
2. Copying the code gives you an opportunity to think about whether the code really works in its new setting. Is there some non-obvious constraint, such as the need to disable interrupts or to hold some lock?
3. Copying the code also gives you time to consider whether there is some better way to get the job done.

So, yes, copy the code! □

#### Quick Quiz 11.6:

This procedure is ridiculously over-engineered! How can you expect to get a reasonable amount of software written doing it this way??? ■

#### Answer:

Indeed, repeatedly copying code by hand is laborious and slow. However, when combined with heavy-duty stress testing and proofs of correctness, this approach is also extremely effective for complex parallel code where ultimate performance and reliability are required and where debugging is difficult. The Linux-kernel RCU implementation is a case in point.

On the other hand, if you are writing a simple single-threaded shell script to manipulate some data, then you would be best-served by a different methodology. For example, you might enter each command one at a time into an interactive shell with a test data set to make sure that it did what you wanted, then copy-and-paste the successful

commands into your script. Finally, test the script as a whole.

If you have a friend or colleague who is willing to help out, pair programming can work very well, as can any number of formal design- and code-review processes.

And if you are writing code as a hobby, then do whatever you like.

In short, different types of software need different development methodologies. □

### Quick Quiz 11.7:

Suppose that you had a very large number of systems at your disposal. For example, at current cloud prices, you can purchase a huge amount of CPU time at a reasonably low cost. Why not use this approach to get close enough to certainty for all practical purposes? ■

#### Answer:

This approach might well be a valuable addition to your validation arsenal. But it does have a few limitations:

1. Some bugs have extremely low probabilities of occurrence, but nevertheless need to be fixed. For example, suppose that the Linux kernel's RCU implementation had a bug that is triggered only once per century of machine time on average. A century of CPU time is hugely expensive even on the cheapest cloud platforms, but we could expect this bug to result in more than 2,000 failures per day on the more than 100 million Linux instances in the world as of 2011.
2. The bug might well have zero probability of occurrence on your test setup, which means that you won't see it no matter how much machine time you burn testing it.

Of course, if your code is small enough, formal validation may be helpful, as discussed in Section 12. But beware: formal validation of your code will not find errors in your assumptions, misunderstanding of the requirements, misunderstanding of the software or hardware primitives you use, or errors that you did not think to construct a proof for. □

### Quick Quiz 11.8:

Say what??? When I plug the earlier example of five tests each with a 10% failure rate into the formula, I get 59,050% and that just doesn't make sense!!! ■

#### Answer:

You are right, that makes no sense at all.

Remember that a probability is a number between zero and one, so that you need to divide a percentage by 100 to get a probability. So 10% is a probability of 0.1, which gets a probability of 0.4095, which rounds to 41%, which quite sensibly matches the earlier result. □

### Quick Quiz 11.9:

In Equation 11.6, are the logarithms base-10, base-2, or base- $e$ ? ■

#### Answer:

It does not matter. You will get the same answer no matter what base of logarithms you use because the result is a pure ratio of logarithms. The only constraint is that you use the same base for both the numerator and the denominator. □

### Quick Quiz 11.10:

Suppose that a bug causes a test failure three times per hour on average. How long must the test run error-free to provide 99.9% confidence that the fix significantly reduced the probability of failure? ■

#### Answer:

We set  $n$  to 3 and  $P$  to 99.9 in Equation 11.11, resulting in:

$$T = -\frac{1}{3} \log \frac{100 - 99.9}{100} = 2.3 \quad (\text{D.9})$$

If the test runs without failure for 2.3 hours, we can be 99.9% certain that the fix reduced the probability of failure. □

### Quick Quiz 11.11:

Doing the summation of all the factorials and exponentials is a real pain. Isn't there an easier way? ■

#### Answer:

One approach is to use the open-source symbolic manipulation program named "maxima". Once you have installed this program, which is a part of many Debian-based Linux distributions, you can run it and give the `load(distrib);` command followed by any number of `bfloor(cdf_poisson(m, l));` commands, where the  $m$  is replaced by the desired value of  $m$  and the  $l$  is replaced by the desired value of  $\lambda$ .

In particular, the `bfloat_cdf_poisson(2, 24);` command results in `1.181617112359357b-8`, which matches the value given by Equation 11.13.

Alternatively, you can use the rough-and-ready method described in Section 11.6.2. □

### Quick Quiz 11.12:

But wait!!! Given that there has to be *some* number of failures (including the possibility of zero failures), shouldn't the summation shown in Equation 11.13 approach the value 1 as  $m$  goes to infinity? ■

#### Answer:

Indeed it should. And it does.

To see this, note that  $e^{-\lambda}$  does not depend on  $i$ , which means that it can be pulled out of the summation as follows:

$$e^{-\lambda} \sum_{i=0}^{\infty} \frac{\lambda^i}{i!} \quad (\text{D.10})$$

The remaining summation is exactly the Taylor series for  $e^\lambda$ , yielding:

$$e^{-\lambda} e^\lambda \quad (\text{D.11})$$

The two exponentials are reciprocals, and therefore cancel, resulting in exactly 1, as required. □

### Quick Quiz 11.13:

How is this approach supposed to help if the corruption affected some unrelated pointer, which then caused the corruption??? ■

#### Answer:

Indeed, that can happen. Many CPUs have hardware-debugging facilities that can help you locate that unrelated pointer. Furthermore, if you have a core dump, you can search the core dump for pointers referencing the corrupted region of memory. You can also look at the data layout of the corruption, and check pointers whose type matches that layout.

You can also step back and test the modules making up your program more intensively, which will likely confine the corruption to the module responsible for it. If this makes the corruption vanish, consider adding additional argument checking to the functions exported from each module.

Nevertheless, this is a hard problem, which is why I used the words “a bit of a dark art”. □

### Quick Quiz 11.14:

But I did the bisection, and ended up with a huge commit. What do I do now? ■

#### Answer:

A huge commit? Shame on you! This is but one reason why you are supposed to keep the commits small.

And that is your answer: Break up the commit into bite-sized pieces and bisect the pieces. In my experience, the act of breaking up the commit is often sufficient to make the bug painfully obvious. □

### Quick Quiz 11.15:

Why don't existing conditional-locking primitives provide this spurious-failure functionality? ■

#### Answer:

There are locking algorithms that depend on conditional-locking primitives telling them the truth. For example, if conditional-lock failure signals that some other thread is already working on a given job, spurious failure might cause that job to never get done, possibly resulting in a hang. □

### Quick Quiz 11.16:

That is ridiculous!!! After all, isn't getting the correct answer later than one would like better than getting an incorrect answer??? ■

#### Answer:

This question fails to consider the option of choosing not to compute the answer at all, and in doing so, also fails to consider the costs of computing the answer. For example, consider short-term weather forecasting, for which accurate models exist, but which require large (and expensive) clustered supercomputers, at least if you want to actually run the model faster than the weather.

And in this case, any performance bug that prevents the model from running faster than the actual weather prevents any forecasting. Given that the whole purpose of purchasing the large clustered supercomputer was to forecast weather, if you cannot run the model faster than the weather, you would be better off not running the model at all.

More severe examples may be found in the area of safety-critical real-time computing. □

### Quick Quiz 11.17:

But if you are going to put in all the hard work of parallelizing an application, why not do it right? Why settle for anything less than optimal performance and linear scalability? ■

#### Answer:

Although I do heartily salute your spirit and aspirations, you are forgetting that there may be high costs due to delays in the program's completion. For an extreme example, suppose that a 40% performance shortfall from a single-threaded application is causing one person to die each day. Suppose further that in a day you could hack together a quick and dirty parallel program that ran 50% faster on an eight-CPU system than the sequential version, but that an optimal parallel program would require four months of painstaking design, coding, debugging, and tuning.

It is safe to say that more than 100 people would prefer the quick and dirty version. □

### Quick Quiz 11.18:

But what about other sources of error, for example, due to interactions between caches and memory layout? ■

#### Answer:

Changes in memory layout can indeed result in unrealistic decreases in execution time. For example, suppose that a given microbenchmark almost always overflows the L0 cache's associativity, but with just the right memory layout, it all fits. If this is a real concern, consider running your microbenchmark using huge pages (or within the kernel or on bare metal) in order to completely control the memory layout. □

### Quick Quiz 11.19:

Wouldn't the techniques suggested to isolate the code under test also affect that code's performance, particularly if it is running within a larger application? ■

#### Answer:

Indeed it might, although in most microbenchmarking efforts you would extract the code under test from the enclosing application. Nevertheless, if for some reason you must keep the code under test within the application,

you will very likely need to use the techniques discussed in Section 11.7.6. □

### Quick Quiz 11.20:

This approach is just plain weird! Why not use means and standard deviations, like we were taught in our statistics classes? ■

#### Answer:

Because mean and standard deviation were not designed to do this job. To see this, try applying mean and standard deviation to the following data set, given a 1% relative error in measurement:

49,548.4 49,549.4 49,550.2 49,550.9 49,550.9  
49,551.0 49,551.5 49,552.1 49,899.0 49,899.3  
49,899.7 49,899.8 49,900.1 49,900.4 52,244.9  
53,333.3 53,333.3 53,706.3 53,706.3 54,084.5

The problem is that mean and standard deviation do not rest on any sort of measurement-error assumption, and they will therefore see the difference between the values near 49,500 and those near 49,900 as being statistically significant, when in fact they are well within the bounds of estimated measurement error.

Of course, it is possible to create a script similar to that in Figure 11.7 that uses standard deviation rather than absolute difference to get a similar effect, and this is left as an exercise for the interested reader. Be careful to avoid divide-by-zero errors arising from strings of identical data values! □

### Quick Quiz 11.21:

But what if all the y-values in the trusted group of data are exactly zero? Won't that cause the script to reject any non-zero value? ■

#### Answer:

Indeed it will! But if your performance measurements often produce a value of exactly zero, perhaps you need to take a closer look at your performance-measurement code.

Note that many approaches based on mean and standard deviation will have similar problems with this sort of dataset. □

## D.12 Formal Verification

### Quick Quiz 12.1:

Why is there an unreached statement in locker? After all, isn't this a *full* state-space search? ■

#### Answer:

The locker process is an infinite loop, so control never reaches the end of this process. However, since there are no monotonically increasing variables, Promela is able to model this infinite loop with a small number of states. □

### Quick Quiz 12.2:

What are some Promela code-style issues with this example? ■

#### Answer:

There are several:

1. The declaration of `sum` should be moved to within the `init` block, since it is not used anywhere else.
2. The assertion code should be moved outside of the initialization loop. The initialization loop can then be placed in an atomic block, greatly reducing the state space (by how much?).
3. The atomic block covering the assertion code should be extended to include the initialization of `sum` and `j`, and also to cover the assertion. This also reduces the state space (again, by how much?).

□

### Quick Quiz 12.3:

Is there a more straightforward way to code the do-od statement? ■

#### Answer:

Yes. Replace it with `if- fi` and remove the two `break` statements. □

### Quick Quiz 12.4:

Why are there atomic blocks at lines 12-21 and lines 44-56, when the operations within those atomic blocks have no atomic implementation on any current production microprocessor? ■

#### Answer:

Because those operations are for the benefit of the assertion only. They are not part of the algorithm itself. There

is therefore no harm in marking them atomic, and so marking them greatly reduces the state space that must be searched by the Promela model. □

### Quick Quiz 12.5:

Is the re-summing of the counters on lines 24-27 *really* necessary? ■

#### Answer:

Yes. To see this, delete these lines and run the model.

Alternatively, consider the following sequence of steps:

1. One process is within its RCU read-side critical section, so that the value of `ctr[0]` is zero and the value of `ctr[1]` is two.
2. An updater starts executing, and sees that the sum of the counters is two so that the fastpath cannot be executed. It therefore acquires the lock.
3. A second updater starts executing, and fetches the value of `ctr[0]`, which is zero.
4. The first updater adds one to `ctr[0]`, flips the index (which now becomes zero), then subtracts one from `ctr[1]` (which now becomes one).
5. The second updater fetches the value of `ctr[1]`, which is now one.
6. The second updater now incorrectly concludes that it is safe to proceed on the fastpath, despite the fact that the original reader has not yet completed.

□

### Quick Quiz 12.6:

Given that we have two independent proofs of correctness for the QRCU algorithm described herein, and given that the proof of incorrectness covers what is likely a different algorithm, why is there any room for doubt? ■

#### Answer:

There is always room for doubt. In this case, it is important to keep in mind that the two proofs of correctness preceded the formalization of real-world memory models, raising the possibility that these two proofs are based on incorrect memory-ordering assumptions. Furthermore, since both proofs were constructed by the same person, it is quite possible that they contain a common error. Again, there is always room for doubt. □

**Quick Quiz 12.7:**

Yeah, that's just great! Now, just what am I supposed to do if I don't happen to have a machine with 40GB of main memory??? ■

**Answer:**

Relax, there are a number of lawful answers to this question:

1. Further optimize the model, reducing its memory consumption.
2. Work out a pencil-and-paper proof, perhaps starting with the comments in the code in the Linux kernel.
3. Devise careful torture tests, which, though they cannot prove the code correct, can find hidden bugs.
4. There is some movement towards tools that do model checking on clusters of smaller machines. However, please note that we have not actually used such tools myself, courtesy of some large machines that Paul has occasional access to.
5. Wait for memory sizes of affordable systems to expand to fit your problem.
6. Use one of a number of cloud-computing services to rent a large system for a short time period.

□

**Quick Quiz 12.8:**

Why not simply increment `rcu_update_flag`, and then only increment `dynticks_progress_counter` if the old value of `rcu_update_flag` was zero??? ■

**Answer:**

This fails in presence of NMIs. To see this, suppose an NMI was received just after `rcu_irq_enter()` incremented `rcu_update_flag`, but before it incremented `dynticks_progress_counter`. The instance of `rcu_irq_enter()` invoked by the NMI would see that the original value of `rcu_update_flag` was non-zero, and would therefore refrain from incrementing `dynticks_progress_counter`. This would leave the RCU grace-period machinery no clue that the NMI handler was executing on this CPU, so that any RCU read-side critical sections in the NMI handler would lose their RCU protection.

The possibility of NMI handlers, which, by definition cannot be masked, does complicate this code. □

**Quick Quiz 12.9:**

But if line 7 finds that we are the outermost interrupt, wouldn't we *always* need to increment `dynticks_progress_counter`? ■

**Answer:**

Not if we interrupted a running task! In that case, `dynticks_progress_counter` would have already been incremented by `rcu_exit_nohz()`, and there would be no need to increment it again. □

**Quick Quiz 12.10:**

Can you spot any bugs in any of the code in this section?

■

**Answer:**

Read the next section to see if you were correct. □

**Quick Quiz 12.11:**

Why isn't the memory barrier in `rcu_exit_nohz()` and `rcu_enter_nohz()` modeled in Promela? ■

**Answer:**

Promela assumes sequential consistency, so it is not necessary to model memory barriers. In fact, one must instead explicitly model lack of memory barriers, for example, as shown in Figure 12.13 on page 212. □

**Quick Quiz 12.12:**

Isn't it a bit strange to model `rcu_exit_nohz()` followed by `rcu_enter_nohz()`? Wouldn't it be more natural to instead model entry before exit? ■

**Answer:**

It probably would be more natural, but we will need this particular order for the liveness checks that we will add later. □

**Quick Quiz 12.13:**

Wait a minute! In the Linux kernel, both `dynticks_progress_counter` and `rcu_dyntick_snapshot` are per-CPU variables. So why are they instead being modeled as single global variables? ■

**Answer:**

Because the grace-period code processes each CPU's dynticks\_progress\_counter and rcu\_dyntick\_snapshot variables separately, we can collapse the state onto a single CPU. If the grace-period code were instead to do something special given specific values on specific CPUs, then we would indeed need to model multiple CPUs. But fortunately, we can safely confine ourselves to two CPUs, the one running the grace-period processing and the one entering and leaving dynticks-idle mode. □

**Quick Quiz 12.14:**

Given there are a pair of back-to-back changes to gp\_state on lines 25 and 26, how can we be sure that line 25's changes won't be lost? ■

**Answer:**

Recall that Promela and spin trace out every possible sequence of state changes. Therefore, timing is irrelevant: Promela/spin will be quite happy to jam the entire rest of the model between those two statements unless some state variable specifically prohibits doing so. □

**Quick Quiz 12.15:**

But what would you do if you needed the statements in a single EXECUTE\_MAINLINE() group to execute non-atomically? ■

**Answer:**

The easiest thing to do would be to put each such statement in its own EXECUTE\_MAINLINE() statement. □

**Quick Quiz 12.16:**

But what if the dynticks\_nohz() process had "if" or "do" statements with conditions, where the statement bodies of these constructs needed to execute non-atomically? ■

**Answer:**

One approach, as we will see in a later section, is to use explicit labels and "goto" statements. For example, the construct:

```
if
:: i == 0 -> a = -1;
:: else -> a = -2;
fi;
```

could be modeled as something like:

```
EXECUTE_MAINLINE(stmt1,
  if
  :: i == 0 -> goto stmt1_then;
  :: else -> goto stmt1_else;
  fi)
stmt1_then: skip;
EXECUTE_MAINLINE(stmt1_then1, a = -1; goto stmt1_end)
stmt1_else: skip;
EXECUTE_MAINLINE(stmt1_then1, a = -2)
stmt1_end: skip;
```

However, it is not clear that the macro is helping much in the case of the "if" statement, so these sorts of situations will be open-coded in the following sections. □

**Quick Quiz 12.17:**

Why are lines 45 and 46 (the in\_dyntick\_irq = 0; and the i++;) executed atomically? ■

**Answer:**

These lines of code pertain to controlling the model, not to the code being modeled, so there is no reason to model them non-atomically. The motivation for modeling them atomically is to reduce the size of the state space. □

**Quick Quiz 12.18:**

What property of interrupts is this dynticks\_irq() process unable to model? ■

**Answer:**

One such property is nested interrupts, which are handled in the following section. □

**Quick Quiz 12.19:**

Does Paul *always* write his code in this painfully incremental manner? ■

**Answer:**

Not always, but more and more frequently. In this case, Paul started with the smallest slice of code that included an interrupt handler, because he was not sure how best to model interrupts in Promela. Once he got that working, he added other features. (But if he was doing it again, he would start with a "toy" handler. For example, he might have the handler increment a variable twice and have the mainline code verify that the value was always even.)

Why the incremental approach? Consider the following, attributed to Brian W. Kernighan:

Debugging is twice as hard as writing the code in the first place. Therefore, if you write the code as cleverly as possible, you are, by definition, not smart enough to debug it.

This means that any attempt to optimize the production of code should place at least 66% of its emphasis on optimizing the debugging process, even at the expense of increasing the time and effort spent coding. Incremental coding and testing is one way to optimize the debugging process, at the expense of some increase in coding effort. Paul uses this approach because he rarely has the luxury of devoting full days (let alone weeks) to coding and debugging. □

**Quick Quiz 12.20:**

But what happens if an NMI handler starts running before an irq handler completes, and if that NMI handler continues running until a second irq handler starts? ■

**Answer:**

This cannot happen within the confines of a single CPU. The first irq handler cannot complete until the NMI handler returns. Therefore, if each of the dynticks and dynticks\_nmi variables have taken on an even value during a given time interval, the corresponding CPU really was in a quiescent state at some time during that interval. □

**Quick Quiz 12.21:**

This is still pretty complicated. Why not just have a cpumask\_t that has a bit set for each CPU that is in dyntick-idle mode, clearing the bit when entering an irq or NMI handler, and setting it upon exit? ■

**Answer:**

Although this approach would be functionally correct, it would result in excessive irq entry/exit overhead on large machines. In contrast, the approach laid out in this section allows each CPU to touch only per-CPU data on irq and NMI entry/exit, resulting in much lower irq entry/exit overhead, especially on large machines. □

**Quick Quiz 12.22:**

But x86 has strong memory ordering! Why would you need to formalize its memory model? ■

**Answer:**

Actually, academics consider the x86 memory model to

be weak because it can allow prior stores to be reordered with subsequent loads. From an academic viewpoint, a strong memory model is one that allows absolutely no reordering, so that all threads agree on the order of all operations visible to them. □

**Quick Quiz 12.23:**

Why does line 8 of Figure 12.25 initialize the registers? Why not instead initialize them on lines 4 and 5? ■

**Answer:**

Either way works. However, in general, it is better to use initialization than explicit instructions. The explicit instructions are used in this example to demonstrate their use. In addition, many of the litmus tests available on the tool's web site (<http://www.cl.cam.ac.uk/~pes20/ppcmem/>) were automatically generated, which generates explicit initialization instructions. □

**Quick Quiz 12.24:**

But whatever happened to line 17 of Figure 12.25, the one that is the Fail: label? ■

**Answer:**

The implementation of powerpc version of `atomic_add_return()` loops when the `stwcx` instruction fails, which it communicates by setting non-zero status in the condition-code register, which in turn is tested by the `bne` instruction. Because actually modeling the loop would result in state-space explosion, we instead branch to the `Fail:` label, terminating the model with the initial value of 2 in thread 1's `r3` register, which will not trigger the `exists` assertion.

There is some debate about whether this trick is universally applicable, but I have not seen an example where it fails. □

**Quick Quiz 12.25:**

Does the ARM Linux kernel have a similar bug? ■

**Answer:**

ARM does not have this particular bug because that it places `smp_mb()` before and after the `atomic_add_return()` function's assembly-language implementation. PowerPC no longer has this bug; it has long since been fixed. Finding any other bugs that the Linux kernel might have is left as an exercise for the reader. □

**Quick Quiz 12.26:**

In light of the full verification of the L4 microkernel, isn't this limited view of formal verification just a little bit obsolete? ■

**Answer:**

Unfortunately, no.

The first full verification of the L4 microkernel was a tour de force, with a large number of Ph.D. students hand-verifying code at a very slow per-student rate. This level of effort could not be applied to most software projects because the rate of change is just too great. Furthermore, although the L4 microkernel is a large software artifact from the viewpoint of formal verification, it is tiny compared to a great number of projects, including LLVM, gcc, the Linux kernel, Hadoop, MongoDB, and a great many others.

Although formal verification is finally starting to show some promise, including more-recent L4 verifications involving greater levels of automation, it currently has no chance of completely displacing testing in the foreseeable future. And although I would dearly love to be proven wrong on this point, please note that such a proof will be in the form of a real tool that verifies real software, not in the form of a large body of rousing rhetoric. □

## D.13 Putting It All Together

**Quick Quiz 13.1:**

Why not implement reference-acquisition using a simple compare-and-swap operation that only acquires a reference if the reference counter is non-zero? ■

**Answer:**

Although this can resolve the race between the release of the last reference and acquisition of a new reference, it does absolutely nothing to prevent the data structure from being freed and reallocated, possibly as some completely different type of structure. It is quite likely that the “simple compare-and-swap operation” would give undefined results if applied to the differently typed structure.

In short, use of atomic operations such as compare-and-swap absolutely requires either type-safety or existence guarantees. □

**Quick Quiz 13.2:**

Why isn't it necessary to guard against cases where one

CPU acquires a reference just after another CPU releases the last reference? ■

**Answer:**

Because a CPU must already hold a reference in order to legally acquire another reference. Therefore, if one CPU releases the last reference, there cannot possibly be any CPU that is permitted to acquire a new reference. This same fact allows the non-atomic check in line 22 of Figure 13.2. □

**Quick Quiz 13.3:**

Suppose that just after the `atomic_sub_and_test()` on line 22 of Figure 13.2 is invoked, that some other CPU invokes `kref_get()`. Doesn't this result in that other CPU now having an illegal reference to a released object? ■

**Answer:**

This cannot happen if these functions are used correctly. It is illegal to invoke `kref_get()` unless you already hold a reference, in which case the `kref_sub()` could not possibly have decremented the counter to zero. □

**Quick Quiz 13.4:**

Suppose that `kref_sub()` returns zero, indicating that the `release()` function was not invoked. Under what conditions can the caller rely on the continued existence of the enclosing object? ■

**Answer:**

The caller cannot rely on the continued existence of the object unless it knows that at least one reference will continue to exist. Normally, the caller will have no way of knowing this, and must therefore carefully avoid referencing the object after the call to `kref_sub()`. □

**Quick Quiz 13.5:**

Why not just pass `kfree()` as the release function? ■

**Answer:**

Because the `kref` structure normally is embedded in a larger structure, and it is necessary to free the entire structure, not just the `kref` field. This is normally accomplished by defining a wrapper function that does a `container_of()` and then a `kfree()`. □

**Quick Quiz 13.6:**

Why can't the check for a zero reference count be made in a simple "if" statement with an atomic increment in its "then" clause? ■

**Answer:**

Suppose that the "if" condition completed, finding the reference counter value equal to one. Suppose that a release operation executes, decrementing the reference counter to zero and therefore starting cleanup operations. But now the "then" clause can increment the counter back to a value of one, allowing the object to be used after it has been cleaned up. □

**Quick Quiz 13.7:**

An `atomic_read()` and an `atomic_set()` that are non-atomic? Is this some kind of bad joke??? ■

**Answer:**

It might well seem that way, but in situations where no other CPU has access to the atomic variable in question, the overhead of an actual atomic instruction would be wasteful. Two examples where no other CPU has access are during initialization and cleanup. □

**Quick Quiz 13.8:**

Why on earth did we need that global lock in the first place? ■

**Answer:**

A given thread's `__thread` variables vanish when that thread exits. It is therefore necessary to synchronize any operation that accesses other threads' `__thread` variables with thread exit. Without such synchronization, accesses to `__thread` variable of a just-exited thread will result in segmentation faults. □

**Quick Quiz 13.9:**

Just what is the accuracy of `read_count()`, anyway? ■

**Answer:**

Refer to Figure 5.9 on Page 41. Clearly, if there are no concurrent invocations of `inc_count()`, `read_count()` will return an exact result. However, if there are concurrent invocations of `inc_count()`, then the sum is in fact changing as `read_count()` performs its summation. That said, because thread creation and exit are

excluded by `final_mutex`, the pointers in `counterp` remain constant.

Let's imagine a mythical machine that is able to take an instantaneous snapshot of its memory. Suppose that this machine takes such a snapshot at the beginning of `read_count()`'s execution, and another snapshot at the end of `read_count()`'s execution. Then `read_count()` will access each thread's counter at some time between these two snapshots, and will therefore obtain a result that is bounded by those of the two snapshots, inclusive. The overall sum will therefore be bounded by the pair of sums that would have been obtained from each of the two snapshots (again, inclusive).

The expected error is therefore half of the difference between the pair of sums that would have been obtained from each of the two snapshots, that is to say, half of the execution time of `read_count()` multiplied by the number of expected calls to `inc_count()` per unit time.

Or, for those who prefer equations:

$$\epsilon = \frac{T_r R_i}{2} \quad (\text{D.12})$$

where  $\epsilon$  is the expected error in `read_count()`'s return value,  $T_r$  is the time that `read_count()` takes to execute, and  $R_i$  is the rate of `inc_count()` calls per unit time. (And of course,  $T_r$  and  $R_i$  should use the same units of time: microseconds and calls per microsecond, seconds and calls per second, or whatever, as long as they are the same units.) □

**Quick Quiz 13.10:**

Hey!!! Line 46 of Figure 13.5 modifies a value in a pre-existing `countarray` structure! Didn't you say that this structure, once made available to `read_count()`, remained constant??? ■

**Answer:**

Indeed I did say that. And it would be possible to make `count_register_thread()` allocate a new structure, much as `count_unregister_thread()` currently does.

But this is unnecessary. Recall the derivation of the error bounds of `read_count()` that was based on the snapshots of memory. Because new threads start with initial counter values of zero, the derivation holds even if we add a new thread partway through `read_count()`'s execution. So, interestingly enough, when adding a new thread, this implementation gets the effect of allocating

```

1 struct measurement {
2     double meas_1;
3     double meas_2;
4     double meas_3;
5 };
6
7 struct animal {
8     char name[40];
9     double age;
10    struct measurement *mp;
11    struct measurement meas;
12    char photo[0]; /* large bitmap. */
13 };

```

Figure D.10: Localized Correlated Measurement Fields

a new structure, but without actually having to do the allocation. □

**Quick Quiz 13.11:**

Wow! Figure 13.5 contains 69 lines of code, compared to only 42 in Figure 5.9. Is this extra complexity really worth it? ■

**Answer:**

This of course needs to be decided on a case-by-case basis. If you need an implementation of `read_count()` that scales linearly, then the lock-based implementation shown in Figure 5.9 simply will not work for you. On the other hand, if calls to `count_read()` are sufficiently rare, then the lock-based version is simpler and might thus be better, although much of the size difference is due to the structure definition, memory allocation, and `NULL` return checking.

Of course, a better question is “Why doesn’t the language implement cross-thread access to `__thread` variables?” After all, such an implementation would make both the locking and the use of RCU unnecessary. This would in turn enable an implementation that was even simpler than the one shown in Figure 5.9, but with all the scalability and performance benefits of the implementation shown in Figure 13.5! □

**Quick Quiz 13.12:**

But can’t the approach shown in Figure 13.9 result in extra cache misses, in turn resulting in additional read-side overhead? ■

**Answer:**

Indeed it can.

One way to avoid this cache-miss overhead is shown in Figure D.10: Simply embed an instance of a

measurement structure named `meas` into the `animal` structure, and point the `->mp` field at this `->meas` field.

Measurement updates can then be carried out as follows:

1. Allocate a new measurement structure and place the new measurements into it.
2. Use `rcu_assign_pointer()` to point `->mp` to this new structure.
3. Wait for a grace period to elapse, for example using either `synchronize_rcu()` or `call_rcu()`.
4. Copy the measurements from the new measurement structure into the embedded `->meas` field.
5. Use `rcu_assign_pointer()` to point `->mp` back to the old embedded `->meas` field.
6. After another grace period elapses, free up the new measurement field.

This approach uses a heavier weight update procedure to eliminate the extra cache miss in the common case. The extra cache miss will be incurred only while an update is actually in progress. □

**Quick Quiz 13.13:**

But how does this scan work while a resizable hash table is being resized? In that case, neither the old nor the new hash table is guaranteed to contain all the elements in the hash table! ■

**Answer:**

True, resizable hash tables as described in Section 10.4 cannot be fully scanned while being resized. One simple way around this is to acquire the `hashtab` structure’s `->ht_lock` while scanning, but this prevents more than one scan from proceeding concurrently.

Another approach is for updates to mutate the old hash table as well as the new one while resizing is in progress. This would allow scans to find all elements in the old hash table. Implementing this is left as an exercise for the reader. □

## D.14 Advanced Synchronization

### Quick Quiz 14.1:

page 251 의 Figure 14.3 코드의 line 21 의 단정문이 대체 어떻게 실패할 수 있죠? ■

#### Answer:

핵심 포인트는, 직관적 분석이 놓친 것은 C 에의 값 할당 결과가 A 에의 값 할당보다 먼저 `thread2()`에게 전파되는 것을 막는 것이 없다는 점입니다. 이건 이 섹션의 뒤에서 설명됩니다. □

### Quick Quiz 14.2:

좋아요... 그래서 이걸 어떻게 고쳐야 하죠? ■

#### Answer:

가장 쉬운 방법은 line 12 와 line 20 의 `barrier()` 를 `smp_mb()` 로 바꾸는 것입니다.

물론, 일부 하드웨어는 다른 하드웨어보다 너그럽습니다. 예를 들어, x86 에서 page 251 Figure 14.3 의 line 21 의 단정문은 실패하지 않습니다. PowerPC 에서는 line 20 의 `barrier()` 만 `smp_mb()` 로 바꿔도 단정문이 실패하지 않게 할 수 있습니다. □

### Quick Quiz 14.3:

Figure 14.4 의 코드 조각이 가정하고 있는, 실제 하드웨어에서는 불가능한 일은 무엇인가요? ■

#### Answer:

해당 코드는 주어진 CPU 가 자신의 값을 보는 것을 멈추는 순간, 최종의 모든 CPU 가 동의한, 최종값을 볼 것이라 생각합니다. 실제 하드웨어에서는, 일부 CPU 들은 마지막 값에 이르기 이전의 중간 상태 값도 볼 수 있습니다. □

### Quick Quiz 14.4:

어떻게 CPU 들이 하나의 변수에 대해 같은 시간에 그 값을 다르게 볼 수 있을까요? ■

#### Answer:

많은 CPU 들이 최근의 쓰기 값을 기록하며 연관된 캐시 라인이 CPU 로 불려갈 때 적용되는 write buffer 들을 갖습니다. 따라서, 각 CPU 가 한 변수에 대해 동시에 서로 다른 값을 보는 것이 가능합니다 — 그리고 메인 메모리는 또 다른 값을 가지고 있을 수 있습니다. 메모리 배리어가 만들어진 이유들 중 하나는 소프트웨어가 이런 상황을 잘 처리할 수 있도록 하기 위해서입니다. □

### Quick Quiz 14.5:

CPU 2 와 3 은 그렇게 빨리 합의에 이르렀는데 CPU 1 과 4 는 그렇게 오래 걸린 이유가 뭐죠? ■

#### Answer:

CPU 2 와 3 은 같은 코어에서 수행되는 하드웨어 쓰레드여서 같은 캐시 구조를 공유하며, 따라서 매우 적은 통신 대기시간을 갖습니다. 이건 NUMA, 또는, 더 정확히는, NUCA 효과입니다.

이 사실은 CPU 2 와 3 이 동의하지 않는 경우가 왜 발생할 수 있는 건지 궁금하게 만듭니다. 한가지 가능한 이유는 CPU 2 와 3 이 공유된 커다란 캐시 외에도 작은 개별 캐시를 가지고 있을 수도 있다는 점입니다. 또 다른 가능한 이유는 인스트럭션 재배치로, 동의에 걸리는 시간이 매우 짧은 10 나노세컨드라는 점과 해당 코드에 메모리 배리어가 없다는 점이 이 가설을 뒷받침합니다. □

### Quick Quiz 14.6:

하지만 메모리 배리어들이 무조건적으로 순서를 강제해 주지 않는다면, 디바이스 드라이버는 대체 어떻게 안정적으로 MMIO 레지스터로의 일련의 로드와 스토어들을 실행할 수 있나요? ■

#### Answer:

MMIO 레지스터들은 특별한 경우입니다: 그것들은 물리 메모리의 캐시되지 않는 영역에 위치합니다. 메모리 배리어들은 캐시되지 않는 메모리로의 로드와 스토어는 무조건적으로 순서를 강제하는데, 이에 대해선 Section 14.2.8 에서 다루겠습니다. □

### Quick Quiz 14.7:

ears-to-mouths 시나리오에서 최신 하드웨어가 로드들 중 최소 하나는 다른 쓰레드에 의해 저장된 값을 읽을 거라 보장함을 우리는 어떻게 알죠? ■

#### Answer:

그 시나리오는 A 와 B 의 초기값이 0이라는 가정 하에 다음과 같습니다:

CPU 0: `A=1; smp_mb(); r1=B;`

CPU 1: `B=1; smp_mb(); r2=A;`

두 로드 모두 관련된 스토어를 보지 못한다면, 두 CPU 들이 모두 실행을 마쳤을 때, `r1` 과 `r2` 둘 다 0일 겁니다. 이제 `r1` 이 0이라고 생각해 봅시다. 그렇다면 CPU 0 의 B 로부터의 로드가 CPU 1 의 B 로의 스토어 이전에 일어났음을 알 수 있습니다: 그렇지 않다면 `r1` 이 1일 겁니다. 하지만 CPU 0 의 B 로부터의 로드가 CPU 1 의 B 로의 스토어 이전에 일어났으므로, 메모리 배리어 조합이 CPU 0 의 A 로의 스토어가 CPU 1 의

A로부터의 로드 이전에 일어났음을 보장하고, 따라서  $r_2$ 는 0이 아니라 1일 것임을 보장합니다.

따라서,  $r_1$ 과  $r_2$  중 하나는 0이 아닐 것이고, 이는 이야기 했듯 최소 하나의 로드는 관련된 스토어를 봤음을 의미합니다. □

#### Quick Quiz 14.8:

Table 14.2 의 다른 “Only one store” 항목은 어떻게 사용될 수 있나요? ■

#### Answer:

조합 2에서는, 만약 CPU 1 의 B로부터의 로드가 CPU 2 의 B로의 스토어보다 전의 값을 본다면, 우린 CPU 2 의 A로부터의 로드가 CPU 1 의 A로부터의 로드와 같거나 나중의 값을 리턴할 것을 알 수 있습니다.

조합 4에서는, 만약 CPU 2 의 B로부터의 로드가 CPU 1 의 B로의 스토어의 값을 본다면, CPU 2 의 A로부터의 로드가 CPU 1 의 A로부터의 로드와 같거나 나중의 값을 리턴할 것을 알 수 있습니다.

조합 8에서는, CPU 2 의 A로부터의 로드가 CPU 1 의 A로 저장한 값을 본다면, CPU 1 의 B로부터의 로드가 CPU 2 의 A로부터의 로드와 같거나 나중의 값을 보게 됨을 알 수 있습니다. □

#### Quick Quiz 14.9:

어떻게 page 257 의  $b=2$  단정문이 실패할 수 있죠? ■

#### Answer:

해당 CPU 가 자신의 모든 로드와 스토어들을 순서대로 보도록 요구되지 않는다면,  $b=1+a$  는 변수 “a”의 예전 버전을 볼 수도 있습니다.

이게 바로 각 CPU 나 쓰레드가 자신의 모든 로드와 스토어들을 프로그램 순서대로 보도록 해야 하는 이유입니다. □

#### Quick Quiz 14.10:

어떻게 page 257 의 코드가 메모리 럭을 일으킬 수 있죠? ■

#### Answer:

해당 크리티컬 섹션의 첫번째 수행만이  $p==NULL$  을 볼 수 있습니다. 하지만,

`tt mylock`을 통한 크리티컬 섹션들 간의 글로벌한 순서가 없다면, 어떻게 어떤 특정한 한 하나의 크리티컬 섹션 수행이 첫번째라고 이야기할 수 있겠습니까? 만약

여러개의 다른 크리티컬 섹션 수행이 자신이 첫번째라고 생각한다면, 그들은 모두  $p==NULL$  을 보게 될 것이고, 따라서 모두 메모리를 할당받을 것입니다. 하나를 제외한 나머지 수행들은 메모리를 누수시켜 버립니다.

이게 하나의 배타적 락을 사용하는 모든 크리티컬 섹션들이 잘 정의된 순서대로 실행되는 것으로 나타나야 하는 이유입니다. □

#### Quick Quiz 14.11:

어떻게 page 257 의 코드가 거꾸로 수를 셀 수 있죠? ■

#### Answer:

해당 카운터가 값 0으로 시작을 하고, 세개의 크리티컬 섹션이 수행되어 그 값을 3으로 바꿔 놓았다고 생각해 봅시다. 만약 네번째 해당 크리티컬 섹션 수행이 가장 최근의 이 변수에의 저장된 값을 보도록 강제되지 않는다면, 이 수행 흐름 역시 원본값인 0을 보게 되고, 따라서 카운터를 1로 만들어 버리는데, 이건 거꾸로 수를 세는 셈입니다.

이게 특정 크리티컬 섹션에서의 특정 변수로부터의 로드는 앞의 마지막 크리티컬 섹션의 해당 변수에의 스토어 결과를 봐야 하는 이유입니다. □

#### Quick Quiz 14.12:

다음의 코드는 변수 “a” 와 “b” 로의 스토어들의 순서에 어떤 영향을 끼칠까요?

```
a = 1;
b = 1;
<write barrier>
```

#### Answer:

아무것도요. 이 배리어는 “a” 와 “b” 로의 값 할당이 뒤의 어떤 값 할당보다도 먼저 일어남을 보장할 겁니다만, “a” 와 “b” 로의 값 할당 자체 사이의 순서에 대해서는 아무것도 강제하지 않습니다. □

#### Quick Quiz 14.13:

LOCK-UNLOCK 오퍼레이션들을 어떻게 조합해야 전체 메모리 배리어처럼 동작할까요? ■

#### Answer:

등을 맞대는 두개의 LOCK-UNLOCK 오퍼레이션들, 또는, 덜 관습적이지만, UNLOCK 뒤에 LOCK 을 배치하는 경우가 되겠습니다. □

**Quick Quiz 14.14:**

(만약 있다면) 어떤 CPU 들이 이런 투과성의 락킹 기능들을 만들 수 있는 메모리 배리어 인스트럭션들을 가지고 있을까요? ■

**Answer:**

Itanium 이 하나의 예가 될 것입니다. 다른 것들을 찾아보는 것은 독자의 몫으로 두겠습니다. □

**Quick Quiz 14.15:**

Table 14.3 에서 중괄호로 그룹지어진 오퍼레이션들은 동시에 수행된다고 보면, 표의 어떤 열들이 “A”에서 “F” 까지의 변수들과 LOCK/UNLOCK 오퍼레이션들의 합법적인 재배치일까요? (코드의 순서는 A, B, LOCK, C, D, UNLOCK, E, F 입니다.) 합법이면 왜 합법이고 아니라면 왜 아니죠? ■

**Answer:**

1. 합법입니다, 순서 그대로 실행되었습니다.
2. 합법입니다, 락 획득은 크리티컬 앞의 마지막 값 할당과 동시에으로 수행되었습니다.
3. 비합법입니다, “F” 에의 값 할당은 LOCK 오퍼레이션 뒤에 이뤄져야만 합니다.
4. 비합법입니다, LOCK 은 크리티컬 섹션의 어떤 오퍼레이션 보다도 먼저 완료되어야만 합니다. 하지만, UNLOCK 은 앞의 오픬에시녀들과 동시에으로 수행되어도 합법일 수 있습니다.
5. 합법입니다, “A” 에의 값 할당은 요청된 대로 UNLOCK 을 앞섰고, 모든 다른 오퍼레이션들은 순서 그대로입니다.
6. 비합법입니다, “C” 에의 값 할당은 LOCK 뒤에 이뤄져야만 합니다.
7. 비합법입니다, “D” 에의 값 할당은 UNLOCK 앞에 이뤄져야만 합니다.
8. 합법입니다, 모든 할당이 LOCK 과 UNLOCK 기준으로 순서 맞춰져 있습니다.
9. 비합법입니다, “A” 에의 값 할당은 UNLOCK 전에 이뤄져야만 합니다.

□

**Quick Quiz 14.16:**

Table 14.4 에서의 제약은 뭐죠? ■

**Answer:**

모든 CPU 들은 다음의 순서 제약을 봐야만 합니다:

1. LOCK M 은 B, C, D 보다 먼저 행해짐.
2. UNLOCK M 은 A, B, C 보다 뒤에 행해짐.
3. LOCK Q 는 F, G, H 보다 먼저 행해짐.
4. UNLOCK Q 는 E, F, G 보다 뒤에 행해짐.

□

**D.15 Parallel Real-Time Computing****Quick Quiz 15.1:**

But what about battery-powered systems? They don't require energy flowing into the system as a whole. ■

**Answer:**

Sooner or later, either the battery must be recharged, which requires energy to flow into the system, or the system will stop operating. □

**Quick Quiz 15.2:**

But given the results from queueing theory, won't low utilization merely improve the average response time rather than improving the worst-case response time? And isn't worst-case response time all that most real-time systems really care about? ■

**Answer:**

Yes, but...

Those queueing-theory results assume infinite “calling populations”, which in the Linux kernel might correspond to an infinite number of tasks. As of mid-2016, no real system supports an infinite number of tasks, so results assuming infinite calling populations should be expected to have less-than-infinite applicability.

Other queueing-theory results have *finite* calling populations, which feature sharply bounded response times [HL86]. These results better model real systems, and these models do predict reductions in both average and worst-case response times as utilizations decrease. These results can be extended to model concurrent systems that use synchronization mechanisms such as locking [Bra11].

In short, queueing-theory results that accurately describe real-world real-time systems show that worst-case response time decreases with decreasing utilization.  $\square$

#### Quick Quiz 15.3:

Formal verification is already quite capable, benefiting from decades of intensive study. Are additional advances *really* required, or is this just a practitioner's excuse to continue to be lazy and ignore the awesome power of formal verification? ■

#### Answer:

Perhaps this situation is just a theoretician's excuse to avoid diving into the messy world of real software? Perhaps more constructively, the following advances are required:

1. Formal verification needs to handle larger software artifacts. The largest verification efforts have been for systems of only about 10,000 lines of code, and those have been verifying much simpler properties than real-time latencies.
2. Hardware vendors will need to publish formal timing guarantees. This used to be common practice back when hardware was much simpler, but today's complex hardware results in excessively complex expressions for worst-case performance. Unfortunately, energy-efficiency concerns are pushing vendors in the direction of even more complexity.
3. Timing analysis needs to be integrated into development methodologies and IDEs.

All that said, there is hope, given recent work formalizing the memory models of real computer systems [AMP<sup>+</sup>11, AKNT13].  $\square$

#### Quick Quiz 15.4:

Differentiating real-time from non-real-time based on what can "be achieved straightforwardly by non-real-time systems and applications" is a travesty! There is absolutely no theoretical basis for such a distinction!!! Can't we do better than that??? ■

#### Answer:

This distinction is admittedly unsatisfying from a strictly theoretical perspective. But on the other hand, it is exactly what the developer needs in order to decide whether the application can be cheaply and easily developed using

standard non-real-time approaches, or whether the more difficult and expensive real-time approaches are required. In other words, theory is quite important, however, for those of us who like to get things done, theory supports practice, never the other way around.  $\square$

#### Quick Quiz 15.5:

But if you only allow one reader at a time to read-acquire a reader-writer lock, isn't that the same as an exclusive lock??? ■

#### Answer:

Indeed it is, other than the API. And the API is important because it allows the Linux kernel to offer real-time capabilities without having the -rt patchset grow to ridiculous sizes.

However, this approach clearly and severely limits read-side scalability. The Linux kernel's -rt patchset has been able to live with this limitation for several reasons: (1) Real-time systems have traditionally been relatively small, (2) Real-time systems have generally focused on process control, thus being unaffected by scalability limitations in the I/O subsystems, and (3) Many of the Linux kernel's reader-writer locks have been converted to RCU.

All that aside, it is quite possible that the Linux kernel will some day permit limited read-side parallelism for reader-writer locks subject to priority boosting.  $\square$

#### Quick Quiz 15.6:

Suppose that preemption occurs just after the load from `t->rcu_read_unlock_special.s` on line 17 of Figure 15.15. Mightn't that result in the task failing to invoke `rcu_read_unlock_special()`, thus failing to remove itself from the list of tasks blocking the current grace period, in turn causing that grace period to extend indefinitely? ■

#### Answer:

That is a real problem, and it is solved in RCU's scheduler hook. If that scheduler hook sees that the value of `t->rcu_read_lock_nesting` is negative, it invokes `rcu_read_unlock_special()` if needed before allowing the context switch to complete.  $\square$

#### Quick Quiz 15.7:

But isn't correct operation despite fail-stop bugs a valuable fault-tolerance property? ■

**Answer:**

Yes and no.

Yes in that non-blocking algorithms can provide fault tolerance in the face of fail-stop bugs, but no in that this is grossly insufficient for practical fault tolerance. For example, suppose you had a wait-free queue, and further suppose that a thread has just dequeued an element. If that thread now succumbs to a fail-stop bug, the element it has just dequeued is effectively lost. True fault tolerance requires way more than mere non-blocking properties, and is beyond the scope of this book.  $\square$

**Quick Quiz 15.8:**

I couldn't help but spot the word "includes" before this list. Are there other constraints?  $\blacksquare$

**Answer:**

Indeed there are, and lots of them. However, they tend to be specific to a given situation, and many of them can be thought of as refinements of some of the constraints listed above. For example, the many constraints on choices of data structure will help meeting the "Bounded time spent in any given critical section" constraint.  $\square$

**Quick Quiz 15.9:**

Given that real-time systems are often used for safety-critical applications, and given that runtime memory allocation is forbidden in many safety-critical situations, what is with the call to `malloc()`?  $\blacksquare$

**Answer:**

In early 2016, situations forbidding runtime memory were also not too excited with multithreaded computing. So the runtime memory allocation is not an additional obstacle to safety criticality.  $\square$

**Quick Quiz 15.10:**

Don't you need some kind of synchronization to protect `update_cal()`?  $\blacksquare$

**Answer:**

Indeed you do, and you could use any of a number of techniques discussed earlier in this book.  $\square$

## D.16 Ease of Use

**Quick Quiz 16.1:**

Can a similar algorithm be used when deleting elements?  $\blacksquare$

**Answer:**

Yes. However, since each thread must hold the locks of three consecutive elements to delete the middle one, if there are  $N$  threads, there must be  $2N + 1$  elements (rather than just  $N + 1$ ) in order to avoid deadlock.  $\square$

**Quick Quiz 16.2:**

Yetch! What ever possessed someone to come up with an algorithm that deserves to be shaved as much as this one does???  $\blacksquare$

**Answer:**

That would be Paul.

He was considering the *Dining Philosopher's Problem*, which involves a rather unsanitary spaghetti dinner attended by five philosophers. Given that there are five plates and but five forks on the table, and given that each philosopher requires two forks at a time to eat, one is supposed to come up with a fork-allocation algorithm that avoids deadlock. Paul's response was "Sheesh! Just get five more forks!"

This in itself was OK, but Paul then applied this same solution to circular linked lists.

This would not have been so bad either, but he had to go and tell someone about it!  $\square$

**Quick Quiz 16.3:**

Give an exception to this rule.  $\blacksquare$

**Answer:**

One exception would be a difficult and complex algorithm that was the only one known to work in a given situation. Another exception would be a difficult and complex algorithm that was nonetheless the simplest of the set known to work in a given situation. However, even in these cases, it may be very worthwhile to spend a little time trying to come up with a simpler algorithm! After all, if you managed to invent the first algorithm to do some task, it shouldn't be that hard to go on to invent a simpler one.  $\square$

## D.17 Conflicting Visions of the Future

### Quick Quiz 17.1:

What about non-persistent primitives represented by data structures in `mmap()` regions of memory? What happens when there is an `exec()` within a critical section of such a primitive? ■

#### Answer:

If the `exec()` ed program maps those same regions of memory, then this program could in principle simply release the lock. The question as to whether this approach is sound from a software-engineering viewpoint is left as an exercise for the reader. □

### Quick Quiz 17.2:

Why would it matter that oft-written variables shared the cache line with the lock variable? ■

#### Answer:

If the lock is in the same cacheline as some of the variables that it is protecting, then writes to those variables by one CPU will invalidate that cache line for all the other CPUs. These invalidations will generate large numbers of conflicts and retries, perhaps even degrading performance and scalability compared to locking. □

### Quick Quiz 17.3:

Why are relatively small updates important to HTM performance and scalability? ■

#### Answer:

The larger the updates, the greater the probability of conflict, and thus the greater probability of retries, which degrade performance. □

### Quick Quiz 17.4:

How could a red-black tree possibly efficiently enumerate all elements of the tree regardless of choice of synchronization mechanism??? ■

#### Answer:

In many cases, the enumeration need not be exact. In these cases, hazard pointers or RCU may be used to protect readers with low probability of conflict with any given insertion or deletion. □

### Quick Quiz 17.5:

But why can't a debugger emulate single stepping by setting breakpoints at successive lines of the transaction, relying on the retry to retrace the steps of the earlier instances of the transaction? ■

#### Answer:

This scheme might work with reasonably high probability, but it can fail in ways that would be quite surprising to most users. To see this, consider the following transaction:

```

1 begin_trans();
2 if (a) {
3     do_one_thing();
4     do_another_thing();
5 } else {
6     do_a_third_thing();
7     do_a_fourth_thing();
8 }
9 end_trans();

```

Suppose that the user sets a breakpoint at line 3, which triggers, aborting the transaction and entering the debugger. Suppose that between the time that the breakpoint triggers and the debugger gets around to stopping all the threads, some other thread sets the value of `a` to zero. When the poor user attempts to single-step the program, surprise! The program is now in the `else`-clause instead of the `then`-clause.

This is *not* what I call an easy-to-use debugger. □

### Quick Quiz 17.6:

But why would *anyone* need an empty lock-based critical section??? ■

#### Answer:

See the answer to Quick Quiz 7.18 in Section 7.2.1.

However, it is claimed that given a strongly atomic HTM implementation without forward-progress guarantees, any memory-based locking design based on empty critical sections will operate correctly in the presence of transactional lock elision. Although I have not seen a proof of this statement, there is a straightforward rationale for this claim. The main idea is that in a strongly atomic HTM implementation, the results of a given transaction are not visible until after the transaction completes successfully. Therefore, if you can see that a transaction has started, it is guaranteed to have already completed, which means that a subsequent empty lock-based critical section will successfully “wait” on it—after all, there is no waiting required.

This line of reasoning does not apply to weakly atomic systems (including many STM implementation), and it also does not apply to lock-based programs that use means other than memory to communicate. One such means is the passage of time (for example, in hard real-time systems) or flow of priority (for example, in soft real-time systems).

Locking designs that rely on priority boosting are of particular interest. □

### Quick Quiz 17.7:

Can't transactional lock elision trivially handle locking's time-based messaging semantics by simply choosing not to elide empty lock-based critical sections? ■

#### Answer:

It could do so, but this would be both unnecessary and insufficient.

It would be unnecessary in cases where the empty critical section was due to conditional compilation. Here, it might well be that the only purpose of the lock was to protect data, so eliding it completely would be the right thing to do. In fact, leaving the empty lock-based critical section would degrade performance and scalability.

On the other hand, it is possible for a non-empty lock-based critical section to be relying on both the data-protection and time-based and messaging semantics of locking. Using transactional lock elision in such a case would be incorrect, and would result in bugs. □

### Quick Quiz 17.8:

Given modern hardware [MOZ09], how can anyone possibly expect parallel software relying on timing to work? ■

#### Answer:

The short answer is that on commonplace commodity hardware, synchronization designs based on any sort of fine-grained timing are foolhardy and cannot be expected to operate correctly under all conditions.

That said, there are systems designed for hard real-time use that are much more deterministic. In the (very unlikely) event that you are using such a system, here is a toy example showing how time-based synchronization can work. Again, do *not* try this on commodity microprocessors, as they have highly nondeterministic performance characteristics.

This example uses multiple worker threads along with a control thread. Each worker thread corresponds to an

outbound data feed, and records the current time (for example, from the `clock_gettime()` system call) in a per-thread `my_timestamp` variable after executing each unit of work. The real-time nature of this example results in the following set of constraints:

1. It is a fatal error for a given worker thread to fail to update its timestamp for a time period of more than `MAX_LOOP_TIME`.
2. Locks are used sparingly to access and update global state. item Locks are granted in strict FIFO order within a given thread priority.

When worker threads complete their feed, they must disentangle themselves from the rest of the application and place a status value in a per-thread `my_status` variable that is initialized to -1. Threads do not exit; they instead are placed on a thread pool to accommodate later processing requirements. The control thread assigns (and re-assigns) worker threads as needed, and also maintains a histogram of thread statuses. The control thread runs at a real-time priority no higher than that of the worker threads.

Worker threads' code is as follows:

```

1  int my_status = -1; /* Thread local. */
2
3  while (continue_working()) {
4      enqueue_any_new_work();
5      wp = dequeue_work();
6      do_work(wp);
7      my_timestamp = clock_gettime(...);
8  }
9
10 acquire_lock(&departing_thread_lock);
11 /*
12  * Disentangle from application, might
13  * acquire other locks, can take much longer
14  * than MAX_LOOP_TIME, especially if many
15  * threads exit concurrently.
16  */
17 my_status = get_return_status();
18 release_lock(&departing_thread_lock);
19
20 /* thread awaits repurposing. */
21

```

The control thread's code is as follows:

```

1  for (;;) {
2      for_each_thread(t) {
3          ct = clock_gettime(...);
4          d = ct - per_thread(my_timestamp, t);
5          if (d >= MAX_LOOP_TIME) {
6              /* thread departing. */
7              acquire_lock(&departing_thread_lock);
8              release_lock(&departing_thread_lock);
9              i = per_thread(my_status, t);
10             status_hist[i]++;
11             /* Bug if TLE! */
12         }
13     }
14     /* Repurpose threads as needed. */
15 }

```



Line 5 uses the passage of time to deduce that the thread has exited, executing lines 6-10 if so. The empty lock-based critical section on lines 7 and 8 guarantees that any thread in the process of exiting completes (remember that locks are granted in FIFO order!).

Once again, do not try this sort of thing on commodity microprocessors. After all, it is difficult enough to get right on systems specifically designed for hard real-time use! □

#### Quick Quiz 17.9:

But the `boostee()` function in Figure 17.12 alternatively acquires its locks in reverse order! Won't this result in deadlock? ■

#### Answer:

No deadlock will result. To arrive at deadlock, two different threads must each acquire the two locks in opposite orders, which does not happen in this example. However, deadlock detectors such as lockdep [Cor06a] will flag this as a false positive. □

#### Quick Quiz 17.10:

So a bunch of people set out to supplant locking, and they mostly end up just optimizing locking??? ■

#### Answer:

At least they accomplished something useful! And perhaps there will be additional HTM progress over time. □

#### Quick Quiz A.2:

How could there be such a large gap between successive consumer reads? See `timelocked.c` for full code. ■

#### Answer:

1. The consumer might be preempted for long time periods.
2. A long-running interrupt might delay the consumer.
3. The producer might also be running on a faster CPU than is the consumer (for example, one of the CPUs might have had to decrease its clock frequency due to heat-dissipation or power-consumption constraints).



#### Quick Quiz A.3:

Suppose a portion of a program uses RCU read-side primitives as its only synchronization mechanism. Is this parallelism or concurrency? ■

#### Answer:

Yes. □

#### Quick Quiz A.4:

In what part of the second (scheduler-based) perspective would the lock-based single-thread-per-CPU workload be considered "concurrent"? ■

#### Answer:

The people who would like to arbitrarily subdivide and interleave the workload. Of course, an arbitrary subdivision might end up separating a lock acquisition from the corresponding lock release, which would prevent any other thread from acquiring that lock. If the locks were pure spinlocks, this could even result in deadlock. □

## D.18 Important Questions

#### Quick Quiz A.1:

What SMP coding errors can you see in these examples? See `time.c` for full code. ■

#### Answer:

1. Missing barrier() or volatile on tight loops.
2. Missing Memory barriers on update side.
3. Lack of synchronization between producer and consumer.

## D.19 Synchronization Primitives

### Quick Quiz B.1:

Give an example of a parallel program that could be written without synchronization primitives. ■

#### Answer:

There are many examples. One of the simplest would be a parametric study using a single independent variable. If the program `run_study` took a single argument, then we could use the following bash script to run two instances in parallel, as might be appropriate on a two-CPU system:

```
run_study 1 > 1.out & run_study 2 > 2.out; wait
```

One could of course argue that the bash ampersand operator and the “`wait`” primitive are in fact synchronization primitives. If so, then consider that this script could be run manually in two separate command windows, so that the only synchronization would be supplied by the user himself or herself. ■

### Quick Quiz B.2:

What problems could occur if the variable `counter` were incremented without the protection of `mutex`? ■

#### Answer:

On CPUs with load-store architectures, incrementing `counter` might compile into something like the following:

```
LOAD counter, r0
INC r0
STORE r0, counter
```

On such machines, two threads might simultaneously load the value of `counter`, each increment it, and each store the result. The new value of `counter` will then only be one greater than before, despite two threads each incrementing it. ■

### Quick Quiz B.3:

How could you work around the lack of a per-thread-variable API on systems that do not provide it? ■

#### Answer:

One approach would be to create an array indexed by `smp_thread_id()`, and another would be to use a hash table to map from `smp_thread_id()` to an array index—which is in fact what this set of APIs does in `pthread` environments.

Another approach would be for the parent to allocate a structure containing fields for each desired per-thread variable, then pass this to the child during thread creation. However, this approach can impose large software-engineering costs in large systems. To see this, imagine if all global variables in a large system had to be declared in a single file, regardless of whether or not they were C static variables! ■

## D.20 Why Memory Barriers?

### Quick Quiz C.1:

Writeback 메세지는 어디서 와서 어디로 가나요? ■

#### Answer:

Writeback 메세지는 해당 CPU에서, 또는 일부 설계에서는 해당 CPU의 캐시의 해당 레벨에서 발생합니다—또는 심지어 여러 CPU들 사이에 공유된 캐시에서도. 핵심은 해당 캐시는 현재 데이터 아이템을 위한 공간이 없어서 공간을 만들기 위해 캐시에서 일부 데이터를 제거해야 한다는 겁니다. 다른 캐시나 메모리에 데이터의 복사본이 일부 존재한다면, 그 부분은 writeback 메세지 필요 없이 그냥 버려질 수도 있습니다.

반면, 만약 제거될 데이터의 모든 부분이 수정된 상태여서 최신 버전이 이 캐시에만 존재한다면, 그런 데이터 아이템들은 어딘가 다른곳에 복사되어야만 합니다. 이 복사 과정이 “writeback 메세지”를 통해 이루어집니다.

Writeback 메세지의 목적지는 새 값을 쓸 수 있는 곳이어야 합니다. 이는 메인 메모리가 될 수도 있지만, 다른 캐시일 수도 있습니다. 만약 그게 캐시라면, 그 캐시는 보통 같은 CPU의 높은 레벨 캐시로, 예를 들어, 레벨-1 캐시는 레벨-2 캐시에 writeback을 할 수도 있습니다. 하지만, 일부 하드웨어 설계는 CPU 간 writeback을 허용해서, CPU 0의 캐시는 CPU 1에 writeback 메세지를 날릴 수 있느릅니다. 이는 보통 CPU 1이 어떻게든, 예를 들어, 최근에 읽기 리퀘스트를 했다던지와 같이 그 데이터에 흥미를 표했다면 행해질 수 있습니다.

한마디로, writeback 메세지는 공간이 부족한 시스템의 어떤 부분에서 보내질 수 있고, 그 데이터를 수용할 수 있는 시스템의 다른 부분에서 받게 됩니다. ■

### Quick Quiz C.2:

두개의 CPU들이 같은 캐시 라인을 동시에 무효화 하려고 하면 어떻게 되나요? ■

**Answer:**

그 CPU 들 중 하나가 먼저 공유 버스에의 액세스를 얻고, 그 CPU 가 “이깁니다”. 이기지 못한 CPU 는 해당 캐시라인의 카피를 무효화 시키고 “invalidate acknowledge” 메세지를 이긴 CPU 에게 보내야 합니다.

물론, 진 CPU 는 곧바로 “read invalidate” 요청을 보낼 것이라 예상할 수 있고, 따라서 이긴 CPU 의 승리는 덧없는 것이 될 겁니다. □

**Quick Quiz C.3:**

커다란 멀티프로세서에서 “invalidate” 메세지가 생기면, 모든 CPU 가 “invalidatge acknowledge” 응답을 보내야만 합니다. 그로 인한 “invalidate acknowledge” 의 “폭풍우” 가 시스템 버스를 완전히 뒤덮지 않을까요? ■

**Answer:**

커다란 규모의 멀티프로세서가 그렇게 구현되어 있다면 그렇겠죠. 커다란 멀티프로세서들, 특히 NUMA 구조의 경우에는, “dircetory-based” 라 불리는 캐시 일관성 프로토콜을 사용해서 이런 문제 등의 여러 문제들이 나타나지 않게 합니다. □

**Quick Quiz C.4:**

SMP 머신들이 실제로 메세지 전달을 어떻게든 사용한다면, 애초에 왜 SMP 에 신경을 쓰는거죠? ■

**Answer:**

이 주제에 대해서는 지난 수십년 동안 상당한 논쟁이 있었습니다. 한 대답은 캐시 일관성 프로토콜은 상당히 간단해서 하드웨어만으로 구현되어 소프트웨어 메세지 전달로는 얻을 수 없는 대역폭과 대기시간을 얻을 수 있다는 겁니다. 또 다른 대답은 진정한 사실은 커다란 SMP 머신과 작은 SMP 머신의 클러스터의 상대적 가격으로 인한 경제 규모에서 찾을 수 있습니다. 세번째 대답은 SMP 프로그래밍 모델이 분산 시스템의 것보다 쉽다는 겁니다만 HPC 클러스터들과 MPI 의 출현을 가지고 반박할 수도 있겠습니다. 그렇게 논쟁은 계속되는거죠. □

**Quick Quiz C.5:**

앞에 설명된 지연되는 상태 변경들은 하드웨어에서 어떻게 처리하나요? ■

**Answer:**

추가적인 상태를 더해서 처리합니다만, 한번에 일부 라인들만 상태 변경을 한다는 사실 때문에 이 추가적인 상태들이 실제로 캐시 라인에 쓰여질 필요는 없습니다.

상태 변경을 지연해야 하는 요구사항은 실제 세계 캐시 일관성 프로토콜을 이 부록에서 설명된 지나치게 간략화된 MESI 프로토콜에 비해 훨씬 복잡하게 만드는 문제 중 하나입니다. Henessy 와 Patterson 의 컴퓨터 구조에 대한 오래된 소개 문서 [HP95] 에서 이런 문제들을 다룹니다. □

**Quick Quiz C.6:**

어떤 오퍼레이션들의 시퀀스가 CPU 의 캐시를 모두 “invalid” 상태로 돌려 놓을까요? ■

**Answer:**

해당 CPU 의 인스트럭션 셋에 특별한 “내 캐시 비우기” 인스트럭션이 있지 않다면 그런 시퀀스는 없습니다. 대부분의 CPU 들은 그런 인스트럭션을 갖습니다. □

**Quick Quiz C.7:**

하지만 스토어 버퍼의 주목적이 멀티프로세서 캐시 일관성 프로토콜의 응답 지연시간을 숨기기 위해서라면, 왜 유니프로세서들도 스토어 버퍼를 가지고 있는거죠? ■

**Answer:**

스토어 버퍼의 목적은 멀티프로세서 캐시 일관성 프로토콜의 응답 지연시간을 숨기는 것만이 아니라 일반적인 메모리 지연시간을 숨기려는 것이기 때문입니다. 메모리는 유니프로세서의 캐시보다 훨씬 느리기 때문에, 유니프로세서의 스토어 버퍼는 write-miss 대기시간을 줄이는데 도움을 줄 수 있습니다. □

**Quick Quiz C.8:**

앞의 step 1 에서, 왜 CPU 0 는 그냥 “invalidate” 가 아니라 “read invalidate” 를 보내는거죠? ■

**Answer:**

해당 캐시 라인은 변수 a 외에도 많은 정보를 담고 있기 때문입니다. □

**Quick Quiz C.9:**

Section C.4.3 의 첫번째 시나리오의 스텝 1 에서, 왜 “read invalidate” 가 아니라 “invalidate” 를 보내는거죠? CPU 0 는 “a” 외에도 이 캐시 라인을 공유하는 다른 변수들의 값을 필요로 할수도 있지 않나요? ■

**Answer:**

CPU 0 는 “a” 를 담고 있는 캐시 라인의 read-only 복사본을 가지고 있기 때문에, 해당 캐시 라인을 공유하

는 다른 변수들의 값들을 이미 알고 있습니다. 따라서 “invalidate” 메세지만으로도 충분합니다. □

#### Quick Quiz C.10:

뭐라구요??? CPU 는 while 루프가 끝나기 전까지는 assert () 를 수행할 수 없는데 왜 여기에 메모리 배리어가 필요해요? ■

#### Answer:

CPU 들은 예측적으로 수행을 할 수 있어서 while 루프가 완료되기 전에 단정문을 수행하는 것과 같은 효과를 일으킬 수 있습니다. 더욱이, 컴파일러들은 일반적으로 현재 수행중인 쓰레드만이 해당 변수의 값을 수정한다고 가정하고, 따라서 이 가정으로 인해 컴파일러는 a 읽기를 루프보다 앞으로 당겨올 수 있습니다.

사실, 일부 컴파일러들은 이 루프를 다음과 같이 무한 루프를 감싸는 브랜치로 바꿀 수도 있습니다:

```

1 void foo(void)
2 {
3     a = 1;
4     smp_mb();
5     b = 1;
6 }
7
8 void bar(void)
9 {
10    if (b == 0)
11        for (;;)
12            continue;
13    smp_mb();
14    assert(a == 1);
15 }
```

이런 최적화가 만들어지면, 해당 단정문은 아예 수행이 안될 수도 있습니다. 컴파일러가 당신의 병렬 코드를 없애버리는 현상을 막기 위해서는 volatile 캐스팅이나 (가능하다면) C++ relaxed atomic 들을 사용해야 합니다.

한마디로, 컴파일러들도 CPU 들도 최적화를 공격적으로 하기 때문에, 컴파일러 지시어나 메모리 배리어를 이용해 당신의 제약을 분명하게 그것들에게 알려야 합니다. □

#### Quick Quiz C.11:

각 CPU 는 자신의 메모리 액세스를 순서대로 보게 된다는 보장 사항은 각 유저 레벨 쓰레드 역시 자신의 메모리 액세스를 순서대로 볼 것이라고 보장하나요? 그렇다면 왜 그렇고, 아니라면 왜 아니죠? ■

#### Answer:

아니요. 한 쓰레드가 한 CPU 에서 다른 CPU 로 옮겨 가는데, 옮겨져 가는 CPU 는 해당 쓰레드가 옮겨져 온 기존 CPU 에서 한 최근의 메모리 오퍼레이션들을 다른 순서대로 인지할 수 있는 경우를 생각해 보세요. 유저 모드에서의 일관성을 위해선, 커널 해커들이 컨텍스트 스위치 경로에서마다 메모리 배리어를 반드시 사용해 줘야 합니다. 하지만, 이미 컨텍스트 스위치를 안전하게 하기 위해 필요시되는 락킹이 유저 레벨 태스크가 자기 자신의 액세스들을 순서대로 볼 수 있도록 하는데 필요 한 메모리 배리어들을 제공해야만 하게 되어 있습니다. 그렇다면 해도, 커널 레벨에서든 유저 레벨에서든 당신이 매우 최적화된 스케줄러를 설계하고 있다면, 부디 이 시나리오를 기억해 두세요! □

#### Quick Quiz C.12:

CPU 1 의 “while” 과 “c” 값 대입문 사이에 메모리 배리어를 넣는 것으로 이 코드를 고칠 수 있지 않을까요? 고칠 수 있다면 왜이고 고칠 수 없다면 그건 또 왜죠? ■

#### Answer:

고칠 수 없습니다. 그런 메모리 배리어는 그저 CPU 1 에 지역적인 순서만을 강제합니다. CPU 0 의 액세스들과 CPU 1 의 액세스들 사이의 상대적인 순서에 대해선 어떤 영향도 끼치지 않으므로, 단정문은 여전히 실패할 수 있습니다. 하지만, 모든 주류 컴퓨터 시스템들은 “타동성”을 제공하기 위한 하나 또는 여러개의 메커니즘을 제공해서, 직관적인 인과 순서를 제공합니다: B 가 A 의 액세스들로 인한 현상을 보게 되면, 그리고 C 가 B 의 액세스들로 인한 현상을 보면, C 는 A 의 액세스들로 인한 현상 역시 봐야만 합니다. 짧게 말해서, 하드웨어 설계자들은 소프트웨어 개발자들을 위한 조금의 연민 정도는 가지고 있습니다. □

#### Quick Quiz C.13:

Table C.4 에서 CPU 1 과 2 의 line 3-5 가 인터럽트 핸들러 안에서 수행되고, CPU 2 의 line 9 는 프로세스 레벨에서 수행된다고 생각해 봅시다. 코드가 정확히 동작하도록 하는데, 달리 말하자면 단정문이 실패하지 않도록 하는데 어떤 변경이 필요할까요? 필요하다면 무엇일까요? ■

#### Answer:

“e” 의 로드 오퍼레이션이 “a” 의 로드 오퍼레이션 이전에 이루어졌음을 분명히 하도록 단정문이 쓰여져야 합니다. 리눅스 커널에서는 barrier() 를 앞의 예들에서 단정문에 사용되었던 메모리 배리어처럼 사용되는 것으로 이를 달성할 수 있을 것입니다. □

**Quick Quiz C.14:**

Table C.4 의 예에서 CPU 2 가  
`assert (e==0 || c==1)` 을 수행하면 단정문은  
 실패할 수 있을까요? ■

**Answer:**

해당 CPU 가 “타동성” 을 지원하는가에 달려 있습니다.  
 달리 말하자면, CPU 0 는 CPU 0 의 “c” 로부터의 로드와  
 “e” 로의 스토어 사이의 메모리 배리어와 함께 CPU 1 의  
 “c” 에의 스토어 오퍼레이션을 바라본 후에 “e” 에의  
 스토어를 행했습니다. 만약 다른 CPU 가 CPU 0 의 “e” 에의  
 스토어를 본다면, 그 CPU 는 CPU 1 의 스토어도 볼 것  
 이라고 보장될 수 있을까요?

제가 신경쓰는 모든 CPU 들은 타동성을 제공한다고  
 이야기합니다. □

**Quick Quiz C.15:**

Alpha 의 `smp_read_barrier_depends()` 는  
`smp_rmb()` 가 아니라 `smp_mb()` 인가요? ■

**Answer:**

첫째로, Alpha 는 mb 와 wmb 인스트럭션들만 가지고  
 있고, 따라서 `smp_rmb()` 는 어떤 경우든 Alpha mb 인  
 인스트럭션으로 구현됩니다.

더 중요한 건, `smp_read_barrier_depends()`  
 는 뒤의 스토어들을 순서맞춰야 한다는 겁니다. 예를  
 들어, 다음의 코드를 생각해 보세요:

```

1 p = global_pointer;
2 smp_read_barrier_depends();
3 if (do_something_with(p->a, p->b) == 0)
4     p->hey_look = 1;

```

여기서 `p->a` 와 `p->b` 의 로드만이 아니라 `p->`  
`hey_look` 로의 스토어 역시 순서를 맞춰야 합니다. □



## Appendix E

# Glossary and Bibliography

Dictionaries are inherently circular in nature.

---

*“Self Reference in word definitions”,  
David Levary et al.*

**Associativity:** The number of cache lines that can be held simultaneously in a given cache, when all of these cache lines hash identically in that cache. A cache that could hold four cache lines for each possible hash value would be termed a “four-way set-associative” cache, while a cache that could hold only one cache line for each possible hash value would be termed a “direct-mapped” cache. A cache whose associativity was equal to its capacity would be termed a “fully associative” cache. Fully associative caches have the advantage of eliminating associativity misses, but, due to hardware limitations, fully associative caches are normally quite limited in size. The associativity of the large caches found on modern microprocessors typically range from two-way to eight-way.

**Associativity Miss:** A cache miss incurred because the corresponding CPU has recently accessed more data hashing to a given set of the cache than will fit in that set. Fully associative caches are not subject to associativity misses (or, equivalently, in fully associative caches, associativity and capacity misses are identical).

**Atomic:** An operation is considered “atomic” if it is not possible to observe any intermediate state. For example, on most CPUs, a store to a properly aligned pointer is atomic, because other CPUs will see either the old value or the new value, but are guaranteed not to see some mixed value containing some pieces of the new and old values.

**Cache:** In modern computer systems, CPUs have caches in which to hold frequently used data. These caches can be thought of as hardware hash tables with very simple hash functions, but in which each hash bucket (termed a “set” by hardware types) can hold only a limited number of data items. The number of data items that can be held by each of a cache’s hash buckets is termed the cache’s “associativity”. These data items are normally called “cache lines”, which can be thought of a fixed-length blocks of data that circulate among the CPUs and memory.

**Cache Coherence:** A property of most modern SMP machines where all CPUs will observe a sequence of values for a given variable that is consistent with at least one global order of values for that variable. Cache coherence also guarantees that at the end of a group of stores to a given variable, all CPUs will agree on the final value for that variable. Note that cache coherence applies only to the series of values taken on by a single variable. In contrast, the memory consistency model for a given machine describes the order in which loads and stores to groups of variables will appear to occur. See Section 14.2.4.2 for more information.

**Cache Coherence Protocol:** A communications protocol, normally implemented in hardware, that enforces memory consistency and ordering, preventing different CPUs from seeing inconsistent views of data held in their caches.

**Cache Geometry:** The size and associativity of a cache is termed its geometry. Each cache may be thought of as a two-dimensional array, with rows of cache lines (“sets”) that have the same hash value, and columns of cache lines (“ways”) in which every cache line

has a different hash value. The associativity of a given cache is its number of columns (hence the name “way”—a two-way set-associative cache has two “ways”), and the size of the cache is its number of rows multiplied by its number of columns.

**Cache Line:** (1) The unit of data that circulates among the CPUs and memory, usually a moderate power of two in size. Typical cache-line sizes range from 16 to 256 bytes.

(2) A physical location in a CPU cache capable of holding one cache-line unit of data.

(3) A physical location in memory capable of holding one cache-line unit of data, but that it also aligned on a cache-line boundary. For example, the address of the first word of a cache line in memory will end in 0x00 on systems with 256-byte cache lines.

**Cache Miss:** A cache miss occurs when data needed by the CPU is not in that CPU’s cache. The data might be missing because of a number of reasons, including: (1) this CPU has never accessed the data before (“startup” or “warmup” miss), (2) this CPU has recently accessed more data than would fit in its cache, so that some of the older data had to be removed (“capacity” miss), (3) this CPU has recently accessed more data in a given set<sup>1</sup> than that set could hold (“associativity” miss), (4) some other CPU has written to the data (or some other data in the same cache line) since this CPU has accessed it (“communication miss”), or (5) this CPU attempted to write to a cache line that is currently read-only, possibly due to that line being replicated in other CPUs’ caches.

**Capacity Miss:** A cache miss incurred because the corresponding CPU has recently accessed more data than will fit into the cache.

**Code Locking:** A simple locking design in which a “global lock” is used to protect a set of critical sections, so that access by a given thread to that set is granted or denied based only on the set of threads currently occupying the set of critical sections, not based on what data the thread intends to access. The scalability of a code-locked program is limited by the code; increasing the size of the data set will normally not increase scalability (in fact, will typically *decrease* scalability by increasing “lock contention”). Contrast with “data locking”.

<sup>1</sup> In hardware-cache terminology, the word “set” is used in the same way that the word “bucket” is used when discussing software caches.

**Communication Miss:** A cache miss incurred because the some other CPU has written to the cache line since the last time this CPU accessed it.

**Critical Section:** A section of code guarded by some synchronization mechanism, so that its execution constrained by that primitive. For example, if a set of critical sections are guarded by the same global lock, then only one of those critical sections may be executing at a given time. If a thread is executing in one such critical section, any other threads must wait until the first thread completes before executing any of the critical sections in the set.

**Data Locking:** A scalable locking design in which each instance of a given data structure has its own lock. If each thread is using a different instance of the data structure, then all of the threads may be executing in the set of critical sections simultaneously. Data locking has the advantage of automatically scaling to increasing numbers of CPUs as the number of instances of data grows. Contrast with “code locking”.

**Direct-Mapped Cache:** A cache with only one way, so that it may hold only one cache line with a given hash value.

**Embarrassingly Parallel:** A problem or algorithm where adding threads does not significantly increase the overall cost of the computation, resulting in linear speedups as threads are added (assuming sufficient CPUs are available).

**Exclusive Lock:** An exclusive lock is a mutual-exclusion mechanism that permits only one thread at a time into the set of critical sections guarded by that lock.

**False Sharing:** If two CPUs each frequently write to one of a pair of data items, but the pair of data items are located in the same cache line, this cache line will be repeatedly invalidated, “ping-ponging” back and forth between the two CPUs’ caches. This is a common cause of “cache thrashing”, also called “cacheline bouncing” (the latter most commonly in the Linux community). False sharing can dramatically reduce both performance and scalability.

**Fragmentation:** A memory pool that has a large amount of unused memory, but not laid out to permit satisfying a relatively small request is said to be fragmented.

External fragmentation occurs when the space is divided up into small fragments lying between allocated blocks of memory, while internal fragmentation occurs when specific requests or types of requests have been allotted more memory than they actually requested.

**Fully Associative Cache:** A fully associative cache contains only one set, so that it can hold any subset of memory that fits within its capacity.

**Grace Period:** A grace period is any contiguous time interval such that any RCU read-side critical section that began before the start of that interval has completed before the end of that same interval. Many RCU implementations define a grace period to be a time interval during which each thread has passed through at least one quiescent state. Since RCU read-side critical sections by definition cannot contain quiescent states, these two definitions are almost always interchangeable.

**Heisenbug:** A timing-sensitive bug that disappears from sight when you add print statements or tracing in an attempt to track it down.

**Hot Spot:** Data structure that is very heavily used, resulting in high levels of contention on the corresponding lock. One example of this situation would be a hash table with a poorly chosen hash function.

**Humiliatingly Parallel:** A problem or algorithm where adding threads significantly *decreases* the overall cost of the computation, resulting in large superlinear speedups as threads are added (assuming sufficient CPUs are available).

**Invalidation:** When a CPU wishes to write to a data item, it must first ensure that this data item is not present in any other CPUs' cache. If necessary, the item is removed from the other CPUs' caches via "invalidation" messages from the writing CPUs to any CPUs having a copy in their caches.

**IPI:** Inter-processor interrupt, which is an interrupt sent from one CPU to another. IPIs are used heavily in the Linux kernel, for example, within the scheduler to alert CPUs that a high-priority process is now runnable.

**IRQ:** Interrupt request, often used as an abbreviation for "interrupt" within the Linux kernel community, as in "irq handler".

**Linearizable:** A sequence of operations is "linearizable" if there is at least one global ordering of the sequence that is consistent with the observations of all CPUs and/or threads. Linearizability is much prized by many researchers, but less useful in practice than one might expect [HKLP12].

**Lock:** A software abstraction that can be used to guard critical sections, as such, an example of a "mutual exclusion mechanism". An "exclusive lock" permits only one thread at a time into the set of critical sections guarded by that lock, while a "reader-writer lock" permits any number of reading threads, or but one writing thread, into the set of critical sections guarded by that lock. (Just to be clear, the presence of a writer thread in any of a given reader-writer lock's critical sections will prevent any reader from entering any of that lock's critical sections and vice versa.)

**Lock Contention:** A lock is said to be suffering contention when it is being used so heavily that there is often a CPU waiting on it. Reducing lock contention is often a concern when designing parallel algorithms and when implementing parallel programs.

**Memory Consistency:** A set of properties that impose constraints on the order in which accesses to groups of variables appear to occur. Memory consistency models range from sequential consistency, a very constraining model popular in academic circles, through process consistency, release consistency, and weak consistency.

**MESI Protocol:** The cache-coherence protocol featuring modified, exclusive, shared, and invalid (MESI) states, so that this protocol is named after the states that the cache lines in a given cache can take on. A modified line has been recently written to by this CPU, and is the sole representative of the current value of the corresponding memory location. An exclusive cache line has not been written to, but this CPU has the right to write to it at any time, as the line is guaranteed not to be replicated into any other CPU's cache (though the corresponding location in main memory is up to date). A shared cache line is (or might be) replicated in some other CPUs' cache, meaning that this CPU must interact with those other CPUs before writing to this cache line. An invalid cache line contains no value, instead representing

“empty space” in the cache into which data from memory might be loaded.

**Mutual-Exclusion Mechanism:** A software abstraction that regulates threads’ access to “critical sections” and corresponding data.

**NMI:** Non-maskable interrupt. As the name indicates, this is an extremely high-priority interrupt that cannot be masked. These are used for hardware-specific purposes such as profiling. The advantage of using NMIs for profiling is that it allows you to profile code that runs with interrupts disabled.

**NUCA:** Non-uniform cache architecture, where groups of CPUs share caches. CPUs in a group can therefore exchange cache lines with each other much more quickly than they can with CPUs in other groups. Systems comprised of CPUs with hardware threads will generally have a NUCA architecture.

**NUMA:** Non-uniform memory architecture, where memory is split into banks and each such bank is “close” to a group of CPUs, the group being termed a “NUMA node”. An example NUMA machine is Sequent’s NUMA-Q system, where each group of four CPUs had a bank of memory near by. The CPUs in a given group can access their memory much more quickly than another group’s memory.

**NUMA Node:** A group of closely placed CPUs and associated memory within a larger NUMA machine. Note that a NUMA node might well have a NUCA architecture.

**Pipelined CPU:** A CPU with a pipeline, which is an internal flow of instructions internal to the CPU that is in some way similar to an assembly line, with many of the same advantages and disadvantages. In the 1960s through the early 1980s, pipelined CPUs were the province of supercomputers, but started appearing in microprocessors (such as the 80486) in the late 1980s.

**Process Consistency:** A memory-consistency model in which each CPU’s stores appear to occur in program order, but in which different CPUs might see accesses from more than one CPU as occurring in different orders.

**Program Order:** The order in which a given thread’s instructions would be executed by a now-mythical “in-

order” CPU that completely executed each instruction before proceeding to the next instruction. (The reason such CPUs are now the stuff of ancient myths and legends is that they were extremely slow. These dinosaurs were one of the many victims of Moore’s Law-driven increases in CPU clock frequency. Some claim that these beasts will roam the earth once again, others vehemently disagree.)

**Quiescent State:** In RCU, a point in the code where there can be no references held to RCU-protected data structures, which is normally any point outside of an RCU read-side critical section. Any interval of time during which all threads pass through at least one quiescent state each is termed a “grace period”.

**Read-Copy Update (RCU):** A synchronization mechanism that can be thought of as a replacement for reader-writer locking or reference counting. RCU provides extremely low-overhead access for readers, while writers incur additional overhead maintaining old versions for the benefit of pre-existing readers. Readers neither block nor spin, and thus cannot participate in deadlocks, however, they also can see stale data and can run concurrently with updates. RCU is thus best-suited for read-mostly situations where stale data can either be tolerated (as in routing tables) or avoided (as in the Linux kernel’s System V IPC implementation).

**Read-Side Critical Section:** A section of code guarded by read-acquisition of some reader-writer synchronization mechanism. For example, if one set of critical sections are guarded by read-acquisition of a given global reader-writer lock, while a second set of critical section are guarded by write-acquisition of that same reader-writer lock, then the first set of critical sections will be the read-side critical sections for that lock. Any number of threads may concurrently execute the read-side critical sections, but only if no thread is executing one of the write-side critical sections.

**Reader-Writer Lock:** A reader-writer lock is a mutual-exclusion mechanism that permits any number of reading threads, or but one writing thread, into the set of critical sections guarded by that lock. Threads attempting to write must wait until all pre-existing reading threads release the lock, and, similarly, if there is a pre-existing writer, any threads attempting to write must wait for the writer to release the lock.

A key concern for reader-writer locks is “fairness”: can an unending stream of readers starve a writer or vice versa.

**Sequential Consistency:** A memory-consistency model where all memory references appear to occur in an order consistent with a single global order, and where each CPU’s memory references appear to all CPUs to occur in program order.

**Store Buffer:** A small set of internal registers used by a given CPU to record pending stores while the corresponding cache lines are making their way to that CPU. Also called “store queue”.

**Store Forwarding:** An arrangement where a given CPU refers to its store buffer as well as its cache so as to ensure that the software sees the memory operations performed by this CPU as if they were carried out in program order.

**Super-Scalar CPU:** A scalar (non-vector) CPU capable of executing multiple instructions concurrently. This is a step up from a pipelined CPU that executes multiple instructions in an assembly-line fashion—in a super-scalar CPU, each stage of the pipeline would be capable of handling more than one instruction. For example, if the conditions were exactly right, the Intel Pentium Pro CPU from the mid-1990s could execute two (and sometimes three) instructions per clock cycle. Thus, a 200MHz Pentium Pro CPU could “retire”, or complete the execution of, up to 400 million instructions per second.

**Teachable:** A topic, concept, method, or mechanism that the teacher understands completely and is therefore comfortable teaching.

**Transactional Memory (TM):** Shared-memory synchronization scheme featuring “transactions”, each of which is an atomic sequence of operations that offers atomicity, consistency, isolation, but differ from classic transactions in that they do not offer durability. Transactional memory may be implemented either in hardware (hardwire transactional memory, or HTM), in software (software transactional memory, or STM), or in a combination of hardware and software (“unbounded” transactional memory, or UTM).

**Unteachable:** A topic, concept, method, or mechanism that the teacher does not understand well is therefore uncomfortable teaching.

**Vector CPU:** A CPU that can apply a single instruction to multiple items of data concurrently. In the 1960s through the 1980s, only supercomputers had vector capabilities, but the advent of MMX in x86 CPUs and VMX in PowerPC CPUs brought vector processing to the masses.

**Write Miss:** A cache miss incurred because the corresponding CPU attempted to write to a cache line that is read-only, most likely due to its being replicated in other CPUs’ caches.

**Write-Side Critical Section:** A section of code guarded by write-acquisition of some reader-writer synchronization mechanism. For example, if one set of critical sections are guarded by write-acquisition of a given global reader-writer lock, while a second set of critical sections are guarded by read-acquisition of that same reader-writer lock, then the first set of critical sections will be the write-side critical sections for that lock. Only one thread may execute in the write-side critical section at a time, and even then only if there are no threads executing concurrently in any of the corresponding read-side critical sections.



# Bibliography

- [AAKL06] C. Scott Ananian, Krste Asanovic, Bradley C. Kuszmaul, and Charles E. Leiserson. Unbounded transactional memory. *IEEE Micro*, pages 59–69, January–February 2006. Available: <http://www.cag.csail.mit.edu/scale/papers/utm-ieeeemicro2006.pdf> [Viewed December 21, 2006].
- [AB13] Samy Al Bahra. Nonblocking algorithms and scalable multicore programming. *Commun. ACM*, 56(7):50–61, July 2013.
- [ABD<sup>+</sup>97] Jennifer M. Anderson, Lance M. Berc, Jeffrey Dean, Sanjay Ghemawat, Monika R. Henzinger, Shun-Tak A. Leung, Richard L. Sites, Mark T. Vandevenne, Carl A. Waldspurger, and William E. Weihl. Continuous profiling: Where have all the cycles gone? In *Proceedings of the 16<sup>th</sup> ACM Symposium on Operating Systems Principles*, pages 1–14, New York, NY, October 1997.
- [aCB08] University at California Berkeley. SETI@HOME. Available: <http://setiathome.berkeley.edu/> [Viewed January 31, 2008], December 2008.
- [ACHS13] Dan Alistarh, Keren Censor-Hillel, and Nir Shavit. Are lock-free concurrent algorithms practically wait-free? ArXiv:1311.3200v2, December 2013.
- [ACMS03] Andrea Arcangeli, Mingming Cao, Paul E. McKenney, and Dipankar Sarma. Using read-copy update techniques for System V IPC in the Linux 2.5 kernel. In *Proceedings of the 2003 USENIX Annual Technical Conference (FREENIX Track)*, pages 297–310. USENIX Association, June 2003.
- [Ada11] Andrew Adamatzky. Slime mould solves maze in one pass . . . assisted by gradient of chemo-attractants. <http://arxiv.org/abs/1108.4956>, August 2011.
- [Adv02] Advanced Micro Devices. *AMD x86-64 Architecture Programmer’s Manual Volumes 1-5*, 2002.
- [Adv07] Advanced Micro Devices. *AMD x86-64 Architecture Programmer’s Manual Volume 2: System Programming*, 2007.
- [AGH<sup>+</sup>11a] Hagit Attiya, Rachid Guerraoui, Danny Hendler, Petr Kuznetsov, Maged M. Michael, and Martin Vechev. Laws of order: Expensive synchronization in concurrent algorithms cannot be eliminated. In *38<sup>th</sup> ACM SIGACT-SIGPLAN Symposium on Principles of Programming Languages*, pages 487–498, New York, NY, USA, 2011. ACM.
- [AGH<sup>+</sup>11b] Hagit Attiya, Rachid Guerraoui, Danny Hendler, Petr Kuznetsov, Maged M. Michael, and Martin Vechev. Laws of order: Expensive synchronization in concurrent algorithms cannot be eliminated. *SIGPLAN Not.*, 46(1):487–498, January 2011.
- [AHS<sup>+</sup>03] J. Appavoo, K. Hui, C. A. N. Soules, R. W. Wisniewski, D. M. Da Silva, O. Krieger, M. A. Auslander, D. J. Edelsohn, B. Gamsa, G. R. Ganger, P. McKenney, M. Ostrowski, B. Rosenburg, M. Stumm, and J. Xenidis. Enabling autonomic behavior in systems software with hot swapping. *IBM Systems Journal*, 42(1):60–76, January 2003.
- [AKNT13] Jade Alglave, Daniel Kroening, Vincent Nimal, and Michael Tautschig. Software verification for weak memory via program

- transformation. In *Proceedings of the 22nd European conference on Programming Languages and Systems*, ESOP'13, pages 512–532, Berlin, Heidelberg, 2013. Springer-Verlag.
- [AKT13] Jade Alglave, Daniel Kroening, and Michael Tautschnig. Partial orders for efficient Bounded Model Checking of concurrent software. In *Computer Aided Verification (CAV)*, volume 8044 of *LNCS*, pages 141–157. Springer, 2013.
- [Ale79] Christopher Alexander. *The Timeless Way of Building*. Oxford University Press, New York, 1979.
- [Alg13] Jade Alglave. Weakness is a virtue. In *(EC)<sup>2</sup> 2013: 6<sup>th</sup> International Workshop on Exploiting Concurrency Efficiently and Correctly*, page 3, 2013.
- [Amd67] Gene Amdahl. Validity of the single processor approach to achieving large-scale computing capabilities. In *AFIPS Conference Proceedings*, pages 483–485, Washington, DC, USA, 1967. IEEE Computer Society.
- [AMP<sup>+</sup>11] Jade Alglave, Luc Maranget, Pankaj Pawan, Susmit Sarkar, Peter Sewell, Derek Williams, and Francesco Zappa Nardelli. PPCMEM/ARMMEM: A tool for exploring the POWER and ARM memory models. <http://www.cl.cam.ac.uk/~pes20/ppc-supplemental/pldi105-sarkar.pdf>, June 2011.
- [AMT14] Jade Alglave, Luc Maranget, and Michael Tautschnig. Herding cats: Modelling, simulation, testing, and data-mining for weak memory. In *Proceedings of the 35th ACM SIGPLAN Conference on Programming Language Design and Implementation*, PLDI '14, pages 40–40, New York, NY, USA, 2014. ACM.
- [And90] T. E. Anderson. The performance of spin lock alternatives for shared-memory multiprocessors. *IEEE Transactions on Parallel and Distributed Systems*, 1(1):6–16, January 1990.
- [And91] Gregory R. Andrews. *Concurrent Programming, Principles, and Practices*. Benjamin Cummins, 1991.
- [ARM10] ARM Limited. *ARM Architecture Reference Manual: ARMv7-A and ARMv7-R Edition*, 2010.
- [ATC<sup>+</sup>11] Ege Akpinar, Sasa Tomic, Adrian Cristal, Osman Unsal, and Mateo Valero. A comprehensive study of conflict resolution policies in hardware transactional memory. In *TRANSACT 2011*. ACM SIGPLAN, June 2011.
- [ATS09] Ali-Reza Adl-Tabatabai and Tatiana Shpeisman. Draft specification of transactional language constructs for c++. <http://research.sun.com/scalable/pubs/C++-transactional-constructs-1.0.pdf>, August 2009.
- [BA01] Jeff Bonwick and Jonathan Adams. Magazines and vmem: Extending the slab allocator to many CPUs and arbitrary resources. In *USENIX Annual Technical Conference, General Track 2001*, pages 15–33, 2001.
- [Bec11] Pete Becker. Working draft, standard for programming language C++. <http://www.open-std.org/jtc1/sc22/wg21/docs/papers/2011/n3242.pdf>, February 2011.
- [BG87] D. Bertsekas and R. Gallager. *Data Networks*. Prentice-Hall, Inc., 1987.
- [BHG87] Philip A. Bernstein, Vassos Hadzilacos, and Nathan Goodman. *Concurrency Control and Recovery in Database Systems*. Addison Wesley Publishing Company, 1987.
- [BHS07] Frank Buschmann, Kevlin Henney, and Douglas C. Schmidt. *Pattern-Oriented Software Architecture Volume 4: A Pattern Language for Distributed Computing*. Wiley, Chichester, West Sussex, England, 2007.
- [BK85] Bob Beck and Bob Kasten. VLSI assist in building a multiprocessor UNIX system. In *USENIX Conference Proceedings*, pages 255–275, Portland, OR, June 1985. USENIX Association.

- [BLM05] C. Blundell, E. C. Lewis, and M. Martin. Deconstructing transactional semantics: The subtleties of atomicity. In *Annual Workshop on Duplicating, Deconstructing, and Debunking (WDDD)*, June 2005. Available: [http://www.cis.upenn.edu/acg/papers/wddd05\\_atomic\\_semantics.pdf](http://www.cis.upenn.edu/acg/papers/wddd05_atomic_semantics.pdf) [Viewed June 4, 2009].
- [BLM06] C. Blundell, E. C. Lewis, and M. Martin. Subtleties of transactional memory and atomicity semantics. *Computer Architecture Letters*, 5(2), 2006. Available: [http://www.cis.upenn.edu/acg/papers/cal06\\_atomic\\_semantics.pdf](http://www.cis.upenn.edu/acg/papers/cal06_atomic_semantics.pdf) [Viewed June 4, 2009].
- [BMMM05] Luke Browning, Thomas Mathews, Paul E. McKenney, and James Moody. Apparatus, method, and computer program product for converting simple locks in a multiprocessor system. Technical Report US Patent 6,842,809, US Patent and Trademark Office, Washington, DC, January 2005.
- [BMP08] R. F. Berry, P. E. McKenney, and F. N. Parr. Responsive systems: An introduction. *IBM Systems Journal*, 47(2):197–206, April 2008. Available: <http://www.research.ibm.com/journal/sj/472/berry.pdf> [Viewed May 8, 2008].
- [Boe09] Hans-J. Boehm. Transactional memory should be an implementation technique, not a programming interface. In *HOTPAR 2009*, page 6, Berkeley, CA, USA, March 2009. Available: [http://www.usenix.org/event/hotpar09/tech/full\\_papers/boehm/boehm.pdf](http://www.usenix.org/event/hotpar09/tech/full_papers/boehm/boehm.pdf) [Viewed May 24, 2009].
- [Boh01] Kristoffer Bohmann. Response time still matters. Available: [http://www.bohmann.dk/articles/response\\_time\\_still\\_matters.html](http://www.bohmann.dk/articles/response_time_still_matters.html) [Viewed July 23, 2007], July 2001.
- [Bow06] Maggie Bowman. Dividing the sheep from the goats. url=<http://www.cs.kent.ac.uk/news/2006/RBornat/>, February 2006.
- [Bra07] Reg Braithwaite. Don't overthink fizzbuzz. url=<http://weblog.raganwald.com/2007/01/dont-overthink-fizzbuzz.html>, January 2007.
- [Bra11] Björn Brandenburg. *Scheduling and Locking in Multiprocessor Real-Time Operating Systems*. PhD thesis, The University of North Carolina at Chapel Hill, 2011.
- [But97] David Butenhof. *Programming with POSIX Threads*. Addison-Wesley, Boston, MA, USA, 1997.
- [BW14] Silas Boyd-Wickizer. *Optimizing Communications Bottlenecks in Multiprocessor Operating Systems Kernels*. PhD thesis, Massachusetts Institute of Technology, 2014.
- [CBM<sup>+</sup>08] Calin Cascaval, Colin Blundell, Maged Michael, Harold W. Cain, Peng Wu, Stefanie Chiras, and Siddhartha Chatterjee. Software transactional memory: Why is it only a research toy? *ACM Queue*, September 2008.
- [CHP71] P. J. Courtois, F. Heymans, and D. L. Parناس. Concurrent control with “readers” and “writers”. *Communications of the ACM*, 14(10):667–668, October 1971.
- [CKZ12] Austin Clements, Frans Kaashoek, and Nickolai Zeldovich. Scalable address spaces using RCU balanced trees. In *Architectural Support for Programming Languages and Operating Systems (ASPLOS 2012)*, pages 199–210, London, UK, March 2012. ACM.
- [CKZ<sup>+</sup>13] Austin T. Clements, M. Frans Kaashoek, Nickolai Zeldovich, Robert T. Morris, and Eddie Kohler. The scalable commutativity rule: Designing scalable software for multicore processors. In *Proceedings of the Twenty-Fourth ACM Symposium on Operating Systems Principles, SOSP ’13*, pages 1–17, New York, NY, USA, 2013. ACM.

- [Cli09] Cliff Click. And now some hardware transactional memory comments... <http://www.azulsystems.com/blog/cliff-click/2009-02-25-and-now-some-hardware-transactional-memory-comments>, February 2009.
- [CLRS01] T.H. Cormen, C.E. Leiserson, R.L. Rivest, and C. Stein. *Introduction to Algorithms, Second Edition*. MIT electrical engineering and computer science series. MIT Press, 2001.
- [Com01] Compaq Computer Corporation. Shared memory, threads, interprocess communication. Available: [http://h71000.www7.hp.com/wizard/wiz\\_2637.html](http://h71000.www7.hp.com/wizard/wiz_2637.html), August 2001.
- [Cor04a] Jonathan Corbet. Approaches to realtime Linux. Available: <http://lwn.net/Articles/106010/> [Viewed March 25, 2008], October 2004.
- [Cor04b] Jonathan Corbet. Finding kernel problems automatically. <http://lwn.net/Articles/87538/>, June 2004.
- [Cor04c] Jonathan Corbet. Realtime preemption, part 2. Available: <http://lwn.net/Articles/107269/> [Viewed March 25, 2008], October 2004.
- [Cor06a] Jonathan Corbet. The kernel lock validator. Available: <http://lwn.net/Articles/185666/> [Viewed: March 26, 2010], May 2006.
- [Cor06b] Jonathan Corbet. Priority inheritance in the kernel. Available: <http://lwn.net/Articles/178253/> [Viewed June 29, 2009], April 2006.
- [Cor12] Jon Corbet. ACCESS\_ONCE(). <http://lwn.net/Articles/508991/>, August 2012.
- [Cor13] Jonathan Corbet. (nearly) full tickless operation in 3.10. <http://lwn.net/Articles/549580/>, May 2013.
- [Cra93] Travis Craig. Building FIFO and priority-queuing spin locks from atomic swap. Technical Report 93-02-02, University of Washington, Seattle, Washington, February 1993.
- [CRKH05] Jonathan Corbet, Alessandro Rubini, and Greg Kroah-Hartman. *Linux Device Drivers*. O'Reilly Media, Inc., third edition, 2005.
- [CSG99] David E. Culler, Jaswinder Pal Singh, and Anoop Gupta. *Parallel Computer Architecture: a Hardware/Software Approach*. Morgan Kaufman, 1999.
- [Dat82] C. J. Date. *An Introduction to Database Systems*, volume 1. Addison-Wesley Publishing Company, 1982.
- [DBA09] Saeed Dehnadi, Richard Bornat, and Ray Adams. Meta-analysis of the effect of consistency on success in early learning of programming. In *PPIG 2009*, pages 1–13, University of Limerick, Ireland, June 2009. Psychology of Programming Interest Group.
- [DCW<sup>+</sup>11] Luke Dalessandro, Francois Carouge, Sean White, Yossi Lev, Mark Moir, Michael L. Scott, and Michael F. Spear. Hybrid NOrec: A case study in the effectiveness of best effort hardware transactional memory. In *Proceedings of the 16th International Conference on Architectural Support for Programming Languages and Operating Systems (ASPLOS)*, ASPLOS '11, pages ???–???, New York, NY, USA, 2011. ACM.
- [DD09] Mathieu Desnoyers and Michel R. Dagenais. Lttng, filling the gap between kernel instrumentation and a widely usable kernel tracer. Available: [http://events.linuxfoundation.org/slides/lfcs09\\_desnoyers\\_paper.pdf](http://events.linuxfoundation.org/slides/lfcs09_desnoyers_paper.pdf) [Viewed: August 28, 2011], April 2009.
- [Des09] Mathieu Desnoyers. [RFC git tree] userspace RCU (urcu) for Linux. <http://liburcu.org>, February 2009.

- [DFGG11] Aleksandar Dragovejic, Pascal Felber, Vincent Gramoli, and Rachid Guerraoui. Why STM can be more than a research toy. *Communications of the ACM*, pages 70–77, April 2011.
- [DHJ<sup>+</sup>07] Giuseppe DeCandia, Deniz Hastorun, Madan Jampani, Gunavardhan Kakulapati, Avinash Lakshman, Alex Pilchin, Swaminathan Sivasubramanian, Peter Vosshall, and Werner Vogels. Dynamo: Amazon’s highly available key-value store. *SIGOPS Oper. Syst. Rev.*, 41(6):205–220, October 2007.
- [DHK12] Vijay D’Silva, Leopold Haller, and Daniel Kroening. Satisfiability solvers are static analyzers. In *Static Analysis Symposium (SAS)*, volume 7460 of *LNCS*, pages 317–333. Springer, 2012.
- [DHL<sup>+</sup>08] Dave Dice, Maurice Herlihy, Doug Lea, Yossi Lev, Victor Luchangco, Wayne Mesard, Mark Moir, Kevin Moore, and Dan Nussbaum. Applications of the adaptive transactional memory test platform. In *3<sup>rd</sup> ACM SIGPLAN Workshop on Transactional Computing*, pages 1–10, Salt Lake City, UT, USA, February 2008.
- [Dig89] Digital Systems Research Center. *An Introduction to Programming with Threads*, January 1989.
- [Dij65] E. W. Dijkstra. Solution of a problem in concurrent programming control. *Communications of the ACM*, 8(9):569, Sept 1965.
- [Dij68] Edsger W. Dijkstra. Letters to the editor: Go to statement considered harmful. *Commun. ACM*, 11(3):147–148, March 1968.
- [Dij71] Edsger W. Dijkstra. Hierarchical ordering of sequential processes. *Acta Informatica*, 1(2):115–138, 1971. Available: <http://www.cs.utexas.edu/users/EWD/ewd03xx/EWD310.PDF> [Viewed January 13, 2008].
- [DLM<sup>+</sup>10] Dave Dice, Yossi Lev, Virendra J. Marathe, Mark Moir, Dan Nussbaum, and Marek Oleszewski. Simplifying concurrent algorithms by exploiting hardware transactional memory. In *Proceedings of the 22nd ACM symposium on Parallelism in algorithms and architectures, SPAA ’10*, pages 325–334, New York, NY, USA, 2010. ACM.
- [DLMN09] Dave Dice, Yossi Lev, Mark Moir, and Dan Nussbaum. Early experience with a commercial hardware transactional memory implementation. In *Fourteenth International Conference on Architectural Support for Programming Languages and Operating Systems (ASPLOS ’09)*, pages 157–168, Washington, DC, USA, March 2009. Available: <http://research.sun.com/scalable/pubs/ASPLOS2009-RockHTM.pdf> [Viewed February 4, 2009].
- [DMS<sup>+</sup>12] Mathieu Desnoyers, Paul E. McKenney, Alan Stern, Michel R. Dagenais, and Jonathan Walpole. User-level implementations of read-copy update. *IEEE Transactions on Parallel and Distributed Systems*, 23:375–382, 2012.
- [Dov90] Ken F. Dove. A high capacity TCP/IP in parallel STREAMS. In *UKUUG Conference Proceedings*, London, June 1990.
- [Dre11] Ulrich Drepper. Futexes are tricky. Technical Report FAT2011, Red Hat, Inc., Raleigh, NC, USA, November 2011.
- [DSS06] Dave Dice, Ori Shalev, and Nir Shavit. Transactional locking II. In *Proc. International Symposium on Distributed Computing*. Springer Verlag, 2006. Available: <http://www.springerlink.com/content/5688h5q0w72r54x0/> [Viewed March 10, 2008].
- [Edg13] Jake Edge. The future of realtime Linux. <http://lwn.net/Articles/572740/>, November 2013.
- [Edg14] Jake Edge. The future of the realtime patch set. <http://lwn.net/Articles/617140/>, October 2014.
- [EGCD03] T. A. El-Ghazawi, W. W. Carlson, and J. M. Draper. UPC language specifications v1.1. Available: <http://upc.cs.umn.edu/>.

- gwu.edu [Viewed September 19, 2008], May 2003.
- [EGMdB11] Stephane Eranian, Eric Gouriou, Tipp Moseley, and Willem de Bruijn. Linux kernel profiling with perf. <https://perf.wiki.kernel.org/index.php/Tutorial>, June 2011.
- [Ell80] Carla Schlatter Ellis. Concurrent search and insertion in avl trees. *IEEE Transactions on Computers*, C-29(9):811–817, September 1980.
- [ELLM07] Faith Ellen, Yossi Lev, Victor Luchangco, and Mark Moir. Snzi: scalable nonzero indicators. In *Proceedings of the twenty-sixth annual ACM symposium on Principles of distributed computing*, PODC ’07, pages 13–22, New York, NY, USA, 2007. ACM.
- [Eng68] Douglas Engelbart. The demo. Available: <http://video.google.com/videoplay?docid=-8734787622017763097> [Viewed November 28, 2008], December 1968.
- [ENS05] Ryan Eccles, Blair Nonneck, and Deborah A. Stacey. Exploring parallel programming knowledge in the novice. In *HPCS ’05: Proceedings of the 19th International Symposium on High Performance Computing Systems and Applications*, pages 97–102, Washington, DC, USA, 2005. IEEE Computer Society.
- [Eri08] Christer Ericson. Aiding pathfinding with cellular automata. <http://realtimecollisiondetection.net/blog/?p=57>, June 2008.
- [ES90] Margaret A. Ellis and Bjarne Stroustrup. *The Annotated C++ Reference Manual*. Addison Wesley, 1990.
- [ES05] Ryan Eccles and Deborah A. Stacey. Understanding the parallel programmer. In *HPCS ’05: Proceedings of the 19th International Symposium on High Performance Computing Systems and Applications*, pages 156–160, Washington, DC, USA, 2005. IEEE Computer Society.
- [ETH11] ETH Zurich. Parallel solver for a perfect maze. <http://nativesystems.inf.ethz.ch/pub/Main/WebHomeLecturesParallelProgrammingExercises2011hw04.pdf>, March 2011.
- [Fel50] W. Feller. *An Introduction to Probability Theory and its Applications*. John Wiley, 1950.
- [Fos10] Ron Fosner. Scalable multithreaded programming with tasks. *MSDN Magazine*, 2010(11):60–69, November 2010. <http://msdn.microsoft.com/en-us/magazine/gg309176.aspx>.
- [FPB79] Jr. Frederick P. Brooks. *The Mythical Man-Month*. Addison-Wesley, 1979.
- [FRK02] Hubertus Francke, Rusty Russell, and Matthew Kirkwood. Fuss, futexes and furwocks: Fast userlevel locking in linux. In *Ottawa Linux Symposium*, pages 479–495, June 2002. Available: <http://www.kernel.org/doc/ols/2002/ols2002-pages-479-495.pdf> [Viewed May 22, 2011].
- [Gar90] Arun Garg. Parallel STREAMS: a multi-processor implementation. In *USENIX Conference Proceedings*, pages 163–176, Berkeley CA, February 1990. USENIX Association.
- [Gar07] Bryan Gardiner. Idf: Gordon moore predicts end of moore’s law (again). Available: <http://blog.wired.com/business/2007/09/idf-gordon-mo-1.html> [Viewed: November 28, 2008], September 2007.
- [GC96] Michael Greenwald and David R. Cheriton. The synergy between non-blocking synchronization and operating system structure. In *Proceedings of the Second Symposium on Operating Systems Design and Implementation*, pages 123–136, Seattle, WA, October 1996. USENIX Association.
- [GDZE10] Olga Golovanevsky, Alon Dayan, Ayal Zaks, and David Edelsohn. Trace-based

- [GG14] Vincent Gramoli and Rachid Guerraoui. Democratizing transactional programming. *Commun. ACM*, 57(1):86–93, January 2014.
- [Gha95] Kourosh Gharachorloo. Memory consistency models for shared-memory multiprocessors. Technical Report CSL-TR-95-685, Computer Systems Laboratory, Departments of Electrical Engineering and Computer Science, Stanford University, Stanford, CA, December 1995. Available: <http://www.hpl.hp.com/techreports/Compaq-DEC/WRL-95-9.pdf> [Viewed: October 11, 2004].
- [GHJV95] Erich Gamma, Richard Helm, Ralph Johnson, and John Vlissides. *Design Patterns: Elements of Reusable Object-Oriented Software*. Addison-Wesley, 1995.
- [GKAS99] Ben Gamsa, Orran Krieger, Jonathan Appavoo, and Michael Stumm. Tornado: Maximizing locality and concurrency in a shared memory multiprocessor operating system. In *Proceedings of the 3<sup>rd</sup> Symposium on Operating System Design and Implementation*, pages 87–100, New Orleans, LA, February 1999.
- [GKP13] Justin Gottschlich, Rob Knauerhase, and Gilles Pokam. But how do we really debug transactional memory? In *5<sup>th</sup> USENIX Workshop on Hot Topics in Parallelism (HotPar 2013)*, San Jose, CA, USA, June 2013.
- [GKPS95] Ben Gamsa, Orran Krieger, E. Parsons, and Michael Stumm. Performance issues for multiprocessor operating systems. Technical Report CSRI-339, Available: <ftp://ftp.cs.toronto.edu/pub/reports/csri/339/339.ps>, November 1995.
- [Gle10] Thomas Gleixner. Realtime linux: academia v. reality. Available: <http://lwn.net/Articles/397422/> [Viewed July 27, 2010], July 2010.
- [Gle12] Thomas Gleixner. Linux -rt kvm guest demo. Personal communication, December 2012.
- [GMTW08] D. Guniguntala, P. E. McKenney, J. Triplett, and J. Walpole. The read-copy-update mechanism for supporting real-time applications on shared-memory multiprocessor systems with Linux. *IBM Systems Journal*, 47(2):221–236, May 2008.
- [GPB<sup>+</sup>07] Brian Goetz, Tim Peierls, Joshua Bloch, Joseph Bowbeer, David Holmes, and Doug Lea. *Java: Concurrency in Practice*. Addison Wesley, Upper Saddle River, NJ, USA, 2007.
- [Gra02] Jim Gray. Super-servers: Commodity computer clusters pose a software challenge. Available: [http://research.microsoft.com/en-us/um/people/gray/papers/superservers\(4t\\_computers\).doc](http://research.microsoft.com/en-us/um/people/gray/papers/superservers(4t_computers).doc) [Viewed: June 23, 2004], April 2002.
- [Gri00] Scott Griffen. Internet pioneers: Doug Englebart. Available: <http://www.ibiblio.org/pioneers/englebart.html> [Viewed November 28, 2008], May 2000.
- [Gro01] The Open Group. Single UNIX specification. <http://www.opengroup.org/onlinepubs/007908799/index.html>, July 2001.
- [Gro07] Dan Grossman. The transactional memory / garbage collection analogy. In *OOPSLA '07: Proceedings of the 22nd annual ACM SIGPLAN conference on Object oriented programming systems and applications*, pages 695–706, New York, NY, USA, October 2007. ACM. Available: [http://www.cs.washington.edu/homes/djg/papers/analogy\\_oopsla07.pdf](http://www.cs.washington.edu/homes/djg/papers/analogy_oopsla07.pdf) [Viewed December 19, 2008].

- [GT90] Gary Graunke and Shreekant Thakkar. Synchronization algorithms for shared-memory multiprocessors. *IEEE Computer*, 23(6):60–69, June 1990.
- [HCS<sup>+</sup>05] Lorin Hochstein, Jeff Carver, Forrest Shull, Sima Asgari, and Victor Basili. Parallel programmer productivity: A case study of novice parallel programmers. In *SC '05: Proceedings of the 2005 ACM/IEEE conference on Supercomputing*, page 35, Washington, DC, USA, 2005. IEEE Computer Society.
- [Hei27] W. Heisenberg. Über den anschaulichen Inhalt der quantentheoretischen Kinematik und Mechanik. *Zeitschrift für Physik*, 43(3-4):172–198, 1927. English translation in “Quantum theory and measurement” by Wheeler and Zurek.
- [Her90] Maurice P. Herlihy. A methodology for implementing highly concurrent data structures. In *Proceedings of the 2nd ACM SIGPLAN Symposium on Principles and Practice of Parallel Programming*, pages 197–206, March 1990.
- [Her91] Maurice Herlihy. Wait-free synchronization. *ACM TOPLAS*, 13(1):124–149, January 1991.
- [Her93] Maurice Herlihy. Implementing highly concurrent data objects. *ACM Transactions on Programming Languages and Systems*, 15(5):745–770, November 1993.
- [Her05] Maurice Herlihy. The transactional manifesto: software engineering and non-blocking synchronization. In *PLDI '05: Proceedings of the 2005 ACM SIGPLAN conference on Programming language design and implementation*, pages 280–280, New York, NY, USA, 2005. ACM Press.
- [HHK<sup>+</sup>13] A. Haas, T.A. Henzinger, C.M. Kirsch, M. Lippautz, H. Payer, A. Sezgin, and A. Sokolova. Distributed queues in shared memory—multicore performance and scalability through quantitative relaxation. In *Proc. International Conference on Computing Frontiers*. ACM, 2013.
- [HKLP12] Andreas Haas, Christoph M. Kirsch, Michael Lippautz, and Hannes Payer. How FIFO is your concurrent FIFO queue? In *Proceedings of the Workshop on Relaxing Synchronization for Multicore and Manycore Scalability*, Tucson, AZ USA, October 2012.
- [HL86] Frederick S. Hillier and Gerald J. Lieberman. *Introduction to Operations Research*. Holden-Day, 1986.
- [HLM02] Maurice Herlihy, Victor Luchangco, and Mark Moir. The repeat offender problem: A mechanism for supporting dynamic-sized, lock-free data structures. In *Proceedings of 16<sup>th</sup> International Symposium on Distributed Computing*, pages 339–353, October 2002.
- [HLM03] Maurice Herlihy, Victor Luchangco, and Mark Moir. Obstruction-free synchronization: Double-ended queues as an example. In *Proceedings of the 23<sup>rd</sup> IEEE International Conference on Distributed Computing Systems (ICDCS)*, pages 73–82, Providence, RI, May 2003. The Institute of Electrical and Electronics Engineers, Inc.
- [HM93] Maurice Herlihy and J. Eliot B. Moss. Transactional memory: Architectural support for lock-free data structures. *The 20<sup>th</sup> Annual International Symposium on Computer Architecture*, pages 289–300, May 1993.
- [HMB06] Thomas E. Hart, Paul E. McKenney, and Angela Demke Brown. Making lockless synchronization fast: Performance implications of memory reclamation. In *20<sup>th</sup> IEEE International Parallel and Distributed Processing Symposium*, Rhodes, Greece, April 2006. Available: [http://www.rdrop.com/users/paulmck/RCU/hart\\_ipdps06.pdf](http://www.rdrop.com/users/paulmck/RCU/hart_ipdps06.pdf) [Viewed April 28, 2008].
- [HMBW07] Thomas E. Hart, Paul E. McKenney, Angela Demke Brown, and Jonathan Walpole. Performance of memory reclamation for lockless synchronization. *J. Parallel Distrib. Comput.*, 67(12):1270–1285, 2007.

- [HMDZ06] David Howells, Paul E. McKenney, Will Deacon, and Peter Zijlstra. Linux kernel memory barriers. <https://www.kernel.org/doc/Documentation/memory-barriers.txt>, March 2006.
- [Hol03] Gerard J. Holzmann. *The Spin Model Checker: Primer and Reference Manual*. Addison-Wesley, Boston, MA, USA, 2003.
- [HP95] John L. Hennessy and David A. Patterson. *Computer Architecture: A Quantitative Approach*. Morgan Kaufman, 1995.
- [HS08] Maurice Herlihy and Nir Shavit. *The Art of Multiprocessor Programming*. Morgan Kaufmann, Burlington, MA, USA, 2008.
- [HW92] Wilson C. Hsieh and William E. Weihl. Scalable reader-writer locks for parallel systems. In *Proceedings of the 6<sup>th</sup> International Parallel Processing Symposium*, pages 216–230, Beverly Hills, CA, USA, March 1992.
- [HW11] Philip W. Howard and Jonathan Walpole. A relativistic enhancement to software transactional memory. In *Proceedings of the 3rd USENIX conference on Hot topics in parallelism*, HotPar’11, pages 1–6, Berkeley, CA, USA, 2011. USENIX Association.
- [HW13] Philip W. Howard and Jonathan Walpole. Relativistic red-black trees. *Concurrency and Computation: Practice and Experience*, pages n/a–n/a, 2013.
- [IBM94] IBM Microelectronics and Motorola. *PowerPC Microprocessor Family: The Programming Environments*, 1994.
- [Ima15] Imagination Technologies, LTD. *MIPS®Architecture For Programmers Volume II-A: The MIPS64®Instruction Set Reference Manual*, 2015. <https://imgtec.com/?do-download=4302>.
- [Inm85] Jack Inman. Implementing loosely coupled functions on tightly coupled engines. In *USENIX Conference Proceedings*, pages 277–298, Portland, OR, June 1985. USENIX Association.
- [Inm07] Bill Inmon. Time value of information. Available: <http://www.b-eye-network.de/view-articles/3365> [Viewed July 6, 2007], January 2007.
- [Int92] International Standards Organization. *Information Technology - Database Language SQL*. ISO, 1992. Available: <http://www.contrib.andrew.cmu.edu/~shadow/sql/sql1992.txt> [Viewed September 19, 2008].
- [Int02a] Intel Corporation. *Intel Itanium Architecture Software Developer’s Manual Volume 3: Instruction Set Reference*, 2002.
- [Int02b] Intel Corporation. *Intel Itanium Architecture Software Developer’s Manual Volume 3: System Architecture*, 2002.
- [Int04a] Intel Corporation. *IA-32 Intel Architecture Software Developer’s Manual Volume 2B: Instruction Set Reference, N-Z*, 2004. Available: <ftp://download.intel.com/design/Pentium4/manuals/25366714.pdf> [Viewed: February 16, 2005].
- [Int04b] Intel Corporation. *IA-32 Intel Architecture Software Developer’s Manual Volume 3: System Programming Guide*, 2004. Available: <ftp://download.intel.com/design/Pentium4/manuals/25366814.pdf> [Viewed: February 16, 2005].
- [Int04c] International Business Machines Corporation. z/Architecture principles of operation. Available: <http://publibz.boulder.ibm.com/epubs/pdf/dz9zr003.pdf> [Viewed: February 16, 2005], May 2004.
- [Int07] Intel Corporation. *Intel 64 Architecture Memory Ordering White Paper*, 2007. Available: <http://developer.intel.com/products/processor/manuals/>

- [318147.pdf] [Viewed: September 7, 2007].
- [Int11] Intel Corporation. *Intel 64 and IA-32 Architectures Software Developer's Manual, Volume 3A: System Programming Guide, Part 1*, 2011. Available: <http://www.intel.com/Assets/PDF/manual/253668.pdf> [Viewed: February 12, 2011].
- [Jac88] Van Jacobson. Congestion avoidance and control. In *SIGCOMM '88*, pages 314–329, August 1988.
- [Jac08] Daniel Jackson. MapReduce course. Available: <https://sites.google.com/site/mriap2008/> [Viewed January 3, 2013], January 2008.
- [JMRR02] Benedict Joseph Jackson, Paul E. McKenney, Ramakrishnan Rajamony, and Ronald Lynn Rockhold. Scalable interruptible queue locks for shared-memory multiprocessor. Technical Report US Patent 6,473,819, US Patent and Trademark Office, Washington, DC, October 2002.
- [Joh77] Stephen Johnson. Lint, a C program checker. Computer Science Technical Report 65, Bell Laboratories, December 1977.
- [Jon11] Dave Jones. Trinity: A system call fuzzer. In *Proceedings of the 13<sup>th</sup> Ottawa Linux Symposium*, pages ???–???, Ottawa, Canada, June 2011.
- [JSG12] Christian Jacobi, Timothy Slegel, and Dan Greiner. Transactional memory architecture and implementation for IBM System z. The 45<sup>th</sup> Annual IEEE/ACM International Symposium on MicroArchitecture <http://www.microsymposia.org/micro45/talks-posters/3-jacobi-presentation.pdf>, December 2012.
- [Kan96] Gerry Kane. *PA-RISC 2.0 Architecture*. Hewlett-Packard Professional Books, 1996.
- [KCH<sup>+</sup>06] Sanjeev Kumar, Michael Chu, Christopher J. Hughes, Partha Kumar, and Anthony Nguyen. Hybrid transactional memory. In *Proceedings of the ACM SIGPLAN 2006 Symposium on Principles and Practice of Parallel Programming*. ACM SIGPLAN, 2006. Available: <http://www.cs.princeton.edu/~skumar/papers/ppopp06/ppopp06.pdf> [Viewed December 21, 2006].
- [KFC11] KFC. Memristor processor solves mazes. <http://www.technologyreview.com/blog/arxiv/26467/>, March 2011.
- [Kis14] Jan Kiszka. Real-time virtualization - how crazy are we? In *Linux Plumbers Conference*, Duesseldorf, Germany, October 2014. <http://www.linuxplumbersconf.org/2014/ocw/sessions/1935>.
- [KL80] H. T. Kung and P. Lehman. Concurrent manipulation of binary search trees. *ACM Transactions on Database Systems*, 5(3):354–382, September 1980.
- [KLP12] Christoph M. Kirsch, Michael Lippautz, and Hannes Payer. Fast and scalable k-fifo queues. Technical Report 2012-04, University of Salzburg, Salzburg, Austria, June 2012.
- [Kni08] John U. Knickerbocker. 3D chip technology. *IBM Journal of Research and Development*, 52(6), November 2008. Available: <http://www.research.ibm.com/journal/rd52-6.html> [Viewed: January 1, 2009].
- [Knu73] Donald Knuth. *The Art of Computer Programming*. Addison-Wesley, 1973.
- [KS08] Daniel Kroening and Ofer Strichman. *Decision Procedures: An Algorithmic Point of View*. Springer Publishing Company, Incorporated, 1 edition, 2008.
- [KWS97] Leonidas Kontothanassis, Robert W. Wisniewski, and Michael L. Scott. Scheduler-conscious synchronization. *Communications of the ACM*, 15(1):3–40, January 1997.

- [LA94] Beng-Hong Lim and Anant Agarwal. Reactive synchronization algorithms for multiprocessors. 03/28/94 FTP <hing.lcs.mit.edu/pub/papers/reactive.ps.Z>, March 1994.
- [Lam74] Leslie Lamport. A new solution of Dijkstra's concurrent programming problem. *Communications of the ACM*, 17(8):453–455, August 1974.
- [Lea97] Doug Lea. *Concurrent Programming in Java: Design Principles and Patterns*. Addison Wesley Longman, Reading, MA, USA, 1997.
- [LLO09] Yossi Lev, Victor Luchangco, and Marek Olszewski. Scalable reader-writer locks. In *SPAA '09: Proceedings of the twenty-first annual symposium on Parallelism in algorithms and architectures*, pages 101–110, New York, NY, USA, 2009. ACM.
- [Loc02] Doug Locke. Priority inheritance: The real story. Available: <http://www.linuxdevices.com/articles/AT5698775833.html> [Viewed June 29, 2005], July 2002.
- [Lom77] D. B. Lomet. Process structuring, synchronization, and recovery using atomic actions. *SIGSOFT Softw. Eng. Notes*, 2(2):128–137, 1977. Available: <http://portal.acm.org/citation.cfm?id=808319#> [Viewed June 27, 2008].
- [LR80] Butler W. Lampson and David D. Redell. Experience with processes and monitors in Mesa. *Communications of the ACM*, 23(2):105–117, 1980.
- [LS86] Vladimir Lanin and Dennis Shasha. A symmetric concurrent b-tree algorithm. In *ACM '86: Proceedings of 1986 ACM Fall joint computer conference*, pages 380–389, Los Alamitos, CA, USA, 1986. IEEE Computer Society Press.
- [LS11] Yujie Liu and Michael Spear. Toxic transactions. In *TRANSACT 2011*. ACM SIGPLAN, June 2011.
- [LSH02] Michael Lyons, Ed Silha, and Bill Hay. PowerPC storage model and AIX programming. Available: <http://www-106.ibm.com/developerworks/eserver/articles/powerpc.html> [Viewed: January 31, 2005], August 2002.
- [MAK<sup>+</sup>01] Paul E. McKenney, Jonathan Appavoo, Andi Kleen, Orran Krieger, Rusty Russell, Dipankar Sarma, and Maneesh Soni. Read-copy update. In *Ottawa Linux Symposium*, July 2001. Available: <http://www.linuxsymposium.org/2001/abstracts/readcopy.php> [http://www.rdrop.com/users/paulmck/RCU/r-clock\\_OLS.2001.05.01c.pdf](http://www.rdrop.com/users/paulmck/RCU/r-clock_OLS.2001.05.01c.pdf) [Viewed June 23, 2004].
- [Mas92] H. Massalin. *Synthesis: An Efficient Implementation of Fundamental Operating System Services*. PhD thesis, Columbia University, New York, NY, 1992.
- [Mat13] Norm Matloff. *Programming on Parallel Machines*. University of California, Davis, Davis, CA, USA, 2013.
- [MBM<sup>+</sup>06] Kevin E. Moore, Jayaram Bobba, Michelle J. Moravan, Mark D. Hill, and David A. Wood. LogTM: Log-based transactional memory. In *Proceedings of the 12<sup>th</sup> Annual International Symposium on High Performance Computer Architecture (HPCA-12)*, Washington, DC, USA, 2006. IEEE. Available: [http://www.cs.wisc.edu/multifacet/papers/hpca06\\_logtm.pdf](http://www.cs.wisc.edu/multifacet/papers/hpca06_logtm.pdf) [Viewed December 21, 2006].
- [MBWW12] Paul E. McKenney, Silas Boyd-Wickizer, and Jonathan Walpole. RCU usage in the linux kernel: One decade later. Technical report paulmck.2012.09.17, September 2012.
- [McK90a] Paul E. McKenney. Stochastic fairness queuing. Technical Report ITSTD-7186-PA-89-11, SRI International, Menlo Park, CA, March 1990. To appear in INFOCOM'90.
- [McK90b] Paul E. McKenney. Stochastic fairness queuing. In *IEEE INFOCOM'90 Proceedings*, pages 733–740, San Francisco, June

- [McK90] 1990. The Institute of Electrical and Electronics Engineers, Inc. Revision available: <http://www.rdrop.com/users/paulmck/scalability/paper/sfq.2002.06.04.pdf> [Viewed May 26, 2008].
- [McK91] Paul E. McKenney. Stochastic fairness queuing. *Internetworking: Theory and Experience*, 2:113–131, 1991.
- [McK95] Paul E. McKenney. Differential profiling. In *MASCOTS 1995*, pages 237–241, Toronto, Canada, January 1995.
- [McK96] Paul E. McKenney. *Pattern Languages of Program Design*, volume 2, chapter 31: Selecting Locking Designs for Parallel Programs, pages 501–531. Addison-Wesley, June 1996. Available: <http://www.rdrop.com/users/paulmck/scalability/paper/mutexdesignpat.pdf> [Viewed February 17, 2005].
- [McK99] Paul E. McKenney. Differential profiling. *Software - Practice and Experience*, 29(3):219–234, 1999.
- [McK03] Paul E. McKenney. Using RCU in the Linux 2.5 kernel. *Linux Journal*, 1(114):18–26, October 2003. Available: <http://www.linuxjournal.com/article/6993> [Viewed November 14, 2007].
- [McK04] Paul E. McKenney. *Exploiting Deferred Destruction: An Analysis of Read-Copy-Update Techniques in Operating System Kernels*. PhD thesis, OGI School of Science and Engineering at Oregon Health and Sciences University, 2004.
- [McK05a] Paul E. McKenney. Memory ordering in modern microprocessors, part I. *Linux Journal*, 1(136):52–57, August 2005. Available: <http://www.linuxjournal.com/article/8211> <http://www.rdrop.com/users/paulmck/scalability/paper/ordering.2007.09.19a.pdf> [Viewed November 30, 2007].
- [McK05b] Paul E. McKenney. Memory ordering in modern microprocessors, part II. *Linux Journal*, 1(137):78–82, September 2005. Available: <http://www.linuxjournal.com/article/8212> <http://www.rdrop.com/users/paulmck/scalability/paper/ordering.2007.09.19a.pdf> [Viewed November 30, 2007].
- [McK05c] Paul E. McKenney. A realtime pre-emption overview. Available: <http://lwn.net/Articles/146861/> [Viewed August 22, 2005], August 2005.
- [McK06] Paul E. McKenney. Sleepable RCU. Available: <http://lwn.net/Articles/202847/> Revised: <http://www.rdrop.com/users/paulmck/RCU/srcu.2007.01.14a.pdf> [Viewed August 21, 2006], October 2006.
- [McK07a] Paul E. McKenney. The design of preemptible read-copy-update. Available: <http://lwn.net/Articles/253651/> [Viewed October 25, 2007], October 2007.
- [McK07b] Paul E. McKenney. [PATCH] QRCU with lockless fastpath. Available: <http://lkml.org/lkml/2007/2/25/18> [Viewed March 27, 2008], February 2007.
- [McK07c] Paul E. McKenney. Priority-boosting RCU read-side critical sections. <http://lwn.net/Articles/220677/>, February 2007.
- [McK07d] Paul E. McKenney. RCU and unloadable modules. Available: <http://lwn.net/Articles/217484/> [Viewed November 22, 2007], January 2007.
- [McK07e] Paul E. McKenney. Using Promela and Spin to verify parallel algorithms. Available: <http://lwn.net/Articles/243851/> [Viewed September 8, 2007], August 2007.
- [McK07f] Paul E. McKenney. What is RCU? Available: <http://www.rdrop.com/>

- users/paulmck/RCU/what is RCU.html [Viewed July 6, 2007], 07 2007.
- [McK08a] Paul E. McKenney. Hierarchical RCU. <http://lwn.net/Articles/305782/>, November 2008.
- [McK08b] Paul E. McKenney. RCU part 3: the RCU API. Available: <http://lwn.net/Articles/264090/> [Viewed January 10, 2008], January 2008.
- [McK08c] Paul E. McKenney. What is RCU? part 2: Usage. Available: <http://lwn.net/Articles/263130/> [Viewed January 4, 2008], January 2008.
- [McK09a] Paul E. McKenney. Re: [PATCH fyi] RCU: the bloatwatch edition. Available: <http://lkml.org/lkml/2009/1/14/449> [Viewed January 15, 2009], January 2009.
- [McK09b] Paul E. McKenney. Transactional memory everywhere? <http://paulmck.livejournal.com/tag/transactional%20memory%20everywhere>, September 2009.
- [McK11a] Paul E. McKenney. 3.0 and RCU: what went wrong. <http://lwn.net/Articles/453002/>, July 2011.
- [McK11b] Paul E. McKenney. Concurrent code and expensive instructions. Available: <http://lwn.net/Articles/423994> [Viewed January 28, 2011], January 2011.
- [McK11c] Paul E. McKenney. Validating memory barriers and atomic instructions. <http://lwn.net/Articles/470681/>, December 2011.
- [McK11d] Paul E. McKenney. Verifying parallel software: Can theory meet practice? <http://www.rdrop.com/users/paulmck/scalability/paper/VericoTheoryPractice.2011.01.28a.pdf>, January 2011.
- [McK12a] Paul E. McKenney. Making RCU safe for battery-powered devices. Available: <http://www.rdrop.com/users/paulmck/RCU/RCUdynticks.2012.02.15b.pdf> [Viewed March 1, 2012], February 2012.
- [McK12b] Paul E. McKenney. Retrofitted parallelism considered grossly sub-optimal. In *4<sup>th</sup> USENIX Workshop on Hot Topics on Parallelism*, page 7, Berkeley, CA, USA, June 2012.
- [McK12c] Paul E. McKenney. Signed overflow optimization hazards in the kernel. <http://lwn.net/Articles/511259/>, August 2012.
- [McK13] Paul E. McKenney. Structured deferral: synchronization via procrastination. *Commun. ACM*, 56(7):40–49, July 2013.
- [McK14a] Paul E. McKenney. *Is Parallel Programming Hard, And, If So, What Can You Do About It? (First Edition)*. kernel.org, Corvallis, OR, USA, 2014.
- [McK14b] Paul E. McKenney. The RCU API, 2014 edition. <http://lwn.net/Articles/609904/>, September 2014.
- [MCM02] Paul E. McKenney, Kevin A. Clossen, and Raghupathi Malige. Lingering locks with fairness control for multi-node computer systems. Technical Report US Patent 6,480,918, US Patent and Trademark Office, Washington, DC, November 2002.
- [MCS91] John M. Mellor-Crummey and Michael L. Scott. Algorithms for scalable synchronization on shared-memory multiprocessors. *Transactions of Computer Systems*, 9(1):21–65, February 1991.
- [MD92] Paul E. McKenney and Ken F. Dove. Efficient demultiplexing of incoming tcp packets. In *SIGCOMM '92, Proceedings of the Conference on Communications Architecture & Protocols*, pages 269–279, Baltimore, MD, August 1992. Association for Computing Machinery.
- [MDJ13a] Paul E. McKenney, Mathieu Desnoyers, and Lai Jiangshan. URCU-protected hash tables. <http://lwn.net/Articles/511259/>

- //lwn.net/Articles/573431/, November 2013.
- [MDJ13b] Paul E. McKenney, Mathieu Desnoyers, and Lai Jiangshan. URCU-protected queues and stacks. <https://lwn.net/Articles/573433/>, November 2013.
- [MDJ13c] Paul E. McKenney, Mathieu Desnoyers, and Lai Jiangshan. User-space RCU. <https://lwn.net/Articles/573424/>, November 2013.
- [Mel06] Melbourne School of Engineering. CSIRAC. Available: <http://www.csse.unimelb.edu.au/dept/about/csirac/> [Viewed: December 7, 2008], 2006.
- [Met99] Panagiotis Takis Metaxas. Fast dithering on a data-parallel computer. In *Proceedings of the IASTED International Conference on Parallel and Distributed Computing and Systems*, pages 570–576, Cambridge, MA, USA, 1999. IASTED.
- [MG92] Paul E. McKenney and Gary Graunke. Efficient buffer allocation on shared-memory multiprocessors. In *IEEE Workshop on the Architecture and Implementation of High Performance Communication Subsystems*, pages 194–199, Tucson, AZ, February 1992. The Institute of Electrical and Electronics Engineers, Inc.
- [MGM<sup>+</sup>09] Paul E. McKenney, Manish Gupta, Maged M. Michael, Phil Howard, Joshua Triplett, and Jonathan Walpole. Is parallel programming hard, and if so, why? Technical Report TR-09-02, Portland State University, Portland, OR, USA, February 2009. Available: <http://www.cs.pdx.edu/pdfs/tr0902.pdf> [Viewed February 19, 2009].
- [MHS12] Milo M. K. Martin, Mark D. Hill, and Daniel J. Sorin. Why on-chip coherence is here to stay. *Communications of the ACM*, 55(7):78–89, July 2012.
- [Mic03] Maged M. Michael. Cas-based lock-free algorithm for shared deques. In Harald Kosch, László Böszörményi, and Hermann Hellwagner, editors, *Euro-Par*, volume 2790 of *Lecture Notes in Computer Science*, pages 651–660. Springer, 2003.
- [Mic04] Maged M. Michael. Hazard pointers: Safe memory reclamation for lock-free objects. *IEEE Transactions on Parallel and Distributed Systems*, 15(6):491–504, June 2004.
- [Mil06] David S. Miller. Re: [PATCH, RFC] RCU : OOM avoidance and lower latency. Available: <https://lkml.org/lkml/2006/1/7/22> [Viewed February 29, 2012], January 2006.
- [MK88] Marshall Kirk McKusick and Michael J. Karels. Design of a general purpose memory allocator for the 4.3BSD UNIX kernel. In *USENIX Conference Proceedings*, Berkeley CA, June 1988.
- [MLH94] Peter Magnusson, Anders Landin, and Erik Hagersten. Efficient software synchronization on large cache coherent multiprocessors. Technical Report T94:07, Swedish Institute of Computer Science, Kista, Sweden, February 1994.
- [MM00] Ingo Molnar and David S. Miller. brlock. Available: [http://www.tu.kernel.org/pub/linux/kernel/v2.3/patch-html/patch-2.3.49/linux\\_include\\_linux\\_brlock.h.html](http://www.tu.kernel.org/pub/linux/kernel/v2.3/patch-html/patch-2.3.49/linux_include_linux_brlock.h.html) [Viewed September 3, 2004], March 2000.
- [MMTW10] Paul E. McKenney, Maged M. Michael, Josh Triplett, and Jonathan Walpole. Why the grass may not be greener on the other side: a comparison of locking vs. transactional memory. *ACM Operating Systems Review*, 44(3), July 2010.
- [MMW07] Paul E. McKenney, Maged Michael, and Jonathan Walpole. Why the grass may not be greener on the other side: A comparison of locking vs. transactional memory. In *Programming Languages and Operating Systems*, pages 1–5, New York, NY, USA, October 2007. ACM SIGOPS.

- [Mol05] Ingo Molnar. Index of /pub/linux/kernel/projects/rt. Available: <http://www.kernel.org/pub/linux/kernel/projects/rt/> [Viewed February 15, 2005], February 2005.
- [Mol06] Ingo Molnar. Lightweight robust futexes. Available: <http://lxr.linux.no/#linux+v2.6.39/Documentation/robust-futexes.txt> [Viewed May 22, 2011], March 2006.
- [Moo03] Gordon Moore. No exponential is forever—but we can delay forever. In *IBM Academy of Technology 2003 Annual Meeting*, San Francisco, CA, October 2003.
- [MOZ09] Nicholas Mc Guire, Peter Odhiambo Okech, and Qingguo Zhou. Analysis of inherent randomness of the linux kernel. In *Eleventh Real Time Linux Workshop*, Dresden, Germany, September 2009.
- [MPA<sup>+</sup>06] Paul E. McKenney, Chris Purcell, Algae, Ben Schumin, Gaius Cornelius, Qwertyus, Neil Conway, Sbw, Blainster, Canis Rufus, Zoicon5, Anome, and Hal Eisen. Read-copy update. <http://en.wikipedia.org/wiki/Read-copy-update>, July 2006.
- [MPI08] MPI Forum. Message passing interface forum. Available: <http://www mpi-forum.org/> [Viewed September 9, 2008], September 2008.
- [MR08] Paul E. McKenney and Steven Rostedt. Integrating and validating dynticks and preemptable RCU. Available: <http://lwn.net/Articles/279077/> [Viewed April 24, 2008], April 2008.
- [MS93] Paul E. McKenney and Jack Slingwine. Efficient kernel memory allocation on shared-memory multiprocessors. In *USENIX Conference Proceedings*, pages 295–306, Berkeley CA, February 1993. USENIX Association. Available: <http://www.rdrop.com/users/paulmck/scalability/paper/>
- [MS95] Maged M. Michael and Michael L. Scott. Correction of a memory management method for lock-free data structures. Technical Report TR599, December 1995.
- [MS96] M.M Michael and M. L. Scott. Simple, fast, and practical non-blocking and blocking concurrent queue algorithms. In *Proc of the Fifteenth ACM Symposium on Principles of Distributed Computing*, pages 267–275, May 1996. Available: <http://www.research.ibm.com/people/m/michael/podc-1996.pdf> [Viewed January 26, 2009].
- [MS98a] Paul E. McKenney and John D. Slingwine. Read-copy update: Using execution history to solve concurrency problems. In *Parallel and Distributed Computing and Systems*, pages 509–518, Las Vegas, NV, October 1998.
- [MS98b] Maged M. Michael and Michael L. Scott. Nonblocking algorithms and preemption-safe locking on multiprogrammed shared memory multiprocessors. *J. Parallel Distrib. Comput.*, 51(1):1–26, 1998.
- [MS08] MySQL AB and Sun Microsystems. MySQL Downloads. Available: <http://dev.mysql.com/downloads/> [Viewed November 26, 2008], November 2008.
- [MS09] Paul E. McKenney and Raul Silvera. Example power implementation for c/c++ memory model. Available: <http://www.rdrop.com/users/paulmck/scalability/paper/N2745r.2009.02.27a.html> [Viewed: April 5, 2009], February 2009.
- [MS12] Alexander Matveev and Nir Shavit. Towards a fully pessimistic STM model. In *TRANSACT 2012. ACM SIGPLAN*, February 2012.
- [MS14] Paul E. McKenney and Alan Stern. Axiomatic validation of memory barriers and `mpalloc.pdf` [Viewed January 30, 2005].

- atomic instructions. <http://lwn.net/Articles/608550/>, August 2014.
- [MSK01] Paul E. McKenney, Jack Slingwine, and Phil Krueger. Experience with an efficient parallel kernel memory allocator. *Software – Practice and Experience*, 31(3):235–257, March 2001.
- [MSM05] Timothy G. Mattson, Beverly A. Sanders, and Berna L. Massingill. *Patterns for Parallel Programming*. Addison Wesley, Boston, MA, USA, 2005.
- [MSS04] Paul E. McKenney, Dipankar Sarma, and Maneesh Soni. Scaling dcache with RCU. *Linux Journal*, 1(118):38–46, January 2004.
- [MT01] Jose F. Martinez and Josep Torrellas. Speculative locks for concurrent execution of critical sections in shared-memory multiprocessors. In *Workshop on Memory Performance Issues, International Symposium on Computer Architecture*, Gothenburg, Sweden, June 2001. Available: [http://iacoma.cs.uiuc.edu/iacoma-papers/wmpi\\_locks.pdf](http://iacoma.cs.uiuc.edu/iacoma-papers/wmpi_locks.pdf) [Viewed June 23, 2004].
- [MT02] Jose F. Martinez and Josep Torrellas. Speculative synchronization: Applying thread-level speculation to explicitly parallel applications. In *Proceedings of the 10<sup>th</sup> International Conference on Architectural Support for Programming Languages and Operating Systems*, pages 18–29, San Jose, CA, October 2002.
- [Mud00] Trevor Mudge. POWER: A first-class architectural design constraint. *IEEE Computer*, 33(4):52–58, April 2000.
- [Mus04] Museum Victoria Australia. CSIRAC: Australia’s first computer. Available: <http://museumvictoria.com.au/CSIRAC/> [Viewed: December 7, 2008], 2004.
- [MW07] Paul E. McKenney and Jonathan Walpole. What is RCU, fundamentally? Available: <http://lwn.net/Articles/262464/> [Viewed December 27, 2007], December 2007.
- [Mye79] Glenford J. Myers. *The Art of Software Testing*. Wiley, 1979.
- [Nes06a] Oleg Nesterov. Re: [patch] cpufreq: mark cpufreq\_tsc() as core\_initcall\_sync. Available: <http://lkml.org/lkml/2006/11/19/69> [Viewed May 28, 2007], November 2006.
- [Nes06b] Oleg Nesterov. Re: [rfc, patch 1/2] qrcu: "quick" srcu implementation. Available: <http://lkml.org/lkml/2006/11/29/330> [Viewed November 26, 2008], November 2006.
- [ON06] Robert Olsson and Stefan Nilsson. TRASH: A dynamic LC-trie and hash data structure. <http://www.nada.kth.se/~snilsson/publications/TRASH/trash.pdf>, August 2006.
- [ONH<sup>+</sup>96] Kunle Olukotun, Basem A. Nayfeh, Lance Hammond, Ken Wilson, and Kunyung Chang. The case for a single-chip multiprocessor. In *ASPLOS VII*, October 1996.
- [Ope97] Open Group. The single UNIX specification, version 2: Threads. Available: <http://www.opengroup.org/onlinepubs/007908799/xsh/threads.html> [Viewed September 19, 2008], 1997.
- [Pat10] David Patterson. The trouble with multicore. *IEEE Spectrum*, 2010:28–32, 52–53, July 2010.
- [Pet06] Jeremy Peters. From reuters, automatic trading linked to news events. Available: <http://www.nytimes.com/2006/12/11/technology/11reuters.html?ei=5088&en=e5e9416415a9eeb2&ex=1323493200...> [Viewed July 7, 2007], December 2006.
- [Pig06] Nick Pigg. [patch 3/3] radix-tree: RCU lockless readside. Available: <http://>

- lkml.org/lkml/2006/6/20/238 [Viewed March 25, 2008], June 2006.
- [Pok16] Michael Pokorny. The deadlock empire. <https://deadlockempire.github.io/>, February 2016.
- [Pos08] PostgreSQL Global Development Group. PostgreSQL. Available: <http://www.postgresql.org/> [Viewed November 26, 2008], November 2008.
- [Pug90] William Pugh. Concurrent maintenance of skip lists. Technical Report CS-TR-2222.1, Institute of Advanced Computer Science Studies, Department of Computer Science, University of Maryland, College Park, Maryland, June 1990.
- [Pul00] Geoffrey K. Pullum. How Dr. Seuss would prove the halting problem undecidable. *Mathematics Magazine*, 73(4):319–320, 2000. <http://www.lel.ed.ac.uk/~gpullum/loopsnoop.html>.
- [PW07] Donald E. Porter and Emmett Witchel. Lessons from large transactional systems. Personal communication <20071214220521.GA5721@olive-green.cs.utexas.edu>, December 2007.
- [Ray99] Eric S. Raymond. *The Cathedral and the Bazaar: Musings on Linux and Open Source by an Accidental Revolutionary*. O'Reilly, 1999.
- [RD12] Ravi Rajwar and Martin Dixon. Intel transactional synchronization extensions. Intel Developer Forum (IDF) 2012 ARCS004, September 2012.
- [Reg10] John Regehr. A guide to undefined behavior in c and c++, part 1. <http://blog.regehr.org/archives/213>, July 2010.
- [Rei07] James Reinders. *Intel Threading Building Blocks*. O'Reilly, Sebastopol, CA, USA, 2007.
- [RG01] Ravi Rajwar and James R. Goodman. Speculative lock elision: Enabling highly concurrent multithreaded execution. In *Proceedings of the 34<sup>th</sup> Annual ACM/IEEE International Symposium on Microarchitecture*, pages 294–305, Austin, TX, December 2001. The Institute of Electrical and Electronics Engineers, Inc.
- [RG02] Ravi Rajwar and James R. Goodman. Transactional lock-free execution of lock-based programs. In *Proceedings of the 10<sup>th</sup> International Conference on Architectural Support for Programming Languages and Operating Systems*, pages 5–17, Austin, TX, October 2002.
- [RH02] Zoran Radović and Erik Hagersten. Efficient synchronization for nonuniform communication architectures. In *Proceedings of the 2002 ACM/IEEE Conference on Supercomputing*, pages 1–13, Baltimore, Maryland, USA, November 2002. The Institute of Electrical and Electronics Engineers, Inc.
- [RH03] Zoran Radović and Erik Hagersten. Hierarchical backoff locks for nonuniform communication architectures. In *Proceedings of the Ninth International Symposium on High Performance Computer Architecture (HPCA-9)*, pages 241–252, Anaheim, California, USA, February 2003.
- [RHP<sup>+</sup>07] Christopher J. Rossbach, Owen S. Hofmann, Donald E. Porter, Hany E. Ramadan, Aditya Bhandari, and Emmett Witchel. TxLinux: Using and managing hardware transactional memory in an operating system. In *SOSP'07: Twenty-First ACM Symposium on Operating Systems Principles*. ACM SIGOPS, October 2007. Available: <http://www.sosp2007.org/papers/sosp056-rossbach.pdf> [Viewed October 21, 2007].
- [Ros06] Steven Rostedt. Lightweight PI-futexes. Available: <http://lxr.linux.no/#linux+v2.6.39/Documentation/pi-futex.txt> [Viewed May 22, 2011], June 2006.
- [Ros10a] Steven Rostedt. tracing: Harry Potter and the Deathly Macros. Available: <http://lwn.net/Articles/>

- 418710 / [Viewed: August 28, 2011], December 2010.
- [Ros10b] Steven Rostedt. Using the TRACE\_EVENT() macro (part 1). Available: <http://lwn.net/Articles/379903/> [Viewed: August 28, 2011], March 2010.
- [Ros10c] Steven Rostedt. Using the TRACE\_EVENT() macro (part 2). Available: <http://lwn.net/Articles/381064/> [Viewed: August 28, 2011], March 2010.
- [Ros10d] Steven Rostedt. Using the TRACE\_EVENT() macro (part 3). Available: <http://lwn.net/Articles/383362/> [Viewed: August 28, 2011], April 2010.
- [Ros11] Steven Rostedt. lockdep: How to read its cryptic output. <http://www.linuxplumbersconf.org/2011/ocw/sessions/153>, September 2011.
- [Rus03] Rusty Russell. Hanging out with smart people: or... things I learned being a kernel monkey. 2003 Ottawa Linux Symposium Keynote <http://ozlabs.org/~rusty/ols-2003-keynote/ols-keynote-2003.html>, July 2003.
- [SAH<sup>+</sup>03] Craig A. N. Soules, Jonathan Appavoo, Kevin Hui, Dilma Da Silva, Gregory R. Ganger, Orran Krieger, Michael Stumm, Robert W. Wisniewski, Marc Auslander, Michal Ostrowski, Bryan Rosenberg, and Jimi Xenidis. System support for online reconfiguration. In *Proceedings of the 2003 USENIX Annual Technical Conference*, pages 141–154. USENIX Association, June 2003.
- [SATG<sup>+</sup>09] Tatiana Shpeisman, Ali-Reza Adl-Tabatabai, Robert Geva, Yang Ni, and Adam Welc. Towards transactional memory semantics for c++. In *SPAA '09: Proceedings of the twenty-first annual symposium on Parallelism in algorithms and architectures*, pages 49–58, New York, NY, USA, 2009. ACM.
- [Sch35] E. Schrödinger. Die gegenwärtige Situation in der Quantenmechanik. *Naturwissenschaften*, 23:807–812; 823–828; 844–949, November 1935. English translation: <http://www.tuhh.de/rzt/rzt/it/QM/cat.html>.
- [Sch94] Curt Schimmel. *UNIX Systems for Modern Architectures: Symmetric Multiprocessing and Caching for Kernel Programmers*. Addison-Wesley Longman Publishing Co., Inc., Boston, MA, USA, 1994.
- [Sco06] Michael Scott. *Programming Language Pragmatics*. Morgan Kaufmann, Burlington, MA, USA, 2006.
- [Sco13] Michael L. Scott. *Shared-Memory Synchronization*. Morgan & Claypool, San Rafael, CA, USA, 2013.
- [Seq88] Sequent Computer Systems, Inc. *Guide to Parallel Programming*, 1988.
- [Sew] Peter Sewell. The semantics of multiprocessor programs. Available: <http://www.cl.cam.ac.uk/~pes20/weakmemory/> [Viewed: June 7, 2010].
- [Sha11] Nir Shavit. Data structures in the multicore age. *Commun. ACM*, 54(3):76–84, March 2011.
- [SHW11] Daniel J. Sorin, Mark D. Hill, and David A. Wood. *A Primer on Memory Consistency and Cache Coherence*. Synthesis Lectures on Computer Architecture. Morgan & Claypool, 2011.
- [SM04] Dipankar Sarma and Paul E. McKenney. Making RCU safe for deep sub-millisecond response realtime applications. In *Proceedings of the 2004 USENIX Annual Technical Conference (FREENIX Track)*, pages 182–191. USENIX Association, June 2004.
- [Smi15] Richard Smith. Working draft, standard for programming language C++. <http://www.open-std.org/>

- jtc1/sc22/wg21/docs/papers/2015/n4527.pdf, May 2015.
- [SMS08] Michael Spear, Maged Michael, and Michael Scott. Inevitability mechanisms for software transactional memory. In *3<sup>rd</sup> ACM SIGPLAN Workshop on Transactional Computing*, New York, NY, USA, February 2008. ACM. Available: [http://www.cs.rochester.edu/u/scott/papers/2008\\_TRANSACT\\_inevitability.pdf](http://www.cs.rochester.edu/u/scott/papers/2008_TRANSACT_inevitability.pdf) [Viewed January 10, 2009].
- [SPA94] SPARC International. *The SPARC Architecture Manual*, 1994.
- [Spi77] Keith R. Spitz. Tell which is which and you'll be rich. Inscription on wall of dungeon, 1977.
- [Spr01] Manfred Spraul. Re: RFC: patch to allow lock-free traversal of lists with insertion. Available: <http://marc.theaimsgroup.com/?l=linux-kernel&m=100264675012867&w=2> [Viewed June 23, 2004], October 2001.
- [Spr08] Manfred Spraul. [RFC, PATCH] state machine based rcu. Available: <http://lkml.org/lkml/2008/8/21/336> [Viewed December 8, 2008], August 2008.
- [SR84] Z. Segall and L. Rudolf. Dynamic decentralized cache schemes for MIMD parallel processors. In *11<sup>th</sup> Annual International Symposium on Computer Architecture*, pages 340–347, June 1984.
- [SRL90a] L. Sha, R. Rajkumar, and J. P. Lehoczky. Priority inheritance protocols: An approach to real-time synchronization. *IEEE Trans. Comput.*, 39(9):1175–1185, 1990.
- [SRL90b] Lui Sha, Ragunathan Rajkumar, and John P. Lehoczky. Priority inheritance protocols: An approach to real-time synchronization. *IEEE Transactions on Computers*, 39(9):1175–1185, 1990.
- [SS94] Duane Szafron and Jonathan Schaeffer. Experimentally assessing the usability of parallel programming systems. In *IFIP WG10.3 Programming Environments for Massively Parallel Distributed Systems*, pages 19.1–19.7, 1994.
- [SS06] Ori Shalev and Nir Shavit. Split-ordered lists: Lock-free extensible hash tables. *J. ACM*, 53(3):379–405, May 2006.
- [SSHT93] Janice S. Stone, Harold S. Stone, Philip Heidelberger, and John Turek. Multiple reservations and the Oklahoma update. *IEEE Parallel and Distributed Technology Systems and Applications*, 1(4):58–71, November 1993.
- [SSRB00] Douglas C. Schmidt, Michael Stal, Hans Rohnert, and Frank Buschmann. *Pattern-Oriented Software Architecture Volume 2: Patterns for Concurrent and Networked Objects*. Wiley, Chichester, West Sussex, England, 2000.
- [SSVM02] S. Swaminathan, John Stultz, Jack Vogel, and Paul E. McKenney. Fairlocks – a high performance fair locking scheme. In *Proceedings of the 14<sup>th</sup> IASTED International Conference on Parallel and Distributed Computing and Systems*, pages 246–251, Cambridge, MA, USA, November 2002.
- [ST87] William E. Snaman and David W. Thiel. The VAX/VMS distributed lock manager. *Digital Technical Journal*, 5:29–44, September 1987.
- [ST95] Nir Shavit and Dan Touitou. Software transactional memory. In *Proceedings of the 14<sup>th</sup> Annual ACM Symposium on Principles of Distributed Computing*, pages 204–213, Ottawa, Ontario, Canada, August 1995.
- [Ste92] W. Richard Stevens. *Advanced Programming in the UNIX Environment*. Addison Wesley, 1992.
- [Sut08] Herb Sutter. Effective concurrency. Series in Dr. Dobbs Journal, 2008.
- [Sut13] Adrian Sutton. Concurrent programming with the Disruptor. [http://lca2013.linux.org.au/schedule/30168/view\\_talk](http://lca2013.linux.org.au/schedule/30168/view_talk), January 2013.

- [SW95] Richard L. Sites and Richard T. Witek. *Alpha AXP Architecture*. Digital Press, second edition, 1995.
- [The08] The Open MPI Project. MySQL Downloads. Available: <http://www.open-mpi.org/software/> [Viewed November 26, 2008], November 2008.
- [The11] The Valgrind Developers. Valgrind. <http://www.valgrind.org/>, November 2011.
- [The12] The OProfile Developers. Oprofile. <http://oprofile.sourceforge.net>, April 2012.
- [TMW11] Josh Triplett, Paul E. McKenney, and Jonathan Walpole. Resizable, scalable, concurrent hash tables via relativistic programming. In *Proceedings of the 2011 USENIX Annual Technical Conference*, pages 145–158, Portland, OR USA, June 2011. The USENIX Association.
- [Tor01] Linus Torvalds. Re: [Lse-tech] Re: RFC: patch to allow lock-free traversal of lists with insertion. Available: <http://lkml.org/lkml/2001/10/13/105> [Viewed August 21, 2004], October 2001.
- [Tor03] Linus Torvalds. Linux 2.6. Available: <ftp://kernel.org/pub/linux/kernel/v2.6> [Viewed June 23, 2004], August 2003.
- [Tra01] Transaction Processing Performance Council. TPC. Available: <http://www.tpc.org/> [Viewed December 7, 2008], 2001.
- [Tre86] R. K. Treiber. Systems programming: Coping with parallelism. *RJ* 5118, April 1986.
- [TS93] Hiroaki Takada and Ken Sakamura. A bounded spin lock algorithm with preemption. Technical Report 93-02, University of Tokyo, Tokyo, Japan, 1993.
- [TS95] H. Takada and K. Sakamura. Real-time scalability of nested spin locks. In *Proceedings of the 2Nd International Workshop on Real-Time Computing Systems and Applications*, RTCSA '95, pages 160–, Washington, DC, USA, 1995. IEEE Computer Society.
- [Tur37] Alan M. Turing. On computable numbers, with an application to the entscheidungsproblem. In *Proceedings of the London Mathematical Society*, volume 42 of 2, pages 230–265, 1937.
- [Ung11] David Ungar. Everything you know (about parallel programming) is wrong!: A wild screed about the future. In *Proceedings of the 2011 Systems, Programming Languages and Applications: Software for Humanity (SPLASH) Conference*, pages ???–???, Portland, OR, USA, October 2011.
- [Uni10] University of Maryland. Parallel maze solving. <http://www.cs.umd.edu/class/fall2010/cmsc433/p3/>, November 2010.
- [UoC08] Berkeley University of California. BOINC: compute for science. Available: <http://boinc.berkeley.edu/> [Viewed January 31, 2008], October 2008.
- [Val95] John D. Valois. Lock-free linked lists using compare-and-swap. In *Symposium on Principles of Distributed Computing*, pages 165–172, 1995.
- [VGS08] Haris Volos, Neelam Goyal, and Michael M. Swift. Pathological interaction of locks with transactional memory. In *3rd ACM SIGPLAN Workshop on Transactional Computing*, New York, NY, USA, February 2008. ACM. Available: [http://www.cs.wisc.edu/multifacet/papers/transact08\\_txlock.pdf](http://www.cs.wisc.edu/multifacet/papers/transact08_txlock.pdf) [Viewed September 7, 2009].
- [Vog09] Werner Vogels. Eventually consistent. *Commun. ACM*, 52:40–44, January 2009.
- [Wei63] J. Weizenbaum. Symmetric list processor. *Commun. ACM*, 6(9):524–536, September 1963.
- [Wei12] Frédéric Weisbecker. Interruption timer périodique. [https://kernel-recipes.org/?page\\_id=410](https://kernel-recipes.org/?page_id=410), 2012.
- [Wei13] Stewart Weiss. Unix lecture notes. Available: <http://www.compsci.com>.

- hunter.cuny.edu/~sweiss/course\_materials/unix\_lecture\_notes/ [Viewed April 8, 2014], May 2013.
- [Wik08] Wikipedia. Zilog Z80. Available: <http://en.wikipedia.org/wiki/Z80> [Viewed: December 7, 2008], 2008.
- [Wik12] Wikipedia. Labyrinth. <http://en.wikipedia.org/wiki/Labyrinth>, January 2012.
- [Wil12] Anthony Williams. *C++ Concurrency in Action: Practical Multithreading*. Manning, Shelter Island, NY, USA, 2012.
- [WKS94] Robert W. Wisniewski, Leonidas Kon-tohanassis, and Michael L. Scott. Scalable spin locks for multiprogrammed systems. In *8<sup>th</sup> IEEE Int'l. Parallel Processing Symposium*, Cancun, Mexico, April 1994. The Institute of Electrical and Electronics Engineers, Inc.
- [WTS96] Cai-Dong Wang, Hiroaki Takada, and Ken Sakamura. Priority inheritance spin locks for multiprocessor real-time systems. In *Proceedings of the 2Nd International Workshop on Real-Time Computing Systems and Applications*, ISPAN '96, pages 70–76, Washington, DC, USA, 1996. IEEE Computer Society.
- [xen14] xenomai.org. Xenomai. <http://xenomai.org/>, December 2014.
- [Xu10] Herbert Xu. bridge: Add core IGMP snooping support. Available: <http://marc.info/?t=126719855400006&r=1&w=2> [Viewed March 20, 2011], February 2010.
- [Yod04a] Victor Yodaiken. Against priority inheritance. Available: <http://www.yodaiken.com/papers/inherit.pdf> [Viewed May 26, 2007], September 2004.
- [Yod04b] Victor Yodaiken. Temporal inventory and real-time synchronization in RTLinuxPro. Available: <http://www.yodaiken.com/papers/sync.pdf> [Viewed December 24, 2008], September 2004.



# Appendix F

## Credits

If I have seen further it is by standing on the shoulders of giants.

---

*Isaac Newton, modernized*

### F.1 Authors

### F.2 Reviewers

- Alan Stern (Section 14.2).
- Andy Whitcroft (Section 9.5.2, Section 9.5.4).
- Artem Bityutskiy (Section 14.2, Appendix C).
- Dave Keck (Chapter C).
- David S. Horner (Section 12.1.5).
- Gautham Shenoy (Section 9.5.2, Section 9.5.4).
- “jarkao2”, AKA LWN guest #41960 (Section 9.5.4).
- Jonathan Walpole (Section 9.5.4).
- Josh Triplett (Section 12).
- Michael Factor (Section 17.2).
- Mike Fulton (Section 9.5.2).
- Peter Zijlstra (Section 9.5.3).
- Richard Woodruff (Section C).
- Suparna Bhattacharya (Section 12).
- Vara Prasad (Section 12.1.5).

Reviewers whose feedback took the extremely welcome form of a patch are credited in the git logs.

### F.3 Machine Owners

A great debt of thanks goes to Martin Bligh, who originated the Advanced Build and Test (ABAT) system at IBM’s Linux Technology Center, as well as to Andy Whitcroft, Dustin Kirkland, and many others who extended this system.

Many thanks go also to a great number of machine owners: Andrew Theurer, Andy Whitcroft, Anton Blanchard, Chris McDermott, Cody Schaefer, Darrick Wong, David “Shaggy” Kleikamp, Jon M. Tollefson, Jose R. Santos, Marvin Heffler, Nathan Lynch, Nishanth Aravamudan, Tim Pepper, and Tony Breeds.

### F.4 Original Publications

1. Section 2.4 (“What Makes Parallel Programming Hard?”) on page 13 originally appeared in a Portland State University Technical Report [MGM<sup>+</sup>09].
2. Section 6.5 (“Retrofitted Parallelism Considered Grossly Sub-Optimal”) on page 83 originally appeared in 4<sup>th</sup> USENIX Workshop on Hot Topics on Parallelism [McK12b].
3. Section 9.5.2 (“RCU Fundamentals”) on page 127 originally appeared in Linux Weekly News [MW07].
4. Section 9.5.3 (“RCU Usage”) on page 133 originally appeared in Linux Weekly News [McK08c].
5. Section 9.5.4 (“RCU Linux-Kernel API”) on page 143 originally appeared in Linux Weekly News [McK08b].
6. Appendix 12 (“Formal Verification”) on page 205 originally appeared in Linux Weekly News [McK07e, MR08, McK11c].

7. Section 12.3 (“Axiomatic Approaches”) on page 234 originally appeared in Linux Weekly News [MS14].
8. Section 14.2 (“Linux Kernel Memory Barriers”) on page 249 originally appeared in kernel.org [HMDZ06].
9. Section 14.2 (“Linux Kernel Memory Barriers”) on page 249 originally appeared in kernel.org [HMDZ06].
10. Appendix C.7 (“Memory-Barrier Instructions For Specific CPUs”) on page 349 originally appeared in Linux Journal [McK05a, McK05b].

## F.5 Figure Credits

1. Figure 3.1 (p 17) by Melissa Broussard.
2. Figure 3.2 (p 18) by Melissa Broussard.
3. Figure 3.3 (p 18) by Melissa Broussard.
4. Figure 3.4 (p 19) by Melissa Broussard.
5. Figure 3.5 (p 19) by Melissa Broussard.
6. Figure 3.6 (p 20) by Melissa Broussard.
7. Figure 3.7 (p 20) by Melissa Broussard.
8. Figure 3.8 (p 20) by Melissa Broussard.
9. Figure 3.10 (p 22) by Melissa Broussard.
10. Figure 5.5 (p 39) by Melissa Broussard.
11. Figure 6.1 (p 61) by Korniliios Kourtis.
12. Figure 6.2 (p 62) by Melissa Broussard.
13. Figure 6.3 (p 62) by Korniliios Kourtis.
14. Figure 6.4 (p 65) by Korniliios Kourtis.
15. Figure 6.18 (p 75) by Melissa Broussard.
16. Figure 6.20 (p 76) by Melissa Broussard.
17. Figure 6.21 (p 76) by Melissa Broussard.
18. Figure 7.1 (p 92) by Melissa Broussard.
19. Figure 7.2 (p 92) by Melissa Broussard.
20. Figure 10.18 (p 172) by Melissa Broussard.
21. Figure 10.19 (p 173) by Melissa Broussard.
22. Figure 11.1 (p 187) by Melissa Broussard.
23. Figure 11.2 (p 187) by Melissa Broussard.
24. Figure 11.3 (p 192) by Melissa Broussard.
25. Figure 11.8 (p 203) by Melissa Broussard.
26. Figure 14.2 (p 251) by Melissa Broussard.
27. Figure 14.6 (p 253) by Akira Yokosawa.
28. Figure 14.8 (p 259) by David Howells.
29. Figure 14.9 (p 264) by David Howells.
30. Figure 14.10 (p 264) by David Howells.
31. Figure 14.11 (p 265) by David Howells.
32. Figure 14.12 (p 265) by David Howells.
33. Figure 14.13 (p 266) by David Howells.
34. Figure 14.14 (p 266) by David Howells.
35. Figure 14.15 (p 267) by David Howells.
36. Figure 14.16 (p 267) by David Howells.
37. Figure 14.17 (p 268) by David Howells.
38. Figure 14.18 (p 268) by David Howells.
39. Figure 14.19 (p 270) by David Howells.
40. Figure 14.20 (p 270) by David Howells.
41. Figure 15.1 (p 276) by Melissa Broussard.
42. Figure 15.2 (p 276) by Melissa Broussard.
43. Figure 15.3 (p 277) by Melissa Broussard.
44. Figure 15.10 (p 285) by Melissa Broussard.
45. Figure 15.11 (p 285) by Melissa Broussard.
46. Figure 15.14 (p 287) by Melissa Broussard.
47. Figure 15.19 (p 293) by Sarah McKenney.
48. Figure 15.20 (p 293) by Sarah McKenney.
49. Figure 16.2 (p 297) by Melissa Broussard.
50. Figure 17.1 (p 299) by Melissa Broussard.

51. Figure 17.2 (p 300) by Melissa Broussard.
52. Figure 17.3 (p 300) by Melissa Broussard.
53. Figure 17.4 (p 301) by Melissa Broussard.
54. Figure 17.8 (p 313) by Melissa Broussard.
55. Figure 17.9 (p 313) by Melissa Broussard.
56. Figure 17.10 (p 314) by Melissa Broussard.
57. Figure 17.11 (p 314) by Melissa Broussard.
58. Figure A.4 (p 330) by Melissa Broussard.
59. Figure C.12 (p 353) by Melissa Brossard.
60. Figure D.3 (p 384) by Kornilios Kourtis.

## F.6 Other Support

We owe thanks to many CPU architects for patiently explaining the instruction- and memory-reordering features of their CPUs, particularly Wayne Cardoza, Ed Silha, Anton Blanchard, Tim Slegel, Juergen Probst, Ingo Adlung, Ravi Arimilli, Cathy May, Derek Williams, H. Peter Anvin, Andy Glew, Leonid Yegoshin, Richard Grisenthwaite, and Will Deacon. Wayne deserves special thanks for his patience in explaining Alpha's reordering of dependent loads, a lesson that Paul resisted quite strenuously!

Portions of this material are based upon work supported by the National Science Foundation under Grant No. CNS-0719851.