



Mikroračunarski sistemi

20ER6004



Organizacija U/I aktivnosti



Vrste U/I prenosa

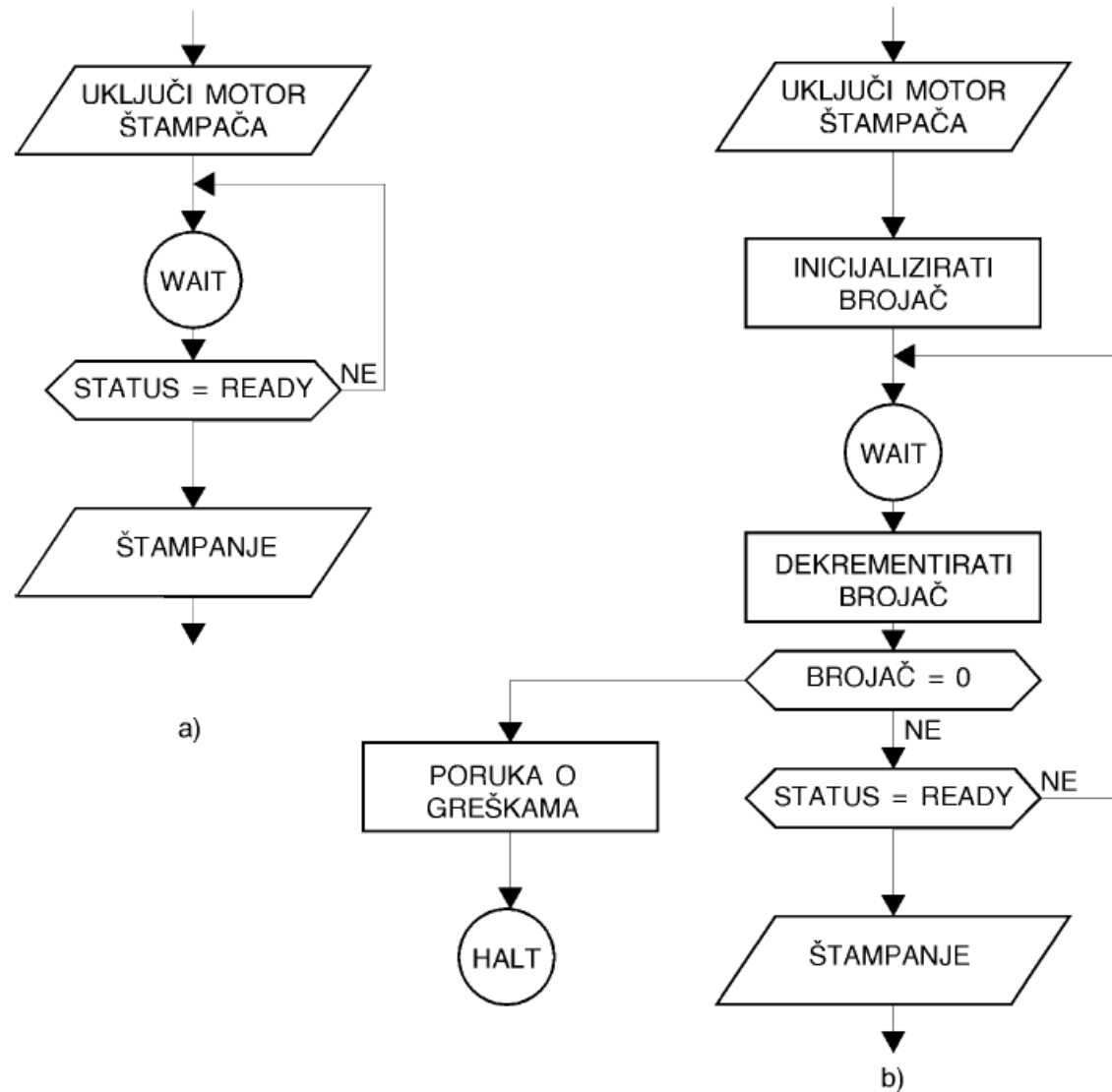
- **Programirani U/I**
 - Bezuslovni
 - Uslovni
- Prenos pod kontrolom **prekida**
- Direktan pristup memoriji (**DMA**)



Programirani U/I

- Bezuslovni U/I prenos obavlja se bez provere da li je periferija spremna (koristi se kod uređaja koji su uvek spremni)
- Uslovni U/I prenos proverava da li je periferija spremna
- Softverska tehnika za pristup većem broju U/I uređaja – prozivka (*polling*)
- Tehnika je jednostavna i ne zahteva dodatni hardver, ali troši procesorsko vreme

Primer štampanja

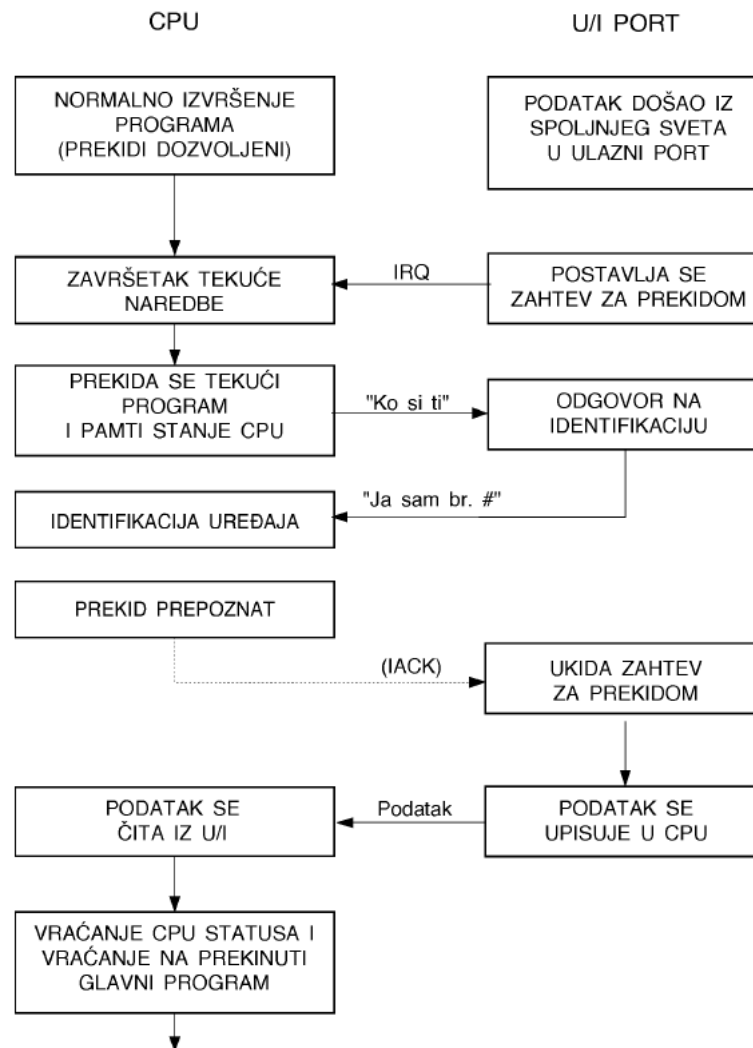




Prenosi pod kontrolom prekida

- Umesto da proziva U/I uređaje, CPU obavlja druga izračunavanja sve dok ne stigne zahtev (prekid, *interrupt*).
- Kada stigne zahtev, CPU
 - pamti tekuće stanje (stanje brojača naredbi i ostalih registara),
 - identifikuje uređaj koji je zahtevao prekid i
 - prelazi na izvršenje odgovarajućeg prekidnog programa.

Izvršenje prekida





Prekid je...

- proces tokom koga procesor suspenduje tekući rad radi izvršenja neke hitne operacije
- proces kojim eksterni uređaj skreće pažnju centralnog procesora
- poziv potprograma iniciran od strane spoljašnjeg uređaja kroz odgovarajući hardver (hardverski prekid) ili samog procesora (softverski prekid)
- asinhroni hardverski signal koji skreće pažnju na nešto ili sinhroni softverski događaj koji ukazuje na potrebu za promenom u toku izvršenja



Prednosti

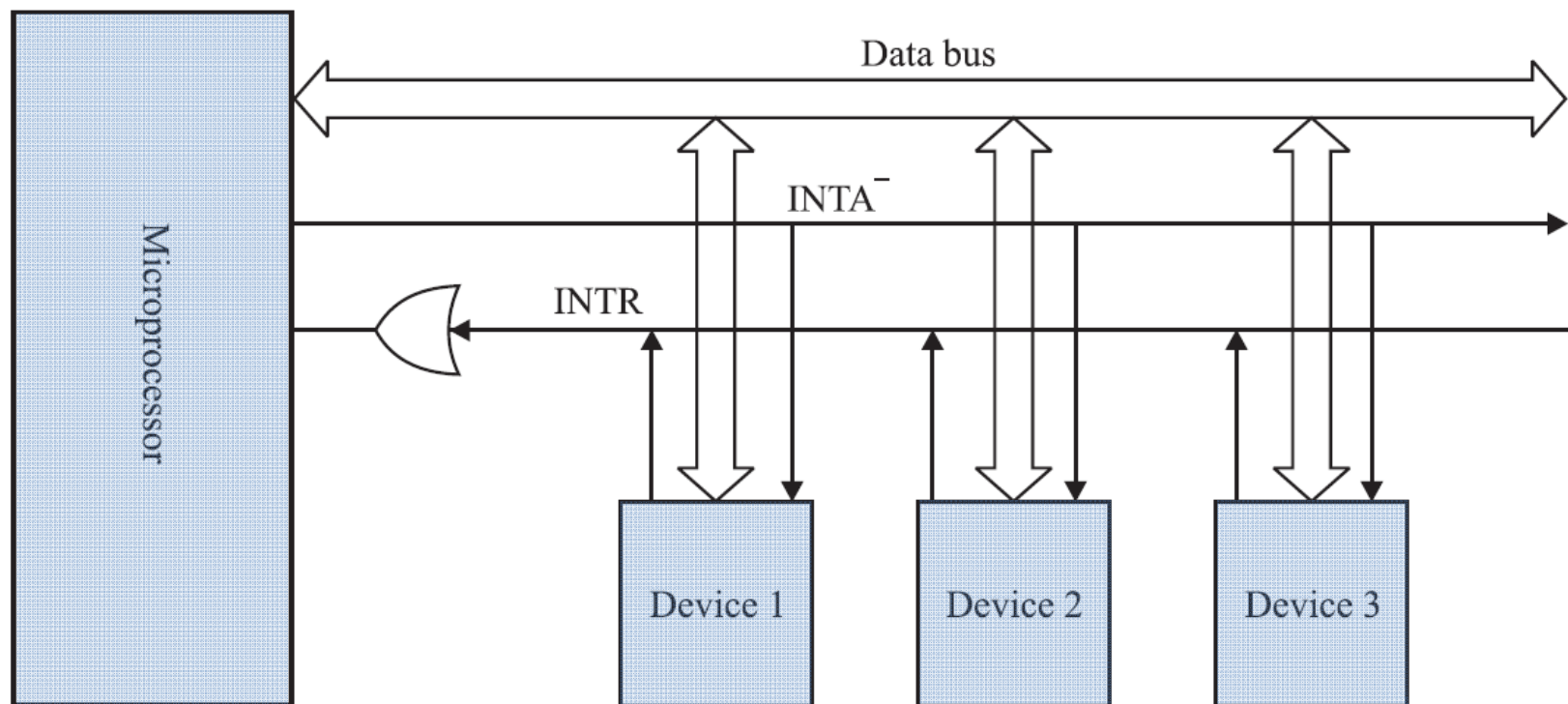
- Obezbeđuje fleksibilnost da programi višeg prioriteta mogu biti izvršeni van redosleda.
- Prekidi ne moraju biti sinhronizovani sa glavnim programom.
- Obezbeđuju odgovarajuće vreme odziva (procesor mora da odgovori na zahtev unutar određenog vremenskog perioda).



Organizacija prekida

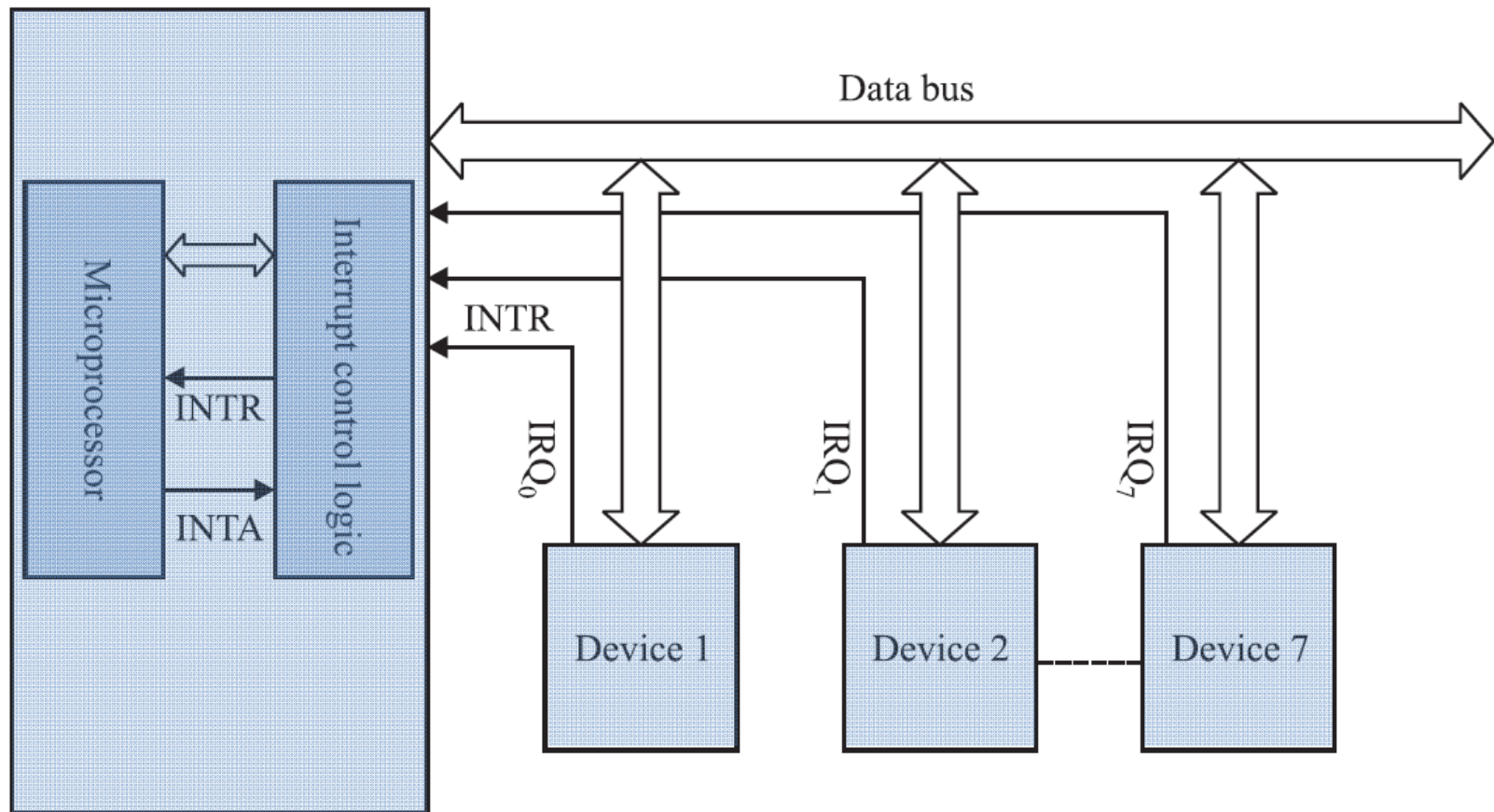
- Jednonivovska
- Višenivovska
- Vektorska

Jednonivovska organizacija



1. Prenos upravljanja na proceduru koja utvrđuje koji uređaj je inicirao prekid (Interrupt Level Subroutine)
2. Određivanje adrese prekidnog uređaja
3. Prenos upravljanja na proceduru koja uslužuje dati prekid (Interrupt Service Routine)
4. Povratak na glavni program, omogućavanje maskirajućih prekida i nastavak izvršenja

Višenivovska organizacija



- Postoje višestruke IRQ linije
- Mogu se prihvatiti zahtevi i dok traje obrada nekog od prekida
- Prekidi višeg prioriteta mogu prekinuti izvršenje prekida nižeg prioriteta



Klasifikacija prekida

- Prema načinu aktivacije
 - Aktiviranje ivicom ulaznog signala (uglavnom se koriste za prekide visokog prioriteta i zahtevaju interni flip-flop da bi se zapamtilo stanje, npr. NMI)
 - Aktiviranje nivoom (zadržava se nivo dok procesor ne potvrdi prihvatanje, npr. INTR)
- Prema mogućnosti maskiranja
 - Maskirajući (prekidi nižeg nivoa koji se mogu ignorisati, tj. maskirati resetovanjem **IE** flega; primer INTR)
 - Nemaskirajući (prekidi višeg nivoa koji se ne mogu ignorisati – NMI)



Klasifikacija prekida

- Prema izvoru
 - Hardverski (NMI i INTR)
 - Softverski (INT_0 - INT_{255} i INTO)
- Prema načinu smeštanja adrese rutine za opsluživanje prekida (ISR)
 - Vektorski (adrese ISR smeštene su u predefinisanim memorijskim lokacijama – svi prekidi i HW i SW na 8086 su vektorski)
 - Ne-vektorski (adresu definiše prekidni uređaj)

Prekidi procesora 8086

- Unutrašnji - prekidi kao posledica greške izvršenja instrukcije (npr. deljenje 0)
- Hardverski – posledica signala NMI (nemaskirajući) i INTR (maskirajući); obzirom da postoji samo jedna INTR linija, koristi se 8259A programabilni interapt kontroler za upravljanje višestrukim prekidima
- Softverski – generišu se programski, pozivom INT ili INTO

| | | MAX MODE | MIN MODE |
|-----------|----|-------------|-------------|
| Vss (GND) | 1 | 40 | Vcc (5P) |
| AD14 | 2 | 39 | AD15 |
| AD13 | 3 | 38 | A16/S3 |
| AD12 | 4 | 37 | A17/S4 |
| AD11 | 5 | 36 | A18/S5 |
| AD10 | 6 | 35 | A19/S6 |
| AD9 | 7 | 34 | BHE/S7 |
| AD8 | 8 | 33 | MN/MX |
| AD7 | 9 | 32 | RD |
| AD6 | 10 | 31 | RQ/GT0 |
| AD5 | 11 | 30 | RQ/GT1 |
| AD4 | 12 | 29 | LOCK |
| AD3 | 13 | 28 | S2 |
| AD2 | 14 | 27 | S1 |
| AD1 | 15 | 26 | S0 |
| AD0 | 16 | 25 | QS0 |
| NMI | 17 | 24 | QS1 |
| INTR | 18 | 23 | TEST |
| CLK | 19 | 22 | READY |
| Vss (GND) | 20 | 21 | RESET |



Prekidna sekvenca

1. **Flags registar** se stavlja na stek
2. **INTR** ulaz se onemogućuje (resetovanjem **IE** flega) i Trap Flag (**TF**) se resetuje
3. Code Segment (**CS**) **registar** se stavlja na stek
4. Instruction Pointer (**IP**) **registar** se stavlja na stek
5. U **IP registar** se stavlja adresa prekidnog vektora (offset)
6. U **CS registar** se stavlja adresa segmenta prekidnog vektora
7. **ISR** se izvršava sa adrese dobijene na osnovu vrednosti CS i IP registara

Prekidna sekvenca

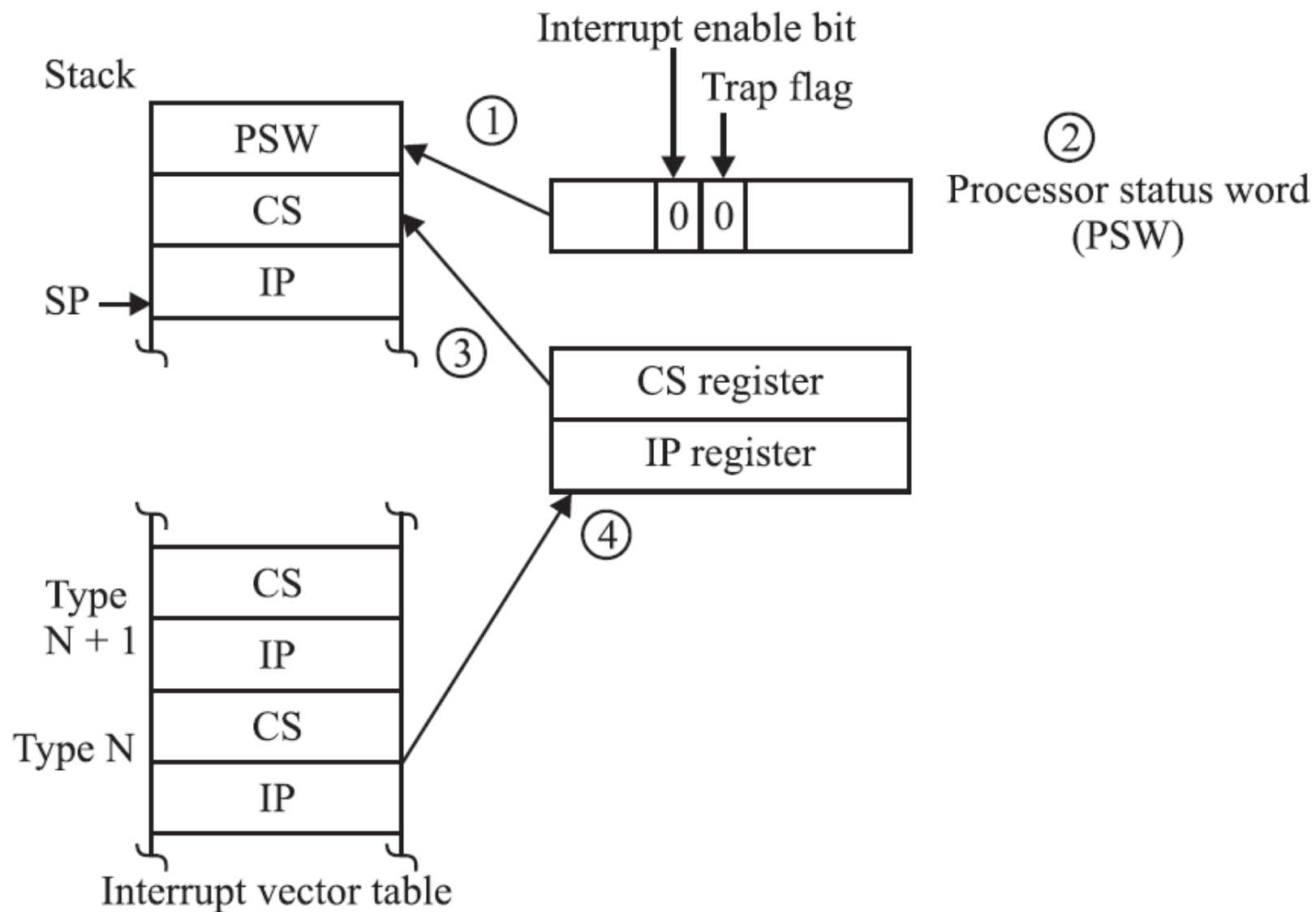




Tabela (vektor) interapt pokazivača

- ISR se izvršava kao i svaka FAR procedura
- Zato su potrebne vrednosti i za CS i IP (dve reči, tj. $2 \times 16b$)
- 8086 alocira 1kB (0000_H do $03FF_H$) za podršku 256 prekidnih adresa
- Prvih 5 (type 0 – type 4) su *dedicated*
- Narednih 27 rezervisani za naredne procesore i ne mogu se koristiti
- Preostalih 224 su na raspolaganju korisniku za smeštanje ISR adresa



Tabela (vektor) interapt pointera

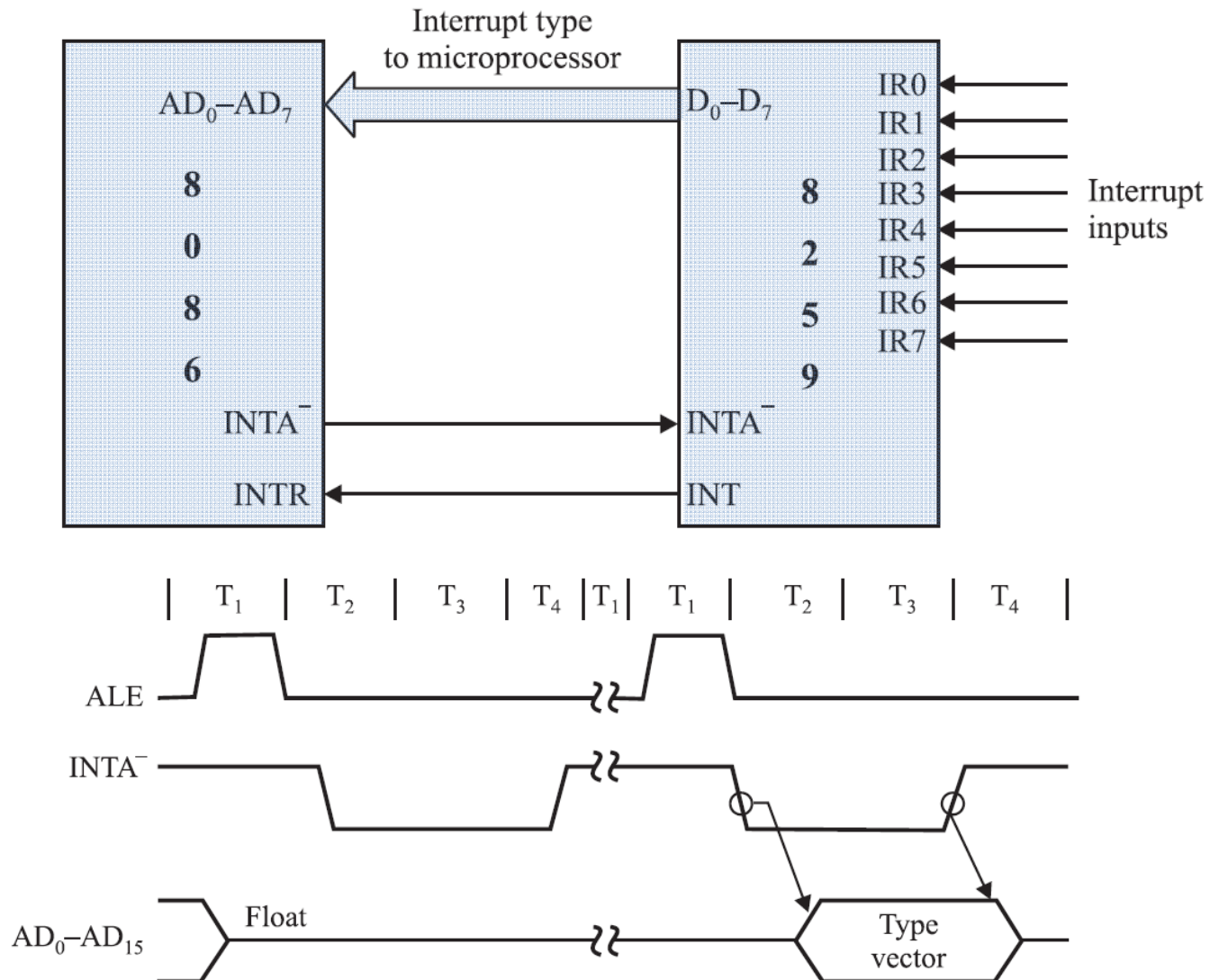
| | | | |
|----------------------------------|----------|--|---------|
| Dedicated interrupts (5) | IP CS | Type 0 or divide by 0 Interrupt ISR | 00000H |
| | | Type 1 or single step Interrupt ISR | 00004H |
| | | Type 2 or NMI Interrupt ISR | 00008H |
| | | Type 3 or breakpoint Interrupt ISR | 0000CH |
| | | Type 4 or INTO Interrupt ISR | 00010H |
| Reserved interrupts (27) | | Type 5 interrupt ISR (Reserved) | 00014H |
| | | Type 6 interrupt ISR (Reserved) | |
| | | | |
| Available interrupts (224) | | Type 13 interrupt ISR (Reserved) | 0007FH |
| | | Type 32 interrupt ISR (Reserved) | 00080H |
| | | Type 33 interrupt ISR (Available) | |
| | | | |
| | | Type 255 interrupt ISR (Available) | 003FCH |
| | IP CS | | 003FFH |
| | | | 16-bits |



Povećanje broja INTR prekida (hardverskih maskirajućih)

- 8086 obezbeđuje samo jedan INTR ulaz
- Obzirom da mnogi uređaji mogu da izazovu maskirajuće prekide, pristup se omogućuje preko PIC 8259
- Dolazni zahtevi na IR linijama prosleđuju se na INT izlaz
- CPU odgovara sa dva sukcesivna INTA odgovora u dva mašinska ciklusa
- U prvom potvrđuje zahtev, a u drugom omogućuje da 8259 preko nižih 8 bitova Data magistrale prosledi identifikator prekidnog uređaja (on se množi sa 4 i predstavlja ulaz u tabelu (vektor) interpart pointera

Povećanje broja INTR prekida (hardverskih maskirajućih)





Softverski prekidi

- Aktiviraju se pozivom INTn ili INTO
- Broj odgovara rednom broju u tabeli interapt pokazivača
- Postoji 256 bezuslovnih (INTn) i jedan uslovni (INTO) prekid (INTO izvršava INT4 ako je setovan OF)
- Koriste se za:
 - testiranje hardverskih prekida
 - poziv opštih procedura
 - poziv sistemskih I/O procedura



Prioriteti prekida

1. Unutrašnji prekidi i izuzeci
2. Softverski prekidi – INTn, INTO
3. HW nemaskirajući prekidi – NMI
4. HW maskirajući prekidi – INTR
5. Single step