



Mikroračunarski sistemi

20ER6004



Uvod

Organizacija predmeta

- **Predavanja – 2 časa**
 - doc dr Aleksandar Dimitrijević
- **Auditivne vežbe – 2 časa**
 - dipl. inž. Vladimir Simić
 - msr inž. Nenad Petrović
- **Laboratorijske vežbe – 4 termina**

Univerzitet u Nišu
Elektronski fakultet
Školska godina: 2018/19


Raspored časova

Smer: Elektrotehnika i računarstvo
Modul: RI
Semestar: VI

od-do	Ponedeljak	Utorak	Sreda	Četvrtak	Petak	Napomena
08 ¹⁵ –09 ⁰⁰		SOFTVERSKO INŽENJERSTVO (A1)	INFORMACIONI SISTEMI (A1)		SISTEMI BAZA PODATAKA -1- (525)	
09 ¹⁵ –10 ⁰⁰				DISTRIBUIRANI SISTEMI -3- (525)	INFORMACIONI SISTEMI + (231)	
10 ¹⁵ –11 ⁰⁰		MIKRORAČUNAR SISTEMI -1- (431)	MIKRORAČUNARSKI SISTEMI (A3)		PROJEKTOVANJE I ANALIZA ALGORITAMA (431)	
11 ¹⁵ –12 ⁰⁰	DISTRIBUIRANI SISTEMI (A2)	SOFTVERSKO INŽENJERSTVO -2- (531)		INFORMACIONI SISTEMI -3- (231)	DISTRIBUIRANI SISTEMI + (525)	
12 ¹⁵ –13 ⁰⁰		SOFTVERSKO INŽENJERSTVO -1- (131)	MIKRORAČUNAR SISTEMI -2- (231)	MIKRORAČUNAR SISTEMI -3- (131)	SOFTVERSKO INŽENJERSTVO + (231)	
13 ¹⁵ –14 ⁰⁰	DISTRIBUIRANI SISTEMI -1- (431)	INFORMACIONI SISTEMI -2- (531)		INTERAKCIJA ČOVEK-RAČUNAR (433)	ENGLLESKI JEZIK 2 (A3)	
14 ¹⁵ –15 ⁰⁰			SOFTVERSKO INŽENJERSTVO -3- (131)		SISTEMI BAZA PODATAKA -2- (121)	
15 ¹⁵ –16 ⁰⁰	INFORMACIONI SISTEMI -1- (431)	DISTRIBUIRANI SISTEMI -2- (531)		INTERAKCIJA ČOVEK-RAČUNAR (433)		
16 ¹⁵ –17 ⁰⁰						

LI IZBORNI PREDMETI
OVORU SA PREDAVAČEM

Portal



cs.elfak.ni.ac.rs Srpski (sr_lt) ▾ Aleksandar Dimitrijević ▾

Mikroračunarski sistemi

Početna stranica ▸ III godina ▸ MIKS

NAVIGACIJA

- Početna stranica
- Kontrolni panel
- Stranice sajta
- Tekući kurs
 - MIKS**
 - Učesnici
 - Bedževi
 - Opšta sekcija
 - Računske vežbe 2014/2015.
 - Predavanja
 - Vežbe
 - Laboratorijske vežbe
 - Blanketi
 - Korisna literatura
 - Moji kursevi

ADMINISTRACIJA

- Administracija kursa
- Uključi uređivanje
- Uredi podešavanja

Obaveštenja

- Predlog ocena i usmeni deo ispita - jun 2016.
- II kolokvijum iz Mikroračunarskih sistema u prolećnom semestru 2015. biće održan u utorak 16.6.2015. od 14h.**
- Osvojeni poeni - 2016/2017
- Rezultati prvog kolokvijuma 2018.
- Poeni sa laboratorijskih vežbi
- Rezultati ispita - jun 2018.
- Spisak studenata pozvanih na usmeni deo ispita
- Rezultati ispita - septembar 2018.
- Rezultati ispita - oktobar 2018.
- Usmeni deo ispita - oktobar 2018.

PRETRAŽI FORUME

[Napredno pretraživanje ?](#)

NAJNOVIJE VESTI

[Dodaj novu temu...](#)

- [Rezultati ispita - oktobar 2](#)
9. Oct, 19:04 Vladimir Simić
- [Usmeni deo ispita](#)
27. Sep, 11:59 Vladimir Simić
- [Rezultati ispita - oktobar 2018.](#)
27. Sep, 02:32 Vladimir Simić
- [Rezultati ispita - septembar 2018.](#)
5. Sep, 13:22 Vladimir Simić
- [Usmeni deo ispita - junski rok 2018.](#)
4. Jul, 08:40 Vladimir Simić

[Starije teme ...](#)

PREDSTOJEĆI DOGAĐAJI

Pristupna šifra: **PIC16F84A**

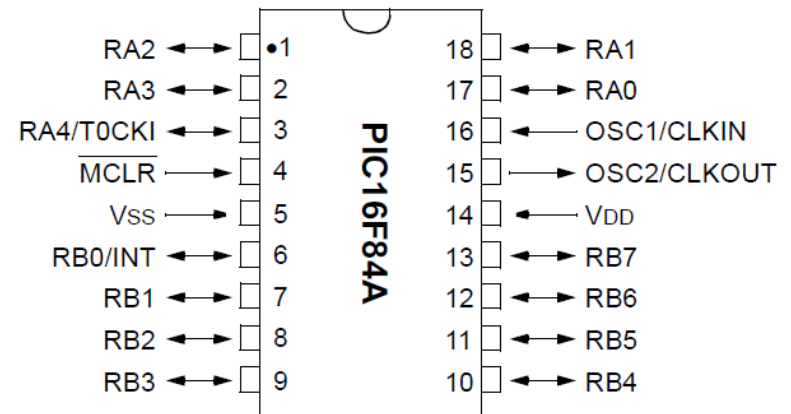


Predavanja

- Struktura i organizacija mikroračunarskih sistema
- Povezivanje U/I uređaja
- Načini organizacije U/I aktivnosti
- Serijski U/I
- Paralelni U/I
- Displej
- ...

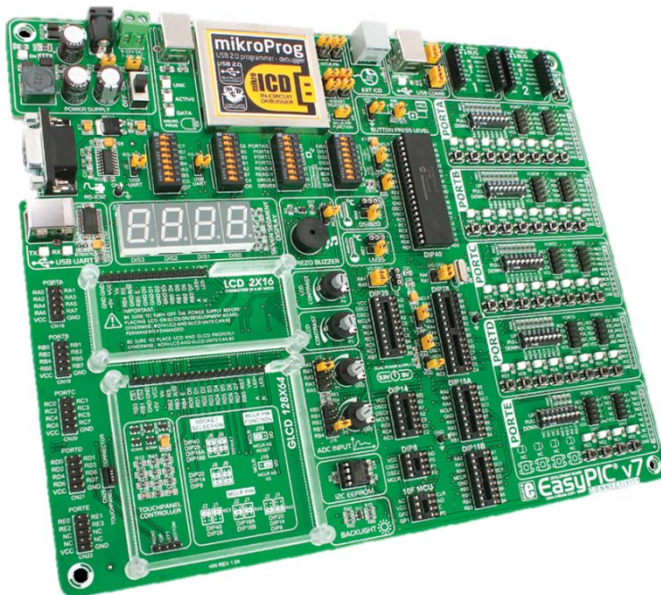
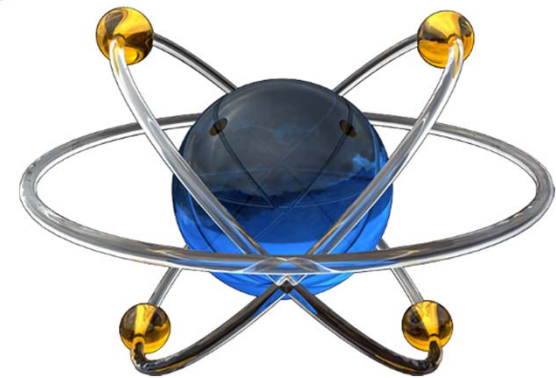
Auditivne vežbe

- Programiranje u assembleru u C-u
- Diskretne hardverske komponente
 - i8086 (CPU)
 - i8255 (Programmable Peripheral Interface)
 - i8251 (Universal Synchronous/Asynchronous Receiver/Transmitter)
 - i8259 (Programmable Interrupt Controller)
- Mikrokontroler
 - PIC16F84A



Laboratorijske vežbe

- Okruženja
 - MPLAB
 - MikroC
- EasyPICv7



MPLAB X IDE

MPLAB X IDE v5.10 - ConfigBitsLab : default

File Edit View Navigate Source Refactor Production Debug Team Tools Window Help

Search (Ctrl+I)

PC: 0x0 dc n ov z c

How do I? Keyword(s)

Projects Files Services

ConfigBitsLab

- Header Files
- Important Files
- Library Files
- Linker Files
- Object Files
- Source Files
- Libraries
- Loadables

Start Page ConfigBits.c ConfigBitsLab.c

Source History

```
1 #include <xc.h>
2
3 // #pragma config FWDIEN = OFF, JTAGEN = OFF
4
5 void delay(void);
6
7 unsigned int ctr = 0;
8 unsigned int delayVal = 2048;
9
10 int main(void)
11 {
12     LATA = 0;
13     TRISA = 0xFF00;
```

MPLAB X IDE

Starting modules...

MICROCHIP

ConfigBitsLab - Dashboard Navigator

ConfigBitsLab

- Project Type: Application - Configuration: default
- Device: PIC24FJ128GA010
- Checksum: Blank, no code loaded
- Packs: PIC24F-GA-GB_DFP (1.0.28)
- Compiler Toolchain: XC16 (v1.36) [C:\Program Files (x86)\Microchip\Production Image: Optimization: gcc 0]
- Memory
 - Data 8,192 (0x2000) bytes
 - 0%
 - Data Used: 4 (0x4) Free: 8,188 (0x1FFC)
 - Program 43,774 (0xAAFE) words
 - 0%
 - Program Used: 145 (0x91) Free: 43,629 (0xAAA5)

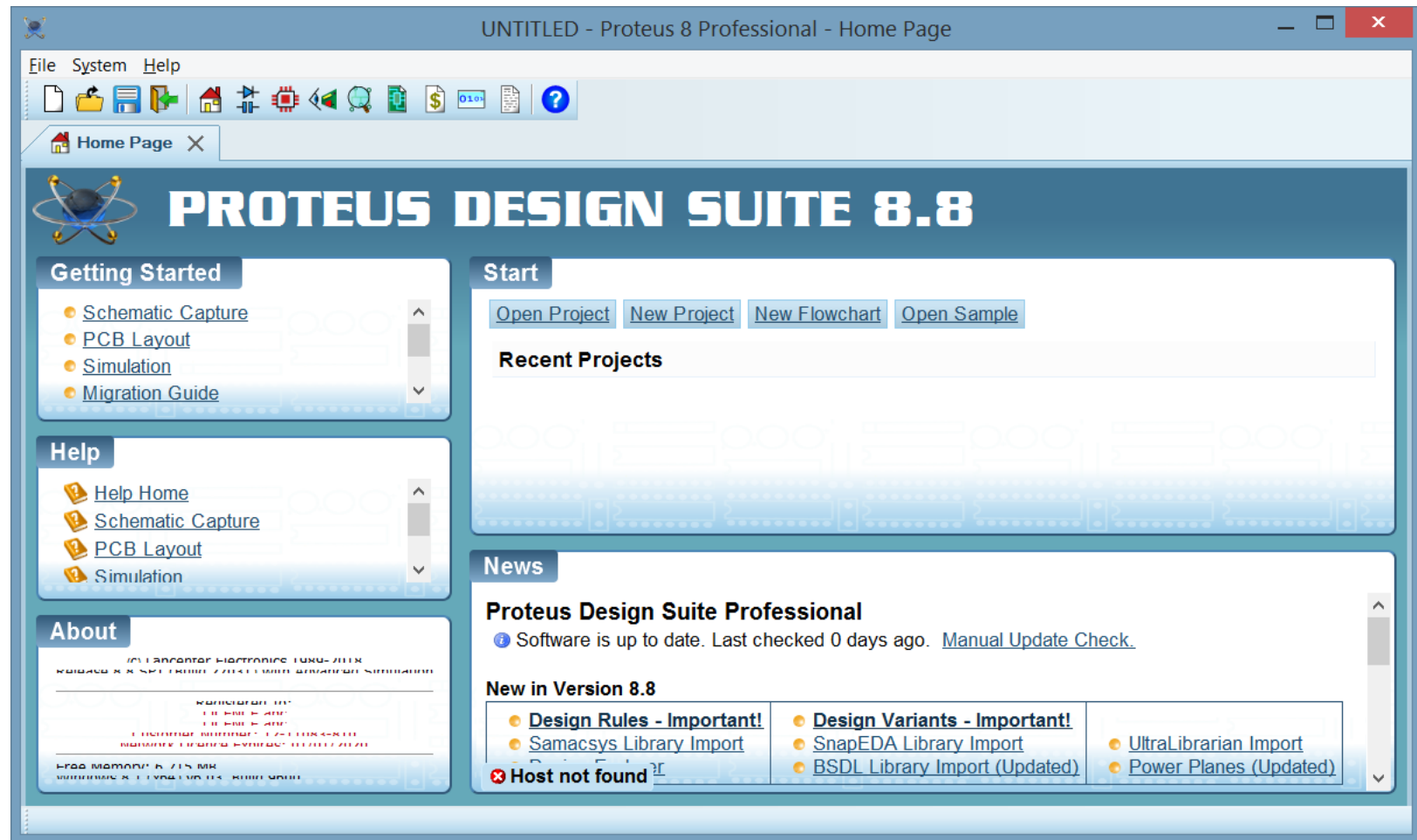
Call Stack Call Graph Output Configuration Bits Configuration Bits X

Address	Name	Value	Field	Option	Category	Setting
157FC	CONFIG2	FFFF	POSCMOD	NONE	Primary Oscillator Select	Primary oscillator disabled
			OSCIOFNC	OFF	Primary Oscillator Output Function	OSC2/CLKO/RC15 functions as CLK0 (I
			FCKSM	CSDCMD	Clock Switching and Monitor	Clock switching and Fail-Safe Cloc
			FNOSC	FRCDIV	Oscillator Select	Fast RC Oscillator with Postscaler
			IESO	ON	Internal External Switch Over Mode	IESO mode (Two-Speed Start-up) enal
157FE	CONFIG1	7FFF	WDTPS	PS3276...	Watchdog Timer Postscaler	1:32,768
			FWPSA	PR128	WDT Prescaler	Prescaler ratio of 1:128
			WINDIS	ON	Watchdog Timer Window	Standard Watchdog Timer enabled, (W
			FWDIEN	ON	Watchdog Timer Enable	Watchdog Timer is enabled
			ICS	PGx2	Comm Channel Select	Emulator/debugger uses EMUC2/EMUD2
			GNRP	OFF	General Code Segment Write Protect	Writes to program memory are allow
			CPD	OFF	General Code Segment Code Protect	Code protection is disabled

Memory Configuration Bits Format Read/Write Generate Source Code to Output

1:1 INS

Proteus









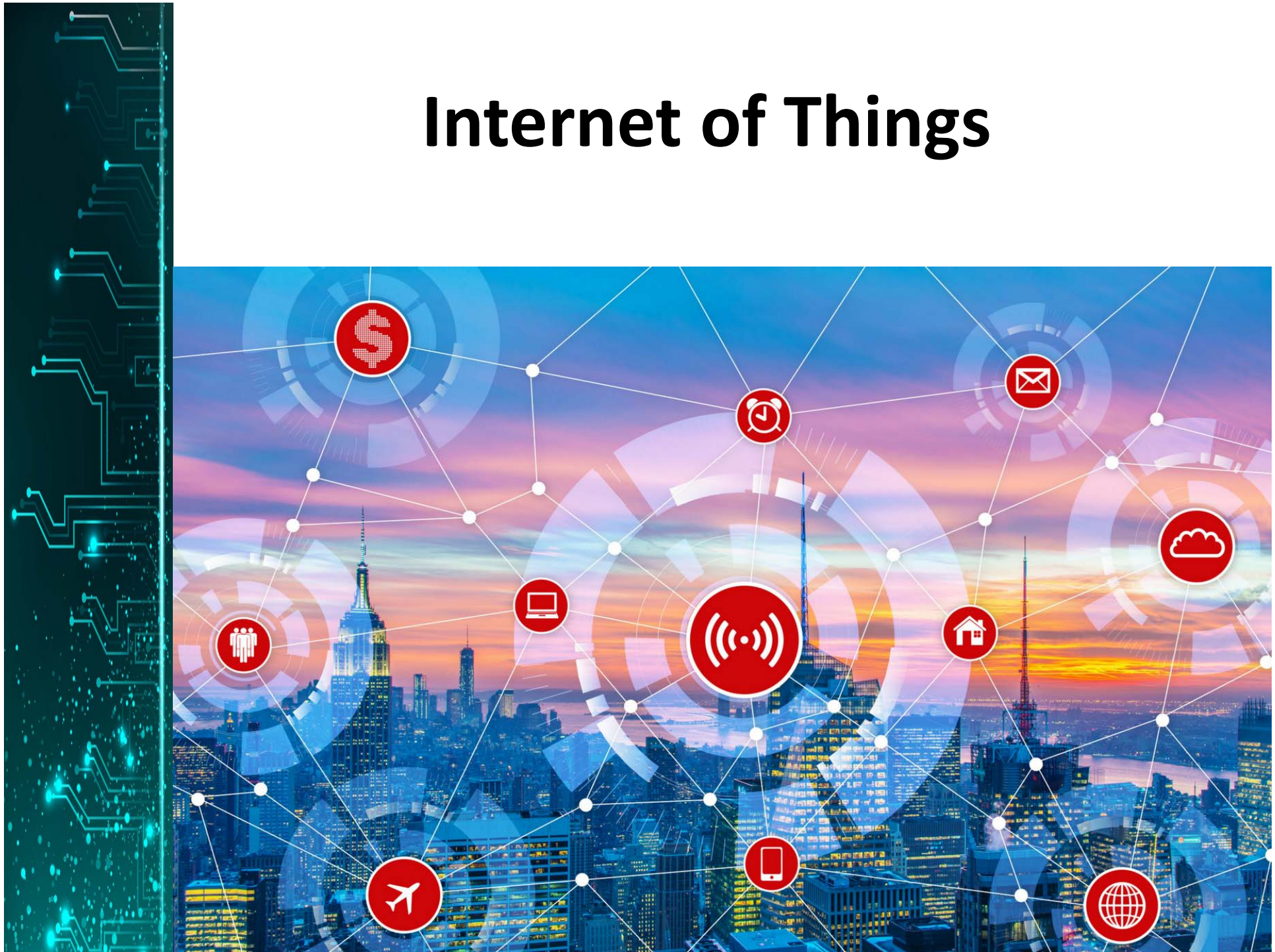
Ocenjivanje

- Laboratorijske vežbe 20 poena
- I kolokvijum (HW komp.) 20 poena
- II kolokvijum (mirokontroler) 20 poena
- Pismeni 40 poena
- Usmeni 40 poena

Primene



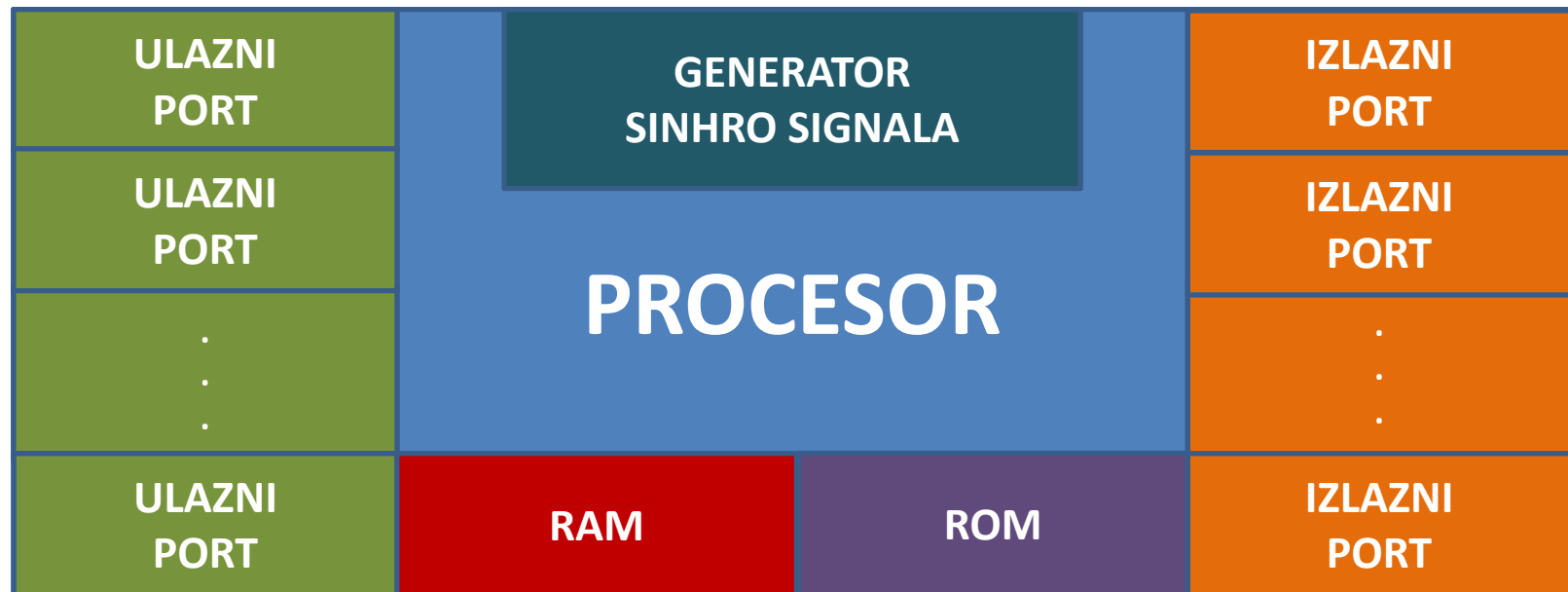
Internet of Things



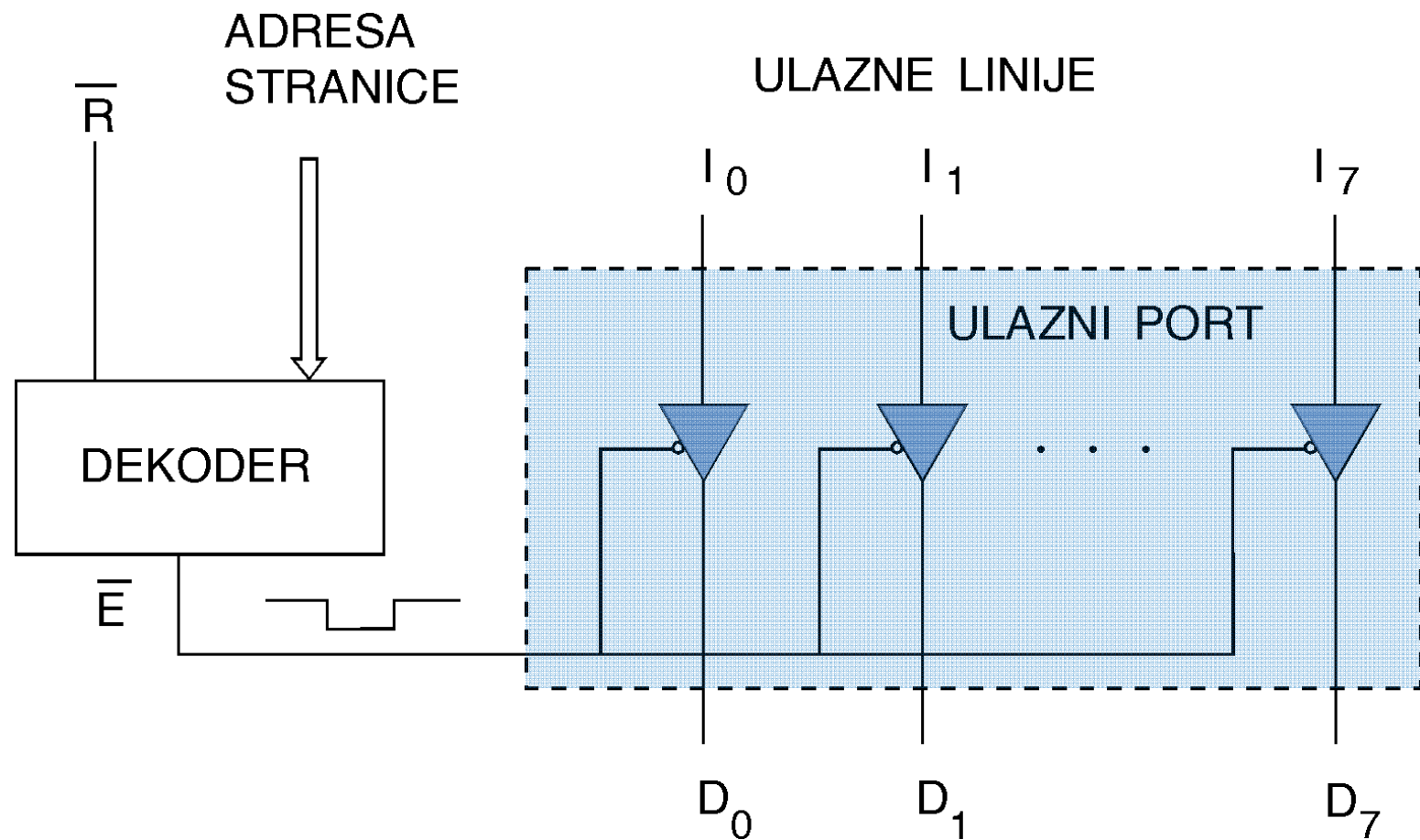


Struktura mikroračunarskog sistema

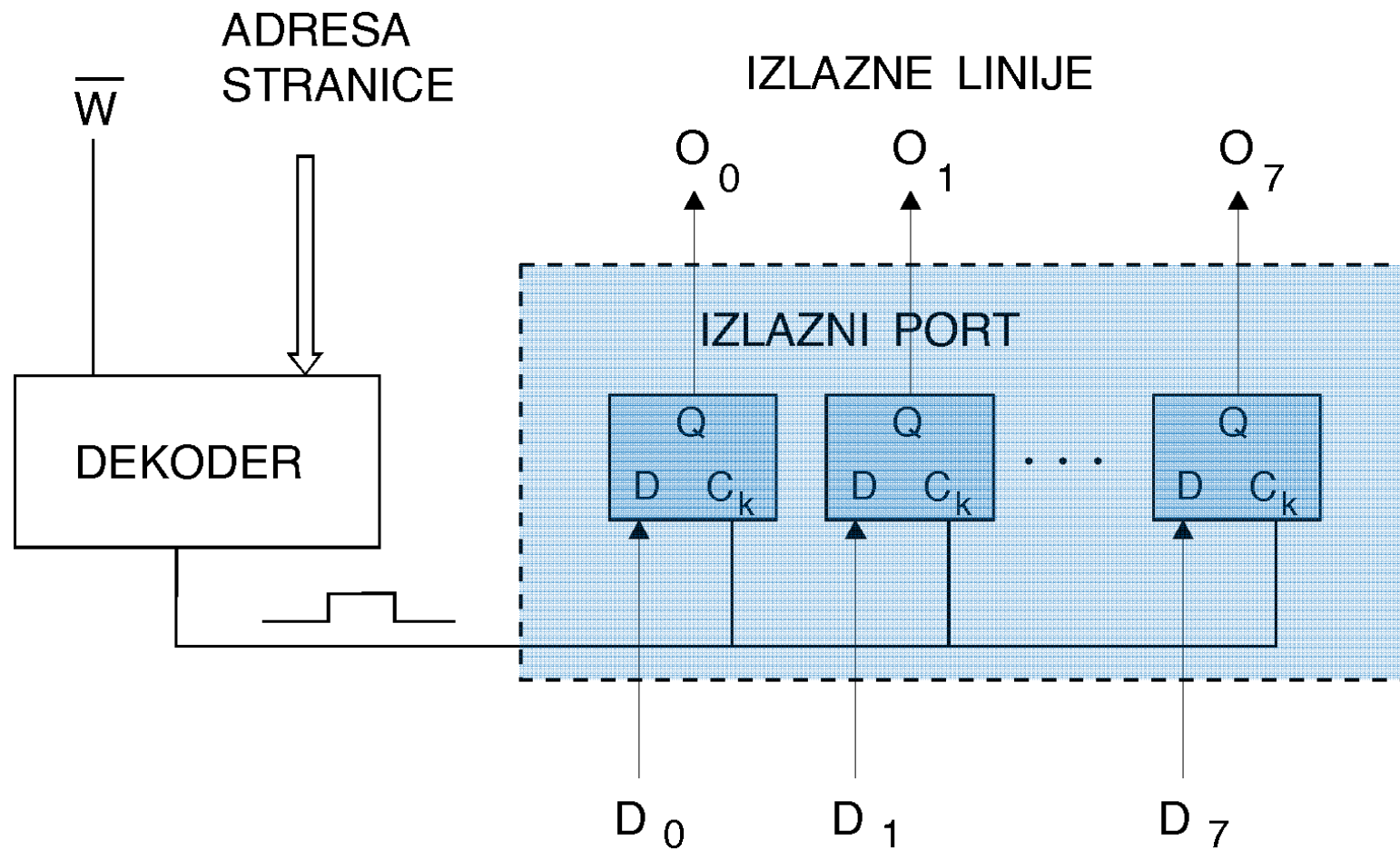
Osnovne komponente mikroračunara



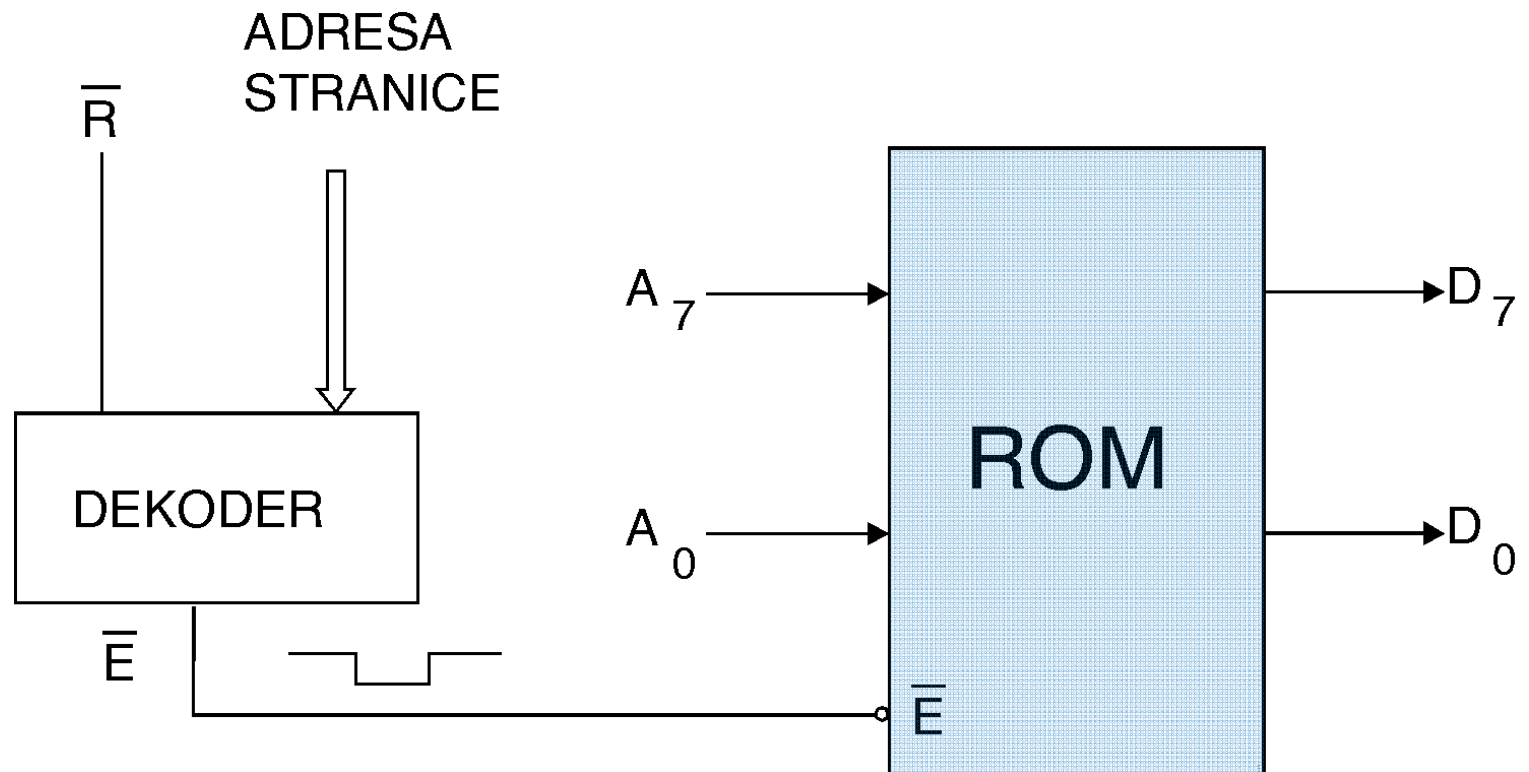
Ulazni port sa tri stanja



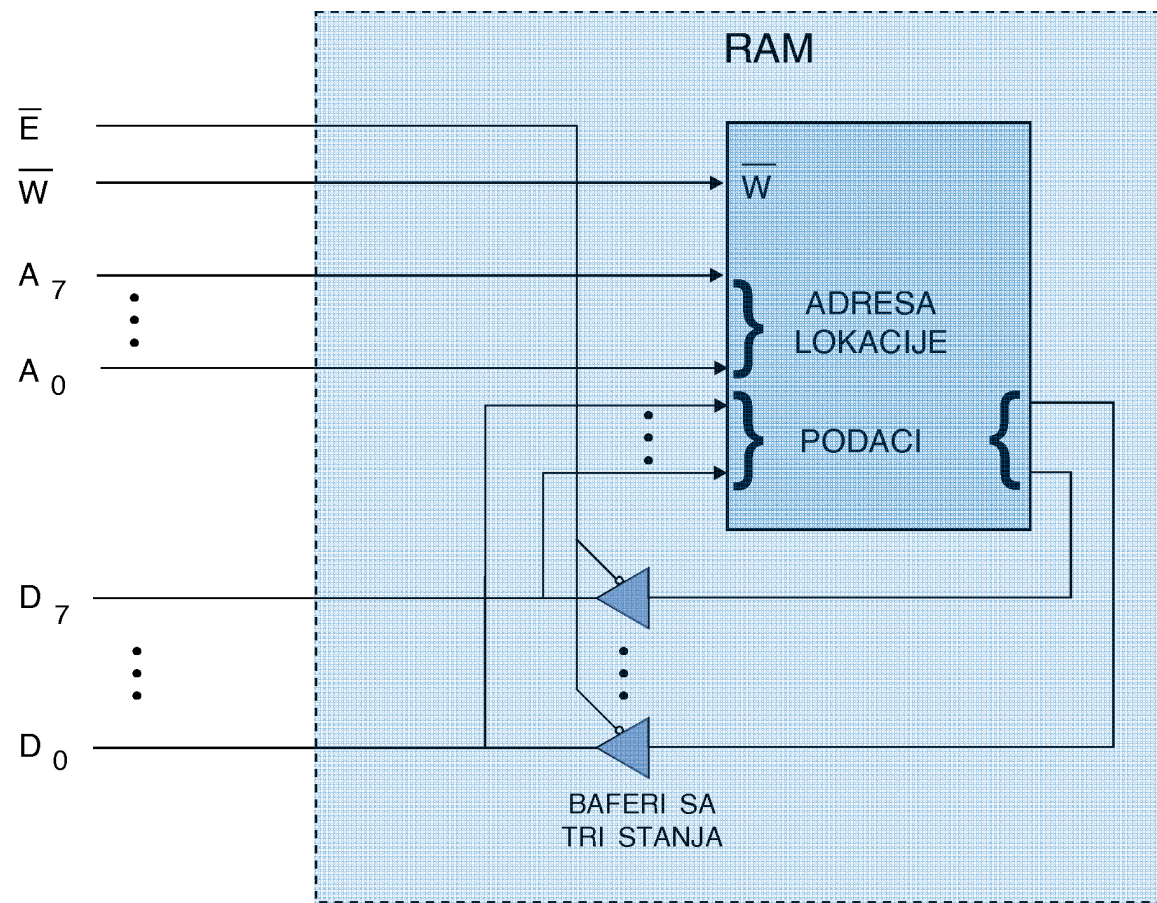
Izlazni port



ROM memorija



Memorija sa proizvoljnim pristupom - RAM

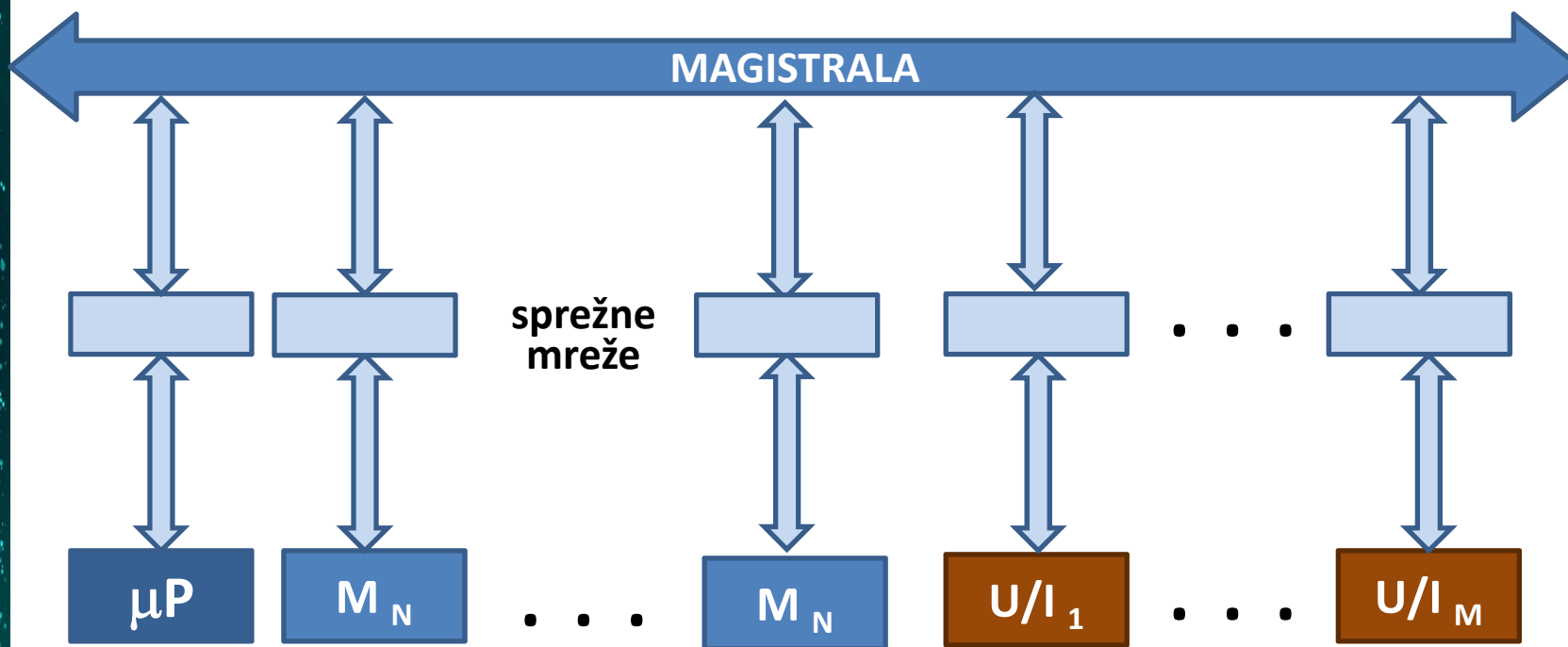




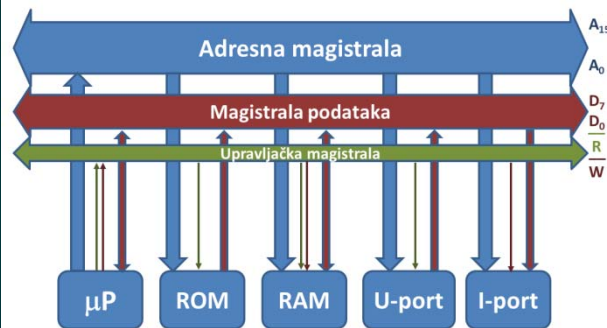
Magistrale mikroračunarskih sistema

- Sistem sa jednom (jedinственom) magistralom
- Sistem sa odvojenom ulazno/izlaznom magistralom
- Sistem sa više magistrala

Sistem sa jednom magistralom



Primer: mini PDP11, mikro MC6800



Delovi magistrale (po tipovima podataka)

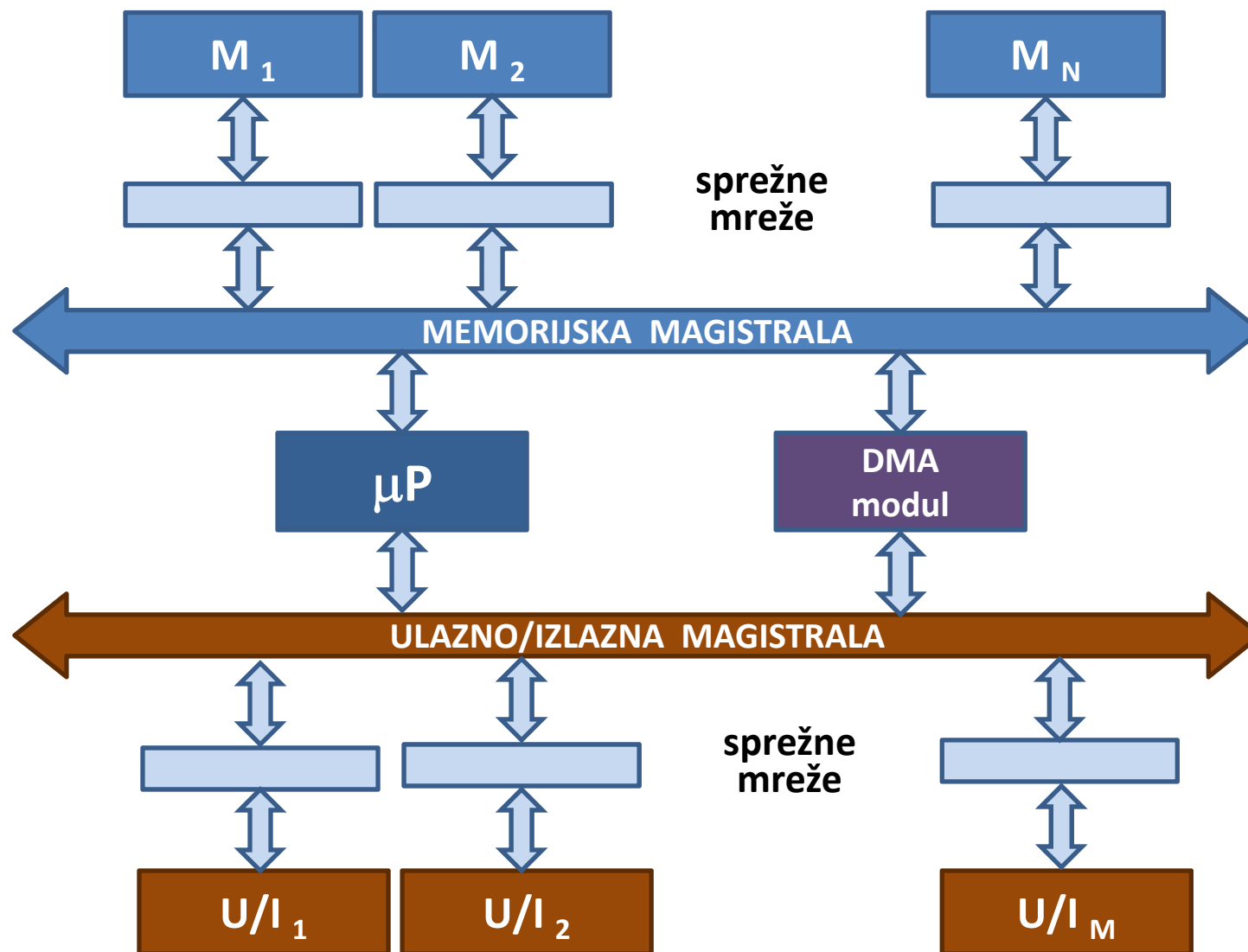
- **adresna magistrala** (za izbor memorijskih lokacija i U/I uređaja)
- **magistrala podataka** (za prenos podataka između modula)
- **upravljačka magistrala** (za prenos upravljačkih signala: signal upisa, signal čitanja, zahtev za korišćenje magistrale, magistrala zauzeta, magistrala raspoloživa, podatak spreman, zahtev za prekidom, prekid odobren i slično)



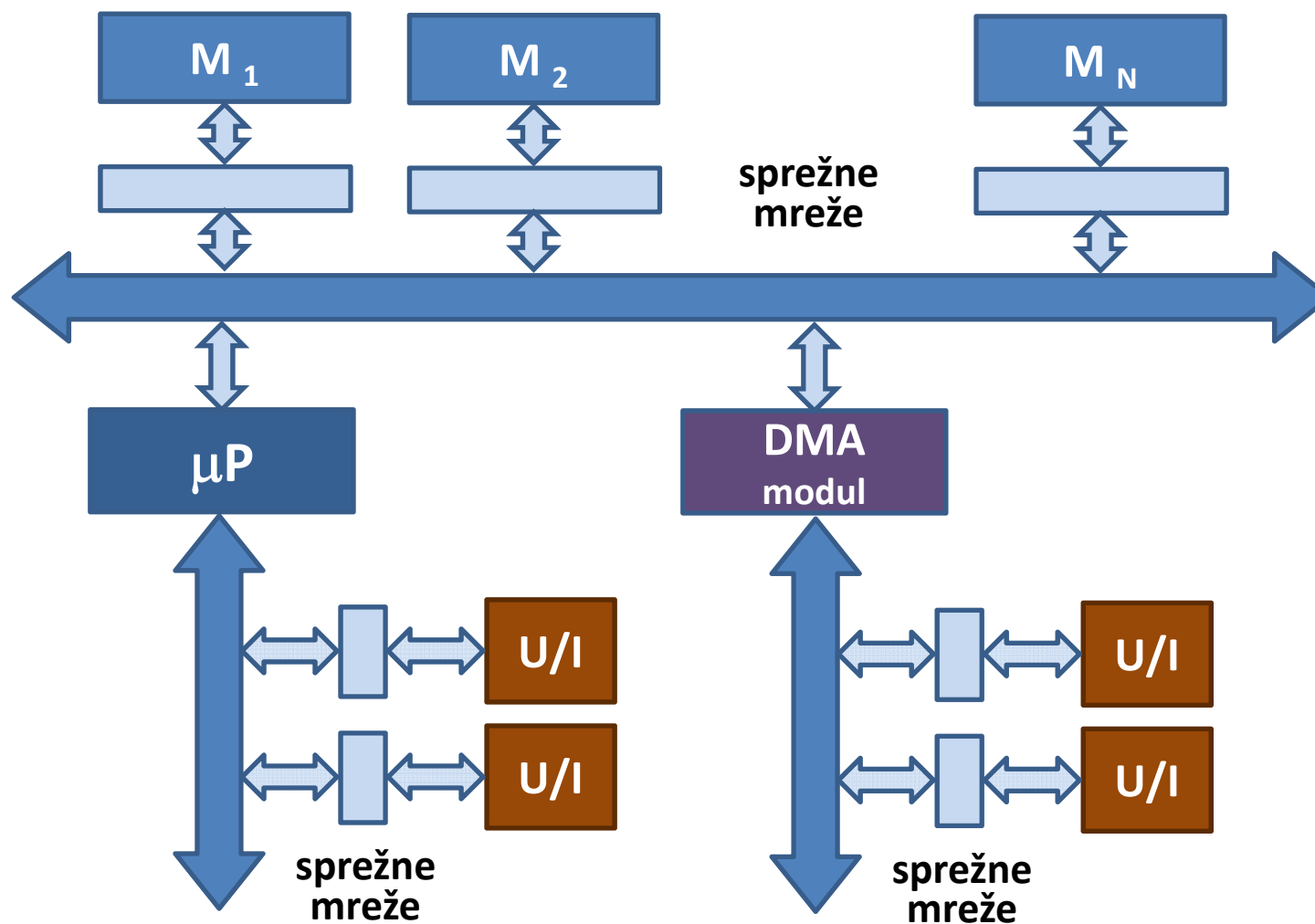
Tipovi prenosa podataka po magistrali

- prenos pod **kontrolom** (nadzorom) **programa**
- prenos pod **kontrolom prekida**
- **direktan memorijski pristup** (DMA)

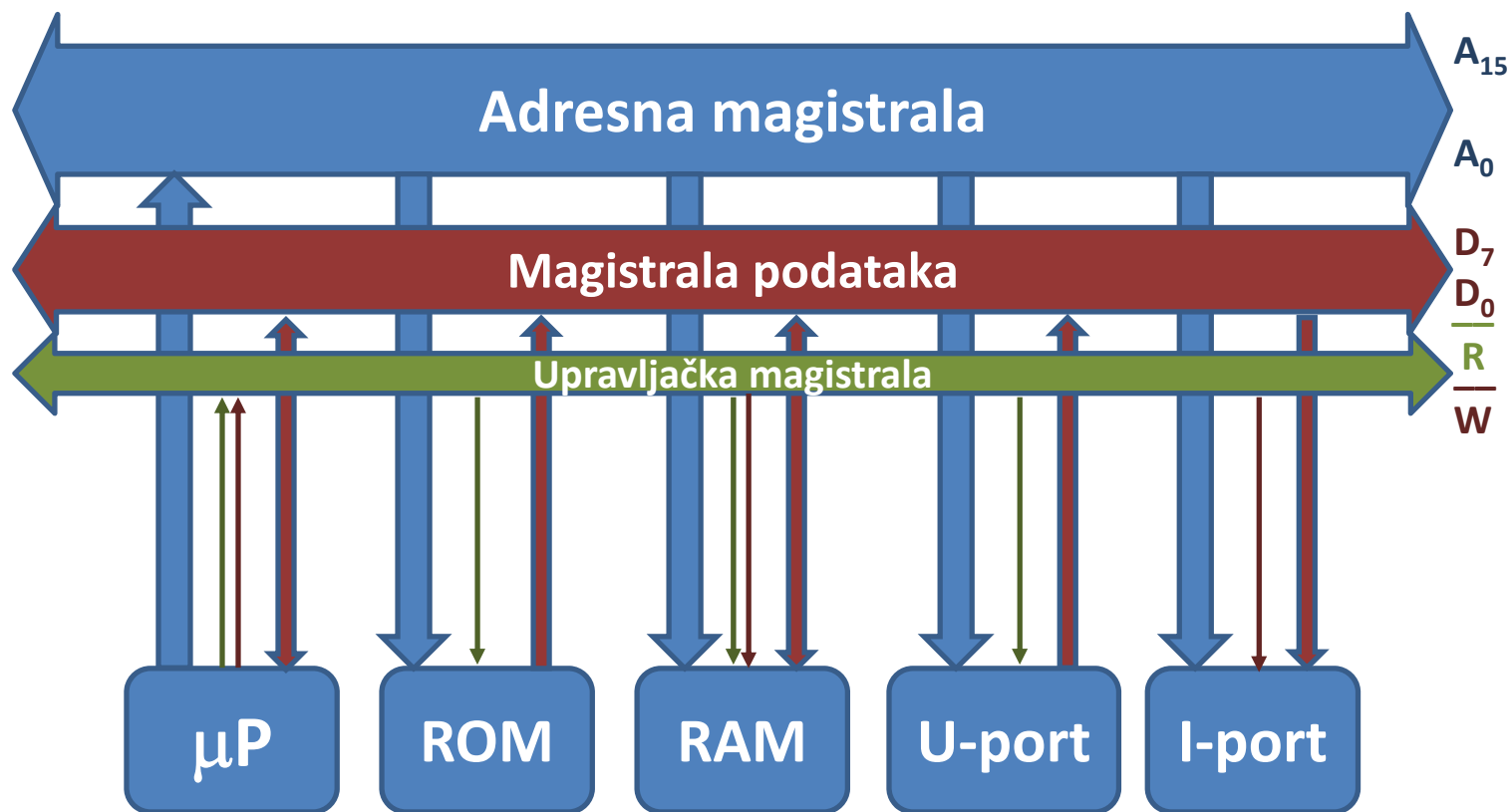
Sistem sa odvojenom ulazno/izlaznom magistralom



Sistem sa više magistrala



Nemultipleksirana magistrala

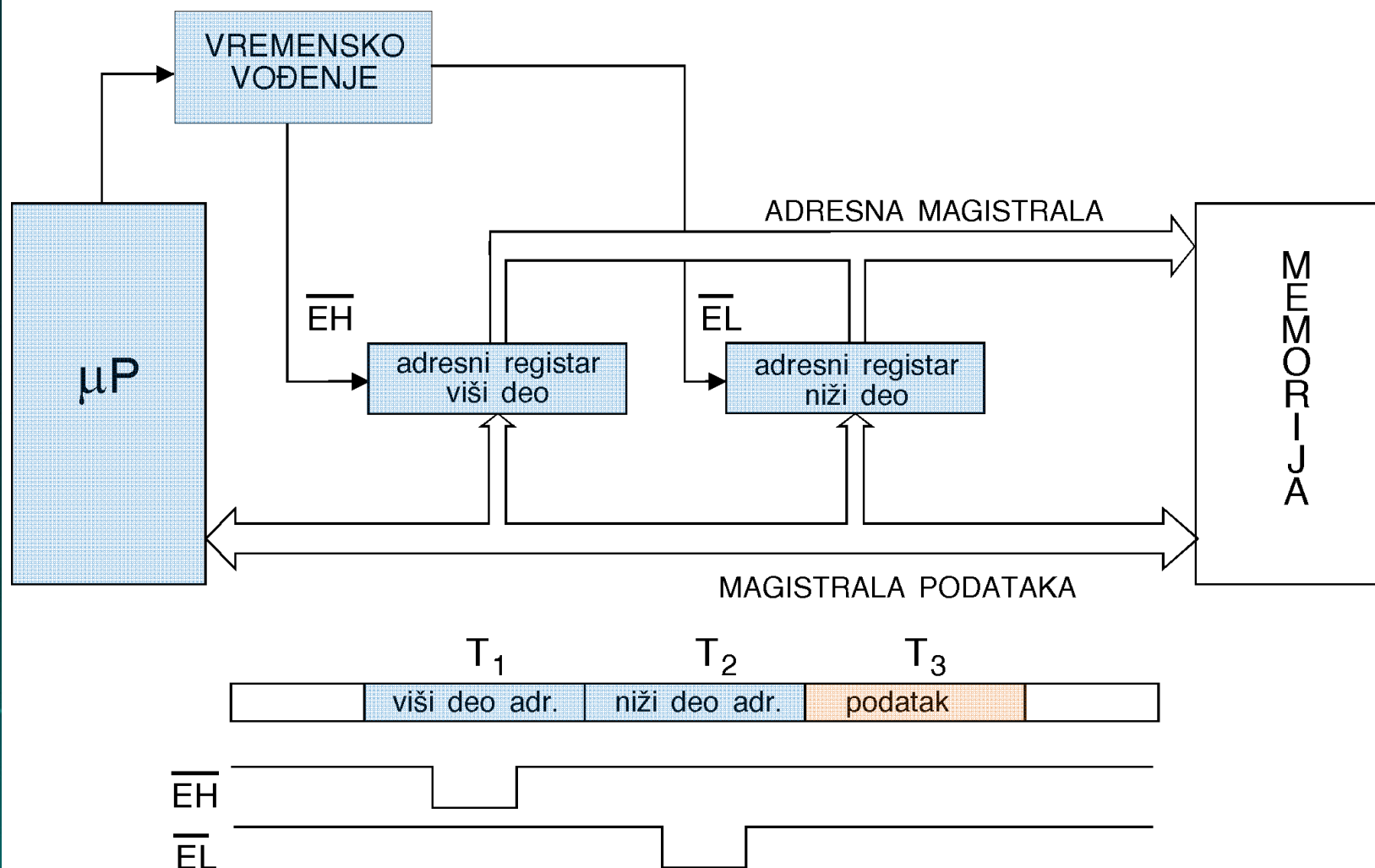




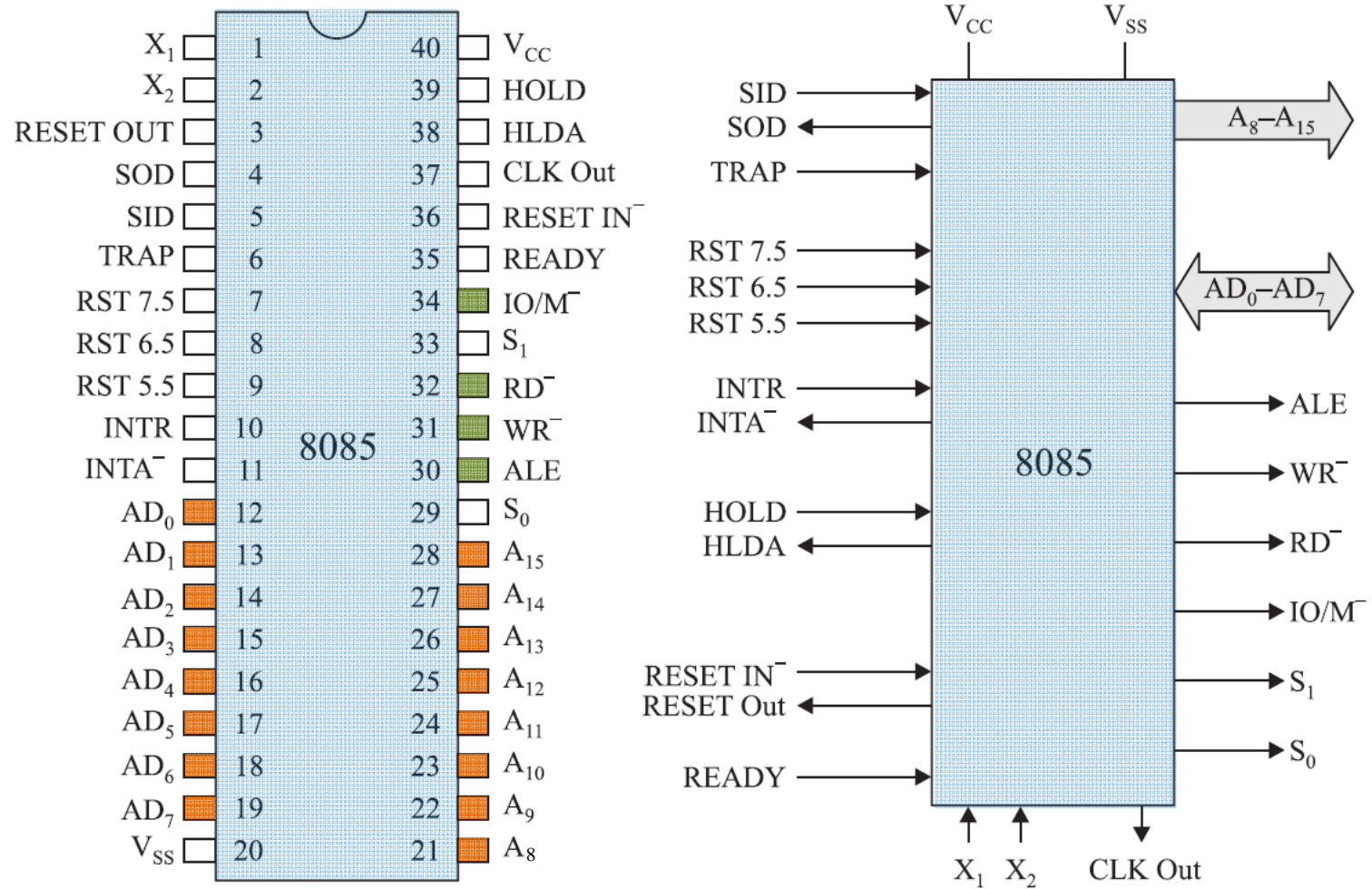
Multiplexirana magistrala

- **viši i niži bajt adrese** (RCA COSMAC CDP 1802, 1804, 1805), za demultiplexiranje se koristi signal TPA
- **viši bajt adrese i podaci** (INTEL 8085), ili AD0 - AD15 (INTEL 8086), za demultiplexiranje se koristi signal ALE
- **podaci i stanja** (INTEL 8080), za demultiplexiranje se koristi konjunkcija signala \emptyset_{1TTL} i SYNC

Potpuno multipleksirane magistrale

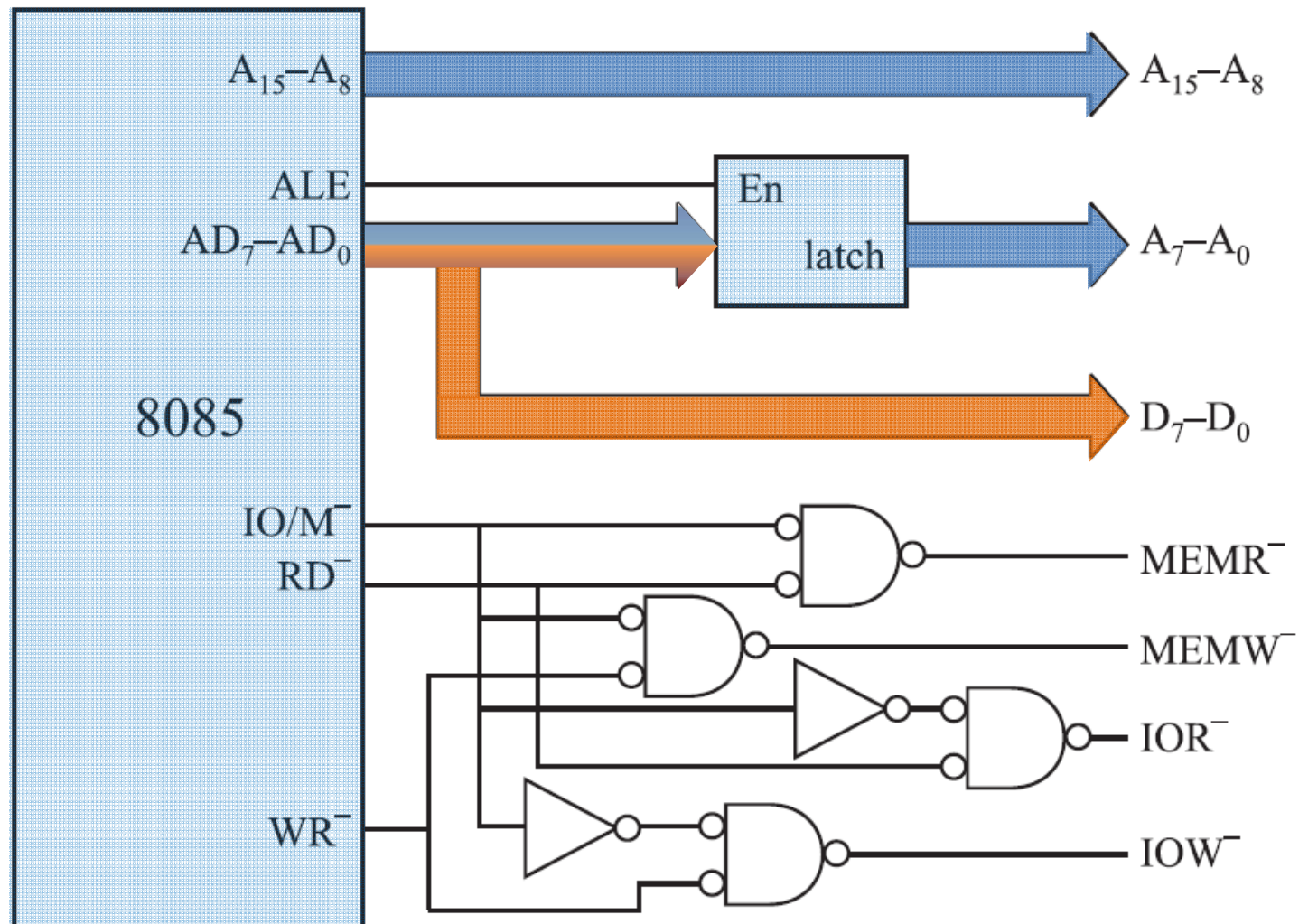


i8085



i8085

multipleksiranje adresa i podataka

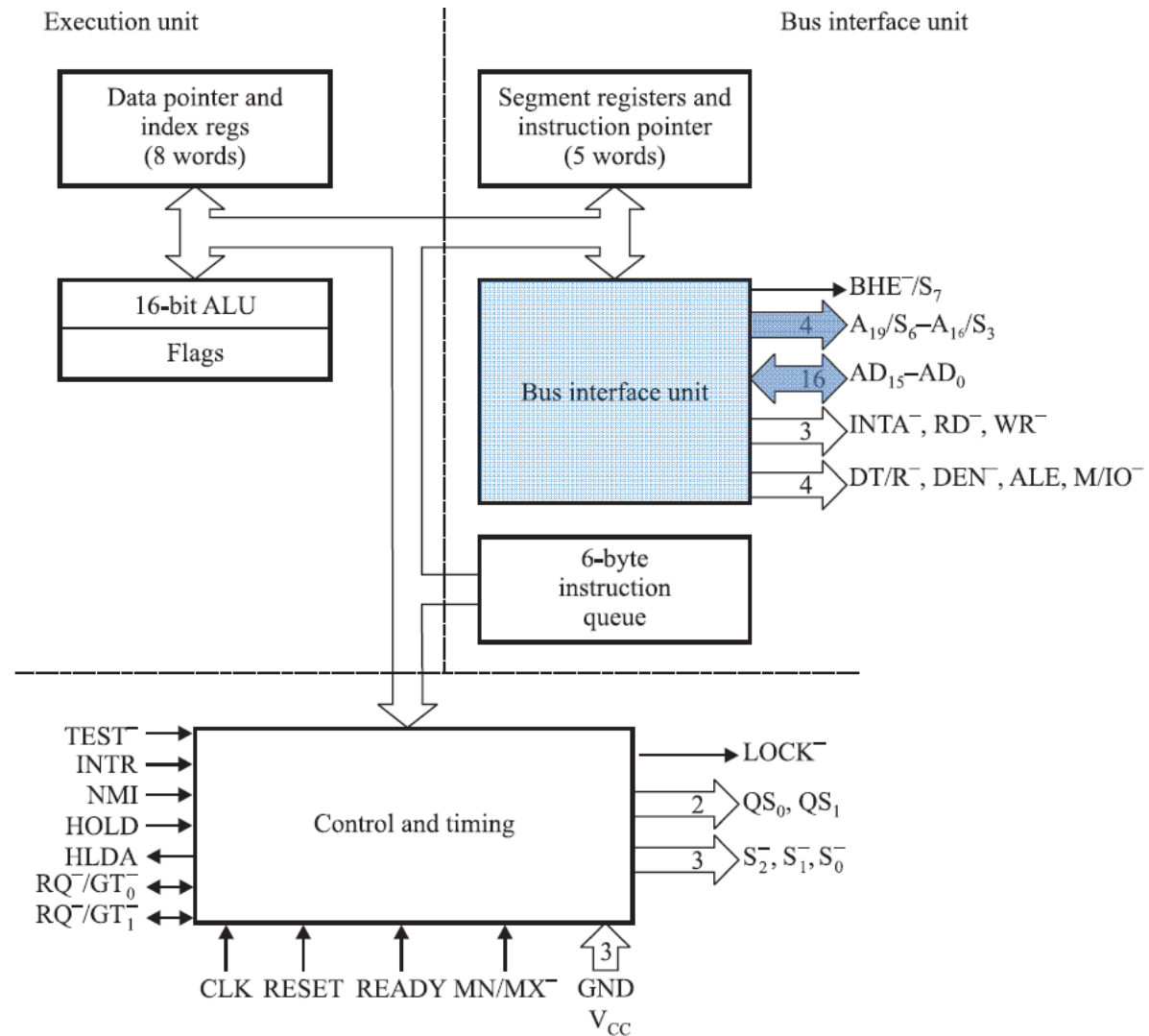


i8086

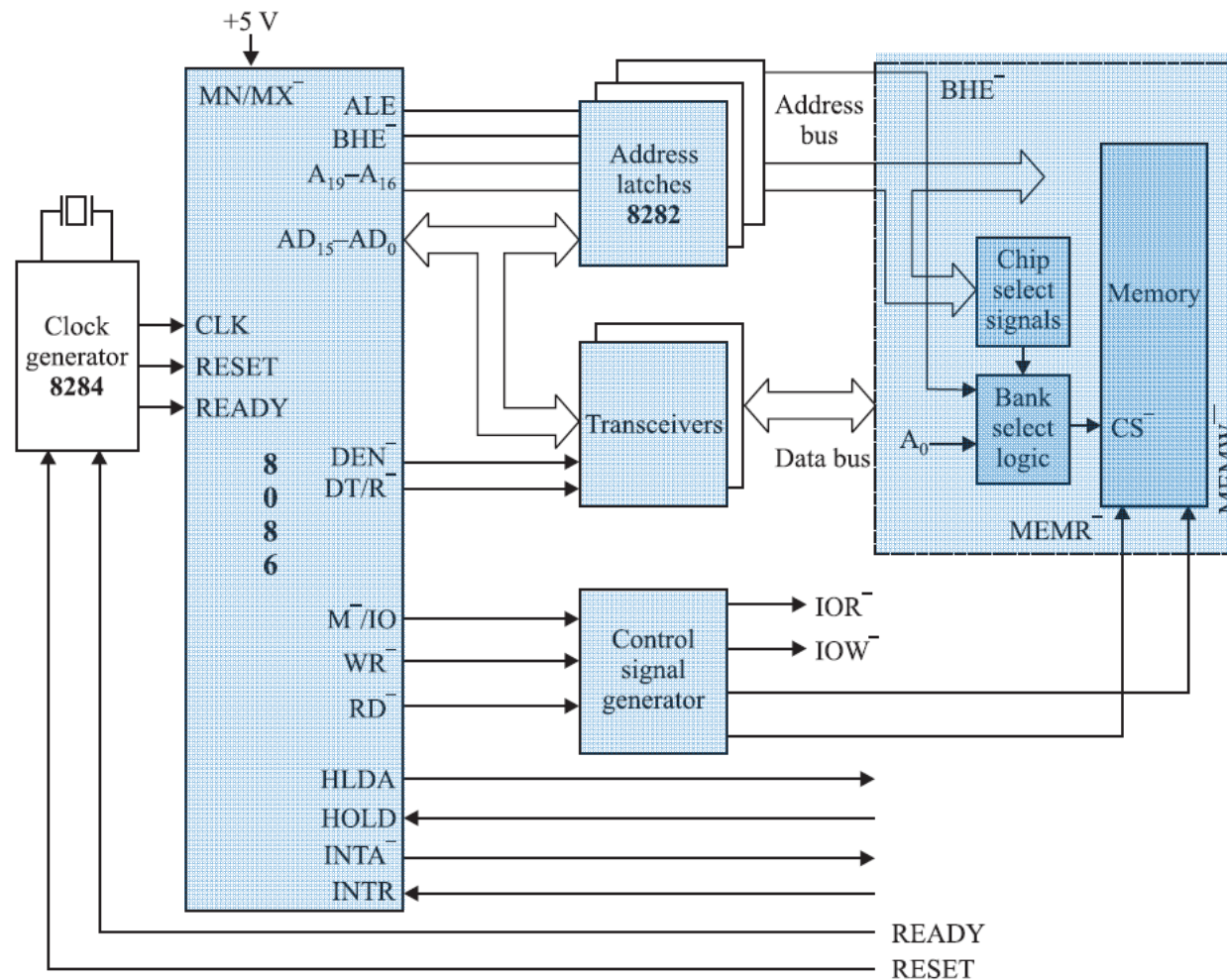
					MAX MODE	MIN MODE
Vss (GND)	1	40	Vcc (5P)			
AD14	2	39	AD15			
AD13	3	38	A16/S3			
AD12	4	37	A17/S4			
AD11	5	36	A18/S5			
AD10	6	35	A19/S6			
AD9	7	34	$\overline{\text{BHE}}/\text{S7}$			
AD8	8	33	$\text{MN}/\overline{\text{MX}}$			
AD7	9	32	$\overline{\text{RD}}$			
AD6	10	31	$\text{RQ}/\overline{\text{GT0}}$		HOLD	
AD5	11	30	$\text{RQ}/\overline{\text{GT1}}$		HLDA	
AD4	12	29	$\overline{\text{LOCK}}$		$\overline{\text{WR}}$	
AD3	13	28	$\overline{\text{S2}}$		$\text{M}/\overline{\text{IO}}$	
AD2	14	27	$\overline{\text{S1}}$		$\text{DT}/\overline{\text{R}}$	
AD1	15	26	$\overline{\text{S0}}$		$\overline{\text{DEN}}$	
AD0	16	25	QS0		ALE	
NMI	17	24	QS1		$\overline{\text{INTA}}$	
INTR	18	23	$\overline{\text{TEST}}$			
CLK	19	22	READY			
Vss (GND)	20	21	RESET			

i8086

blok diagram

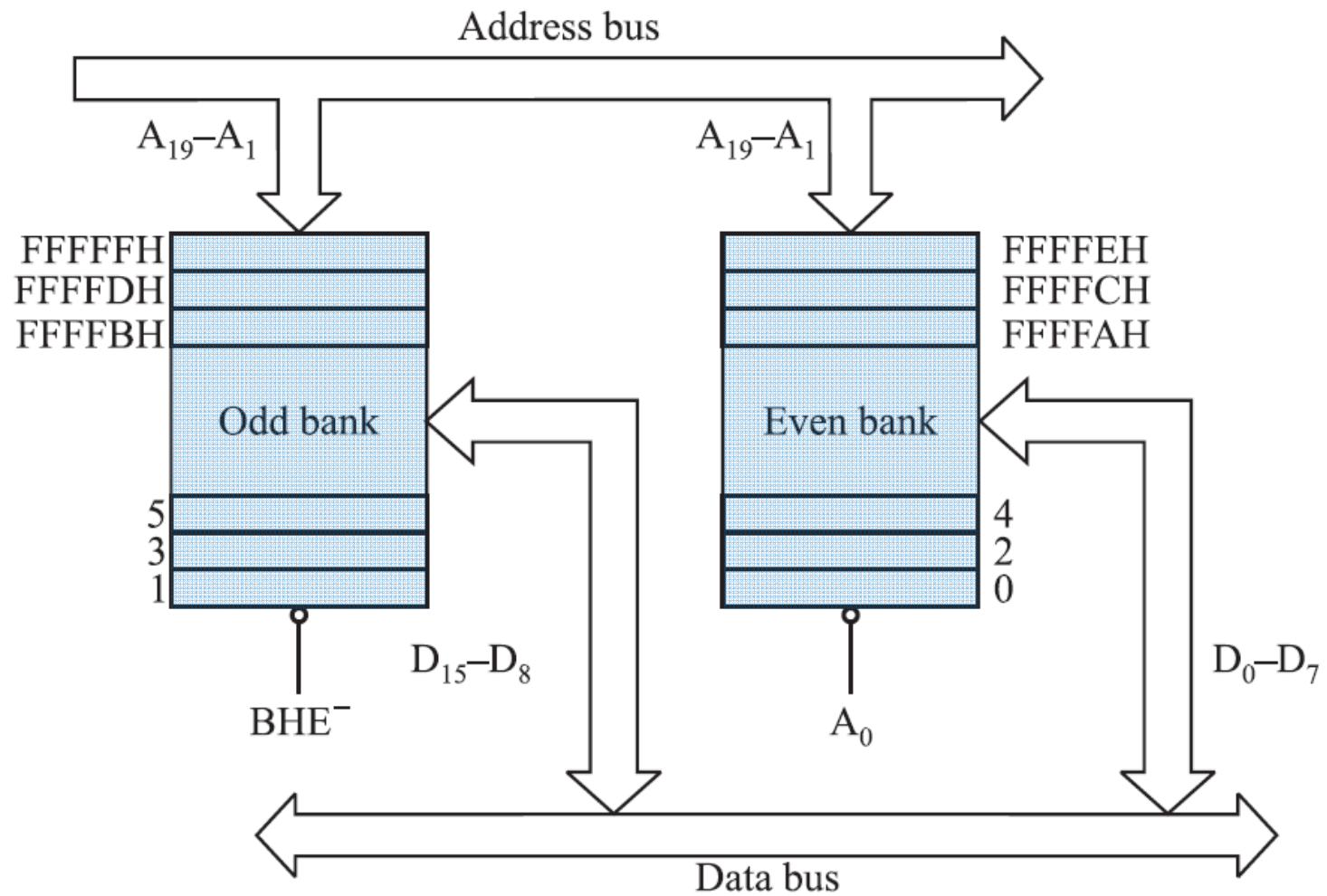


minimum mod interfejs prema memoriji



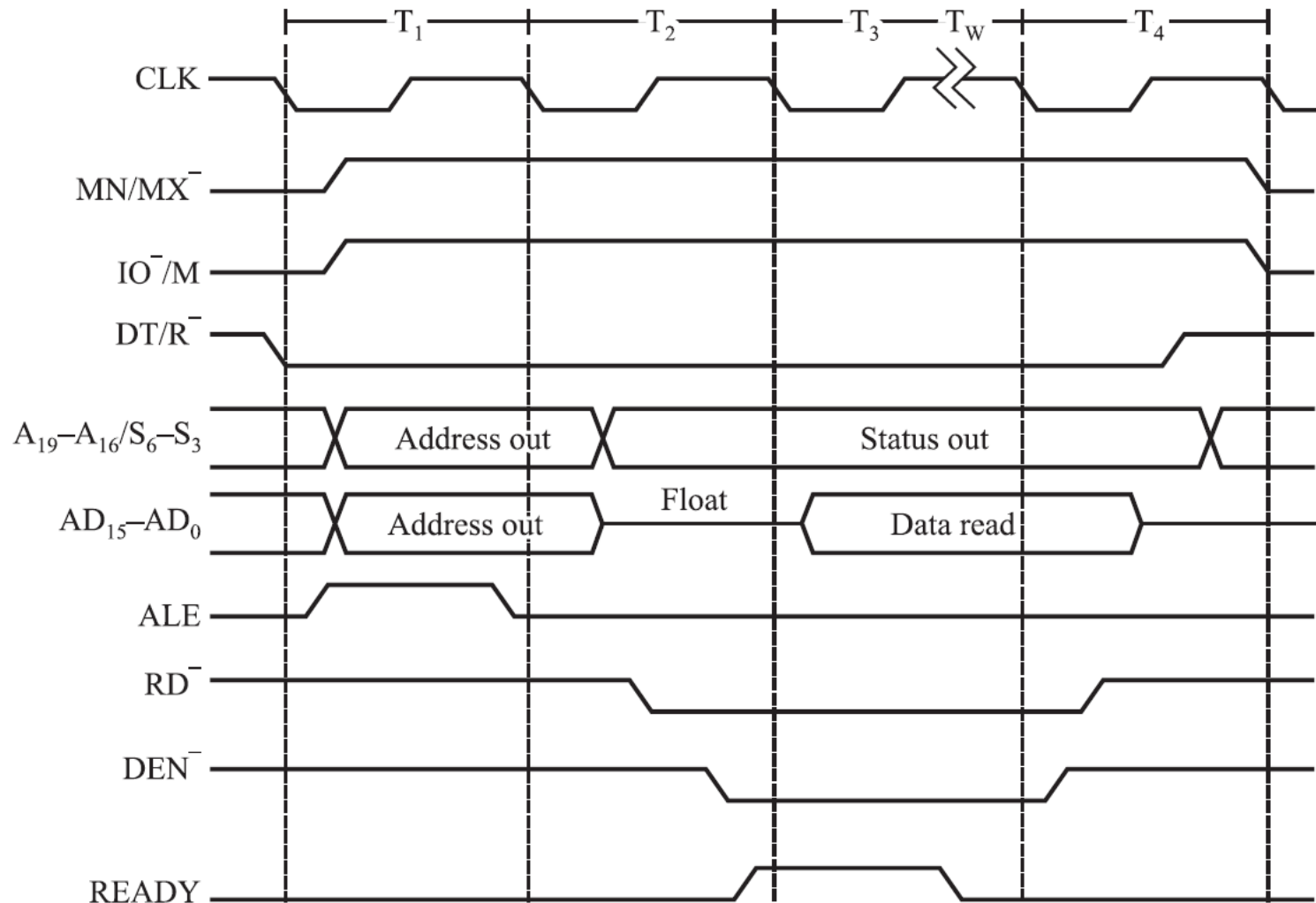
i8086

organizacija memorije



i8086

minimum mod – čitanje iz memorije



i8086

minimum mod – upis u memoriju

