

Glava 1

UVOD

1.1 Uvod

Poslednjih trideset godina svet je svedok jedne nove, računarske revolucije. Računari menjaju naš život ulazeći u sve njegove pore počev od radnog mesta, do ličnog života i hobija.

Osnovna karakteristika računarske evolucije je da računari postaju sve brži, manjih dimenzija i pouzdaniji i što je posebno važno jeftiniji. Odnos performansi računara i njihove cene u početku prema današnjem odnosu prema skromnim procenama porastao je više stotina hiljada puta pa i do milion puta. Ovakav razvoj nije imala nijedna oblast ljudske delatnosti u istoriji čovečanstva. Stvorene su mnoge nove tehnologije, razvijena nova arhitektonska rešenja, realizovane visoko integrisane komponente, memorije, a stvoren je i veliki broj novih perifernih memorija i ulazno izlaznih uređaja. Uporedo sa ovim razvojem širili su se i pravci primene računarskih sistema. Stvorena su mnoga nova znanja i izgrađeno je iskustvo kako da koristimo računare.

Posebano buran razvoj usledio je pojavom mikroprocesora i mikroračunara. Zahvaljujući veoma brzom razvoju tehnologije i organizacije računara mikroprocesori i mikroračunari su za kratko vreme (desetak godina) prošli kroz tri generacije za šta je velikim računarima bilo potrebno tridesetak godina

1.2 Istorijskipregled razvoja mikroprocesora

Praosnovu (prazačetak) mikroprocesora moramo potražiti u dalekoj 1964. godini. To je pojava prvih integrisanih kola malog stepena integracije SSI (Small Scale Integration). Bila su to logička kola (nivo gejtova).

Registri u čipu, kola srednjeg stepena integracije, MSI (Medium Scale Integration) pojavila su se 1968. godine.

Dalji podstrek povećanju stepana integracije dali su svemirski i vojni programi. U njima je minijaturizacija bila jedan od glavnih zahteva. Komercijalni čipovi u LSI (Large Scale Integration) tehnologiji pojavili su se 1971. godine. U prvoj polovini 1971. bila su standardizovana samo dva LSI proizvoda:

- 1K DRAM (dinamička memorija)
- UART (komponenta za serijski prijem i predaju).

U to vreme niko nije mogao predvideti buduće standardne proizvode.

U drugoj polovini 1971. pojavio se mikroprocesor INTEL 4004, kao plod saradnje američke firme INTEL i jedne japanske fabrike kalkulatora. Dakle prvi mikroprocesor (4 bita) bio je predviđen kao kalkulatorski čip.

Sljedećem značajnijem događaju prethodi: Inženjeri iz DATA POINT-a iz San Antonija (Teksas, SAD), proizvođača "inteligentnih terminala" i malih računarskih sistema, projektovali su jednostavan računar sa namerom da ga ugrade u terminal. Potpisan je dogovor sa INTELom i TEXAS INSTRUMENTS-om za realizaciju tog računara ujednom čipu. INTEL je uspeo da proizvede čip, ali je on izvršavao instrukcije približno deset puta sporije nego što je to naručilac posla zahtevao. DATA POINT je otkazala kupovinu i raskinula ugovor. INTELu je ostao taj proizvod "sličan računar" u čiji je razvoj prilično investirao. Ostala je dilema da li i dalje proizvoditi i prodavati taj "neuspeli" proizvod ili ga ostaviti na policama skladišta. Na sreću, odlučili su se da ga proizvode i nazvali su ga INTEL 8008 i prvi pravi mikroprocesor je stvoren. Bila je to 1972. godina.

U toku naredne dve godine pojavili su se vodeći standardni 8-bitni mikroprocesori:

- 1973. INTEL 8080
- 1974. Motorola M6800
- 1975. Rockwell PPS-8 i Signetics 2650A
- 1976. ZILOG Z-80 i RCA COSMAC CDP 1802
- 1977. INTEL 8085
- 1978. M6809, 8086 (16-bitni) i Z8 (mikroračunar u čipu)
- 1979. Z8000, 8088 i MC68000 (svi 16bitni)
- 1981. iAPX 432 (32bitni) i RCA 1805 (izrađen u SOS tehnologiji).

VLSI (Very Large Scale Integration) tehnologija omogućila je dodavanje mikroprocesoru više internih registara opšte namene, da se poveća broj načina adresiranja i da se izvedu mikroračunari u čipu.

1.3 Poluprovodničke mikroprocesorske tehnologije

Postoje dve glavne poluprovodničke tehnologije:

- MOS
- Bipolarna

1.3.1 MOS tehnologija

Mikroprocesori izrađeni u MOS (Metal Oxide Semiconductor) tehnologiji su ekonomičniji u odnosu na bipolarne zbog jednostavnije izrade i manje potrošnje. Zbog toga je većina standardnih mikroprocesora izrađena u MOS-u. Nedostatak je manja brzina. Za realizaciju uređaja gde je brzina kritična, recimo obrada signala u realnom vremenu, koriste se bipolarni mikroprocesori sastavljeni od više čipova (bit slice), na primer odvojena ALU (aritmetičko logička jedinica) u 4-bitnim kriškama, mikroprogramska upravljačka jedinica itd.

- P-kanalni MOS (PMOS)
- N-kanalni MOS (NMOS)
- komplementarni MOS (CMOS)

PMOS je relativno najstarija MOS tehnologija. Mikroprocesori INTEL 4004 i 8008 bili su načinjeni u ovoj tehnologiji. Gustina integracije iznosi od 3000 do 5000 tranzistora u čipu. Sporija je u odnosu na novije MOS tehnologije.

NMOS tehnologija je brža od PMOS tehnologije i procesori izrađeni u ovoj tehnologiji imaju tipične brzine naredbi $1\mu s$. Daje izvrsnu gustinu i najbolji kompromis u proizvodnji brzih i složenih mikroprocesora.

CMOS tehnologija upotrebljava kombinaciju P-kanalnog i N-kanalnog tranzistora kao osnovni element (inverter). Ovde je uvek jedan tranzistor otvoren a drugi zatvoren pa je struja kroz osnovni sklop mala, a time i potrošnja celog sklopa krajnje mala. Nedostatak je relativno niska radna učestanost (10MHz) ali se i to povećava. Izuzetna prednost je neosetljivost na šumove (do 40napajanja (3 - 18V). Mikroprocesori izrađeni u ovoj tehnologiji koriste se u vojnim sistemima, avio i svemirskim primenama tj. u sistemima gde se zahteva krajnje mala potrošnja, prenosivost,

temperaturna stabilnost i slično. Na primer, mikroprocesor RCA COSMAC CDP 1802 na radnoj učestanosti od 2MHz ima temperaturni opseg od -55°C do 125°C , a Intersil 6100 na 4MHz i napajanju od 5V opseg od -65°C do 125°C .

1.3.2 Bipolarna tehnologija

Najznačajnije podgrupe bipolarne tehnologije su:

- Schottky TTL
- LPS TTL (Low Power Schottky TTL, Schottky TTL male snage)
- ECL (Emitter Coupled Logic, sa emiterskom spregom)
- I²L (Integrated Injection Logic)

I²L tehnologija se zbog gustine integracije upotrebljava za realizaciju LSI komponenta. TTL, ECL i LPS TTL se pored za izradu LSI kola koriste i za izradu SSI i MSI kola. Zbog ograničene gustine integracije TTL i ECL se koriste za izradu bit slice komponenti mikroprocesora.

Schottky TTL male snage (LPS TTL) upotrebljava se za realizaciju mikroprocesora pomoću bit slice komponenti sa vremenima instrukcija od 50ns do 100ns. Pored prednosti (velika brzina), bipolarna tehnologija ima i nedostatke (izuzev I²L):

- značajnu potrošnju
- nisku gustinu integracije

1.3.3 Ostale tehnologije

Od ostalih poluprovodničkih tehnologija pomenimo još i:

- CCD (Charge Coupled Device) se koristi za izradu memorija. Prednosti su joj velika gustina integracije i niska cena
- magnetni mehurovi (bubble), se takođe koristi za izradu memorija velikog kapaciteta (1Mb i više)
- MNOS (Metal Nitride-Oxide-Semiconductor) se koristi za izradu EAROM (Electrically Alterable ROM) memorija
- VMOS (V-Shaped notch MOS)
- DMOS (Double diffused MOS) se koristi za izradu dinamičkih memorija velike gustine.

1.4 Područja primene mikroračunara

Veliki broj proizvoda specijalne ili opšte namene u sebi sadrži mikroprocesore i mikroračunare. Mikroračunar je u stanju da uradi određene zadatke brže, bolje i efikasnije od čoveka. On može da prihvati i obradi više informacija nego čovek oslobađajući čoveka od ponavljanja određenih operacija. Brzina kojom obavljaju operacije i količina podataka koje obrađuju, uticali su da se mikroračunari primene u računarskoj tehnici, industriji, telekomunikacijama, instrumentaciji, automobilima, aparatima za domaćinstvo i slično.

1.4.1 Računarska tehnika

Čim su se pojavili mikroprocesori su našli široko područje primene u računarskoj tehnici. Danas je nezamislivo imati videoekrane, teleprintere, serijske i paralelne štampače, jedinice magnetnih traka i diskova, crtače (plotere), čitače i bušaće papirne trake i drugu perifernu opremu, a da u njoj nisu uključeni i mikroprocesori. Većina savremenih terminala ima u sebi određen skup dodatnih funkcija kao što su baferovanje podataka, editorske funkcije, formatiranje i raspakovanje podataka, detekcija pogrešnog prenosa i sl.

Mikroprocesori su svojim prodorom u oblast računarskih periferija s jedne strane omogućili znatno jednostavniju realizaciju upravljanja i praćenja statusa perifernih uređaja i smanjili kompleksnost raznih logičkih sistema koji su se za ovo koristili i, s druge strane, znatno rasteretili računarski sistem određenih funkcija koje on mora da obavlja nad perifernim uređajima. Na ovaj način je došlo do prve distribucije funkcija između centralnog procesora i mikroprocesora koji upravljaju periferijom.

Drugi put, koji su otvorili mikroprocesori, je stvaranje moćnih računarskih sistema baziranih na kooperativnom radu više mikroprocesora. U tom smislu razvijene su potpuno nove arhitekture multimikroprocesorskih sistema.

Takođe su se pojavili i distribuirani multimikroprocesorski sistemi u kojima pojedini mikroprocesori mogu da budu međusobno znatno udaljeni. Osnovni problem u realizaciji ovih sistema su komunikacije bazirane na serijskom prenosu podataka. Zbog toga su razvijena posebna kola za spregu koja omogućuju veoma brze serijske prenose.

Mikroprocesori se koriste za obavljanje komunikacionih funkcija u terminalima, mrežama mini i velikih računara, komunikacionim računarskim mrežama u kojima se podaci prenose digitalno, u sistemima za kodiranje i kriptografiju i sl. Veliku primenu mikroračunari su našli u prilagođavanju protokola za prenos podataka u mrežama računara, kao i u prilagođavanju raznih uređaja da bi ovi mogli da međusobno komuniciraju u ovakvim mrežama.

Potpuno novo područje su sistemi za prenos dokumenata i teksta (teletekst) na daljinu. Dekoderi teleteksta realizovani sa mikroprocesorima omogućavaju da se prihvati stranica teksta i prikaže na kućnom televizoru u crno beloj tehnici ili u boji.

1.4.2 Instrumentacija

Razne vrste instrumenata, kao što su digitalni multimetri, brojači, generatori frekvencije, osciloskopi, spektralni analizatori, logički analizatori i drugi, izvukli su jednu od najvećih koristi uključivanjem mikroprocesora.

U jednostavnim instrumentima programabilnost mikroprocesora obezbeđuje jednostavno unošenje i analizu mernih podataka, prikaz podataka u obliku pogodnom za operatera, samotestiranje i samokalibraciju, komuniciranje sa računarom i drugim instrumentima.

Postojanje standardnih magistrala, kao što je IEEE-488, dozvoljava da se više instrumenata veže na mini ili mikroračunar opšte namene i tako dobije veoma složena oprema za automatsko testiranje.

1.4.3 Upravljanje procesima

Mikroprocesori su u velikoj meri ušli u područje nadzora i upravljanja industrijskim procesima zamenjujući gde kod je to moguće standardne analogne regulatore i diskretnu logiku s jedne strane, i mini računare, s druge strane. Oni se uporebljavaju u sistemima za kontrolu kvaliteta, sistemima za automatsko merenje, pakovanje, sistemima za numeričko upravljanje alatnim mašinama, mašinama za manipulisanje materijalima, sistemima za pravljenje smeša, meračima protoka tečnosti i gasa i slično.

Mikroprocesori su sastavni deo složenijih sistema za nadzor i upravljanje procesima kakvi su, na primer, telemetrijski sistemi koji povezuju više mernih stanica često međusobno udaljenih i stotine kilometara. Pored ovih funkcija mikroprocesori u takvim sistemima obavljaju i značajan broj komunikacionih funkcija, kao što su realizacija protokola za prenos podataka, provera ispravnosti prenosa i slično.

Jednu od najznačajnijih primena mikroprocesori nalaze u raznim sistemima vezanim za pokušaje štednje energije: automobilima, upravljanje različitim električnim aparatima i motorima, sistemima za proizvodnju energije, upravljanju solarnim baterijama i sl. U ovakvim primenama javlja se vrlo često kao težak problem obezbeđenje adekvatnih uslova rada mikroprocesora, s obzirom na specifičnost okoline u kojoj rade. Takvi su problemi ekstremnih temperatura, velikih temperaturnih promena, vibracija, jakih električnih polja, eksplozivnih zona i sl. Za te primene koriste se mikroprocesori izrađeni u posebnim tehnologijama.

1.4.4 Medicina

Široku i obimnu primenu mikroprocesori su našli odmah u raznim područjima medicine. Kao prvo spomenimo veliki broj instrumenata raznih namena, počev od analize sastava krvi do merenja krvnog pritiska, koji u sebi imaju značajan stepen inteligencije.

Drugo područje su razna pomagala koja treba da pomognu hendikepiranim osobama. Tako su realizovani pretvarači teksta u govor, kao i uređaji koji govore informaciju otkucanu preko tastature. Ovi uređaji prvenstveno su namenjeni slepim osobama. Slično su realizovani i uređaji koji pomažu gluvim osobama ("daljinsko uvo", stimulator kože i slično).

Novo područje u kom se očekuje značajan napredak bazira se na htenju da se troškovi lečenja smanje držanjem pacijenta van bolnice. Tome između ostalog treba da doprinese i računarski potpomognuta zdravstvena zaštita kod kuće. Mikroračunari bi trebali da budu sastavni deo kućnih terminala koji bi osobi sa relativno skromnom obukom mogli da daju uputstva za jedan dan. Takođe davanjem određenih instrumenata mogla bi da se izvrše merenja krvnog pritiska, težine, temperature i slično, a veliki računar bi isporučivao dijagnozu kućnom terminalu.

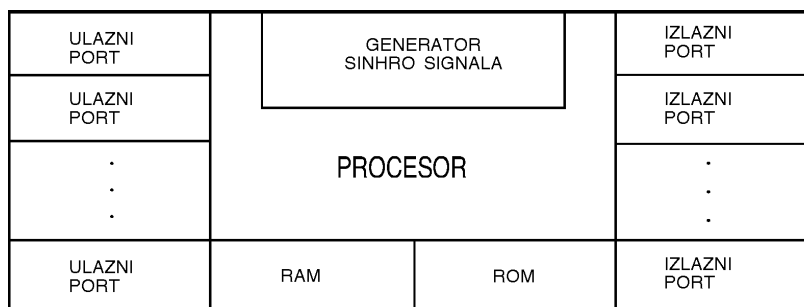
U ovom uvodu izostavljena su mnoga značajna područja primene mikroprocesora, kao što su poslovni i administrativni sistemi, saobraćaj, vojne primene, kućni i uređaji za zabavu. Kako je izgledala zastupljenost mikroprocesora po pojedinim oblastima prikazano je u Tabeli 1.2. i na Sl.1.1.

Glava 2

ARHITEKTURA MIKRORAČUNARA

2.1 Osnovne komponente mikroračunara

Osnovni delovi mikroračunara prikazani su na Sl.2.1. Obrada podataka unutar mikroračunara obavlja se u tako što se u jednom trenutku obrađuje jedna reč. Dužina reči kod mikroračunara najčešće je 8 ili 16 bitova, a može biti i 4, 12 ili 32 bita.



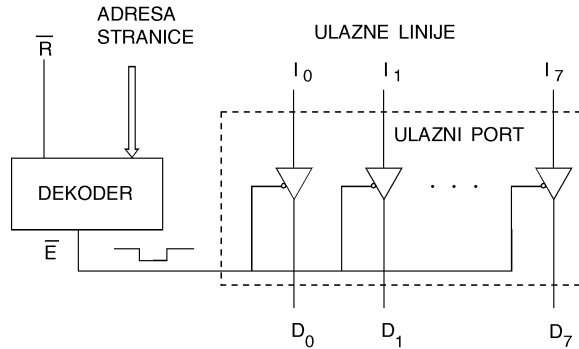
Sl. 2.1: Osnovni delovi mikroračunara

Osnovni delovi mikroračunara obavljaju sledeće zadatke:

Procesor koordinira sve aktivnosti unutar mikroračunara i izvršava instrukcije u traženom redosledu. On koordinira prenos podataka kako između ulaza i mikroračunara, tako i između mikroračunara i izlaza.

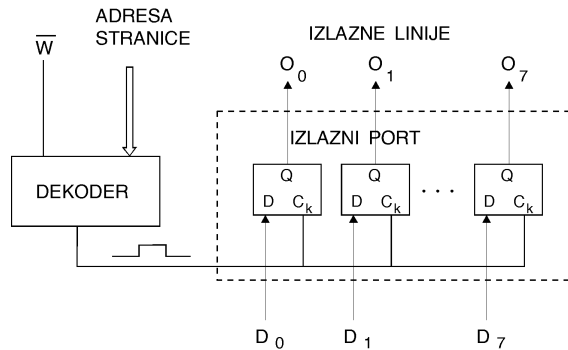
Generator sinhro signala (CLOCK) omogućava jednoznačan vremenski period odvijanja svih operacija.

Ulazni port se sastoji od određenog broja linija (najčešće onoliko kolika je dužina reči) preko kojih se u trenutku izvršavanja ulazne instrukcije unosi podatak u mikroračunar. Ovakva veza je električno uspostavljena samo određeno vreme koje specificira procesor, a zatim se ponovo prekida. To je omogućeno korišćenjem bafera sa "tri stanja" koji, nakon prestanka signala dozvole \overline{E} , prelaze u stanje visoke impedanse i više električno ne opterećuju magistralu. Ulazni port i način njegovog povezivanja prikazani su na Sl.2.2.



Sl. 2.2: Ulazni port sa tri stanja

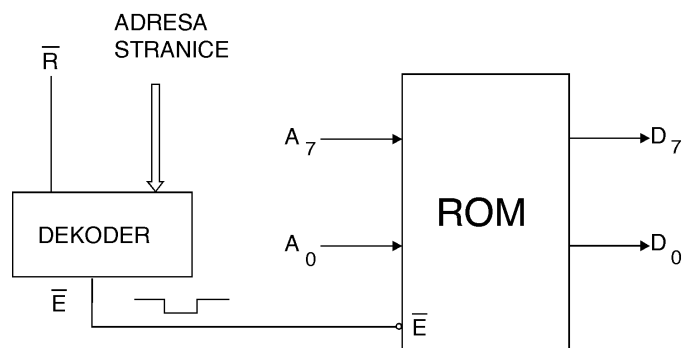
Izlazni port se sastoji od linija na kojima se pojavljuje podatak koji treba preneti na izlazni uređaj u trenutku izvršenja izlazne instrukcije. Podatak je prisutan na izlazima porta sve dok se ne pojavi naredna izlazna instrukcija. Izlazni port čini niz D- flip flopova. Struktura i način povezivanja izlaznog porta prikazani su na Sl.2.3.



Sl. 2.3: Izlazni port

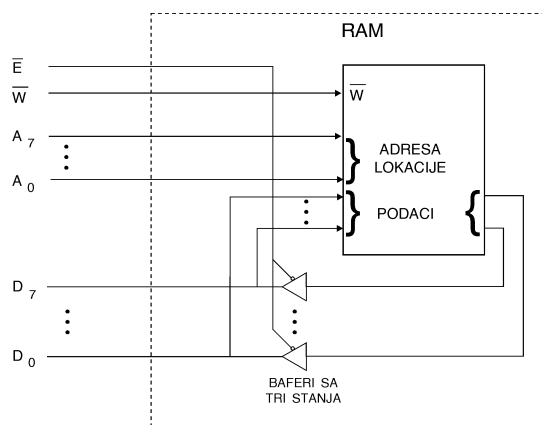
ROM, ili memorija samo za čitanje, služi za smeštanje podataka i/ili instrukcija koje odražavaju algoritme koje mikroračunar izvršava u datoj primeni. Pošto ROM

dozvoljava samo čitanje to su u ovu vrstu memorije smešteni programi u svom konačnom proverenom obliku, kao i fiksne tabele i konstante. Način povezivanja ROM memorije prikazani su na Sl.2.4.



Sl. 2.4: ROM memorija

RAM, ili memorija sa proizvoljnim pristupom, obezbeđuje privremeno smeštanje podataka i/ili programa koji se unose preko ulaznih portova i koji se generišu unutar procesora kao deo algoritamskog procesa koji zahteva data primena. Način povezivanja RAM memorije prikazani su na Sl.2.5. Signal \overline{E} se generiše kao kod ROM memorije i ulaznog porta, a signal \overline{W} kao kod izlaznog porta.



Sl. 2.5: Memorija sa proizvoljnim pristupom

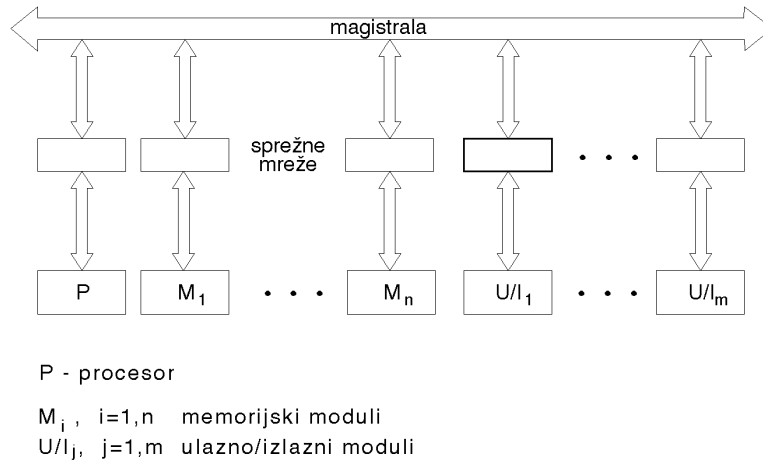
2.2 Magistrale mikroračunarskih sistema

Skupovi linija koje povezuju pojedine delove mikroračunarskih sistema i služe za prenos električnih signala nazivaju se magistrale (bus). Svi mini i mikroračunari mogu da se klasifikuju prema strukturi magistrale na:

- sisteme sa jednom (jedinstvenom) magistralom
- sisteme sa odvojenom ulazno/izlaznom magistralom
- sisteme sa više magistrala

2.2.1 Sistem sa jednom magistralom

Najjednostavniju strukturu ima sistem sa jednom magistralom koja povezuje sve module mikroračunarskog sistema (Sl.2.6). Pod modulima se podrazumevaju procesori, memorije i U/I uređaji. Kod ovakvih sistema U/I uređaji se adresiraju kao i memorija. Kao primer takvih sistema može poslužiti PDP 11 u klasi mini sistema, i M6800 u klasi mikro sistema.



Sl. 2.6: Sistem sa jednom magistralom

Magistrala sistema se može podeliti na tri dela:

- magistrala podataka (za prenos podataka između modula)
- adresna magistrala (za izbor memorijskih lokacija i U/I uređaja)

- upravljačka magistrala (za prenos upravljačkih signala: signal upisa, signal čitanja, zahtev za korišćenje magistrale, magistrala zauzeta, magistrala raspoloživa, podatak spreman, zahtev za prekidom, prekid odobren i slično).

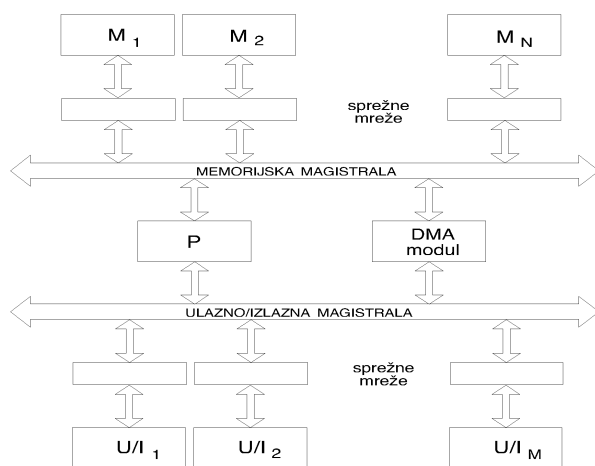
Postoje tri vrste prenosa podataka po magistrali:

- prenosi pod nadzorom (kontrolom) programa
- prenosi pod kontrolom prekida
- direktan memorijski pristup (DMA).

O svakom od ovih načina prenosa biće više reči kasnije.

2.2.2 Sistem sa odvojenom ulazno/izlaznom magistralom

U sistemima sa odvojenom U/I magistralom moduli sistema su povezani preko dve magistrale (Sl.2.7).



Sl. 2.7: Sistem sa odvojenom U/I magistralom

Ulazno/izlazna magistrala spaja procesor i DMA modul sa raznim U/I uređajima i slična je magistrali u sistemu sa jednom magistralom.

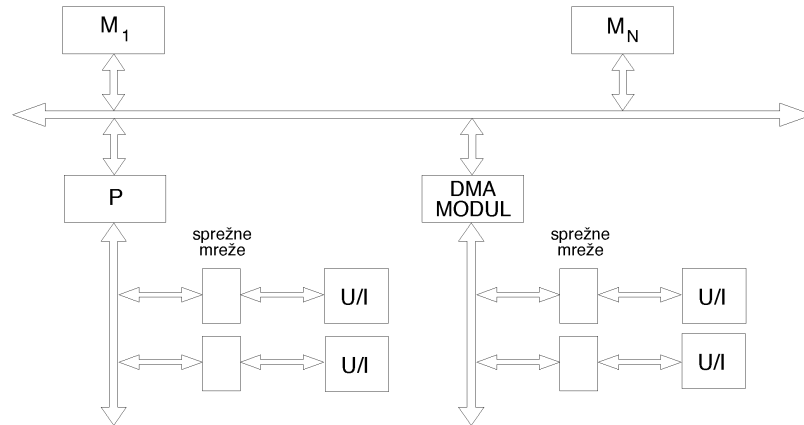
Periferni uređaji mogu da komuniciraju sa procesorom i DMA modulom preko sprežnih mreža vezanih za U/I magistralu. Radom svakog sprežnog modula može se upravljati programski ili DMA modulom.

Centralizovani DMA modul pojednostavljuje hardversko vezivanje U/I uređaja. DMA modul obavlja pakovanje znakova (bajtova) u reči, raspakovanje reči, sadrži adresu početne lokacije memorije u koju (iz koje) se vrši prenos, dužinu bloka podataka za prenos i adresu sledeće lokacije kojoj će se pristupiti.

2.2.3 Sistem sa više magistrala

Veliki broj mini računara poseduje strukturu sa više magistrala (Sl.2.8). Za svaki od pomenutih načina prenosa koristi se posebna magistrala. Jedna za prenos pod kontrolom prekida i programa, a druga za prenos pod kontrolom DMA modula.

Sprežna mreža svakog perifernog uređaja unapred je predodređena za način obavljanja prenosa. Ovo omogućava da se za svaki periferni uređaj koristi jednostavnija sprežna mreža, a i da se izvrši optimizacija protokola za komuniciranje modula za svaku magistralu posebno.



Sl. 2.8: Sistem sa više magistrala

2.2.4 Sistemi sa odvojenom adresnom magistralom i magistralom podataka

Najveći broj današnjih mikroračunarskih sistema koristi organizaciju sa jednom magistralom, koja u sebi sadrži:

- adresnu magistralu
- magistralu podataka
- upravljačku magistralu

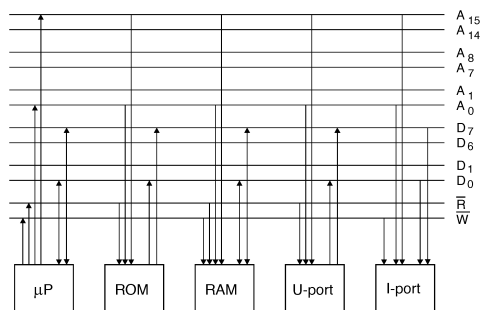
Na Sl.2.9. dat je ovakav sistem sa pojednostavljenom upravljačkom magistralom.

Adresna magistrala u primeru sa slike ima 16 linija A0 - A15, pri čemu linije A8 - A15 čine viši bajt adrese (može se reći adresu stranice), a linije A0 - A7 čine niži

bajt adrese (adresu unutar stranice, tako da je memorija stranično organizovana u 256 stranica sa 256 bajtova u svakoj stranici). Uobičajeno je da se U/I uređaji adresiraju višim bajtom adrese.

Magistrala podataka, koju čine linije D0-D7, ili onoliko kolika je dužina reči mikroračunara, je dvosmerna, mada ima i varijanti sa odvojenim smerovima. U takvim slučajevima smer je određen signalima na upravljačkoj magistrali.

U primeru sa Sl.2.9. upravljačka magistralu, ilustracije radi, čine samo dve linije \overline{R} (za čitanje) i \overline{W} (za upis).



Sl. 2.9: Sistem sa nemultipleksiranim magistralama

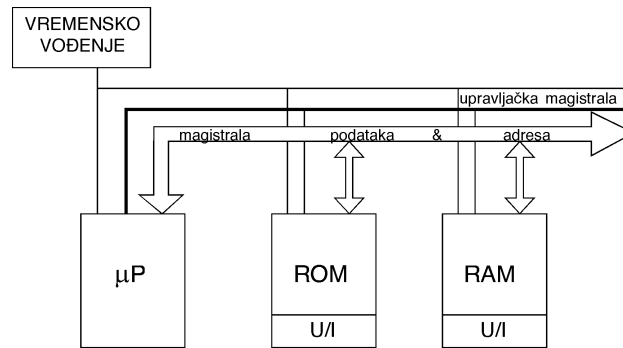
2.2.5 Sistemi sa multipleksiranom adresnom i magistralom podataka

Većina današnjih mikroračunara koristi u prethodnom delu opisanu strukturu sa odvojenim magistralama za adrese i podatke. Međutim postoji i niz mikroračunara koji koriste nekakvo vremensko multipleksiranje ovih magistrala. Na primer mogu se multipleksirati:

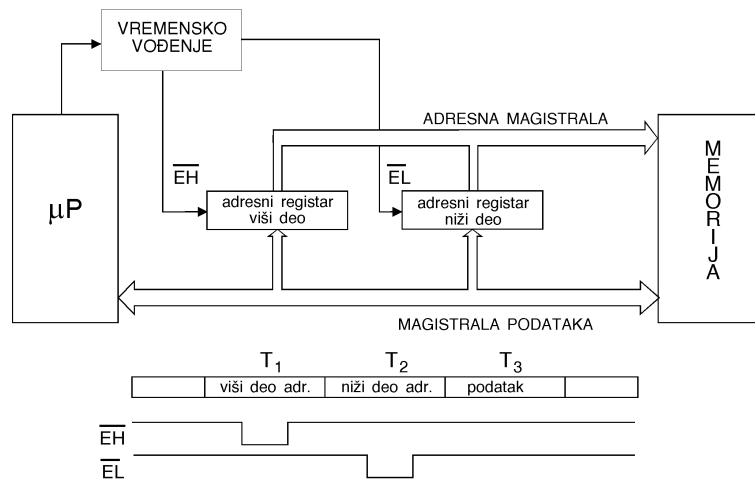
- viši i niži bajt adrese (familija RCA COSMAC CDP 1802, 1804, 1805 mikropcesora). Za demultipleksiranje se koristi signal TPA.
- viši bajt adrese i podaci (INTEL 8085), ili AD0 - AD15 (INTEL 8086). Za demultipleksiranje se koristi signal ALE.
- podaci i stanja (INTEL 8080). Za demultipleksiranje se koristi konjunkcija signala Φ_1 TTL i SYNC.

Sve ovo je rađeno zbog ograničenog broja priključaka na komponentama. Ovim se dobija veći broj linija za upravljačke signale.

Arhitektura sistema sa potpuno multipleksiranim linijama prikazana je na Sl.2.10., a način demultipleksiranja adresa od podataka na Sl.2.11.



Sl. 2.10: Sistem sa multipleksiranim magistralama



Sl. 2.11: Sistem sa multipleksiranim magistralama

2.3 Povezivanje U/I uređaja

Povezivanje CPU i U/I uređaja predstavlja kompromis između softvera i hardvera. Prednost hardvera je brzina, a mana mu je nefleksibilnost. Kod softvera je obrnuto, prednost je fleksibilnost, a mana mala brzina.

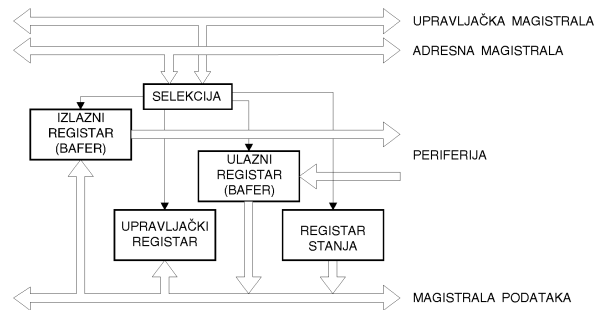
Povezivanje se može ostvariti angažovanjem CPU, pretežno softverski uz minimalno hardvera, ili hardverski realizovanim inteligentnim specijalizovanim kontrolerima sa minimalno softvera. Negde između ove dve granice je najčešće korišćeno rešenje tipa master (CPU) i slave (periferija). U ovom slučaju "glup" periferni čip ima određen broj ugrađenih funkcija, koje se aktiviraju od strane CPU-a upisom upravljačkih reči u odgovarajući (upravljački) registar. Periferni čip obavlja mnoge

zadatke, tako da CPU može da se posveti samom sebi.

Tekući trend je razvoj koprocesorskih perifernih čipova, koji omogućuju istovremeni rad i procesora i koprocesora, koji komuniciraju jedan sa drugim po završetku posla. U mnogim slučajevima su koprocesori toliko inteligentni, da su njihove mogućnosti obrade jednake mogućnostima obrade glavnih procesora. Ovo je dovelo do razvoja veoma čvrsto spregnutih višeprocesorskih sistema i distribuiranih višeprocesorskih sistema.

Drugi trend je razvoj custom čipova, kada se koristi mikroračunar u čipu da reši neke specifične zadatke (na primer, i8021 se koristi u tastaturi kod Apple McIntosh-a).

Najčešća se struktura nekog U/I porta prikazuje kao skup registara ili bafera kao na Sl.2.12. Ovo baferovanje podataka omogućava da dok CPU čita (upisuje) podatke port može da obezbeđuje neke druge funkcije. Takođe omogućava i usklađivanje različitih brzina između CPU i periferija. Recimo printer ne može da primi blok karaktera (256) koji se zato upisuju (baferuju) u U/I lokalnu memoriju.



Sl. 2.12: Struktura U/I porta

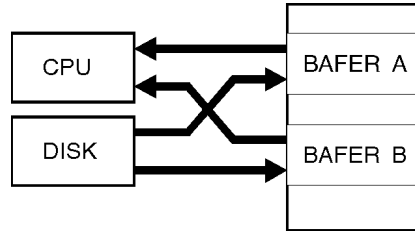
Baferovanje takođe omogućava i usklađivanje različitih naponskih nivoa. CPU obično ima TTL nivoe 0V i 5V a periferija može da ima i neke druge.

U/I interfejs može vršiti i konverziju iz jednog zapisa u drugi (recimo ASCII ili BCD u binarni).

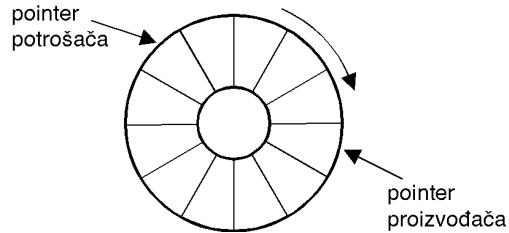
Sa softverske strane baferovanje može da omogući neki paralelizam.

Dvostruko baferovanje je prikazano na Sl.2.13. Svaki bafer se koristi alternativno od CPU i diska. Dok CPU čita iz bafera A podaci sa diska se smeštaju u bafer B, a zatim obrnuto. CPU čita iz bafera B a podaci sa diska se stavljaju u bafer A.

Sledeći primer je ciklično baferovanje (Sl.2.14.). Ovo je poznato pod imenom FIFO bafer. U praksi se mora voditi računa da dužina bafera bude dovoljna da se ne događaju prekoračenja. Pointeri se menjaju po modulu dužine bafera. Ova kružna lista se može koristiti i za spregu asinhronih periferija na sinhronne procesore.



Sl. 2.13: Dvostruko baferovanje



Sl. 2.14: Ciklično baferovanje

2.3.1 Načini povezivanja U/I uređaja

U odnosu na način adresiranja U/I uređaja moguće je izvršiti podjela na:

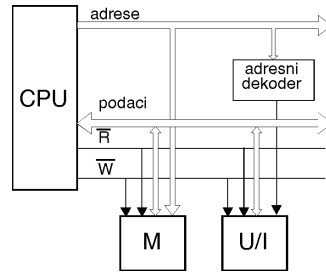
- odvojeni (izolovani) U/I, i
- U/I preslikan na memoriju.

Tabelarno poređenje ove dve tehnike dato je u Tabeli 2.1

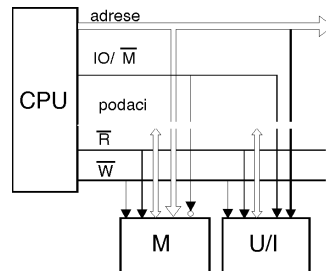
Tabela 2.1 Prednosti i mane načina povezivanja U/I

MEMORIJSKI PRESLIKAN U/I	ODVOJENI U/I
prednosti	
adresiranje potpuno isto kao i memorije	ne smanjuje adresni prostor memorije
ne zahtevaju se nove U/I naredbe	kraće naredbe (brže se dekodiraju)
praktično neograničen broj U/I uređaja	prostije dekodiranje adresa
mane	
smanjuje se adresni prostor memorije	dodatne linije
složenije dekodiranje adresa	ograničen skup naredbi

Na primer Intel se opredelio za odvojeni U/I, a Motorola za memorijski preslikan U/I. Motorola je ideju pozajmila od DEC-ovog PDP11 i VAX familije mini-računara. Uočimo osnovne osobine (prednosti i mane) ova dva načina organizacije U/I.



Sl. 2.15: U/I preslikan na memoriju



Sl. 2.16: Odvojeni U/I

Kod odvojenog U/I ne smanjuje se adresni prostor memorije. Postoje odvojene linije za U/I. To se može izvesti na dva načina:

- Za adresiranje U/I se koriste posebne adresne linije, na primer N linije kod COSMAC-a.
- Za adresiranje U/I se koriste iste adresne linije (ili njihov deo) kao i za memoriju, ali se dodatnom linijom određuje priroda adrese na adresnoj magistrali, kao na primer IO/M kod INTEL-a.

Kod odvojenog U/I obavezne su dodatne naredbe u spisku naredbi tipa IN ili INP i OUT. Ove naredbe obično imaju kraći format od ostalih naredbi i brže se izvršavaju.

Kod U/I preslikanog na memoriju za obraćanje U/I se koriste iste naredbe kao i za obraćanje memoriji, pa se zato smanjuje adresni prostor memorije. Ukoliko želimo da to smanjenje bude što manje uslođjava se dekodiranje adresa. Prednost je što se mogu koristiti sve naredbe koje se koriste za obraćanje memoriji. MOTOROLA nema IN i OUT naredbe (znači dve naredbe manje). Kod U/I preslikanog na memoriju broj U/I uređaja je praktično neograničen.

2.4 Načini organizacije U/I aktivnosti

Trenuci u kojima dolaze podaci iz spoljnog sveta u CPU su nepredvidivi. Zato mora da postoji neki način da se izvrši sinhronizacija procesora sa spoljnim događajima. Za određivanje trenutka prenosa postoji više načina. Kao što je već rečeno postoje tri vrste U/I prenosa podataka po magistrali:

- programirani U/I prenosi:
 - bezuslovni
 - uslovni
- prenosi pod kontrolom prekida
- direktan memorijski pristup (DMA).

Kod programiranog U/I prenosom u potpunosti upravlja mikroprocesor, odnosno program koji se trenutno izvršava.

Prekidom iniciran U/I, kao što samo ime kaže, izazvan je zahtevom U/I logike da procesor prekine sa izvršenjem tekućeg niza naredbi i da pređe na izvršenje niza naredbi koje omogućavaju U/I prenos.

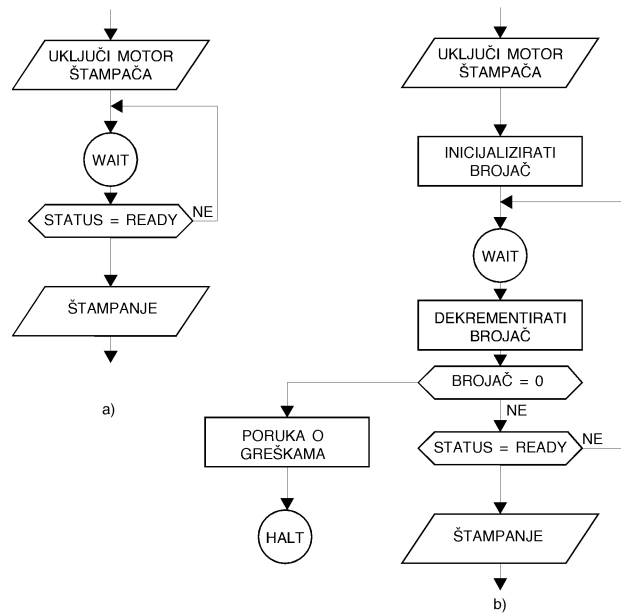
Kod DMA prenosa mikroprocesor ne prekida svoj niz naredbi, već prenosom upravlja DMA kontroler.

2.4.1 Programirani U/I prenosi

Programirani U/I prenosi mogu biti bezuslovni i uslovni. Bezuslovni U/I prenosi se obaljavaju bez obzira da li je periferija spremna za prenos, odnosno kod onih periferija za koje smo sigurni da su uvek spremne za prenos.

Kod uslovnog U/I prenosa vodi se računa da li je periferija spremna za prenos. Na slikama Sl.2.17a. i Sl.2.17b. prikazani su algoritmi delova programa u kojima se zahteva nekavo štampanje. U primeru sa Sl.2.17a. moguća je beskonačna petlja ako je iz bilo kog razloga periferija stalno nespremna za prenos (na pr. štampač nije uključen, nema papira i slično). U primeru sa Sl.2.17b. je to otklonjeno ograničenjem broja prolazaka kroz ispitnu petlju.

U slučaju da je na CPU priključeno više U/I uređaja koji mogu zahtevati prenos procesor bi morao periodično da ispituje da li periferije zahtevaju prenos. Softverska tehnika, gde procesor propituje periferne uređaje da li žele uslugu, zove se prozivka (Polling). U/I uređaj postavlja neki indikator (SR) kada je spreman za prenos podataka. Procesor proziva uređaje redom i ide sa jedne U/I rutine na drugu zavisno od toga da li su indikatori postavljeni.



Sl. 2.17: Uslovni U/I

Ova tehnika je dobra ako se ne zahteva mnogo procesorskog vremena za odgovor na svaki postavljen indikator. Kod sporih U/I prenosa procesor će provesti mnogo vremena u petlji pitajući okolo ima li neko spreman podatak. Za to vreme je procesor mogao da obavlja neke korisne zadatke. Ukoliko procesor treba nešto da računa onda ovakav način predstavlja neefikasno korišćenje procesora. Prednost ove tehnike je što je prosta i ne zahteva dodatni hardver.

2.4.2 Prenosi pod kontrolom prekida

Umesto da procesor svaki čas pita U/I uređaje imaju li podatke (a najčešće nemaju), mnogo je efikasnije da U/I uređaji jave procesoru kada su spremni za prenos. Procesor može sada da posveti pažnju svojim normalnim funkcijama, odgovarajući U/I prenosima samo kada za to ima potrebe.

Kad primi takav zahtev (prekid, Interrupt) procesor ostavlja tekuće operacije (pamti sadržaj brojača naredbi i ostale registre), identifikuje uređaj koji je zahtevao prekid i grana se na odgovarajući prekidni program.

Svaki CPU mora da sadrži flip-flop dozvole prekida EI (Enable Interrupt), koji je moguće setovati i resetovati programskim putem, kako bi se omogućilo da procesor sprečava ili dozvoljava prekide.

Prekide po pravilu treba zabraniti nakon uključenja računara. Zato se ovaj

flip-flop hardverski resetuje kod svakog uključanja. Kada je EI flip-flop resetovan prekidi su zabranjeni i CPU ih ignoriše. Automatska zabrana prekida kod uključanja omogućava procesoru da izvrši inicijalizaciju bez prekida.

Procesor ima naredbe kojima može da utiče na vrednost EI flip-flopa. Dalje procesor mora da ima INT liniju preko koje će biti obavešten o zahtevu za prekidom. Zahtev se postavlja niskim nivoom napona na ovoj liniji. Procesor na kraju izvršenja svake naredbe ispituje da li je EI flip-flop setovan i da li je INT linija na nisko. Ako su ispunjena oba ova uslova, resetuje se EI flip-flop i prelazi se na ciklus odgovora na prekid (INTERERRUPT MODE). Događaji koji slede razlikuju se od procesora do procesora, ali se uopšteno posmatrano dešava sledeće:

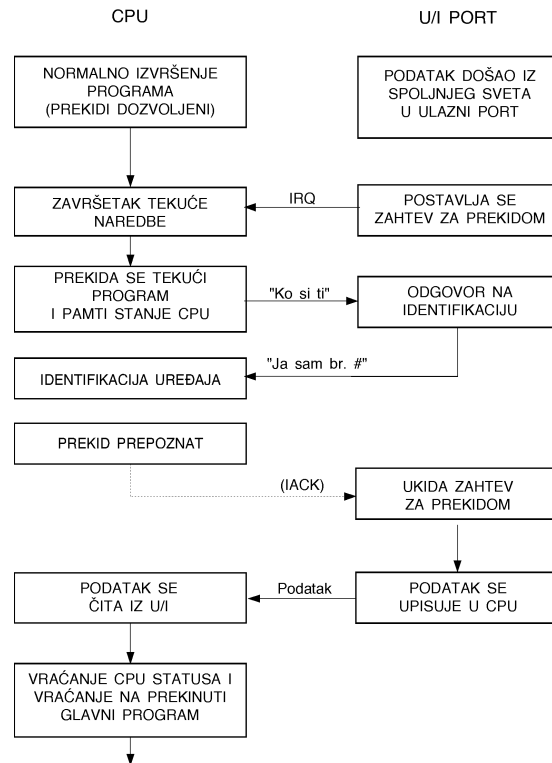
- Zapamtiti privremeno sadržaj brojača naredbi kako bi procesor mogao da se vrati na mesto gde je prekinut.
- Brojač naredbi se puni početnom adresom programa za opsluživanje prekida. Ovaj program ustanovljava ko je i šta tražio. Posle toga rad procesora je isti kao kada je ispunjen uslov za prenos kod prozivke.
- Svi CPU registri (ACC, CARRY, registri opšte namene), koji su potrebni za uslugu prekida, moraju se zapamtiti na početku uslužnog programa (SAVE ROUTINE), i vratiti na stare vrednosti na kraju uslužnog programa (RE-SAVE). U suprotnom slučaju uslužni program bi mogao izmeniti sadržaje tih registara.
- Procesor mora na neki način vratiti INT liniju uređaja koji je zahtevao prenos na visoko.
- Omogućiti nove prekide (EI flip-flop = set).
- Vratiti se na prekinuti program vraćanjem brojača naredbi na njegov prethodni sadržaj.

Niz ovih događaja prikazan je blok šemom na Sl.2.18

Prednost prekida nad prozivkom je što je odgovor na spoljašnji događaj brži i što se smanjuje dodatni softver. Mane su teže pisanje i održavanje programa, kao i dodatni hardver potreban za identifikaciju uređaja i određivanje prioriteta.

Napomenimo da je otkrivanje grešaka u programu, kada se koriste prekidi, dosta teško jer se sistem više ne ponaša deterministički.

Tipičan interfejs za prekide prikazan je na Sl.2.19. Tu su dve "handshake" linije koje povezuju CPU i U/I port, zahtev za prekidom (INTREQ) i prekid potvrđen (INTACK). Veliki broj sistema ima više od jednog U/I porta sa svojim "handshake" linijama, pa je potreban dodatni hardver za arbitriranje da razreši



Sl. 2.18: Blok šema događaja kod prekida

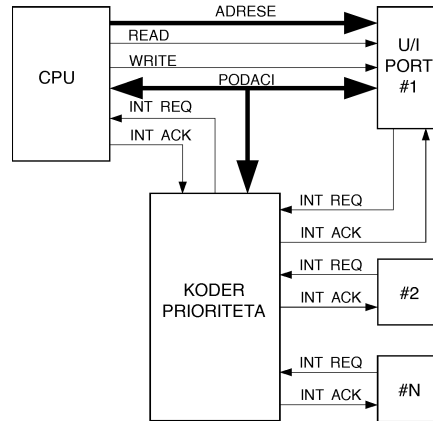
prioritete u korišćenju. On određuje u kom će redosledu biti usluženi U/I portovi u slučaju da se dogodi više zahteva ođednom. Obično su raspoloživi kao integrisane komponente (na pr. MC6828, i8259).

2.4.3 Direktan memorijski pristup

Prekidi obezbeđuju brz odgovor perifernom uređaju, ali se opsluživanje prekida obezbeđuje softverski. Ponekad je potrebno da se U/I prenosi dešavaju brže nego što je moguće opsluživanje prekidima, na primer, disk U/I transfer, brzi grafički uređaji, povezivanje na LAN (Local Area Network) itd.

Kad koristimo prekide za U/I dešava se da se čitav prekidni program izvršava radi prenosa samo jednog bajta. Podsetimo se samo koji su to koraci: prekinuti CPU, zapamtiti stanje sistema (SAVE), uzeti podatak iz memorije i izvršiti OUT naredbu (ili izvršiti INP naredbu i zapamtiti pročitani podatak) i vratiti prethodno stanje sistema (RESAVE).

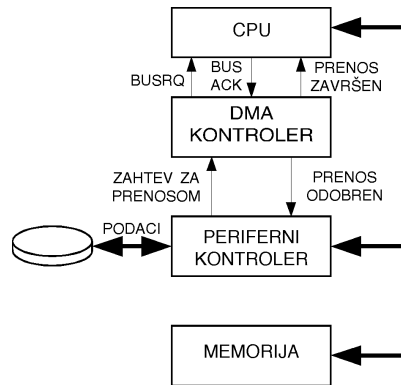
Prema tome prekidi su dobri samo za spore periferije. Za brze periferije ne



Sl. 2.19: Interfejs za prekide

dolazi u obzir ovakvo softversko rešenje, već se taj zadatak poverava specijalizovanom hardveru. Taj hardver treba da obezbedi veoma brzi transfer podataka između U/I uređaja i memorije u oba smera, zaobilazeći CPU. Ovakva tehnika je poznata pod imenom DMA (Direct Memory Acces).

Korišćenjem DMA, DMA kontroler preuzima upravljanje sistemskom magistralom za vreme zahtevanog prenosa podataka i vraća upravljanje CPU nakon završetka prenosa. Na Sl.2.20. je prikazan sistem koji koristi DMA kontroler za prenos između diska i memorije.



Sl. 2.20: Direktan memorijski pristup

Disk je priključen na periferni kontroler koji komunicira sa DMA kontrolerom preko TRANSFER REQUEST i TRANSMIT ACKNOWLEDGE "handshake linija".

DMA kontroler je priključen na CPU preko BUSRQ (zahtev za magistralom), BUSACK (magistrala odobrena) i TRANSFER COMPLETE (prenos završen) linija.

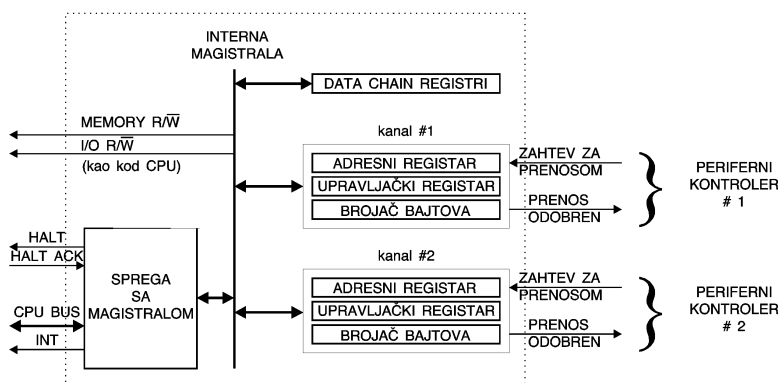
Ovde je potrebno naglasiti da je sam DMA kontroler povezan na CPU kao tipičan U/I uređaj, sa svojom U/I adresom, vektorskim i prekidnim prioritetom.

Kad jednom uzme magistralu od strane CPU-a, DMA kontroler ne može biti prekinut od strane CPU, pogotovu u BURST modu (DMA ima prioritet nad CPU). Ako se koristi "INTERLEAVING" ili "CYCLE STEALING" (preklapanje ili krađa ciklusa) CPU i DMA dele cikluse magistrale alternativno.

DMA je brži od prekida ili prozivke, jer se u ovom slučaju preskaču ciklusi fetch-decode-execute. Da nebi uzimao naredbe iz memorije DMA kontroler je snabdeven ugrađenim (FIRMWARE) naredbama. Ove naredbe se mogu izvršavati paralelno, recimo prenos podatka i istovremeno dekrementiranje brojača bajtova.

Tipična građa DMA kontrolera prikazana je na Sl.2.21. Ovaj DMA kontroler ima dva nezavisna kanala. Svaki kanal ima svoj adresni i upravljački registar i brojač bajtova i povezan je sa odgovarajućim perifernim kontrolerom preko uobičajenih TRANSFER REQUEST i TRANSMIT ACKNOWLEDGE linija. DATA CHAIN registar čuva početnu adresu sledećeg sukcesivnog bloka podataka.

OVU SLIKU JE POTREBNO PREPRAVITI

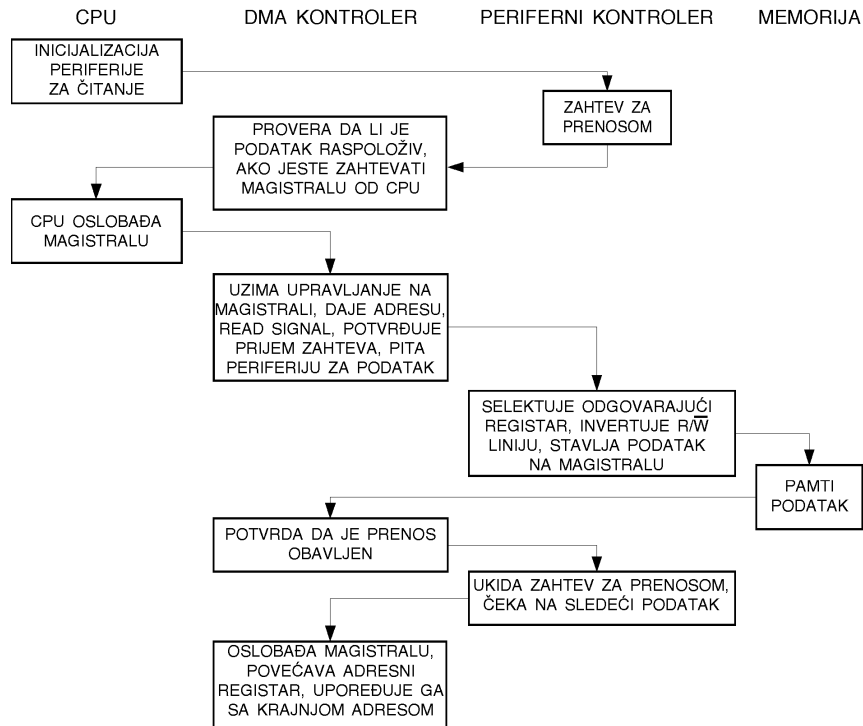


Sl. 2.21: DMA kontroler

Osim adresne i magistrale podataka postoje i uobičajeni signali za povezivanje sa CPU (R/W, BUSRQ, BUSACK i INT). Kod DMA prenosa INT linija se koristi da obavesti CPU da je prenos završen. BUSRQ i BUSACK linije se koriste za sinhronizaciju operacija sa procesorom.

Na Sl.2.22 prikazan je niz događaja koji su potrebni za prenos jednog bajta sa diska u memoriju. CPU programira disk kontroler za čitanje, inicijalizira DMA kontroler (broj bajtova za prenos, početnu adresu). DMA kontroler čeka na po-

datak sa diska. Kada dođe podatak DMA kontroler zahteva sistemsku magistralu od procesora. Za razliku od prekida CPU odgovara odmah, jer se ne menjaju njegova interna stanja. Podatak se upisuje u memoriju i DMA kontroler potvrđuje prenos disku. Periferni kontroler invertuje TRANSFER REQUEST liniju i čeka na sledeći bajt sa diska. DMA kontroler oslobađa sistemsku magistralu, povećava sadržaj startnog adresnog registra i upoređuje njegov sadržaj sa krajnjom adresom. Ako je njegov sadržaj veći prenos je završen i DMA kontroler zahteva prekid preko INT linije. Ako nije DMA kontroler čeka na sledeći zahtev za prenosom od disk kontrolera.



Sl. 2.22: DMA *handshake* protokol

U Tabeli 2.2 su date karakteristike nekih DMA kontrolera
Tabela 2.2 Karakteristike nekih DMA kontrolera

DMAC	HOST CPU	Max brzina prenosa (Mbyte/s)	Adrese (broj bitova)	DATA CHAIN	Broj kanala
MC6844	MC6800	2	16	da	4
MC68440	MC60000	5	24	ne	2
MC68440	MC60000	5	24	da	2
i8237	I8086	1.6	16	da	4
i82258	I80286	8	24	da	4
i82380	I80386	32	32	da	8

Glava 3

MAGISTRALE MIKRORAČUNARSKIH SISTEMA

3.1 Protokoli za prenos podataka po magistralama

Postoji više načina da se podaci prenesu između CPU i periferija, ali se oni klasifikuju kao:

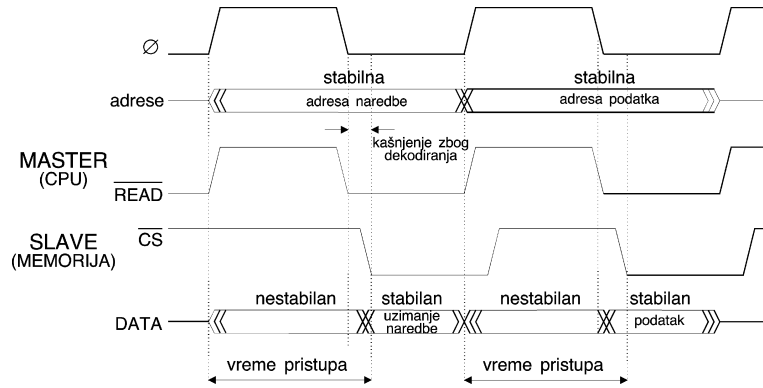
- sinhroni
- asinhroni

u zavisnosti od toga da li se prenos vrši sinhronizovano sa sistemskim klokom.

3.1.1 Sinhrona magistrale

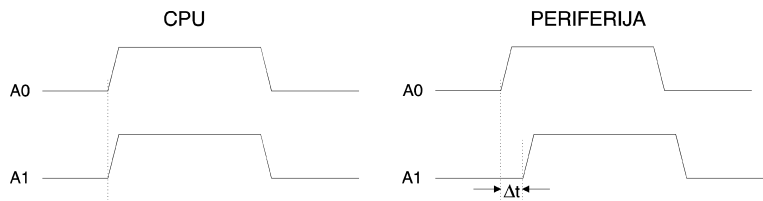
Kod sinhronih protokola prenos podataka je vezan za sukcesivne ivice sistemskog kloka. Svojstveno ovim protokolima je da se podrazumeva da je podatak došao u okviru određenog vremenskog intervala (prozora), a ako nije taj podatak se gubi. Opšta šema je data na Sl.3.1. Ovo je ciklus čitanja memorije (memory read). Memorijska adresa je stavljena na magistralu u određeno vreme, u odnosu na rastuću ivicu sistemskog kloka. Na opadajućoj ivici istog kloka adresa je imala vremena da se stabilizuje i postavlja se READ signal.

Periferni uređaj nije selektovan trenutno, već postoji neko kašnjenje zbog dekodiranja adrese, a takođe i zbog udaljenosti memorijskog čipa od CPU. Naime zbog različite dužine linija na štampanoj ploči adresni signali neće doputovati u isto



Sl. 3.1: Sinhroni protokol

vreme do memorije. Na Sl.3.2 za primer je uzeto da je adresna linija A1 duža od linije A0. Ovo nema uticaja na nižim učestanostima veličine 1 - 2 MHz, ali već na 25 MHz gde rade 32-bitni procesori (postoje varijante za 100 MHz i više) to može stvarati probleme.



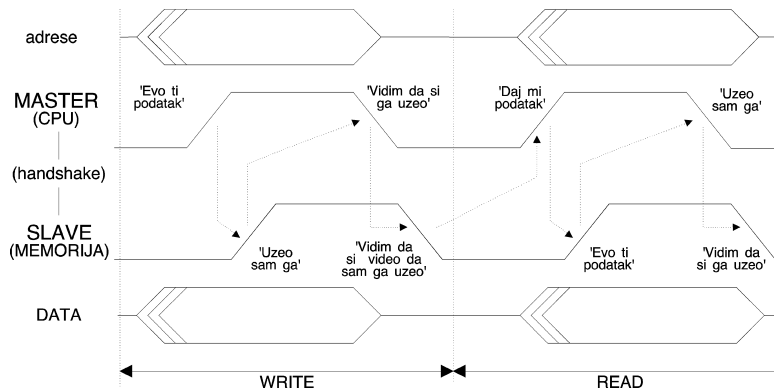
Sl. 3.2: Kašnjenje zbog različitih dužina linija

Zbog svega toga se \overline{CS} , signal za selekciju, postavlja kratko vreme iza \overline{READ} signala. Kada je čip selektovan, memorija može da sadržaj adresirane lokacije na magistralu. Tu je ponovo imamo neko kašnjenje dok se ne stabilizuju linije. Posle toga ova informacija ostaje stabilna do sledeće ivice kloka, tako da CPU ima dovoljno vremena da smesti taj podatak u neki svoj interni registar.

3.1.2 Asinhronne magistrale

Kod asinhronih prenosa po magistrali prenosi nisu vezani za sistemski klok, već se mogu odvijati bilo kad. Zahtevaju se dodatne "handshake" linije koje će obezbediti prenos između "mastera" (gospodar), na pr. CPU, i "slave" (sluga), na pr. memorija. Asinhronne magistrale su pogodne kod sistema sa različitom brzinom CPU i periferija. Procesor se može povezati i na brze i na spore poluprovodničke

memorije. Na Sl.3.3 je prikazan potpuno zaključan ("fully interlocked") asinhroni protokol koji se koristi na magistrali u DEC-ovom PDP-11 mini računar.



Sl. 3.3: Asinhroni protokol

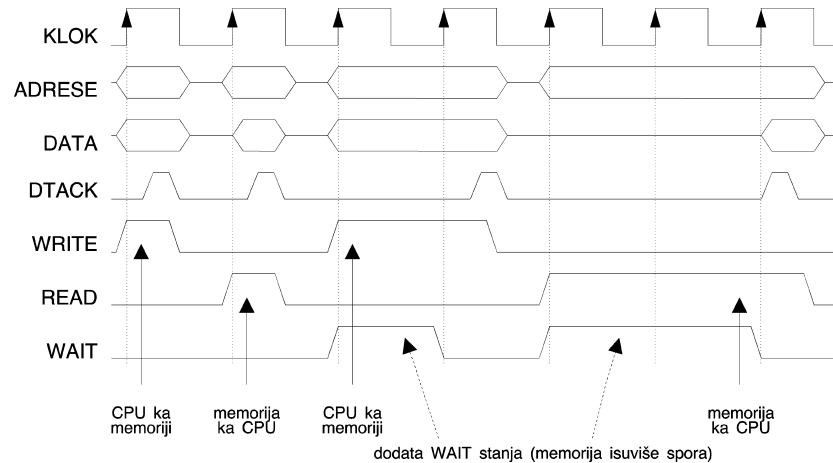
Kod operacije upisa ("WRITE") zahteva se da "MASTER" obavesti "SLAVE" da ima podatak spreman za slanje. "SLAVE" obaveštava kada je prihvatio podatak. "MASTER" sada šalje obaveštenje da je prenos završen. Konačno, "SLAVE" odgovara "MASTER"-u na tu poruku. Kao i kod sinhronih magistrala i ovde postoje kašnjenja zbog dekodiranja, uspostavljanja nivoa i putovanja signala.

3.1.3 Semisinhronne magistrale

Kompromis između prethodna dva protokola nađen je u semisinhronoj magistrali, koja koristi brzinu sinhronih magistrala, ali dozvoljava i povezivanje periferija različitih brzina. Ove magistrale rade asinhrono sve dok periferija nije spremna za rad, a posle toga magistrala radi sinhrono za sve vreme prenosa.

Semisinhrona magistrala prikazana je na Sl.???. Na slici su prikazana četiri odvojena ciklusa. U prvom ciklusu, "WRITE", prenos je od "MASTER"-a ka "SLAVE" izvršen u jednom kloku, a takođe i u drugom ciklusu, "READ", od "SLAVE" ka "MASTER"-u. U sledeća dva ciklusa je pokazano kako postavljanje "WAIT" (čekanje) signala od strane "SLAVE" utiče na rad. "WAIT" je postavljeno jer "SLAVE" ne može da odgovori zahtevu CPU. Uvek kad otkrije da je "WAIT" linija postavljena CPU ubacuje klok cikluse koji se zovu "WAIT" stanja. Ova stanja se ubacuju sve dok periferija nije spremna za rad. U ovom slučaju kao da procesor izvršava NOP naredbe (naredbe bez dejstva).

Procesori MC68000(20) i i80286(386) koriste semisinhronne magistrale. Računarski sistemi se često opisuju preko broja "WAIT" stanja koje procesor ubacuje prilikom povezivanja sa memorijom. Zato je moguće da, na primer, 10MHz mašina



Sl. 3.4: Semisinhroni protokol

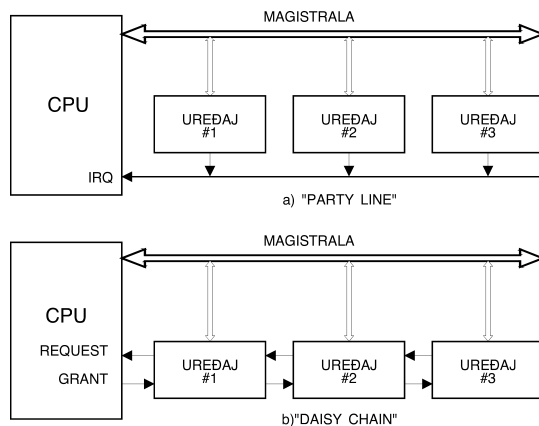
sa 0-”WAIT” stanja bude brža od 12MHz mašine sa 2-”WAIT” stanja.

3.2 Arbitriranje na magistrali

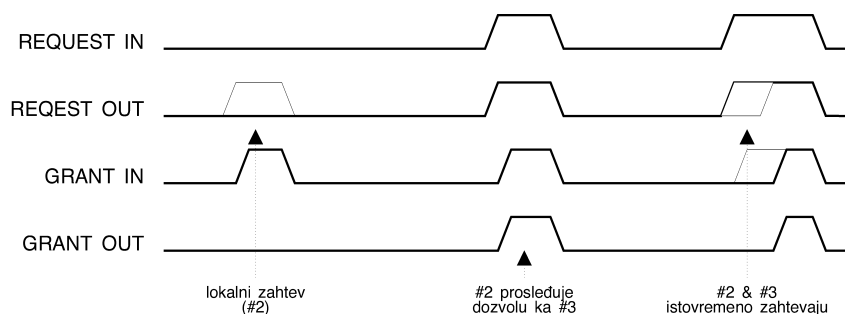
U sistemima gde je moguće da više od jednog ”MASTER”-a zahteva magistralu potrebno je obezbediti neki mehanizam zapresuđivanje među tim zahtevima. Najprostiji način je da se svi potencijalni ”gospodari” na magistrali priključe na jednu zajedničku ”Interrupt Request” liniju. Ovakav način arbitriranja poznat je pod imenom ”party line” i prikazan je na Sl.3.5a. Uređaji se opslužuju po principu FCFS (prvi došao prvi uslužen), jer svi potencijalni gospodari na magistrali imaju isti prioritet. Neki prioriteti se mogu uvesti prozivkom (”polling”) u određenom redosledu ili se može koristiti ciklično prozivanje.

Druga mogućnost je ”daisy chain” (uređaji su povezani povezani jedan na drugi kao perle na ogrlici pa otuda i naziv) i prikazana je na Sl.3.5b. Ova šema zahteva dve linije. Uređaj koji zahteva pristup šalje zahtev uređaju koji je bliži CPU-u od njega. Signal dozvole, ”GRANT”, se takođe šalje preko uređaja do onog koji je zahtevao magistralu. Taj koji je tražio dobiće magistralu ako je nijedan uređaj ispred njega ne uzme. Kod ove šeme prioriteti su određeni rastojanjem (udaljenošću) od CPU-a. Na Sl.3.6 je prikazan vremenski dijagram za ”daisy chain”. U prvom slučaju uređaj #2 zahteva magistralu za sebe i nema dolazećih zahteva od daljih uređaja. Zbog toga dobijeni ”GRANT” signal ne prosleđuje dalje. Drugi slučaj pokazuje kako uređaj #2 ne želi magistralu za sebe već prosto izigrava ”relejni stanicu” prosleđujući zahtev kroz lanac i zatim vraćajući ”GRANT” kroz

lanac. U trećem slučaju je uređaj #2 zahtevao magistralu za sebe i dobio je, ali je u međuvremenu stigao zahtev od daljeg uređaja. Kada završi svoj posao uređaj #2 prosleđuje "GRANT" signal uređaju #3.



Sl. 3.5: Arbitriranje na magistrali



Sl. 3.6: Vremenski dijagram za "daisy chain"

3.3 Vrste mikroračunarskih magistrala

Uobičajeno je da se magistrale izvode na zadnjoj ploči kao na Sl.3.7.

Krajem '70-tih najpopularnija magistrala među hobistima je bila S-100 (naziv potiče od 2 x 50 pinova). Imala je 16 adresnih linija i 16 linija za podatke (8 IN i 8 OUT) i bila je izvorno projektovana za INTEL 8080. Radna učestanost je bila oko 2MHz. Sledeća po popularnosti je STD (56 pinova). Zadržaćemo se na MULTIBUS, VME, IBM-PC, NUBUS i IEEE 488 magistralama. Nešto ćemo reći

i o SCSI standardu koji se koristi za povezivanje disk jedinica i backup jedinica trake (streamer) u mikroračunarskim sistemima.

3.3.1 Multibus

Ni S-100 ni STD magistrale nisu podržavale 16-bitne procesore koji su se pojavili u ranim '80-tim. Intel je zato razvio MULTIBUS-I, koji je bio projektovan za rad sa i8086 procesorom. Kasnije je ovaj standard formalizovan kao IEEE 796.

MULTIBUS ploče koriste dva različita konektora na svojim ivicama kao na Sl.3.8. To su konektori P1 i P2. Konektor P2 sa 60 pinova je opcion, i primarno se koristi za otkrivanje pada napona i njegovo usluživanje. Konektor P1 ima 86 pinova, od toga 20 adresnih i 16 za podatke. Ostale linije su upravljačke: handshake(13), kontrola pristupa magistrali (6) i još neke sistemske linije, napajanje i vremensko vođenje.

MULTIBUS I podržava do 1 Mb memorije (20 adresnih linija), a MULTIBUS II (1986. god) podržava do 4 Gb (32 linije). Dok je MULTIBUS I nemultipleksirana asinhrona magistrala dotle je MULTIBUS II multipleksirana sinhrona magistrala. MULTIBUS II koristi standardnu evropsku karticu. MULTIBUS II se može softverski konfigurisati. Kod MULTIBUS I su prekidi i arbitriranje na magistrali hardverski definisani. MULTIBUS II je u tom pogledu mnogo pogodniji za izmene i proširenja.

3.3.2 VME magistrala

VME magistralu su zajednički razvili Motorola, Philips, Signetics i Mostek početkom '80-tih. Ova magistrala predstavlja adaptaciju ranije Versa magistrale koju je Motorola koristila u svojim ranijim EXOR sistemima. VME koristi drugačije konektore, vremensko vođenje i dimenzije štampanih ploča od Versa magistrale. VME magistrala je projektovana za rad sa MC68000 procesorom. VME koristi jednostruku ili dvostruku Evropsku karticu (Sl.3.9.). Sve linije su TTL kompatibilne. Linije sa tri stanja i "otvoreni kolektor" imaju završetke vezane na +V preko pullup otpornika, što smanjuje refleksiju signala. Konektori obezbeđuju dugo dobre kontakte i otporni su na vibracije. Svaki od konektora sadrži po 48 priključaka (3x16). P1 je primarni konektor i sadrži 16 linija za podatke i 23 za adrese, dva stroba za podatke, zatim linije za arbitriranje, za upravljanje prioritetima prekida i dijagnostičke signale.

Konektor P2 proširuje sistem na 32 linije za podatke i adrese i obezbeđuje korisniku U/I linije (do 20 Mb/sec).

VME je građen za asinhroni nemultipleksirani protokol, sa 7 nivoa prekida i 4 nivoa za arbitriranje na magistrali. Kao lokalna magistrala koristi se VMX (kao

što se iLBX-II koristi u MULTIBUS sistemima).

Iako je MULTIBUS razvijen za Intelove procesore, a VME za Motoroline, oba standarda nisu ograničena samo na odgovarajuće familije. Tako, na primer, postoji više MULTIBUS ploča baziranih na MC68000.

3.3.3 IBM-PC magistrala

Nezavisno od već pomenutih standardnih magistrala, nekoliko magistrala je *de facto* postalo standardno iz jednostavnog razloga što je veliki broj ploča razvijen od strane nezavisnih proizvođača mikroracunara. Dva takva primera *de facto* standarda su APPLE/II i IBM-PC magistrale. Oba računara dozvoljavaju korisniku da proširi osnovni sistem preko njegovih originalnih mogućnosti, dodajući module stavljanjem novih ploča na odgovarajuća mesta na osnovnoj ploči (na slotove za proširenja). Postoji veliki broj takvih ploča za oba računara, a neke dodatne ploče daleko premašuju po svojoj snazi osnovnu ploču (na primer National Semiconducto SYS 32/UNIX ploča za IBM-PC).

Originalni PC nije podržavao hard disk, što je dovelo do razvoja PC-XT računara. IBM-PC je upravljao i8088 procesor, pa je zato zahtevana samo 8-bitna magistrala podataka, s druge strane IBM-PC/AT upravlja i80286 procesor pa zahteva 16-bitnu magistralu podataka. Ovo je razlog što AT ploče zahtevaju dva slota za proširenje, a PC samo jedan slot. Svaki PC ima 62-pinski slot, dok AT ima još i dodatni 32-pinski slot (Sl.3.10.).

MCA (Micro Channel Architecture) je magistrala koja se koristi u novoj PS/2 liniji IBM mikroracunara. MCA nije ni mehanički ni električno kompatibilna sa ranijom PC ili AT magistralom. MCA je sposobna za brzi prenos podataka i brze U/I prenose. Podržava i deljenje resursa i multiprocesiranje. MCA je asinhrona nemultipleksirana magistrala. PS/2 modeli 50 i 60 koriste 16-bitno proširenje za MCA dok model 80 koristi 32-bitno proširenje.

Jedan od razloga za uspeh APPLE-IIe i IBM-PC računara je bila njihova spremnost za proširenje korišćenjem ploča koje se ubadaju na sistemsku magistralu. MCA je nasuprot njima samo IBM-ova magistrala. To je bio značajan razlog za razvoj alternativnog "standarda" za i80386 mašine. Tako je, na primer, EISA magistrala (Extended Industry System Architecture) podržana od mnogih proizvođača: Compaq, Hewlett-Packard, NEC, Olivetti, AT&T, DEC, Unisys i Wang. Za razliku od MCA EISA je kompatibilna sa IBM PC/AT magistralom. Paralelno sa dva AT konektora, nalazi se i treći konektor. Tako EISA ploče zauzimaju dva slota na AT mašini.

3.3.4 NUBUS magistrala

Originalni Apple Macintosh je razvijen kao zatvoren sistem, odnosno nije bio predviđen za proširivanje. Macintosh-SE i Macintosh-II sadrže slotove za proširenje (jedan SE a šest Mac-II). Ovi dodaci, a takođe i spremnost na proširenje pločama nezavisnih proizvođača, su uticali na ogroman uspeh ova dva računara na tržištu IBM-PC.

Macintosh-SE pogoni MC68000 procesor i zato je on ograničen na 16-bitne podatke. Mac-II pogoni MC68020 pa zato on ima 32-bitne podatke.

U Mac-II je ugrađena Texas Instruments-ova magistrala NUBUS. To mu daje jednu otvorenu arhitekturu. NUBUS je sinhrona multipleksirana magistrala (10MHz). Arhitektura koristi memorijski preslikan U/I što potpuno odgovara MC68020 procesoru. Adresni prostor je 4G bajta (32 adresne linije) a podaci su 8, 16 ili 32-bitni.

Svaki slot kod NUBUS-a ima hardverski određenu jedinstvenu 4-bitnu adresu i dodeljen im je po 1Mb memorije. Svaka stavljena ploča može biti gospodar i sistem se može konfigurisati da startuje sa te ploče.

3.3.5 IEEE 488 magistrala

Nezavisno od sistemskih magistrala razvijeno je i nekoliko paralelnih magistrala za instrumentaciju. U ranim 1970-tim razvijen je CAMAC standard od strane Evropskog Standarda za Nuklearnu Elektroniku, i široko je korišćen u instrumentima vezanim za nuklearna merenja u to vreme.

IEEE 488 predstavlja formalizaciju ranijeg HPIB (Hewlett-Packard Interface Bus) koji je razvijen sredinom 1970-tih.

Magistrala ima 16 paralelnih linija koje obezbeđuju 8-bitne podatke, 3 handshake linije i 5 linija za opšte upravljanje. Ovih 5 poslednjih linija se koristi da bi se priključilo više različitih instrumenata zajedno. Svaki instrument može biti u jednom od 4 stanja:

- idle
- govornik
- slušalac
- upravlja komunikacijom između govornika i slušaoca.

Sama magistrala je pasivna. Sva kola za izmenu podataka (govornička i slušalačka) i upravljačka kola su ugrađena u instrumente koji se priključuju na magistralu. Nije neophodno da svaki instrument ima sva tri tipa kola. Sve linije su

TTL kompatibilne ($LO \leq 0.8V$, $HI \geq 2.4V$), ali je uobičajena negativna logika ($LO=TRUE$, $HI=FALSE$). Magistrala može imati do 20m u dužinu i podržava do 500 Kbita/s ili do 1Mbit/s za linije kraće od 10m.

Postoje tri handshake linije:

- DAV, valjan podatak
- NRFD, nespreman za podatak
- NDAC, podatak nije prihvaćen

Linije za opšte upravljanje su:

- IFC, obrisati interfejs (svi prelaze u idle)
- ATN, pažnja
- SRQ, zahtev za uslugom
- REN, dozvola udaljenom uređaju
- EOI, kraj identifikacije

3.3.6 SCSI standard

SCSI (Small Computer System Interface) standard (definisan i kao ANSI X3T9.2) je razvila Shugart Associates System Interface za povezivanje hard diskova i jedinica streamer traka na računar. Međutim to je postao mnogo opštiji standard. SCSI ima 9 linija za podatke ($8 +$ parnost) i 9 linija za handshake.

U sinhronom modu brzina prenosa je do 4Mb/sec, a u asinhronom modu to pada na 1.5Mb/sec.

Glava 4

Serijski ulaz/izlaz

U ovom poglavlju ćemo obratiti pažnju na prenos podataka na daljinu. Najpre ćemo obraditi konverziju podataka u oblik pogodan za slanje od predajnika do udaljenog prijemnika. Razmotrićemo tehnike modulacije, zajedno sa uređajima koji to omogućuju, modemima.

Obradićemo i asinhronu i sinhronu komunikacione protokole, sa posebnim osvrtom na RS-232c asinhroni standard. Kao predstavnik serijskih U/I komponenata obrađena je komponenta i8251 USART.

4.1 Uvod

U prethodnom poglavlju smo govorili o povezivanju mikroračunara na paralelne periferne uređaje. Sada ćemo razmotriti serijsko povezivanje (serijski interfejs).

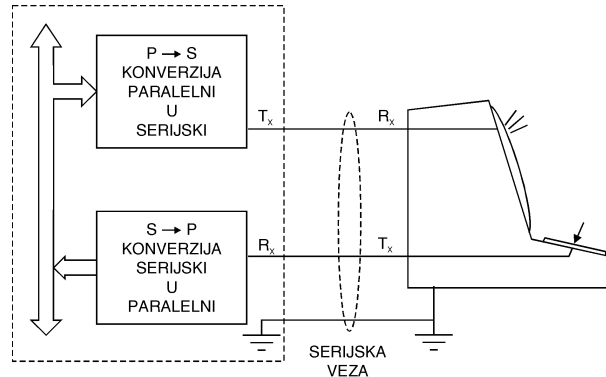
Osnovne karakteristike oba načina prenosa su: paralelni prenos je brži od serijskog, jer se svi bitovi prenose istovremeno preko systemske magistrale, ali je znatno skuplji, jer zahteva veći broj veza (vodova ili kanala za prenos). Kod paralelnog prenosa je teže otkrivanje grešaka u prenosu, a postoji i problem neujednačenog kašnjenja po svim provodnicima. Kod serijskog U/I šalje se jedan po jedan bit preko samo jednog para provodnika. Zato mu je prednost niska cena (zbog manjeg broja potrebnih provodnika). Dalje, serijski prenos je pouzdaniji, jer se prekid u prenosu uvek može lako ustanoviti. Kod serijskog prenosa skup pravila za razmenu podataka između dva uređaja (protokol) je bolje definisan (postoje međunarodni standardi i norme za prenos), a kod paralelnog prenosa, zbog različitog obima kod prenosa paralelnih podataka, to nije slučaj.

Imajući sve ovo u vidu, paralelni prenos podataka se više koristi kod prenosa podataka na kraća rastojanja (do nekoliko metara, tj. više "interno" u okviru računarskog okruženja kao što je interfejs računar i štampač), a serijski prenos

za prenos podataka na veća rastojanja (recimo, prenos podataka preko satelita između dva računara, koji mogu biti udaljeni i na hiljade kilometara).

S obzirom da su komunikacije unutar mikroračunara u paralelnom obliku, a sa spoljnim svetom u serijskom, postoji potreba za paralelno-serijskom i serijsko-paralelnom konverzijom.

Na Sl.4.1 prikazana je tipična serijska U/I aplikacija, veza između terminala i mikroračunara. Podaci, koji se predaju i primaju, konvertuju se iz paralelnog u serijski oblik i obratno u odgovarajućem $P \rightarrow S$ i $S \rightarrow P$ interfejsu respektivno i prenose bit po bit preko serijske linije.



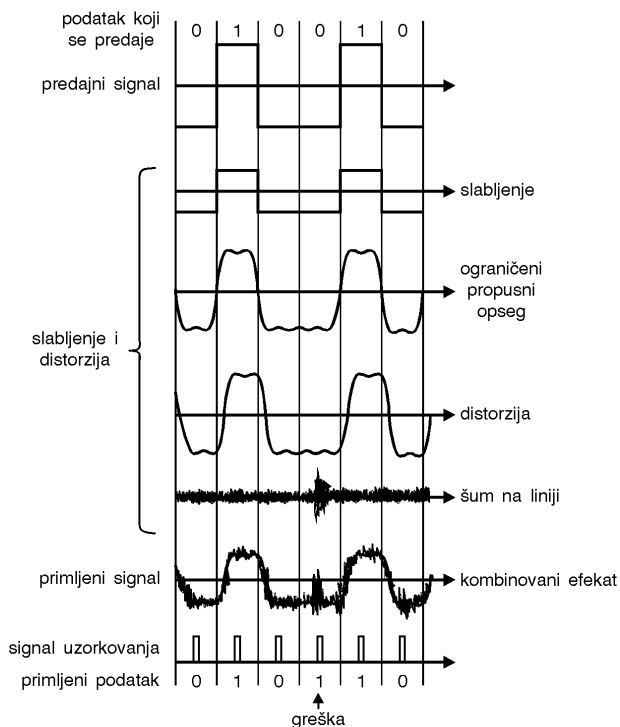
Sl. 4.1: Serijska veza terminal ↔ mikroračunar

Kada je prenosni medijum idealan na prijemnoj strani imaćemo isti signal kao i na predajnoj strani. Na žalost medijumi nisu idealni. Kod digatalnog prenosa signala ova razlika je direktni uzrok pojave grešaka. Kada se govori o prenosnim linija i prenosu signala tada se evidentiraju tri glavna problema:

- slabljenje signala - energija signala duž propagacionog puta se smanjuje. Gubitci se izražavaju u dB/km.
- distorziono kašnjenje signala - različite Fourier-ove komponentesignala se prostiru različitim brzinama. Ovo dovodi do izobličenja signala na prijemnoj strani, a saglasno tome i i pogrešne detekcije.
- šum - to je nepoželjna energija koja potiče od drugih izvora, a ne od predajnika. Termički šum je uzrokovan slučajnim kretanjem elektrona kroz žice i neizbežan je. Preslušavanje je uzrokovano induktivnom spregom između dve žice koje su bliske jedna drugoj. Impulsni šum posledica je uticaja indukovanih smetnji od energetskog razvoda (uključenje/isključenje raznih motora

ili velikih potrošača). Kada je u pitanju digitalni prenos podataka, impulsni šum može jednostavno da obriše jedan ili veći broj bitova.

Prikaz uticaja slabljenja signala, distorzionog kašnjenja i šuma na pojavu greške prikazan je na Sl.4.2



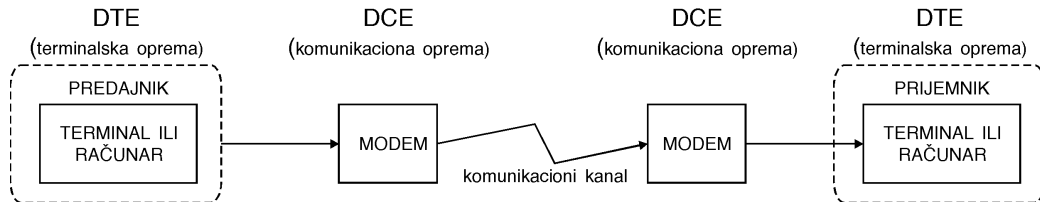
Sl. 4.2: Slabljenje signala, distorziono kašnjenje i šum

Imajući u vidu nesavršenosti prenosnog medijuma logično se nameće potreba za detekcijom i korekcijom grešaka na prijemnoj strani. Da bi se povećala imunost na smetnje nije svejedno u kom obliku se predaje binarna povorka. Oblik signala zavisi od vrste prenosnog medijuma (žičani ili bežični) i od dužine prenosnog puta. Uređaji koji pretvaraju binarne signale u oblik pogodan za prenos preko određenog prenosnog medijuma, a zatim iz tog oblika ponovo u binarni, zovu se modemi. O njima i tehnikama modulacije biće reči kasnije.

4.2 Komponente komunikacionog sistema

Osnovni način serijskog komuniciranja prikazan je Sl.4.3. Terminal (ili računar) na jednom kraju veze komunicira sa računarom (ili terminalom) na drugom kraju.

Komponente komunikacionog sistema su oprema na krajevima veze, koju ćemo dalje označavati sa DTE (*Data Termination Equipment*) i modem, tj. komunikaciona oprema, DCE (*Data Communications Equipment*).



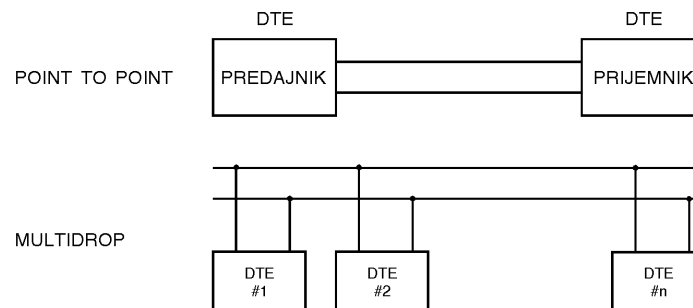
Sl. 4.3: Sistem za prenos podataka

4.2.1 Načini serijskog povezivanja

Postoje dva glavna načina povezivanja serijskim vezama:

- Tačka u tačku (point to point), i
- Veza između više uređaja (multidrop)

Ovi načini povezivanja prikazani su na Sl.4.4. Kod prvog načina povezivanja obe krajnje stanice su ravnopravne, a kod drugog jedna stanica je određena kao glavna, a ostale su sluge. Svaka stanica ima svoju adresu, a glavna stanica upravlja svim prenosima podataka na liniji.

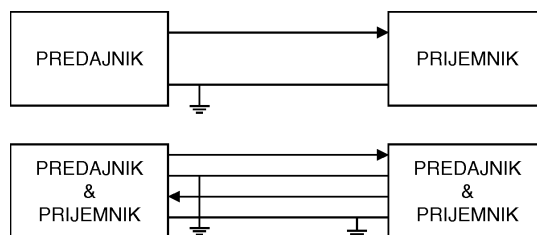


Sl. 4.4: Načini serijskog povezivanja

Fizički se komunikaciona veza sastoji iz dva ili četiri provodnika, kao na Sl.4.5. Kod dva provodnika jedan je za signal, a drugi za masu. Kod četiri provodnika dve linije su za komunikaciju, svaka sa svojom masom.

Logičke veze mogu biti:

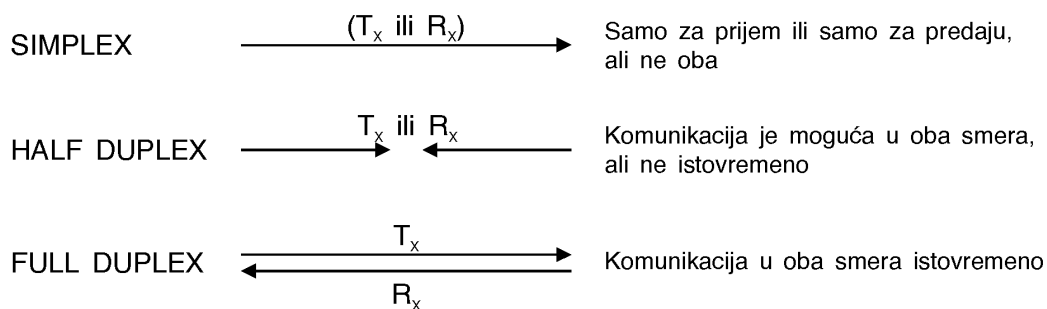
- *simplex*



Sl. 4.5: Fizičke veze

- *half duplex*
- *full duplex*

i prikazane su na Sl.4.6. Kod *simplex* veze linija je namenjena samo za jedan smer prenosa, za predaju ili prijem. Kod *half duplex* veze ista linija se može koristiti i za prijem i za predaju ali ne u isto vreme, dok se kod *full duplex* veze moguća komunikacija u oba smera istovremeno. Očigledno je da *full duplex* veza zahteva četiri fizičke veze (mada je moguće ostvariti takvu vezu i preko samo dva provodnika ako se koristi frekventni multipleks).

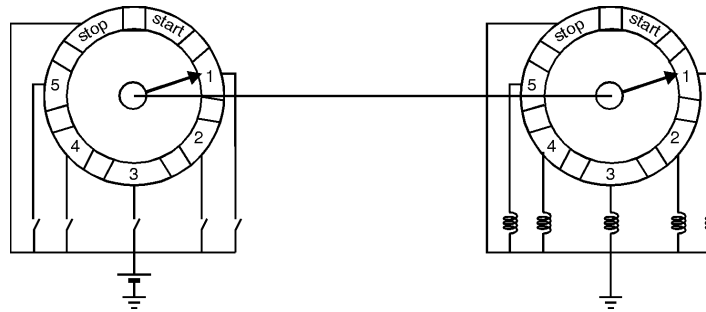


Sl. 4.6: Logičke veze

Full duplex veza može da podržava vezu u zatvorenoj petlji (eho), gde se svaki karakter, kao eho, vraća predajniku da bi se zatvorila petlja. Druga mogućnost je otvorena petlja, gde se podrazumeva da je podatak dospeo na udaljeno odredište. Očigledno je da je zatvorena petlja bolja jer se lako otkriva greška u prenosu ukoliko vraćeni podatak nije jednak poslatom.

4.3 Tehnike modulacije

Da bi se informacija prenela od predajne do prijemne stanice, potrebno je polazne logičke signale konvertovati u oblik pogodan za prenos preko određenog komunikacionog kanala. Za to postoji više različitih tehnika. Iz starih vremena imamo TTY (teletypewriter - teleprinter) i prikazan je na Sl.4.7. Bila je to povorka unipolarnih impulsa. Visok nivo zove se mark, a nizak nivo space. Radi boljeg kontrasta u standardu RS-232c se koriste bipolarni impulsi. Svaki signal veći od +3V smatra se za mark, a svaki signal manji od -3V za space. Tipični signali u RS-232c su u opsegu $\pm(5V \div 15V)$.

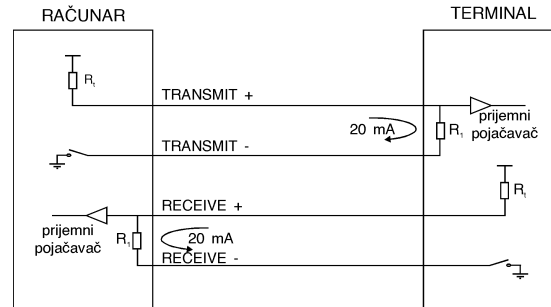


Sl. 4.7: TTY

Jedan od starijih komunikacionih standarda je i 20 mA strujna petlja (current loop). Ona potiče iz vremena elektromehaničkih TTY uređaja, i uopšteno govoreći zahteva manje žica za vezu od RS-232c, (TRANSMIT+, TRANSMIT-, RECEIVE+ i RECEIVE-) kao što je prikazano na Sl.4.8. Napon se dovodi na R_t , struja teče do drugog kraja, prolazi kroz R_1 i vraća se na mesto predaje. Sa dve ovakve petlje obezbeđen je *full duplex*. Visoko i nisko su detektovani prisutnošću ili odsutnošću 20 mA struje. Kod originalnih TTY uređaja petlja se prekida rotacijom prekidača na predajniku kao što je već prikazano na Sl.4.7. Na prijemnom mestu ta struja je prolazila kroz solenoid štampeča.

Drugi načini za prenos informacija zahtevaju promene amplitude noseće frekvencije ili promenu frekvencije ili faze. Na Sl.4.9a prikazana je amplitudska modulacija za prenos binarnih informacija koja je nazvana RTTY (*Radio Teletype*).

Umesto da se modulira amplituda nosioca moguće je modulisati frekvenciju. Ta tehnika je poznata pod imenom FSK (*Frequency Shift Keying*) promena frekvencije, ili frekventna modulacija. Nisko se predstavlja jednom frekvencijom, a visoko dvostruko većom frekvencijom (Sl.4.9b). Na primer *Kansas City* standard koji se koristio za snimanje binarnih signala na magnetne kasete je za "0" koristio 1200 Hz, a za "1" 2400 Hz.



Sl. 4.8: 20mA strujna petlja

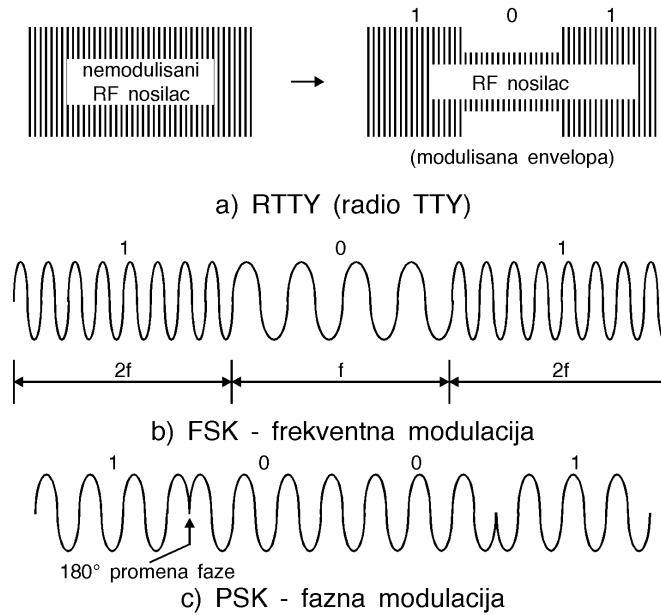
Treća tehnika modulacije, prikazana na Sl.4.9c, zahteva promenu faze nosećeg talasa (koristi se kod većine modema za brzine prenosa 4800 i 9600 bit/sec).

Uređaji koji pretvaraju binarne signale u oblik pogodan za prenos i relativno neosetljiv za greške za dati komunikacioni kanal, a zatim pretvaranje iz tog oblika ponovo u binarni, zovu se modemi. Mogu se podeliti u tri vrste:

- Modemi za kratke veze, koriste se veze između uređaja koji su relativno zatvoreni za druge korisnike.
- Govorni modemi, koriste javnu telefonsku mrežu, pa je zato njihov opseg frekvencija ograničen između 300 i 3000 Hz.
- modemi sa širokim opsegom frekvencija, koriste posebne veze ili radio kanale i podržavaju brzine prenosa između 19.2 i 230.4 Kbit/sec.

Raniji govorni modemi su pretvarali binarnu informaciju u zvuk koji se kroz običnu telefonsku kombinaciju (mikrofon/slušalica) prenosio na telefonsku mrežu. Zato su se zvali modemi sa akustičnom spregom. Tu je bilo kakav zvuk mogao izazvati smetnje. Noviji modemi pretvaraju binarnu informaciju direktno u električni signal nekom tehnikom modulacije izbegavajući zvučnu fazu.

Do sada smo smatrali da je ceo frekventni opseg komunikacionog kanala raspoloživ za prenos pretvorenih binarnih informacija. U ovom slučaju je moguće da različiti uređaji koriste kanal u takozvanom vremenskom multipleksu TDM (Time Division Multiplexing). Drugi pristup bi bio korišćenje medijuma koji ima znatno širi frekventni opseg (kao TV) pa unutar njega podeliti na podopsege tako da se ti podopsezi mogu koristiti od različitih uređaja. Ovo je poznato pod imenom frekventni multipleks FDM (Frequency Division multiplexing). Koristi se kod koaksijalnih kablova, optičkih kablova i za prenos preko satelita. Postojanje ovog veoma širokog opsega frekvencija omogućava veoma brze prenose po jednom kanalu korišćenjem TDM ili mnogo kanala sa FDM. Na primer, 10 Mbita/sec opseg moguće je koristiti kao jedan kanal brzine 10 Mbit/sec, ili kao više od 1000 kanala brzine 9600 bit/sec.



Sl. 4.9: Tehnike modulacije

4.4 RS 232c

Upravljanje radom modema je definisano u RS-232c standardu. EIA (Electrical Industries Association of America) je dala standard RS-232 za povezivanje računara i modema 1960. Revizija standarda u RS-232c je izvršena 1969.

Međunarodna organizacija za komunikacije, CCITT, dala je standard koji liči na RS-232c, pod imenom V.24. Važno je napomenuti da se ovi standardi odnose samo na povezivanje računara ili terminala na komunikacionu mrežu preko modema, ali su dosta česte nestandardne primene ovih standarda. Zato je RS-232c i dobio ime "najnestandardniji standard".

Signali na V.24 i RS-232c prikazani su u Tab.2. Brojne oznake se odnose na 25 pinski konektor D tipa. Vidi se da oba standarda podržavaju *full duplex* jer imaju odvojene linije (2 i 3) za predaju i prijem. (TxD i RxD u RS-232c, odnosno BA i BB u V.24).

Tab 2.

PIN NO.	CCITT	EIA	DESCRIPTION	DIRECTION (DTE \longleftrightarrow DCE)
1	AA	ground		
2	BA	TxD	TRANSMIT DATA	\rightarrow
3	BB	RxD	RECEIVE DATA	\leftarrow
4	CA	RTS	REQUEST TO SEND	\rightarrow
5	CB	CTS	CLEAR TO SEND	\leftarrow
6	CC	DSR	DATA SET RAEDY	\leftarrow
7	AB	signal gnd		\leftarrow
8	CF	DCD	DATA CARRIER DETECT	\leftarrow
9	-	(test)		\leftarrow
10	-	(test)		\leftarrow
11	-	(unassigned)		\leftarrow
12	SCF	sec DCD	SECONDARY DCD	\rightarrow
13	SCB	sec CTS		\leftarrow
14	SBA	sec TxD		\leftarrow
15	DB	Tx sig timing	TRANSMITTER SIGNAL ELEMENT TIMING	\leftarrow
16	SBB	sec RxD		\leftarrow
17	DD	Rx sig timing	RECEIVER SIGNAL ELEMENT TIMING	\rightarrow
18	-	(unassigned)		
19	SCA	sec RTS		\rightarrow
20	CD	DTR	DATA TERMINAL READY	\leftarrow
21	CG	sig quality det	SIGNAL QUALITY DETECT	\leftarrow
22	CE	Ring	RING INDICATOR	\leftarrow
23	CH(CI)	Data sig rate	DATA SIGNAL RATE SELECTOR	\longleftrightarrow
24	DA	Tx sig timing	TRANSMITTER SIGNAL ELEMENT TIMING	\rightarrow
25	-	(unassigned)		

Zahtev za slanjem, RTS, šalje DTE (računar ili terminal) ka DCE (modemu) da bi pripremio DCE za prenos. Ovaj signal se takođe koristi da odredi smer prenosa u half duplex režimu. Prelazi na aktivni nivo kad god DTE ima spreman karakter za slanje.

Signal CTS (*Clear To Send*) generiše DCE da bi obavestio DTE da prenos može da počne kad god DTE bude spreman. Kod *full duplex* linija RTS i CTS se prosto vezuju zajedno.

Signal DSR (*Data Set Ready*) se koristi da prikaže stanje lokalnog DCE (modema). Ako je mark znači da je spreman za korišćenje.

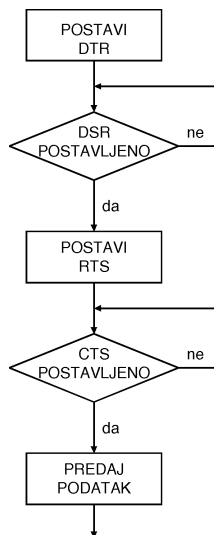
Signal DTR (*Data Terminal Ready*) se koristi za upravljanje priključenjem DCE na komunikacioni kanal.

DSR i DTR se često vezuju na izvor napajanja u DCE i DTE respektivno, tako da pokazuju da je svaki od uređaja uključen i spreman za rad.

Mark na *Ring* (CE) kazuje da je prisutan zvuk zvona na telefonskoj liniji. Indicira uspostavljanje veze onom ko je zvaao.

Mark na *Data Carrier Detect* (DCD ili CF) znači da je DCE primio signal koji odgovara modemskim specifikacijama. Ako ga nema znači da signal nije primljen ili da je nepogodan za demodulaciju od strane DCE. DCD znači indicira da je

veza sa udaljenim uređajem aktivna. Ako se veza prekine, prekidom se izveštava računar. Veza između DSR, DTR, RTS i CTS je prikazana na Sl.4.10.



Sl. 4.10: Veza između upravljačkih signala u RS-232c

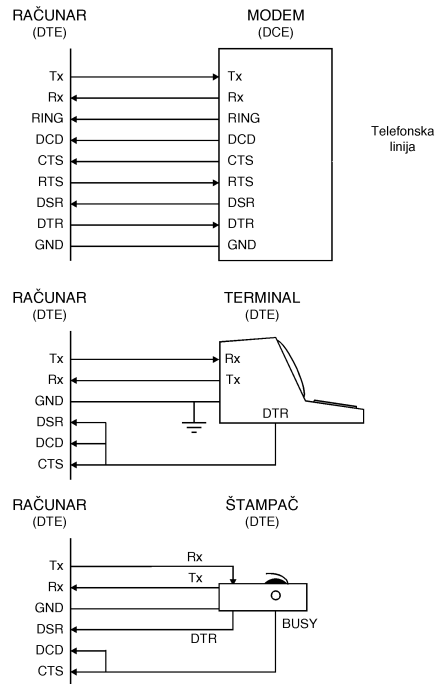
Kao što je već napomenuto RS-232c je izvorno projektovan za priključenje računara ili terminala na modeme. Nije postojala nikakva namera da se on koristi za spregu računara i periferne opreme. I pored toga ispalo je da je najviše korišćen za tu namenu. Proizvođači su veoma retko vodili računa o tome šta je projektovano kao DTE a šta kao DCE. Zato je standard RS-232c i dobio ime "najnestandardniji standard" u računarskoj industriji.

Na Sl.4.11 Prikazane su neke tipične primene standarda RS-232c. Prvo je veza računar ↔ modem za šta je RS-232c i projektovan. Kao što se vidi svaka linija povezuje iste priključke na oba kraja.

Druga dva primera su nestandardna, ali tipična, korišćenja standarda RS-232c. Najpre je veza računar ↔ terminal, gde se sa strane terminala zahteva samo jedna upravljačka linija. Linije DSR, DCD i CTS su kratko spojene na računaru, tako da je prenos omogućen sve dok postoji napajanje na terminalu.

Druga nestandardna primena RS-232c je za spregu računara i štampača. Pored DTR, bio je potreban još jedan signal BUSY, koji se priključuje na DCD i CTS linije na računaru. Ovaj priključak se koristi da prekine dalji prenos kada je bafer štampača pun.

Dosta je problematično povezivanje računara i periferija preko RS-232c jer mnogi proizvođači tumače upravljačke linije različito. Na primer, bilo računar bilo periferija se smatraju kao DTE ili DCE, zavisno od proizvođača.



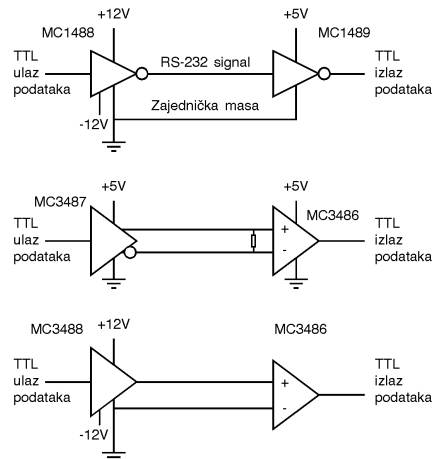
Sl. 4.11: Tipične primene standarda RS-232c

Takvi uređaji se moraju veoma pažljivo priključivati. Postoji veoma mnogo, za tu svrhu, pravljenih kablova.

RS-232c se pojavio 1969. U narednim godinama komunikaciona oprema je postavila ovom standardu veoma teške zahteve. Duže linije, manja osetljivost na šumove, veća brzina prenosa bili su zahtevi koji su vodili do drugih mnogo pogodnijih standarda kao što su RS-422 i RS-423. Poređenje sva tri pomenuta standarda dato je na Sl.4.12.

RS-423 dozvoljava velike brzine prenosa (do 100Kbauda), i duže linije (do 1.2km), ali je još uvek osetljiv na šumove. Kao RS-232 tako je RS-423 nebalansiran sistem. Koristi za signal samo jednu liniju (u odnosu na masu).

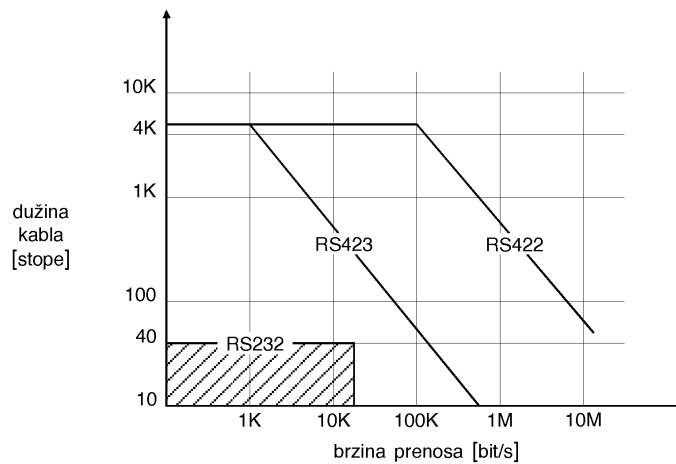
RS-422 je balansiran sistem, što znači da razlika signala između dve linije nosi informaciju. Svaki šum ili nekava interferencija zajednički su za obe linije i neće se pojaviti na diferencijalnom ulazu prijemnika. Dok je razlika između mark i space kod RS-232 morala biti 6V (+3V i -3V), kod RS-422 je to 0.4V (+0.2V za mark i -0.2V za space). Stoga je $\pm 5V$ napajanje dovoljno za generisanje tih signala. Nisu potrebni naponi od $\pm 12V$ kao kod RS-232c. (Podsetimo da je +5V napajanje već postojeći napon za napajanje TTL/CMOS kola).



Sl. 4.12: Komponente za spregu u raznim komunikacionim standardima

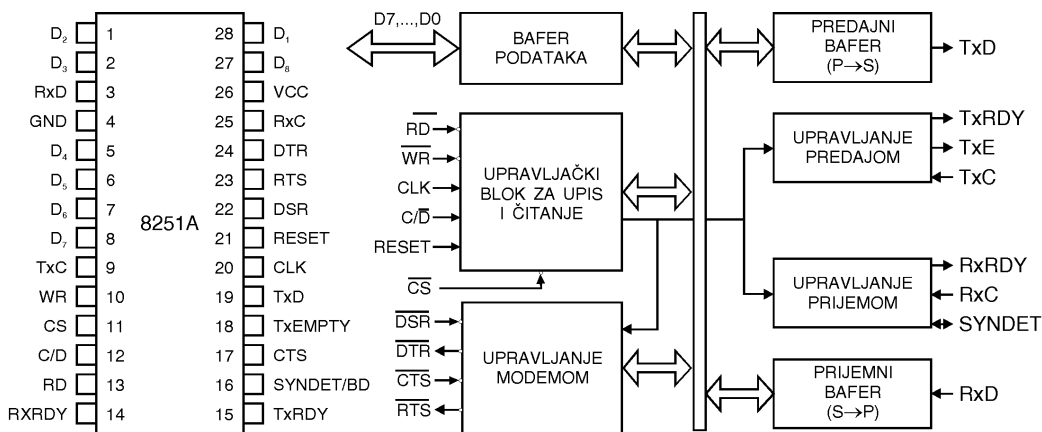
Dok je RS-232 sadržao istovremeno i električne i funkcionalne specifikacije, noviji standardi su odvojili električne specifikacije RS-422(3) i funkcionalne RS-449. RS-449 uključuje i mehaničke specifikacije konektora.

Poređenje maksimalnih brzina prenosa i dužina kablova za pomenute standarde dato je na Sl.4.13.



Sl. 4.13: Poređenje komunikacionih standarda

Tipična serijska U/I komponenta prikazana je na Sl.4.14.



Sl. 4.14: Usart

4.5 Miletov deo

4.5.1 Prenos podataka

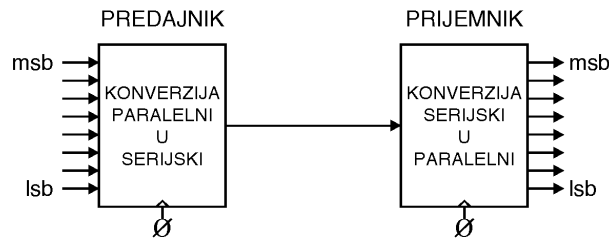
Prenos podataka predstavlja prenos kodirane informacije. Obično se pod prenosom podataka podrazumeva serijski prenos podataka. No nezavisno od toga šta se u većini slučajeva implicitno podrazumeva prenos podataka se može ostvariti kao:

- paralelni - kada se prenos većeg broja bitova podataka vrši istovremeno (tipično se ovakav prenos ostvaruje preko sistemske magistrale ili neke druge magistrale za proširenje, tj. preko većeg broja vodova);
- serijski - prenos podataka se vrši bit po bit preko jedinstvenog voda ili komunikacionog kanala (tipičan primer je komunikaciona linija).

Osnovne karakteristike oba načina prenosa su: paralelni prenos je brži od serijskog, ali je znatno skuplji, jer zahteva veći broj veza (vodova ili kanala za prenos). Serijski prenos je pouzdaniji, jer se prekid u prenosu uvek može lako ustanoviti. Kod serijskog prenosa skup pravila za razmenu podataka između dva uređaja (protokol) je bolje definisan (postoje međunarodni standardi i norme za prenos), a kod paralelnog prenosa, zbog različitog obima kod prenosa paralelnih podataka, to nije slučaj. Imajući sve ovo u vidu, paralelni prenos podataka se više koristi kod prenosa podataka na kraća rastojanja (do nekoliko metara, tj. više "interno" u okviru računarskog okruženja kao što je interfejs računar i štampač), a serijski prenos za prenos podataka na veća rastojanja (prenos podataka između dva računara koji mogu biti udaljeni i na hiljade kilometara).

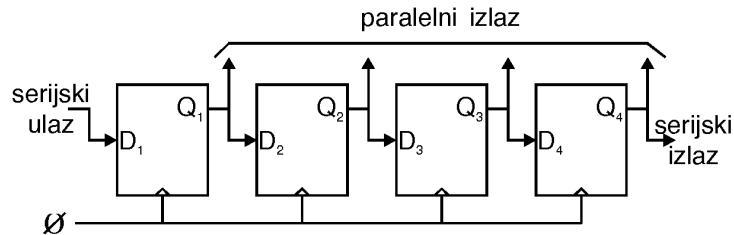
Kako se komunikacije u okviru računarskog/mikroračunarskog sistema ostvaruju preko sistemske magistrale u paralelnoj formi, evidentno je da je potrebna paralelno - serijska konverzija, kada se povezuju sistemi koji sa jedna strane obavljaju paralelni, a sa druge strane serijski prenos podataka.

Na Sl.4.15 prikazana je jedna aplikacija koja koristi obe konverzije paralelno-serijsku i serijsko-paralelnu da bi ostvarila prenos n-bitnih paralelnih podataka od predajnika do prijemnika preko serijske komunikacione veze.



Sl. 4.15: Paralelno ↔ serijska konverzija

Pomerački registri (Sl.4.16), koriste se kao sklopovi za konverziju podataka iz paralelnog u serijski oblik i obratno.



Sl. 4.16: Pomerački registar

Sinhronizacija rada predajnika i prijemnika je od izuzetne važnosti i predstavlja jedan od osnovnih problema kod rada ovakvih sistema; potrebno je na neki način izdvojiti na prijemnom kraju takt, ali takođe i odrediti kraj poruke. O ovom problemu govorićemo nešto kasnije detaljnije. Na Sl.4.1 prikazana je jedna tipična serijska U/I aplikacija. U ovom slučaju postoji komunikaciona veza za prenos podataka između terminala i mikroračunara. Podatak se konvertuje iz paralelnog u serijski oblik na magistralnom interfejsu i prenosi bit po bit duž linije. Ako se prenos podataka vrši na relativno kratka rastojanja preko posebnih linija (kao što je prikazano na Sl.4.1), tada se prenos podataka može ostvariti direktno, u digitalnoj formi.

Postoje različiti standardi za definiciju logičkih nivoa i signala koji se koriste za digitalni prenos podataka kao što su RS 232 i drugi (standarde ćemo izučavati detaljnije). Digitalni signali imaju veoma brze usponske i opadajuće ivice, ali takođe nivo signala može biti 1 ili 0 za veoma dug vremenski period. Ovo ukazuje da se za prenos koristi veoma širok frekventni spektar, počev od jednosmerne komponente (DC) pa do harmonika bitske brzine impulsa koji se prenose. Telefonske linije, kao medijum po kome se vrši prenos podataka, ne mogu prenositi DC nivoe ili vrlo visoke frekvencije. Zbog toga je, ako je potrebno da se podaci prenose preko telefonskih linija, neophodno da se vrši konverzija digitalnih signala u analogni oblik koji se može prenositi u relativno uskom opsegu. Podsistemi koji obavljaju ovu funkciju se zovu modemi. Modem predstavlja skraćeni izraz za par modulator-demodulator.

Jedan od osnovnih zadataka kod prenosa podataka sa jednog mesta na drugo, ogleda se u tome da prijemnik mora znati kako da vrši interpretaciju podataka i otkriva moguće greške u prenosu. Ovu funkciju moguće je ostvariti komunikacionim protokom. Tehnike za komuniciranje podacima o kojima ćemo govoriti u daljem tekstu odnose se na povezivanje između dva uređaja tipa tačka ka tačkom (point to point). Kompleksnije šeme su računarske mreže koje obezbeđuju da veći broj računara komunicira između sebe. Osnovni principi rada, kao i komunikacioni protoci, su kod ovih sistema znatno složeniji i o njima nećemo govoriti. Jedna osnovna šema komunikacione veze prikazana je na Sl.4.3. Terminal (računar) na jednom kraju veze komunicira sa računarom (terminalom) na suprotnom kraju. Komunikacionu vezu čine DTE (Data Terminal Equipment) i njemu pridružni modem na oba kraja.

Postoje dve osnovne konfiguracije veza koje zovemo veza tipa tačka ka tački i višetačkasta (multidrop) veza, kao što je prikazano na Sl.4.4.

Kod prve, obe krajnje stanice komuniciraju na ravnopravnoj osnovi, dok kod druge jednom uređaju je dodeljena uloga gospodara (glavne ili primarne stanice), a drugom uloga potčinjenog (sekundarna stanica). Svaka stanica ima svoju sopstvenu jedinstvenu adresu, pri čemu je primarna stanica ta koja kontroliše (nagleda) celokupni prenos podataka po ostvarenoj vezi (ovakav tip adresiranja nije neophodan kod veze tipa tačka ka tački). Fizički, komunikacionu vezu mogu činiti, kao što je prikazano na Sl.4.5, dva ili četiri voda. Kod dvožične veze postoji signalna linija i masa, dok kod četvorožične veze postoje dve linije po kojima se prenose signali i dve žice za masu.

Organizacija logičke komunikacione veze prikazana je na Sl.4.6. Kod simpleks veze, linija je namenjena za predaju ili prijem ali ne i za jedno i za drugo. Kod poludupleks veze, prenos se može realizovati u oba smera, ali u jednom trenutku veza se može ostvariti samo u jednom smeru. Kod potpune dupleks veze, predaja

i prijem se mogu ostvariti u oba smera istovremeno.

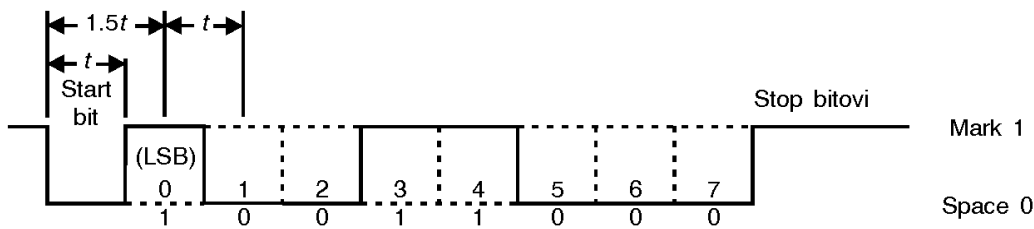
Osnovna mera koja ukazuje na brzinu prenosa podataka je broj prenetih bitova u sekundi (bps- bits per second). Slilčna mera je Baudova brzina. Baudova brzina predstavlja merilo o broju signalizirajućih jedinica u sekundi. Za slučaj kada se koriste jednostavne modulacione tehnike merila bps i baud su jednaka jer za svaki bit na liniji postoji samo jedno moguće stanje promene. Ali kada se koriste kompleksne tehnike, kao što je fazna modulacija, i više od jednog bita može biti kodirano sa ciljem da ukaže na promenu stanja. Na ovaj način, svaka signalizatorska jedinica (promena stanja) se može koristiti za prenos većeg broja bitova, pa je u tom slučaju bitska brzina veća od baudove. Ovakav aspekt posmatranja interesantan je sa stanovišta projektovanja veoma brzih modema, ali sa tačke gledišta korisnika najvažnija specifikacija je bps. Nezavisno od toga moramo biti svesni da se ova dva termina često koriste ali i da njihovo značenje nije identično u svim situacijama.

4.5.2 Asinhroni prenos podataka

Na Sl.4.17 prikazan je talasni oblik koji važi za asinhroni prenos jednog znaka. Svaki bit se predaje u toku jednog bitskog intervala. Kada se po liniji ne prenose podaci za signal kažemo da je u stanju "marking", što odgovara logičkoj jedinici. Na početku svakog znaka, signal se postavlja na stanje logičke 0 u trajanju od jednog bitskog intervala. Ovaj bit se zove start bit, i on označava vremensku referencu prijemnika. Nakon start bita, u toku svakog narednog bitskog intervala, generiše se po jedan bit podatka, a obično prenos počinje sa LS bitom. Broj bitova podataka može biti 5-8 o čemu postoji dogovor između predajne i prijemne strane. Opciono, nakon zadnjeg bita podatka, može slediti bit parnosti. Na kraju sledi predaja jednog ili većeg broja stop bitova. Stop bit obavlja sledeće dve funkcije:

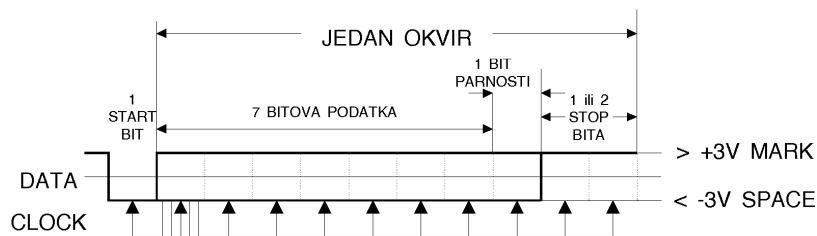
- obezbeđuje minimalno kašnjenje znakova (ovo je bilo posebno važno obezbediti kod starih elektromehaničkih predajnika i prijemnika),
- stop bit u kombinaciji sa start bitom garantuje da će se javiti najmanje jedan prelaz od stanja "mark" na stanje "space" na početku svakog znaka.

Za predajnik je generisanje serijskog niza podataka jednostavan zadatak. On prosto generiše svaki bit, uključujući start i stop bitove. Prijemnik ima u suštini teži zadatak. Kod asinhronog prenosa predajnik i prijemnik obično ne rade sa istim taktom. Zbog toga prijemnik mora tačno da odredi lokaciju granice svakog bita. Obično takt prijemnika je 16, 32 ili 64 puta viši od bitske brzine. I pored toga što je ovaj takt asinhron u odnosu na predajni takt, frekvencija rada prijemnika može se razlikovati samo za nekoliko procenata u odnosu na frekvenciju rada (takta) predajnika.



Sl. 4.17: Talasni oblik asinhronog serijskog prenosa

Da bi odredio prvu bitsku ćeliju prijemnik čeka na prelaz mark-space, koji se javlja na početku svakog start bita. Kod najvećeg broja serijskih prijemnika postoji detekcija pogrešnog start bita, a verifikacija da li je linija u "space" stanju, vrši se na sredini start bita. Na ovaj način izbegavaju se uticaji kratkotrajnih smetnji koje mogu dovesti do pogrešnog okidanja prijemnika. Prijemnik (ako je start bit bio ispravan) na dalje uzorkuje liniju za podatke radi prijema prvog bita podatka $1,5 T$ posle važeće detektovanog stanja mark-space, tj. odlučuje o važnosti bita podatka na srediti bitskog intervala T . Na Sl.4.18 prikazani su trenuci uzorkovanja bitova u poruci na prijemnom kraju.



Sl. 4.18: Trenuci uzorkovanja bitova

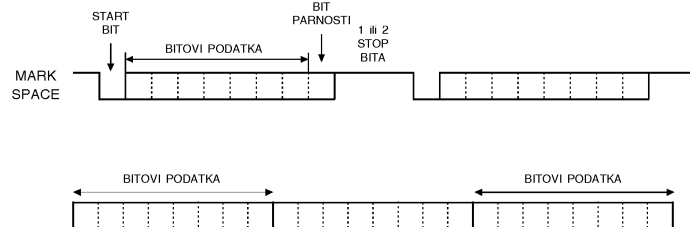
Kako je prenos svakog podatka (znaka) nezavisan od prethodnog, postoji proizvoljan iznos pasivnog vremena između dva znaka, u kome se linija nalazi u stanju "mark". Sincronizacija prijemnika se izvodi na osnovu ivice koja označava početak "start" bita. Sa te tačke gledišta, lokacija bitske ćelije zavisi od takta prijemnika koji treba da je približan taktu predajnika. Imajući u vidu da se podaci mogu u okviru bitskog intervala uzorkovati bilo gde, obično se dozvoljava neka greška od 3 do 5% u radu taktних frekvencija predajnika i prijemnika.

4.5.3 Sinhroni prenos podataka

Kod asinhronog prenosa podataka ne postoji dobra vremenska iskorišćenost sa stanovišta prenosa informacije. Naime, najmanje dva od svakih deset bitova (start i stop) ne nosi korisnu informaciju. Zbog toga se gubi 20% od ukupnog propusnog opsega komunikacione veze. Teoretski, efikasnost se može povećati prenošenjem većeg broja bitova između svakog para start i stop bitova. Ali, kako se ukupna sinhronizacija u radu zasniva na prvom prelasku sa 1 na 0, bilo koja greška u taktnoj frekvenciji akumulira se do pojave sledeće start-stop sekvence. Taktne frekvencije predajnika i prijemnika moraju zbog toga biti veoma dobro uparene.

Drugi problem kod asinhronog prenosa se javlja zbog toga što prijemnik obično radi sa taktnom frekvedncijom koja je 16 puta veća od one koja odgovara bitskoj brzini. Ovi problemi se mogu rešiti korišćenjem sinhronne komunikacije kod koje se zajedno sa informacijom predaje i taktna pobuda. Taktna frekvencija se može prenositi kao poseban signal, ili ako se koristi princip kodiranog samotaktovanja kojim se omogućava izdvajanje takta od primljenih podataka. Nezavisno od toga koja se tehnika koristi prijemniku se dovodi taktna frekvencija koja je sinhrona sa predajnom taktnom frekvencijom. Na ovaj način se eliminiše potreba za uvođenjem start i stop bitova, kao i to da prijemnik radi sa taktnom frekvencijom koja je multipl u odnosu na bitsku brzinu. Na ovaj način postiže se veća brzina kod prenosa podataka.

Na Sl.4.19 prikazana je razlika između asinhronih i sinhronih signala. Kod asinhronih sistema postoji najmanje uvek po jedan start i stop bit između svakog para znakova. Kada se ne prenosi podatak, signal ostaje u "mark" stanju. Kod sinhronog sistema ne postoji pasivno vreme između znakova. Kada se ne prenosi podatak, prenosi se podatak o sinhronizaciji. Ovaj znak ne nosi informaciju, ali obezbeđuje da se ostvari sinhronizacija prijemnika. Zbog veće brzine prenosa, sinhroni prenos podataka se obično koristi za komuniciranje između računara. Nekoliko protokola je definisano za korišćenje kod sinhronih komunikacionih sistema. O ovoj problematici nećemo govoriti.

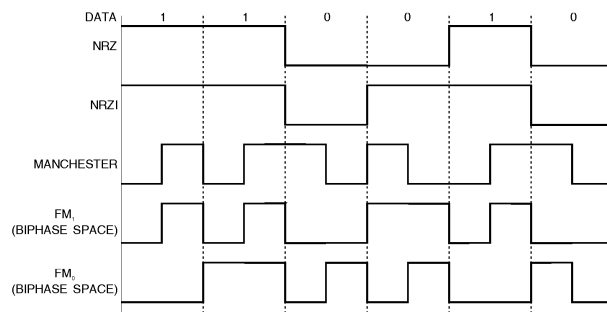


Sl. 4.19: Poređenje talasnih oblika asinhronog i sinhronog serijskog prenosa

4.5.4 Tehnike digitalnog kodiranja

Bit serijsko kodiranje, kod koga signal zadržava stanje kod svakog bita u toku bitskog intervala, zove se NRZ (not-return-to-zero), pošto se signal ne vraća na nulu posle svakog bita. Ova tehnika kodiranja se često koristi kod asinhronih komunikacija, ali ima nedostatak što nije samotaktovana, tj. iz NRZ signala nije moguće izdvojiti taktnu frekvenciju. Pored toga NRZ signal može ostati u istom stanju (0 ili 1) nedefinisan period vremena, tako da je potrebno obezbediti u prenosu i DC spregu.

Da bi metod kodiranja bio samotaktovan, mora se garantovati prelaz signala iz jednog stanja u drugo, nezavisno od toga kakav se oblik podataka prenosi. Da bi se ovaj cilj ostvario potrebno je da se koriste posebna kola sinhronizaciju koja se zovu PLL (Phase Locked Loop). Alternativni metod kodiranja je NRZI. Na Sl.4.20 prikazan je način kodiranja jednog oblika podatka različitim kodovima.



Sl. 4.20: Tenike kodiranja

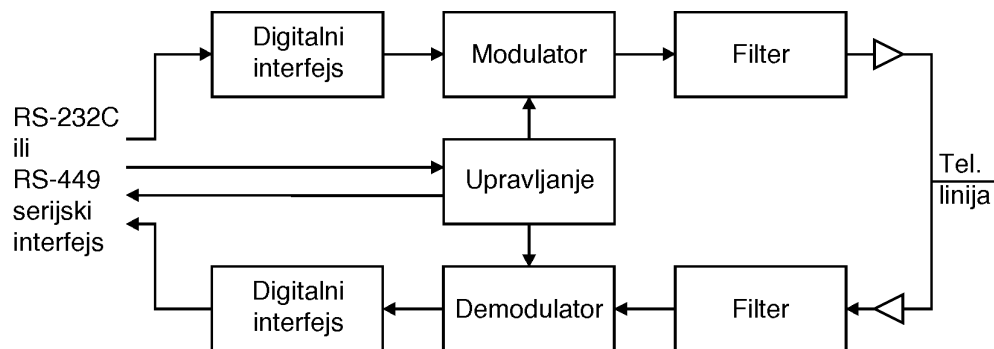
NRZI kodiranje koristi prelaz na početku ćelije sa ciljem da označi 0 a ne koristi prelaz da bi označio 1. Zbog toga NRZI nije u potpunosti samotaktovan kod, jer kontinualan niz jedinica ne kreira prelaze.

Mančester kodiranje je primer tehnike samotaktovanog kodiranja. Postoji prelaz u centru svake bitske ćelije; prelaz sa visoko-nisko ukazuje na 1, a sa nisko-visoko na 0. Prelazi se izvode u okviru granice bitske ćelije, tako da u okviru ćelije uvek postoji po jedan prelaz, a ponekad i dva. Na žalost kodiranje i dekodiranje Mančester signala je dosta teže u odnosu na NRZ signale. Postoji veliki broj varijacija tehnike kodiranja. Bifazno kodiranje koristi prelaz na svakoj granici bitske ćelije. Prisustvo ili odsustvo prelaza u centru svake bitske ćelije određuje stanje bita. Prelaz u centru ćelije ukazuje na 1, a kada ne postoji prelaz u centru ukazuje se na 0. Može se koristiti i suprotan prilaz, kada prelaz u centru bitske ćelije ukazuje na 0.

Modulacione tehnike i modemi

Sa ciljem da se prenese informacija između predajnika i prijemnika, osnovni logički signali moraju se prvo konvertovati u oblik koji je pogodan za predaju po komunikacionom kanalu. Postoji nekoliko tehnika da se ostvari ova funkcija. Kod najstarijeg pristupa - elektromehanički teleprinter - kodiranje informacije se vrši pomoću povorke unipolarnih DC impulsa (mark i space) kao što je prikazano na Sl.4.7.

U današnje vreme za prenos digitalnih podataka na duža rastojanja ili preko analognog medijuma, kao što su telefonske linije, koriste se modemi. Opšti blok dijagram modema prikazan je na Sl.4.21.



Sl. 4.21: Blok dijagram modema

ovde nisu dobre reference na slike

Za prenos informacije po liniji se koriste različite tehnike. Na Sl.4.8 prikazana je tehnika RTTY (Radio Teletype) kod koje amplituda nosećeg signala varira da bi se ukazalo kada je signal na 1 ili 0.

Druga često korišćena tehnika modulacije je FSK (Frequency Shift Key). Kod ove tehnike, sl. 15, jednom frekvencijom se predstavlja 0 a drugom 1. Na primer, Kansans City Standard koji se koristi kod zapisa na kaseti kodira 0 sa 1200 Hz, a 1 sa 2400 Hz. Fazno kodiranje, često nazvano PSK (Phase Shift Key) koristi samo jednu frekvenciju, ali promena faze ukazuje na podatak (sl. 15). Fazno kodiranje zahteva manji analogni propusni opseg za datu bitsku brzinu, ali je kompleksnije za implementaciju. Na sl. 15, 0 ima istu fazu kao i nosilac, a 1 se kodira kao promena faze od 180°.

Ograničeni opseg telefonske linije (300 Hz do 3.4 kHz), ograničava brzinu sa kojom se može vršiti prenos podataka. Kod poludupleks prenosa u jednom trenutku jedan modem može koristiti ceo raspoloživi opseg, a kod potpunog dupleksa ukup-

ni propusni opseg mora biti deljiv. Jedan od najstarijih standarda za modeme 0koji se još i dan danas koristi je Bell 103. Ovaj standard koristi FSK modulaciju za predaju do 300 bps u potpunom dupleksu. On koristi sledeće frekvencije.

Modem koji šalje: 0=1070 Hz Modem koji odgovara: 0=2025 Hz 1=1270 Hz
1=2225 Hz

posle

ubaci

SLIKU

Sl. 4.22: Dati naziv za sliku

Drugi poznatiji standard je Bell 212A kojim se ostvaruje brzina prenosa od 1200 bps u režimu rada potpuni dupleks. Bell 212A koristi dvobitnu faznu modulaciju. Nosilac predajnog modema je 1200 Hz, a modema koji odgovara je 2400 Hz. Termin "dvobitni" ukazuje na činjenicu da se pomoću dva bita vrši kodiranje svakog faznog pomeraja. Na Sl.4.22 prikazane su četiri fazne promene za modem tipa 212A kada je nosilac 2400 Hz. Baudova brzina fazno kodiranog signala odgovara brzini faznih promena. Kako se sa dva bita kodira jedna fazna promena, niz podataka od 1200 bps generiše analogni signal od 600 bauda. Modeme možemo podeliti u tri grupe:

a) modemi za prenos podataka na kraćim rastojanjima (short-haul modemi). Kao što i samo ime ukazuje koriste se za prenos podataka u onim slučajevima kada su predajnik i prijemnik blizu jedan drugom i ne postoji potreba za korišćenjem javne telefonske mreže.

b) "Voice-grade" modemi - koriste javnu telefonsku mrežu pa su zbog toga ograničeni na opseg od 300 Hz do 3,4 kHz. Maksimalna brzina prenosa kod ovih tipova modema je 9600 bps.

c) "Wideband" (širokopojasni) modemi za prenos koriste namenske ili radio kanale i mogu raditi sa brzinama od 19,2 do 230,4 kbps.

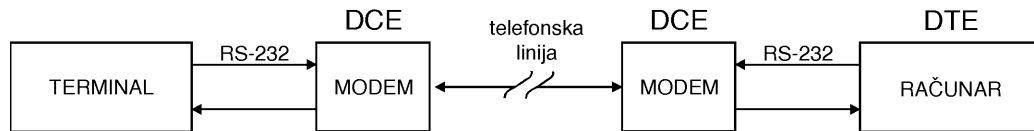
Savremeni modemi su "inteligentni" i zasnivaju svoj rad na mikroprocesorskom upravljanju. Pored mogućnosti da vrše prijem i predaju podataka, takvi modemi imaju mogućnost da se odazivaju na komande host računara, vrše automatsko povezivanje i prekidanje veze, i generišu pozivnu informaciju po telefonskoj liniji.

4.5.5 Standardi za prenos podataka

Postoji veći broj standarda koji se odnosi na prenos podataka. Razmatraćemo samo standarde koji se odnose na fizički nivo, a koji specificiraju naponske nivoe i definiciju signala, da bi se mogli preneti bitovi sa jednog mesta na drugo. U daljem tekstu opisaćemo standarde RS-232, RS-422, RS-423, RS-449 i RS-485. Ovi standardi su definisani od strane EIA (Electronic Industries Association). Postoje i standardi definisani i od strane CCITT (Comite Consultatif International Telephonique et Telegraphique). CCITT-ovi standardi počinju sa slovom "V", na primer V.24 je ekvivalentan sa RS-232.

RS-232c

RS-232c je najčešće korišćeni standard za rad na kraćim rastojanjima i srednjim brzinama. Slovo C označava da je to treća verzija početno predloženog standarda, a RS se odnosi na "Recommended Standard". Kao što je prikazan o na Sl.4.23 prvobitno RS-232c je bio namenjen za prenos podataka između uređaja tipa DTE (Data Terminal Equipment kao što je računar) i uređaj tipa DCE (Data Communication Equipment kao što je modem).



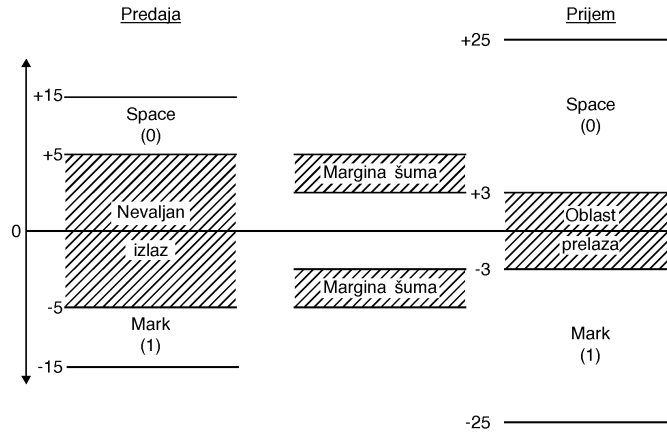
Sl. 4.23: Standardna RS-232 konfiguracija: veza terminala i računara preko modema

RS-232c je kako električki tako i funkcionalni standard; on specificira kako električne nivoe signala pomoću kojih se predstavlja 0 i 1, tako i funkciju svakog signala u interfejsu. U Tab. 1 prikazane su osnovne električne karakteristike standarda RS-232c, RS-423A, RS-422A i RS-485.

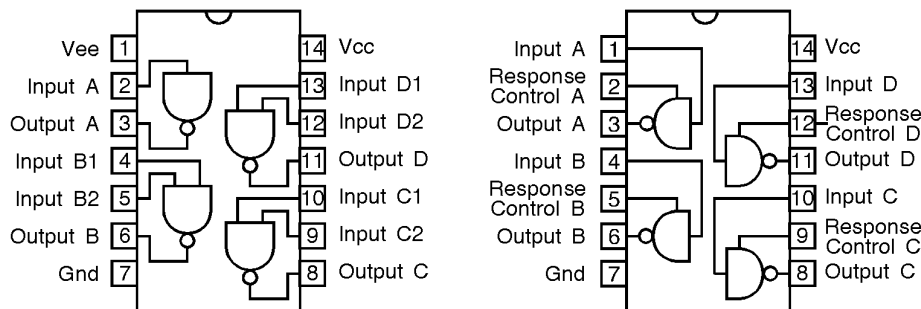
Tab. 1

Signali su nebalansirani (takođe nazvani nesimetrični ili single-ended) nasuprot balansiranim (nazvani simetričnim ili diferencijalnim), što znači da je za prenos svakog signala potrebna samo po jedna veza, a zajednička za sve je masa. Električni nivoi koji se koriste kod RS-232c, a odnose se na predajnik i prijemnik, prikazani su na Sl.4.24.

Različiti drajveri i prijemnici kao integrisana kola se koriste za konverziju TTL nivoa u RS-232, i obrnuto. Najčešće korišćeni par je 1488 četverostruki drajver i 1489 četverostruki prijemnik. Na Sl.4.25 prikazan je izgled integrisanih kola 1488 i 1489 (misli se na raspored i funkciju pinova).



Sl. 4.24: Električni nivoi u RS-232c

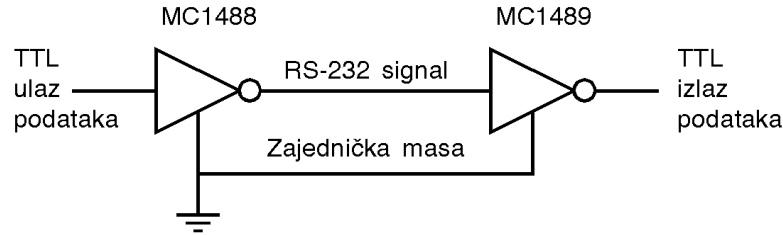


Sl. 4.25: Komponente za spregu u RS-232c

Direktna veza između predajnika i prijemnika RS-232c standarda, koristeći kola MC1488 i MC1489, ostvaruje se na način prikazan na Sl.4.26.

MC1488 translira TTL nivoe u RS-232c nivoe, a MC1489 ih ponovo konvertuje u TTL. Veza za masu je zajednička za veći broj signala.

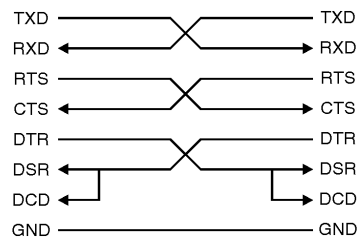
Pored specifikacije električnih aspekata RS-232 standardom se specificiraju i funkcije i brojevi pinova grupe signala koji čine kompletni interfejs. U Tab. 2 prikazani su ovi signali. Numerisanje signala odgovara 25-pinskom konektoru tipa D. Evidentno je da RS-232c podržava komunikacije tipa potpuni dupleks. Linije 2 i 3 se koriste za predaju (TxD) i prijem (RxD). Signali koji se u komunikacijama često koriste su DSR, DTR, RTS i CTS. Za ove signale kažemo da su tipa "handshake". RTS (Request To Send) šalje se od strane DTE-e (računar ili terminal) ka DCE-u (modem) sa ciljem da se DCE pripremi za prenos. DSR (Data Set Ready) se koristi da ukaže na status lokalnog DCE-a. Kada DTE želi da predaje, on prvo aktivira RTS (Request To Send), a zatim čeka na potvrdu testiranjem stanja na liniji CTS



Sl. 4.26: RS-232c data link

(Clear To Send). Ovi signali se koriste kod poludupleks modema za upravljanje smerom predaje. DTE (računar ili terminal) aktivira signal RTS kada želi da predaje, a shodno izdatom zahtevu DCE (modem) obrće smer komunikacionog kanala. Kada je modem spreman za predaju, kao pozitivnu potvrdu na izdati zahtev, aktivira signal CTS pa DTE tada može da počne sa predajom. Kod potpunog dupleksa linije RTS i CTS se često međusobno povezuju u kablu na strani DCE-a, tako da se CTS automatski potvrđuje kada je RTS aktivirano.

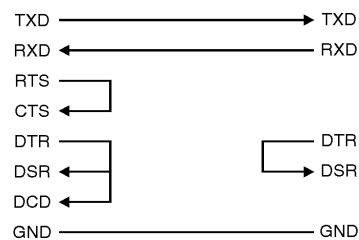
Interakcija između DSR, DTR, RTS i CTS prikazana je na Sl.4.10. Standard RS-232c ne garantuje da se bilo koja dva uređaja koja koriste ovaj standard mogu direktno povezati. Kao prvo, za uspešan rad jedan od uređaja mora se konfigurisati kao DTE, a drugi kao DCE. Na primer pin TxD je izlaz iz DTE-a, a ulaz u DCE. Ako se izvrši povezivanje dva uređaja istog tipa DTE (ili DCE) oba će predavati na istoj liniji, tako da interfejs neće raditi (ovo nije slučaj kada se obavlja povezivanje uređaja tipa DTE i DCE, na primer računar i modem). Rešenje za povezivanje dva uređaja, pri čemu su oba konfigurisana da budu istog tipa, može se naći ako se izvrši ukrštanje odgovarajućih parova signala u kablu za povezivanje. Na Sl.4.27 prikazan je način povezivanja često nazvan "null modem", kod koga oba uređaja smatraju da su povezani sa modemom.



Sl. 4.27: "Null modem"

Drugi problem koji se javlja kod korišćenja RS-232c interfejsa je odsustvo podrške rada "handshake" signalima (RTS, CTS, DTR i DSR) kao i signala DCD (DCD - Data Carrier Detect je izlazni signal iz modema koji ukazuje da je modem

primio od strane drugog modema tonski nosilac) U ovim situacijama mogu nastati problemi, ako računar čeka na potvrdu signala na "handshake" liniji, pre nego što počne sa slanjem. Problem se može rešiti povezivanjem signala u kablju kao što je prikazano na Sl.4.28 na DTE i DCE strani. Na ovaj način oba uređaja primaju potrebne "handshake" signale i pored toga što ih drugi uređaj ne generiše. Na Sl.4.11 prikazane su neke tipične aplikacije RS-232c. Prva veza računar-modem je standardna, a ostale dve računar-terminal i računar-štampanik nisu. Najveći broj interfejs problema može se rešiti izradom specijalnih kablova. Postoje takođe i specijalne kutije koje omogućavaju da se koriste kratkospajaci kojima se ostvaruje proizvoljno povezivanje. Postoje takođe i "pametni" kablovi, koji konfigurišu svoje ulaze i izlaze u saglasnosti sa signalima koji se primaju na konektoru. Drugo korisno sredstvo za rešavanje problema kod RS-232c je "gender changer" koji konvertuje muški konektor u ženski i obrnuto.



Sl. 4.28: Dati naziv za sliku

RS-422

Kod RS-422 koriste se balansirani ili diferencijalni drajveri ili prijemnici za čiji je korektan rad potrebno po dve žice po signalu. Na Sl.4.29 prikazan je par balansiranog predajnika/prijemnika. Ovakav pristup ima nekoliko prednosti. Šum (smetnje) indukovano u kablju od strane elektromagnetnih zračenja ima podjednak uticaj na oba voda, tj. šum nema uticaj na logičko stanje signala. Takođe i bilo kakav pad napona duž kablja (zbog podužne otpornosti, kapacitivnosti) ima podjednak uticaj na signale koji se prenose po oba voda. Drugim rečima, kod RS-422 informacija se prenosi signalom razlike između obe linije pa je zbog toga i imunost na smetnje veća.

Treba takođe istaći da postoji i granica; prijemnik može tolerisati samo određeni nivo napona u odnosu na masu na bilo kom od njegovih ulaza. Apsolutni nivo napona smetnji i korisnog signala na ulazu u prijemnik ne sme da pređe vrednost napona napajanja. Ključne električne karakteristike interfejsa RS-422 date su u Tab. 1. Drajver mora da generiše minimalni diferencijalni izlazni napon od 2 V

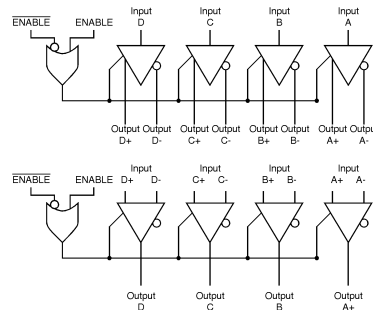
posle

ubaci

SLIKU

Sl. 4.29: Balansirani predajnik i prijemnik

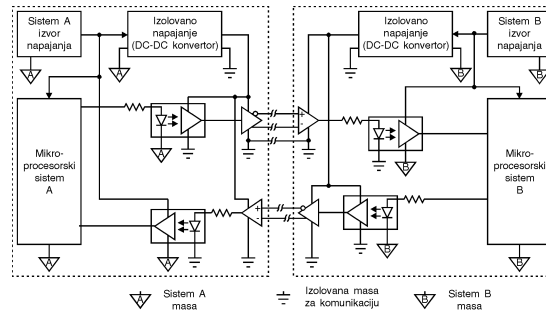
pod uslovom da postoji maksimalno opterećenje, a osetljivost prijemnika mora biti veća od 200 mV. Na ovaj način do 1,8 kV diferencijalnog šuma (uključujući i bilo kakvu razliku zbog pada napona na oba voda) je moguće tolerisati. Na Sl.4.30 prikazane su logičke šeme tipičnih RS-422 drajvera. Drajveri imaju zajednički ulaz za dozvolu/zabranu rada većeg broja drajvera. Svaki izlazni drajver ima dva izlaza, a njegovi ulazi su TTL kompatibilni. Osetljivost ulaznog drajvera je 200 mV, ako je opseg napona na zajedničkim krajevima +7 V, a njegov izlaz je takođe TTL kompatibilan. Karakteristike koje prikazuju uporedni odnos između maksimalnih brzina predaje, u odnosu na dužinu kabla za RS-232c, RS-422 i RS-423, prikazane su na Sl.4.13. Napomenimo da 1fett=33cm (3feet 1m).

**Sl. 4.30:** RS-422 drajveri

Izolacija mase

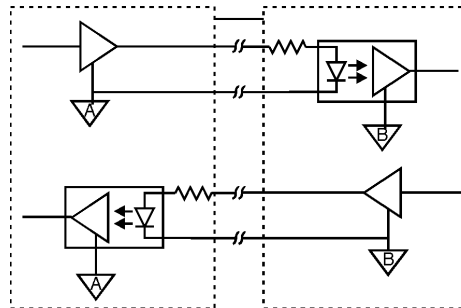
Često između potencijala masa uređaja koje treba povezati postoji potencijalna razlika koja premašuje dozvoljeni opseg napona na zajedničkim krajevima za prijemnike tipa RS-422. Ovaj problem se može rešiti izolacijom mase preko optoizolatora, kao što je prikazano na Sl.4.31. U konkretnom slučaju optoizolatori

su ugrađeni u pojačavačima. Da bi sistem korektno funkcionisao potrebno je da postoji i izolacija napona napajanja, tj. da blok za napajanje bude tipa DC-DC.



Sl. 4.31: Izolacija mase

Jednostavniji sistem kod koga se vrši izolacija samo na prijemnom kraju prikazan je na Sl.4.32. U ovom slučaju nije potrebno uvoditi i izolovano napajanje kao što je bio slučaj na Sl.4.31. Ovo rešenje je pogodnije za aplikaciju interfejsa RS-232c i RS-423, a ne i za RS-422 zbog relativno malih pobudnih signala koje koristi interfejs RS-422. Kod rešenja sa Sl.4.32 za pobudu prijemne diode potrebna je relativno velika struja, pa to ograničava postavljanje većeg broja prijemnika na jednoj liniji kao kod RS-422.

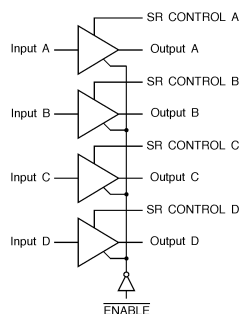


Sl. 4.32: Dati naziv za sliku

RS-423

Evidentno je da RS-422 ima veći broj prednosti u odnosu na RS-232c, ali korišćenje diferencijalnog prenosa zahteva uvođenje dva puta većeg broja linija (vez) u odnosu na nebalansirani prenos. RS-423 omogućava prenos pri većim bitskim brzinama (do 100kbauda) i na duža rastojanja (do 1,2km), ali je podložan smetnjama. Kao i RS-232c i RS-432 je nebalansirani sistem, koristi jedan signalni put (u odnosu

na masu). U Tab. 1 prikazane su električne karakteristike interfejsa RS-423. Najznačajnije promene su smanjenje amplitude izlaznog napona (na liniji) i povećanje osetljivosti. Minimalna promena izlaznog napona na liniji je $\approx 3,6\text{V}$ (kod RS-232c je $\approx 5\text{V}$), a maksimalni dozvođeni izlazni napon je $\approx 6\text{V}$ (kod RS-232c je $\approx 15\text{V}$). Drajver treba da je u stanju da pobudi veći broj prijemnika (minimalna vrednost opterećenja treba da je $450\ \Omega$). Osetljivost prijemnika je 200mV (kod RS-232c je $\approx 3\text{V}$). Na Sl.4.33 prikazan je logički dijagram drajvera za RS-423. Ovaj čip radi sa napajanjem od $\approx 5\text{V}$ nasuprot drajveru za RS-232c koji radi sa $+9\text{V}$ ili više.



Sl. 4.33: Drajver za RS-423

Na sl.4.34 prikazan je način povezivanja predajnika i prijemnika kod interfejsa RS-232c, RS-422 i RS-423.

posle

ubaci

SLIKU

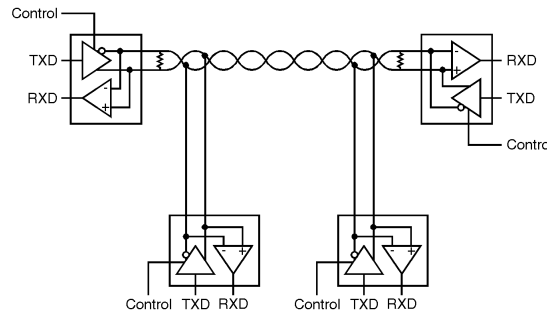
Sl. 4.34: Povezivanje predajnika i prijemnika u standardima RS-232, RS-422 i RS-423

RS-485

RS-485 je poboljšana verzija od RS-422 a koristi se kod sistema kod kojih postoji više od jednog predajnika. Povećanjem sposobnosti izlaznog drajvera i ulazne impedanse prijemnika, moguće je zajednički povezati do 32 drajvera i 32 prijem-

nika. Jedan čip interfejsa RS-485 čini predajnik i prijemnik koji se zove primopredajnik (transceiver). Primopredajnik obezbeđuje jedan par pinova za RS-485 povezivanje i izdvojeni TTL ulaz i izlaz za predajnik i prijemnik. Rad predajnika se može dozvoliti/zabraniti stanjem signala na liniji "Control".

Na Sl.4.35 prikazan je poludupleks RS-485 sistem koji koristi ovaj tip primopredajnika. Završni otpornici su potrebni na oba kraja.



Sl. 4.35: Primopredajna komponenta za RS-485 i njeno povezivanje

Ako se za prenos podataka koristi širmovani upredeni (twisted) kabl, širm (oklop) se tada koristi kao zajednička masa za sve primopredajnike. Kada se želi izolacija masa između sistema koriste se optički izolatori koji se instaliraju pre svakog primopredajnika.

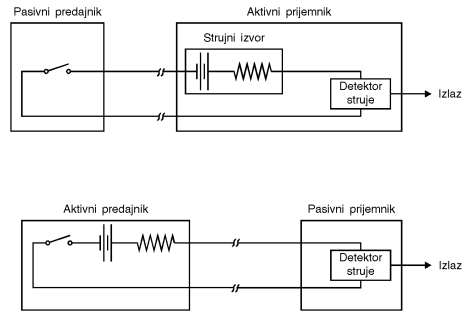
Strujna petlja

Svi prethodno opisani interfejsi su bili naponskog tipa. Drugi tip interfejsa je strujna petlja, kod koje se koristi protok struje, a ne specifični naponski nivo radi ukazivanja na stanje signala. Strujna petlja je početno korišćena u telegrafiji. Telegrafski interfejs koristi petlju od 60mA. Najveći broj računara i periferija koristi interfejs tipa strujna petlja od 20mA.

Princip rada interfejsa tipa strujna petlja prikazan je na Sl.4.36

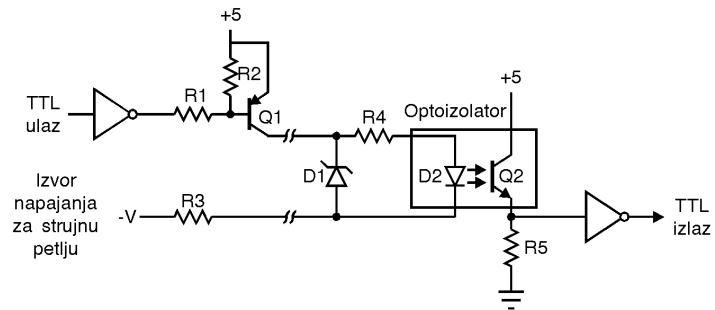
Kod ovog interfejsa strujni izvor može biti u predajniku ili u prijemniku. Kraj u kome se nalazi strujni izvor zove se aktivni a drugi kraj se zove pasivni. Ne postoji standard kada predajnik, a kada prijemnik, treba da bude aktivan, ali da bi sistem uspešno radio jedan deo mora biti aktivan a drugi pasivan.

Na Sl.4.8 prikazan je način korišćenja strujne petlje kada se želi ostvariti prenos tipa puni dupleks. Praktična implementacija tipične strujne petlje prikazana je na Sl.4.37. Kod ove petlje koristi se aktivni predajnik, a pasivni prijemnik. TTL ulaz uključuje (aktivira) Q1 i dozvoljava protok struje kroz petlju koristi strujnu petlju. Zener dioda D1, ograničava pad napona na LED elementu i otporniku R4, a R4



Sl. 4.36: Princip rada interfejsa "strujna petlja"

određuje struju LED diode. Kada struja kroz petlju teče LED elemenat je aktivan pa optoizolatorski fototranzistor provodi. Optoizolatorom se ostvaruje izolacija masa između predajnika i prijemnika, što je posebno važno ako su mase sistema predajnik i prijemnik na različitim potencijalima. Optički izolator se može također koristiti na predajnom delu ako se želi ostvariti potpuna galvanska izolacija.



Sl. 4.37: Praktična implementacija tipične strujne petlje

Glava 5

Paralelni ulaz/izlaz

Paralelne U/I komponente su projektovane za direktno priključenje na magistralu računarskog sistema, i obezbeđuju ulazne i izlazne portove za spregu cpu sa spoljašnjim svetom. Portovi se sastoje najčešće od 8 ili 16 linija. Komponente u sebi sadrže programabilne registre, koji se koriste za upravljanje radom komponente, a takođe i za pamćenje podataka između procesora i spoljnog sveta. Ti registri se selektuju preko adresne magistrale i omogućavaju izbor različitih režima rada.

Tipični osmootni predstavnici paralelnih interfejsa su MC 6821, Rockwell R6522, Intel i8255 itd. Motorolini i Rockwellovi procesori koriste memorijski preslikan U/I, a Intel i Zilog odvojeni U/I.

Mi ćemo detaljnije obraditi i8255.

Programabilni periferni interfejs i8255

5.1 Tastatura

Najčešće korišćeni tipovi ulaznih uređaja su tastature. Tastaturu čini veći broj označenih dirki koje su uređene na neki pogodan način, prihvatljiv korisniku. Kada se jedna dirka pritisne tastatura generiše jedinstven binarni kod, na osnovu koga CPU identifikuje koja je dirka je pritisnuta. U praksi se tastatura kombinuje sa nekom vizuelnom izlaznom jedinicom, displejem. To mogu biti LED ili LCD displeji, a kod mikroracunara opšte namene su najčešće CRT displeji. Tastatura i CRT displej čine jedinicu koju zovemo terminal. Terminal obezbeđuje dobru interakciju korisnik/ računar. Korisnik preko tastature unosi podatke koji se nakon toga predaju računaru, a on ih zatim prikazuje na monitoru.

Koje se šeme kodiranja koriste kod tastatura? Na koji način su organizovane tastature? Od kojih se osnovnih građivnih blokova sastoji logika tastature? Koji se problemi javljaju kod realizacije tastature i kako se oni otklanjaju? Na koji

način komuniciraju Cpu i tastatura? Da li postoje posebni kontroleri tastature? Ovu su osnovne teme koje se razmatraju u ovom poglavlju.

5.1.1 Tastature kod kojih dirke imaju fiksne i promenljive funkcije

Osnovni problem koji se javlja u fazi projektovanja i realizacije tastature sastoji se u tome kakvu funkciju treba dodeliti dirkama na tastaturi: fiksnu ili promenljivu. Tastature najjednostavnijih ručnih kalkulatora (Sl.5.1), telefonskih aparata, elektronskih instrumenata i dr. realizuju se pomoću dirki koji su namenjeni samo za jednu funkciju. Tastature kod kojih dirke imaju fiksnu funkciju imaju nekoliko prednosti u odnosu na one kod kojih dirke imaju promenljivu funkciju, a to su:

posle

ubaci

SLIKU

Sl. 5.1: Tastaure sa dirkama namenjenim samo za jednu funkciju

- Jednostavan rad - za ostvarenje jedne funkcije pritiska se samo jedna dirka i ta dirka uvek obavlja istu funkciju.
- Sve ponuđene (dostupne) funkcije se mogu odrediti analizom tastature.
- Za rad tastature potrebna je relativno mala programska podrška.
- Dirke su uredjeni u logičke grupe.

Nedostaci tastatura sa fiksnim funkcijama dirki su:

- Ako je broj funkcija veliki biće neophodno ugraditi veliki broj dirki.
- Ako ima mnogo dirki potrebno je često vizuelno pretraživanje i pomeranje ruke i glave prema oblasti gde se nalazi dirka.
- Mala promena iziskuje hardversku modifikaciju (proširenje tastature za nekoliko dodatnih funkcija zahteva ugradnju novih dirki).

- Ponekad je teško logički grupisati dirke da bi se zadovoljili zahtevi koji važe za sve operativne procedure.

Izbor tastature sa fiksnom funkcijom dirke je dobro rešenje na onim mestima:

- gde se određeni skup funkcija često koristi,
- kada funkcije treba da se izvršavaju brzo,
- kada je korektni inicijalni izbor funkcija kritičan da bi se ostvarila operativnost sistema.

Tastature kod kojih se ugrađuju dirke, koje imaju promenljive funkcije, mogu se realizovati na jedan od sledeća dva načina:

- dirke menjaju svoju funkciju, omogućavaju korisniku da menja funkciju dirki ali je pri tom broj alternativa mali.
- "soft" dirke - funkcije dirki se definišu softverski, i mogu se dinamički menjati. Informacija o funkciji dirki obično se prikazuje na CRT displeju.

Na Sl.5.4 prikazana je tastatura koja koristi dva načina rada za promenu funkcije odgovarajuće dirke.

posle
ubaci
SLIKU

Sl. 5.2: Tastatura sa dirkama sa dve funkcije

Na Sl.5.4 prikazan je primer sistema koji koristi "soft" tastature.

U Tab. 1 prikazane su prednosti i nedostaci tastatura koje koriste dirke sa fiksnim i promenljivim funkcijama.

Tab. 1

posle ubaci SLIKU

Sl. 5.3: Sistem sa "soft" tastaturom

Tastatura sa fiksnim funkcijama	Tastatura sa promenljivim funkcijama
Prednosti	
Jednostavnost u radu	Mali broj dirki
Funkcija dirke je evidentna	Ne treba mnogo vizuelnog pretraživanja
Minimalan softver	Ne treba mnogo pokreta rukom
Logičko grupisanje dirki	Može se modifikovati softverskom promenom
Nedostaci	
Veliki broj funkcija zahteva veliki broj dirki	Povećava se vreme izbora funkcije
Često vizuelno pretraživanje	Smanjena jasnoća oko beleženja dirki
Često pomeranje ruke	Potrebe za "prompt" i povratne reakcije
Promena zahteva hardversku modifikaciju	Potreban je duži period uvežbavanja

U Tab. 2 dat je prikaz kada je pogodnije koristiti tastature kod kojih dirke imaju fiksne i promenljive funkcije.

Tab. 2.

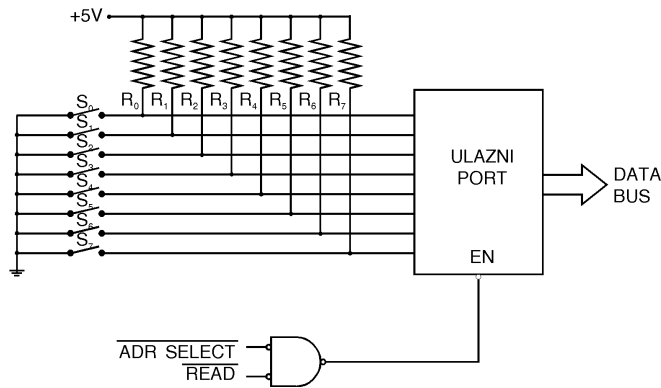
Fiksne funkcije	Promenljive funkcije
Jedan skup funkcija se često koristi	Nekoliko podskupova funkcija se često koristi
Funkcije se moraju brzo izvršiti	Brzina unošenja nije usiljena
Izbor korektne funkcije je kritičan	Zadovoljavajući "prompt" i povratna reakcija su potrebni

5.2 Povezivanje tastature

Tastature i drugi tipovi prekidača mogu se povezati na mikroračunarski sistem, na nekoliko načina. Neke od metoda su bolje kada je broj prekidača (dirki) mali, a druge metode su bolje kada je taj broj veliki. Softver koji se ugrađuje u računar, a koji se koristi za analizu tastature, zavisi od načina povezivanja računara sa tastaturom.

5.2.1 Nemultipleksirani interfejs

Najjednostavnija sprega malog broja dirki sa mikroračunarskim sistemom prikazana je na Sl.5.4.



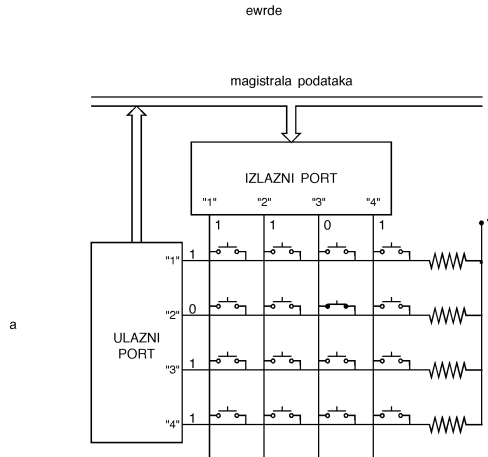
Sl. 5.4: Direktno priključenje malog broja dirki

Kao što se vidi sa Sl.5.4 na jedan ulazni port povezano je osam prekidača (S_0 - S_7). Otpornicima R_0 - R_7 povezanim naviše (Pull-up), u slučaju kada je prekidač otvoren, obezbeđuje se da ulazni napon bude na visoko. Kada se prekidač zatvori, ulaz se nalazi na nisko, a odgovarajući bit u trenutku kada mikroprocesor čita ulazni port, je postavljen na 0. Kod realizacije ove jednostavne sprege softver nije složen. Ovakvo rešenje se često koristi, kod mikroračunarskih sistema, za čitanje postavljene konfiguracije sistema (stanje se postavlja DIP prekidačima ili kratkospajalima), a može se koristiti i za realizaciju tastatura sa malim brojem dirki. Potrebno je naglasiti da je nemultipleksirani interfejs nepraktičan za realizaciju tastatura sa velikim brojem prekidača.

5.2.2 Multipleksirani interfejs

Multipleksiranim interfejsom u značajnoj meri se smanjuje broj U/I-port-bitova koje je potrebno analizirati kada je tastaturu potrebno realizovati sa velikim brojem dirki. Na Sl.5.5 prikazan je interfejs za tastaturu sa 16 prekidača, realizovan sa jednim četvoro-bitnim ulaznim portom i jednim četvoro-bitnim izlaznim portom.

Kao i kod nemultipleksiranog interfejsa, otpornicima vezanim naviše se obezbeđuje da napon na nekom pinu ulaznog porta bude na visoko, ako dirka na tastaturi nije pritisnuta. Tastatura se čita kolona po kolona, a proces čitanja je poznat kao *skaniranje*. Ovde ćemo prikazati skaniranje tastature principom "šetajuće nule". Jedan od izlaza izlaznog porta se postavi na stanje 0, a svi ostali na 1. Svaki izlaz izlaznog porta pobudjuje jednu kolonu dirki. Aktivna je samo ona

**Sl. 5.5:** Matrična tastatura

kolona čiji je bit postavljen na 0. Pritiskom bilo koje dirke spojene na ovu kolonu dovedeće da stanje na liniji ulaznog porta u odgovarajućoj vrsti bude postavljen na nisko. Na ovaj način izlazni port omogućava čitanje tastature kolona po kolona preko jedinstvenog ulaznog porta. Sekvenca analize tastature je sledeća:

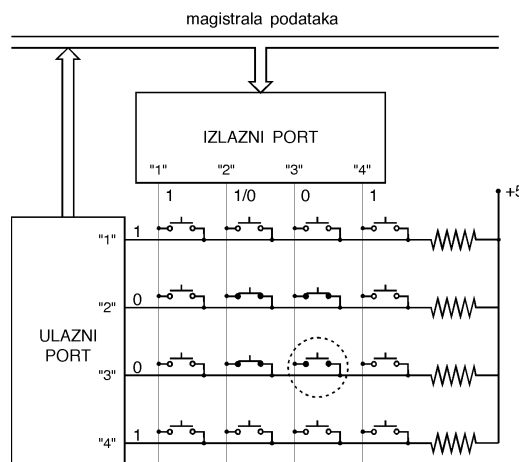
- U izlazni port se upisuje podatak 1110
- Čita se ulazni port. Ako u poslednjoj koloni (označena sa "4") nema pritisnutih dirki, pročitana vrednost biće 1111. Ako je pritisnut bilo koji dirka, javiće se 0 na odgovarajućoj bit poziciji.
- U izlazni port se upisuje podatak 1101, tj. kružno pomereno za jedno mesto ulevo i aktivira sledeća kolona (označena sa "3").
- Čita se ulazni port. U primeru sa Sl.5.5 je prikazano da je pritisnuta dirka u toj koloni, (spojene su treća kolona i druga vrsta) pa je tako očitani sadržaj ulaznog porta 1011.
- Ponovo se vrši kružno pomeranje i upisuje se podatak 1011 u izlazni port, i čita ulazni port.
- Na kraju se upisuje podatak 0111 u izlazni port i čita ulazni port.

Tastaturu treba često analizirati kako bi se detektovalo kada je dirka pritisnuta, a kada je oslobođena. Najkraći pritisak dirke koji se mora detektovati menja se u granicama od 20-100 ms (zavisi od tipa aplikacije i tastature).

Jedan od načina da se implementira softver za analizu tastature je korišćenje programabilnog tajmera za generisanje zahteva za prekid jedanput u svakoj mili-sekundi. U toku obrade svake prekidne rutine podatak na izlaznom portu se kružno pomera za jednu bit poziciju, a zatim se čita ulazni port. Ako u podatku koji se pročita postoji nula na bilo kojoj bit poziciji, tada je neka od dirki pritisnuta. Tačna pozicija dirke se može odrediti dekodiranjem podataka po vrsti i koloni.

Veličina multipleksirane tastature se lako može proširiti. Sa 8-bitnim ulaznim i izlaznim portovima može se realizovati tastatura sa 64 dirke, a sa 16-bitnim ulaznim i izlaznim portovima tastatura sa 256 dirki.

Jedan od problema koji se javlja kod tastature organizovane na matricni način ogleda se u tome što se ne može uvek korektno detektovati koja je dirka pritisnuta, ako je u jednom trenutku pritisnut veći broj dirki. Ako pritisnute dirke pripadaju istoj vrsti ili koloni, tada problem ne postoji. Ali, posmatrajmo situaciju prikazanu na Sl.5.6. Istovremeno su pritisnute tri dirke označene sa A, B i C. Kada se čita kolona "3", vrsta "2" je postavljena na nisko od strane dirke B. Kako je istovremeno pritisnuta i dirka A i kolona "2" biće takodje postavljena na stanje nisko (U suštini drajver kolone "2" teži da postavi liniju na visoko, a drajver kolone "3", preko vrste "2", pokušava da postavi liniju na nisko. Kod najvećeg broja TTL kola nivo nisko će "pobediti"). Koloni "2" je dozvoljen rad, i pored toga što se softverski očekuje čitanje samo kolone "3". Dirka C postavlja vrstu "3" na nisko, što dovodi do toga da softver pogrešno proceni da je pritisnut prekidač D. Ovo se zove "ghost keys" ("dirka duh").



Sl. 5.6: "Dirka duh"

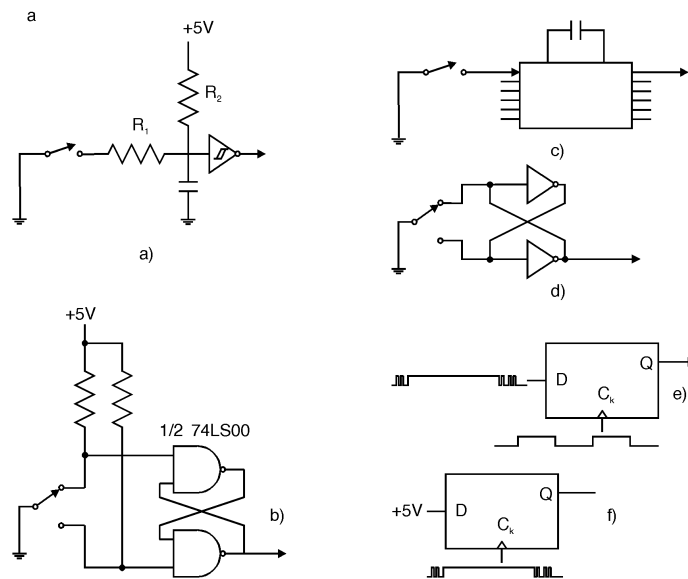
"Ghost keys" efekat se može eliminisati postavljanjem dioda na red sa svakom dirkom što omogućava da kolona postavi vrstu na nisko, ali se ne može desiti

obrnuto.

5.2.3 Treperenje dirki

Kada se dirka pritisne (prekidač zatvori), ne postoji samo jedan, čisti prelaz iz stanja otvoreno u stanje zatvoreno. Naprotiv dirka treperi izmedju stanja otvoreno i zatvoreno pre nego što ona konačno ne zauzme poziciju zatvoreno. Slična situacija se javlja i kada se dirka otpušta. Period treperenja dirke zavisi od njegove konstrukcije. Kvalitetne dirke trepere od (1-5)ms, a loše od (20-100)ms. Ako se o treperenju ne vodi računa, mikroračunar će "smatrati" da je dirka, umesto jedanom, više puta pritisnuta i otpuštena.

Postoji veći broj rešenja kako da se eliminiše problem treperenja dirki. Hardverska rešenja su prikazana na Sl.5.7

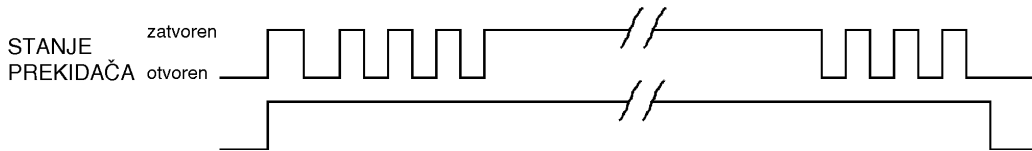


Sl. 5.7: Hardveske tehnike za eliminisanje treperenja dirki

Sve tehnike za eliminaciju treperenja dirki prikazane na Sl.5.7 pogodne su kod onih aplikacija kod kojih se čitanje stanja dirki vrši hardverski. Kod aplikacija gde se čitanje stanja dirki vrši softverski, eliminacija treptanja dirki se u potpunosti obavlja programski. Osnovna ideja algoritma za eliminaciju treperenja dirki sastoji se u aktiviranju brojača čija perioda brojanja odgovara vremenu treperenja u toku aktiviranja i deaktiviranja dirke. Kada je pritisak dirke detektovan, softver smešta kod dirke u lokaciju za privremeno memorisanje. Ako je dirka i dalje pritisnuta kada se vrši nova analiza tastature, tada se za svaku dirku smatra da je pritisnuta,

a kod te dirke se predaje rutini za obradu. Ako je vreme treperenja duže od vremena analize, broj analiza za koje je dirka pritisnuta mora se odbrojati pa kada brojač dostigne određenu vrednost kod dirke se predaje rutini na dalju obradu.

Napomenimo da nije uvek neophodno eliminisati treperenje kako kod zatvaranja, tako i kod otvaranja prekidača. Na Sl.5.8 prikazan je efekat eliminacije treperenja dirke koji je karakterističan za njeno oslobađanje.

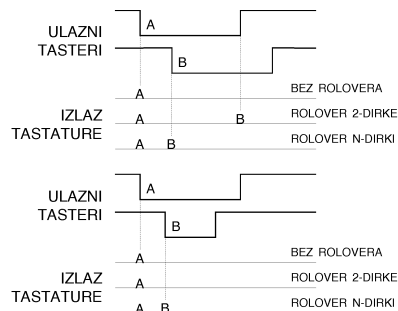


Sl. 5.8: Prihvatanje dirke otvorenom nakon 10 ms od odpuštanja

U trenutku kada se dirka pritisne, za nju se smatra da je zatvorena. Ali u trenutku otpuštanja, ona mora ostati otvorena još najmanje 10 ms pre nego što se smatra da će konačno biti otvorena.

5.2.4 Rollover i lockout

U aplikacijama gde se zahteva brzo unošenje podataka preko tastature, preklapanje usled pokretanja prstiju znači da u jednom trenutku može biti pritisnuto i više od jedne dirke. Osobina tastature da se pritisnuta dirka prihvati u trenutku kada je i neka druga dirka takodje pritisnuta se zove "rollover". Suprotno tome, tastatura kod koje nije ugradjen rollover (ova tehnika se još zove i two-key-lockout) ne dozvoljavaju prihvatanje bilo koje naredne dirke sve dok se prethodna ne oslobodi. U praksi postoji nekoliko verzija rollover-a. Na Sl.5.4 prikazane su tajming karakteristike nekoliko "rollover" šema.



Sl. 5.9: "Rollover" tehnike

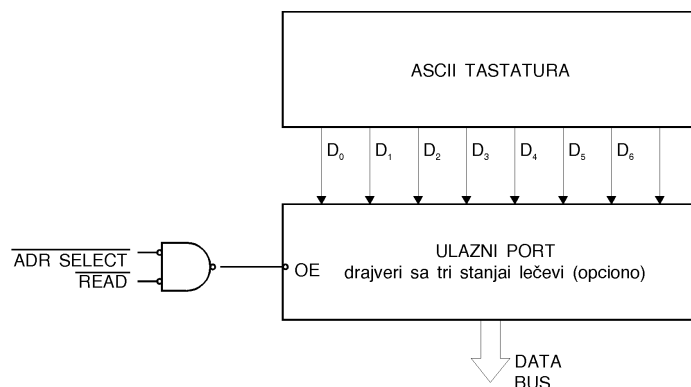
- Two-key rollover (poznata još i kao shadow rollover) dozvoljava da se i druga dirka pritisne ako je prva već pritisnuta. Ali, druga dirka će generisati signal samo ako se prva otpusti. Ako se druga dirka otpusti pre prve, pritisak na druge dirke će se ignorisati. Ako se dve dirke istovremeno pritisnu dolazi do blokiranja izlaza.
- Three-key rollover - obezbeđuje važeće podatke samo za dva sekrencijalna pritiska tastature. Pritisak treće dirke neće generisati znak na izlazu, sve dok se jedna od prve dve pritisnute dirke ne oslobodi.
- n-key rollover - omogućava da tastatura prihvati sve pritisnute dirke i generiše važeće znakove nezavisno od broja istovremeno pritisnutih dirki. U ovom slučaju se koristi memorija u kojoj se pamti redosled pritisnutih dirki.

5.2.5 Interfejsi zasnovani na hardveru

Tastaturni interfejsi o kojima smo do sada govorili se realizuju kao softverski-intenzivni. Softver mora: kontinualno analizirati vrste i kolone tastature, dekodirati podatke i odrediti koja je dirka pritisnuta, izbeći problem eliminacije treperenja, i ostvariti neki tip locout i rollover sa ciljem da se uspešno reši problem istovremenog pritiskanja većeg broja dirki. Za izvršenje celokupnog softvera potrebno je dosta vremena, čak i za slučaj da nije pritisnuta nijedna dirka. Često se u mikroračunarskim sistemima ovaj problem rešava na taj način što se ugrađuje specijalni čip koji se zove tastaturni kontroler. Zadatak kontrolera je da samostalno obavi sve gore nabrojane funkcije što ima za efekat da rastereti CPU. Tipični tastaturni kontroler je Intel 8279. Ovaj kontroler ima ugrađenu logiku za analizu tastature, eliminaciju treperenja dirki, displej drajver za 16 znakova, interni oscilator i brojač i 8-bitni FIFO bafer. 8279 se direktno spreže sa matrično organizovanom tastaturom $8 \times 8 = 64$ dirki.

Sprezanje tastature i računara obično se realizuje kao što je prikazano na Sl.5.10. Kada se pritisne dirka, "STROBE" linija se aktivira a ASCII kod sa izlaza tastaturne logike se upisuje u ulazni port. Često STROBE linija se vezuje na INTERRUPT. Na ovaj način rad CPU-a se prekida samo kada je neka dirka pritisnuta.

Alternativni pristup je korišćenje mikroracunara na čipu kao tastaturnog kontrolera (tipičan primer su tastature IBM PC). Softver mikroracunara čine instrukcije za analizu tastature i eliminaciju treperenja dirke. Prednost korišćenja mikroracunara kao tastaturnog kontrolera sastoji se u tome što se koristi serijski interfejs prema glavnom CPU-u. Korišćenje serijskog interfejsa obezbeđuje da se tastatura fizički izdvoji od računara ili sistemske jedinice, a za spregu je potrebno samo



Sl. 5.10: Kontroler za matričnu tastaturu

nekoliko žica. Mikroračunar tastature može baferovati nekoliko znakova, čime se smanjuje brzina predaje podataka CPU-u.

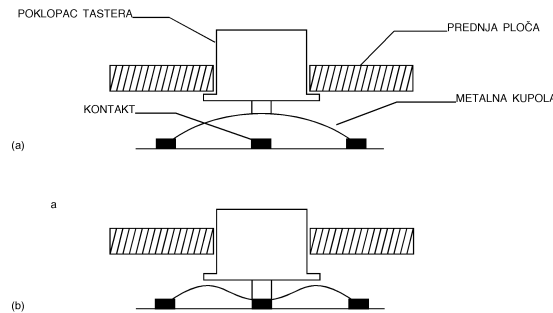
5.2.6 Tehnologija prekidača tastature

Za realizaciju prekidača tastature koriste se različite tehnologije. One se kategorišu u zavisnosti od toga koliko se dirke pod pritiskom pomeraju i po mehanizmu kojeg one koriste za prekidanje. Standardne tastature koriste "full-travel" prekidače, kod kojih se kapica pomera 0,15 inča kada se dirka pritisne. "Full-travel" prekidače korisnici (oni koji kucaju) vole da koriste zbog toga što pritisak dirke izaziva relativno veliki hod.

Najstandardniji "full-travel" prekidači su mehanički prekidači, koji su na žalost kao elementi dugotrajno posmatrano nepouzdan. Podložniji su prljanju i promeni otpornosti na mestu kontakta. Često umesto mehaničkih prekidača se koriste "reed" prekidači. Pritiskanjem dirke pomera se magnet koji je lociran blizu "reed" prekidača, a to uslovljava njegovo zatvaranje. "Reed" prekidači su pouzdaniji od mehaničkih zbog toga što se kontrakti ugradjuju unutar staklene cevi i na taj način se oni štite od zagađivanja (prljavština). Pouzdanije tastature se dobijaju ako se "read" prekidači zamene senzorima koji rade na principu Hall-ovog efekta. Senzor koji radi na principu Hall-ovog efekta je poluprovodnički sklop koji detektuje prisustvo magnetnog polja. ovo omogućava da se tastature prave bez mehaničkih kontakata čime se povećava njihova pouzdanost. Na žalost, kod ovakvih rešenja značajno se povećava i cena tastature, pa se zbog toga ove tastature ugradjuju na onim mestima gde se zahteva visoka pouzdanost. Kapacitivne dirke, tehnološki posmatrano, su takodje popularne zbog relativno skromne cene. Kada se dirka pritisne provodne ravni se pomeraju bliže jedna drugoj. Na taj način menja se

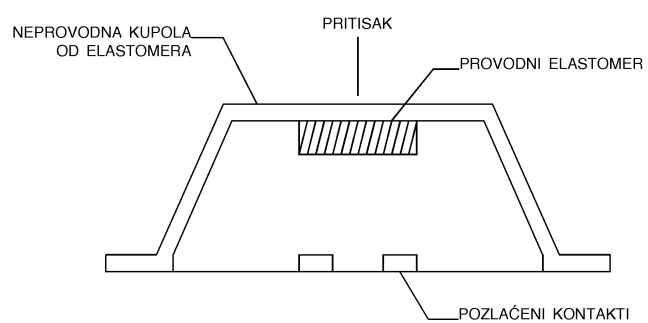
vrednost kapacitivnosti koja se formira sa velikim brojem dirki. Svaki prekidački mehanizam je jednostavan i jeftin, a kola koja detektuju promenu kapacitivnosti mogu biti zajednička za slučaj da se koristi princip matriciranja. Suprotno nabrojanim tipovima prekidača (pripadaju klasi full-travel), u praksi se često koriste "flat-panel" prekidači koji imaju veoma mali pomeraj. Najpoznatiji tipovi su membranski, koji koriste sendvič koga čine tri plastične materije. Spoljni sloj na unutrašnjoj (donjoj) strani je metaliziran (metalizacija se izvodi kod šara) a pomoću metaliziranih delova ostvaruje se kontakt. Postoji vrlo mali hod jer su plastični slojevi veoma blizu jedan drugom. Nedostatak ovog tipa tastature je taj što za korisnika ne postoji povratni osećaj o otporu dirke koji on oseća kada je pritisnuo dirku (pored otpora dirke ne čuje se i klik). Sistemi koji koriste membranske tastature, obično kada se dirka pritisne, generišu neki drugi oblik povratne informacije kao što je klik ili neki zvuk. Ipak, veći je broj korisnika koji više želi da radi sa dirkama koje pružaju otpor kod pritiskanja (tj. postoji "tactile feedback").

Tehnologija prekidača, koja se koristi za realizaciju tastatura, u najvećem broju slučajeva je "dome" prekidač (Sl.5.11). Metalna kupola (dome) ima ulogu opruge koja se u trenutku pritiskanja savija pa se na taj način stvara korisniku povratni osećaj u trenutku pritiskanja dirke. Veoma često se u praksi koristi kombinacija membranskih i "dome" dirki.



Sl. 5.11: "Dome" prekidač

U eksploataciji na tržištu se često sreću i dirke realizovane od provodne (elastomer) gume, koje se karakterišu ograničenim pomeranjem. Dirka se izrađuje od silicijumske gume na kojoj je tačkasto naneta provodna guma (elastomer) sa unutrašnje strane dirke. Na Sl.5.12 prikazan je poprečni presek ovog tipa dirke. Kada se dirka pritisne, provodna guma kratko spaja veže na štampanoj ploči na taj način što se vrši njihovo kratko spajanje. Tastature realizovane od provodne gume su vrlo jeftine i ugrađuju se u kalkulatore, daljinske upravljače za TV i radio itd.



Sl. 5.12: Dirka od provodne gume

Glava 6

Povezivanje LED displeja na mikroprocesor

Različite tehnike povezivanja LED alfanumeičkog displeja prikazane su na likama Sl.6.1 a, b, c i d.

a) Kontroler sa osvežavanjem (refresh controler)

Kontroler periodično proizvodi prekide i nakon svakog prekida mikroprocesor preduzima aktivnosti za prikazivanje sledećeg znaka na displeju. Dekodiranje se može vršiti hardveski ili softverski. Zato je na slici dekodier nacrtan isprekidanom linijom.

b) Kontroler sa dekodiranim podacima (Decoded data controler)

Osvežavanje se vrši nezavisno od mikroprocesora. Lokalni RAM pamti dekodirane podatke. Kontroler ih kontinuirano ciklično čita i njima osvežav displej. Mikroprocesor upisuje dekodirane podatke u RAM samo kada je potrebno izmeniti sadržaj koji se prikazuje na displeju.

Kontroler sa kodiranim podacima (Coded data controler)

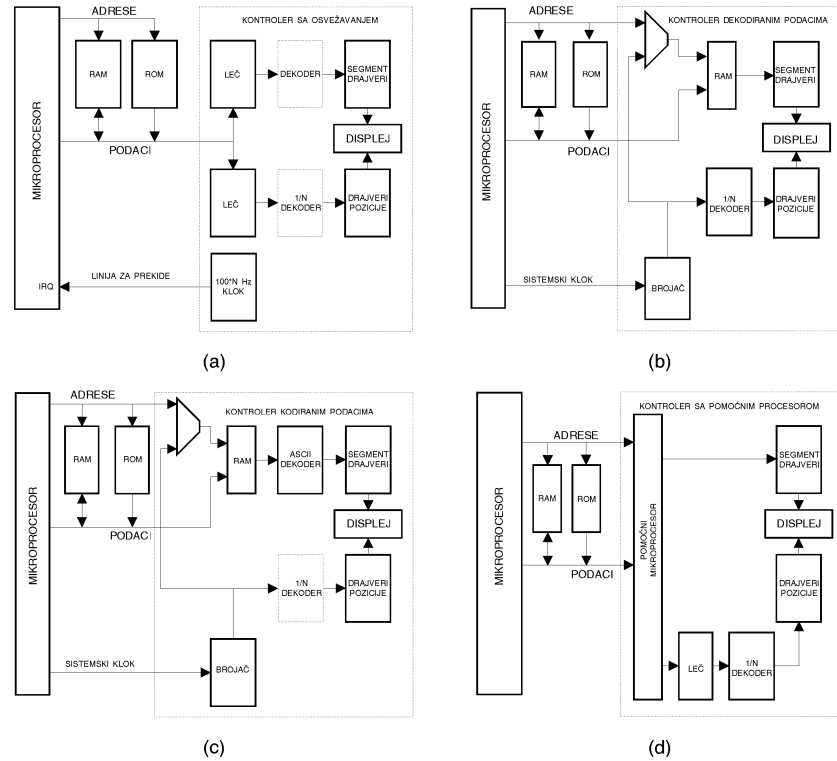
Ovaj kontroler takođe osvežava displej nezavisno od mikroprocesora. Lokalni RAM sadrži ASCII podatke koje je potrebno prikazati na displeju. Te zanke kontroler čita, dekodira i prikazuje na displeju. U ovom slučaju mikroprocesor upisuje ASCII kod znaka koji je potrebno prikazati samo kada je potrebno izmeniti informacije na displeju.

Kontroler sa pomoćnim procesorom (Display procesor controler)

U ovom slučaju koristi se poseban mikroprocesor za upravljanje radom displeja. Zadatak glavnog mikroprocesora je da u zajednički RAM upisuje ASCII kodove znakova koje je potrebno prikazati na displeju.

Poređenje prethodnih tehnika

Izbor rešenja utiče na arhitekturu i osobine mikroračunarskog sistema. Na



Sl. 6.1: Tehnike povezivanja alfanumeričkog displeja na mikroračunar

primer dekodiranja ASCII znakova može biti hardversko, i softversko. U nastavku su upoređenja ova dva načina:

Hardversko	softversko
brže	veoma fleksibilno
manja zauzetost mikroprocesora	(različita pisma, grafički simboli)
fiksno	potpuno pod kontrolom programa

Jedno od pitanja koje se postavlja je i da li koristiti prekide ili ne. (Možda su prekidi potrebni za nešto drugo).

a) Obezbeđuje najmanju cenu hardvera za bilo koju veličinu (dužinu) displeja. ASCII dekodirani znakovi mogu biti u kolima za spregu ili u memoriji. Trenutak osvežavanja određen je pojavom prekida, čija je učestanost proporcionalna dužini displeja N , (uobičajeno je $100 \cdot N$ Hz), Tako da zauzetost procesora displejom zavisi od dužine displeja.

b, c) Zahtevaju interakciju samo kod izmena poruka na displeju. S obzirom da je ASCII kod mnogo kompaktniji oblik podatka od podatka koji se prikazuje

kodirani kontroler zahteva manje lokalnog RAM-a. U oba slučaja mikroprocesor može da menja pojedinačne podatke na displeju upisom odgovarajućeg podatka u lokalni RAM.

d) Kao i b) i c) zahteva interakciju samo kada se menja podatak koji koji se prikazuje na displeju. Posebni procesor obezbeđuje dodatne mogućnosti kao što su: različiti načini ulaza podataka (levi i desni), tepćući kursor, neke editorske komande, kao i izlaz podataka.