




Mikroračunarski sistemi

20ER6004



Magistrale mikroračunarskih sistema

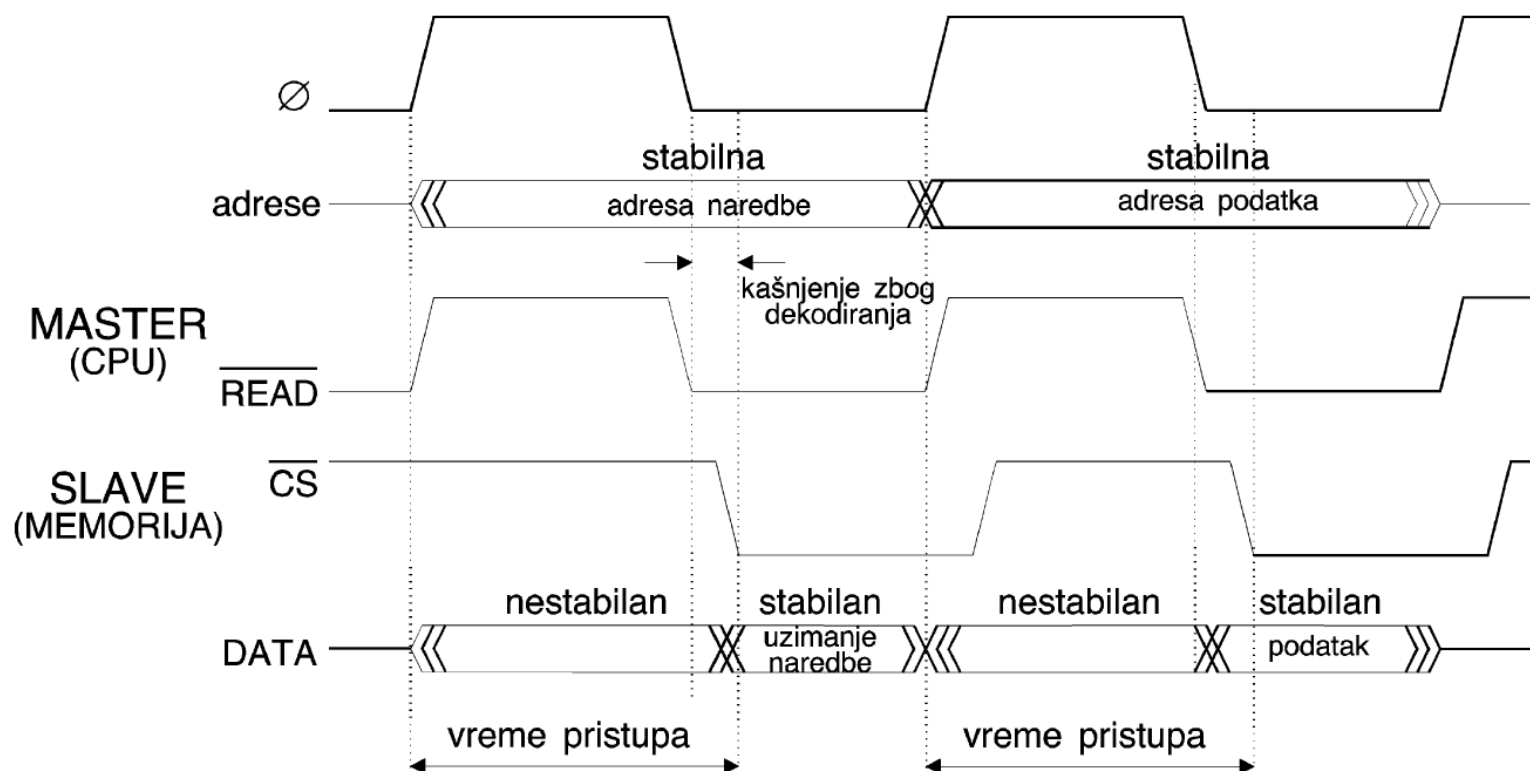


Protokoli za prenos podataka po magistrali

- Sinhroni
- Asinhroni

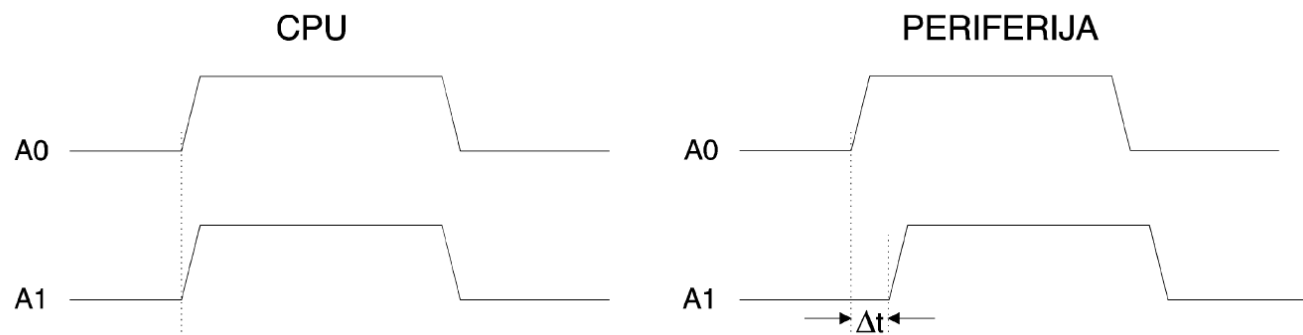
Sinhrone magistrale

- Prenos vezan za sukcesivne ivice sistemskog kloka
- Podrazumeva se da je podatak dostupan u okviru određenog vremenskog intervala



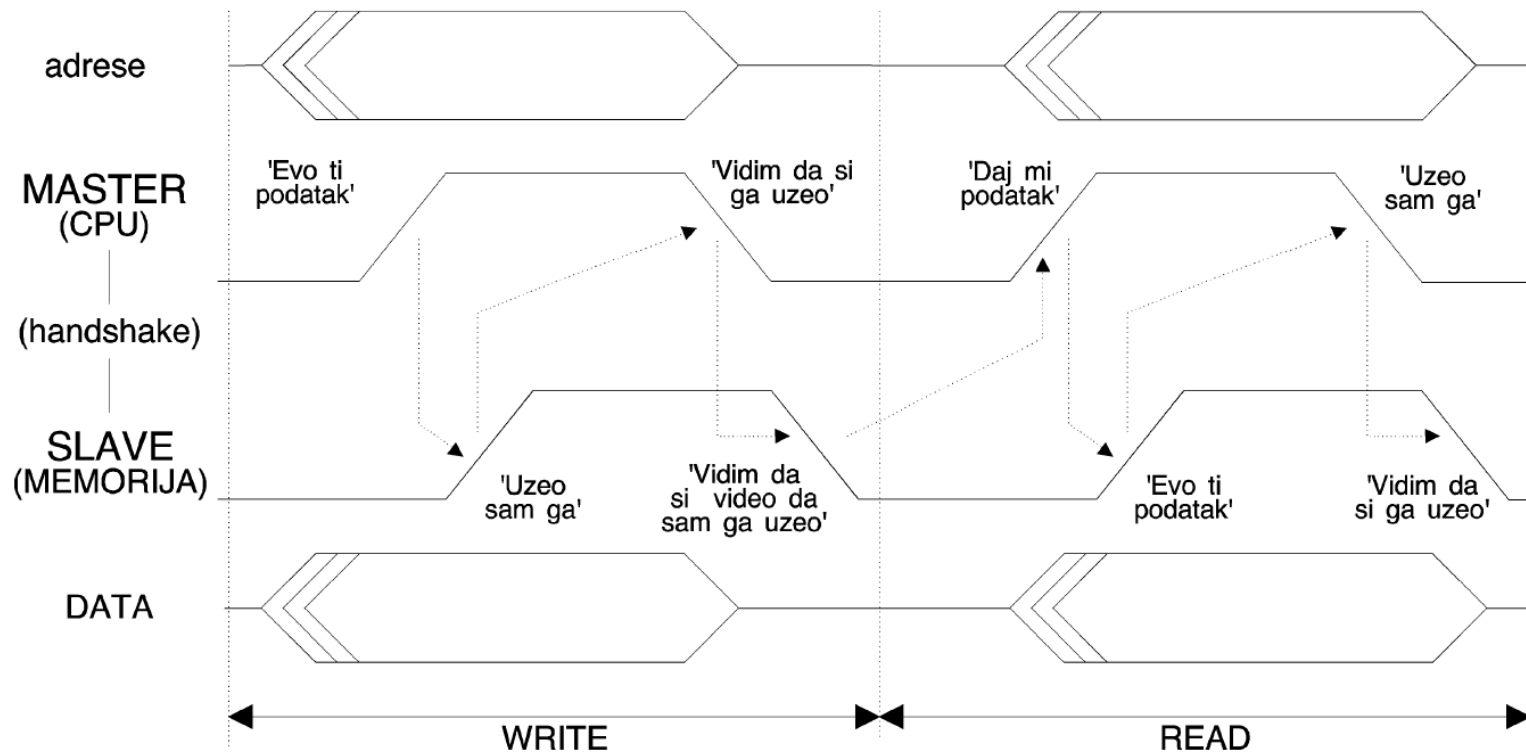
Kašnjenje zbog različitih dužina linija

- Periferni uređaj nije selektovan trenutno, već postoji kašnjenje zbog dekodiranja adrese.
- Postoji kašnjenje i zbog udaljenosti od CPU.
- Zbog različite dužine linija na štampanoj ploči adresni signali neće doputovati u isto vreme (što su učestalosti više, to je uticaj izraženiji).



Asinhrone magistrale

- Prenos nije vezan za takt
- Zahtevaju se dodatne „handshake“ linije
- Pogodne za sisteme sa različitom brzinom CPU i periferija

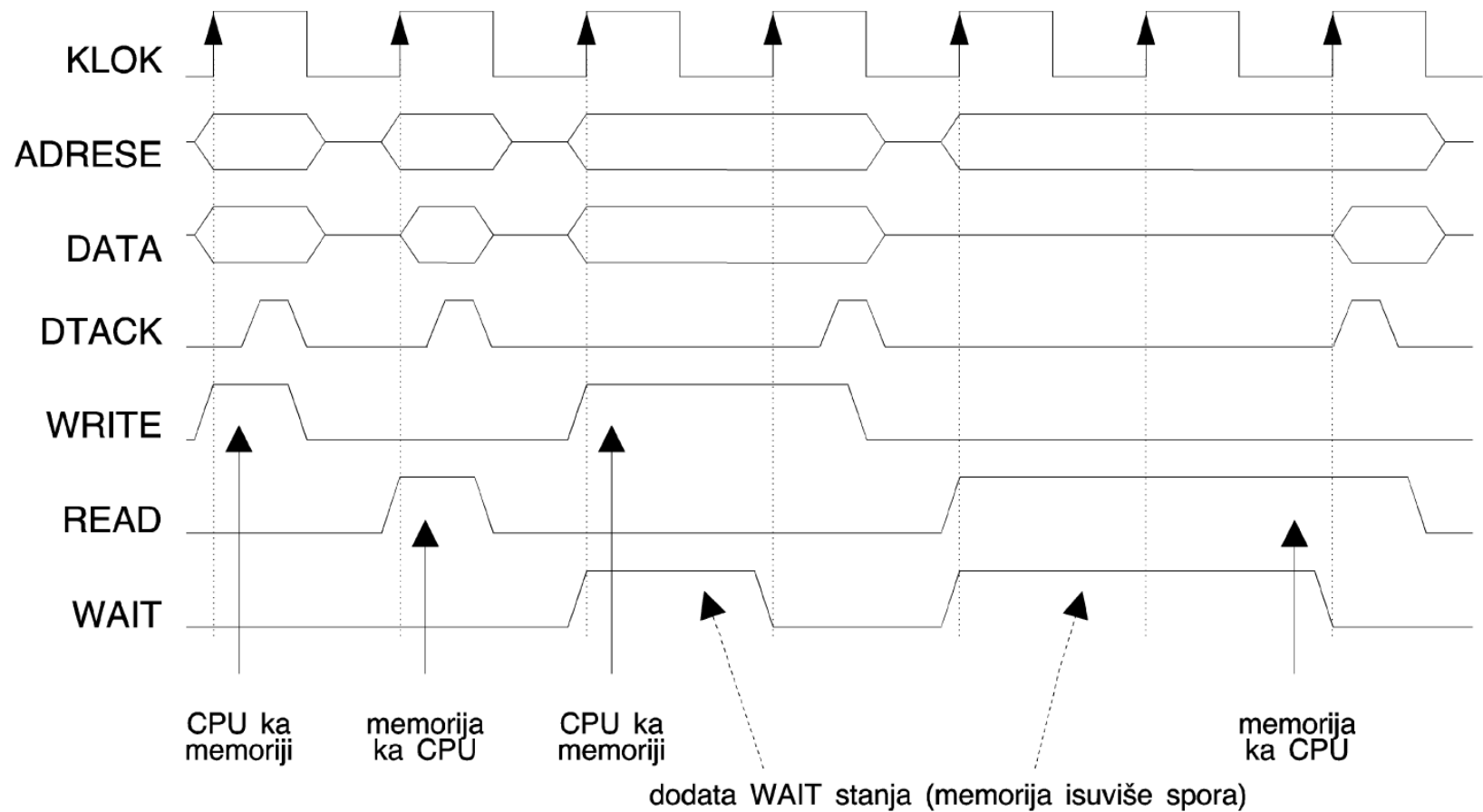




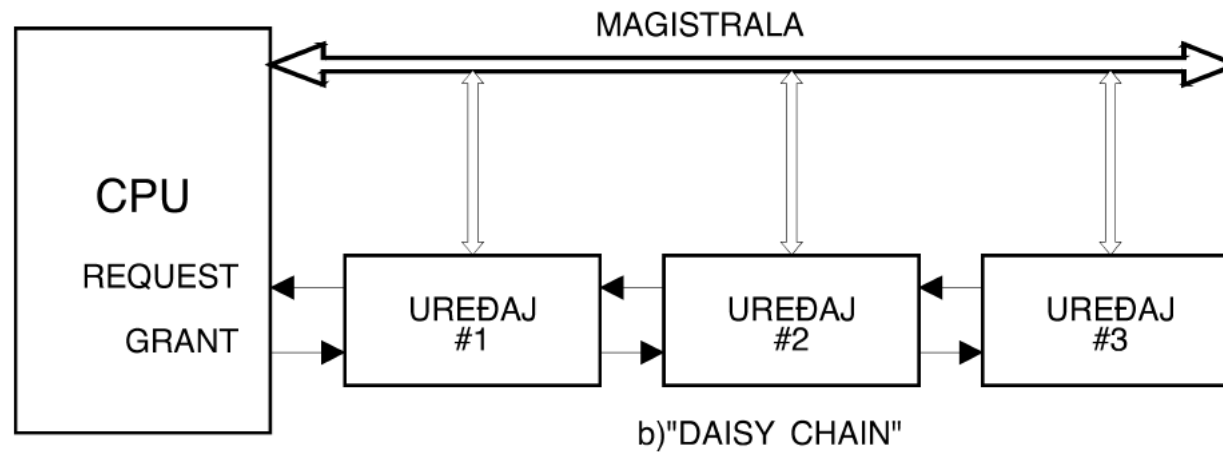
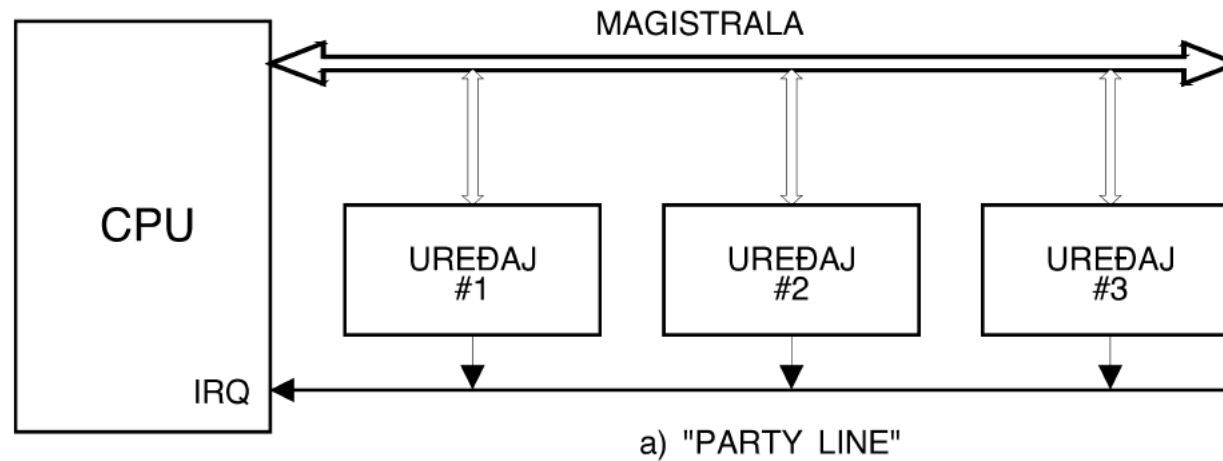
Semisinhrone magistrale

- Kompromis prethodna dva rešenja
- Koristi brzinu sinhronih, a dozvoljava povezivanje periferija različitih brzina
- Rade asinhrono dok periferija nije spremna
- Nakon toga, prenos se obavlja sinhrono

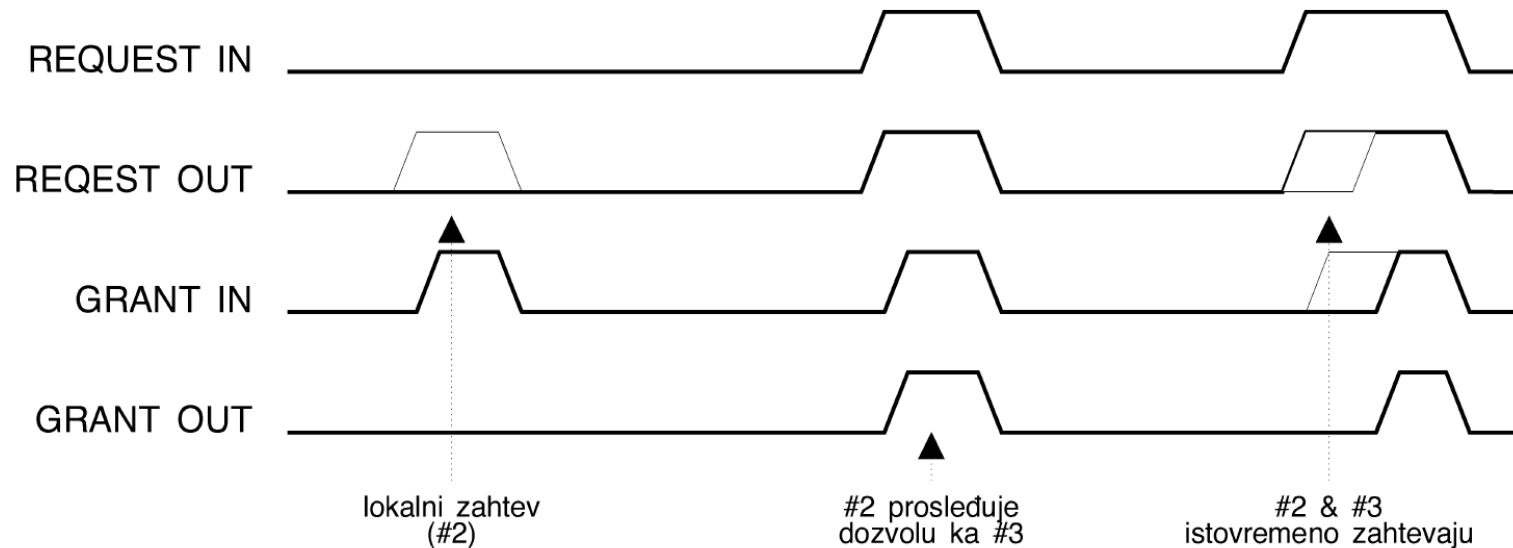
Semisinhrone magistrale



Arbitriranje na magistrali



Vremenski dijagram za „daisy chain“



- U prvom slučaju uređaj #2 zahteva magistralu za sebe i nema dolazećih zahteva od daljih uređaja, pa se GRANT signal ne prosleđuje.
- U drugom slučaju uređaj #2 ne želi magistralu za sebe, pa prosleđuje GRANT signal.
- U trećem slučaju je uređaj #2 zahtevao magistralu za sebe i dobio je, ali je u međuvremenu stigao zahtev od daljeg uređaja. Kada završi svoj posao uređaj #2 prosleđuje GRANT signal uređaju #3.



Multibus

Multibus I – prvi put napravljena za Intel još 1974

- Asinhrona magistrala koja podržava uređaje različitih brzina
- Ima 20 adresnih linija (adresira do 1MB memorije i 1M U/I lokacija)
- Većina U/I uređaja je dekodirala samo prvih 64kB adresa

Multibus II – publikovana 1986, a revidirana 1994.

- 32-bitna na 10MHz (40MB/s)
- Moguća softverska konfiguracija



VMEbus

- Originalno razvijena za Motoroline procesore serije 68000 (Motorola, Mostek, Signatek i Filips)
- Originalno je 16-bitna (16 linja za podatke, 23 za adrese)
- VME64 uključuje punu 64-bitnu magistralu (za 6U kartice) i 32-bitnu (za 3U kartice) sa brzinom prenosa od 40MB/s



ISA

(Industry Standard Architecture)

- Razvijena početkom 80-tih kao deo IBM PC projekta
- 16-bitna magistrala za IBM PC/AT
- Koristila se i za 32-bitne procesore do pojave EISA
- Mogla je da adresira do 16MB memorije
- Radila na frekvencijama: 4.77, 6 i 8 MHz
- 8-bitne periferije koriste samo XT slot (8 linija za podatke i 20 za adrese)
- 16-bitne periferije koriste dva slot (4 dodatne linije za adrese i 8 za podatke)



GND	B 01	A 1	I/O CH CK
RESET DRV	B 02	A 2	DATA 7
+5V	B 03	A 3	DATA 6
IR09	B 04	A 4	DATA 5
-5V	B 05	A 5	DATA 4
DRQ 2	B 06	A 6	DATA 3
-12V	B 07	A 7	DATA 2
NC, CARD SLCTD	B 08	A 8	DATA 1
+12V	B 09	A 9	DATA 0
GND	B 10	A 10	I/O CH RDY
MEMW	B 11	A 11	AEN
MEMR	B 12	A 12	Addr 19
IOW	B 13	A 13	Addr 18
IOR	B 14	A 14	Addr 17
DACK 3	B 15	A 15	Addr 16
DRQ 3	B 16	A 16	Addr 15
DACK 1	B 17	A 17	Addr 14
DRQ 1	B 18	A 18	Addr 13
REFRESH	B 19	A 19	Addr 12
CLK	B 20	A 20	Addr 11
IRQ 7	B 21	A 21	Addr 10
IRQ 6	B 22	A 22	Addr 09
IRQ 5	B 23	A 23	Addr 08
IRQ 4	B 24	A 24	Addr 07
IRQ 3	B 25	A 25	Addr 06
DACK 2	B 26	A 26	Addr 05
T/C	B 27	A 27	Addr 04
ALE	B 28	A 28	Addr 03
+5V	B 29	A 29	Addr 02
OSC	B 30	A 30	Addr 01
GND	B 31	A 31	Addr 00

8-Bit XT-Bus

GND	B 01	A 1	I/O CH CK
RESET DRV	B 02	A 2	DATA 7
+5V	B 03	A 3	DATA 6
IR09	B 04	A 4	DATA 5
-5V	B 05	A 5	DATA 4
DRQ 2	B 06	A 6	DATA 3
-12V	B 07	A 7	DATA 2
NO WAITSTATE	B 08	A 8	DATA 1
+12V	B 09	A 9	DATA 0
GND	B 10	A 10	I/O CH RDY
MEMW	B 11	A 11	AEN
MEMR	B 12	A 12	Addr 19
IOW	B 13	A 13	Addr 18
IOR	B 14	A 14	Addr 17
DACK 3	B 15	A 15	Addr 16
DRQ 3	B 16	A 16	Addr 15
DACK 1	B 17	A 17	Addr 14
DRQ 1	B 18	A 18	Addr 13
REFRESH	B 19	A 19	Addr 12
CLK	B 20	A 20	Addr 11
IRQ 7	B 21	A 21	Addr 10
IRQ 6	B 22	A 22	Addr 09
IRQ 5	B 23	A 23	Addr 08
IRQ 4	B 24	A 24	Addr 07
IRQ 3	B 25	A 25	Addr 06
DACK 2	B 26	A 26	Addr 05
T/C	B 27	A 27	Addr 04
ALE	B 28	A 28	Addr 03
+5V	B 29	A 29	Addr 02
OSC	B 30	A 30	Addr 01
GND	B 31	A 31	Addr 00

MEM CS 16	D 01	C 1	SBHE
I/O CS 16	D 02	C 2	Addr 23
IRQ 10	D 03	C 3	Addr 22
IRQ 11	D 04	C 4	Addr 21
IRQ 12	D 05	C 5	Addr 20
IRQ 15	D 06	C 6	Addr 19
IRQ 14	D 07	C 7	Addr 18
DACK 0	D 08	C 8	Addr 17
DRQ 0	D 09	C 9	MEMR
DACK 5	D 10	C 10	MEMW
DRQ 5	D 11	C 11	Data 08
DACK 6	D 12	C 12	Data 09
DRQ 6	D 13	C 13	Data 10
DACK 7	D 14	C 14	Data 11
DRQ 7	D 15	C 15	Data 12
+5V	D 16	C 16	Data 13
MASTER	D 17	C 17	Data 14
GND	D 18	C 18	Data 15

16-Bit ISA-Bus



EISA

(Extended Industry System Architecture)

- Standard za IBM PC kompatibilne računare, najavljen 1988
- Unapređuje ISA na 32-bitnu verziju i unapređuje upravljanje
- Adresira do 4 GB memorije
- Nikada nije postala popularna, potisnule su je **VESA Local Bus** i **PCI**.
- Teorijski maksimum brzine prenosa $4B * 8.33\text{MHz} = 33.3\text{MB/s}$ (realno oko 20MB/s)



VLB

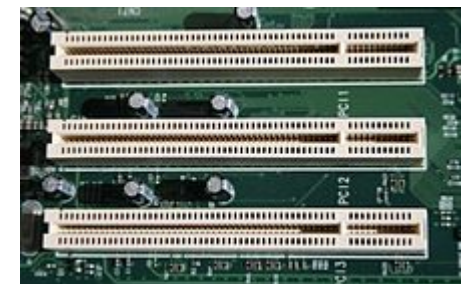
(VESA Local Bus)

- Javlja se sa 486 PC kompatibilnim računarima
- Kreirana od strane VESA (Video Electronics Standards Association) prvenstveno zbog grafike
- Obezbeđuje „brži put“ jako ubrzan memorijski mapiran U/I i DMA i „standarni put“ zasnovan na ISA magistrali za standardne uređaje i komunikacijupreko interapta i odvojenog (port-mapiranog) U/I
- 32-bitna magistrala na 25, 33 i 40MHz (van specifikacije, ali radila je i na 50MHz)

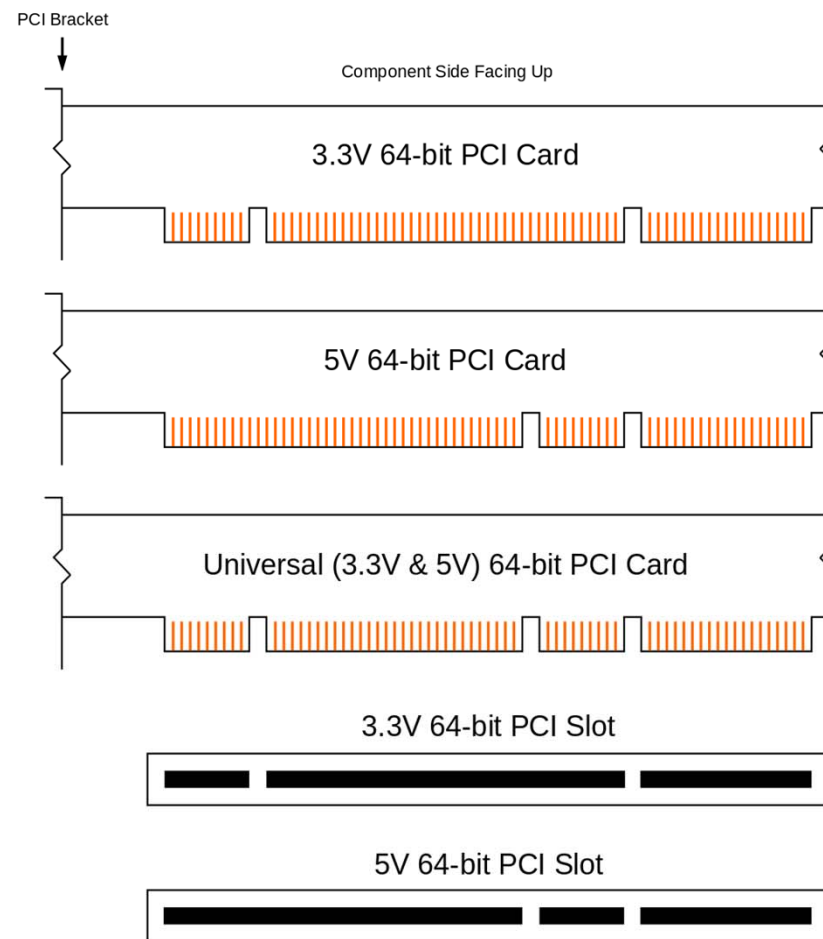
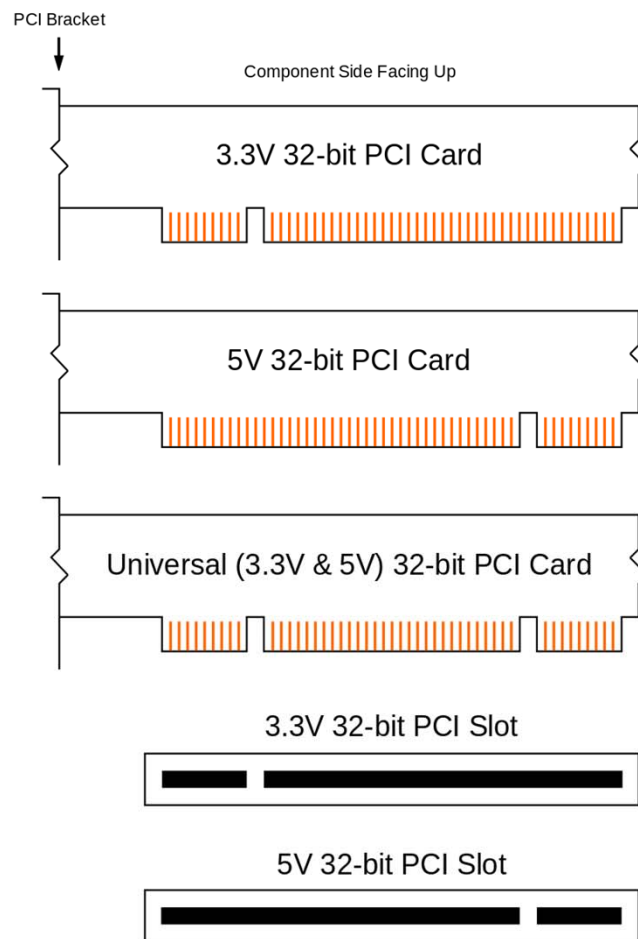
PCI

(Peripheral Component Interconnect)

- Prvi put publikovana 1992.
- PCI v1.0 – 32-bit magistrala (mada postoji i 64-bit) na 33MHz sa napajanjem od 5V (kartice imaju jedan zarez) – 133MB/s
- PCI v2.0 – napajanje od 3.3V (okrenut je konektor, da se ne bi mogle ubosti kartice sa napajanjem od 5V, kartice koje mogu raditi sa obe verzije imaju dva zareza)
- PCI v2.1 – opciono radi na 66MHz
- PCI-X v1.0 – (PCI Extended – serverska verzija) do 133MHz
- PCI-X v2.0 – do 533MHz

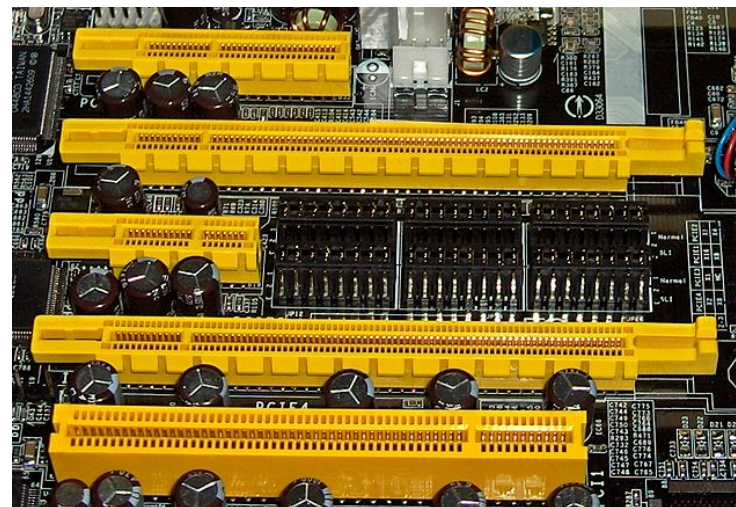


Različiti tipovi slotova PCI



PCI Express

- Nastala 2003. za potrebe serijske komunikacije velike brzine
- Povećana propusnost magistrale, smanjuje broj pinova, napredniji mehanizam detekcije i prijavljivanja grešaka
- Broj linija 1-32
- Umesto paralelne magistrale koju dele svi uređaji, PCI-E ima point-to-point serijsku vezu sa root-complex komponentom (koja povezuje PCI-E uređaje sa CPU i memorijom)





Brzine PCI-E

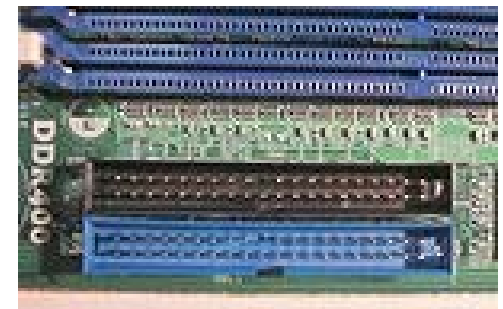
- PCI-E v1.x (2.5 GT/s):
 - 250 MB/s (×1)
 - 4 GB/s (×16)
- PCI-E v2.x (5 GT/s):
 - 500 MB/s (×1)
 - 8 GB/s (×16)
- PCI-E v3.x (8 GT/s):
 - 985 MB/s (×1)
 - 15.75 GB/s (×16)
- PCI-E v4.x (16 GT/s):
 - 1.969 GB/s (×1)
 - 31.51 GB/s (×16)
- PCI-E v5.x (32 GT/s):
 - 3.938 GB/s (×1)
 - 63 GB/s (×16)

GT-giga transfer

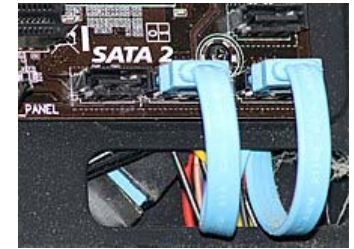
GT-giga transfer

Parallel ATA (PATA)

- Standard za povezivanje uređaja za smeštanje podataka (hard, flopi i optičkih diskova) dizajniran 1986.
- Naslednik Integrated Drive Electronics (IDE) interfejsa
- Direktno se može povezati na 16-bitnu ISA magistralu (16-bitni interfejs)
- Brzine: 8.3, 33, 66, 100 i 133MB/s
- Mogu se povezati 2 uređaja u master/slave režimu



Serial ATA (SATA)



- Najavljena 2000. kao unapređenje PATA interfejsa
- Služi za povezivanje masovnih memorija (hard diskova, optičkih diskova, solid-state diskova i sl.) na host kontroler
- Koristi point-to-point arhitekturu (svaki uređaj ima svoju liniju za komunikaciju sa kontrolerom)
- Dva konektora (osnovna varijanta):
 - Podaci: 7 pinova (3 za uzemljenje i 2 para za prenos (jedan za slanje, drugi za prijem))
 - Napajanje: 15 pinova, 3.3V, 5V i 12V
- Brzine
 - SATA revision 1.0 (1.5 Gbit/s, 150 MB/s, Serial ATA-150, 2003.)
 - SATA revision 2.0 (3 Gbit/s, 300 MB/s, Serial ATA-300, 2004.)
 - SATA revision 3.0 (6 Gbit/s, 600 MB/s, Serial ATA-600, 2008.)



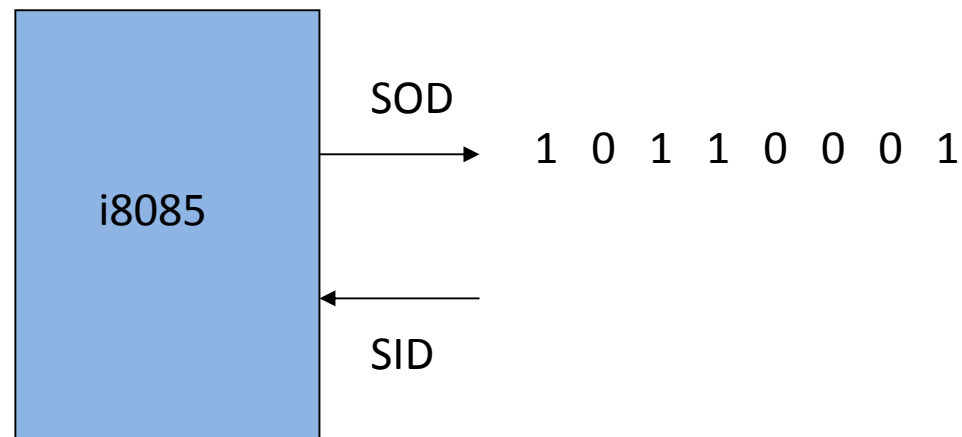
Povezivanje U/I uređaja



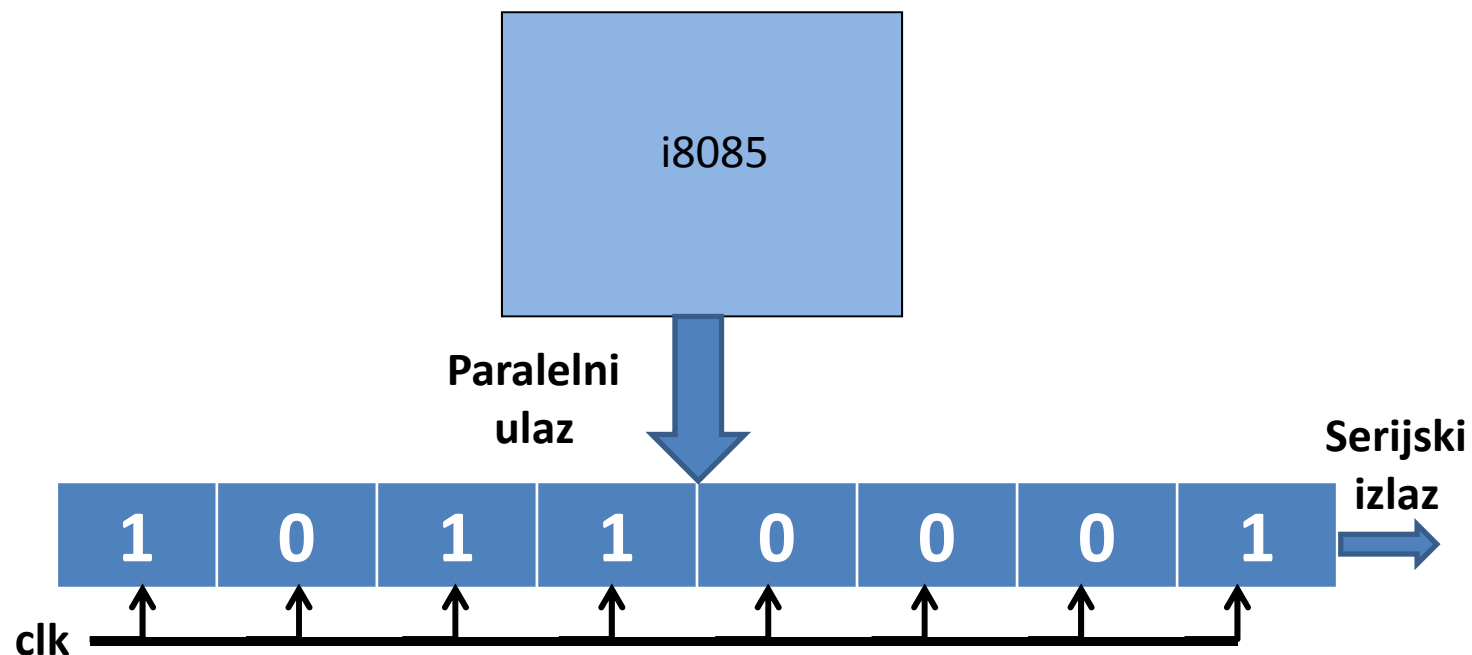
Povezivanje U/I uređaja

- Predstavlja kompromis između hardvera i softvera
- Prednost hardvera je brzina, a mana nefleksibilnost
- Prednost softvera je fleksibilnost, a mana brzina
- Master/Slave model (jednostavni periferni kontroler kojim upravlja CPU)
- Specijalizovan mikrokontroler koji upravlja periferijom
- Periferni koprocesor (najsloženije rešenje, nekada čak složeniji od CPU, čvrsto spregnuti i distribuirani višeprocesorski sistemi)

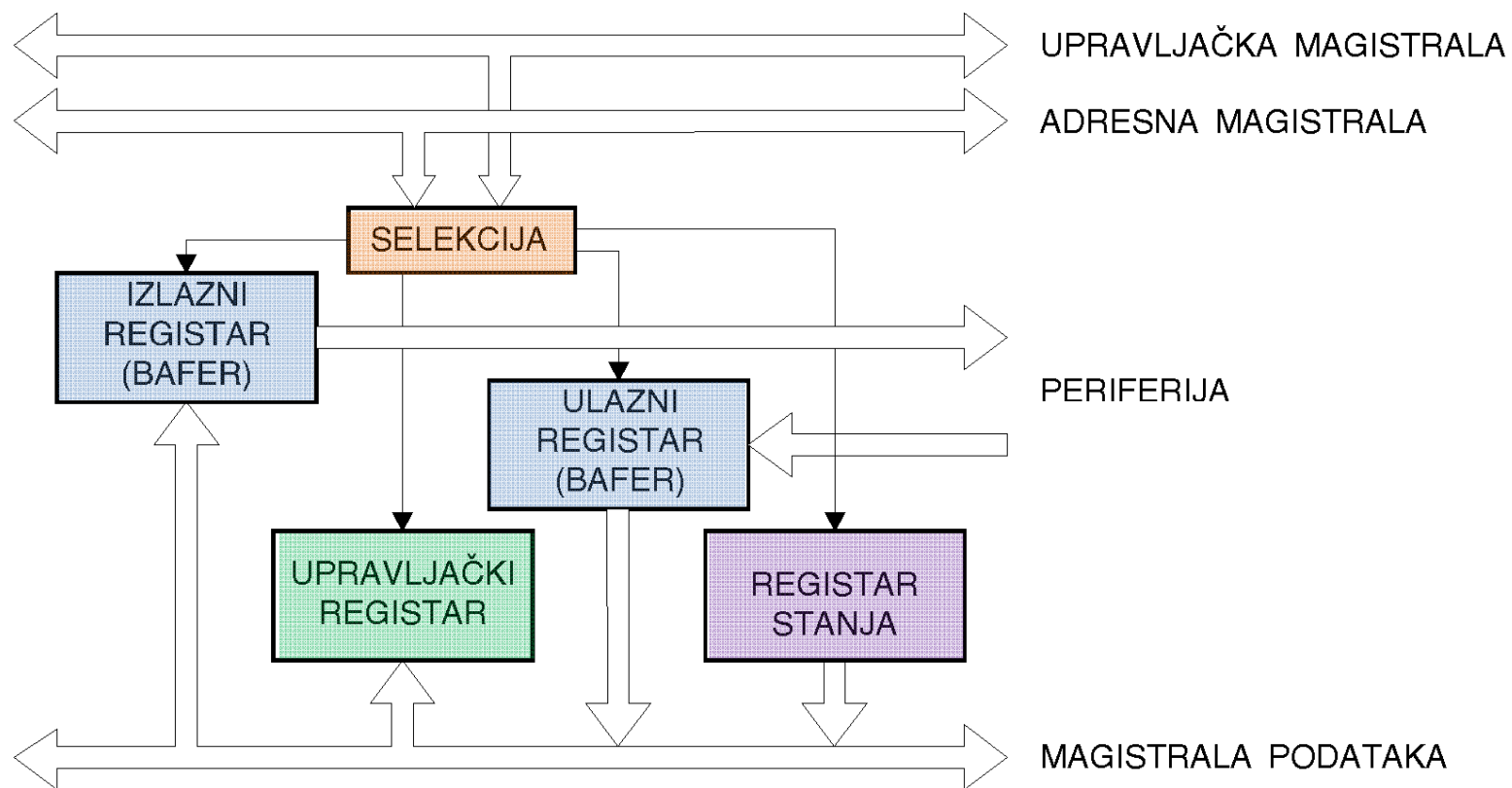
Primer serijskog U/I bez dodatnog hardvera



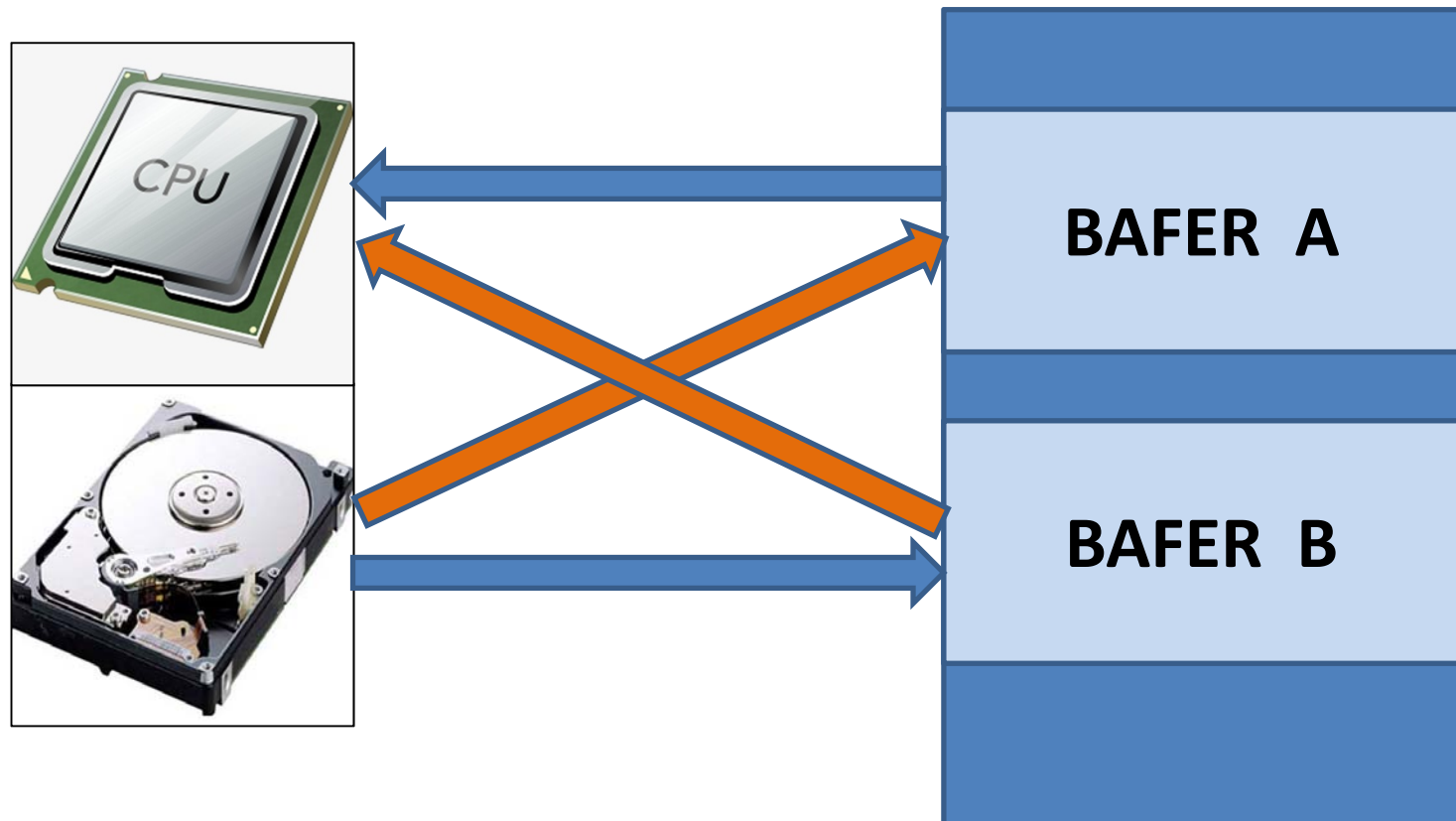
Primer serijskog U/I sa malo dodatnog hardvera



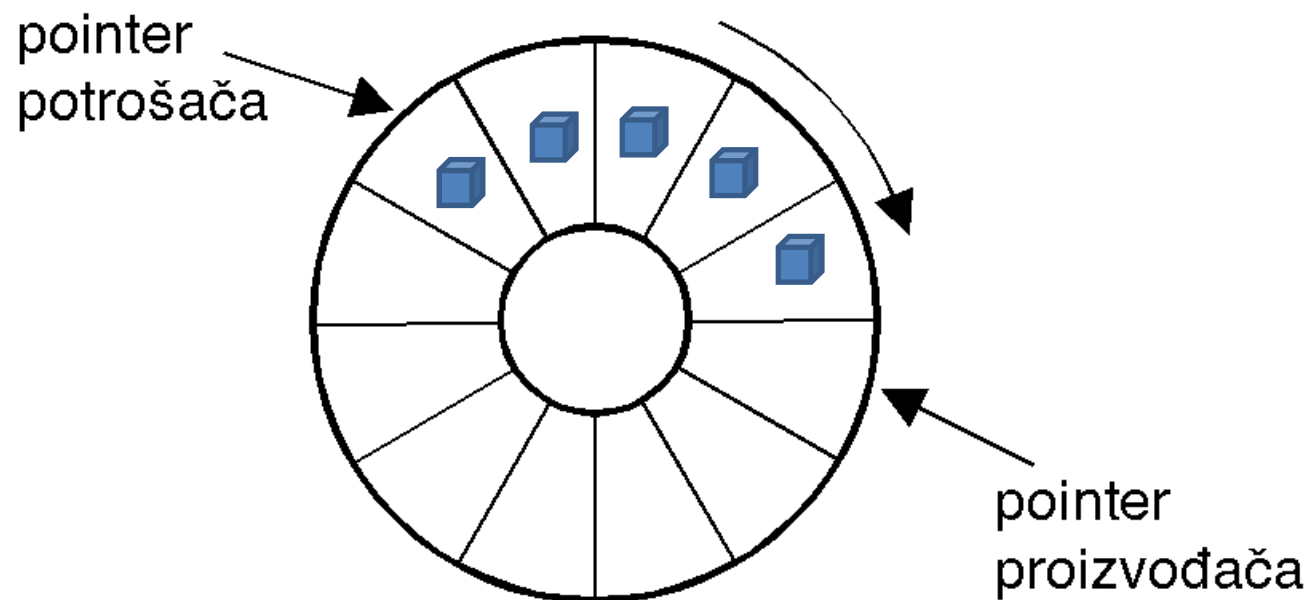
Struktura U/I porta



Dvostruko baferovanje



Ciklično baferovanje



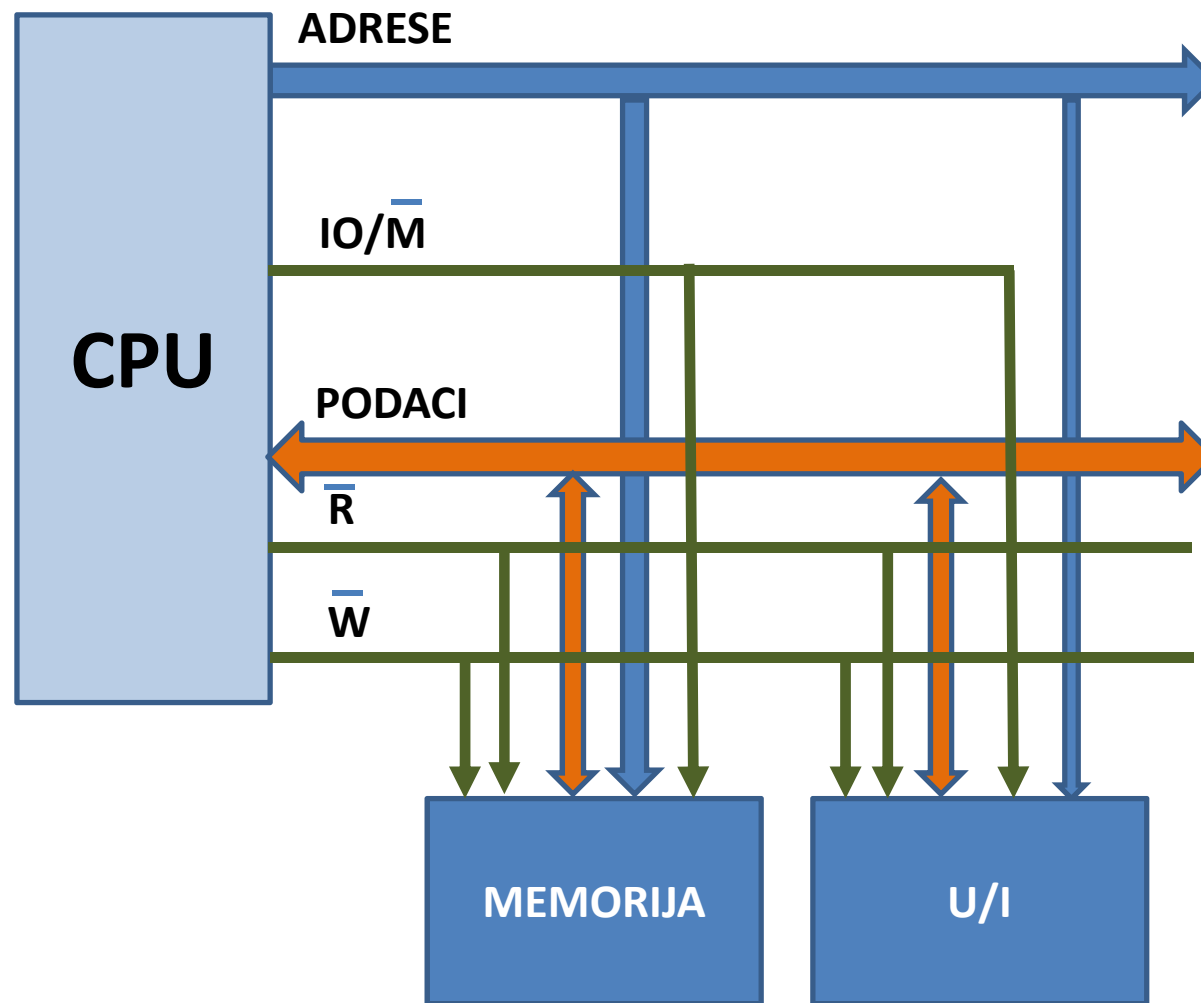


Načini povezivanja U/I uređaja

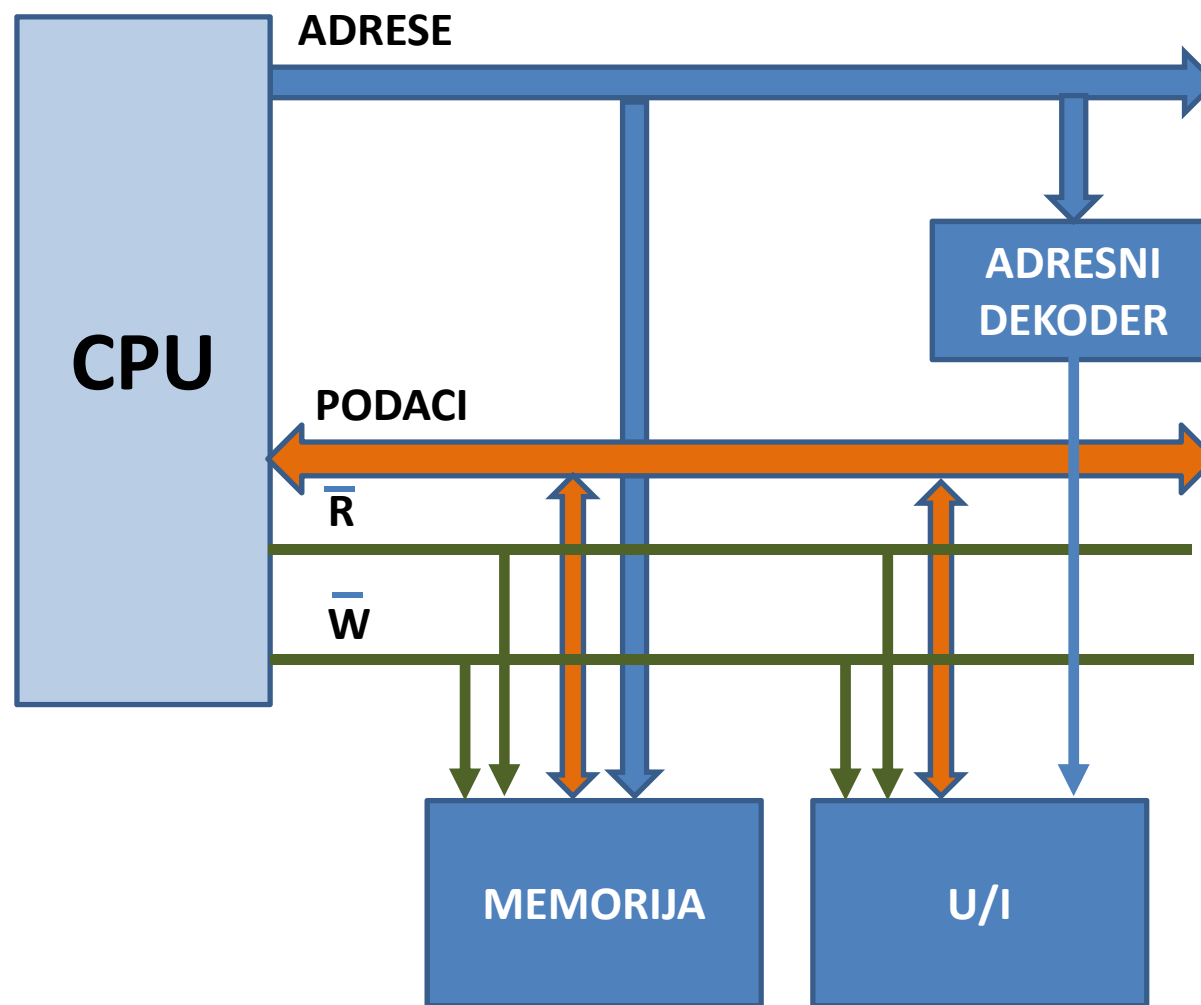
U odnosu na način adresiranja, može biti:

- odvojeni (izolovani) U/I i
- U/I preslikan na memoriju

Odvojeni (izolovani) U/I



U/I preslikan na memoriju



Prednosti i mane

Memorijski preslikan U/I	Odvojeni U/I
Prednosti	
Adresiranje isto kao i memorije	Ne smanjuje se adresni prostor memorije
Ne zahtevaju se nove U/I naredbe	Kraće naredbe (brže se dekodiraju)
Praktično neograničen broj U/I uređaja	Prostije dekodiranje adresa
Mane	
Smanjuje se adresni prostor memorije	Dodatne linije
Složenije dekodiranje adresa	Ograničen skup naredbi