JOURNAL OF SHIJIAZHUANG INSTITUTE OF RAILWAY ENGINEERING

Vol.3 No.2 June, 2004

单片机与时钟芯片 DS12C887 的接口设计

吴瑰丽1) 刘建华1) 崔玉洁2)

(石家庄铁道学院¹⁾ 河北石家庄 050043 沈阳农业大学农业工程学院²⁾ 河南沈阳 110161)

摘要: 介绍实时时钟芯片 DS12C887 的特点和工作特性,利用单片机实现与 DS12C887 的硬件接口以及相应的软件设计。

关键词:单片机 时钟芯片

中图分类号: TP30

针 接口 **文献标识码:** C

文章编号: 1671-8607(2004)02-0015-05

1 引言

在测量控制系统中一般都要定时采集现场数据,要用到时钟芯片。一般的时钟芯片在系统掉电时,时钟芯片的数据要丢失。因此,需要提供备用电池。时钟芯片 DS12C887 克服了上述一般时钟芯片的缺点,系统掉电数据不丢失,在测量和控制系统中得到了广泛的应用。

2 DS12C887 功能与寄存器简介

2.1 功能介绍

时钟芯片 DS12C887 是美国 Dallas 公司生产的一种芯片。多种功能模块电路封装在芯片的内部,组成一个加厚的集成电路模块。电路通电时,其充电电路模块便自动对充电电池充电,充足一次电可供芯片运行半年之久,其内部有专门的接口电路,外部电路时序要求简单,其内部有 14 个时钟控制寄存器,包括 10 个时标寄存器,4 个状态寄存器和 114bit 作掉电保护用的低功耗 RAM。CPU 通过读 DS12C887 的内部时标寄存器得到当前的时间和日历,也可通过选择二进制或 BCD 码初始化芯片的 10 个时标寄存器,其 4 个状态寄存器用来控制和指出 DS12C887 的当前工作状态,114 bit 非易失性静态 RAM 可在掉电时保存一些重要数据[1]。

DS128C87 具有以下主要特点:

- (1) 具有完备的时钟、闹钟及到 2100 年的日历功能,可选择 12 小时制和 24 小时制,有 AM和 PM、星期等操作和闰年自动补偿等功能;
 - (2) 具有可编程选择的周期性中断方式和多频率输出的方波发生器功能;
 - (3) 时标可选择二进制或 BCD 码;
 - (4) 工作电压: +4.5~5.5 V; 工作电流: 7~15 mA;

2.2 寄存器简介^[2]

12887 内部 KAM 和各专用寄存器地址见表 1。

地址 00H 和 03H 单元取值范围是 00H~3BH (十进制为 0~59); 04H~05H 单元按 12 小时制取值范围是上午(AM)01H~0CH(十进制为 1~12),下午(PM)81H~8CH(十进制为 81H~92H),

收稿日期: 2003-12-10

作者简介: 吴瑰丽 (1959-), 女,汉,浙江省武义县人,实验师。

按 24 小时制取值范围是 00H~17H (十进制为 0~23); 06H 单元的取值范围是 01H~07H (十进制 为 1~7); 07H 单元取值范围是 01H~1FH (十进制为 1~31); 08H 单元取值范围是 01H~ 0 CH (十 进制为 1~12); 09H 单元取值范围是 00H~63H(十进制为 0~99)。

表 1 DS12887 內部 RAM 和各专用负任益地址								
地	址单元	用 途	地址单元	用途				
地	址 00H	• 秒	地 址 01H	秒间				
地	址 02H	分	地 址 03H	分闹				
地	址 04H	时	地 址 05H	时间				
地	址 06H	星期	地 址 07H	日(两位数)				
地	址 08H	月(两位数)	地 址 09H	年(两位数)				
地	址 0AH	寄存器 A	地 址 0BH	寄存器 B				
地	址 0CH	寄存器 C	地 址 0DH	寄存器 D				
地	址 0E~7FH	不掉电 RAM 区						

(1) 寄存器 A

控制寄存器 A 的格式如表 2 所示。

衣 2 控制奇仔器 A							
BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
UIP	DV2	DVI	DV0	RS3	RS2	RS1	RS0

- a、UIP 位: 更新周期标志位。该位为"1"时,表示芯片处于或开始更新周期,此时程序不准 读写时标寄存器,否则将得到不正确的数据;该位为"0"时,表示至少在 244 μs 后才开始更新周 期,此时程序可以读写时标寄存器。该位是只读位。
 - b、DV0、DV1、DV2: 芯片内部振荡器 RTC 控制位。
- c、RS3、RS2、RS1、RS0: 周期中断可编程方波输出速率选择位。各种不同的组合可以产生不 同的输出。程序可以通过设置寄存器 B 的 SQWF 和 PIE 位来控制是否允许中断和方波输出。

(2) 寄存器 B

寄存器 B 允许读写,用于控制芯片的工作状态,格式如表 3 所示。

表 3 控制寄存器 B

			4-43-1	-4-11			
BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BITI	BIT0
SET	PIE	AIE	UIE	AQWE	DM	24/12	DSE

- a、SET 位:该位为"0"时,芯片处于正常工作状态,每秒产生一个更新周期来更新时标寄存 器;该位为"1"时,芯片停止工作,此时程序可初始化各个时标寄存器。
- b、PIE、AIE、UIE 位:分别为周期中断、报警中断、更新周期结束中断允许位。各位为"1" 时,允许芯片发相应的中断。
- c、SQWE 位:方波输出允许位。SQWE="1",按寄存器A输出速率选择位确定的频率输出方 波; SQWE="0", 脚 SQWE 保持低电平。
- d、DM 位:时标寄存器用十进制 BCD 码表示或用二进制表示格式选择位。DM="0"时,为十 进制 BCD 码; DM= "1" 时, 为二进制码。
- e、24/12 位: 24/12 小时模式选择位。该位为"1"时,为 24 小时工作模式位;该位为"0"时, 为 12 小时工作模式。
 - f、 DSE 位: 夏令时服务位。

(3) 寄存器 C

控制寄存器 C 的格式如表 4 所示。

程序访问该寄存器后,寄存器的内容将自动清零,从而使 IRQF 标志位变为高电平 , 以便芯片 向 CPU 申请下一次中断。

表 4 控制寄存器 C							
BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BITI	BIT0
IRQF	PF	AF	UF	0	0	0	0

a、IRQF 位:中断申请标志位。该位逻辑表达式:IRQF=PF•PIE+AIE•AF+UFU•IE。当IREF 位变为"1"时,对应的引脚变为低电平引发中断申请。

b、PF、AF、UF 位:这三位分别为周期中断、报警中断、更新周期结束中断标志位。只要满足中断条件,相应的中断标志位将置"1"。

c、BIT3、BIT2、BIT0 位:未定义的保留位。

(4) 寄存器 D

寄存器 D 为只读寄存器,格式如表 5 所示。

 表 5
 控制寄存器 D

 BIT7
 BIT6
 BIT5
 BIT4
 BIT3
 BIT2
 BITI
 BIT0

 VRT
 0
 0
 0
 0
 0
 0

a、VRT 位: 芯片内部 RAM 与寄存器内容有效标志位。该位为"1"时,芯片内部寄存器和 RAM 内容有效。读该寄存器后,该位自动置"1"。

b、BIT6~BIT0 位:保留位。

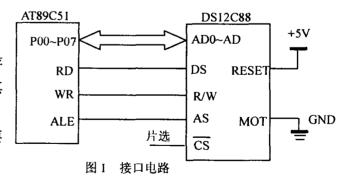
更新周期的基本功能是:①刷新时标寄存器的内容,同时秒寄存器的内容加一,并检查其它时标寄存器的内容是否溢出。如有溢出,则进位相应的时标寄存器;②另外一个功能是:检查报警时标寄存器的内容是否与时标寄存器的内容相符。

为了采样时标寄存器的数据,DS12C887 提供了两种避开更新周期访问时标寄存器的方法:第一种是利用更新周期结束发出的中断中请;另一种是利用寄存器 A 中的 UIP 位来指示芯片是否处于更新周期,在 UIP 从低变高 244 μs 后,芯片将进行更新周期,所以检测到 UIP 位为低电平时,则利用 244 μs 的时间间隔读取时标寄存器;如检测到 UIP 位为高电平,则暂缓读时标寄存器,等 UIP 为低电平后再读时标寄存器。

3 硬件电路

本系统中 DS12C887的 RAM 和各专用寄存器的访问,可以用片选地址选中 DS12C887,其与 AT89C51 接线如图 1 所示。

时钟芯片 DS12C887 共有 24 个引脚, 主要引脚分别为:



DS 数据读信号端;

R/W 数据写信号端; AS 地址锁存信号端; CS选通信号端, 低电平有效;

MOT 计算机总线选择端; RESET 复位端; AD0~AD7 地址/数据(双向)总线。

4 软件设计

在使用 DS12C887 时,首先要初始化,以后除校时外,上电时不用每次都初始化,在第一次初始化时,应禁止芯片内部的更新周期操作,即先将寄存器 B 的 SET 位置 "1",然后初始化时标寄存器 (00H~09H) 和寄存器 A,再通过读寄存器 C,清中断标志,读寄存器 D 将 VRT 位置 "1",最后将寄存器 B 的 SET 位清 "0",芯片开始计时工作。

下面是初始化 DS12C887 的部分程序:

读时钟 DS12C887 程序以汇编语言设计,根据地址线首先初始化时钟芯片。为了便于编程,设 定时钟芯片的地址是 4000H, 其中寄存器 A~D 的地址是 400AH~400DH, 年、月、日、时利分分别 存于 4EH、4DH、4CH、4BH 和 4AH 内存单元内。

MOV DPTR. #400BH : 资存器 B 的 RESET 位置"1", 禁止芯片内

MOV A. #82H

;部的更新周期

MOVX @DPTR, A

MOV DPL, #00H

;初始化时标寄存器为02年3月4日8点59

ŗ

MOV A, #50h

;分50秒

MOVX @DPTR, A

MOV DPL, #02H

MOV A, #59h

MOVX @DPTR, A

MOV DPL, #04H

MOV A, #08h

MOVX @DPTR, A

MOV DPL, #07H

MOV A, #04h

MOVX @DPTR, A

INC DPTR

MOV A, #03h

MOVX @DPTR, A

INC DPTR

MOV A, #02h

MOVX @DPTR, A

MOV DPTR, #400AH

; 初始化寄存器 A, SQW 输出频率为

MOV A, #2FH

; 8.192kHz 的方波

MOVX @DPTR, A

MOV DPTR, #400BH

MOV A, #22H

MOVX @DPTR, A

MOV DPTR, #400CH

; 清状态寄存器 C

MOVX A, @DPTR

MOV DPTR, #400DH ; 状态寄存器 D 的 URT 位置"1"

MOVX A, @DPTR

MOV DPTR, #400BH

;初始化寄存器 B

MOVX @DPTR, A

XIN: MOV DPTR, #400AH

第2期

吴瑰丽,等 单片机与时钟芯片 DS12C887 的接口设计

MOV A, @DPTR

JBC ACC.7, XIN

; 查询 UIP 位, 判断芯片是否处于更新周期

MOV DPTR. #4002H

; 读分

MOVX A, @DPTR

5 结论

在作者主持的一项课题中,应用该时钟芯片提供准确的时间来保存数据,省去了一些外围器件(如备用电池、晶振电路等),接口电路简单,运行可靠。

(责任编辑 田明山)

参考文献:

- [1] 彭希南,跨越.2000 年的时钟芯片 DS12887/DS12C887[J]. 电子技术,1999(8):34-38
- [2] http:www.maxim-ic.com.cn

The Design of Interface Between Single Chip and DS12C887

Wu Guili¹⁾ Liu Jianhua¹⁾ Cui Yujie²⁾

(Shijiazhuang Railway Institute¹⁾ Hebei Shijiazhuang 050043 Shenyang Agriwltural University ²⁾ Hebei Shenyang 110161 China)

Abstract: This paper introduces the characteristics and working principle of DS12C887, designs the interface of DS12C887 and Single chip, and also gives the relative hardware interface and software.

Key words: single chip

timekeeping chip

interface