



INSTITUTO TECNOLÓGICO
DE
BUENOS AIRES

INGENIERÍA ELECTRÓNICA
22.01 - TEORÍA DE CIRCUITOS

TRABAJO PRÁCTICO N°2

Grupo 4:

Álvarez, Lisandro
Fogg, Matias
Diaz, Ian
Delgado, Milton
Dieguez, Manuel
Oh, Victor

Legajos:

57771
56252
57515
56451
56273
56679

APROBADO EN FECHA:

ENTREGADO EL 6 DE SEPTIEMBRE DE 2019

Índice

I	Comportamiento de Amplificadores Operacionales	4
1.	Comportamiento de amplificador operacional inversor	4
1.1.	Análisis de la transferencia	5
1.2.	Análisis de impedancia de entrada	9
1.3.	Consideraciones para utilizar un modelo lineal del amplificador operacional	15
1.3.1.	Análisis de saturación y polo dominante	15
1.3.2.	Análisis de <i>Slew Rate</i>	17
1.3.3.	Análisis de <i>crossover distortion</i>	19
1.3.4.	Conclusión	20
1.4.	Otros fenómenos que afectan el comportamiento del Amplificador Operacional	22
1.4.1.	Corriente de BIAS y offset de entrada	22
1.5.	Aplicaciones y características	22
1.5.1.	Efecto de la resistencia R4 en el circuito inversor	22
1.5.2.	Efecto de la resistencia R3	23
1.6.	Análisis de DC Sweep a la entrada	23
2.	Comportamiento del amplificador operacional no inversor	24
2.1.	Análisis de la transferencia	25
2.2.	Análisis de la impedancia de entrada	28
2.3.	Análisis de alinealidades	32
2.3.1.	Análisis de saturación y polo dominante	32
2.3.2.	Análisis de <i>Slew Rate</i>	34
2.3.3.	Conclusiones	36
2.4.	Análisis del DC <i>Sweep</i>	38
3.	Conclusiones	39
II	Caracterización de Amplificadores Operacionales	40
1.	Construcción del circuito	40
1.1.	Caso Ideal	40
1.2.	Amplificador LM833N	41
1.3.	Amplificador NE5534P	41
2.	Método de Medición	42
3.	Análisis de Resultados	42
3.1.	Respuesta en Frecuencia	42
3.2.	Impedancia de Entrada	45
4.	Conclusión	45
III	Corrientes de Bias	47
1.	Introducción	47
2.	Análisis teórico del circuito	48

3. Mediciones	53
3.1. Medición de V_{OS}	53
3.2. Medición de I_P	54
3.3. Medición de I_N	54
3.4. Cálculo de I_{OS} y I_B	54
3.5. Análisis de resultados	55
4. Circuito de compensación externo	55
 IV Pedal de distorsión	 57
1. Introducción	57
2. Circuito propuesto por la cátedra	57
2.1. Etapa de entrada y fuente de continua	57
2.2. Etapa de amplificador operacional	58
2.3. Etapa de recorte	58
2.4. Etapa de salida	58
3. Cambios propuestos al circuito	58
3.1. Etapa 1: fuente de continua	58
3.1.1. Mejoras propuestas	59
3.2. Etapa 2: amplificador operacional	59
3.2.1. Mejoras propuestas	60
3.2.2. Cálculo de la impedancia de entrada de la etapa	60
3.2.3. Cálculo de la ganancia de la etapa	60
3.3. Etapa 3: recorte	61
3.3.1. Mejoras propuestas	62
3.4. Etapa 4: control de tono	62
3.4.1. Funcionamiento de la etapa en frecuencias	62
4. Comportamiento del circuito	63
4.1. A la salida del amplificador operacional	63
4.2. A la salida de audio	64
5. Conclusión	65
 V Circuito de Aplicación: Sensor de Temperatura	 66
1. Diseño del Circuito	66
1.1. LM35	66
1.2. Linealidad de la salida: Implementación con amplificadores operacionales	66
1.2.1. Diagrama de señal y cálculo de parámetros	67
1.2.2. Primera Fase: Amplificador Inversor	67
1.2.3. Segunda Fase: Sumador Ponderado Inversor	68
1.3. Fases amplificadoras en cascada	69
1.4. Generación de V_{off}	70
1.5. Limitación de tensión de salida	70
2. Simulaciones	71
2.0.1. Señal de salida	71
2.0.2. Sensibilidades y calibración	72
3. Mediciones	73
3.0.1. Señal de salida	73
3.0.2. Impedancia de entrada	73

Parte I

Comportamiento de Amplificadores Operacionales

1. Comportamiento de amplificador operacional inversor

A lo largo de esta sección se procederá a analizar el comportamiento ideal y real del amplificador operacional *LM324* conectado como se muestra en la Figura 1. Considerando los valores de los componentes como se puede ver en la tabla 1. Es necesario aclarar que para realizar calculos numéricos y simbólicos de ecuaciones se utilizó la librería *SymPy* de python, donde se creó un *Circuit Solver*, por lo tanto si no se encuentra el procedimiento para el hallazgo de una ecuación en este informe, es porque se halló mediante programación con variables simbólicas.

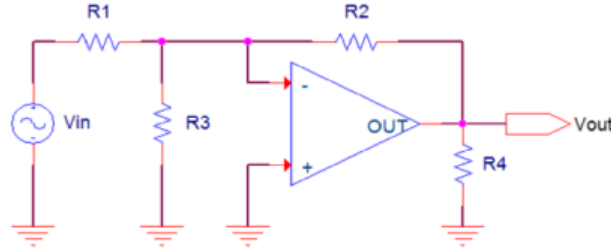


Figura 1: Circuito a analizar

Caso	$R_1 = R_3$	R_2	R_4
1	$10 (k\Omega)$	$100 (k\Omega)$	$40 (k\Omega)$
2	$10 (k\Omega)$	$10 (k\Omega)$	$40 (k\Omega)$
3	$100 (k\Omega)$	$10 (k\Omega)$	$400 (k\Omega)$

Cuadro 1: Valores de los componentes

Para implementar este circuito, se utilizó el software de *Altium Designer* creando un proyecto de *Printed Circuit Board* como se muestra en las figuras 2 y 3.

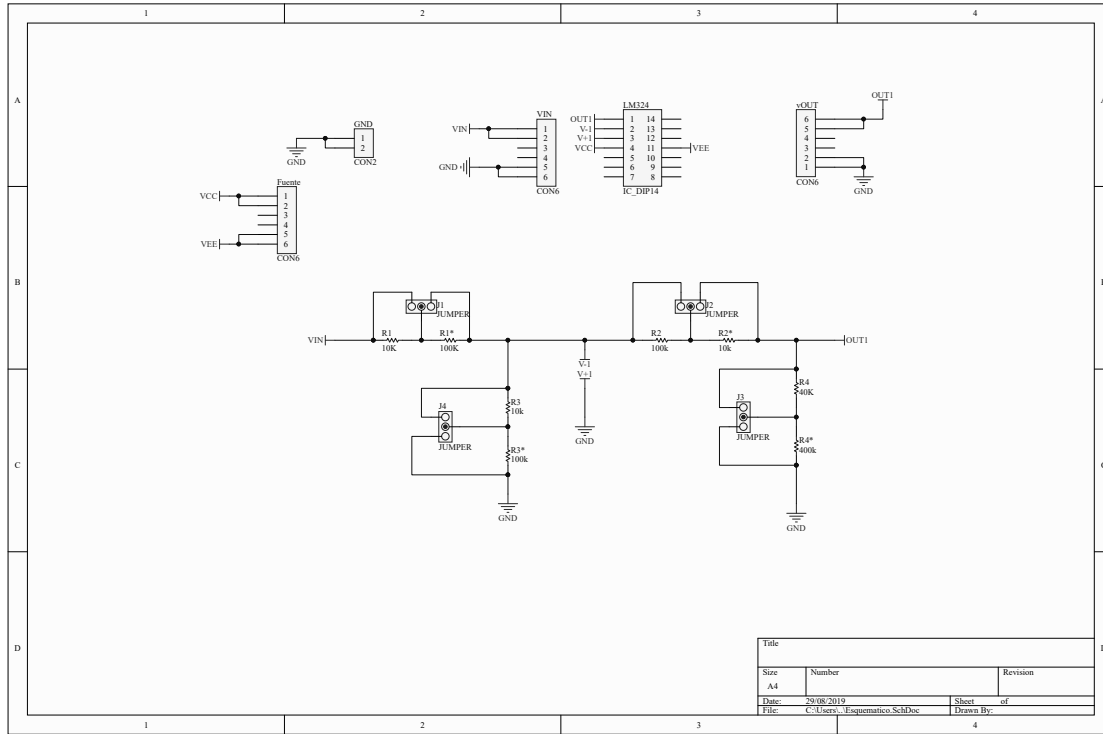


Figura 2: Esquemático del circuito implementado

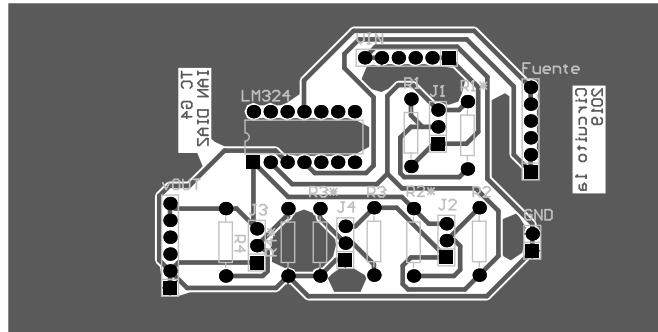


Figura 3: PCB del circuito implementado

1.1. Análisis de la transferencia

Comenzando por el análisis ideal, se pidió calcular y graficar la relación $\frac{V_{out}}{V_{in}}$, esto quiere decir, considerando a_0 finito y $A(\omega)$ con polo dominante. Considerando las siguientes ecuaciones descriptas a continuación y operando correctamente, se llega a que la relación $\frac{V_{out}}{V_{in}}$ esta dada por la ecuación (1).

$$\begin{cases} V_{out} = -A(\omega)v^- \\ I = i_3 + i_1 \\ i_1 = -i_2 \\ v^- = i_3 R_3 \\ V_{in} - IR_1 = v^- \end{cases}$$

$$H(s) = \frac{V_{out}}{V_{in}} = -\frac{R_2 R_3 W a_0}{R_1 R_2 (W + s) + R_1 R_3 W a_0 + R_1 R_3 (W + s) + R_2 R_3 (W + s)} \quad (1)$$

$$H(s) = -\frac{5 \cdot 10^{15}}{2,1 \cdot 10^9 s + 502 \cdot 10^{12}} \text{ Caso 1}$$

$$H(s) = -\frac{502 \cdot 10^{12}}{300 \cdot 10^6 s + 502 \cdot 10^{12}} \text{ Caso 2}$$

$$H(s) = -\frac{5 \cdot 10^{15}}{12 \cdot 10^9 s + 5 \cdot 10^{16}} \text{ Caso 3}$$

Como se puede ver, se encuentra un polo en la transferencia del circuito, por lo cual, el circuito se debería comportar a grandes rasgos como un pasabajos. Es importante notar, que el valor de R_4 no afecta a la transferencia del circuito. Si se grafica la transferencia del circuito para los distintos casos, se puede ver que, en efecto, se comporta como un pasabajos, con diferente frecuencia de corte f_0 , esto se puede ver en las figuras 4, 6 y 8. La diferencia con lo simulado se debe a que la frecuencia del polo dominante dada por la hoja de datos no está bien especificada, y en la calculada se uso un polo dominante de 7,5 (Hz) (Era lo que se observaba aproximadamente en el grafico provisto por el fabricante) y en el simulado se uso el modelo real del LM324.

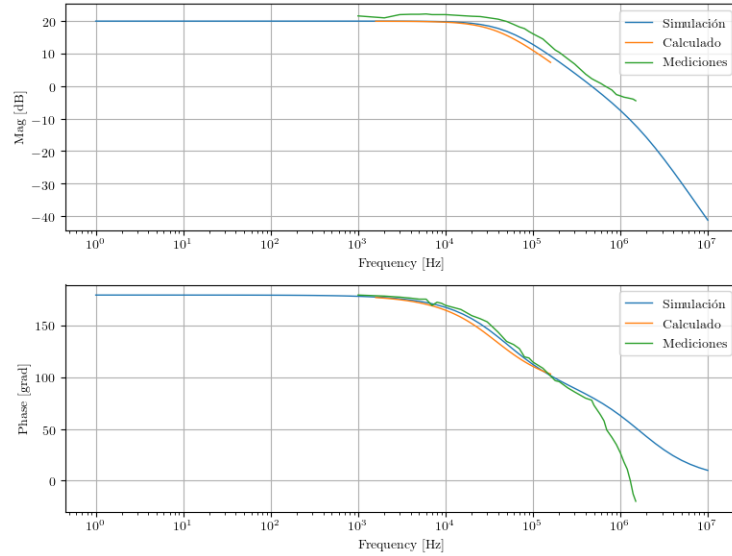


Figura 4: Comportamiento del circuito para el caso 1

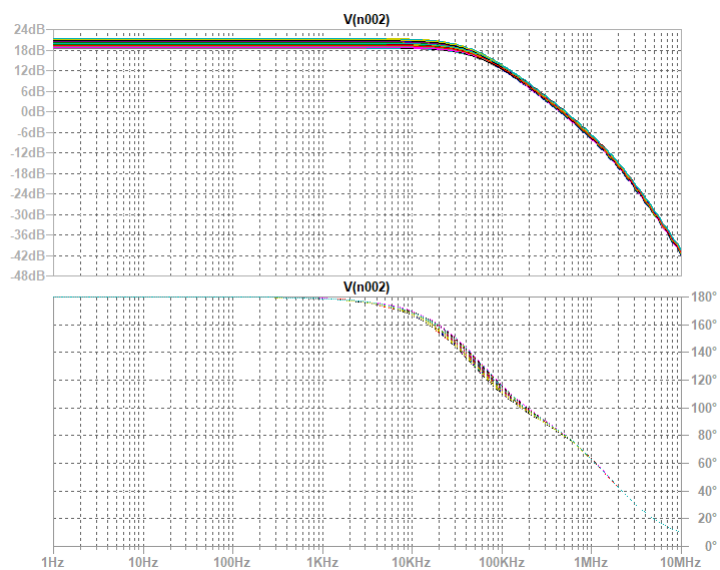


Figura 5: Análisis Montecarlo del circuito para el caso 1

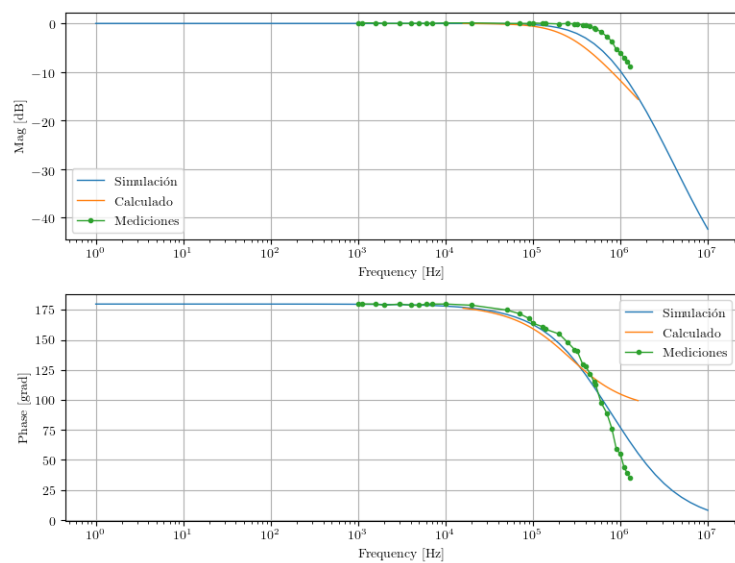


Figura 6: Comportamiento del circuito para el caso 2

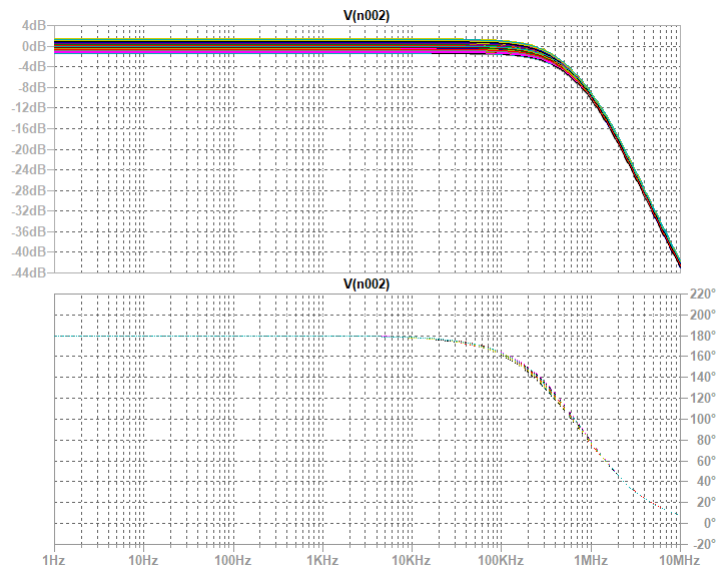


Figura 7: Análisis Montecarlo del circuito para el caso 2

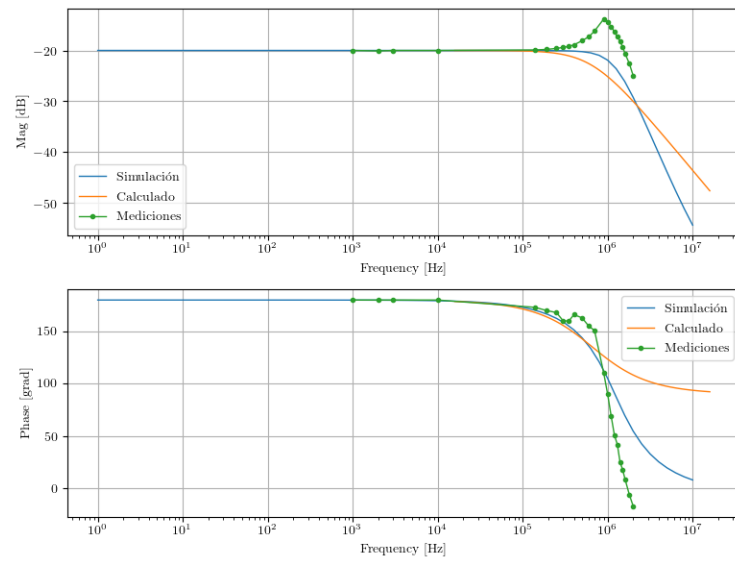


Figura 8: Comportamiento del circuito para el caso 3

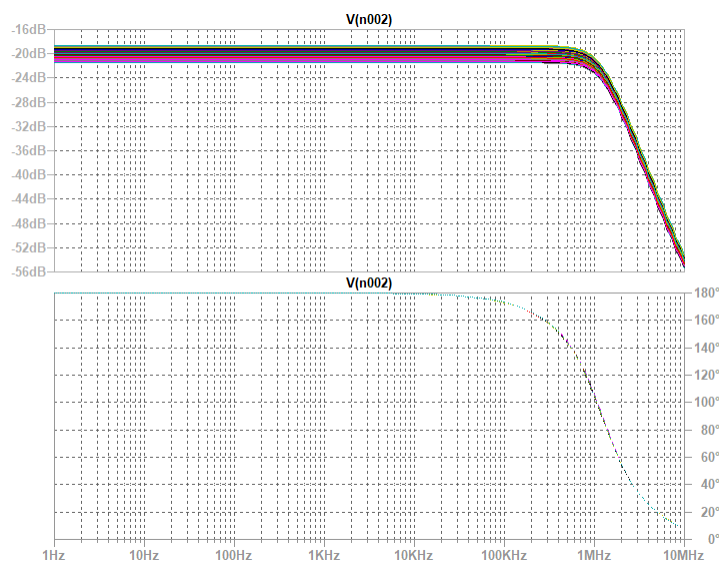


Figura 9: Análisis Montecarlo del circuito para el caso 3

Como se pudo observar en las Figuras 4, 6 y 8, para el caso 1 el circuito se comporta como un amplificador de 20(dB) hasta la frecuencia del polo, donde ya empieza a afectar el comportamiento de pasabajos. Un comportamiento similar tuvieron los casos 2 y 3, con la salvedad de que en el caso 2 se trataba de un *Buffer* y en el caso 3 de un atenuador de 20(dB).

Por otro lado, en el caso 3 se puede observar un sobrepico bastante pronunciado que se debe al efecto de las puntas del osciloscopio, sumado a las capacidades parásitas intrínsecas de nuestro circuito. Si simulamos nuestro circuito, teniendo en cuenta estas capacidades, podemos ver que nuestra simulación es acorde a los resultados empíricos.

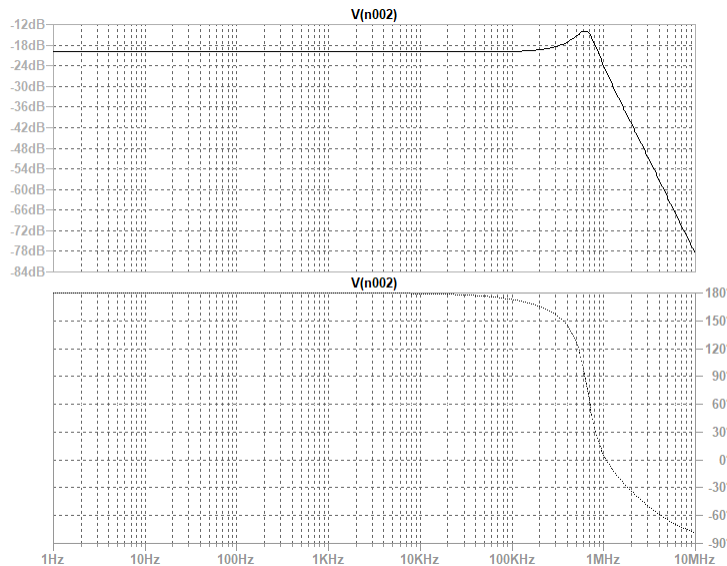


Figura 10: Simulación del comportamiento del circuito para el caso 3 considerando las puntas de los osciloscopios y capacidades parásitas

1.2. Análisis de impedancia de entrada

Consecuentemente, se nos instó a calcular la impedancia de entrada vista por el generador hacia el circuito. Nuevamente, utilizando las ecuaciones descritas en la subsección 1.1, y operando adecuadamente, se llegó a la conclusión de que la impedancia de entrada es la descrita en la ecuación (2).

$$\begin{aligned}
K &= \frac{R_2 a_0 \omega_p (R_3 + R_1) - \omega_p (a_0 - 1) (R_2 R_3 + R_1 R_2 + R_1 R_3)}{R_2 a_0 \omega_p - (R_2 + R_3) \omega_p (a_0 - 1)} \\
C &= \frac{\omega_p (a_0 - 1) (R_2 R_3 + R_1 R_2 + R_1 R_3) - R_2 a_0 \omega_p (R_3 + R_1)}{(R_2 R_3 + R_1 R_2 + R_1 R_3)} \\
L &= \frac{(R_2 + R_3) \omega_p (a_0 - 1) - R_2 a_0 \omega_p}{R_2 + R_3} \\
\Rightarrow Z_{in} &= K \frac{1 + \frac{s}{C}}{1 + \frac{s}{L}} \quad (2)
\end{aligned}$$

Por lo tanto, para cada caso se tendrá una impedancia de entrada como se muestra en las siguientes formulas:

$$\begin{aligned}
Z_{in} &= \frac{912 \times 10^3 f^2 + 100 \times 10^{12}}{47,77 f^2 + 10 \times 10^9} + i \frac{6,28 \times 10^9 f}{47,77 f^2 + 10 \times 10^9} \quad \text{Caso 1} \\
Z_{in} &= \frac{5,92 \times 10^3 f^2 + 25 \times 10^{12}}{0,39 f^2 + 2,5 \times 10^9} + i \frac{157 \times 10^6 f}{0,39 f^2 + 2,5 \times 10^9} \quad \text{Caso 2} \\
Z_{in} &= \frac{5,21 \times 10^6 f^2 + 100 \times 10^{15}}{47,77 f + 999,98 \times 10^9} + i \frac{62,83 \times 10^9 f}{47,77 f + 999,98 \times 10^9} \quad \text{Caso 3}
\end{aligned}$$

Graficando la impedancia de entrada con respecto a la frecuencia de entrada, se puede ver en la Figura 11, como varía dependiendo de la frecuencia, es decir, no permanece constante. Nuevamente, se puede observar como esta impedancia no es afectada por R_4 .

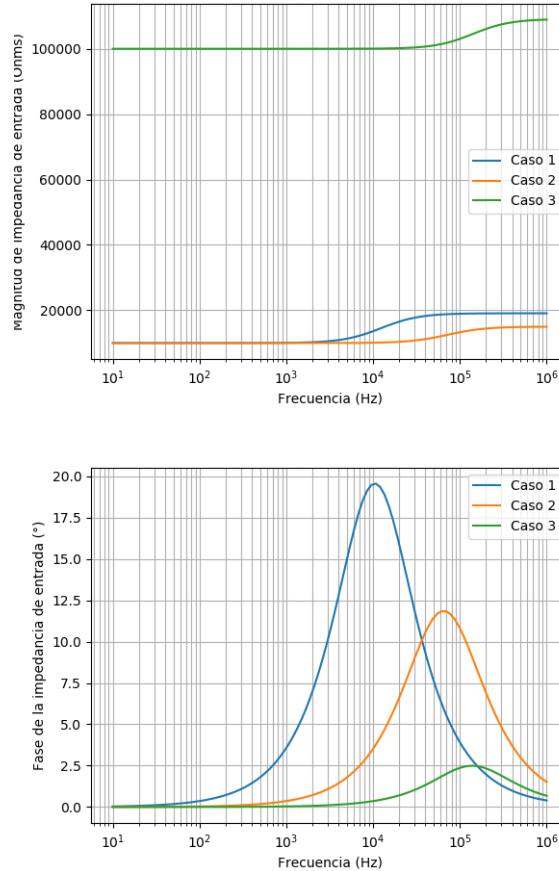


Figura 11: Impedancia de entrada calculada

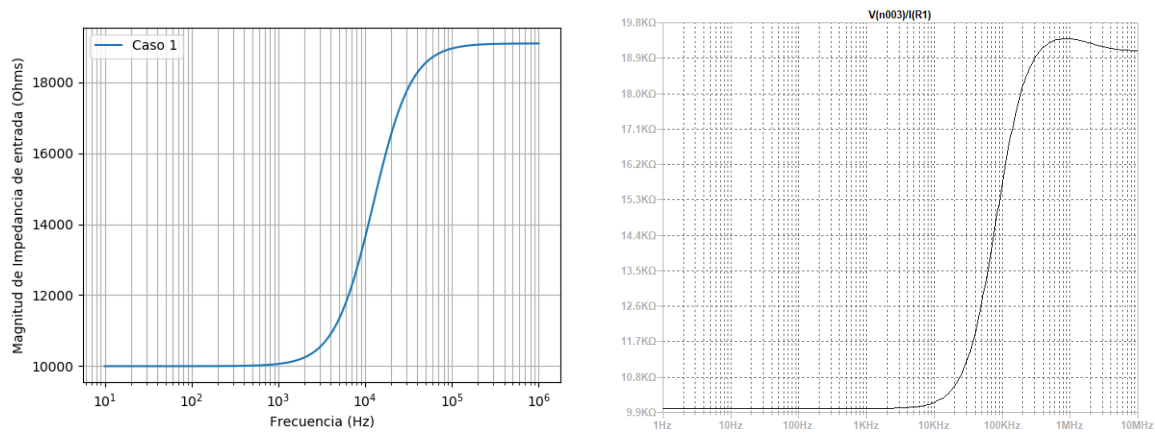


Figura 12: Cálculo y simulación del modulo de la impedancia de entrada para el caso 1

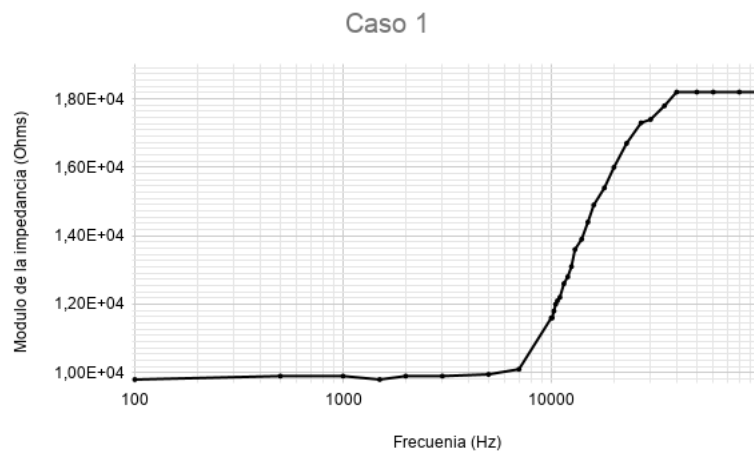


Figura 13: Medición del módulo de la impedancia de entrada para el caso 1

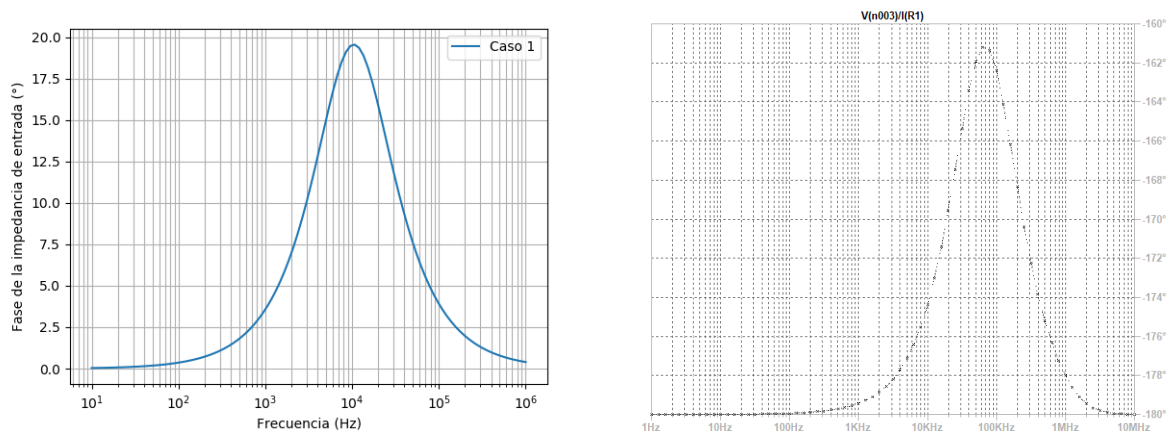


Figura 14: Cálculo y simulación de la fase de la impedancia de entrada para el caso 1

Caso 1

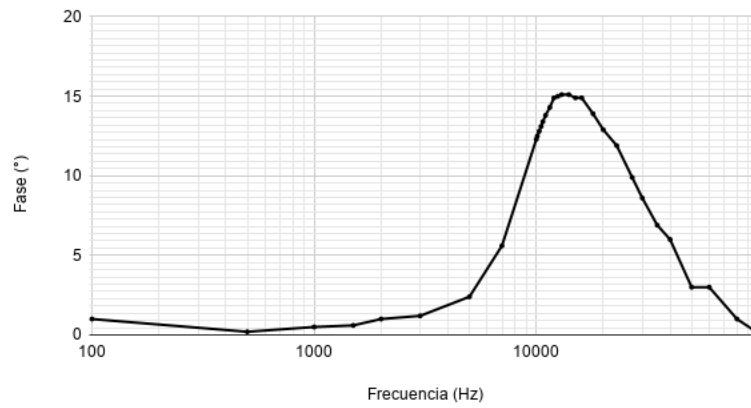


Figura 15: Medición de la fase de la impedancia de entrada para el caso 1

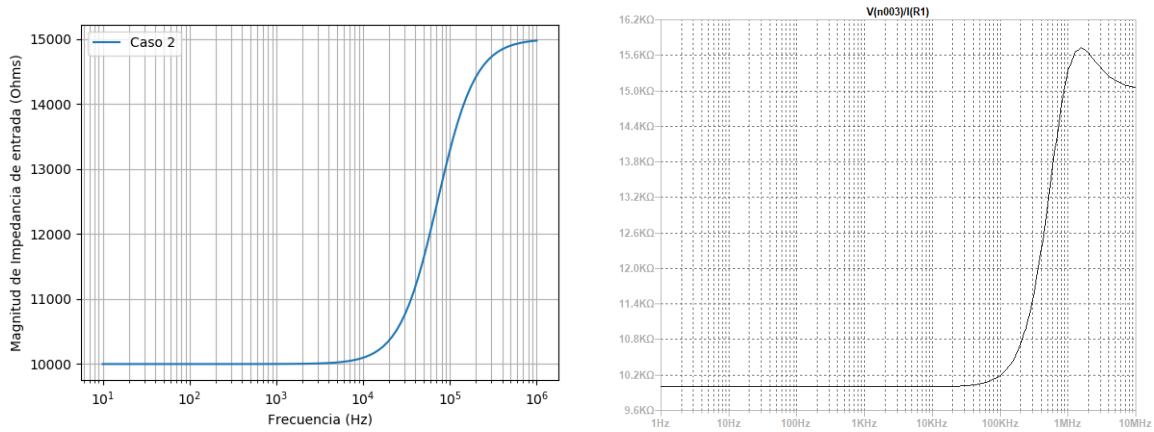


Figura 16: Cálculo y simulación del módulo de la impedancia de entrada para el caso 2

Caso 2

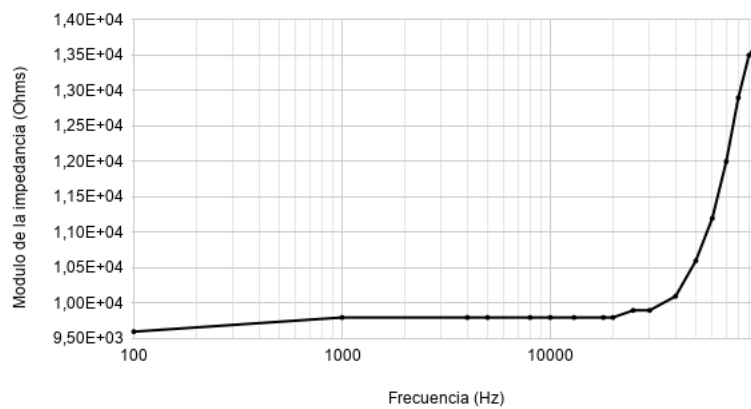


Figura 17: Medición del módulo de la impedancia de entrada para el caso 2

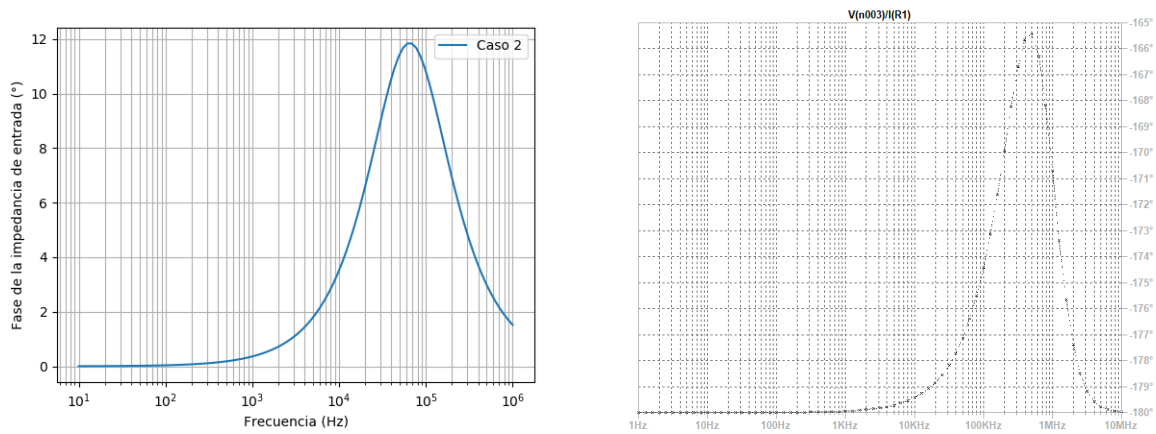


Figura 18: Cálculo y simulación de la fase de la impedancia de entrada para el caso 2

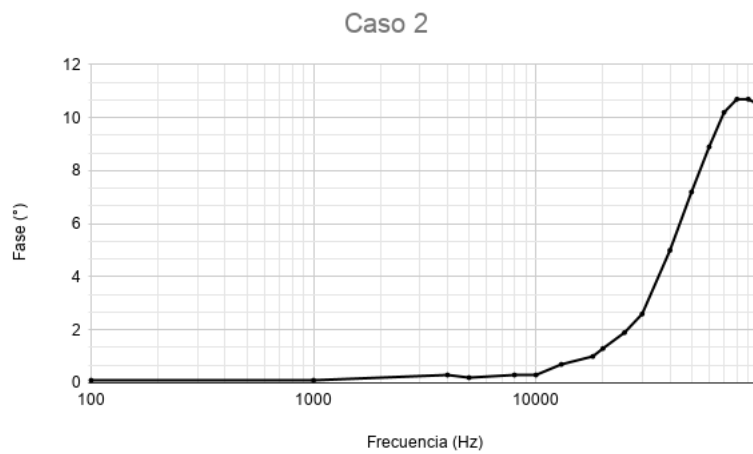


Figura 19: Medición de la fase de la impedancia de entrada para el caso 2

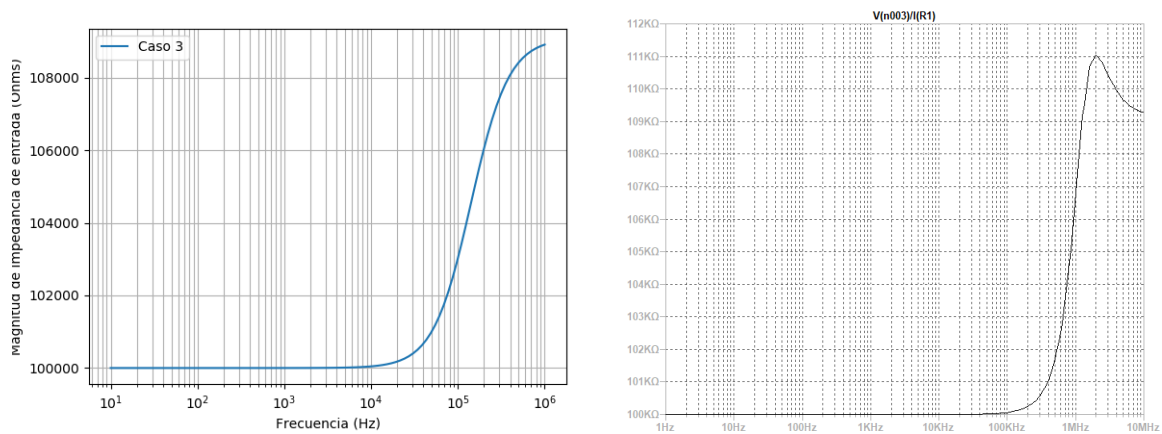


Figura 20: Cálculo y simulación del módulo de la impedancia de entrada para el caso 3

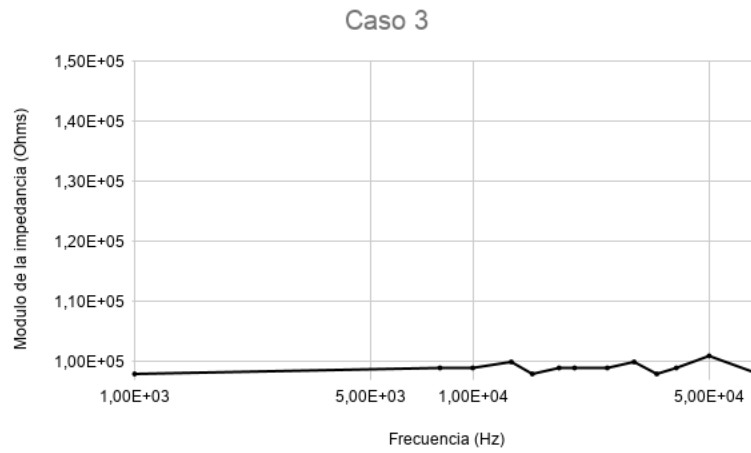


Figura 21: Medición del módulo de la impedancia de entrada para el caso 3

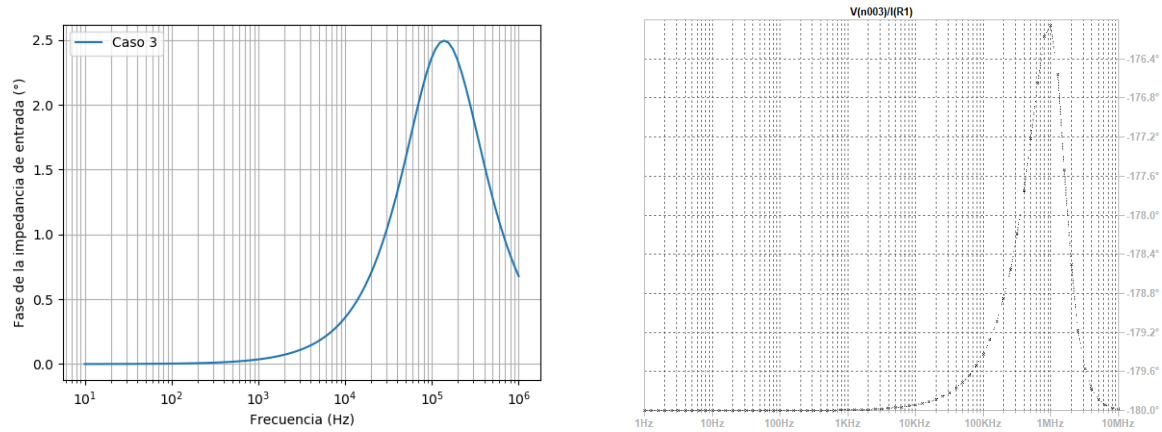


Figura 22: Cálculo y simulación de la fase de la impedancia de entrada para el caso 3

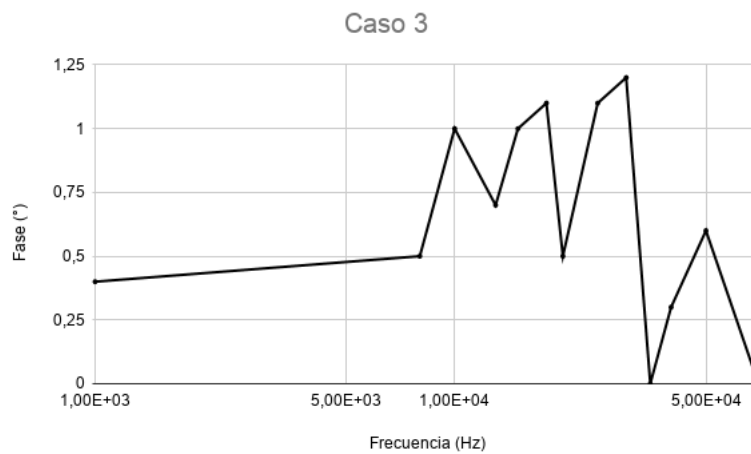


Figura 23: Medición de la fase de la impedancia de entrada para el caso 3

Como se puede observar, en los casos 1 y 2, el modelo teórico calculado y las simulaciones se condicen acordemente con lo medido. Las diferencias en los valores se deben a la incertidumbre que genera el analizador de impedancias junto con los valores que se usaron para las resistencias del circuito (los valores nominales más cercanos), y las tolerancias de dichas resistencias. No obstante, en el caso 3 se puede ver que las diferencias entre lo teórico y lo simulado, con lo medido, son bastante significativas estas diferencias se deben al comportamiento de atenuador que provee el circuito. Como a altas frecuencias las tensiones y corrientes son demasiado bajas, las mediciones tienen un alto grado de incertidumbre debido al ruido electromagnético ambiente, el cual se hace comparable con las señales de entrada.

1.3. Consideraciones para utilizar un modelo lineal del amplificador operacional

A continuación, se procederá a aclarar cuales son las consideraciones para caracterizar al circuito de manera lineal. Para esto se deben tener en cuenta diversas consideraciones descriptas a continuación.

1.3.1. Análisis de saturación y polo dominante

Si se tiene en cuenta un amplificador operacional ideal, el primer contacto con un circuito a lineal se da cuando este entra en saturación, es decir, $|V_{out}| > |V_{cc}|$. Si se considera una tensión de entrada de la forma $V_{in} = \sin(2\pi ft)$, es decir, con amplitud $1(V)$, solo basta con analizar el valor del módulo de la transferencia vista en la ecuación (1).

$$|H(f)| \times V_{in} = \frac{R_2 R_3 \omega_p a_0}{\sqrt{\omega_p^2 (-R_1 R_2 + R_1 R_3 a_0 + R_1 R_3 + R_2 R_3)^2 + 4\pi^2 f^2 (-R_1 R_2 + R_1 R_3 + R_2 R_3)^2}} \times V_{in} \leq V_{cc}$$

$$V_{in} \leq 1,3 \cdot 10^{-17} \sqrt{1 \cdot 10^{25} f^2 + 1,4 \cdot 10^{34}} \text{ Caso 1}$$

$$V_{in} \leq 1,3 \cdot 10^{-16} \sqrt{2,2 \cdot 10^{23} f^2 + 1,4 \cdot 10^{34}} \text{ Caso 2}$$

$$V_{in} \leq 1,3 \cdot 10^{-17} \sqrt{3,6 \cdot 10^{26} f^2 + 1,4 \cdot 10^{38}} \text{ Caso 3}$$

Con estas ecuaciones, se puede ver que el efecto de saturación no afecta en ninguno de los casos para tensiones de entrada igual a 1(V) sin embargo, hay que tener cuidado cuando se trabaja con tensiones de entrada superiores, ya que la frecuencia mínima de operación a la cual no satura el amplificador operacional podría empezar a afectar nuestro circuito.

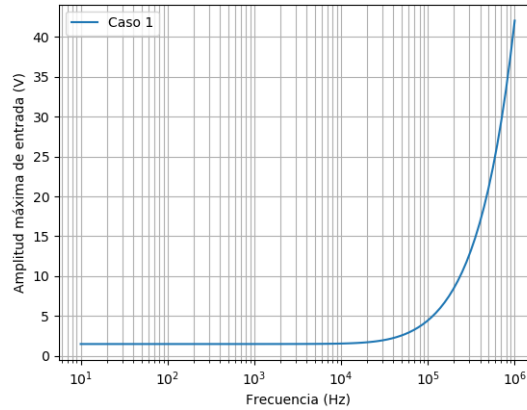


Figura 24: Tensión máxima en función de la frecuencia de operación para que el circuito no entre en saturación caso 1

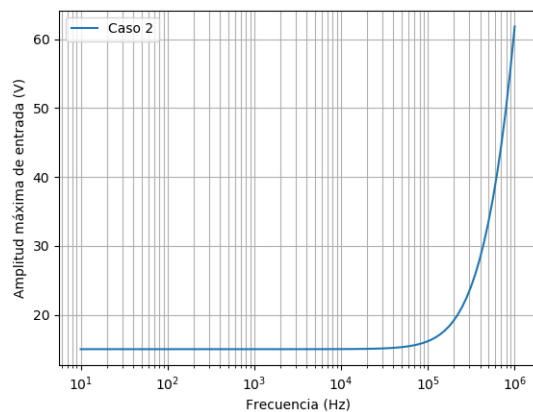


Figura 25: Tensión máxima en función de la frecuencia de operación para que el circuito no entre en saturación caso 2

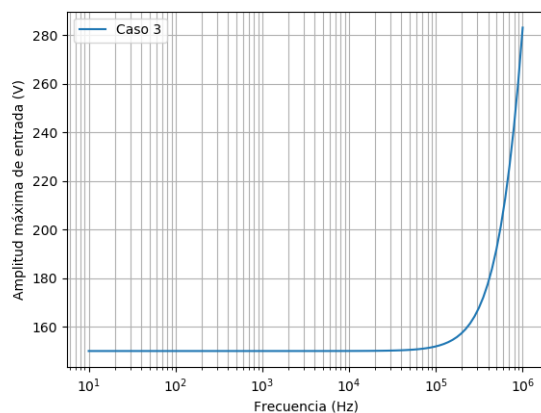


Figura 26: Tensión máxima en función de la frecuencia de operación para que el circuito no entre en saturación caso 3

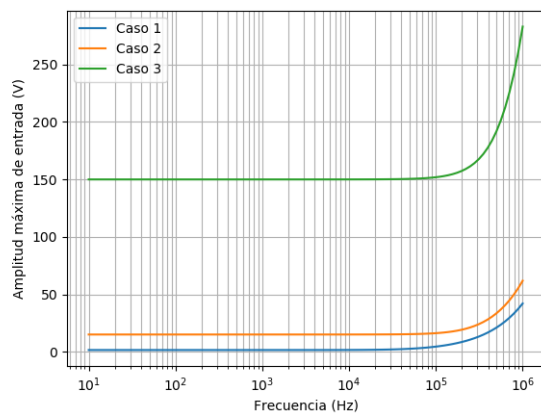


Figura 27: Tensión máxima en función de la frecuencia de operación para que el circuito no entre en saturación

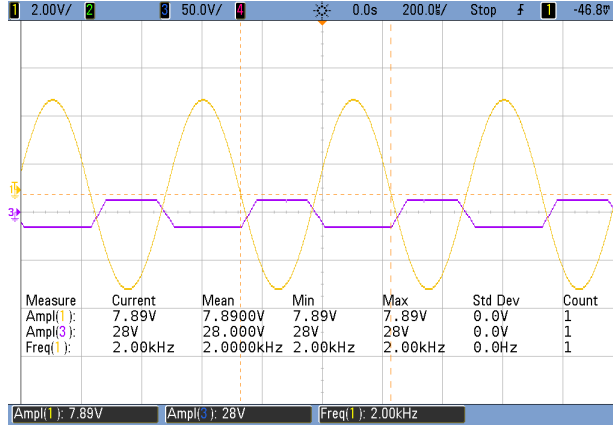


Figura 28: Medición de la saturación para el caso 1 a 2(kHz)

Como se puede ver en la Figura 28, el efecto de saturación es muy evidente ya que con una entrada de 8(Vp), si se observa la figura 37, para 2 (kHz), la señal de entrada se encuentra muy excedida respecto al máximo valor permitido para que no sature, por lo tanto, la salida que se puede ver tiene 28(Vpp), que es aproximadamente $2V_{cc}$, lo cual se condice con lo predicho. A su vez, como se observa en la Figura 27, el efecto de saturación solo se puede notar cuando se supera un valor de tensión prácticamente constante para cada caso en frecuencias bajas sin embargo, en los tres casos a frecuencias altas la tensión máxima permitida para que el circuito comience a tener el efecto de saturación tiende a infinito, esto se da por el efecto pasabajos del circuito, como fue explicado anteriormente.

1.3.2. Análisis de *Slew Rate*

Otro problema con el cual el circuito comienza a comportarse alinealmente es el *Slew Rate*(SR), que indica el valor máximo que puede tener $\frac{\partial V_{out}}{\partial t}$. Esto significa que a una entrada $x(t)$ senoidal de la forma $x(t) = V_p \sin(2\pi ft)$ le corresponde una salida $v_{out}(t) = |H(f)| V_p \sin(2\pi ft + \phi(\omega))$, siendo $H(f) = |H(h)| e^{i\phi(\omega)}$. Por lo tanto, derivando la salida nos queda la ecuación (3).

$$\frac{\partial v_{out}}{\partial t} = |H(f)| V_p 2\pi f \cos(2\pi ft + \phi(\omega)) \quad (3)$$

A su vez, sabemos que, $\cos(\alpha) \leq 1$, por lo tanto;

$$\begin{aligned} \frac{\partial v_{out}}{\partial t} &\leq |H(f)| V_p 2\pi f \leq SR \\ f &\leq \frac{SR}{|H(f)| 2\pi V_p} \end{aligned} \quad (4)$$

$$V_{in} \leq \frac{6,37 \times 10^{-4} SR \sqrt{62,5 \times 10^3 \omega_p^2 (R_1 R_2 + R_1 R_3 a_0 + R_1 R_3 + R_2 R_3)^2 + 2,5 \times 10^6 f^2 (R_1 R_2 + R_1 R_3 + R_2 R_3)^2}}{R_2 R_3 \omega_p a_0 f}$$

Como se ve en la Figura 33, el valor de $SR = \frac{2,65225(V)}{4,75(\mu s)} = 0,55836 \left(\frac{V}{\mu s} \right)$, por lo tanto nos queda que para cada caso se deben cumplir las siguientes ecuaciones. Estas ecuaciones se pueden ver en la Figuras 29, 30 y 31.

$$V_{in} \leq \frac{7,5 \cdot 10^{-14} \sqrt{1,1 \cdot 10^{25} f^2 + 1,4 \cdot 10^{34}}}{f} \quad \text{Caso 1}$$

$$V_{in} \leq \frac{7,5 \cdot 10^{-13} \sqrt{2,2 \cdot 10^{23} f^2 + 1,4 \cdot 10^{34}}}{f} \quad \text{Caso 2}$$

$$V_{in} \leq \frac{7,5 \cdot 10^{-14} \sqrt{3,6 \cdot 10^{26} f^2 + 1,4 \cdot 10^{38}}}{f} \quad \text{Caso 3}$$

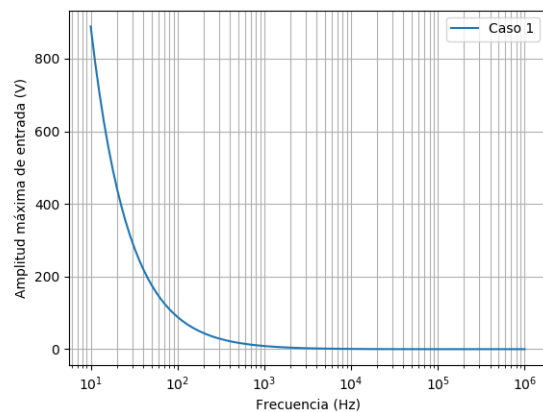


Figura 29: Cálculo de tensión pico máxima en función de la frecuencia para que no haya *Slew Rate* Caso 1

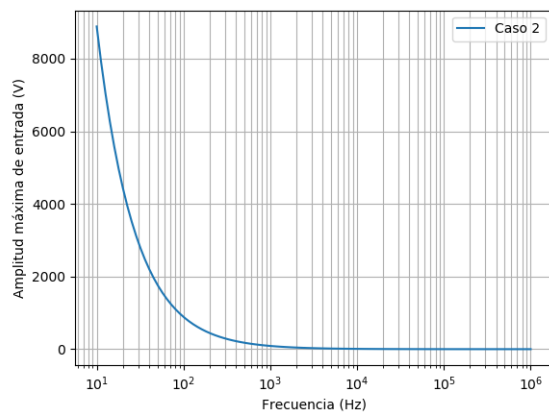


Figura 30: Cálculo de tensión pico máxima en función de la frecuencia para que no haya *Slew Rate* Caso 2

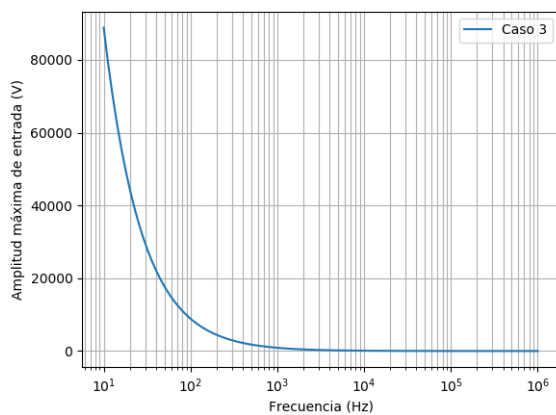


Figura 31: Cálculo de tensión pico máxima en función de la frecuencia para que no haya *Slew Rate* Caso 3

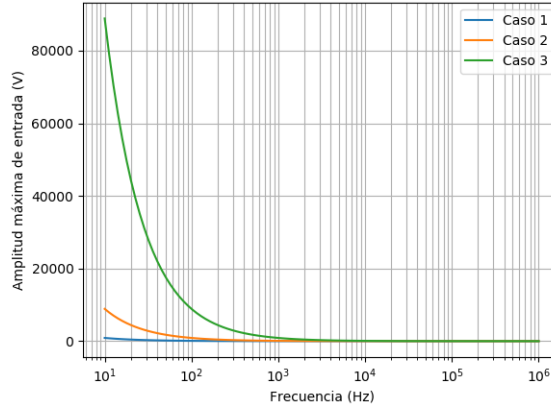


Figura 32: Cálculo de tensión pico máxima en función de la frecuencia para que no haya *Slew Rate*

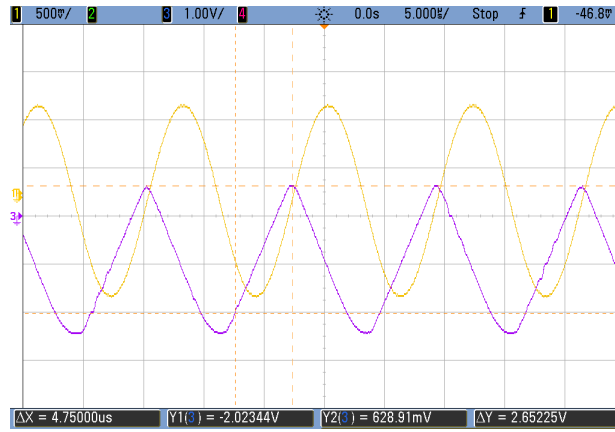


Figura 33: Medición de la pendiente del *Slew Rate*

Como se puede observar en la Figura 32, los efectos del *Slew Rate* comienzan a hacerse muy significativos a altas frecuencias, lo cual se condice con lo explicado anteriormente. Sin embargo, los valores picos a la entrada del circuito para frecuencias bajas, si bien son finitos, son extremadamente grandes comparados con los valores máximos para la saturación, por lo tanto, se deberá tener en cuenta ambos efectos a la hora de aplicar una tensión de entrada para que no se encuentre ninguna alinealidad en el circuito.

1.3.3. Análisis de *crossover distortion*

El *crossover distortion* o distorsión de cruce por cero es una distorsión que se da en amplificadores operacionales que tienen a la salida una etapa “*Push-Pull*”, una de estas etapas se muestra en la Figura 34. Esta alinealidad se produce por las corrientes de *BIAS* de los transistores BJT en esta etapa, que generan una caída de tensión de aproximadamente 0.7(V), por lo tanto, la salida del circuito será 0(V) siempre que $|v_{in}| \leq 0,7(V)$ por lo tanto, la salida del amplificador a una entrada senoidal será la que se puede ver en la Figura 35.

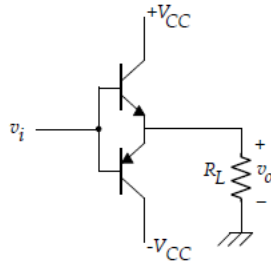


Figura 34: Etapa *push-pull* con transistores PNP y NPN

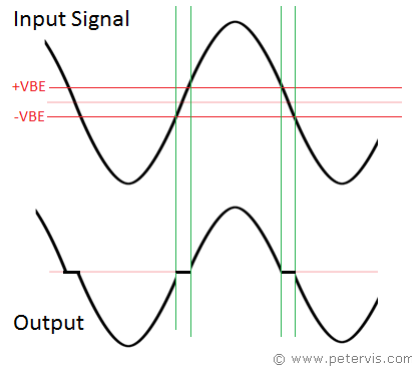


Figura 35: *Crossover distortion*

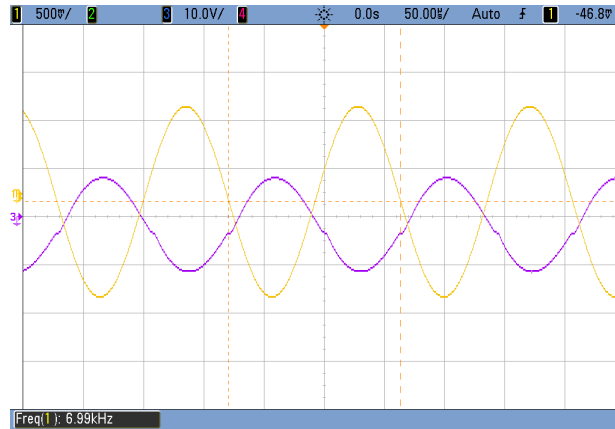


Figura 36: Medición de la distorsión de cruce por cero

Para solucionar este problema, se decidió ingresar al circuito con una tensión de la forma $V_{in} = A \sin(2\pi ft) + V_{offset}$, siendo, V_{offset} una tensión lo suficientemente grande para que alguno de los transistores BJT de la etapa *push-pull* se encuentre siempre polarizado. Sin embargo, esta solución afectó posteriormente a las mediciones de la transferencia, ya que como se explicará en la siguiente subsección, la amplitud máxima de entrada al circuito está limitada por ciertas curvas, por lo tanto, al agregarle un offset, estamos limitando todavía más nuestro circuito.

1.3.4. Conclusión

En conclusión, teniendo en cuenta los efectos del *Slew Rate* y de la saturación para diferentes frecuencias del espectro, los resultados para poder medir la transferencia del circuito sin tener efectos alineales determinan que

para cierta frecuencia elegida para medir, la amplitud máxima de la tensión de entrada al circuito deberá estar por debajo de las curvas mostradas en las figuras 37, 38 y 39.

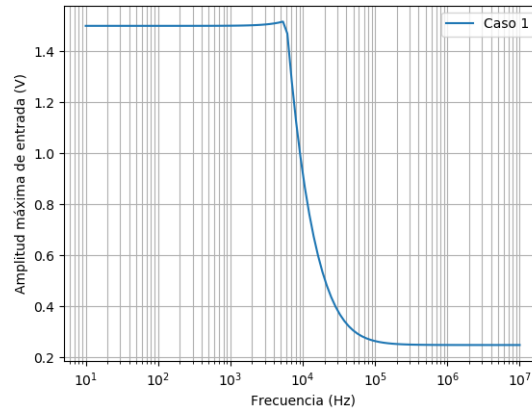


Figura 37: Amplitud máxima de entrada en función de la frecuencia para el caso 1

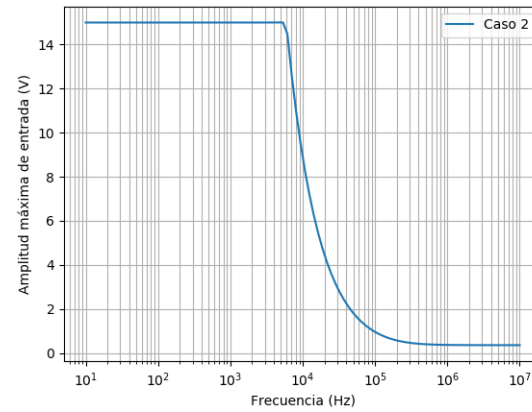


Figura 38: Amplitud máxima de entrada en función de la frecuencia para el caso 2

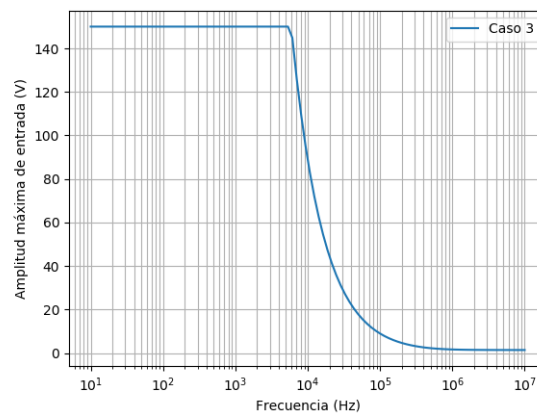


Figura 39: Amplitud máxima de entrada en función de la frecuencia para el caso 3

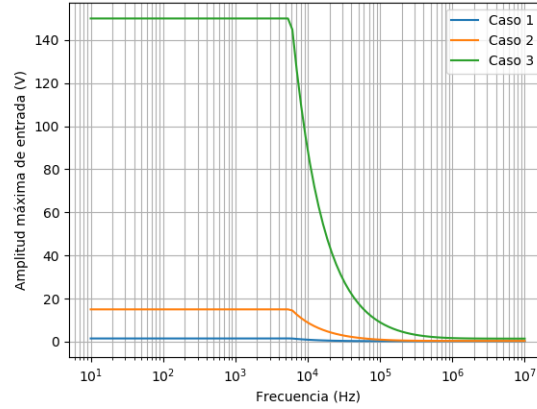


Figura 40: Amplitud máxima de entrada en función de la frecuencia

Como se puede observar, cuando la frecuencia se hace lo suficientemente grande la amplitud de entrada se aproxima a cero, por lo tanto, en cada caso se encontrará una cierta frecuencia máxima para la cual no se podrá medir la transferencia del circuito ya que la tensión de entrada al mismo será del orden del ruido electromagnético ambiente del laboratorio.

1.4. Otros fenómenos que afectan el comportamiento del Amplificador Operacional

1.4.1. Corriente de BIAS y offset de entrada

El siguiente inconveniente se da debido a que el amplificador operacional está compuesto por transistores BJT internamente, por ende cada terminal v^+ y v^- tiene una corriente necesaria para polarizar a los transistores que debe ser tenida en cuenta. A su vez, debe ser tenido en cuenta el *offset* de entrada, que generará una salida del tipo $V_{out} = A(\omega)(v^+ - v^- + v_{io})$ siendo v_{io} la tensión de offset de entrada. En el caso del amplificador operacional LM324, las características dadas por el fabricante son las siguientes:

$$I_{bias} \approx 45(nA)$$

$$v_{io} \approx 2(mV)$$

Sin embargo, hay que tener en cuenta que en la hoja de datos se aclara que la corriente de *BIAS* puede llegar a valer hasta 100 (nA) y que la tensión de *offset* de entrada puede valer hasta 3(mV), los valores dichos previamente son valores típicos, y los mencionados son valores máximos. A su vez, la corriente de *offset* de entrada será:

$$I_{io} \approx 5(nA)$$

1.5. Aplicaciones y características

Como se pudo observar anteriormente, el circuito es un pasabajos inversor con un rango de frecuencias determinadas para cada caso durante esta sección se focalizará en explicar algunas características del circuito.

1.5.1. Efecto de la resistencia R4 en el circuito inversor

Como se vió en las subsecciones 1.1 y 1.2, la transferencia y la impedancia de entrada no dependen del valor de R_4 , lo cual nos hace preguntarnos cual es el propósito de esta resistencia. En principio, la resistencia tiene el objetivo de cargar el circuito para que funcione adecuadamente, esto querría decir que la resistencia R_4 podría tomar cualquier valor entre $0e\infty$, sin embargo nuestro circuito presenta una corriente de salida máxima y si hacemos tender $R_4 \rightarrow 0$, la corriente necesaria se aproximaría a infinito, lo cual no es posible. El otro caso posible es que $R_4 \rightarrow \infty$, esto significaría que la corriente de salida del amplificador operacional sea la mínima, y es necesario verificar que esa corriente no sea menor a la corriente mínima de salida del amplificador. Sin embargo, como el segundo caso no suele traer problemas, nos enfocaremos en procurar que la corriente de salida no supere la

corriente máxima nominal del amplificador operacional. Para esto, y aproximando $i_2 \approx 0$ (siendo i_2 la corriente de retroalimentación del circuito), se puede decir que $R_4 > \frac{V_{out}}{i_{max}}$.

1.5.2. Efecto de la resistencia R3

Por otro lado, se puede ver como, en la Figura 1, la resistencia R_3 determina la tensión v^- . Sabiendo que $v^+ = 0(V)$, significa que en cierta medida, la ganancia del circuito va a estar dada por el valor de R_3 y en particular, si $R_3 \rightarrow 0$, entonces $v^- = 0(v)$, por lo tanto $V_{out} = A(\omega) (v^+ - v^-) = 0(v)$, con lo cual la ganancia sería nula. De la misma manera, se puede ver que si $R_3 \rightarrow \infty$, entonces la ganancia es máxima.

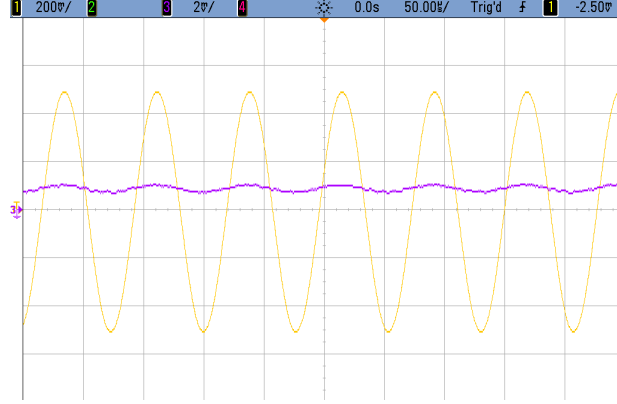


Figura 41: Mediciones del efecto de la resistencia R3

Como se observa en la Figura 41, la tensión de salida no es exactamente 0(V), esto se debe a la tensión de *offset* de entrada de la ecuación $V_{out} = A(\omega) (v^+ - v^- + v_{offset}) = 0(v)$, esta diferencia de potencial se debe a las diferencias entre los transistores de entrada, que, mediante la amplificación del amplificador operacional, se evidencia a la salida del circuito.

1.6. Análisis de DC Sweep a la entrada

Para probar el efecto de la saturación, se aplicó un DC Sweep a la entrada para observar la salida, lo que se observó se muestra en las Figuras 42, 43 y 44.

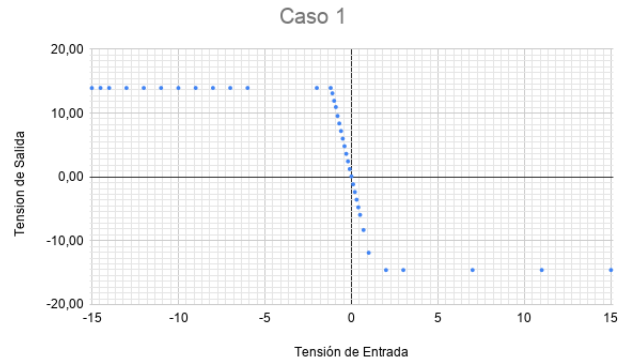
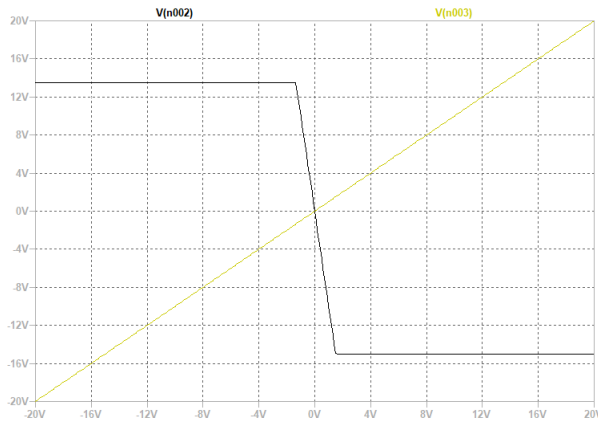


Figura 42: Simulación y mediciones del DC Sweep para el caso 1

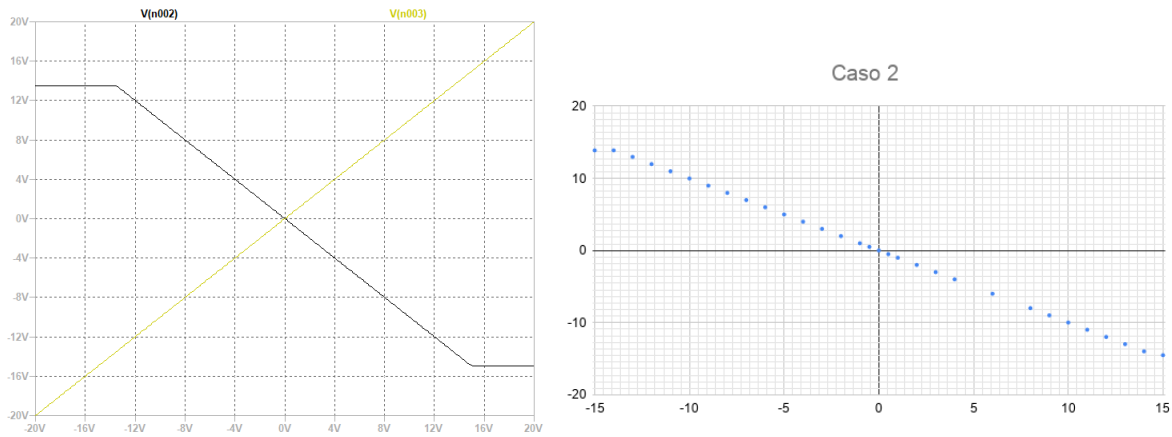


Figura 43: Simulación y mediciones del DC *Sweep* para el caso 2

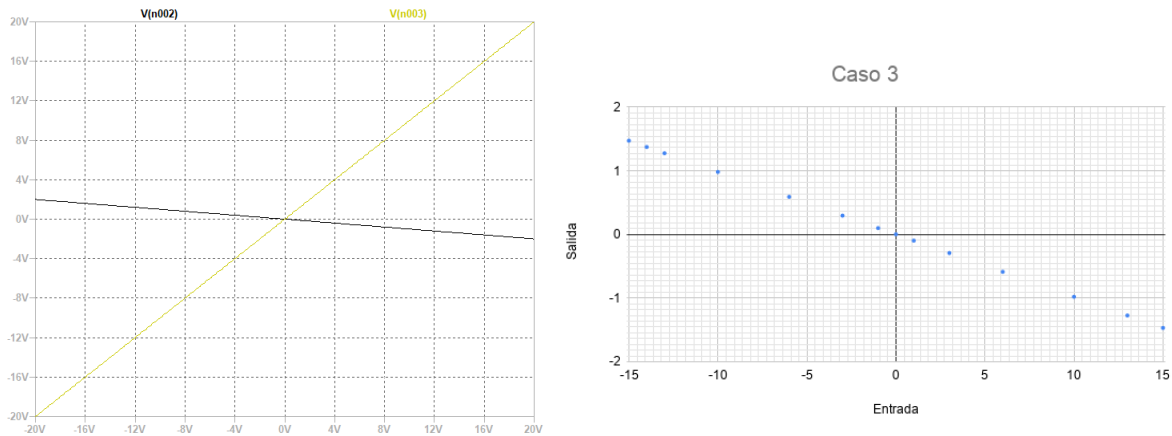


Figura 44: Simulación y mediciones del DC *Sweep* para el caso 3

Como se puede observar, prácticamente no hay diferencias entre lo calculado y lo medido las pequeñas diferencias en la V_{sat} se deben a que la fuente que se usó para generar una tensión de V_{cc} y $-V_{cc}$, tenía cierta imprecisión. A su vez se suma la tensión V_{pol} de polarización de los transistores de la etapa *push-pull*, lo que genera que $V_{sat} \approx V_{cc} - V_{pol}$.

2. Comportamiento del amplificador operacional no inversor

A lo largo de esta sección se procederá a analizar el comportamiento ideal y real del amplificador operacional *LM324* conectado como se muestra en la figura 45. Considerando los valores de los componentes como se observa en la tabla 1.

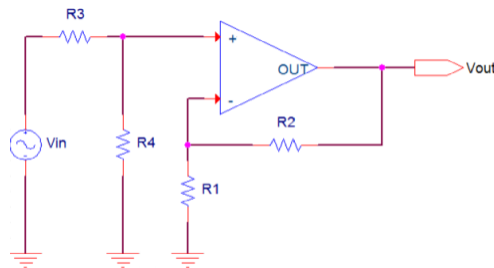


Figura 45: Circuito B

Se implementó en *Altium Designer* como se muestra en las figuras 46 y 47.

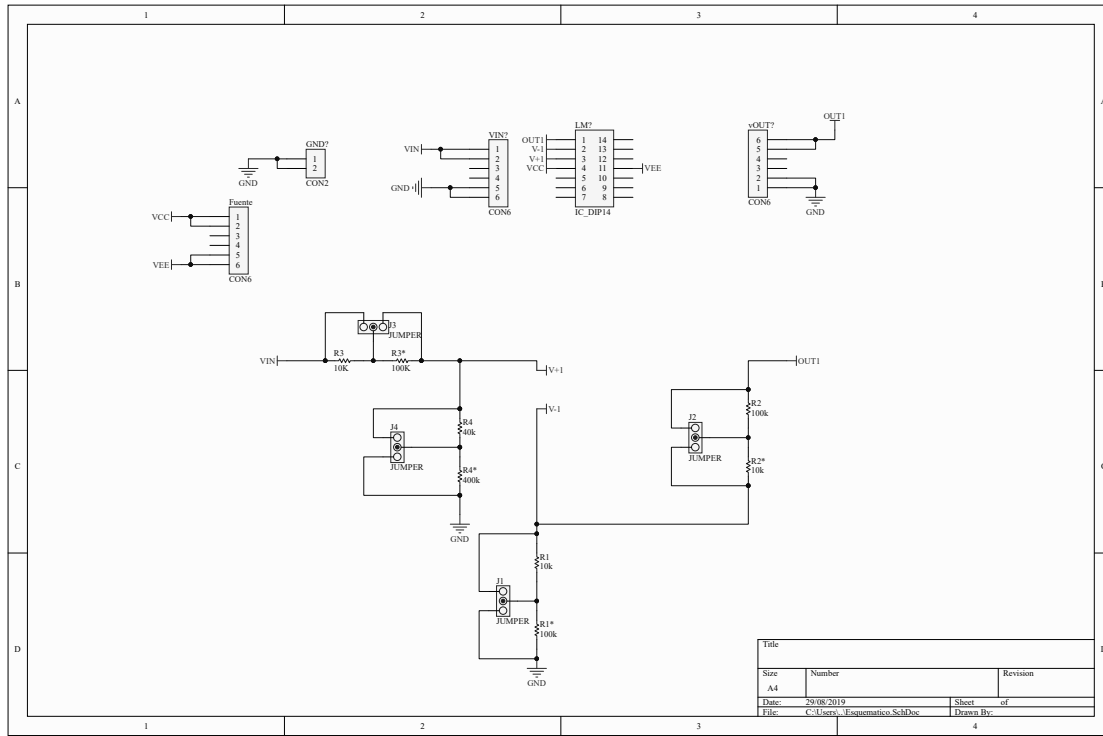


Figura 46: Esquemático del circuito implementado

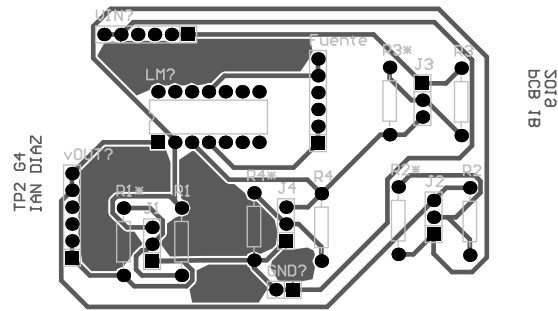


Figura 47: PCB del circuito implementado

2.1. Análisis de la transferencia

Comenzando por el análisis ideal, se pidió calcular y graficar la relación $\frac{V_{out}}{V_{in}}$, esto quiere decir, considerando a_0 finito y $A(\omega)$ con polo dominante. Considerando las ecuaciones descriptas a continuación y operando correctamente, se llega a que la relación $\frac{V_{out}}{V_{in}}$ está dada por la ecuación (5).

$$\begin{cases} \frac{V_i - V^+}{R_3} = \frac{V^+}{R_4} \\ \frac{V_o - V^-}{R_2} = \frac{V^-}{R_1} \\ V_o = A(\omega)(V^+ - V^-) \end{cases}$$

$$H(s) = \frac{R_4 \omega_p a_0 (R_1 + R_2)}{(R_3 - R_4) (R_1 \omega_p a_0 + (R_1 + R_2) (\omega_p + s))} \quad (5)$$

$$H(s) = \frac{414 \times 10^9}{110 \times 10^3 s + 47 \times 10^9} \quad \text{Caso 1}$$

$$H(s) = \frac{75 \times 10^9}{20 \times 10^3 s + 47 \times 10^9} \quad \text{Caso 2}$$

$$H(s) = \frac{414 \times 10^9}{110 \times 10^3 s + 471 \times 10^9} \quad \text{Caso 3}$$

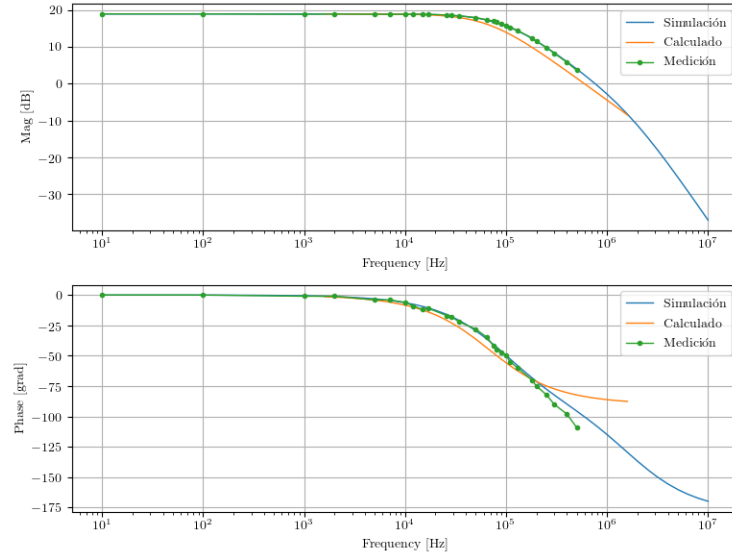


Figura 48: Comportamiento del circuito para el caso 1

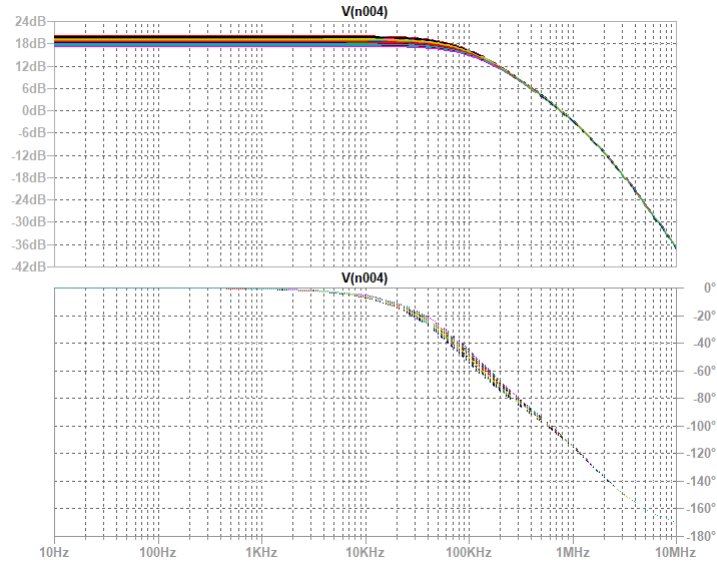


Figura 49: Análisis Montecarlo del caso 1

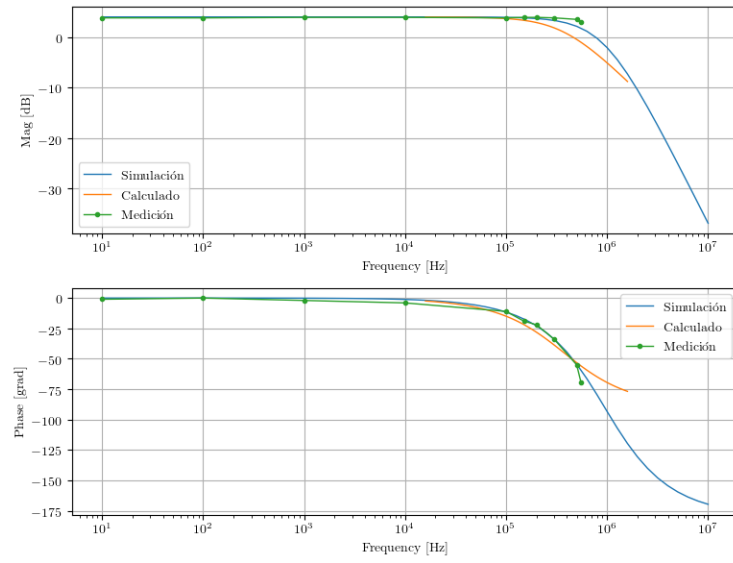


Figura 50: Comportamiento del circuito para el caso 2

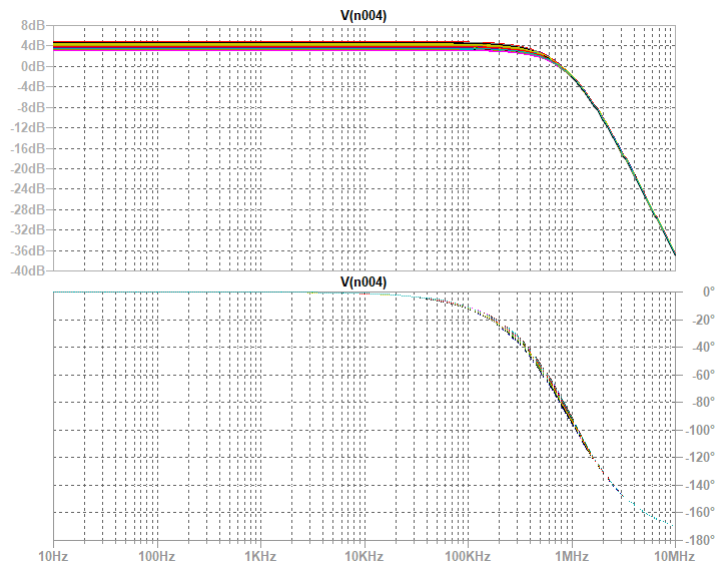


Figura 51: Análisis Montecarlo del caso 2

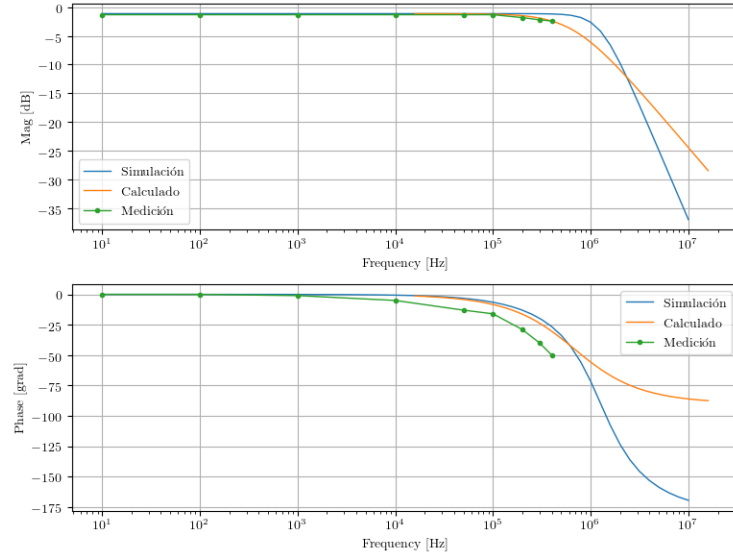


Figura 52: Comportamiento del circuito para el caso 3

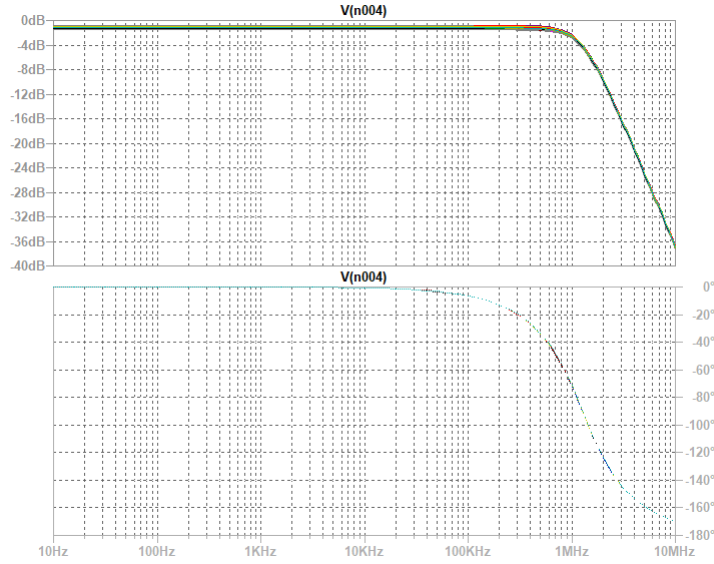


Figura 53: Análisis Montecarlo del caso 3

Como se puede observar, los circuitos siguen dentro de los parámetros adecuados, y considerando capacidades, inductancias y resistencias parásitas, las simulaciones y la transferencias calculadas. Las diferencias entre la transferencia calculada y la simulación se deben a las puntas de los osciloscopios, que generan polos de 2^{do} orden, sumados a los polos de los capacitores internos a los transistores de juntura bipolar, que provocan que la pendiente de atenuación del circuito se mayor a la calculada, y a su vez, que el cambio de fase no sea de 90°, sino de 180°.

2.2. Análisis de la impedancia de entrada

Consecuentemente, se instó a calcular la impedancia de entrada vista por el generador hacia el circuito. Nuevamente, se utilizó el *Circuit Solver* creado en Python para calcular las expresiones de las impedancias de entrada. La ecuación que describe la impedancia de entrada se detalla en la ecuación (6).

$$Z_{inp} = R_3 + R_4 \quad (6)$$

Por lo tanto, las impedancias de entrada para cada caso serán:

$$Z_{inp} = 50(k\Omega) \text{ Caso 1}$$

$$Z_{inp} = 50(k\Omega) \text{ Caso 2}$$

$$Z_{inp} = 500(k\Omega) \text{ Caso 3}$$

Teniendo en cuenta estos resultados, y a diferencia de lo visto previamente en el análisis del circuito inversor, se puede observar como la impedancia de entrada permanece constante frente a cambios de frecuencia en la tensión de entrada.

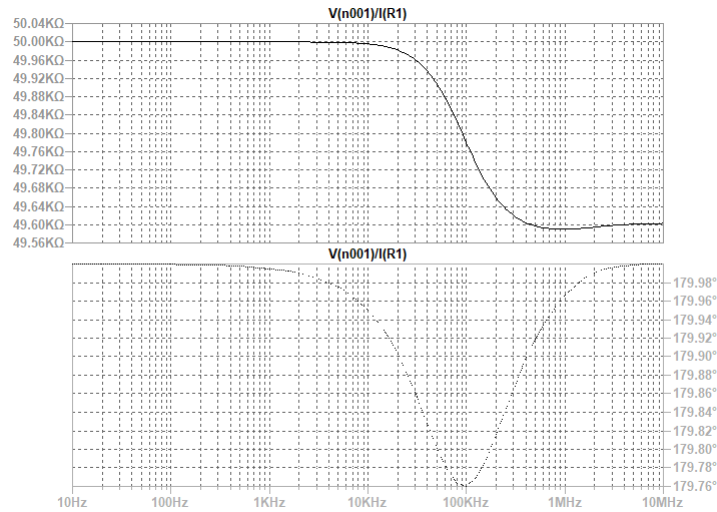


Figura 54: Simulación de la impedancia de entrada para el caso 1

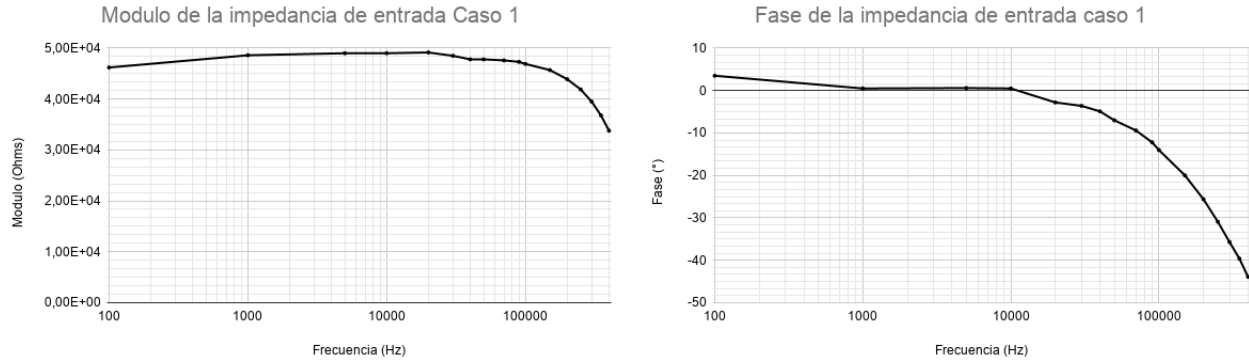


Figura 55: Medición de la impedancia de entrada para el caso 1

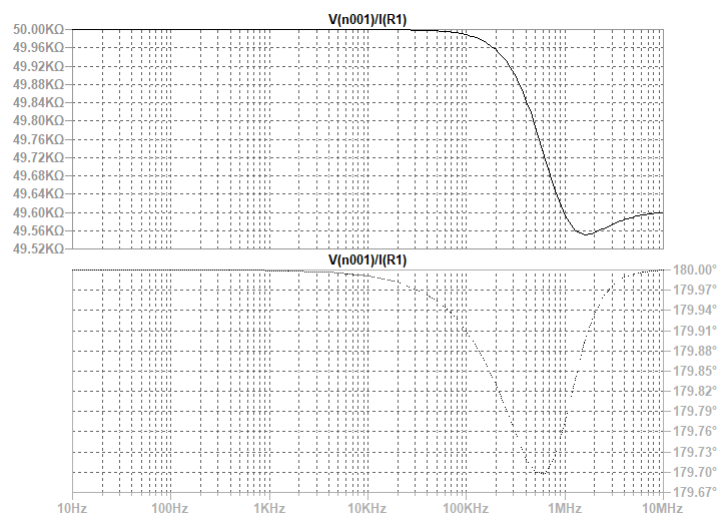


Figura 56: Simulación de la impedancia de entrada para el caso 2

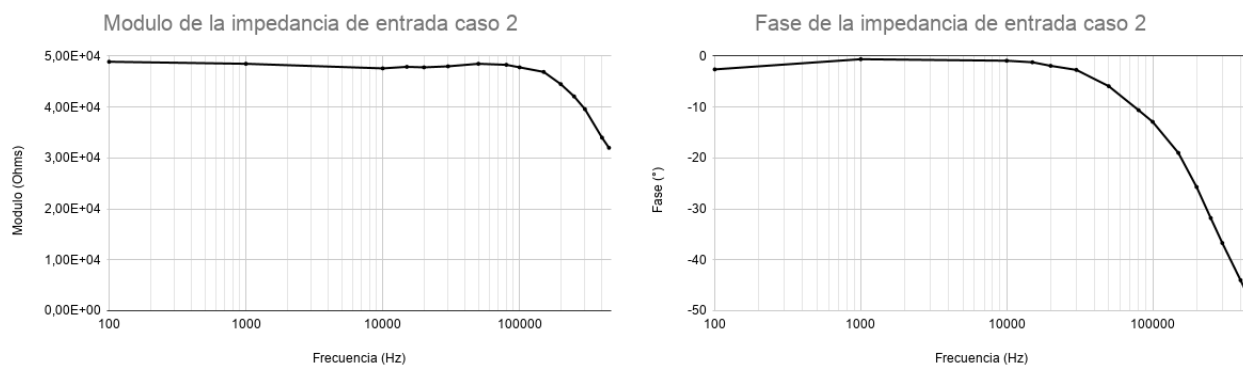


Figura 57: Medición de la impedancia de entrada para el caso 2

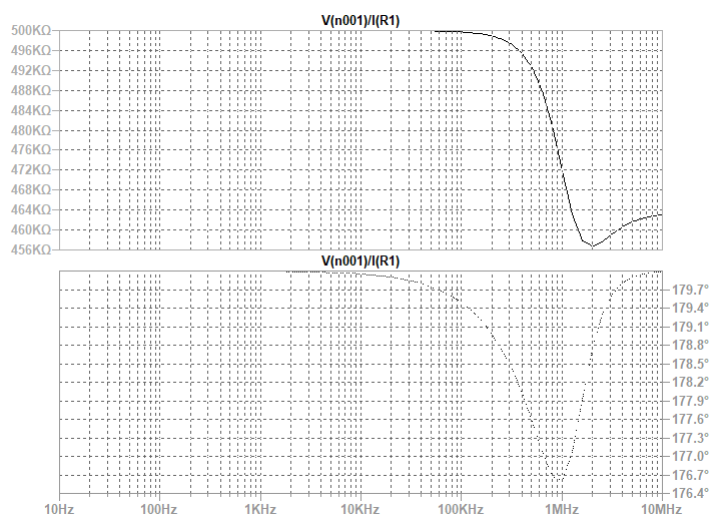


Figura 58: Simulación de la impedancia de entrada para el caso 3

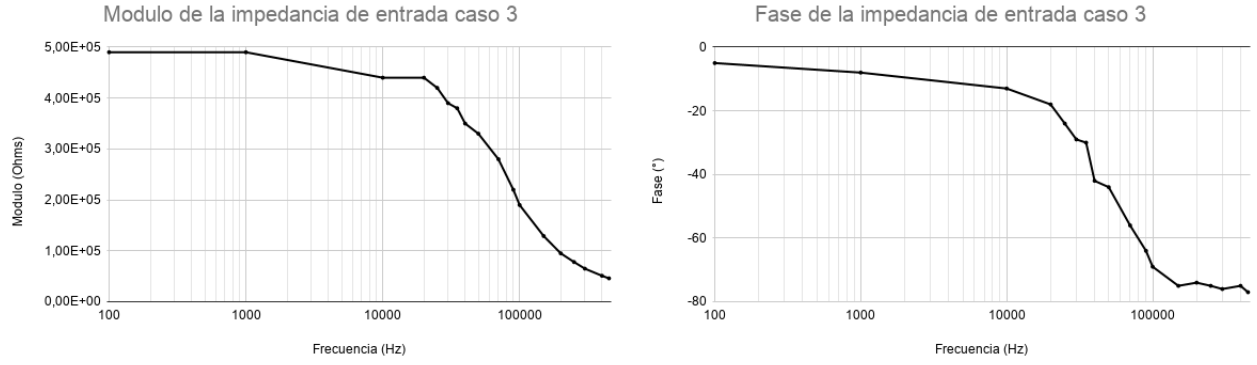


Figura 59: Medición de la impedancia de entrada para el caso 3

Observando los gráficos de las simulaciones y comparandolos con las ecuación (6), se puede observar como prácticamente la impedancia de entrada permanece constante para todas las frecuencias. El hecho de que la impedancia de entrada tenga una pequeña variación en módulo y fase en la simulación se debe a que para hacer el análisis de la impedancia de entrada se consideró el amplificador operacional ideal, es decir, $R_{id} \rightarrow \infty$ y $R_o \rightarrow 0$ por lo tanto, no se tienen en cuenta el efecto de esas resistencias, como a su vez sus inductancias y capacidades intrínsecas del amplificador. Sin embargo, considerando la ecuación propuesta, y observando los resultados simulados, se puede observar que prácticamente no hay problema en aproximar la impedancia de entrada como constante en ninguno de los tres casos (considerando un 10 % de error en el ultimo caso).

Por otro lado, si se analizan las mediciones, se puede ver que para frecuencias mayores a 10(kHz), el modelo se aleja bastante de los resultados empíricos. Esto se explica debido a las capacidades parásitas que se generaron a la hora de medir la impedancia de entrada, que considerando a $Z_{inp} = R_3 + R_4$ generan un circuito pasabajos de primer orden, obteniendo así los resultados vistos en las mediciones. Si se simula el circuito, considerando las capacidades parásitas, comienza a ser observable el efecto pasabajos que se genera, y se pone en evidencia los resultados empíricos.

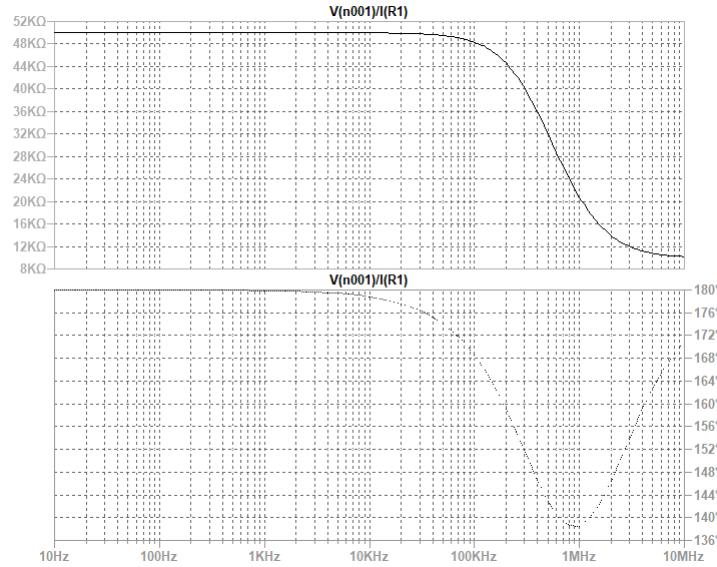


Figura 60: Simulación de impedancia de entrada para el caso 1, considerando una capacidad parásita de 10(pF)

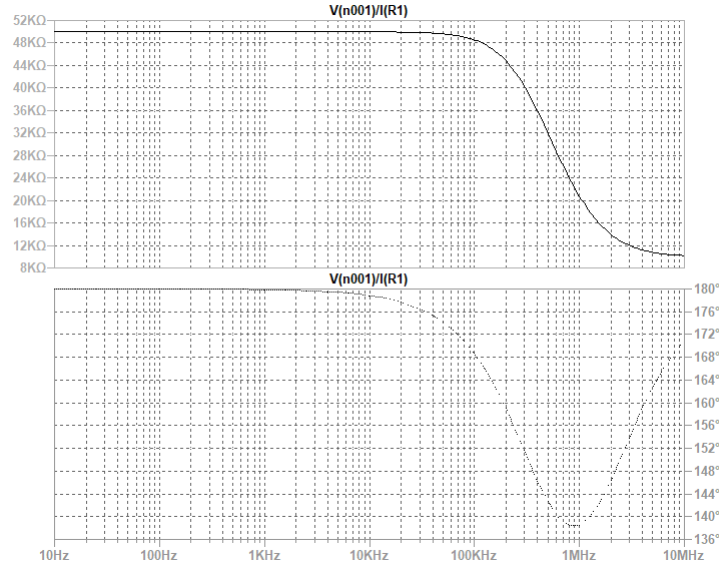


Figura 61: Simulación de impedancia de entrada para el caso 2, considerando una capacidad parásita de 10(pF)

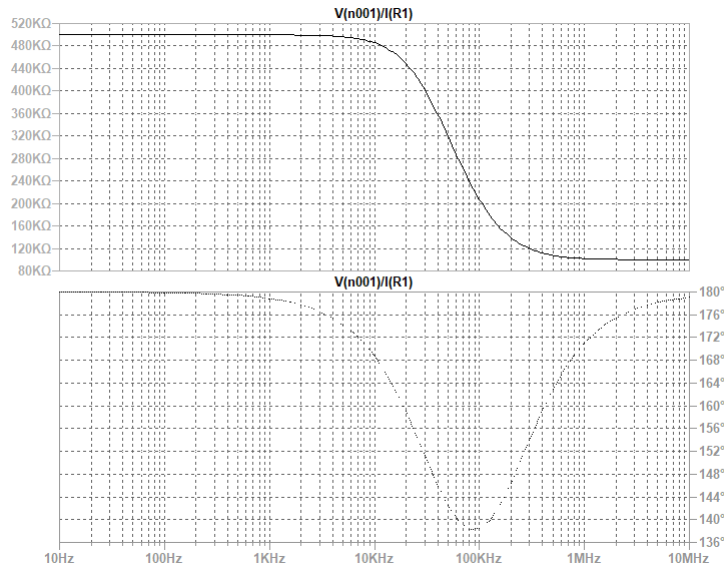


Figura 62: Simulación de impedancia de entrada para el caso 3, considerando una capacidad parásita de 10(pF)

2.3. Análisis de alinealidades

2.3.1. Análisis de saturación y polo dominante

Teniendo en cuenta que la salida del amplificador operacional no podrá ser en módulo mayor a V_{cc} , se calculó, como se explico en la sección anterior, el máximo valor de la tensión de entrada dependiente de la frecuencia de entrada para el cual el circuito no satura.

$$|H(f)| \times V_{in} = \frac{R_4 \omega_p a_0 (R_1 + R_2)}{(R_3 + R_4) \sqrt{4f^2 \pi^2 (R_1 + R_2)^2 + (R_1 \omega_p a_0 + \omega_p (R_1 + R_2))^2}} \times V_{in} \leq V_{cc}$$

$$V_{in} \leq \frac{V_{cc} (R_3 + R_4) \sqrt{4\pi^2 f^2 (R_1 + R_2)^2 + (R_1 \omega_p a_0 + R_1 \omega_p + R_2 \omega_p)^2}}{R_4 \omega_p a_0 (R_1 + R_2)}$$

$$V_{in} \leq 2,4 \cdot 10^{-12} V_{cc} \sqrt{48,4 \times 10^9 \pi^2 f^2 + 2,2 \cdot 10^{21}} \quad \text{Caso 1}$$

$$V_{in} \leq 1,3 \cdot 10^{-11} V_{cc} \sqrt{1,6 \times 10^9 \pi^2 f^2 + 2,2 \cdot 10^{21}} \quad \text{Caso 2}$$

$$V_{in} \leq 2,4 \cdot 10^{-12} V_{cc} \sqrt{48,4 \times 10^9 \pi^2 f^2 + 2,2 \cdot 10^{23}} \quad \text{Caso 3}$$

Observando estas ecuaciones y graficandolas para cada caso, se puede ver que en general, para grandes frecuencias, el efecto de saturación no se hace presente debido al comportamiento pasabajos del circuito analizado.

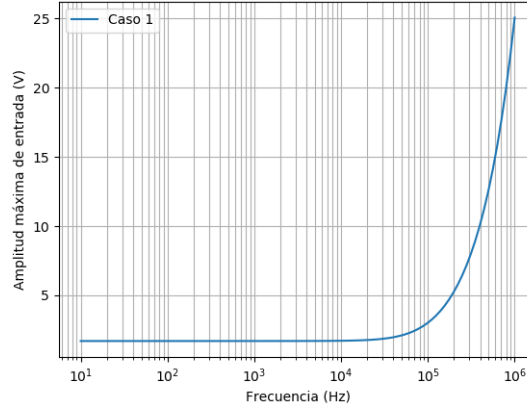


Figura 63: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra saturación en el caso 1

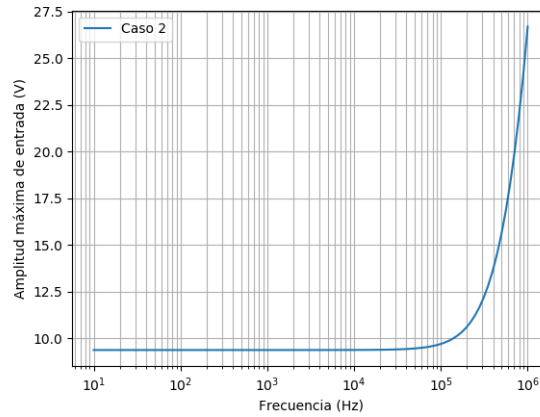


Figura 64: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra saturación en el caso 2

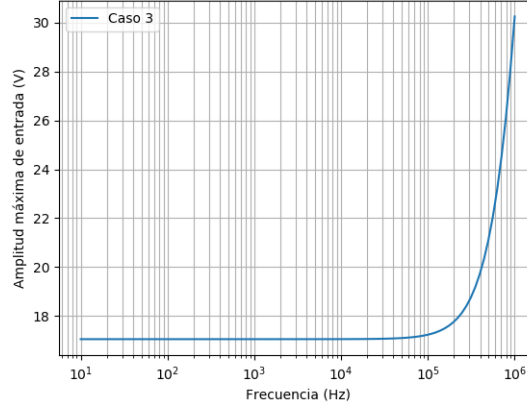


Figura 65: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra saturación en el caso 3

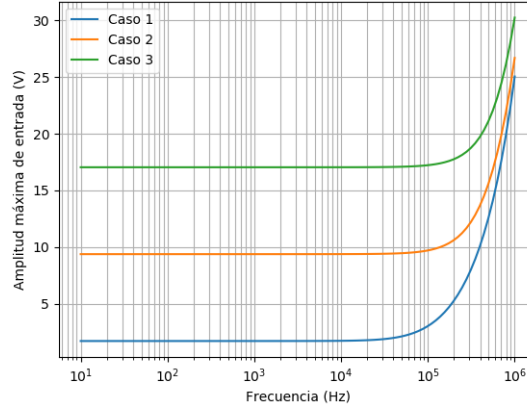


Figura 66: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra saturación

2.3.2. Análisis de *Slew Rate*

Por otro lado, se analizó el efecto *Slew Rate* de la misma manera que se lo hizo en la sección anterior, es decir, $\frac{\partial V_{out}}{\partial t} \leq SR$, por lo tanto, tenemos que, $v_{in}(t) = V_p \sin(2\pi ft)$, por ende, $V_{out}(t) = |H(f)| V_p 2\pi f \cos(2\pi ft + \phi(f))$. A su vez, el coseno siempre es menor a 1, por ende:

$$\begin{aligned} \frac{\partial V_{out}}{\partial t} &\leq |H(f)| V_p 2\pi f \leq SR \\ \Rightarrow V_p &\leq \frac{SR}{|H(f)| f 2\pi} \end{aligned} \quad (7)$$

Reemplazando en la inecuación (7), se tiene que;

$$\begin{aligned} V_{in} &\leq \frac{SR(R_3 + R_4) \sqrt{4\pi^2 f^2 (R_1 + R_2)^2 + (R_1 \omega_p a_0 + R_1 \omega_p + R_2 \omega_p)^2}}{2\pi R_4 \omega_p a_0 f (R_1 + R_2)} \\ V_{in} &\leq \frac{1,2 \times 10^{-12} SR \sqrt{48,2 \times 10^9 \pi^2 f^2 + 2,2 \times 10^{21}}}{\pi f} \quad \text{Caso 1} \\ V_{in} &\leq \frac{6,6 \times 10^{-12} SR \sqrt{16 \times 10^9 \pi^2 f^2 + 2,2 \times 10^{21}}}{\pi f} \quad \text{Caso 2} \end{aligned}$$

$$V_{in} \leq \frac{1,2 \times 10^{-12} SR \sqrt{48,4 \times 10^9 \pi^2 f^2 + 2,2 \times 10^{23}}}{\pi f} \quad \text{Caso 3}$$

Ahora reemplazando para cada caso $SR = 0,55836 \left(\frac{V}{\mu s} \right)$ (como fue calculado en la sección anterior para el LM324), y se grafica la amplitud de entrada máxima frente a la frecuencia de entrada, nos quedan las Figuras 67, 68, 69 y 70.

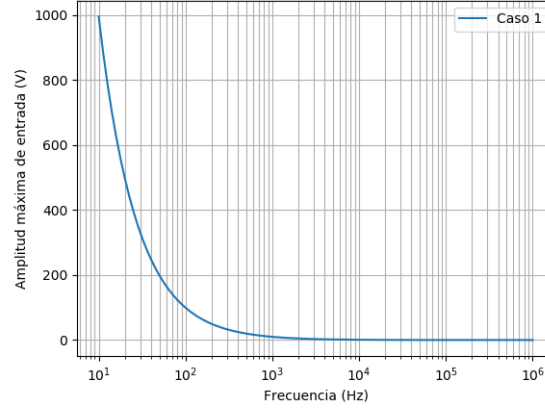


Figura 67: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra el efecto de *Slew Rate* en el caso 1

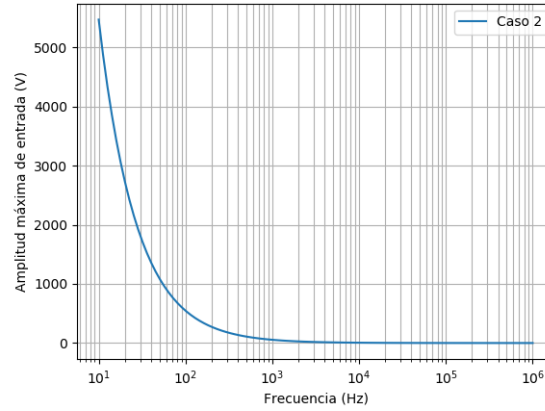


Figura 68: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra el efecto de *Slew Rate* en el caso 2

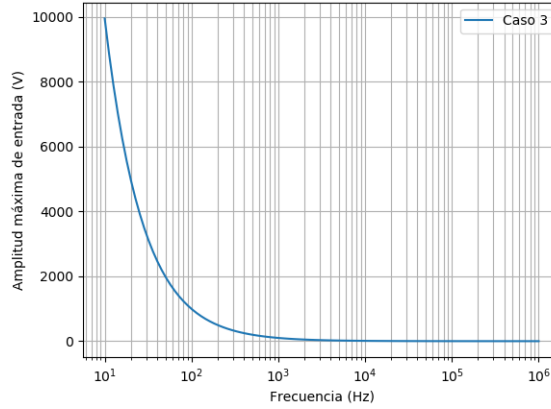


Figura 69: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra el efecto de *Slew Rate* en el caso 3

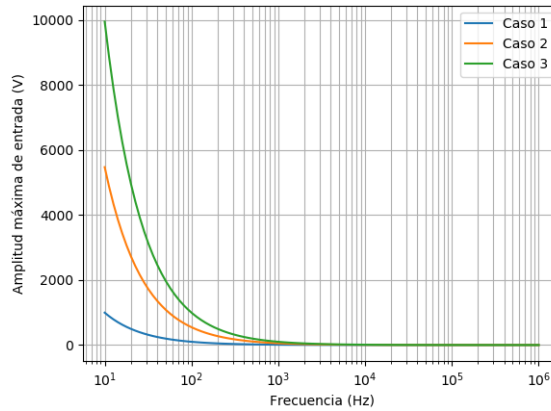


Figura 70: Tensión de entrada máxima respecto de la frecuencia de entrada para que no ocurra el efecto de *Slew Rate*

2.3.3. Conclusiones

Por último, si se tiene en cuenta los efectos alineales del *Slew Rate*, saturación y *Crossover Distortion* (el último explicado en la sección anterior), pueden ser armadas unas figuras mostradas a continuación que muestran la máxima amplitud de una señal de entrada al circuito para cada caso, para que no se encuentren efectos alineales indeseados en las mediciones. Estas son las figuras 71, 72, 73 y 74.

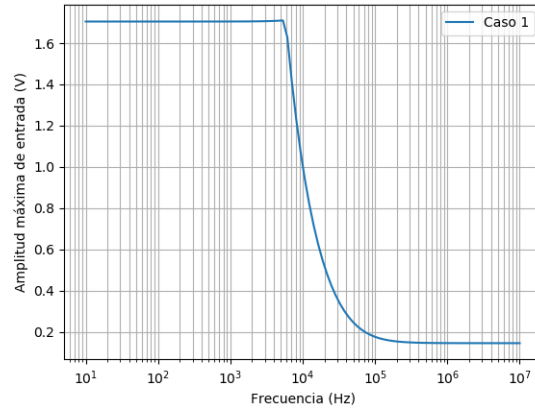


Figura 71: Tensión máxima de entrada para que no ocurran alinealidades en el caso 1

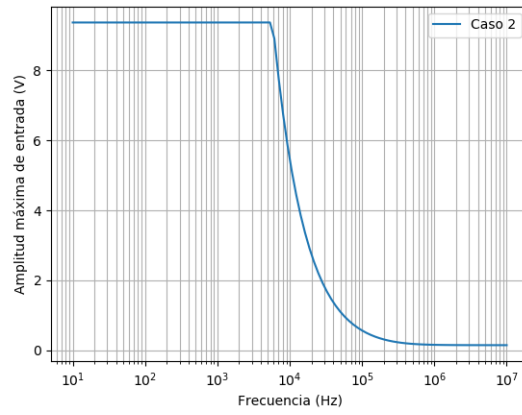


Figura 72: Tensión máxima de entrada para que no ocurran alinealidades en el caso 2

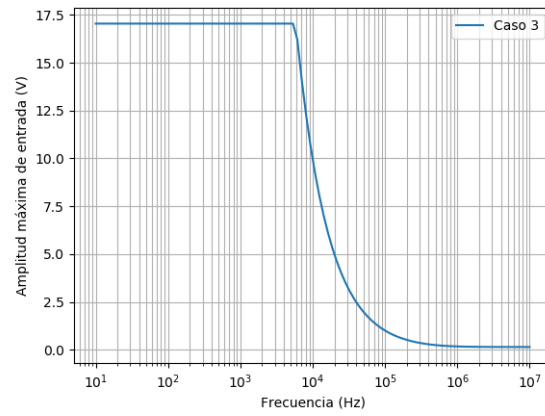


Figura 73: Tensión máxima de entrada para que no ocurran alinealidades en el caso 3

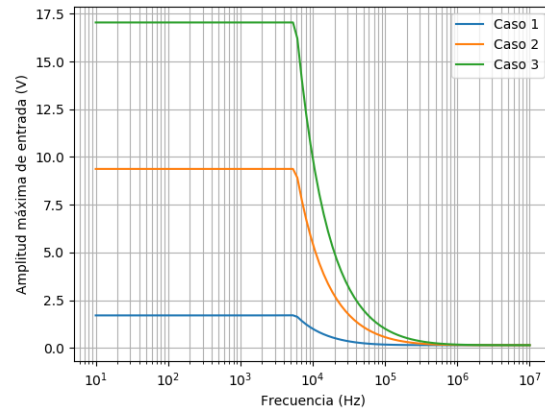


Figura 74: Tensión máxima de entrada para que no ocurran alinealidades

2.4. Análisis del DC *Sweep*

A continuación se procede a realizar un DC *Sweep* para cada caso del circuito, los resultados se muestran a continuación.

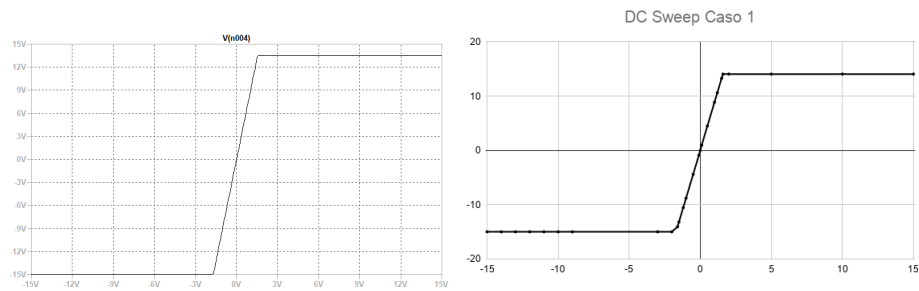


Figura 75: DC *Sweep* caso 1

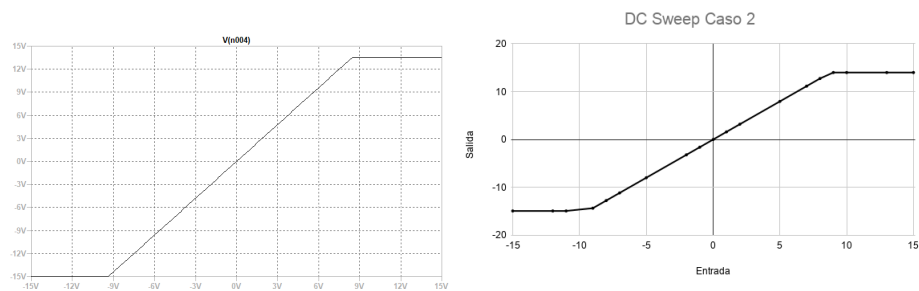


Figura 76: DC *Sweep* caso 2

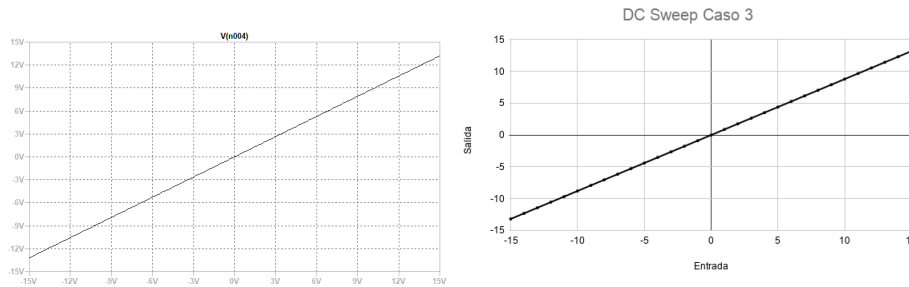


Figura 77: DC Sweep caso 3

Como se puede observar no hay grandes diferencias entre lo simulado y lo medido.

3. Conclusiones

Es determinante tener en cuenta las alinealidades que provoca un amplificador operacional, ya sea por saturación, *Slew Rate* o *Crossover Distortion*, ya que es muy importante para proceder a hacer mediciones sobre los mismos. Estas alinealidades afectan en gran medida el comportamiento del amplificador operacional, por lo tanto, si no se las tiene en cuenta, es altamente probable que se cometan errores en mediciones y resultados esperados.

Sumado a esto, es muy importante tener en cuenta los efectos de los instrumentos de medición, ya sea osciloscopios, multímetros, analizadores de impedancias, etc. ya que las capacidades, inductancias y resistencias parásitas afectan en gran medida el comportamiento de nuestro circuito.

Por último, se pudo observar que a un mismo *Gain Bandwidth Product* (GBP), podemos cambiar el circuito para que trabaje más idealmente a altas frecuencias. Es decir que para un caso A con ganancia β , y una frecuencia de corte f_0 , y un caso B con ganancia β' y una frecuencia de corte f'_0 , se tiene que $\beta' \leq \beta$ y $f_0 \leq f'_0$, por lo tanto, se podrá en el caso B trabajar idealmente a mayores frecuencias, pero con menos ganancia, y por el contrario, en el caso A se trabajará con mas ganancia pero a menores frecuencias.

Teniendo en cuenta los factores anteriores, si se quiere trabajar con señales cuadradas de $1V_{pp}$ de frecuencia variante entre $0,3(MHz)$ a $2(MHz)$, sera imposible utilizar un LM324 para realizar dicha tarea, ya que para el GBP dado y el a_{vol} del datasheet, a esas frecuencias, el amplificador no podrá operar debido al ruido ambiente y al *Slew Rate*. Una buena opción para realizar una tarea como esta, puede ser el amplificador operacional TL082, que posee un GBP lo suficientemente grande como para poder operar en ese rango de frecuencias y un *Slew Rate* de aproximadamente $13 \left(\frac{V}{\mu s} \right)$.

Otra opción podria ser el LM833, ya que posee un valor de $SR = 7 \left(\frac{V}{\mu s} \right)$ y un $GBP = 15(MHz)$. Por ultimo, el amplificador opercaional TL084 es otra buena opcion ya que $SR = 13 \left(\frac{V}{\mu s} \right)$ y $GBP = 3(MHz)$

Parte II

Caracterización de Amplificadores Operacionales

1. Construcción del circuito

Uno de los objetivos de este trabajo fue analizar las características de los amplificadores operacionales (*opamps*) y contrastarlos. En este caso, se los analizó en el contexto de un circuito amplificador no inversor (Figura 78).

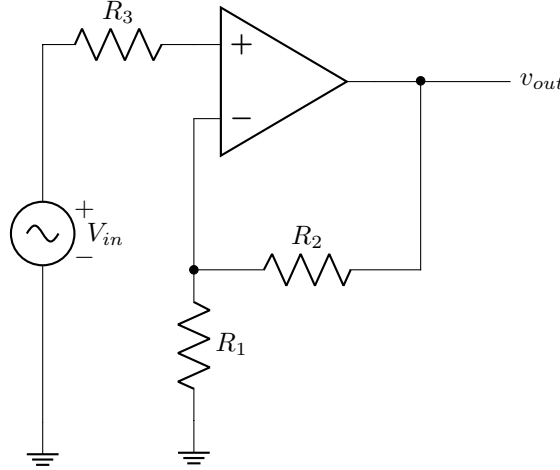


Figura 78: Circuito Amplificador No Inversor

Los valores de las resistencias fueron los mostrados en el Cuadro 2

Componente	Valor por Consigna	Valor Comercial ($\pm 5\%$)	Valor Medido
R_1	$4k\Omega$	$3,9k\Omega$	$3,89k\Omega$
R_2	$320k\Omega$	$330k\Omega$	$325k\Omega$
R_3	$220k\Omega$	$220k\Omega$	$212,3k\Omega$

Cuadro 2: Valores de las Resistencias

Los *opamps* utilizados fueron el *LM833N* y el *NE5534P*, ambos alimentados con $\pm 15VCC$. Los circuitos fueron construidos sobre una *protoboard*.

1.1. Caso Ideal

En un modelo teórico ideal el *opamp* tendría una impedancia de entrada con magnitud infinita, y por lo tanto no fluiría corriente a través de las terminales del *opamp*, lo cual permite asumir que no hay caída de tensión a través de R_3 . De esta manera se obtienen las siguientes expresiones:

$$\begin{cases} v_{out} = a \cdot v_d = a \cdot (v^+ - v^-) \\ v^+ = V_{in} \\ v^- = v_{out} \cdot \frac{R_1}{R_1 + R_2} \end{cases} \quad (8)$$

A partir de la expresión en (8) y conociendo que el circuito es un amplificador no inversor, se conocen las siguientes expresiones:

$$A_{ideal} = 1 + \frac{R_2}{R_1} \approx 38,4dB \quad (9)$$

Además, se conoce que los *opamps* tienen una compensación interna para estabilizarse contra oscilaciones no deseadas. Esto se debe a que a altas frecuencias, la transferencia de un circuito amplificador puede causar que oscile

incontrolablemente; por lo tanto, los amplificadores son fabricados con polos de baja frecuencia para evitar estos casos. A esta frecuencia se la denomina "polo dominante". Debido a esto la ganancia del circuito amplificador corresponde a la expresión (10).

$$A(\$) = A_{ideal} \cdot \frac{1}{1 + \frac{1}{w_B} \cdot \$} \quad (10)$$

$$A_{ideal} \cdot f_B = GBW = f_t \quad (11)$$

A partir de la expresión (11) se obtiene el polo del circuito amplificador, siendo f_t el valor de la frecuencia donde el *opamp* tiene ganancia unitaria o de $0dB$ indicada en la hoja de datos de cada *opamp* correspondiente. Cuando $f \ll f_B$ la ganancia del circuito será la ganancia ideal.

1.2. Amplificador LM833N

A partir de la hoja de datos del amplificador, se utilizó la siguiente información:

Dato	Valor
a_0	$110dB$
f_U	$9MHz$

Cuadro 3: Información de la Hoja de Datos del LM833N

Dado que en la hoja de datos no se encuentra un valor para la resistencia de entrada, se considera que esta es demasiado alta como para considerar que existe un flujo de corriente entre las terminales diferenciales del *opamp* y por lo tanto se continúa utilizando la aproximación anterior.

Como la ganancia a lazo abierto del amplificador es mucho más alta que la de el circuito ($110dB \gg 38,4dB$), se puede utilizar la expresión (11) para calcular la frecuencia del polo del circuito amplificador completo:

$$f_B = \frac{9MHz}{84,5} \approx 106,5kHz \quad (12)$$

Como se mencionó anteriormente, a frecuencias menores a f_B se debería observar una ganancia similar a la ideal.

1.3. Amplificador NE5534P

A partir de la hoja de datos del amplificador, se utilizó la siguiente información:

Dato	Valor
A_{VD}	$100V/mV = 100dB$
B_1	$10MHz$
r_i	$100k\Omega$

Cuadro 4: Información de la Hoja de Datos del NE5534

Se puede observar la primera diferencia con el amplificador anterior que la resistencia de entrada es de un valor del mismo orden, incluso menor, a la resistencia R_3 colocada en la entrada del operacional. Esto tendrá efectos que se discutirán más adelante. Aún así, las demás condiciones son similares al del *LM833N* donde la ganancia del amplificador es mucho mayor a la del circuito completo; por lo tanto, se utiliza la misma expresión (11) para obtener la frecuencia del polo del circuito:

$$f_B = \frac{10MHz}{84,5} \approx 118,3kHz \quad (13)$$

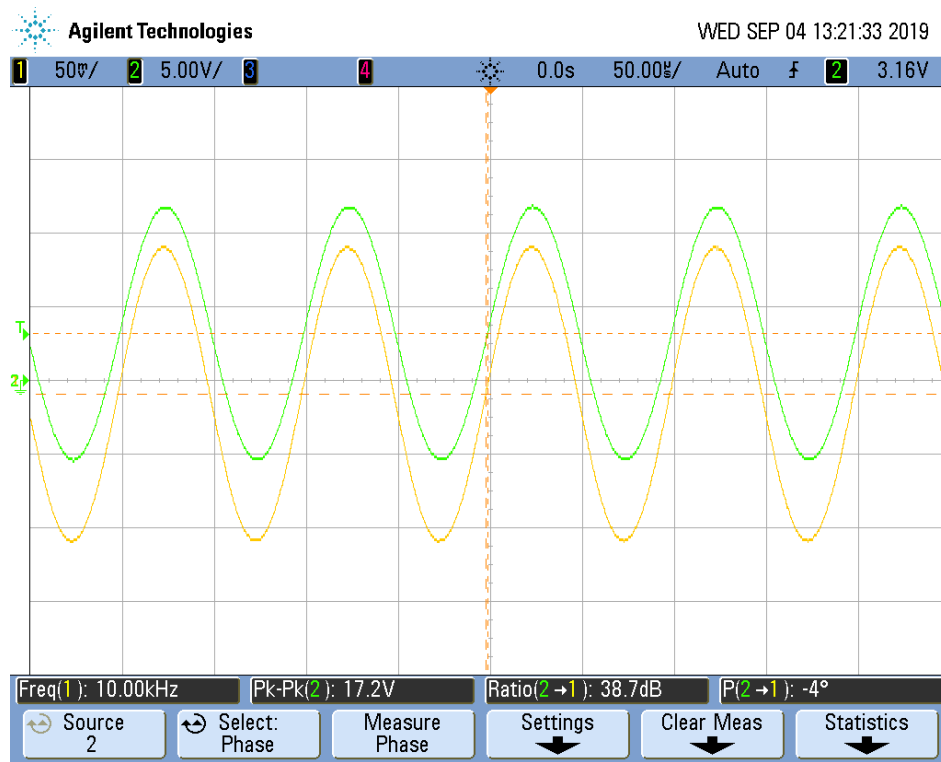


Figura 79: Medición de la tensión de salida a $10kHz$ con el $LM833N$

2. Método de Medición

En primer lugar se construyó el circuito sobre una *protoboard*. Con una fuente de tensión de directa se alimentó el operacional con $\pm 15V_{cc}$ en sus terminales respectivas. Para la señal de entrada del circuito se utilizó un generador de señales. Se conectaron dos puntas $\times 1$: el canal 1 sobre la salida del generador de señales y el canal 2 sobre la tensión de salida del operacional.

A pesar de que la consigna indica exitar el circuito con una señal de $1V_{PP}$, en las frecuencias más bajas fue necesario utilizar tensiones menores para evitar que el operacional sature, dando mediciones utilizables.

Como los polos de los circuitos se encontraron en el orden de los $100kHz$ el rango de frecuencias medidas fue $f \in [10kHz, 1MHz]$. En cada frecuencia se midieron la razón y la fase entre las señales de salida y entrada para medir la respuesta en frecuencia.

Por otro lado, para medir la impedancia de entrada vista por el generador, se colocó una resistencia de $1,8k\Omega$ entre la alimentación y el resto del circuito. Luego, se colocó la punta del canal 1 en la salida del generador de señales y la punta del canal 2 al otro extremo de la resistencia. Con la resta entre ambas señales se obtuvo la caída de tensión sobre esta resistencia y con eso la corriente a la entrada del circuito. Finalmente se calculó el cociente entre la tensión y la corriente para obtener la magnitud de la impedancia de entrada.

3. Análisis de Resultados

3.1. Respuesta en Frecuencia

Superponiendo los resultados de las mediciones, la simulación de los circuitos a través de *LTSpice* y la transferencia de la expresión (10)

En primer lugar se puede observar de las Figuras 79 y 81 cómo a una década antes de la singularidad la ganancia es cercana a la calculada teóricamente con ambos amplificadores operacionales.

Sin embargo, mientras que en la Figura 80 se observa que la frecuencia de corte es cercana a la calculada teóricamente con el amplificador $LM833N$, no es el caso con el $NE5534P$, cuya frecuencia de corte parece ser el doble a la calculada.

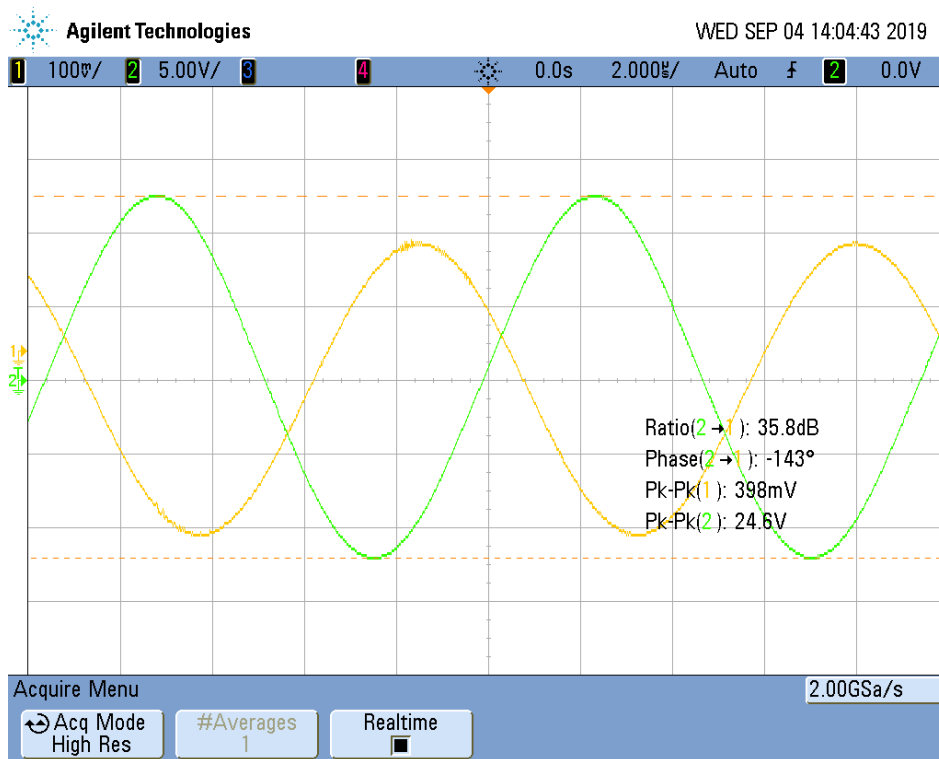


Figura 80: Medición de la transferencia en $f = 106,5kHz$ con el *LM833N*

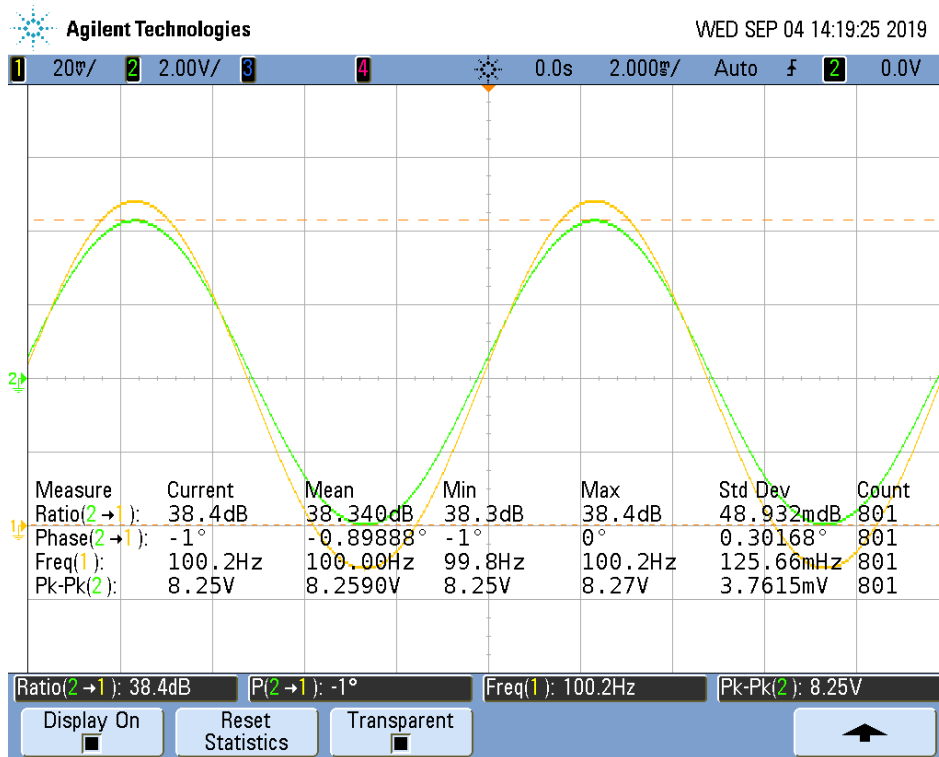


Figura 81: Medición de la tensión de salida a $10kHz$ con el *NE5534P*

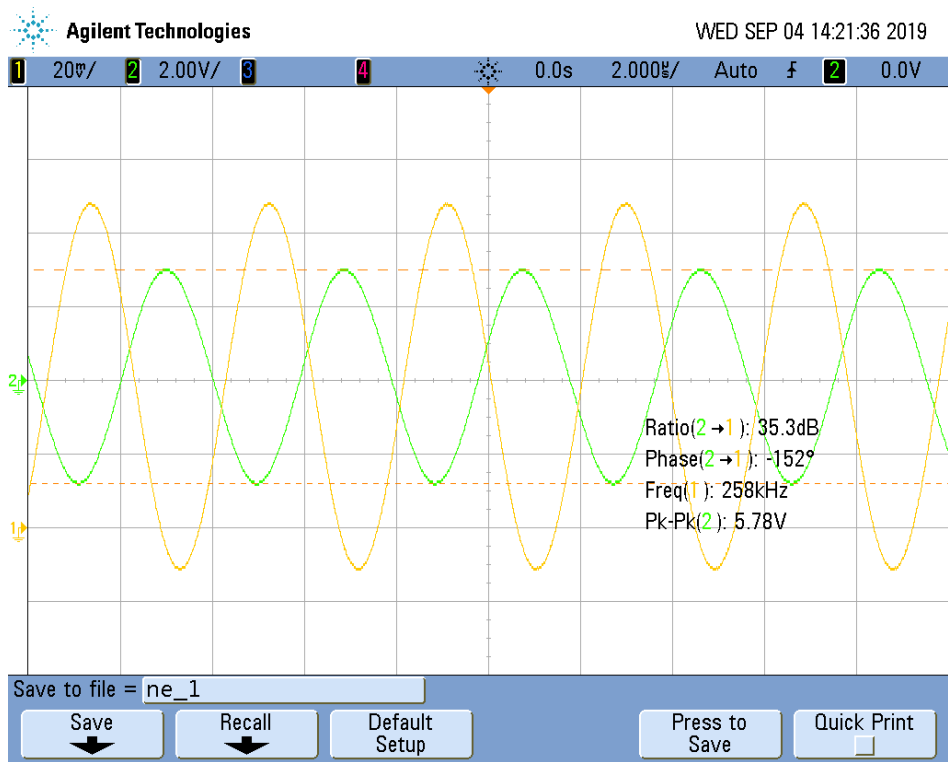


Figura 82: Medición de la transferencia en la frecuencia de corte con el *NE5534P*

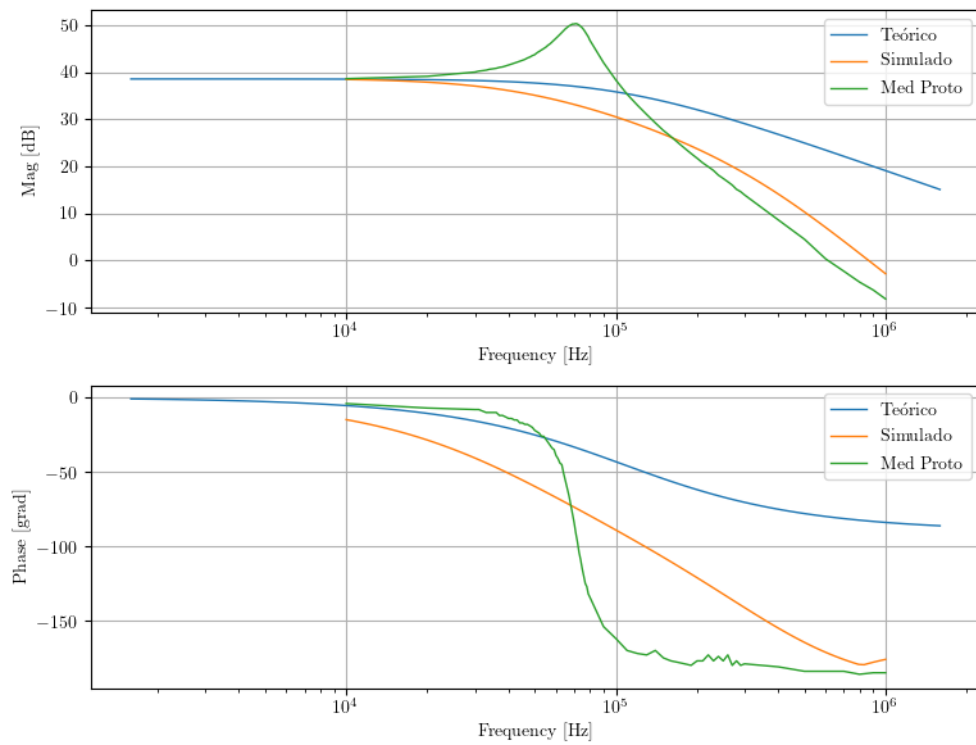


Figura 83: Respuestas en frecuencia del *LM883N*

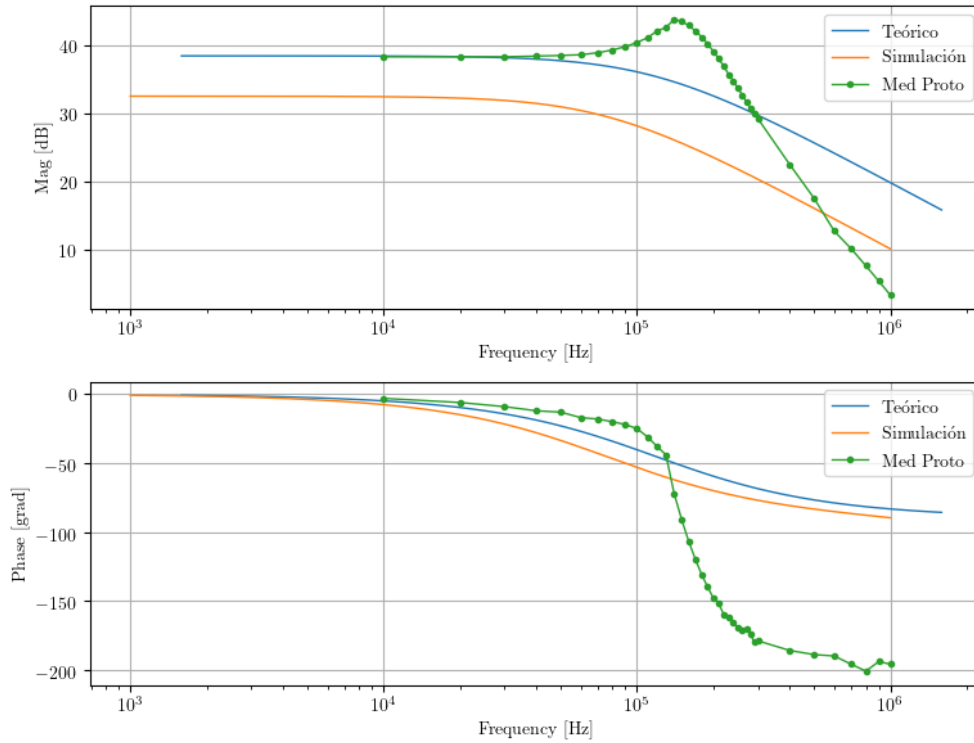


Figura 84: Respuestas en frecuencia del *NE5534P*

La primera diferencia observable en ambos circuitos es la presencia de un polo de segundo orden en las mediciones donde debería encontrarse un polo de primer orden, como indica el análisis teórico. Dado el sobrepico observado, se puede deducir que estos dos polos son complejos y conjugados. Esto puede deberse a que dentro del operacional puede existir una capacitancia no contemplada en la hoja de datos, o la capacitancia inducida por las puntas del osciloscopio están agregando otro polo. Además, las capacitancias inducidas por el *proto*board también pueden estar afectando al circuito en general.

La presencia de este segundo polo es más apreciable en la respuesta en frecuencia de la fase cuando se utiliza el amplificador *NE5534P*, la cual en la simulación y el modelo teórico desciende sólo hasta los 90° en el rango de frecuencias medido.

La diferencia en la ganancia del circuito medido con la ganancia del circuito simulado se debe a que se utilizaron resistencias diferentes en ambos casos: en el primero una resistencia de $100k\Omega$ y en el segundo la resistencia de $220k\Omega$ indicada en la consigna. Esta diferencia en la magnitud de amplificación se debe a que existe una caída de tensión en R_3 comparable; por lo tanto el circuito amplifica una tensión menor a la ingresada, lo que es percibido como una ganancia total menor a la ideal.

Estas diferencias indican que hay elementos del modelo real que no se están contemplando en el análisis teórico ideal de los circuitos en cuestión.

3.2. Impedancia de Entrada

Se observa que la impedancia de Entrada del circuito decrece a medida que se aumenta la frecuencia.

4. Conclusión

Si bien los modelos teóricos y los modelos simulados sirven para predecir hasta cierto punto el comportamiento de un circuito amplificador, estos pueden llegar a no tener en cuenta o predecir cuestiones como el sobrepico encontrado en ambos casos de los circuitos. Observando las distintas respuestas en frecuencias de ambos circuitos, se puede sugerir que si uno necesita utilizar un amplificador no inversor, aquel construido con un operacional *NE5534P* conservará su nivel de amplificación en frecuencias más altas que el *LM833N*, pero deberá tener cuidado de utilizar resistencias

que se aproximen a la resistencia de entrada del amplificador ya que puede tener una ganancia menor a la deseada si solo se calcula con el modelo ideal. Por otro lado, deberá tener en cuenta que el sobrepico presentado por el circuito construido con el *NE5543P* alcanza una ganancia menor a la del construido con el *LM833N*, reduciendo el riesgo de quemar otras partes de la aplicación de este circuito.

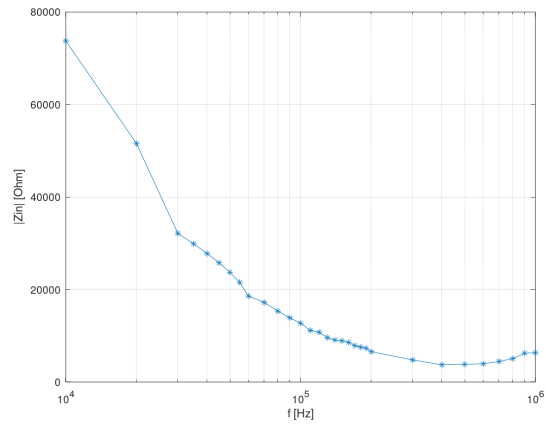


Figura 85: Impedancia de entrada del *LM833N*

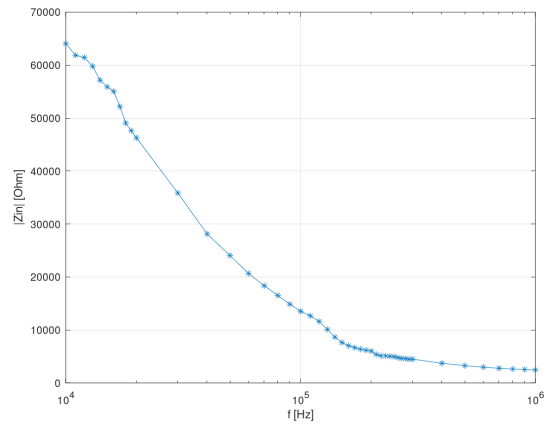


Figura 86: Impedancia de entrada del *NE5534P*

Parte III

Corrientes de Bias

1. Introducción

En esta sección se estudian las corrientes y tensiones de offset de un amplificador operacional. Dichas corrientes no existen en un amplificador operacional ideal ya que este tiene impedancia infinita de entrada por lo que no fluyen corrientes en sus respectivas entradas. Sin embargo, en un amplificador operacional real esta impedancia infinita no existe y entran en juego las corrientes y tensiones de offset que pueden ser perjudiciales en circuitos de alta impedancia. En consecuencia, su análisis previo es sumamente recomendable para un apropiado diseño del circuito. A continuación, se muestra el modelo del amplificador operacional real.

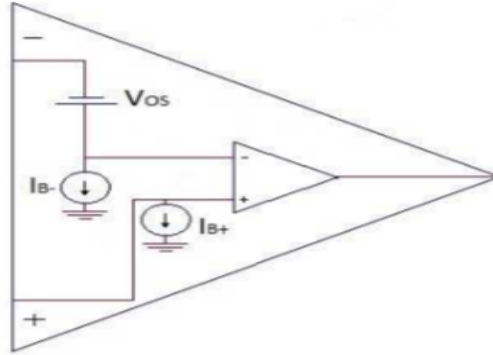


Figura 87: Modelo del amplificador operacional

Como se puede observar, se trata del modelo ideal del amplificador operacional con dos fuentes de corrientes adicionales y una fuente de tensión. Las dos fuentes de corriente representan las corrientes de bias (I_N y I_P), mientras que la fuente de tensión representa la tensión de offset V_{os} .

Teniendo presente el modelo anterior, es posible poner en estudio a un amplificador operacional para poder determinar las corrientes y tensiones de offset. En esta sección se analiza el amplificador OA_2 que se puede ver en la Figura 88

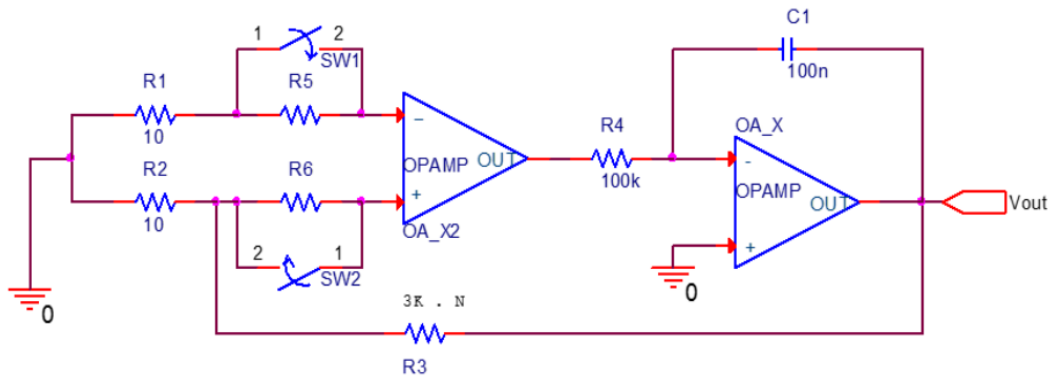


Figura 88: Circuito de medición de corrientes y tensiones offset

Como se puede observar, se trata de un circuito de medición de corrientes de offset. En este caso se ponen en estudio el comportamiento de los amplificadores operacionales LF356 y TL081 en el circuito de medición para poder medir sus respectivas corrientes de bias I_B , V_{os} y I_{os} . Donde I_B y I_{os} se definen como:

$$I_B = \frac{I_P + I_N}{2} \quad (14)$$

$$I_{OS} = I_P - I_N \quad (15)$$

2. Análisis teórico del circuito

En primer lugar se estudia teóricamente el circuito de la Figura 88 para comprender como esta compuesto y porque se puede utilizar para medir I_B , V_{os} y I_{os} . Cabe aclarar que el amplificador operacional de interés (que se se quiere medir) es el OA_2 , mientras que el OA_1 sirve para facilitar la medición. Esto se ve mas adelante.

Para comenzar el análisis, primero se extrae el amplificador operacional OA_2 que es el de importancia. El circuito resultante se muestra en la Figura 89.

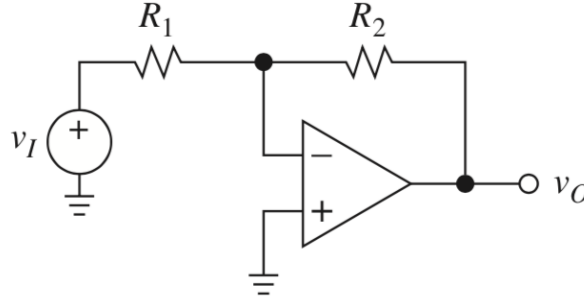


Figura 89: Amplificador operacional en configuración inversora

Como se puede observar, se trata de un circuito en configuración inversora con realimentacion negativa. Si bien su configuración no es exactamente la misma que se muestra en la Figura 88, la misma sirve para extraer conceptos que ayudan en la comprensión del circuito. Su función transferencia, resulta ser:

$$H(s) = -\frac{A_{vol}R_2}{R_2 + A_{vol}R_1}$$

$$H(s) = -\frac{R_2}{R_1[\frac{R_2}{R_1A_{vol}} + 1]}$$

$$A_{vol} \gg \frac{R_2}{R_1}$$

$$H(s) = A_{CL} = -\frac{R_2}{R_1} \quad (16)$$

Nótese que la ganancia a lazo abierto $A_{OL} = A_{vol}$, sobre esto se vuelve mas adelante. Teniendo estos resultados en mente ,si se aplica $V_{in} = 0V$, $V_{out} = 0V$.

Sin embargo, en un amplificador operacional real se deben tener en cuenta I_N , I_P y V_{os} como se vio en la Figura 87. El circuito tomando $V_{in} = 0V$ y considerando I_N y I_P resulta ser el de la Figura 90.

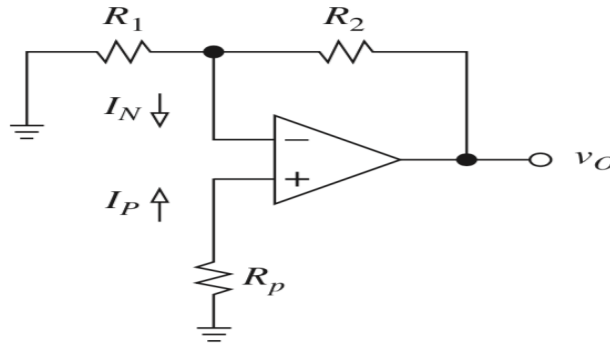


Figura 90: Circuito considerando I_N y I_P

Este ultimo circuito se puede resolver utilizando el principio de superposición. El resultado es:

$$V_{out1} = -(1 + \frac{R_2}{R_1})R_P I_P$$

$$V_{out2} = I_N R_2$$

$$V_{out} = E_{out} = V_{out1} + V_{out2}$$

Nótese que la tensión de salida es llamada E_{out} para ser énfasis que se trata de un error ya que la V_{out} debería ser 0V. Si ahora se considera la existencia de V_{OS} , sin considerar ni I_N ni I_P . El circuito resulta ser el de la Figura 91.

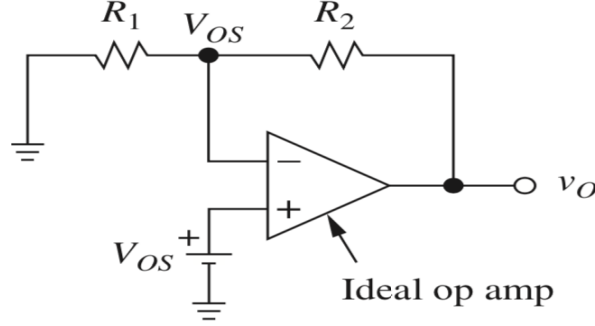


Figura 91: Circuito considerando V_{OS}

Si se resuelve este ultimo circuito, el resultado es:

$$V_{out3} = -(1 + \frac{R_2}{R_1})V_{OS}$$

Luego, si se suma este ultimo resultado a V_{out} :

$$V_{out} = -(1 + \frac{R_2}{R_1})R_P I_P + I_N R_2 - (1 + \frac{R_2}{R_1})V_{OS} \quad (17)$$

Si se tienen en cuenta las definiciones 14 y 15, V_{out} resulta ser:

$$V_{out} = E_{out} = (1 + \frac{R_2}{R_1})[(\frac{R_1 R_2}{R_1 + R_2}) - R_3]I_B - [(\frac{R_1 R_2}{R_1 + R_2}) + R_P]\frac{I_{OS}}{2} + (1 + \frac{R_2}{R_1})V_{OS} \quad (18)$$

Observando esta ultima ecuación, el error se puede disminuir drásticamente si:

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \quad (19)$$

Con este cambio el error queda:

$$V_{out} = E_{out} = (1 + \frac{R_2}{R_1})(\frac{R_1 R_2}{R_1 + R_2})I_{OS} + (1 + \frac{R_2}{R_1})V_{OS} \quad (20)$$

Gracias a las ecuaciones 20 se tiene una relación de I_B , V_{os} y I_{os} con V_{out} . Para comprender la magnitud de estos parámetros se muestran los valores provistos por los fabricantes de LF356 y TL081. La tabla 5 muestra los valores típicos y máximos de I_B , V_{os} y I_{os} .

Cuadro 5: Valores de hojas de datos a 25°C

	Texas Instruments TL081	National Semiconductor LF356
V_{OS}	Tip: 3mV Max: 10mV	Tip: 3mV Max: 10mV
I_B	Tip: 20pA Max: 400pA	Tip: 30pA Max: 200pA
I_{OS}	Tip: 5pA Max: 100pA	Tpi: 3nA Max: 50pA

Si se evaluá 20 con los valores típicos de TL081. La señal es muy pequeña para poder ser medida, por lo que se necesita un amplificador de señal. Esto es la funcion de la segunda etapa del circuito que contiene a OA_1 . El

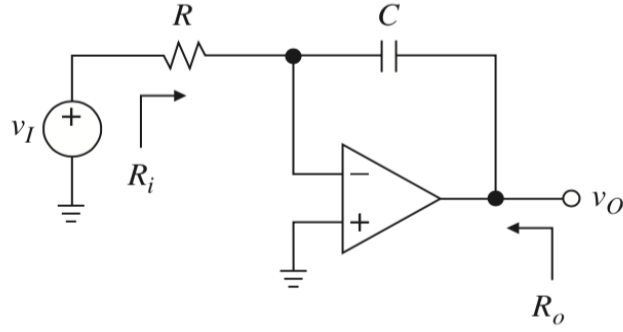


Figura 92: Amplificador operacional en configuración integradora

objetivo del amplificador operacional OA_1 es amplificar la señal de entrada del OA_2 para aumentar la precisión en la medición de las corrientes y tensiones de offset. La Figura 92 muestra la configuración del amplificador operacional de la segunda etapa.

Como se puede observar, el amplificador operacional está configurado como integrador con un capacitor en la realimentación. Si se considera su ganancia sin carga finita, su ganancia a lazo cerrado A_{CL} es:

$$A_{CL} = \frac{-A_{vol}}{1 + SRC A_{vol}} \quad (21)$$

La función de este amplificador operacional es amplificar la componente DC de la señal de salida E_{out} de OA_2 que tiene $f = 0Hz$. Entonces, la ecuación 21 tiende a estar en configuración a lazo abierto. A $0Hz$ el capacitor C_1 va a actuar como un circuito abierto, bloqueando cualquier realimentación proveniente de la salida de V_{out} cuya frecuencia sea mayor a $f = 0Hz$. En esta configuración, el amplificador operacional es llevado a la saturación, pero en el caso de configurarlo como en el circuito de medición en estudio (Figura 88), esto no es un inconveniente. Nótese que a este amplificador operacional se lo toma como ideal y no se ve afectado por las corrientes propias de bias ni la su tensión de offset. Esta condición se mantiene a lo largo de toda la sección.

Al comprender el funcionamiento de ambas etapas del circuito es posible proseguir al circuito de medición completo. Nuevamente se muestra a continuación.

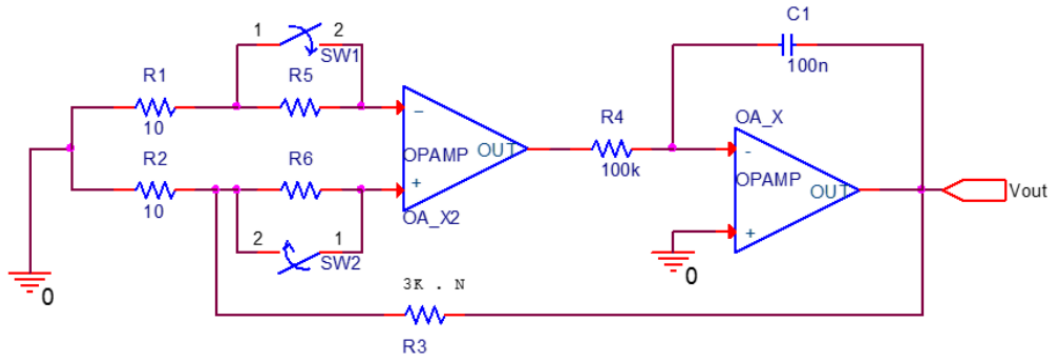


Figura 93: Circuito de medición de corrientes y tensiones offset

Lo primero que se destaca es que hay una realimentación desde la segunda etapa a la primera mediante una resistencia $R_3 = 12k\Omega$. Esta realimentación fuerza la salida de OA_1 a tierra e impide la situación de saturación que se destacó anteriormente. OA_2 tiene conectado a su entrada inversora las resistencias R_1 de 10Ω y R_5 . El circuito cuenta con el switch SW_1 que permite poner en corto a R_5 . Por otro lado, a la entrada no inversora están conectados R_2 de 10Ω , la realimentación (vista anteriormente) y R_6 . Como en el caso de R_5 , R_6 también puede ponerse en corto circuito mediante un switch SW_2 . Los valores de R_5 y R_6 se definirán más adelante.

Teniendo esto en cuenta se le agrega al circuito todas las consideraciones vistas anteriormente. El circuito resultante es el de la Figura 94.

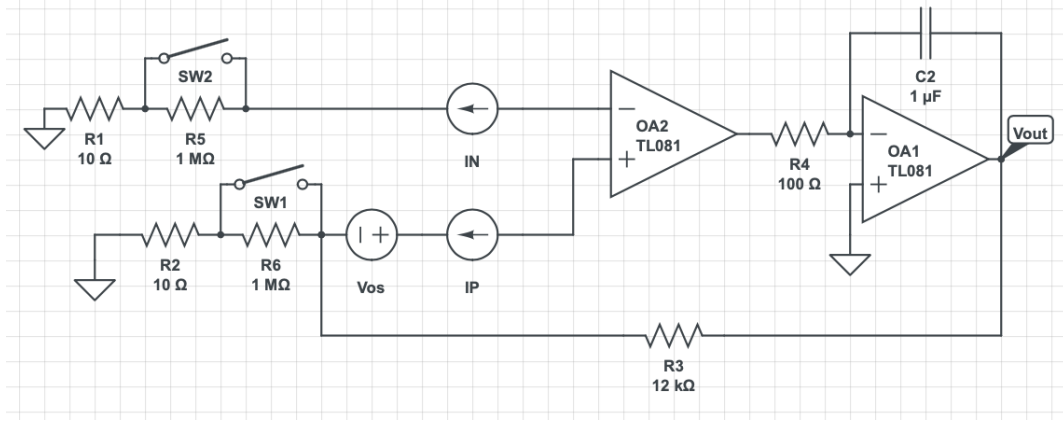


Figura 94: Circuito de medición real

Para resolver el circuito se utiliza el principio de superposición como se hizo anteriormente. En primer lugar se se cierran SW_1 y SW_2 y se pasivan I_P y I_N de modo que solo quede V_{OS} . Se considera $\Delta V_{R1} = 0$ ya que las corrientes de bias son pequeñas y su valor resistivo también lo es. Con estas condiciones, el circuito se asemeja al visto en la Figura 91 con la salvedad que en este caso se realimenta positivamente. Entonces, resolviendo mediante el divisor resistivo, se puede obtener una expresión para V_{out}

$$V_{out1} = -\left(1 + \frac{R_3}{R_2}\right)V_{OS} \quad (22)$$

A continuación, se pasiva V_{OS} y I_N , se consideran SW_1 cerrada y SW_2 abierta. También, como en el caso anterior, se desprecia la caída de tensión en R_1 . Entonces, si se tiene en cuenta R_6 y I_P :

$$\begin{aligned} V_N &= 0 \\ V_P &= -R_6 I_P \\ V_{out} &= \left[1 + \frac{R_3}{R_2}\right]V_P \\ V_{out2} &= -\left[1 + \frac{R_3}{R_2}\right]R_6 I_P \end{aligned} \quad (23)$$

Nótese que si se considera V_{OS} (no se pasiva) la ecuación 22 se suma a la ecuación 23 y el resultado es:

$$V_{out1} + V_{out2} = -\left[1 + \frac{R_3}{R_2}\right]V_{OS} - \left[1 + \frac{R_3}{R_2}\right]R_6 I_P \quad (24)$$

Este resultado implica que se puede calcular I_P pasivando a I_N , manteniendo las condiciones fijadas anteriormente. Por otro lado, si se pasiva V_{OS} , se cierra SW_2 y se abre SW_1 , se obtiene un resultado semejante al visto anteriormente cuando se trato al amplificador operacional OA_2 con realimentación positiva. Sin embargo, ahora hay una resistencia R_5 en serie con R_1 . Nuevamente se considera la caída de tensión en R_1 como nula. El resultado es el siguiente:

$$V_{out3} = \left[1 + \frac{R_3}{R_2}\right]R_5 I_N \quad (25)$$

Nótese que sucede lo mismo que en caso anterior, si considera V_{OS} (no se pasiva) la ecuación 22 se suma a la ecuación 25 y el resultado es:

$$V_{out1} + V_{out3} = \left[1 + \frac{R_3}{R_2}\right]R_5 I_N - \left[1 + \frac{R_3}{R_2}\right]V_{OS} \quad (26)$$

Este resultado implica que se puede calcular I_N pasivando a I_P , siempre y cuando se mantengan las condiciones fijadas anteriormente.

Este conjunto de ecuaciones permite calcular las corrientes de bias y la tensión de offset.

$$I_P = \left[\frac{V_{out}}{1201} + V_{OS}\right] \frac{-1}{R_6} (SW_1 \text{ cerrada y } SW_2 \text{ abierta}) \quad (27)$$

$$I_N = \left[\frac{V_{out}}{1201} + V_{OS} \right] \frac{-1}{R_5} (SW_1 \text{abierto} \text{y} SW_2 \text{cerrado}) \quad (28)$$

A continuación se analiza con mayor profundidad el comportamiento del feedback del circuito y su estabilidad. Recordar que se obtuvieron expresiones para la ganancia a lazo cerrado A_{CL} de ambos amplificadores operacionales por separado. Si ahora los consideramos juntos, con la apropiada realimentación positiva, se puede armar el diagrama de la Figura 95.

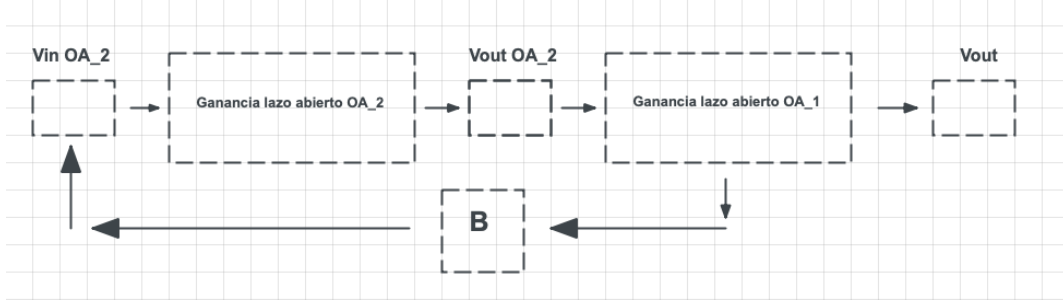


Figura 95: Diagrama del circuito

Como se puede ver, es posible agrupar las dos ganancias de los dos amplificadores operacionales. Como se vio anteriormente, la ganancia de lazo abierto A_{OL} de OA_2 es la de la ecuación 16 y la ganancia a lazo cerrado A_{CL} de OA_1 es la de la ecuación 21. Si se multiplican ambas ecuaciones, como se ve en el diagrama, la ganancia a lazo abierto del sistema A_{OL} es:

$$A_{OL} = \frac{-A_{vol}^2}{1 + SRC A_{vol}} \quad (29)$$

Al estar el sistema realimentado positivamente, la función transferencia del sistema es:

$$H(s) = \frac{A_{vol}}{1 - A_{vol}\beta} \quad (30)$$

Si se introduce la ecuación 29 a la ecuación 30, se obtiene:

$$H(s) = \frac{-1}{\frac{1}{A_{vol}^2} + \beta} \frac{1}{\frac{s}{(1 + A_{vol}^2\beta)RC A_{vol}} + 1} \quad (31)$$

si $A_{vol}^2\beta \gg 1$ y se considera A_{vol} con el modelo de polo dominante $A_{vol} = \frac{A_0}{\frac{s}{\omega_P} + 1}$, la función transferencia del sistema es:

$$H(s) = \frac{-1}{\beta} \frac{1}{S^2 \frac{RC}{\omega_P A_0 \beta} + \frac{SRC}{A_0 \beta} + 1} \quad (32)$$

β es la ganancia de realimentación del circuito y como se vio en la ecuación 22:

$$\beta = \frac{1}{1 + \frac{R_3}{R_2}} = \frac{1}{1201} \quad (33)$$

La ecuación 32 permite analizar el sistema en AC. Como se puede observar, la expresión de la transferencia del sistema se asemeja a la de un pasa bajos de segundo orden. Donde:

$$\omega_0 = \sqrt{\frac{\omega_P A_0 \beta}{R_4 C_1}}$$

$$\epsilon = \frac{R_4 C_1 \omega_0}{A_0 \beta 2}$$

Y sus polos son:

$$S_1 = -\omega_0 \epsilon + \sqrt{\epsilon^2 + 1}$$

$$S_2 = -\omega_0 \epsilon - \sqrt{\epsilon^2 + 1}$$

Si se evalúan estas expresiones con los valores de las frecuencias de corte f_0 que proveen los fabricantes de ambos amplificadores operacionales (del orden de los Ω) se llega a la conclusión que los polos se ubican en el simiplano negativo por lo que el sistema es estable.

Se puede hacer el mismo análisis con las terminales de los amplificadores operacionales invertidos. Por supuesto que la función transferencia del sistema tendrá cambios. Si se invierte OA_1 , la ganancia a lazo abierto del sistema A_{OL} y la ganancia del feedback β son:

$$A_{OL} = \frac{+A_{vol}^2}{1 - SRC A_{vol}}$$

$$\beta = \frac{1}{1 + \frac{R_3}{R_2}} = \frac{1}{1201}$$

Si también se invierten las terminales del OA_2 , el feedback sera negativo y los resultados son:

$$A_{OL} = \frac{+A_{vol}^2}{1 - SRC A_{vol}}$$

$$\beta = -\frac{1}{1 + \frac{R_3}{R_2}} = -\frac{1}{1201}$$

3. Mediciones

Las mediciones se realizaron con el osciloscopio sobre una placa PSB tomando $R_5 = 1M\Omega$ y $R_6 = 1M\Omega$. Se utilizaron capacitores de desacople de $100nF$ y las resistencias indicadas en el circuito de la Figura 88. Cabe destacar que para las mediciones se realizaron cuatro combinaciones. Es decir, se alternaron los amplificadores operacionales en las posiciones OA_1 y OA_2 para analizar como se comportan.

3.1. Medición de V_{OS}

Antes de realizar la correspondiente medición de V_{OS} , se calcula su propagación de errores. A continuación se muestra su desarrollo:

$$|V_{out1}| = [1 + \frac{R_3}{R_2}]V_{OS}$$

$$V_{OS} = \frac{R_2}{R_2 + R_3}V_{out1}$$

$$si R_3 \gg R_2$$

$$V_{OS} = \frac{R_2}{R_3}V_{out1}$$

$$V_{OS} = f(R_2, R_3)$$

$$\Delta V_{OS} = [|\frac{\delta f}{\delta R_2}| \Delta R_2 + |\frac{\delta f}{\delta R_3}| \Delta R_3]V_{out1}$$

$$\Delta V_{OS} = [\frac{\Delta R_2}{R_3} + \frac{R_2 \Delta R_3}{R_3^2}]V_{out1}$$

Nótese que se tomo $R_3 \gg R_2$ ya que $R_3 = 1M\Omega$ y $R_2 = 10\Omega$. Además esto implica que cuanto mas grande sea R_3 menor sera el error cometido al medir V_{OS} .

Para medir V_{OS} se debe cerrar SW_1 y SW_2 como se determino anteriormente. Con esta condición se mide V_{out} y luego, con la ecuación 22, se calcula V_{out} . Los resultados obtenidos se detallan en la tabla 6

Cabe aclarar que, al realizar la medición, se observo una constante. Esto es un comportamiento deseado ya que se esta midiendo una tensión continua.

Cuadro 6: Mediciones con SW_1 y SW_2 cerrados

	OA_2	OA_1	$V_{out}(mV)$	V_{os}
Medición 1	LF356	LF356	-179	0.149
Medición 2	LF356	TL081	-184	0.153
Medición 3	TL081	LF356	382,2	-0.318
Medición 4	TL081	TL081	382	-0.318

3.2. Medición de I_P

Para calcular I_P se debe abrir SW_2 y mantener cerrado SW_1 . Al realizar esta acción se observó una oscilación en el circuito impidiendo poder obtener una medición. Esta oscilación es provocada por el ruido de línea de 50 Hz que es amplificado por la configuración del circuito. Esta amplificación del ruido se superpone con $V_{out} = V_{out1} + V_{out2}$ y resulta ser un problema. Para solucionarlo, se decidió cambiar al capacitor ya que, como se vio en la sección anterior, la función transferencia del sistema es la de un pasa bajos de segundo orden. Luego, un capacitor "chico" deja pasar un rango de señales mas amplio que un capacitor "grande". En consecuencia, si se aumenta el valor del capacitor C_1 , el polo se ubicara en frecuencia mas bajas, filtrando mejor las señales de alta frecuencia que es lo que se desea. Se prosiguió a cambiar el capacitor C_1 a $1\mu F$. Con este cambio se observó una mejora en la señal de salida. Sin embargo, se siguió observando una oscilación de 50 Hz. Se prosiguió a cambiar R_5 y R_6 a distintos valores pero el inconveniente perduro. Se cambiaron las resistencias ya que valores altos de resistencia de entrada, como lo es $1M\Omega$, el nivel de ruido es mayor. Esto se debe a que si se modela al ruido como una fuente con una resistencia en serie, se forma un divisor resistivo y al ser alto el valor de resistencia de entrada, la salida del divisor es alta afectando al circuito. Sin embargo, al cambiar R_5 y R_6 por valores del orden de los Ω , no es posible medir las corrientes de bias ya que no se puede percibir el cambio de V_{out} al variar SW_1 y SW_2 . En consecuencia se decidió utilizar resistencias de valor $1M\Omega$ a pesar de no tener V_{out} constante (como lo fue en la medición de V_{OS}) y se utilizó la función average del osciloscopio para medir V_{out} . Teniendo todo esto en consideración y con el uso de la 27 se obtuvieron los siguientes resultados:

Cuadro 7: Mediciones con SW_1 cerrado y SW_2 abierto

	OA_2	OA_1	$V_{out}(mV)$	I_P (pA)
Medición 1	LF356	LF356	-130	-40.799
Medición 2	LF356	TL081	-142	-34.970
Medición 3	TL081	LF356	260	101.498
Medición 4	TL081	TL081	274	89.925

Cabe aclarar que la Tabla 6 tiene los resultados con el nuevo capacitor y estos resultados (V_{OS}) son utilizados para completar la tabla 7. En la Figura 96 se puede observar la oscilación anteriormente mencionada al abrir SW_1 .

3.3. Medición de I_N

Finalmente se calculó I_N abriendo SW_1 y cerrando SW_2 . El inconveniente de oscilación también se vio replicado en esta medición, se prosiguió de la misma manera que al medir I_P . Los resultados se ven en la tabla 8.

Cuadro 8: Mediciones con SW_1 abierto y SW_2 cerrado

	OA_2	OA_1	V_{out}	I_N
Medición 1	LF356	LF356	-159	-16.652
Medición 2	LF356	TL081	-160	-19.983
Medición 3	TL081	LF356	356,6	26.3114
Medición 4	TL081	TL081	350	21.648

3.4. Calculo de I_{OS} y I_B

Con los resultados obtenidos en las tablas 6, 7, 8 se puede calcular I_{OS} y I_B siguiendo las ecuaciones 15 y 14 respectivamente. La tabla 9 muestra dichos resultados.

Cuadro 9: V_{OS} , I_{OS} y I_B obtenidos

	OA_2	OA_1	$V_{OS}(mV)$	$I_{OS}(pA)$	$I_B(pA)$
Medición 1	LF356	LF356	0.149	24.146	28.726
Medición 2	LF356	TL081	0.153	14.987	27.477
Medición 3	TL081	LF356	-0.318	75.187	63.905
Medición 4	TL081	TL081	-0.318	68.276	55.786

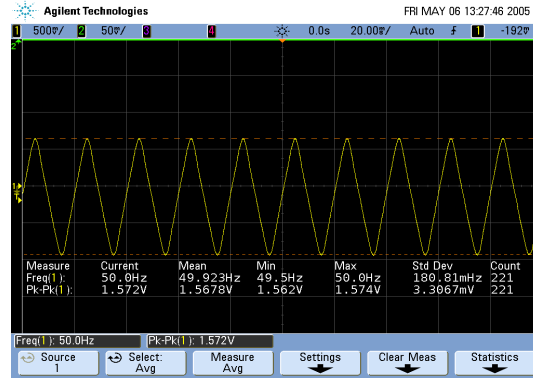


Figura 96: V_{out} al abrir SW_1

3.5. Análisis de resultados

Si se comparan los resultados obtenidos en la tabla 9 con los datos provistos por los fabricantes (ver Tabla 5), se pueden sacar las siguientes conclusiones. Se puede decir que, a pesar de ser un circuito dificultoso para medir, los resultados fueron satisfactorios. En las cuatro mediciones realizadas, los valores de I_{OS} y I_B entraron en los rangos deseados (entre el valor típico y máximo) mientras que los valores obtenidos de V_{OS} esta por debajo de los valores típicos. Esto se puede deber a varias razones. En primer lugar, al medir V_{out} con la herramienta del osciloscopio average, el error se incrementa. También, cabe destacar, que los valores provistos por el fabricante son medidos en un ambiente controlado a $25^{\circ}C$. Esta condición no fue cumplida al momento de obtener las mediciones y esa es otra razón por la cual las mediciones de V_{OS} no entran en los rangos deseados.

4. Circuito de compensación externo

El objetivo de esta sección es investigar los circuitos de compensación externos del LT081 y LF356 para reducir la tension de offset de dichos amplificadores operacionales. Para comenzar con el LF356, según la hoja de datos el circuito externo de compensación es el siguiente:

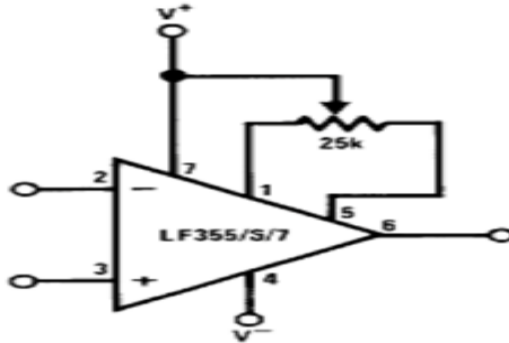


Figura 97: Circuito de compensación de LF356

Como se puede observar, el circuito cuenta con un preset de $25K\Omega$ conectado a $+V_{CC}$. El circuito de compensación del TL081 es el de la Figura 98.

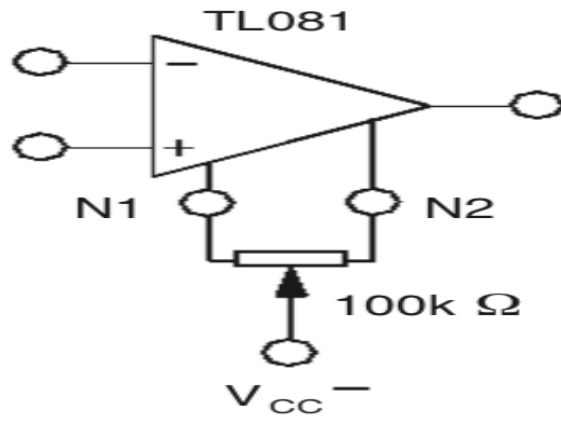


Figura 98: Circuito de compensación de LT081

El circuito muestra, que a diferencia del LF356, el fabricante recomienda un preset de $100k\Omega$ conectado a $-V_{CC}$

Parte IV

Pedal de distorsión

1. Introducción

Se pide implementar el circuito de un pedal de distorsión. Estos pedales son muy populares por su sonido característico y su versatilidad. En el campo del audio, la distorsión es usada normalmente para simular los efectos de un amplificador que está saturado y se emplea principalmente con guitarras eléctricas.

El circuito genera el deseado efecto de distorsión tomando la señal de la guitarra, amplificándola y luego recortándola para simular la saturación.

La cátedra propuso un circuito al que se le hicieron modificaciones para mejorar tanto el desempeño del artefacto como su flexibilidad.

En lo que sigue se explicará el circuito inicial, luego las mejoras propuestas, posteriormente se detallará, con respaldo en simulaciones y mediciones, el comportamiento del circuito, y finalmente se realizarán algunas reseñas a modo de conclusión.

2. Circuito propuesto por la cátedra

Se propuso como guía un circuito básico de distorsión por recorte. Este se puede observar, con sus etapas señaladas, en la Figura 99.

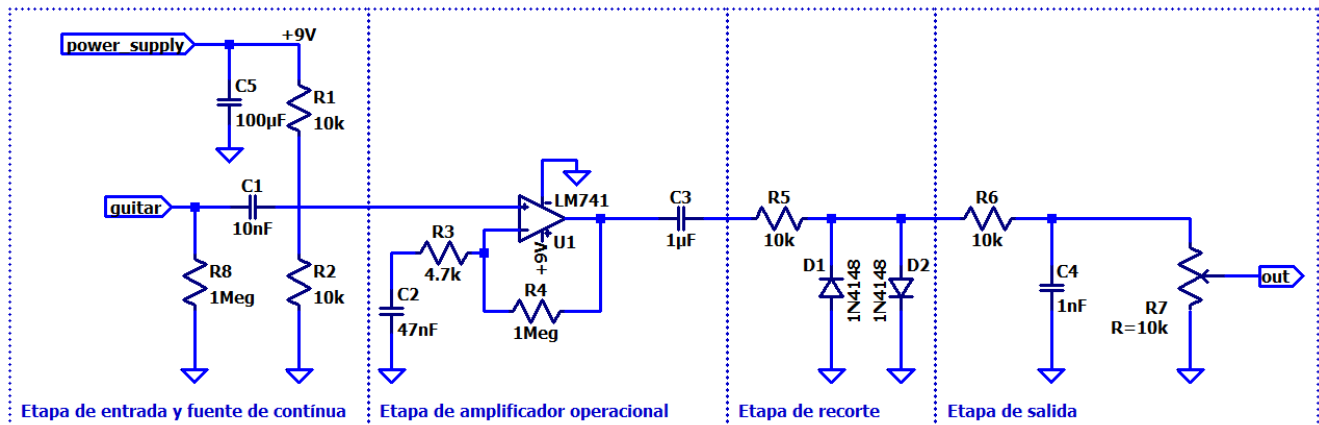


Figura 99: Circuito propuesto por la cátedra

2.1. Etapa de entrada y fuente de continua

- El capacitor C5 filtra las corrientes de *ripple* de la fuente de 9V. A este fin, se le asigna un valor de 100 µF.
- Las resistencias R1 y R2 forman un divisor de tensión que pone +4,5V en la entrada no inversora del amplificador, polarizándolo. Se les da un valor moderado de 10kΩ.
- Se coloca R8 como una resistencia de *pull-down* para mantener descargado el capacitor C1 mientras el pedal no esté en uso: de este modo, se evita un sonido indeseable por un sobrepico de tensión al conectar la guitarra o presionar el interruptor. Un valor de 1M es apropiado, ya que no afecta la señal de entrada y descarga con éxito el capacitor.
- El capacitor C1, en conjunto con la impedancia de entrada del circuito, forma un filtro pasa-altos (léase la sección 3.2.2) que elimina la corriente de continua proveniente de la entrada, y aísla a su vez la entrada de la que pueda provenir del pedal. Se eligió el diodo 1N4004 por su disponibilidad, pero cualquier diodo sería capaz de llevar a cabo esta función.

2.2. Etapa de amplificador operacional

- El capacitor C2, en conjunto con la resistencia R2, forman un filtro pasa-altos (léase la sección 3.2.3). Su función es filtrar frecuencias muy bajas que pueden sobrecargar el amplificador, causando inestabilidad. Se le asigna un valor de 47nF.
- Se eligió el operacional LM741 por su ubicuidad y confiabilidad. Si bien su *slew rate* es de $0,5\mu\text{V/s}$ y no se comporta de forma idónea en el extremo superior del espectro de frecuencias de audio (20kHz), esto no es necesariamente un problema en un pedal de distorsión: de hecho, es muy popular para esta aplicación.
- La resistencia R4, de $1\text{M}\Omega$, con R3, de $4,7\text{k}\Omega$, determinan la ganancia de la etapa, que es de 46,5dB.
- El capacitor C3, de $1\mu\text{F}$ sirve para filtrar cualquier corriente indeseable que surja del amplificador, desacoplando esta etapa de la siguiente.

2.3. Etapa de recorte

- Los diodos D1 y D2 conectados a tierra recortan la señal bruscamente, generando una distorsión fuerte. Se eligió el diodo 1N4148 por su corto tiempo de recuperación, $t_{rr} = 5\text{ns}$, que lo hace apto para aplicaciones *fast switching*. Esta particularidad evita una distorsión indeseable (de atenuación) de la señal en esta etapa.
- La resistencia R5 se coloca para limitar la corriente que atraviesa los diodos. Se eligió un valor de $10\text{k}\Omega$, pero cualquier valor entre $1\text{k}\Omega$ y el elegido hubiera sido apto.

2.4. Etapa de salida

- El capacitor C4 y la resistencia R6 forman un filtro pasa-bajos para filtrar los armónicos demasiado agudos de la salida. Su frecuencia de corte con estos valores es de 16kHz aproximadamente.
- El potenciómetro R7 funciona como control de volumen, formando un divisor de tensión y dejando pasar la corriente de sobra a tierra.

3. Cambios propuestos al circuito

El circuito final está compuesto por cuatro etapas: la etapa de fuente de continua, la de amplificador operacional, la de recorte, y la de tono y salida. Estas se presentan detalladamente a continuación con los cambios propuestos y se realizan los cálculos pertinentes a la designación de los valores de los componentes.

3.1. Etapa 1: fuente de continua

Esta etapa alimenta al pedal de corriente continua. El esquemático se puede observar en la Figura 100.

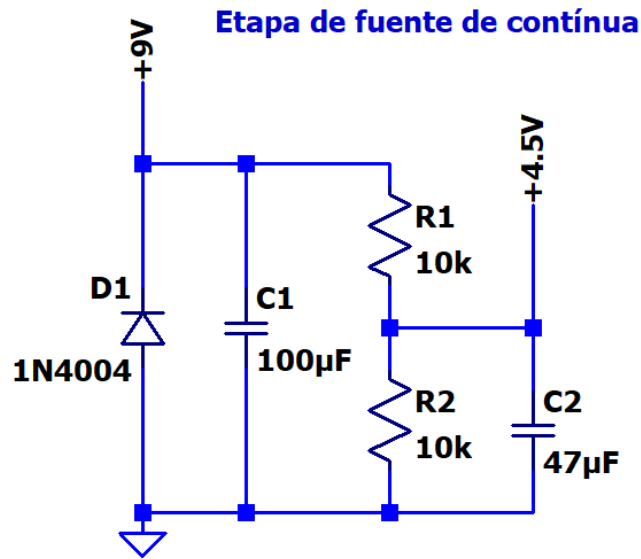


Figura 100: Circuito final: etapa de fuente de continua

3.1.1. Mejoras propuestas

A los componentes anteriormente señalados, se agrega:

- El diodo D1, para proteger al dispositivo de un error del usuario, al conectar un adaptador con una polaridad incorrecta.
- El capacitor C2, para estabilizar aún más la señal de 4,5V, asegurando que tenga la menor oscilación posible.

3.2. Etapa 2: amplificador operacional

Se filtra y amplifica la señal de entrada con una ganancia considerable. Se observa el diseño final de esta etapa en la Figura 101.

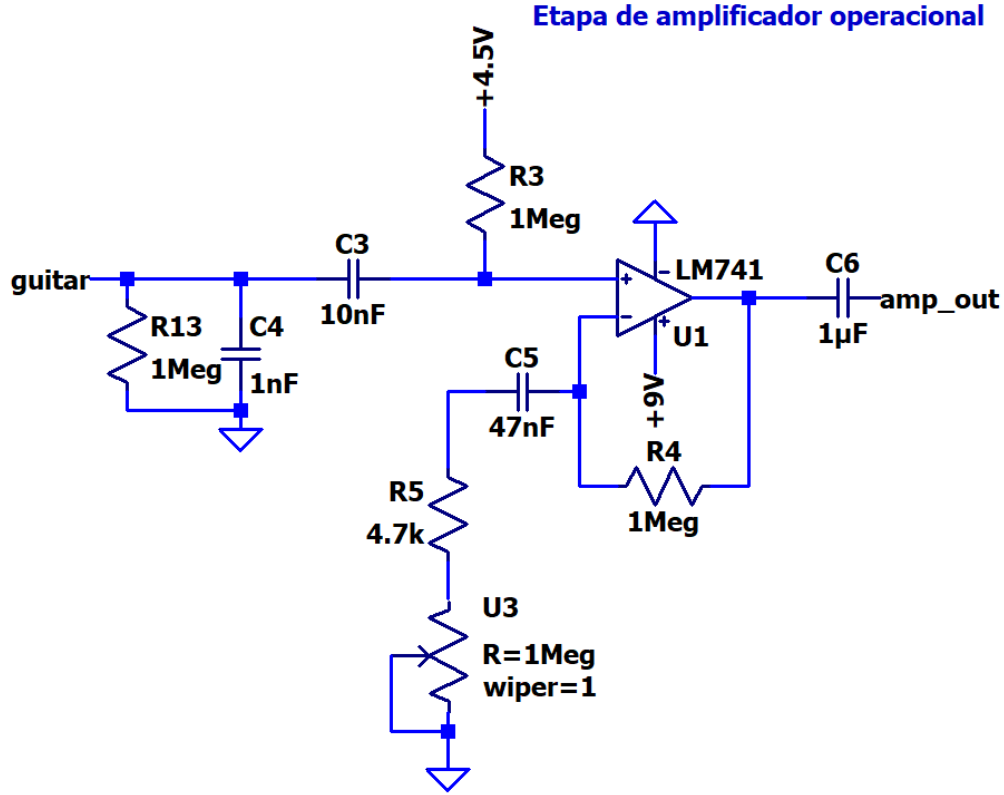


Figura 101: Circuito final: etapa de amplificador operacional

3.2.1. Mejoras propuestas

A los componentes ya mencionados, se les suma:

- El capacitor C4, de 1nF, que filtra las muy altas frecuencias (interferencia por radiofrecuencias) y las descargas de electricidad estática de la entrada.
- La resistencia R3 de 1MΩ, que polariza el operacional a 4,5V y aporta a la impedancia de entrada del circuito.
- El potenciómetro U3, que regula la ganancia del operacional entre 46,5dB y 6dB (léase la sección 3.2.3).

3.2.2. Cálculo de la impedancia de entrada de la etapa

La impedancia de entrada de esta etapa, que coincide con la del circuito, puede expresarse como:

$$Z_{in} = R3 // Z_{Op-Amp} + Z_{4,5V}, \quad Z_{4,5V} = R1 // R2 \quad (34)$$

la impedancia de entrada del LM741, Z_{Op-Amp} , es de $2M\Omega$; luego,

$$Z_{in} = 1M\Omega // 2M\Omega + 10k\Omega // 10k\Omega = 671,6k\Omega \quad (35)$$

Obsérvese que con este valor de Z_{in} , el filtro pasa-altos mencionado en la sección 2.1 tendrá una frecuencia de corte $f_0 = \frac{1}{2\pi * Z_{in} * C3} = 23,69Hz$

3.2.3. Cálculo de la ganancia de la etapa

La ganancia del operacional puede ser calculada según la siguiente expresión:

$$G_v = 1 + \frac{R4}{R5 + U3} \quad (36)$$

Luego, tenemos que

$$G_{min} = 1 + \frac{1M\Omega}{4,7k\Omega + 1M\Omega} = 2 \quad (37)$$

$$G_{max} = 1 + \frac{1M\Omega}{4,7k\Omega + 0\Omega} = 213,7 \quad (38)$$

lo cual nos indica una $G_{max} = 46,6dB$ y una $G_{min} = 6dB$.

El análisis en frecuencia de la ganancia de esta etapa para distintos valores de U3 puede observarse en la Figura 102.

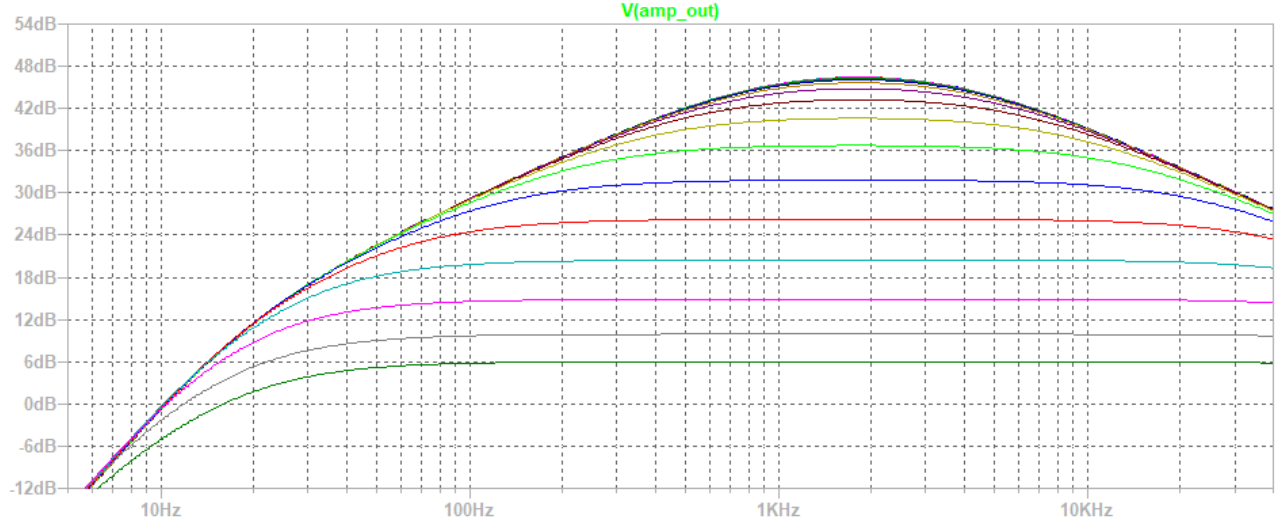


Figura 102: Diagrama de Bode de la etapa 2 para distintos valores de U3

Con estos valores, el filtro pasa-altos descrito en la sección 2.2 tendrá para G_{max} una frecuencia de corte $f_0 = \frac{1}{2\pi * 4,7k\Omega * C5} = 720,5Hz$, y para G_{min} una frecuencia de corte $f_0 = \frac{1}{2\pi * (1M\Omega + 4,7k\Omega) * C5} = 3,37Hz$.

3.3. Etapa 3: recorte

La etapa de recorte es, en conjunto con la de amplificación, la más importante en el pedal. Aquí se recorta mediante diodos conectados a tierra la señal previamente amplificada para generar el efecto de distorsión. El diseño se observa en la Figura 103.

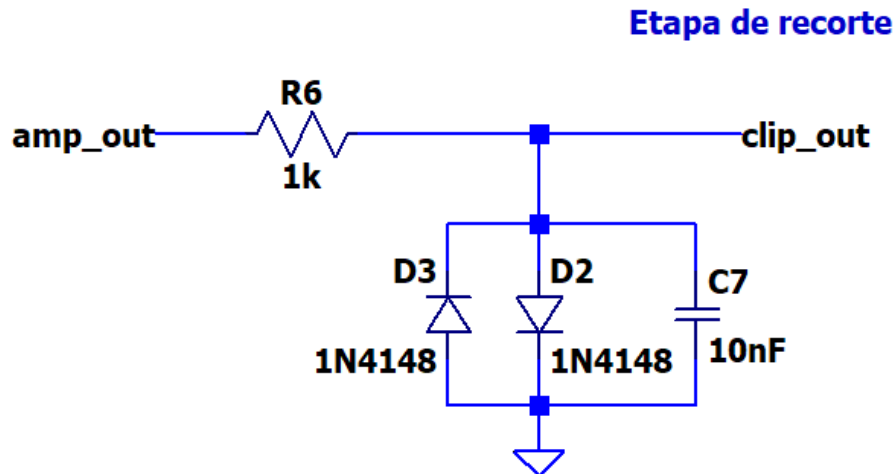


Figura 103: Circuito final: etapa de recorte

Como los diodos se conectan a tierra, el efecto que se produce se conoce como distorsión dura o *hard clipping*: se limita la amplitud de la señal con rectas.^{en} $0,7V$ y $-0,7V$.

3.3.1. Mejoras propuestas

- Se cambió el valor de la resistencia limitadora de corriente en los diodos R6 para no atenuar demasiado la señal, ya que se agregó una nueva etapa posterior a esta.
- Se agregó el capacitor C7, que en conjunto con la resistencia R6 funciona como un pasa-bajos con una frecuencia de corte $f_0 = \frac{1}{2\pi \cdot 1k\Omega \cdot 10nF} = 15,9kHz$. Este filtro atenúa los armónicos agudos de la señal, que no son propios del sonido de un pedal de este tipo.

3.4. Etapa 4: control de tono

Se agrega al pedal una etapa para regular el tono del pedal. Esta incluye un potenciómetro para control de tono y a su vez uno para control de volumen de salida. El esquemático se puede observar en la Figura 104.

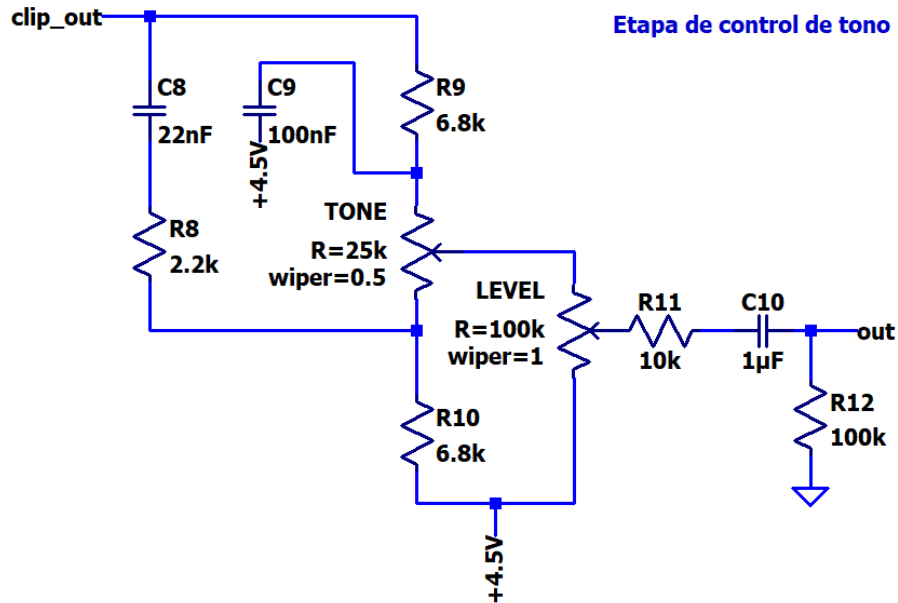


Figura 104: Circuito final: etapa de control de tono

El circuito para esta etapa consta de dos partes. La primera comprende dos filtros en paralelo, un pasa-bajos y un pasa-altos, y un potenciómetro lineal TONE (de control de tono) para mezclar las señales provenientes de estos y generar la salida.

La segunda parte consta de un potenciómetro de control de volumen (también lineal por indisponibilidad de potenciómetros logarítmicos) que descarga parte de la señal a tierra, en conjunto con un filtro pasa-altos con una frecuencia de corte $f_0 = \frac{1}{2\pi \cdot 100k\Omega \cdot 1\mu F} = 1,6Hz$, que filtra la componente de continua de la señal de salida.

3.4.1. Funcionamiento de la etapa en frecuencias

En la Figura 105 se muestra la respuesta de la etapa simulada en *LTSpice* para distintas frecuencias de entrada y para distintos valores de TONE. Se puede observar en verde la curva de ganancia para cuando el circuito funciona como un pasa-bajos, es decir, cuando TONE está al mínimo, y en azul la curva para cuando TONE está al máximo y la etapa es un pasa-altos. Las curvas restantes representan la salida para valores intermedios del potenciómetro.

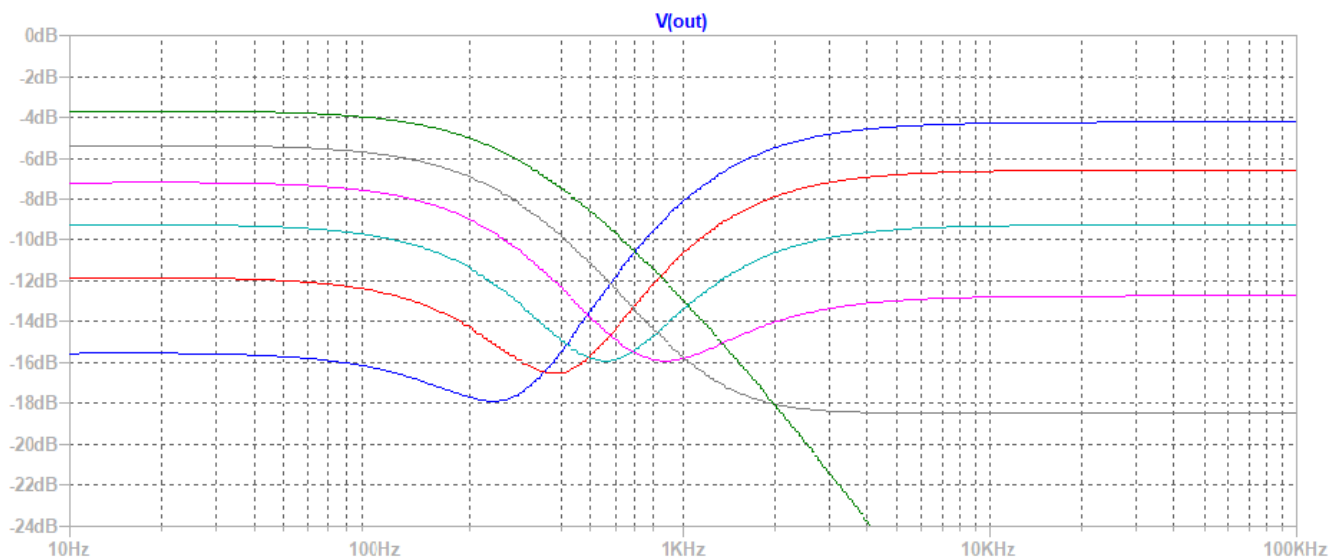


Figura 105: Diagrama de Bode para la etapa 4 para distintos valores de TONE

Cabe destacar que se calcularon los valores para que cuando el potenciómetro TONE, que es lineal, esté en posición media, se atenúen las señales de frecuencias cercanas a $1kHz$.

4. Comportamiento del circuito

A continuación se muestra el análisis del comportamiento del circuito acompañado de las simulaciones en *LTSpice* y las mediciones correspondientes.

Si bien las mediciones se condicen con las simulaciones en una medida considerable, existen ciertas discrepancias: estas se deben a que se trabajó con señales de entrada con tensiones del orden de las decenas de mV, las correspondientes a la salida de una guitarra real: esto significa que el ruido del laboratorio tiene una influencia notable.

Se tiene en cuenta que para el análisis en frecuencias de un circuito lineal (ignorando los diodos) la tensión de entrada no tiene demasiada importancia; sin embargo, la ganancia del amplificador operacional (46,5dB) es tal que no pudieron usarse señales de entrada muy diferentes a las mencionadas para evitar efectos de recorte, que sí hubieran alterado el análisis, en el mismo.

4.1. A la salida del amplificador operacional

En la Figura 106 se puede observar la ganancia de la etapa de amplificador operacional para distintas frecuencias de entrada. Si bien el rango analizado excede el espectro de audio, resulta interesante analizar el comportamiento más allá del mismo.

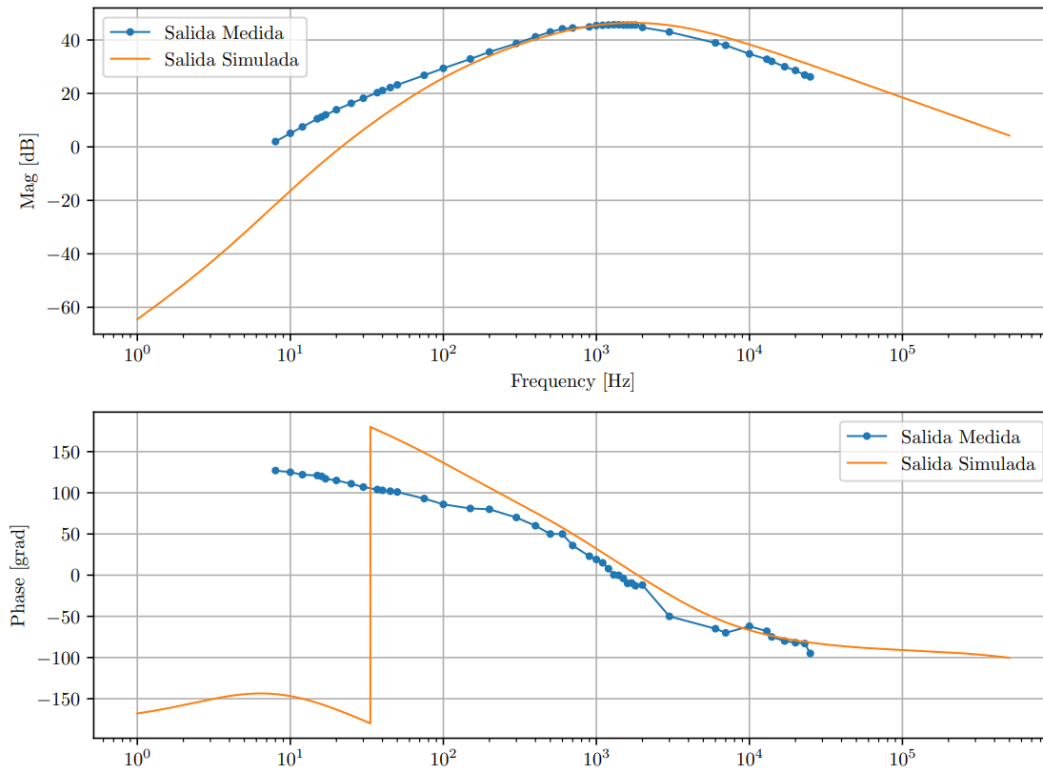


Figura 106: Diagrama de Bode para la etapa de Op-Amp

Se puede observar que se presenta la máxima ganancia de 46,5dB mencionada para el orden de frecuencias de 1kHz. También se puede ver que se amplifican las frecuencias del espectro de audio, filtrando las muy bajas, gracias al filtro de 23Hz en la entrada (léase la sección 2.1).

4.2. A la salida de audio

En la Figura 107 se puede observar la ganancia del pedal completo para distintas frecuencias de entrada.

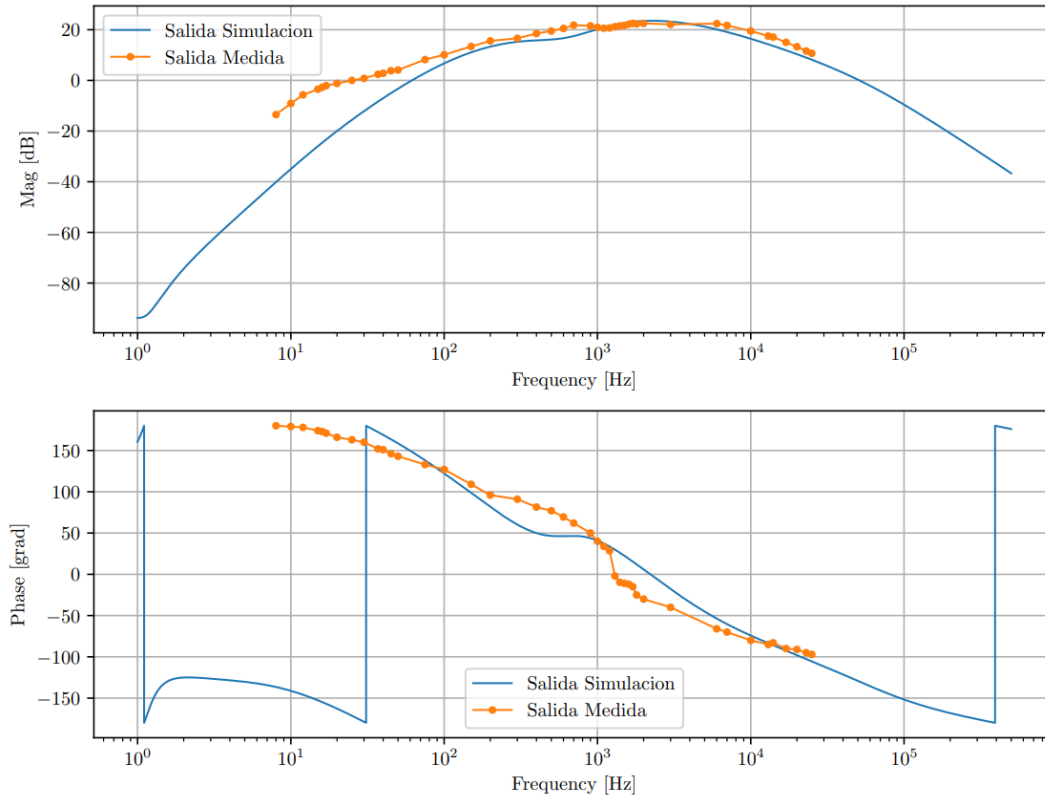


Figura 107: Diagrama de Bode para el pedal completo

Cabe destacar que este análisis (simulaciones y medición en el laboratorio) se realizó para los valores máximos de transferencia de la etapa de amplificador operacional (es decir, con U3 en 0 Ω), el potenciómetro LEVEL al máximo volumen, y el control de tono al valor medio mencionado en la sección 3.4.1.

Nótese que la señal comienza a caer a partir de 1kHz y su caída se acentúa a partir los aproximadamente 17kHz, debido al pasa-bajos mencionado en la sección 3.3.1.

Puede observarse una atenuación de aproximadamente 20dB respecto de la salida de la etapa del amplificador operacional (ver Figura ??). Esto se debe a que la etapa 4 (de control de tono) atenúa la señal en esa magnitud. Esto no representa un problema, pues aún con esta caída de tensión la salida presenta una tensión de aproximadamente 400mV_{pp}, la cual es aceptable para una interfaz de audio.

Puede también observarse un área de interés en la vecindad de $f = 1kHz$, donde la señal se ve puntualmente atenuada. Esto se debe a que el potenciómetro de control de tono está en una posición media, y se produce el efecto explicado en la sección 3.4.1.

5. Conclusión

Se diseñó, simuló, construyó y midió un pedal de distorsión para guitarra. Se investigó sobre y experimentó con amplificadores operacionales, se analizaron las ventajas y desventajas para esta aplicación de distintos modelos, y resultó interesante utilizar uno que no resultaría idealmente apto, por características como su *slew rate*, pero que debido a la naturaleza de la aplicación, puede usarse de todos modos.

Se investigaron también los distintos tipos de diodos, y se encontró uno que se adaptó al uso que se le quería dar. Se analizó el funcionamiento del producto final y se lo encontró apto para el uso al que se destina.

Parte V

Circuito de Aplicación: Sensor de Temperatura

En esta parte del presente trabajo, se pidió implementar un circuito que adapte la señal de un sensor de temperatura *LM35*. Se solicitó que la señal de salida del circuito diseñado fuera apropiada para ser adquirida por un sistema con tensión de entrada variable entre 0V y 5V.

1. Diseño del Circuito

Como condición de diseño, se pidió que el circuito adapte las señales correspondientes a temperaturas que varían entre 35° y 45° en un rango de tensiones de salida comprendidas entre 0V y 5V (35°C → 0V ; 45°C → 5V).

1.1. LM35

Como primer paso se inspeccionó la hoja de datos del sensor que se utilizó en el diseño. Los parámetros relevantes que se extrajeron de la misma fueron la tensión de alimentación, y la tensión de salida en función de la temperatura. Respecto a la alimentación, el sensor admite tensiones de alimentación comprendidas entre +4V y +20V, la cual se proporciona entre un terminal *Vs* y *GND*. Respecto a la tensión de salida (proporcional a la temperatura del sensor), la misma está dada por la siguiente expresión:

$$V_T(T) = 0mV + 10,0mV/^{\circ}C * T$$

Donde la temperatura T esta en $^{\circ}C$. Utilizando esta información se determinaron las tensiones correspondientes las temperaturas de 35°C y 45°C:

$$V_T(35^{\circ}C) = 350mV$$

$$V_T(45^{\circ}C) = 450mV$$

De esta forma, se puede establecer una relación entre la tensión proporcionada por el sensor y la tensión de salida esperada (impuesta por la condición de diseño comentada al comienzo del apartado):

$$V_T = 350mV \rightarrow V_{out} = 0V$$

$$V_T = 450mV \rightarrow V_{out} = 5V$$

1.2. Linealidad de la salida: Implementación con amplificadores operacionales

Se estableció que la tensión de salida V_{out} correspondería a una función lineal dependiente de la tensión de entrada V_T (generada por el sensor). Para lograr este resultado se propuso la siguiente expresión de V_{out} en función de V_{in} :

$$V_{out}(V_{in}) = kV_{in} + V_2 \quad (39)$$

Dadas las siguientes condiciones iniciales, impuestas como regla de diseño:

$$V_{out}(0,350V) = k(0,350V) + V_2 = 0V$$

$$V_{out}(0,450V) = k(0,450V) + V_2 = 5V$$

Despejando, se obtiene:

$$k = 50 \quad (40)$$

$$V_2 = -17,5V \quad (41)$$

1.2.1. Diagrama de señal y cálculo de parámetros

Se procedió a trazar un diagrama de señal que me permitiera obtener la expresión deseada, a partir de módulos amplificadores y sumadores (que se pueden implementar con amplificadores operacionales). El diagrama resultante fue:

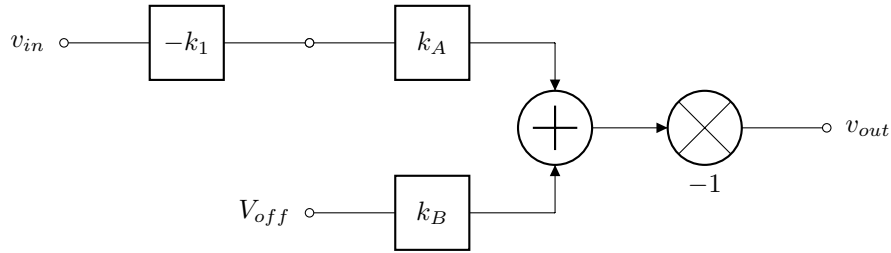


Figura 108: Diagrama de señal del circuito a implementar

Si se calcula la señal v_{out} en función de v_{in} , considerando que los demás parámetros del diagrama son valores constantes, se obtiene:

$$v_{out} = (k_1 k_A) v_{in} + (-k_B V_{off}) \quad (42)$$

Al analizar la expresión 39 se pudo establecer una equivalencia entre el factor k y $(k_1 k_A)$, y entre el término V_2 y $(-k_B V_{off})$ para obtener la salida deseada utilizando el diagrama de señal de la Figura 108, entonces, se estableció que:

$$k = k_1 k_A = 50; \quad (43)$$

$$V_2 = -k_B V_{off} = -17,5V \quad (44)$$

Habiendo establecido valores para los módulos de la Figura 108, el problema se trasladó a implementar el diagrama mediante dos amplificadores operacionales. Las dos fases en cascada a implementar se muestran en las Figuras 109 y 110.

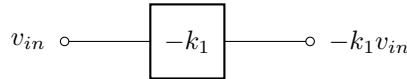


Figura 109: Primera fase del diseño: Amplificador inversor

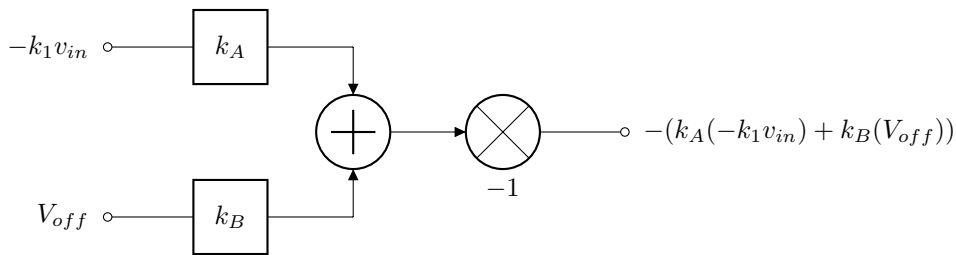


Figura 110: Segunda fase del diseño: Amplificador sumador

1.2.2. Primera Fase: Amplificador Inversor

La Figura 111 muestra un amplificador operacional configurado en modo inversor. La transferencia del para una tensión continua, se obtiene como:

$$\frac{V_{out}}{V_{in}} = -\frac{R_f}{R_i}$$

y produce una salida

$$V_{out} = -\frac{R_f}{R_1} V_{in}$$

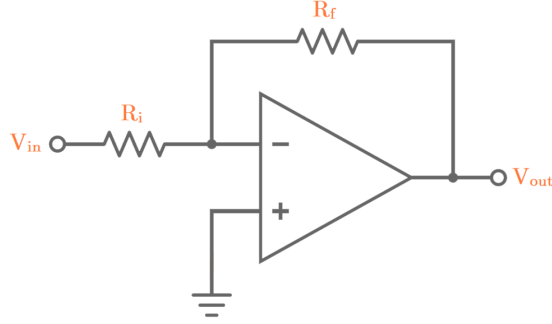


Figura 111: Circuito amplificador inversor

Para implementar la fase 1, se requiere la siguiente igualdad:

$$-\frac{R_f}{R_1} = -k_1$$

Entonces

$$k_1 = \frac{R_f}{R_1}$$

A partir de esta igualdad ya se pueden establecer valores de las resistencias que implementan el circuito amplificador inversor, cuya elección se detallará mas adelante.

1.2.3. Segunda Fase: Sumador Ponderado Inversor

A continuación, en la Figura 112 se muestra la configuración de un amplificador operacional como sumador ponderado:

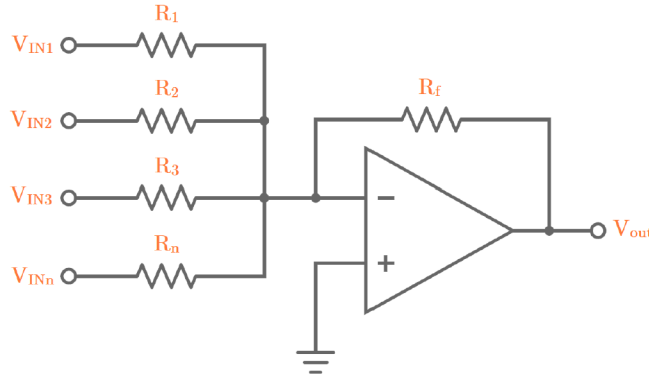


Figura 112: Circuito amplificador sumador ponderado

La salida que produce el circuito es la siguiente:

$$V_{out} = -\left(\frac{R_f}{R_1} V_{IN1} + \frac{R_f}{R_2} V_{IN2} + \dots + \frac{R_f}{R_n} V_{INn}\right)$$

A partir de la salida del circuito sumador, y el diagrama de señal de la figura 110 se establecen la siguientes igualdades:

$$k_A = \frac{R_f}{R_1}$$

$$k_B = \frac{R_f}{R_2}$$

1.3. Fases amplificadoras en cascada

Explicado el diseño de las dos fases que componen el circuito adaptador de la señal, a continuación se muestra en la Figura 113 se muestra el circuito que implementa el diseño:

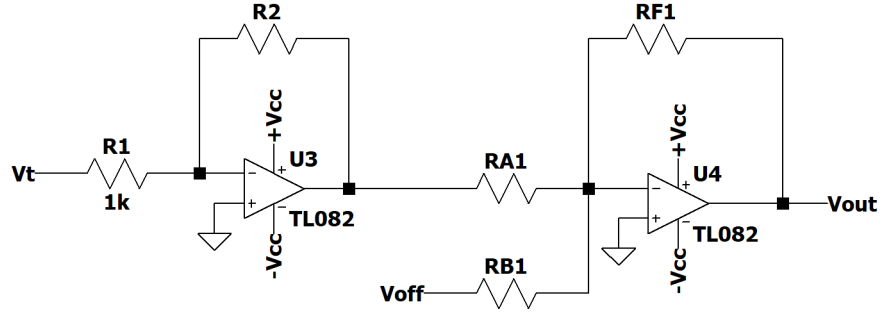


Figura 113: Circuito que implementa las dos fases de amplificadores operacionales

Siguiendo la nomenclatura de las resistencias de la Figura 113, las relaciones entre las resistencias, halladas en los ítemes anteriores son:

$$\frac{R_2}{R_1} = k_1$$

$$\frac{R_{F1}}{R_{A1}} = k_A$$

$$\frac{R_{F1}}{R_{B1}} = k_B$$

$$k_1 k_A = 50$$

$$k_B V_{off} = 17,5V$$

Se eligieron los siguientes valores de resistencias y V_{off} :

$$R_1 = 1k\Omega$$

$$R_2 = 10k\Omega$$

$$R_{F1} = 10k\Omega$$

$$R_{A1} = 2k\Omega$$

$$R_{B1} = 2k\Omega$$

$$V_{off} = 3,5V$$

La salida analítica esperada del circuito con los valores mencionados se muestra en la Figura 114. Curva corresponde a la relación entre tensión de salida V_{out} vs. tensión de entrada V_{in} . Cabe destacar que la gráfica mostrada no contempla la restricción de la limitación de tensión a la salida, la cual se desarrolla en las próximas secciones.

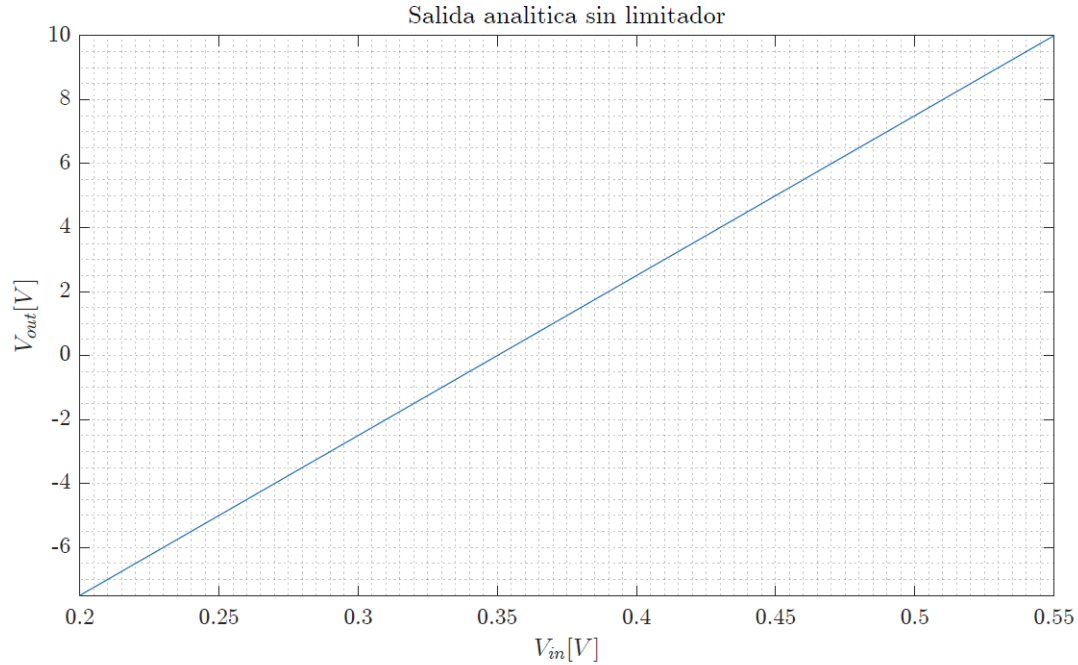


Figura 114: Tensión de salida analítica.

1.4. Generación de V_{off}

Para generar una tensión de offset V_{off} se implementó un divisor resistivo, como se indica en la Figura 115. Mas adelante se detallará la implementación del divisor resistivo mediante una resistencia variable, y su función en la calibración del dispositivo.

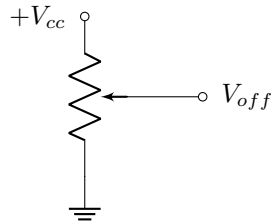


Figura 115: Generación de V_{off} con divisor resistivo

1.5. Limitación de tensión de salida

Se indicaron restricciones respecto a los límites de tensión presentes a la salida del dispositivo. La tensión de salida no debe ser mayor a $+6V$ ni menor a $-1V$. Para lograr esto se dispusieron una serie de diodos a modo de reguladores de tensión. Los mismos se dispusieron como indica la Figura 116

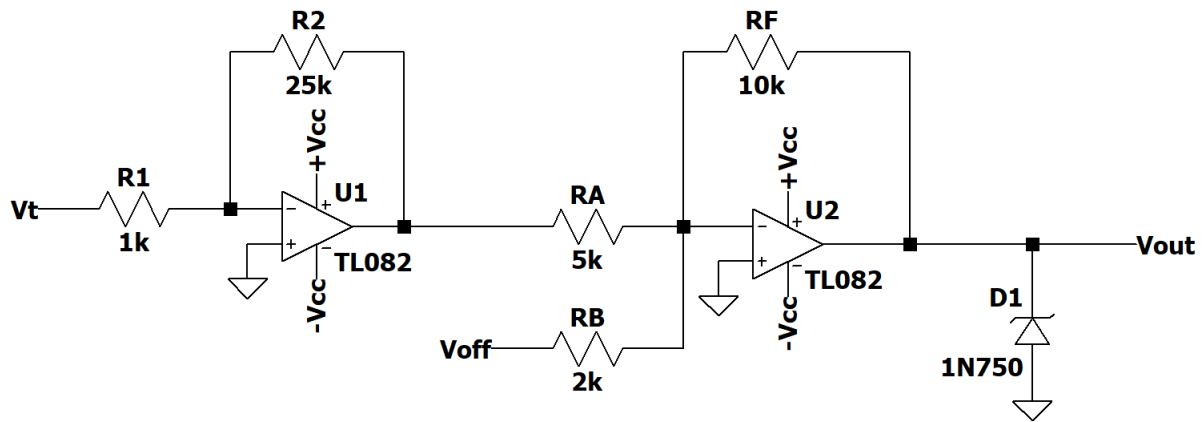


Figura 116: Circuito con limitador de tensión

El diodo $D1$ limita las tensiones positivas al valore de tensión de ruptura, que ronda los $5,6V$ y las tensiones negativas al valor de su tensión de directa que ronda los $0,7V$. Con esta protección se cumplen los requisitos impuestos.

2. Simulaciones

Previo a la implementación física del circuito, se llevo a cabo una serie de simulaciones con el objetivo de verificar el funcionamiento del diseño y también determinar la variación de la salida respecto a las tolerancias de las resistencias, de forma tal de elegir el método de calibración adecuado.

2.0.1. Señal de salida

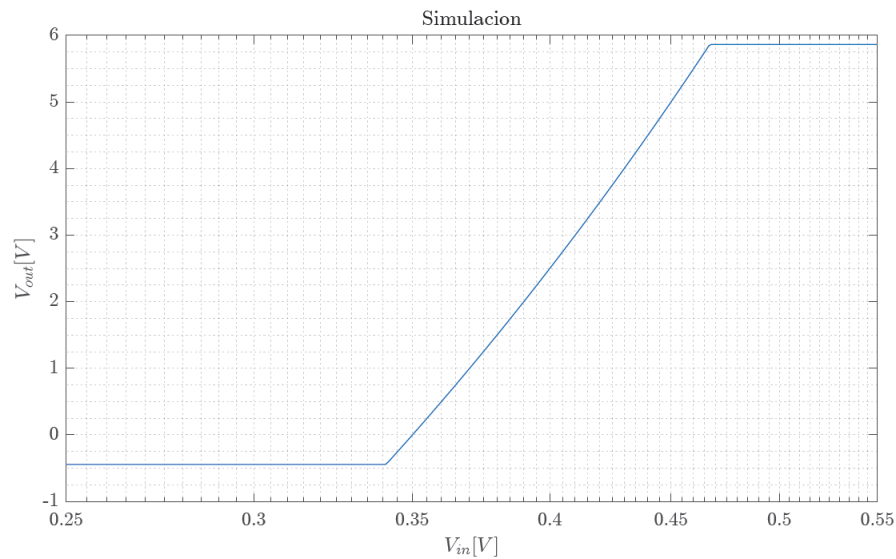


Figura 117: Circuito simulado en LTspice

La salida simulada en LTspice se muestra en la Figura 117. Como se observa, le curva se ajusta a la señal analítica presentada en la Figura 114, a diferencia que en la simulación están presentes los diodos que limitan la salida.

2.0.2. Sensibilidades y calibración

A continuación se realizó un sencillo análisis de sensibilidades para determinar la variación en la señal de salida respecto a los cambios en los valores de las resistencias. Como se determinó en la sección 1.2, la señal de salida V_{out} es una recta para el rango de tensiones de entrada comprendido entre $350mV$ y $450mV$, de la forma:

$$V_{out} = kV_{in} + V_2$$

Las deformaciones en la salida pueden estar causadas por variaciones en k o en V_2 , es decir, sufrirá deformaciones en la pendiente o en el offset. Las simulaciones de Montecarlo realizadas sobre el circuito mostraron que, excepto R_F , todas las resistencias del circuito generaban un corrimiento vertical de la señal de salida, es decir, generaban un offset. Solamente las variaciones de R_F generaron un cambio muy leve en la pendiente. El efecto mencionado anteriormente se manifiesta en las Figuras 118, 119 y 120.

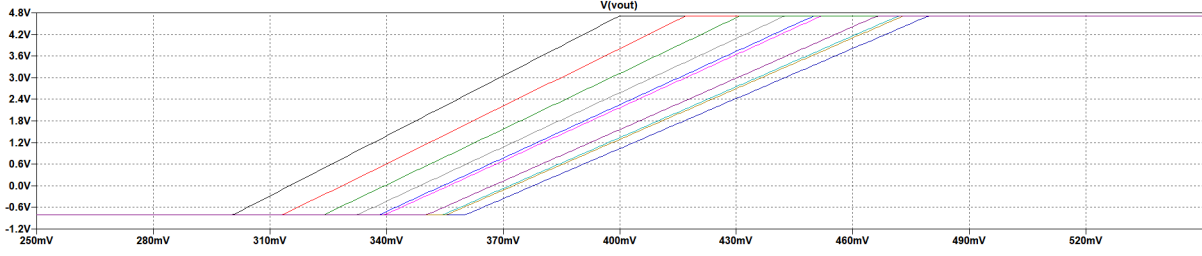


Figura 118: Variación de la salida variando R_1

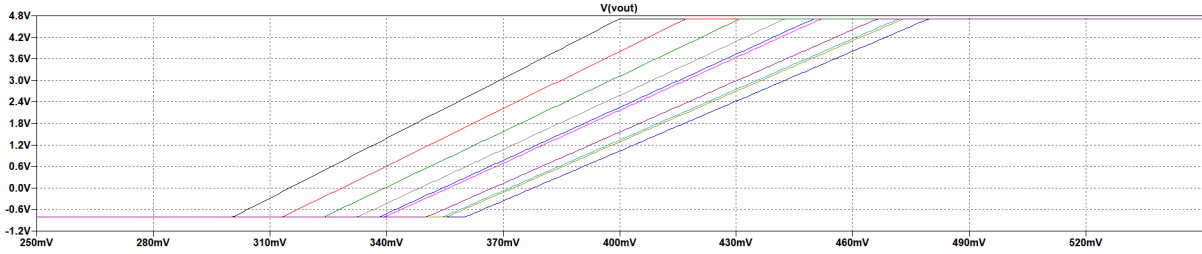


Figura 119: Variación de la salida variando R_A

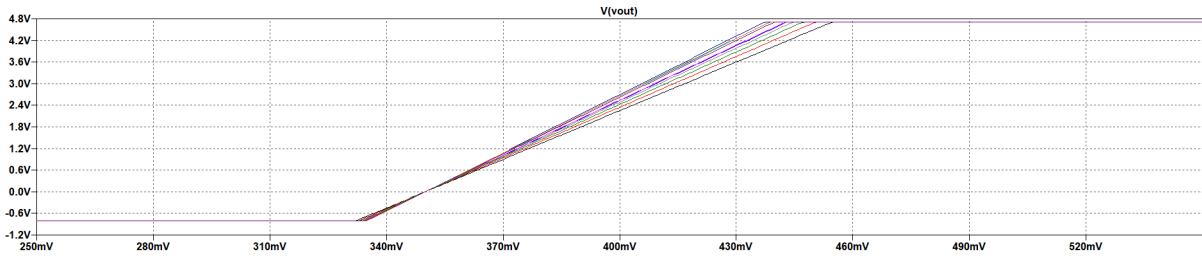


Figura 120: Variación de la salida variando R_F

El hecho de configurar incorrectamente el divisor resistivo que genera la tensión V_{off} , también genera un corrimiento vertical de la señal de salida.

Habiendo establecido el comportamiento de la salida frente a variaciones en la resistencia, se procedió a determinar el método mas conveniente para la calibración del circuito. Se solicitó que el diseño cuente con solo un dispositivo variable por el usuario para realizar tal calibración.

Se decidió realizar la calibración por medio del preset que genera la tensión V_{off} y la misma se realizara de la siguiente manera. Dado un valor de tensión de entrada V_{in} conocido comprendido entre $350mV$ y $450mV$, se variará R_{off} hasta que el valor de salida sea el esperado

3. Mediciones

Se realizaron mediciones sobre la salida del circuito y a la entrada para medir la impedancia de entrada del mismo.

3.0.1. Señal de salida

Se alimento el circuito con una fuente de alimentación partido de $\pm 15V$, y se remplazó la señal del integrado LM35 por una señal triangular generada mediante un generador de señales, simulando la tensión que generaría el integrado LM35 al incrementar su temperatura.

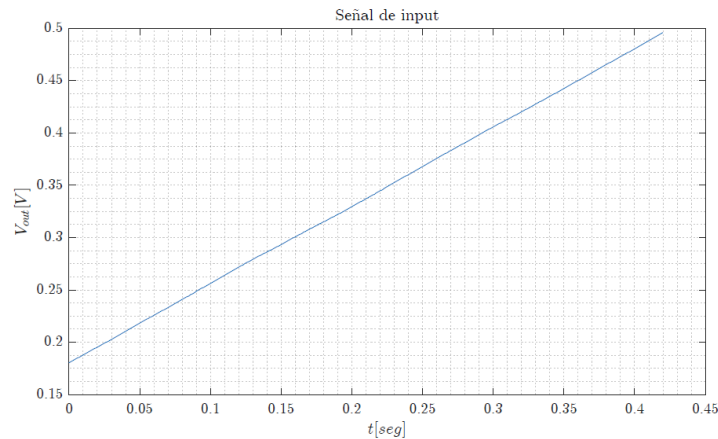


Figura 121: Señal de entrada que simulo la salida del integrado LM35

La Figura 121 muestra la señal de entrada implementada para observar el comportamiento de la señal de salida. En la Figura 122 se muestra una gráfica con los valores de la tensión de salida vs. el valor de tensión de entrada contrastada con la curva correspondiente a la simulación.

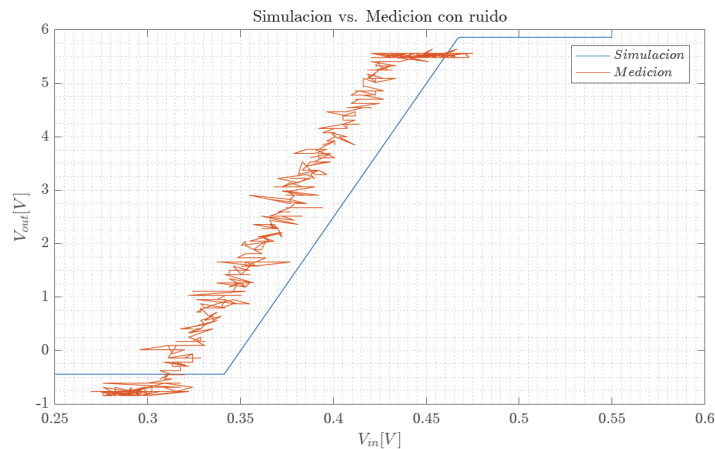


Figura 122: Tensión de salida vs. tensión de entrada simulada y medida

3.0.2. Impedancia de entrada

Para la medición de la impedancia de entrada se conectó una resistencia en serie a la entrada de la señal del circuito. Se ingresó una señal de entrada constante, y se midió la tensión antes y después de la resistencia mencionada, para así poder calcular la corriente que circula por la misma. Para determinar la impedancia de entrada se calculó el cociente entre la tensión de entrada y la corriente de entrada. Con los siguientes datos:

$$V_{in} = 373,44mV$$

$$I_{in} = 256,84\mu A$$

$$R_{in} = \frac{V_{in}}{I_{in}} = 1,45k\Omega$$

4. Hoja de datos

La Tabla muestra los datos relevantes al usuario del circuito implementado.

Parámetro	Valor	Unidad
Alimentación (V_{cc})	± 15	V
Tensión de salida(V_{out})	-0,75 a 5,50	V
Rango de temperaturas(ΔT)	35 a 45	$^{\circ}C$
Impedancia de entrada(R_{in})	1,45	$k\Omega$