

# LOJİK DEVRELERİ 2. YILİÇİ SINAVI

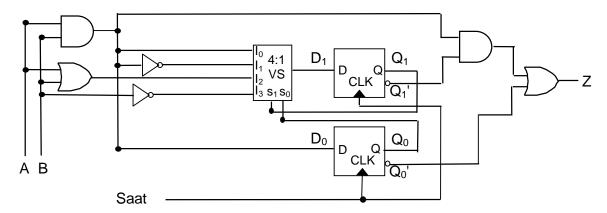
### **ACIKLAMALAR:**

- 1. Sınav Süresi 100 dakikadır.
- 2. Gözetmenlere soru sormavınız.
- 3. Kopya çektiği belirlenenler Fakülte Disiplin Kuruluna sevk edilecektir.

## SORU 1:

- a) Bir adet pozitif kenar tetiklemeli D flip-flopu ve gerekli sayıda lojik bağlaç kullanarak, pozitif kenar tetiklemeli bir SR flip-flopu tasarlayarak çiziniz.
- **b)** Ana-uydu (master-slave) tipi bir SR flip-flopu ile, kenar tetiklemeli bir SR flip-flopunun çalışması arasında ne fark vardır? Bu farkı gösteren bir zamanlama diyagramını çiziniz.

## SORU 2:

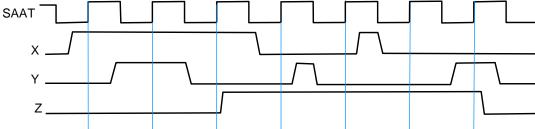


- a) Yukarıda çizimi verilmiş olan senkron ardışıl devreyi çözümleyerek durum geçiş/çıkış tablosunu ve durum geçiş diyagramını çiziniz.
- b) Aynı devreyi veri seçici kullanmadan, lojik kapılar ve D tipi flip-floplar ile tasarlayıp çiziniz.

## SORU 3:

Bir lambayı kontrol etmek üzere; bir saat girişi, iki adet veri girişi (X,Y) ve bir adet çıkışı (Z) olan bir senkron ardışıl devre tasarlanacatır. Saat işaretinin periyodu 1 saniye olan devrede, X girişi en az 2 saniye boyunca '1' olursa Z = 1 olacak ve lamba yanacaktır. Lambanın yanmadığı durumlarda (Z = 0) Y girişinden gelen değerlerin bir etkisi yoktur. Lamba yanıyorken pozitif bir saat kenarında Y=1 olursa lamba söner ve lambanın tekrar yanması için X girişinin en az 2 saniye boyunca '1' olması beklenir. Lambanın yandığı durumlarda X girişinden gelen değerlerin bir etkisi yoktur.

Dikkat: X girişinin en az 2 saniye boyunca '1' olması için, saat işaretinin 3 kenarında X =1 olmalıdır. Devrenin zamanlama diyagramı aşağıda gösterilmiştir:



- a) Devrenin durum geçiş diyagramını çiziniz, durum/çıkış tablosunu oluşturunuz.
- b) Devreyi T flip-flopları ve gerekli sayıda lojik bağlaç kullanarak tasarlayıp çiziniz.