

Міністерство освіти і науки України
Національний авіаційний університет
Навчально-науковий інститут комп'ютерних інформаційних технологій
Кафедра комп'ютеризованих систем управління

Лабораторна робота №2
з дисципліни «Комп'ютерна схемотехніка»
на тему «Дослідження мультиплексорів і демультиплексорів»

Виконав:
студент ННІКІТ СП-225
Клокун В. Д.
Перевірив:
Іскренко Ю. Ю.

Київ 2018

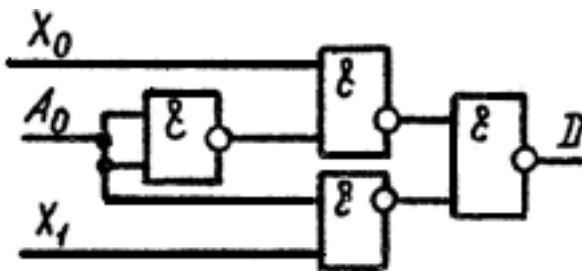
1 Мета роботи

Вивчення логіки роботи, принципів побудови й синтезу мультиплексорів і демультиплексорів, а також методики дослідження схем мультиплексорів і демультиплексорів. Визначення основних характеристик і параметрів мультиплексорів і демультиплексорів на інтегральних мікросхемах. Ознайомлення з мікросхемами мультиплексорів і демультиплексорів вітчизняних серій ТТЛШ, ЕЗЛ і КМОН.

2 Хід роботи

2.1 Дослідження схеми мультиплексора «2—1»

Складаємо схему мультиплексора на два інформаційних входи X_0, X_1 , один інформаційний вихід D і один адресний вхід A_0 (рис. 1). За результатами експерименту заповнюємо таблицю істинності (табл. 1).



A_0	X_1	X_0	D
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Рис. 1: Схема мультиплексора «2—1»

Табл. 1: Таблиця істинності мультиплексора «2—1»

2.2 Дослідження схеми мультиплексора «4—1»

Складаємо схему мультиплексора на чотири інформаційних входи X_0, \dots, X_3 , один інформаційний вихід D , і два адресних входи A_0, A_1 (рис. 2). За результатами експерименту заповнюємо таблицю істинності (табл. 2).

2.3 Дослідження схеми мультиплексора «4—1» у режимі реалізації логічних функцій

За допомогою мультиплексора «4—1» (рис. 2) будуємо таблицю істинності заданої у ДДНФ функції $F = \neg A_1 \wedge \neg A_0 \vee A_1 \wedge A_0$.

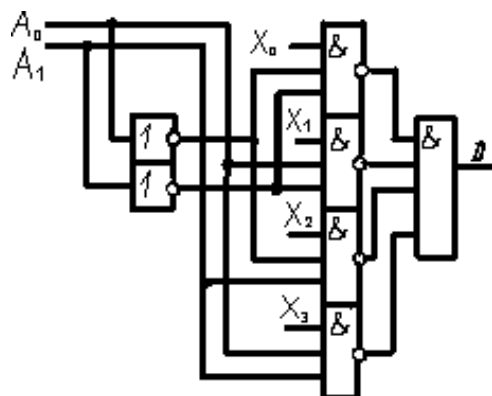


Рис. 2: Схема мультиплексора «4—1»

A_1	A_0	X_3	X_2	X_1	X_0	D
0	0	0	0	0	0	0
0	0	0	0	0	1	1
0	1	0	0	0	0	0
0	1	0	0	1	0	1
1	0	0	0	0	0	0
1	0	0	1	0	0	1
1	1	0	0	0	0	0
1	1	1	0	0	0	1

Табл. 2: Таблица істинності мультиплексора «4—1»

A_1	A_0	$F = D$
0	0	1
0	1	0
1	0	0
1	1	1

Табл. 3: Таблица істинності заданої функції

2.4 Дослідження схеми демультиплексора «1—2»

Складаємо схему демультиплексора на один інформаційних вхід D , два інформаційних виходи X_0, X_1 і один адресний вхід A_0 (рис. 3). За результатами експерименту заповнюємо таблицю істинності (табл. 4).

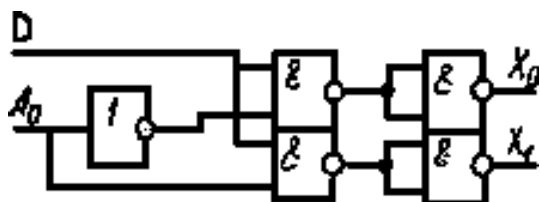


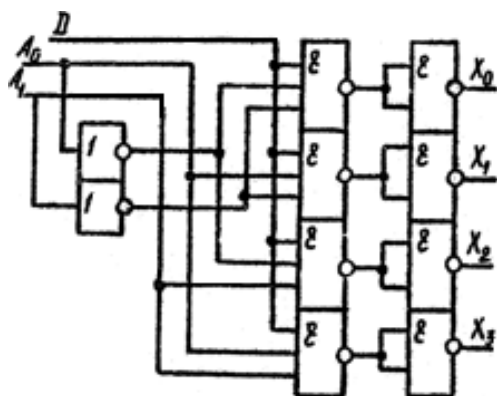
Рис. 3: Схема демультиплексора «1—2»

A_0	D	X_1	X_2
0	0	0	0
0	1	0	1
1	0	1	0
1	1	1	1

Табл. 4: Таблица істинності демультиплексора «1—2»

2.5 Дослідження схеми демультиплексора «1—4»

Складаємо схему демультиплексора на один інформаційних вхід D , чотири інформаційних виходи X_0, \dots, X_3 і два адресних входи A_0 (рис. 4). За результатами експерименту заповнюємо таблицю істинності (табл. 5).



A_1	A_0	D	X_3	X_2	X_1	X_0
0	0	0	0	0	0	0
0	0	1	0	0	0	1
0	1	0	0	0	0	0
0	1	1	0	0	1	0
1	0	0	0	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	0	0
1	1	1	1	0	0	0

Рис. 4: Схема демультиплексора «1—4» Табл. 5: Таблиця істинності демультиплексора «1—4»

3 Висновок

Під час виконання даної лабораторної роботи ми вивчили логіку роботи, принципи побудови й синтезу мультиплексорів і демультиплексорів. Освоїли методики дослідження схем мультиплексорів і демультиплексорів. Визначили основних характеристик і параметрів мультиплексорів і демультиплексорів на інтегральних мікросхемах. Ознайомились з мікросхемами мультиплексорів і демультиплексорів вітчизняних серій ТТЛШ, ЕЗЛ і КМОН.