

Міністерство освіти і науки України
Національний авіаційний університет
Навчально-науковий інститут комп'ютерних інформаційних технологій
Кафедра комп'ютеризованих систем управління

Лабораторна робота №5
з дисципліни «Архітектура комп'ютерів»
на тему «Динамічна пам'ять з довільною вибіркою»

Виконав:
студент ННІКІТ СП-225
Клокун В. Д.
Перевірів:
Зіньков Ю. Г.

Київ 2018

1 Мета роботи

Оволодіти знаннями та практичними навичками з проектування динамічної пам'яті з довільною вибіркою.

2 Хід роботи

Для створення динамічної пам'яті з довільною вибіркою необхідно розглянути відповідну схему роботи (рис. 1). Проаналізувавши її, зможемо побудувати необхідну електронну схему. При побудові необхідно дотримуватись таких правил:

1. На структурній схемі зображують усі основні функціональні частини виробу (елементи, пристрої та функціональні групи) та основні взаємозв'язки між ними.
2. Функціональні частини на схемі зображують у вигляді прямокутників чи умовно-графічних позначень.
3. Графічна побудова схеми повинна надавати найкраще представлення про послідовність взаємодії функціональних частин виробу.
4. На лініях взаємозв'язків рекомендується позначати стрілками напрям ходу процесів, що протікають у виробі.
5. На схемі повинні бути вказані найменування кожної функціональної частини виробу, якщо для її позначення був використаний прямокутник.
6. На схемі дозволяється зазначати тип елемента (пристрою) і/або позначення документа, на основі якого цей елемент (пристрій) використаний.
7. При зображенні функціональних частин у вигляді прямокутників найменування, типи й позначення рекомендується вписувати всередину прямокутників.

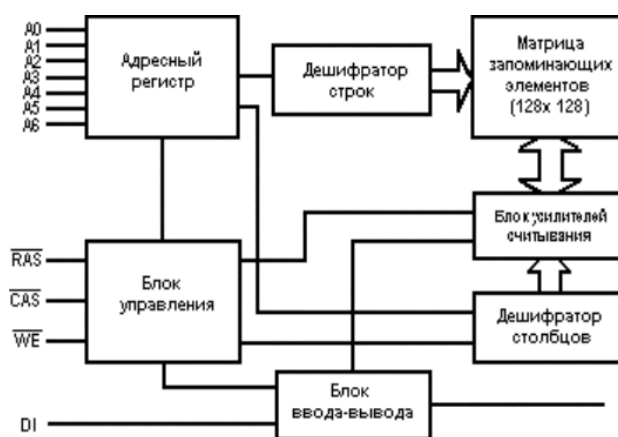


Рис. 1: Схема роботи пам'яті

При проектуванні ДП з довільною вибіркою треба ознайомитись зі схемою рівнів пам'яті (рис. 2) та схемою пам'яті для роботи з великим об'ємом даних (рис. 3).

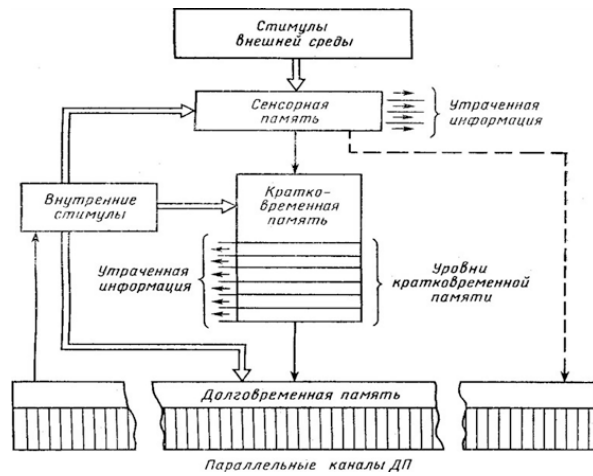


Рис. 2: Схема рівнів пам'яті (за Г. А. Вартаняном, М. І. Лоховим)

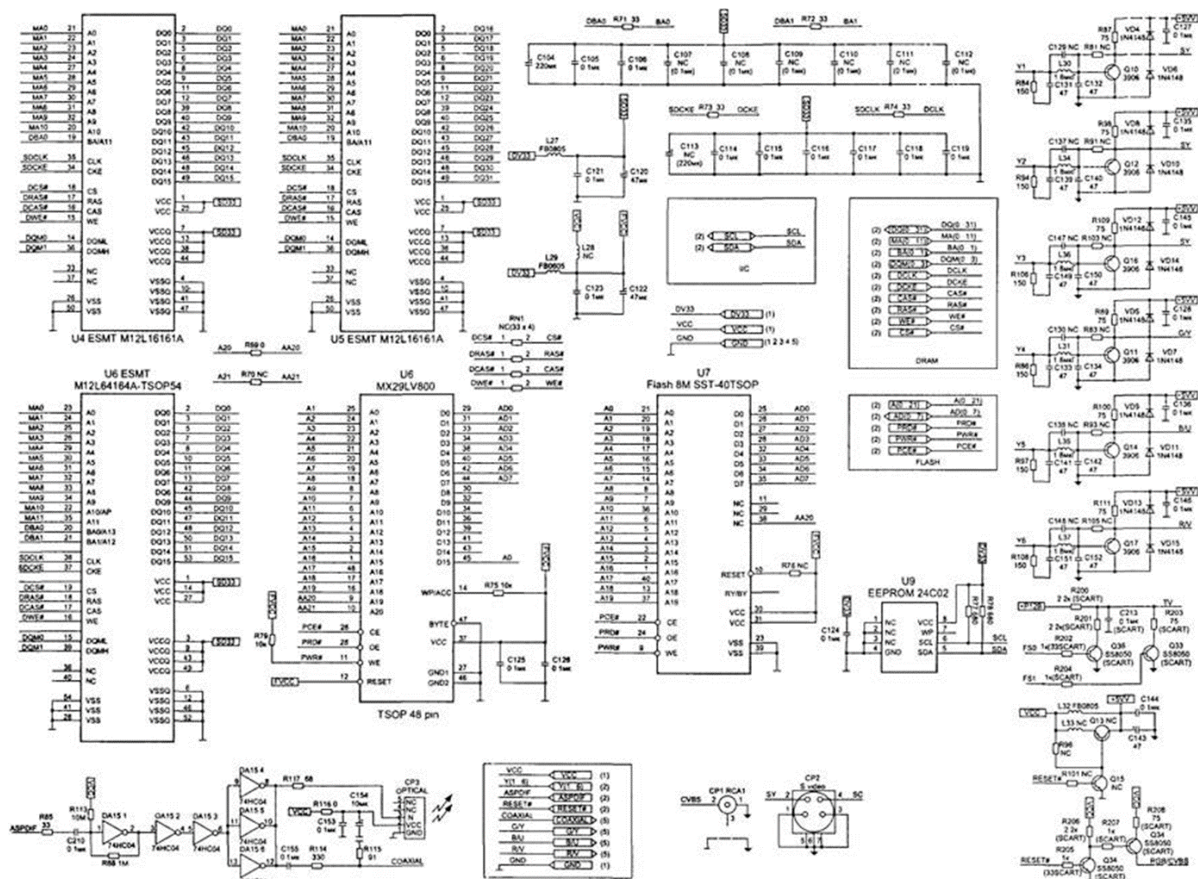


Рис. 3: Схема пам'яті для роботи з великим об'ємом даних

На основі отриманих даних була побудована електронна схема реалізації динамічної пам'яті з довільною вибіркою (рис. 4).

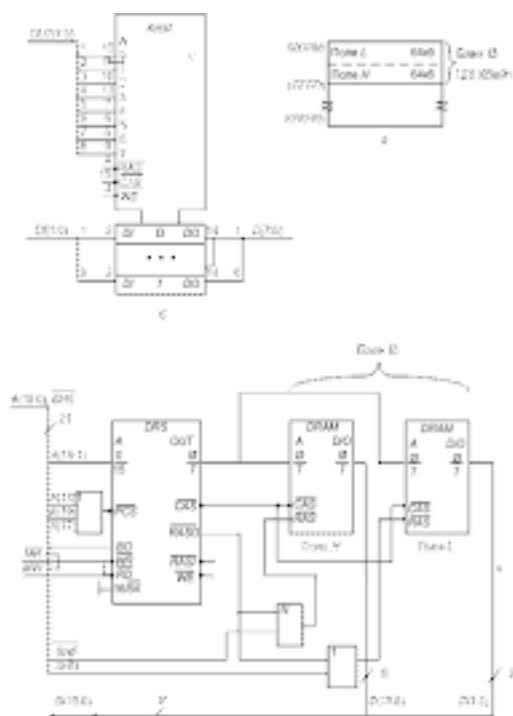


Рис. 4: Електронна схема реалізації пам'яті

3 Висновок

Під час виконання даної лабораторної роботи ми оволоділи знаннями та практичними навичками з проектування динамічної пам'яті з довільною вибіркою.