

Міністерство освіти і науки України
Національний авіаційний університет
Навчально-науковий інститут комп'ютерних інформаційних технологій
Кафедра комп'ютеризованих систем управління

Лабораторна робота №4
з дисципліни «Комп'ютерна схемотехніка»
на тему «Дослідження суматорів»

Виконав:
студент ННІКІТ СП-225
Клокун В. Д.
Перевірів:
Іскренко Ю. Ю.

Київ 2018

1 Мета роботи

Вивчення принципів побудови і логіки роботи двійкових сумматорів ЕОМ. Освоєння методики визначення статичних і динамічних характеристик сумматорів ЕОМ. Ознайомлення з сумматорами ЕОМ в серіях інтегральних мікросхем ТТЛШ.

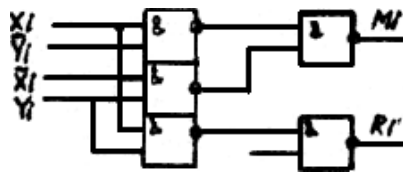
2 Хід роботи

2.1 Дослідження схеми напівсуматора на логічних елементах І—НЕ

Перетворюємо рівняння напівсуматора до вигляду, зручного для реалізації на елементах І—НЕ:

$$M_1 = \neg(\neg(\neg X_1 \wedge Y_1 \vee X_1 \wedge \neg Y_1)) = \neg(\neg X_1 \wedge Y_1 \wedge X_1 \wedge \neg Y_1), \quad R_1 = \neg(X_1 \wedge Y_1).$$

На основі отриманих рівнянь складаємо схему напівсуматора на елементах І—НЕ (рис. 1). Підключаємо входи $X_1 X_1$ і $Y_1 Y_1$ до тумблерного реєстра, а виходи M_1 і R_1 — до світлових індикаторів. Досліджуємо роботу напівсуматора (табл. 1). Задаємо значення вхідних змінних за допомогою тумблерів та записуємо їх. Порівнюємо отримані результати з теоретичними даними.



X_1	Y_1	M_1	R_1
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Рис. 1: Схема напівсуматора на логічних елементах І—НЕ

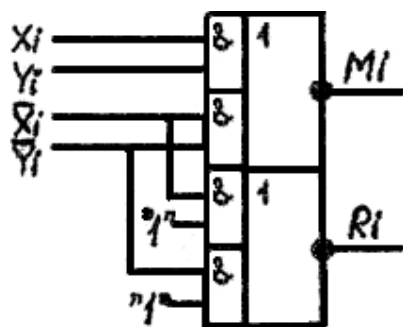
Табл. 1: Таблиця істинності напівсуматора на логічних елементах І—НЕ

2.2 Дослідження схеми напівсуматора на логічних елементах І—АБО—НЕ

Перетворюємо рівняння напівсуматора до вигляду, зручного для реалізації на елементах І—АБО—НЕ:

$$M_1 = \neg X_1 \wedge Y_1 \vee X_1 \wedge \neg Y_1 = \neg(X_1 \wedge Y_1 \vee \neg X_1 \wedge \neg Y_1), \\ R_1 = \neg(\neg(X_1 \wedge Y_1)) = \neg(\neg X_1 \vee \neg Y_1).$$

На основі отриманих рівнянь складаємо схему напівсуматора на елементах І—АБО—НЕ (рис. 2). Підключаємо входи $X_1 X_1$ і $Y_1 Y_1$ до тумблерного реєстра, а виходи M_1 і R_1 — до світлових індикаторів. Досліджуємо роботу напівсуматора (табл. 2). Задаємо значення вхідних змінних за допомогою тумблерів та записуємо їх. Порівнюємо отримані результати з теоретичними даними.



X_1	Y_1	M_1	R_1
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

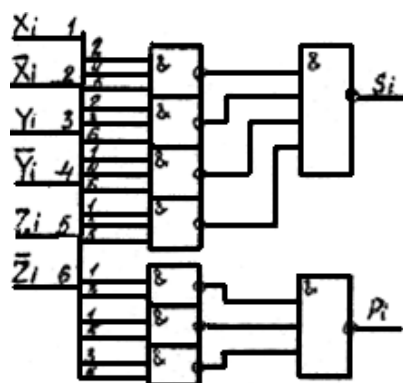
Рис. 2: Схема напівсуматора на логічних елементах I—АБО—НЕ
Табл. 2: Таблиця істинності напівсуматора на логічних елементах I—АБО—НЕ

2.3 Дослідження схеми однорозрядного суматора на логічних елементах I—НЕ

Перетворюємо рівняння однорозрядного суматора до вигляду, зручного для реалізації на елементах I—НЕ:

$$\begin{aligned}
 M_1 &= \neg(\neg(\neg X_1 \wedge \neg Y_1 \wedge Z_1 \vee \neg X_1 \wedge Y_1 \wedge \neg Z_1 \vee X_1 \wedge \neg Y_1 \wedge \neg Z_1 \vee X_1 \wedge Y_1 \wedge Z_1)) \\
 &= \neg(\neg(\neg X_1 \wedge \neg Y_1 \wedge Z_1) \wedge \neg(\neg X_1 \wedge Y_1 \wedge \neg Z_1) \wedge \neg(X_1 \wedge \neg Y_1 \wedge \neg Z_1) \wedge \neg(X_1 \wedge Y_1 \wedge Z_1)), \\
 P &= \neg(\neg(X_1 \wedge Y_1 \vee X_1 \wedge Z_1 \vee Y_1 \wedge Z_1)) \\
 &= \neg(\neg(X_1 \wedge Y_1) \wedge \neg(X_1 \wedge Z_1) \wedge \neg(Y_1 \wedge Z_1)).
 \end{aligned}$$

На основі отриманих рівнянь складаємо схему однорозрядного суматора на елементах I—НЕ (рис. 3). Підключаємо входи X_1X_1 , Y_1Y_1 і Z_1Z_1 до тумблерного регістра, а виходи S_1 і P_1 — до світлових індикаторів. Досліджуємо роботу однорозрядного суматора (табл. 3). Задаємо значення вхідних змінних за допомогою тумблерів та записуємо їх. Порівнюємо отримані результати з теоретичними даними.



X_1	Y_1	Z_1	S_1	P_1
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Рис. 3: Схема однорозрядного суматора на логічних елементах I—НЕ
Табл. 3: Таблиця істинності однорозрядного суматора на логічних елементах I—НЕ

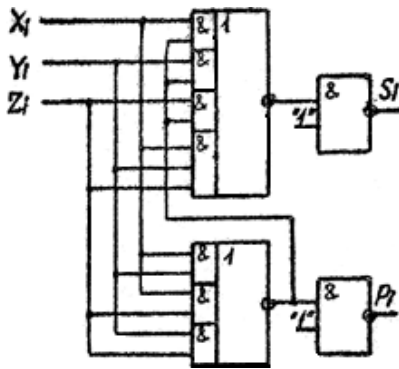
2.4 Дослідження схеми однорозрядного суматора на логічних елементах І—АБО—НЕ

Перетворюємо рівняння однорозрядного суматора до вигляду, зручного для реалізації на елементах І—АБО—НЕ:

$$S_i = \neg(\neg(X_i \wedge \neg P_i \vee Y_i \wedge \neg P_i \vee Z_i \wedge \neg P_i \vee X_i \wedge Y_i \wedge Z_i)),$$

$$P_i = \neg(\neg(X_i \wedge Y_i \vee X_i \wedge Z_i \vee Y_i \wedge Z_i)).$$

На основі отриманих рівнянь складаємо схему однорозрядного суматора на елементах І—АБО—НЕ (рис. 4). Підключаємо входи X_1, Y_1 і Z_1 до тумблерного регістра, а виходи S_1 і P_1 — до світлових індикаторів. Досліджуємо роботу однорозрядного суматора (табл. 4). Задаємо значення вхідних змінних за допомогою тумблерів та записуємо їх. Порівнюємо отримані результати з теоретичними даними.



X_1	Y_1	Z_1	S_1	P_1
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Рис. 4: Схема однорозрядного суматора на логічних елементах І—АБО—НЕ

Табл. 4: Таблиця істинності однорозрядного суматора на логічних елементах І—АБО—НЕ

3 Висновок

Під час виконання даних лабораторної роботи ми вивчили принципи побудови і логіку роботи двійкових суматорів ЕОМ; освоїли методику визначення статичних і динамічних характеристик суматорів ЕОМ; ознайомились з суматорами ЕОМ в серіях інтегральних мікросхем ТТЛШ.