

Politechnika Wrocławska



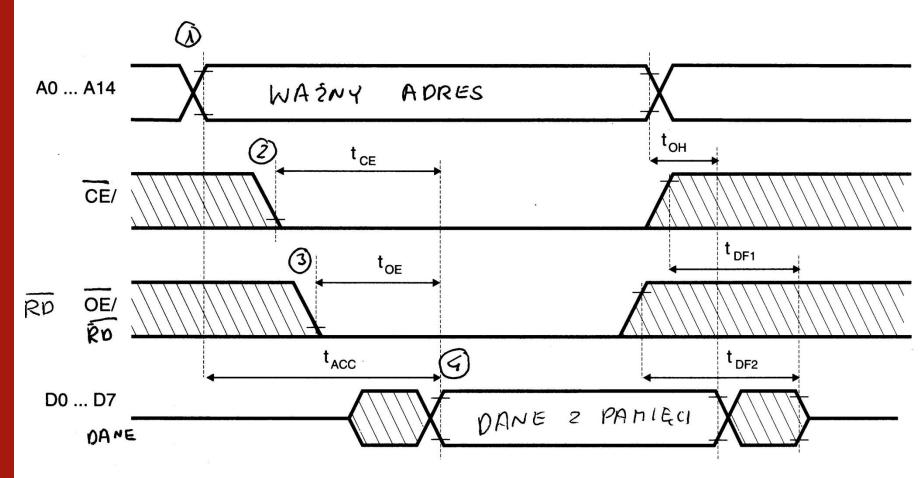
Podstawy Techniki Mikroprocesorowej wykład 5: pamięć

Dr inż. Jacek Mazurkiewicz Katedra Informatyki Technicznej e-mail: Jacek.Mazurkiewicz@pwr.edu.pl



Cykl odczytu ROM / SRAM

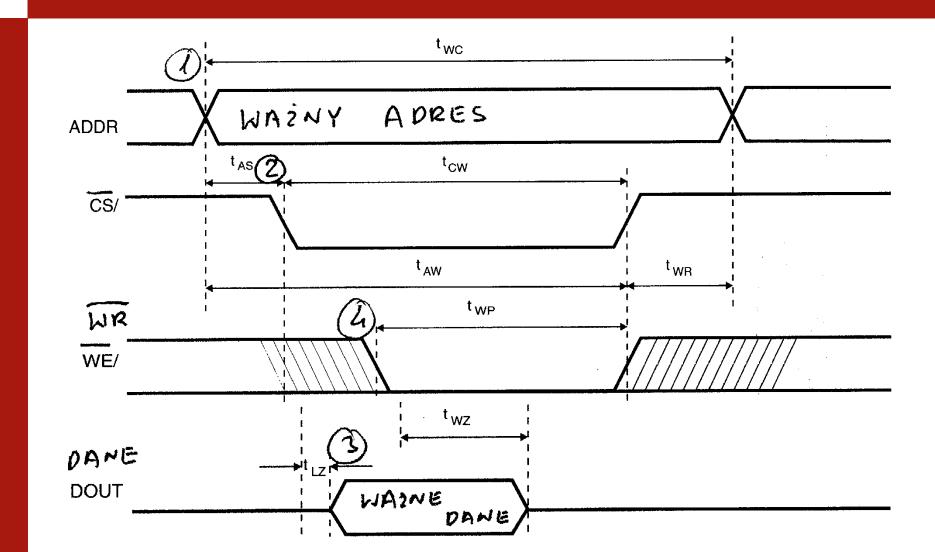






Cykl zapisu SRAM

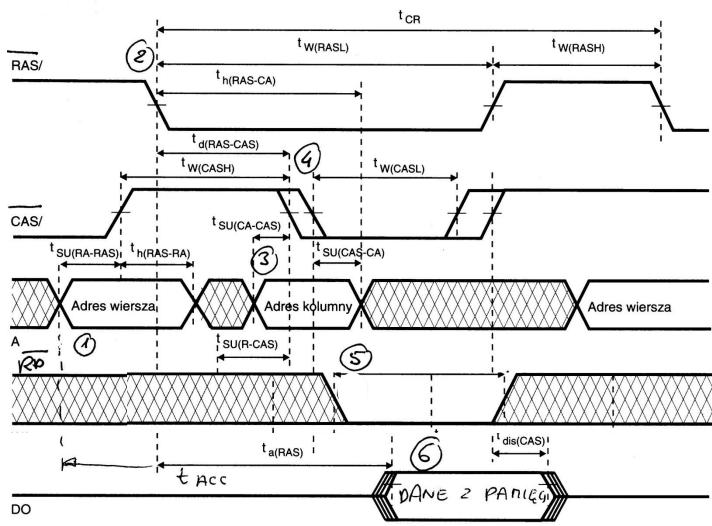






Cykl odczytu DRAM

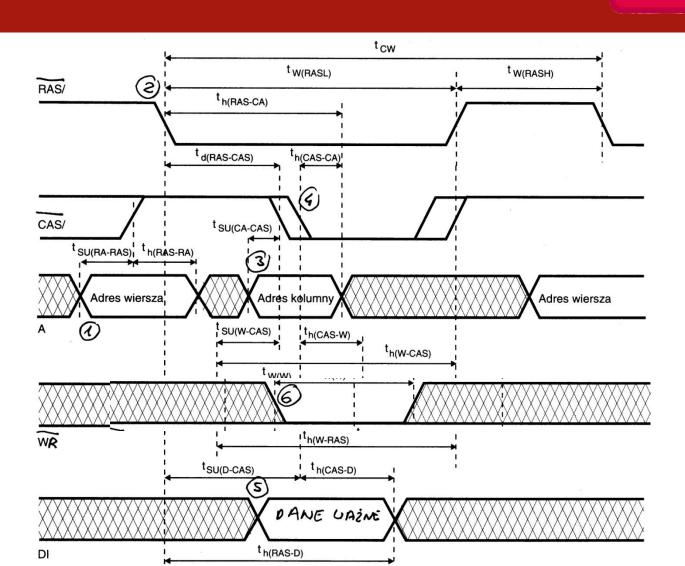






Cykl zapisu DRAM



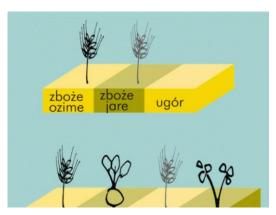




Odświeżanie DRAM (1)



- potrzebne bo ładunek się w kondensatorze traci z czasem
- jakby całą pamięć używać nie byłoby sprawy!
- jeśli nie używamy to odczyt i zapis w to samo miejsce
- zdążyć przed czasem krytycznym
- może niebezpiecznie "dociążyć" procesor
- tryb skupiony "trójpolówka"
- tryb automatyczny samo się zrobi!
- mechanizmy wybiórcze

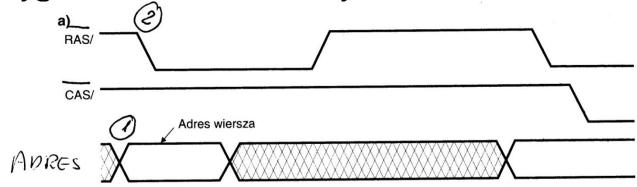




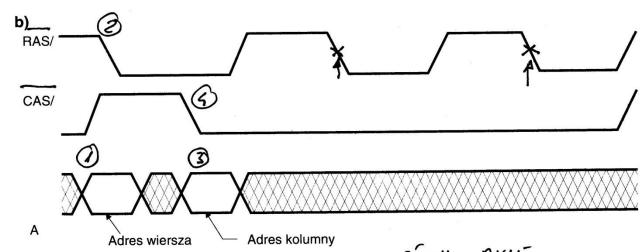
Odświeżanie DRAM (2)



tylko sygnałem RAS - RAS only refresh



- ukryte - hidden refresh

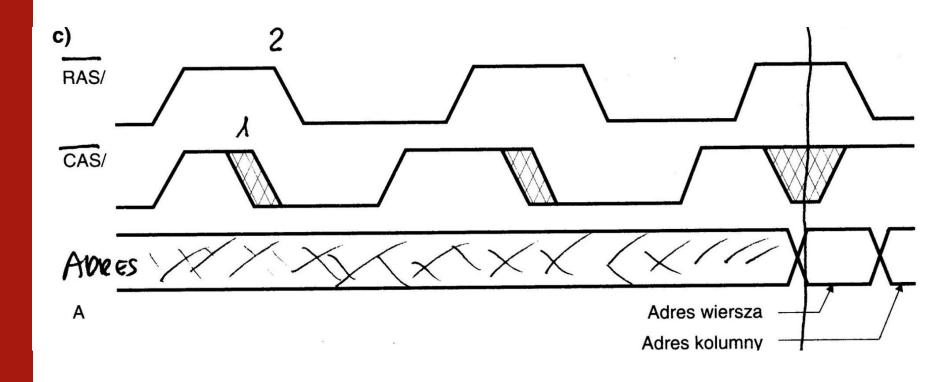




Odświeżanie DRAM (3)



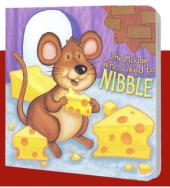
- CAS przed RAS - CAS before RAS



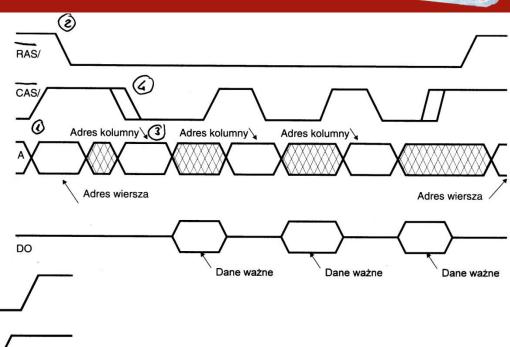


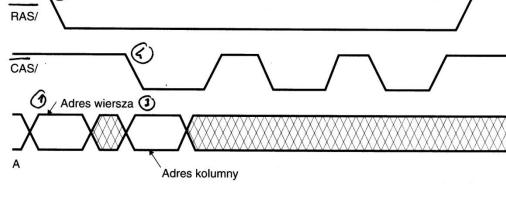
DO

DRAM - specjalne tryby pracy



- odczyt-modyfikacja-zapis
- tryb stronicowy





Dane ważne

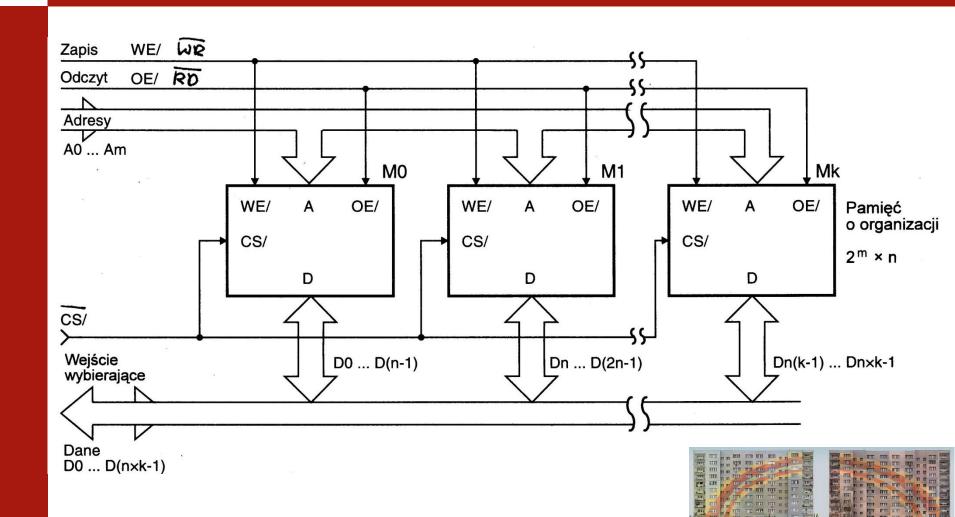
Dane ważne

Dane ważne

tryb nibble

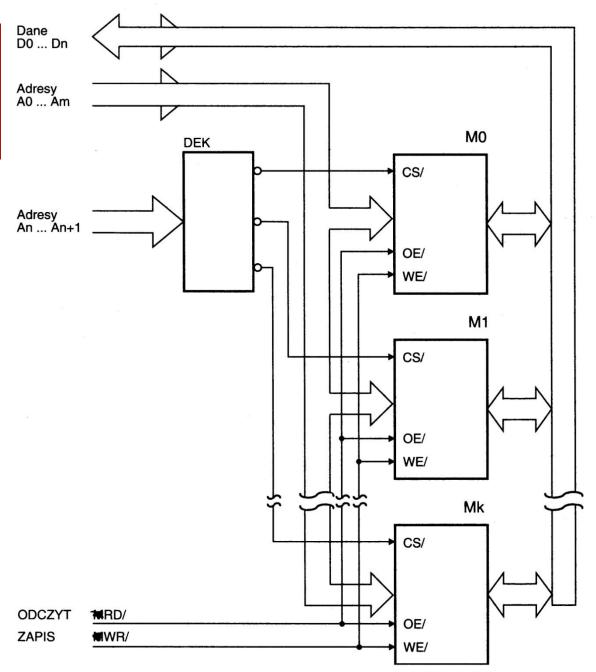


Bloki - większa szerokość słowa





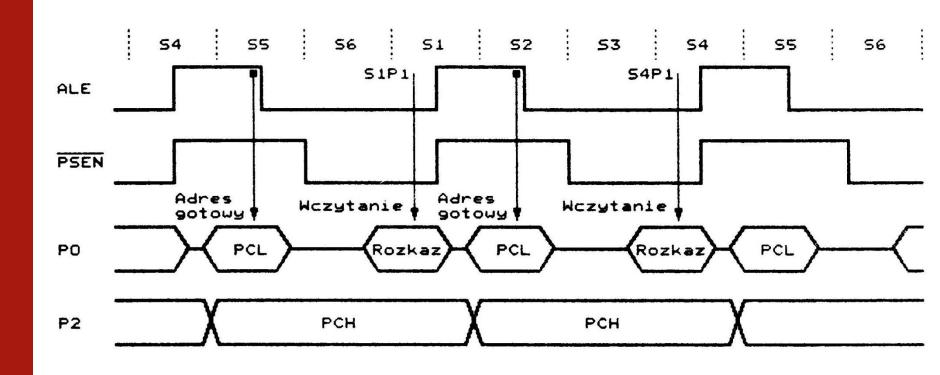
Bloki - adres





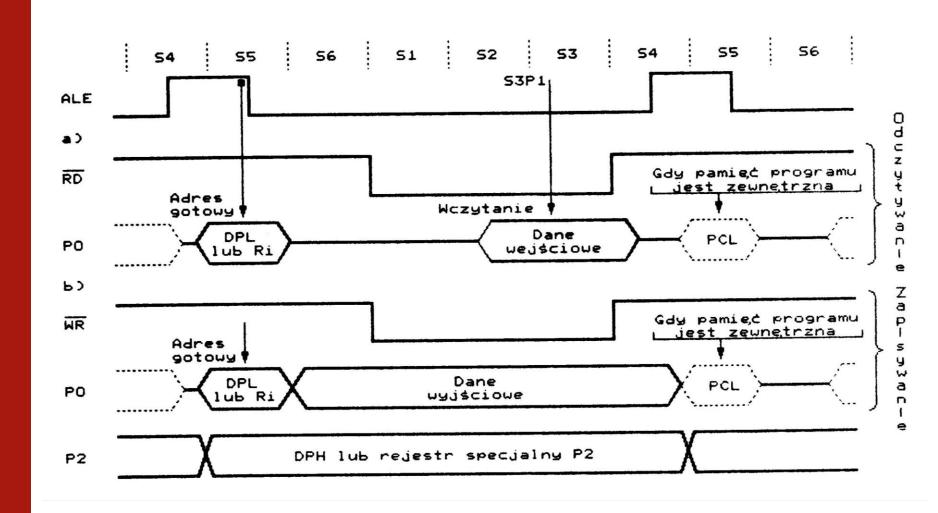


8051 - odczyt zewnętrznej pamięci programu



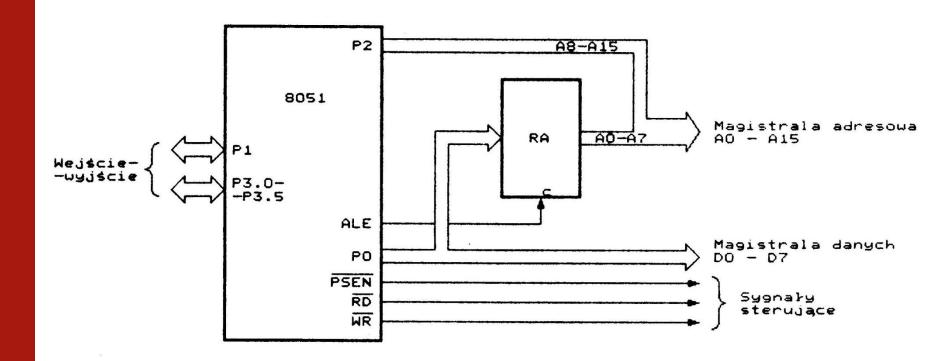


8051 - odczyt i zapis zewnętrznej pamięci danych



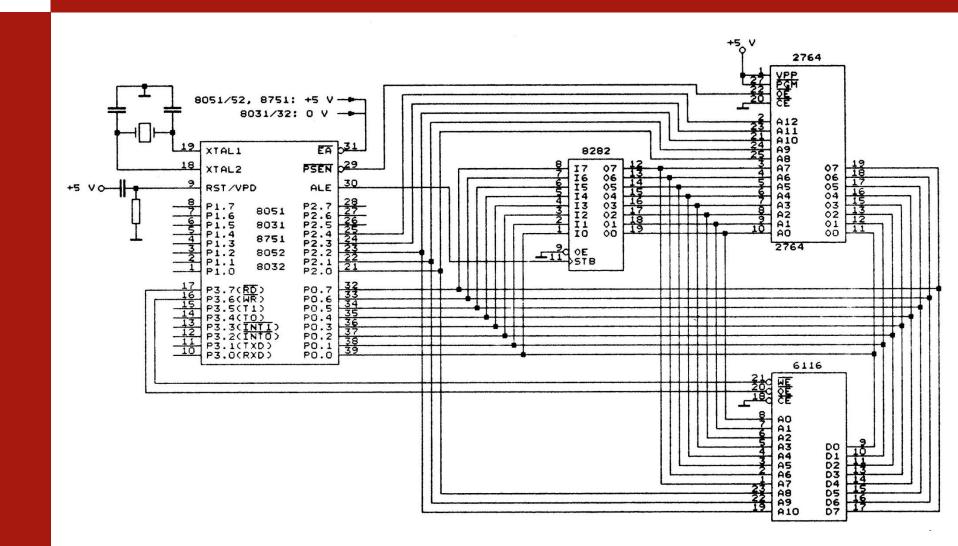


8051 - rozdział magistral



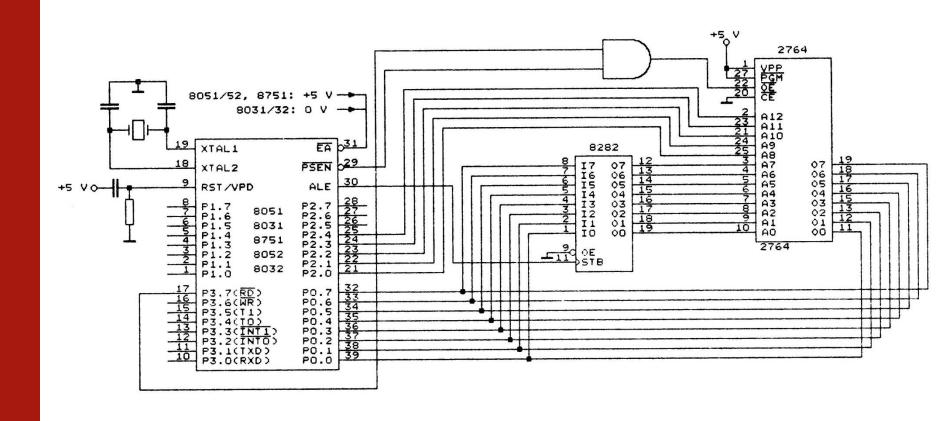


8051 - zewnętrzna pamięć programu i danych





8051 - wspólna zewnętrzna pamięć programu, danych



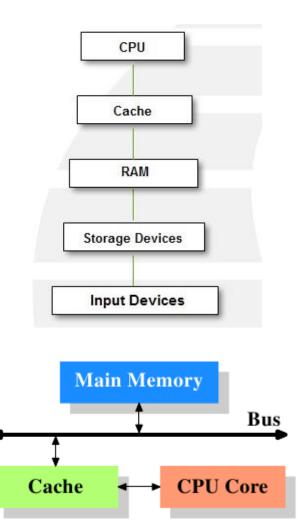




Cache - pamięć podręczna



- pod ręką procesora
- "nie dzielę się jedzeniem"
- odrębna magistrala
- może być po harvardzku
- nie może być duża
 - zbyt długi czas przeglądu
 - sens wyparuje
 - ekonomia!

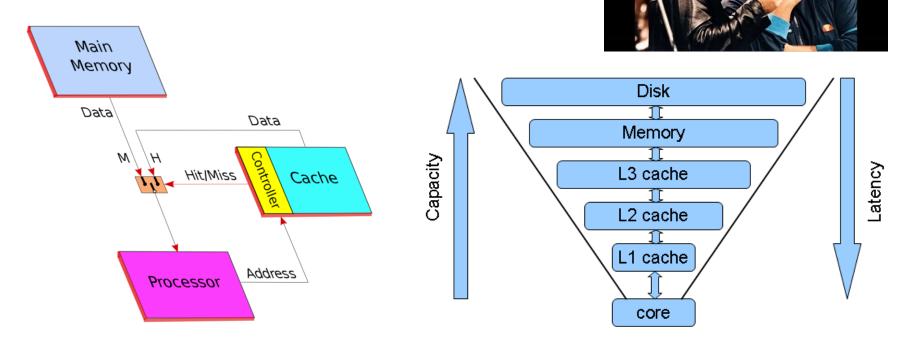






Cache - elementarne zasady (1)

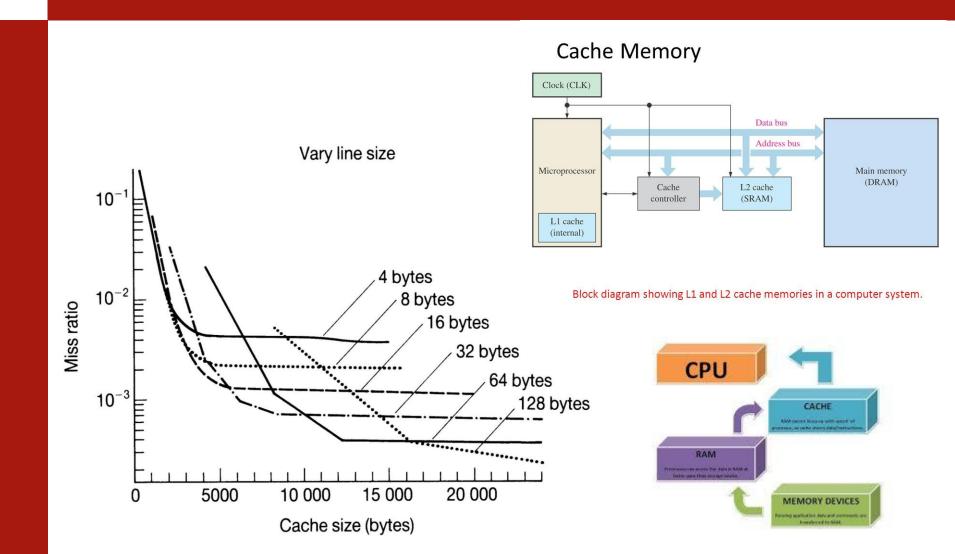
- hit ratio co trzeba jest w cache
- miss ratio niestety ni ma!
- hit ratio + miss ratio =1







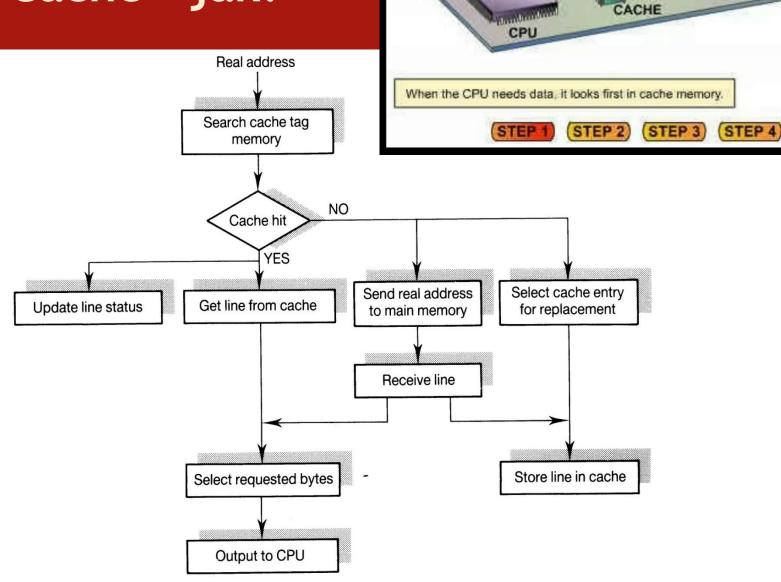
Cache - elementarne zasady (2)







Cache - jak?



RAM