



華東理工大學
EAST CHINA UNIVERSITY OF SCIENCE AND TECHNOLOGY

《 计算机体系结构 》

实验报告四

班 级： 计 203

学 号： 20002462

姓 名： 刘子言

指导教师： 梁建宁

信息科学与工程学院

2022 年 11 月

实验名称 Cache 一致性——监听协议

实验地点 信息楼 418 实验日期 2022.12.07

一、实验目的

- 1、加深对多 Cache 一致性的理解；
- 2、进一步掌握解决多 Cache 一致性的监听协议的基本思想；
- 3、掌握在各种情况下，监听协议是如何工作的，能给出要进行怎么样的操作及状态变化情况。

二、实验设备

个人 PC 机，实验平台采用多 Cache 一致性监听协议模拟器。

三、实验原理

1、Cache 一致性

Cache 一致性是指，在共享存储器系统中，维持数据在存储器和多个处理器或多个核的私有 Cache 中的数据副本一致。

2、Cache 一致性协议

(1) 作用：把某个处理器核新写的值传播给其他处理器核以确保所有处理器核看到一致的共享存储内容。

(2) 种类：监听协议（将写无效信号通过信道广播给所有的处理器），目录协议（只向持该数据备份的处理器发出写无效信号，避免广播）。

3、监听协议

(1) 监听协议下 Cache 块的状态

- 无效 I：Cache 块内容无效，空闲块；
- 共享 S：Cache 块内容有多多个处理器副本；特殊情况：存储器块首次载入 Cache，存储器内容与 Cache 内容一致，且只有一个数据副本，Cache 块也设为 S；
- 修改 M：Cache 内容被修改，数据为最新值，存储器尚未写回，保存的是旧值，最新值由当前处理器独占。

(2) 串行化写操作

总线控制权获得的顺序性保证多个处理器对同一数据写操作的串行化，所有一致性协议都需要保证对同一 Cache 写操作的串行化。

(3) 总线上的两类消息

要写/读的数据不在 Cache 中时，Cache 发送到总线上有两类消息：WtMiss 写不命中和 RdMiss 读不命中。一般是从存储器或者其他处理器的 Cache 中获得最新副本；对于写回 Cache，为了尽快获得最新副本，马上启动存储器访问：如果最新副本在其他 Cache 中，由该 Cache 提供数据最新值，中断存储器访问。

(4) 写作废（写回 Cache）

- 每个 Cache 块设置一个有限状态控制器，根据本地 CPU 和总线的请求以及 Cache 状态做出响应，转换 Cache 块状态；
- 某个 Cache 写操作，让其他 Cache 副本作废，不引发替换；
- Cache 控制器监听总线上传送的地址，如果拥有某数据最新值，将最新值提供给需要的 Cache。写回 Cache 比写直达通信量少，需要带宽少。

(5) 监听实现

- 利用 Cache 的 Tag 标记来比较总线上传送的地址，判定消息是否与本 Cache 相关；
- 有效位：方便实现作废机制；
- 共享位：1 表示数据有多个副本，0 表示被独占
- 写操作时，如果共享位 0，表示数据只有唯一副本，不需要将作废消息发到总线，减少带宽，加快执行速度；
- 写操作时，如果共享位 1，需要发送作废消息，将其他 Cache 数据副本作废；同时被写 Cache 共享位设为 0，表示为拥有者；如果独占数据后面被复制，共享位变为 1。

四、实验操作及运行结果

1、掌握模拟器使用方法（参考模拟器帮助菜单）。

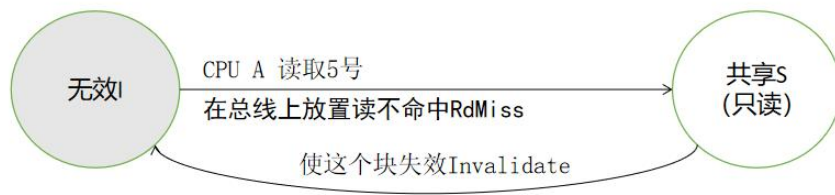


2、对以下访存序列，写出监听协议所做的操作。

所进行的访问	是否发生替换	是否发生写回	监听协议所进行的操作
CPU A 读第 5 块	否	否	将存储器号为 5 的块送到 Cache A 的 1 中,再送到 CPU A 中。
CPU B 读第 5 块	否	否	将存储器号为 5 的块送到 Cache B 的 1 中,再送到 CPU B 中。
CPU C 读第 5 块	否	否	将存储器号为 5 的块送到 Cache C 的 1 中,再送到 CPU C 中。
CPU B 写第 5 块	是	否	CPU B 将新内容写入 Cache B 的 1 中 替换 掉原本的内容,同时其他 Cache 中原本缓存的 5 号块的内容作废。
CPU D 读第 5 块	否	是	将 Cache B 的 1 中内容 写回 存储器号为 5 的块,然后将该块内容送到 Cache D 的 1 中,再送到 CPU D 中。
CPU B 写第 21 块	是	否	将存储器号为 21 的块送到 Cache B 的 1 中, 替换 原本的 5 号块,CPU B 再将要写的内容写入 Cache B 的 1 中。
CPU A 写第 23 块	否	否	将存储器号为 23 的块送到 Cache A 的 3 中,CPU A 再将要写的内容写入 Cache A 的 3 中。
CPU C 写第 23 块	否	是	将 Cache A 的 3 中内容 写回 存储器号为 23 的块,然后将该块送到 Cache C 的 3 中,CPU C 再将要写的内容写入 Cache C 的 3 中。
CPU B 读第 29 块	是	是	将 Cache B 的 1 中内容 写回 存储器号为 21 的块;然后将存储器号为 29 的块送到 Cache B 的 1 中, 替换 掉原来存的 21 号块,再送到 CPU B 中。
CPU B 写第 5 块	是	否	将存储器号为 5 的块送到 Cache B 的 1 中, 替换 掉原有内容,同时 Cache D 中原本缓存的 5 号块的内容作废;CPU B 再将要写的内容写入 Cache B 的 1 中。

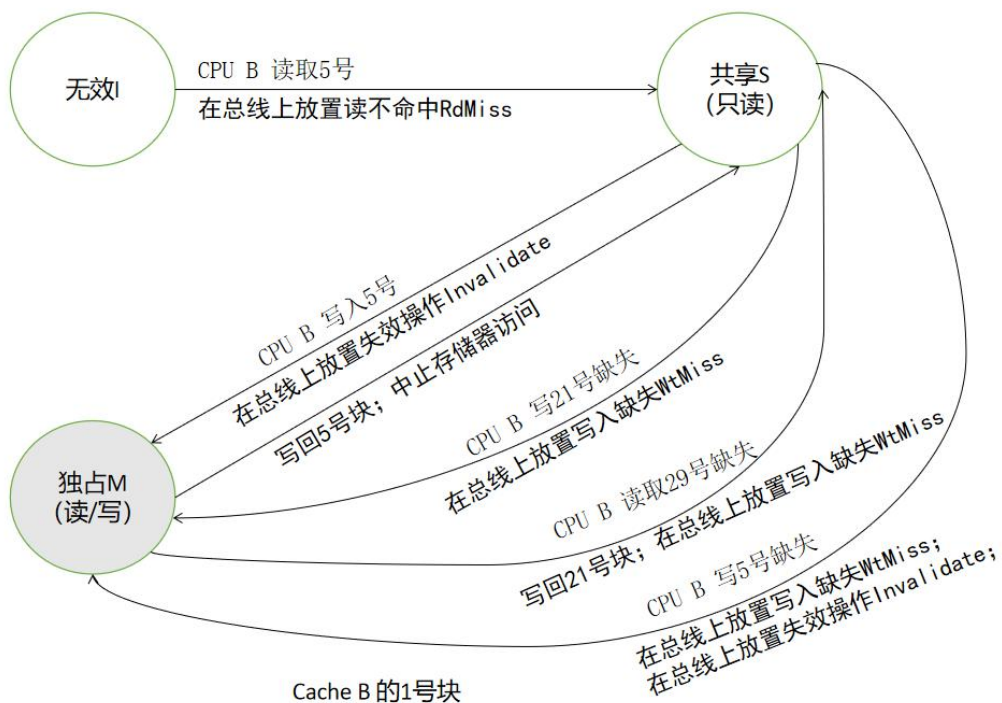
3、根据上述结果，画出相关的状态转换图

(1) Cache A 的 1 号块



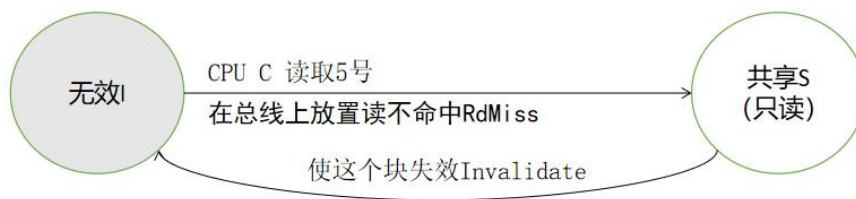
Cache A 的1号块

(2) Cache B 的 1 号块



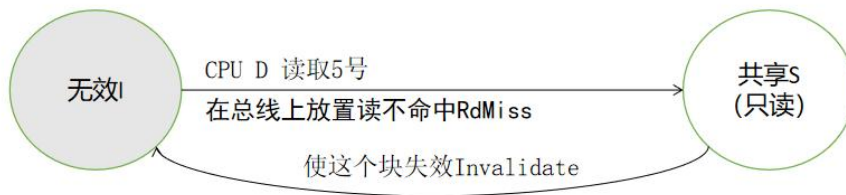
Cache B 的1号块

(3) Cache C 的 1 号块



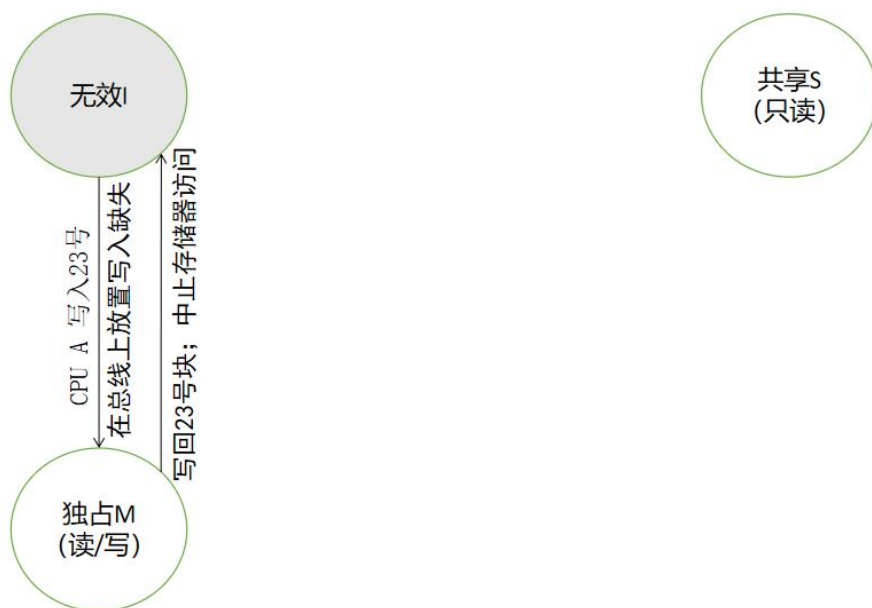
Cache C 的1号块

(4) Cache D 的 1 号块



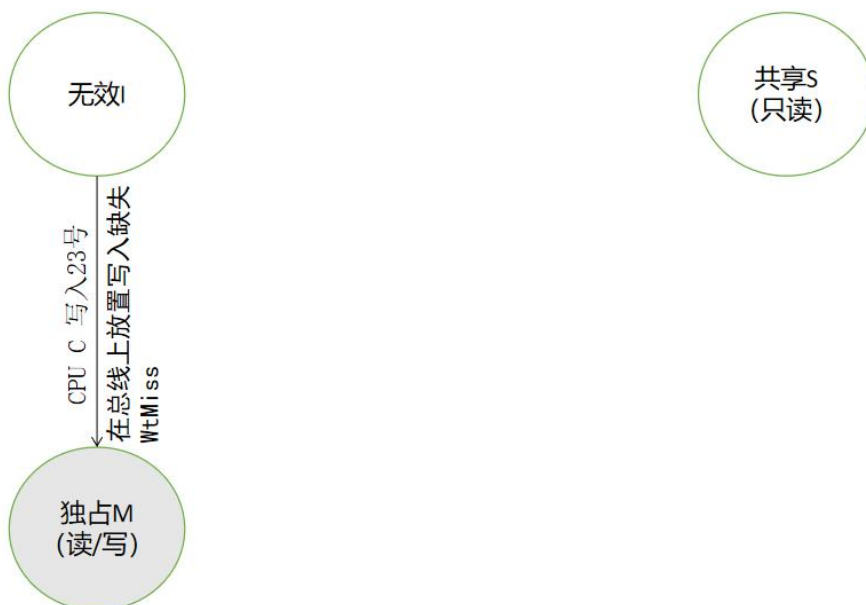
Cache D 的1号块

(5) Cache A 的 3 号块



Cache A 的3号块

(6) Cache C 的 3 号块



Cache C 的3号块

4、自己编写一个访问序列，写出监听协议所做的操作。

所进行的访问	是否发生替换	是否发生写回	监听协议所进行的操作
CPU A 读第 10 块	否	否	将存储器号为 10 的块送到 Cache A 的 2 中,再送到 CPU A 中
CPU B 读第 10 块	否	否	将存储器号为 10 的块送到 Cache B 的 2 中,再送到 CPU B 中
CPU C 读第 10 块	否	否	将存储器号为 10 的块送到 Cache C 的 2 中,再送到 CPU C 中
CPU D 读第 10 块	否	否	将存储器号为 10 的块送到 Cache D 的 2 中,再送到 CPU D 中
CPU B 写第 10 块	是	否	CPU B 将新内容写入 Cache B 的 2 中 替换 掉原本的 10 号块内容,同时其他 Cache 中原本缓存的 10 号块的内容均作废。
CPU B 写第 17 块	否	否	将存储器号为 17 的块送到 Cache B 的 1 中, CPU B 再将要写的内容写入 Cache B 的 1 中。
CPU A 写第 29 块	否	否	将存储器号为 29 的块送到 Cache A 的 1 中, CPU A 再将要写的内容写入 Cache A 的 1 中。
CPU C 写第 29 块	否	是	将 Cache A 的 1 中内容 写回 存储器号为 29 的块,然后将该块送到 Cache C 的 1 中, CPU C 再将要写的 29 号块写入 Cache C 的 1 中。
CPU B 读第 17 块	否	否	将 Cache B 的 1 中内容送到 CPU B 中。
CPU B 写第 6 块	是	是	将 Cache B 的 2 中内容 写回 存储器号为 10 的块,然后将存储器号为 6 的块送到 Cache B 的 2 中, 替换 掉原来存的 10 号块,最后 CPU B 再将新的 6 号块写入 Cache B 的 2 中。

五、实验中出现的问题和解决方法

- 实验中关于多 Cache 一致性监听协议模拟器的使用

该实验中运用多 Cache 一致性监听协议模拟器,主要是为了更清楚地掌握 Cache 一致性监听协议的工作过程和状态变化,能够更清晰地观察到数据在 CPU-Cache-存储器之间传输的过程。

问题 1: 执行方式采用“连续执行”,可能过程较快不易观察执行细节。

解决方案: 这时可以在模拟器左上角将方式更改为“单步执行”,随后点击“步进”,可以更仔细地观察到每一步监听协议的动作以及数据在 CPU-Cache-存储器三方的变动过程。

问题 2: 执行过程中某一步的访问地址或读写方式填写错误导致下面的执行过程错误。

解决方案: 可以选择在模拟器左上角点击“复位”按钮重新开始执行。单步失误没有办法撤回,只能选择复位以后从第一条访存序列开始重新执行。