

# 《计算机体系结构》

 班级:
 计203

 学号:
 20002462

 姓名:
 刘子言

 指导教师:
 梁建宁

信息科学与工程学院 2022 年 11 月

# 实验名称 Cache 性能分析

# 实验地点 信息楼 418 实验日期 2022.11.16

## 一、实验目的

- 1、加深对 Cache 基本概念、基本组织结构以及工作原理的理解;
- 2、掌握 Cache 容量、相关度、块大小对 Cache 性能的影响:
- 3、掌握降低 Cache 不命中率的各种方法以及它们对提高 Cache 性能的好处;
- 4、理解 LRU 与随机法的基本思想以及对 Cache 性能的影响。

## 二、实验设备

实验平台采用 Cache 模拟器。

## 三、实验原理

#### 1. Cache

Cache(高速缓冲存储器)是一种特殊的存储器子系统,其中复制了频繁使用的数据以利于快速访问。Cache 存储了频繁访问的 RAM 位置的内容以及这些数据项的存储地址。当处理器引用存储器中的某地址时,Cache 便检查是否存有该地址。如果存有该地址,则将数据返回处理器;如果没有保存该地址,则进行常规的存储器访问。因为 Cache 总是比主 RAM 存储器的速度快,所以当 RAM的访问速度低于微处理器的速度时,常常会使用 Cache。

#### 2、命中与不命中

(1) 命中: 要访问的数据在上层存储器找到。

命中率(hit rate):要访问数据在上层存储器找到的比率;

命中时间(hit time): 进入上层存储器的时间,包含进入时间+判定命中与否时间。

(2) 不命中:要访问的数据不在上层存储器,需要从下层存储器读取送到上层存储器,在来访问。

从下层读取数据时,读取包含要访问数据的一整块,根据程序局部性原理, 有利于减少接下来的数据访问不命中率;

不命中时间开销(Miss penalty): 从下层将数据替换到上层的时间+将数据送给 CPU 的时间。

- (3) 命中时间<<不命中时间开销
- (4) 不命中的原因

#### 3、不命中的原因

- (1) 首次访问某个数据块;
- (2) 由于 Cache 容量有限,将某个数据块丢弃,而后又要访问该数据块;
- (3) 不同的数据块可以映射到同一个 Cache 位置,映射冲突也会导致不命中。

## 4、相联度与替换算法

- (1) 直接相联 (n=1)
  - 对于直接相联,利用模运算直接映射;
- (2) 组相联和全相联 (n≥2)
  - 对于组相联和全相联,主要有以下三种不同的算法:
  - 随机算法: 随机选择一块被替换;
- LRU 算法: 近期被用到的块大概率还会被再次使用, 所以选择近期最久没用的块当做被替换的块;
  - FIFO 算法: 先进先出,最先进来的块被替换。

## 四、实验操作及运行结果

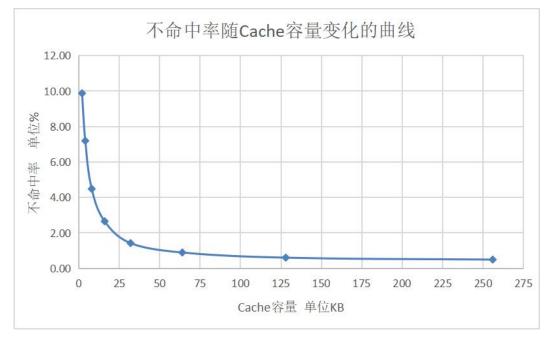
### 1、Cache 容量对不命中率的影响

- (1) 启动 MyCache
- (2) 单击"复位"按钮,把各参数设置为默认值。
- (3)选择地址流文件 all.din。方法:选择"访问地址"→"地址流文件"选项,然后单击"浏览"按钮,从本模拟器所在的文件夹下的"地址流"文件夹中选取。
- (4)选择不同的 Cache 容量,分别执行模拟器(单击"执行到底"),在表 1.1 中记录各种情况下的不命中率。

衣 1.1 小内谷里下 Cache 的小叫 中华									
容量 KB	2	4	8	16	32	64	128	256	
不命中率	9.87%	7.19%	4.48%	2.65%	1.42%	0.89%	0.60%	0.49%	

表 1.1 不同容量下 Cache 的不命中率

(5) 以容量为横坐标,画出不命中率随 Cache 容量变化的曲线。



#### (6) 根据该模拟结果, 你能得出什么结论?

结论: 在其他条件相同的情况下,随着 Cache 容量的逐渐增大,不命中率逐渐降低。当 Cache 容量较小时,不命中率随 Cache 容量变化较为明显,当 Cache 容量较大时,不命中率随 Cache 容量变化的曲线较平缓。

#### 2、相联度对不命中率的影响

- (1) 单击"复位"按钮, 把各参数设置为默认值。
- (2) 选择地址流文件 all.din。
- (3) 选择不同的 Cache 相联度,分别执行模拟器,在下表记录各种情况的不命中率。

表 1.2 当 Cache 容量为 64KB 时,不同相联度下 Cache 的不命中率

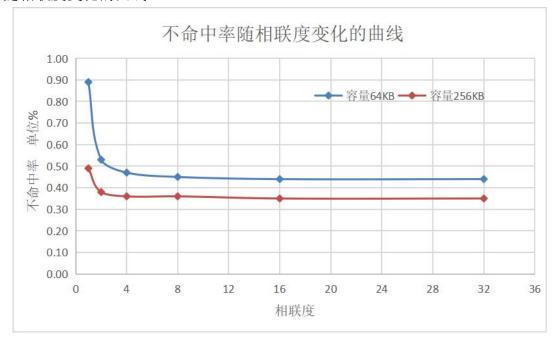
相联度	1	2	4	8	16	32
不命中率	0.89%	0.53%	0.47%	0.45%	0.44%	0.44%

## (4) 把 Cache 容量改为 256KB, 重复(3) 中工作, 并填表 1.3

表 1.3 当 Cache 容量为 256KB 时,不同相联度下 Cache 的不命中率

相联度	1	2	4	8	16	32
不命中率	0.49%	0.38%	0.36%	0.36%	0.35%	0.35%

(5)以相联度为横坐标,画出在容量为 64KB 和 256KB1 情况下,不命中率 随相联度变化的曲线。



#### (6) 根据该模拟结果, 你能得出什么结论?

结论一,在选择同等相联度的情况下, Cache 容量为 256KB 的不命中率均 小于容量为 64KB 的不命中率。这与第 1 题中得出的结论相映证——在其他条件 相同的情况下,随着 Cache 容量的逐渐增大,不命中率逐渐降低。

结论二,在选择相同 Cache 容量的情况下,随着相联度的逐渐增加,Cache 的不命中率逐渐降低。当相联度较小时,不命中率随 Cache 相联度变化较为明显,当相联度较大时,不命中率随 Cache 相联度变化的曲线较平缓。

由此可见,更高的相联度(每组包含更多的块)能够优化 Cache 命中率。该方法的优点是可以减少冲突导致的不命中(每组块数增加,冲突减少),缺点是增加了命中时间,也增加了能耗。

#### 3、Cache 块大小对不命中率的影响

- (1) 单击复位按钮,把参数设置为默认值。
- (2) 选择地址流文件 all.din。
- (3) 选择不同的 Cache 块大小,不同的 Cache 容量,分别执行模拟器,记录各种情况下的不命中率。

块大小	Cache 容量(KB)						
(B)	2	8	32	64	128	512	
16	12.02%	5.79%	1.86%	1.26%	0.95%	0.71%	
32	9.87%	4.48%	1.42%	0.89%	0.60%	0.42%	
64	9.36%	4.03%	1.20%	0.71%	0.43%	0.27%	
128	10.49%	4.60%	1.08%	0.64%	0.35%	0.20%	
256	13.45%	5.35%	1.19%	0.67%	0.34%	0.16%	

表 1.4 各种情况下 Cache 的不命中率

(4) 分析 Cache 块大小对不命中率的影响。

由上表分析可知: Cache 块大小对不命中率的影响与 Cache 容量有关。

当 Cache 容量≤64KB 时:在同一 Cache 容量下,Cache 的不命中率随着块大小的增大呈先降低后升高的趋势。Cache 容量≤8KB 时,块大小为 64B 的情况下不命中率最低,优化程度最好;8KB<Cache 容量≤64KB 时,块大小为 128B 的情况下不命中率最低,优化程度最好;

当 Cache 容量≥128KB 时:在同一 Cache 容量下, Cache 的不命中率随着块大小的增大而不断降低。

由此可见,适当增大块尺寸有利于优化 Cache 命中率。该方法的优点是能够减少首次访问的不命中情况,缺点是会增加映射冲突不命中,增加不命中的时间开销。

## 4、替换算法对 Cache 不命中率的影响

- (1) 单击复位按钮,把参数设置为默认值。
- (2) 选择地址流文件 all.din。
- (3)对于不同的替换算法、Cache 容量和相联度,分别执行模拟器,记录各种情况下的的不命中率。

Cache	相联度							
容量	2	路	4 路		8路			
	LRU	随机算法	LRU	随机算法	LRU	随机算法		
16KB	1.71%	2.36%	1.33%	2.35%	1.21%	3.00%		
64KB	0.53%	0.75%	0.47%	0.77%	0.45%	0.76%		
256KB	0.38%	0.42%	0.36%	0.37%	0.36%	0.36%		
1MB	0.35%	0.35%	0.35%	0.35%	0.35%	0.35%		

表 1.5 LRU 和随机替换算法的不命中率比较

(4) 分析不同替换算法对 Cache 不命中率的影响。

由上表分析可知:在其他条件相同的条件下,采用 LRU 算法比采用随机算法得到的不命中率要低。

结论一,相同 Cache 容量的情况下,适当增加相联度,不命中率会降低。这

与第2题中得出的结论相映证——在选择相同 Cache 容量的情况下,随着相联度的逐渐增加, Cache 的不命中率会逐渐降低。

结论二,对于大容量的 Cache, LRU 与随机算法性能相差不大;但是对于小容量的 Cache, LRU 性能优于随机算法,能够较明显地降低不命中率。

## 五、实验中出现的问题和解决方法

• 实验数据差异性较小的问题

问题:在实验中,起初是选择采用地址流文件 eg.din,来进行各种条件下 Cache 性能的测试,但观察发现,测试中得到的数据差异性较小,不能够明显地 反映 Cache 不命中率随着各种条件的改变而产生的变化规律,这样会影响得出的实验结论的准确性。

解决方案:最终选择换用地址流文件 all.din 来进行实验,该文件的样本最为丰富,然后执行模拟器,最终得到的不命中率数据也具有一定的差异性(数据间差值比原来明显),再结合表格、图像等辅助手段,可以进一步总结出影响 Cache 性能的因素及相关规律。