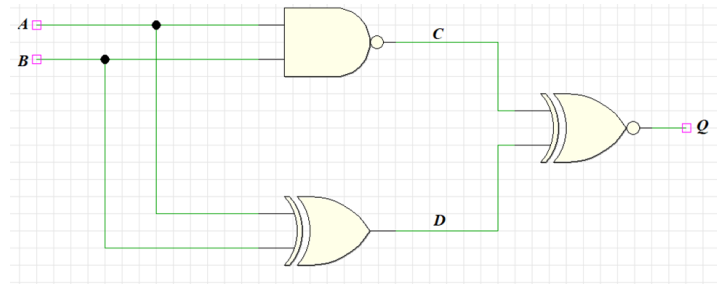


Öğr. No: ..... Ad Soyad: .....

**Soru 1)** Aşağıda verilen boşlukları doldurunuz (25p).

Programlanabilir mantık blokları ve bu bloklar arasındaki ara bağlantılardan oluşan ve geniş uygulama alanlarına sahip olan sayısal tümeşik devrelere ...**FPGA**..... denir. Ayrıca mantık işlevlerini gerçekleştirme amacına yönelik üretilmişlerdir. En önemli özellikleri .. **paralel işlem**.. yapabilmeleridir.

**Soru 2)** A B girişi olan aşağıdaki devrenin girişe bağlı çıkış değerlerinin tablosunu doldurunuz (25p).



Girişler		Çıkışlar		
A	B	C	D	Q
0	0	1	0	0
0	1	1	1	1
1	0	1	1	1
1	1	0	0	1

**Soru 3)** (25p)

(a) Kritiksel yarış nedir? 3 girişli bir devrenin kritiksel yarış durumunu Karnaugh diyagramında gösterip açıklayınız.

(b) 2x1 multiplexer blok diyagramı çiziniz. Durum tablosunu oluşturunuz. Devre çıkışının en sade halini Karnaugh ile bulunuz. Oluşabilecek devre sorununu açıklayınız. Sorunun giderilmesi için yapılması gereken nedir?

(Çözüm için aşağıdaki alan yetmezse arka sayfadan devam ediniz.)

**Soru 4)** X1 ve X2 gibi iki darbe giriş, tek bir Z seviye çıkışı olan X1 ve X2 girişleri aynı anda 1 olmayan ve aşağıdaki şartları sağlayan Darbe-Modlu ardışıl bir devre tasarlanacaktır. X1 girişinden aldığı bir veya daha fazla sayıdaki X1 darbesinden sonra yalnız bir X2 darbesi ve bu X2 'nin arkasından tekrar bir X1 darbesi alıyorsa Z=1 çıkışını üretmektedir. Z=1 iken gelen X1 darbeleri çıkışı değiştirmemekte, fakat Z=1 iken X2 darbesinin gelmesi çıkışı Z=0 yapmaktadır. Bu devrenin durum diyagramını ve J-K Flip Flop ile tasarımına bağlı olarak elde edilecek J1-K1, J2-K2 uçlarının ve Z çıkışının denklemlerini bulunuz (25p).

**Not:** Geçiş ve durum tablolarını oluşturmanız ve tasarım yapmanız istenmemektedir. (Çözüm için aşağıdaki alan yetmezse arka sayfadan devam ediniz.)