Vectores de prueba 1		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	1	

Vectores de prueba 2			
Señales de entrada Valores			
D	0X0000		
UP	0		
DW	0		
WPC	0		
CLR	0		

Vectores de prueba 3		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 4		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 5	
Señales de entrada	Valores
D	0X0010
UP	1
DW	0
WPC	1
CLR	0

Vectores de prueba 6		
Señales de entrada Valores		
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 7		
Señales de entrada Valores		
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 8	
Señales de entrada Valores	
D	0X0000
UP	0
DW	0
WPC	0
CLR	0

Vectores de prueba 9		
Señales de entrada Valores		
D	0X0020	
UP	1	
DW	0	
WPC	1	
CLR	0	

Vectores de prueba 10		
Señales de entrada Valores		
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 11	
Señales de entrada	Valores
D	0X0000
UP	0
DW	0
WPC	0
CLR	0

Vectores de prueba 12		
Señales de entrada Valores		
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 13		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	1	
WPC	0	
CLR	0	

Vectores de prueba 14		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 15		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 16		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	1	
WPC	0	
CLR	0	

Vectores de prueba 17		
Señales de entrada Valores		
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 18		
Señales de entrada Valores		
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Vectores de prueba 19		
Señales de entrada Valores		
D	0X0002	
UP	0	
DW	0	
WPC	1	
CLR	0	

Vectores de prueba 20		
Señales de entrada	Valores	
D	0X0000	
UP	0	
DW	0	
WPC	0	
CLR	0	

Colocar los resultados así:

D	UP	DW	WPC	CLR	SP	Q

COLOCAR D Y Q EN HEXADECIMAL

Completar la siguiente tabla:

Complete la digularità table.				
Recurso	Usado	Disponible	Porcentaje utilizado	
No de LUT's				
No de FF's				
No de Slices				
No de RAM's de				
un puerto				
No de RAM's de				
dos puertos				
D : :::				

Dispositivo usad	do:
Frecuencia máx	ima de reloi:

Entregar:

- Archivo de resultados.
- > Gráfica de simulación en pdf.
- La tabla de recursos, frecuencia máxima de reloj y dispositivo; en un archivo llamado estadisticas.pdf
- > Anexar código fuente del programa de implementación de la memoria de datos (.vhd).
- > Anexar código fuente del test bench (.vhd).
- > Entregar todos los archivos en un archivo llamado stackNoEquipo.zip. Por ejemplo para el equipo 5: stack5.zip

Enviar a vgarciaortega@yahoo.com.mx, poner en asunto: "Stack".