

НАПРАВЛЕНИЕ ПОДГОТОВКИ **09.03.04 Программная инженерия**

по лабораторной работе № 3

Дисциплина: Архитектура ЭВМ

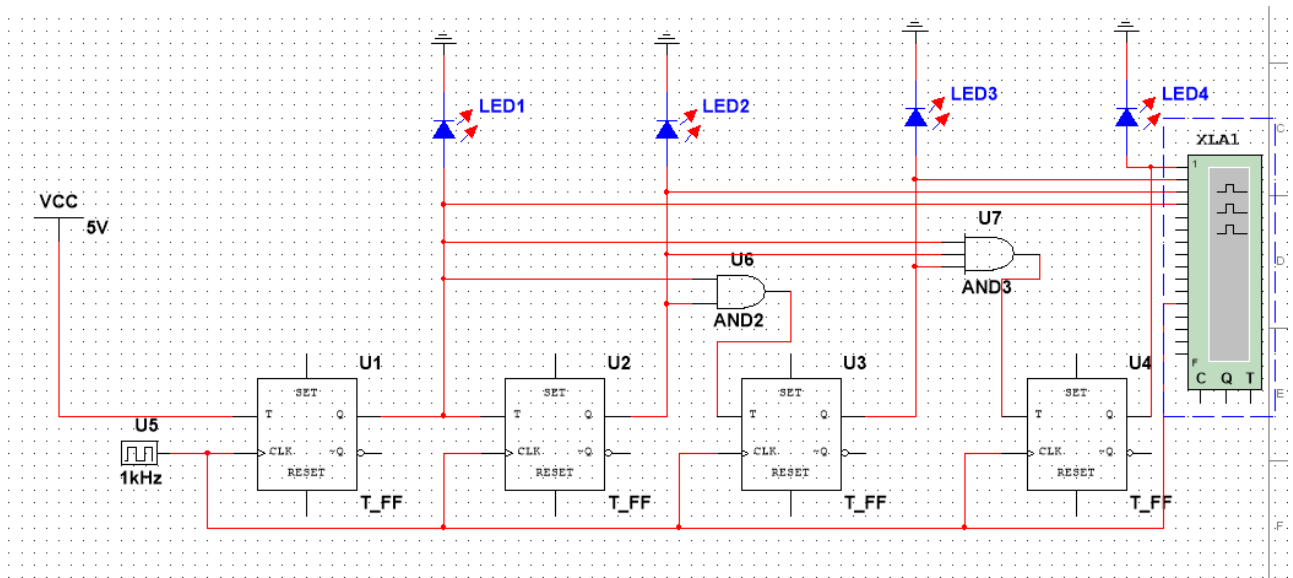
Д. В. Варин
(И.О. Фамилия)

А. Ю. Попов
(И.О. Фамилия)

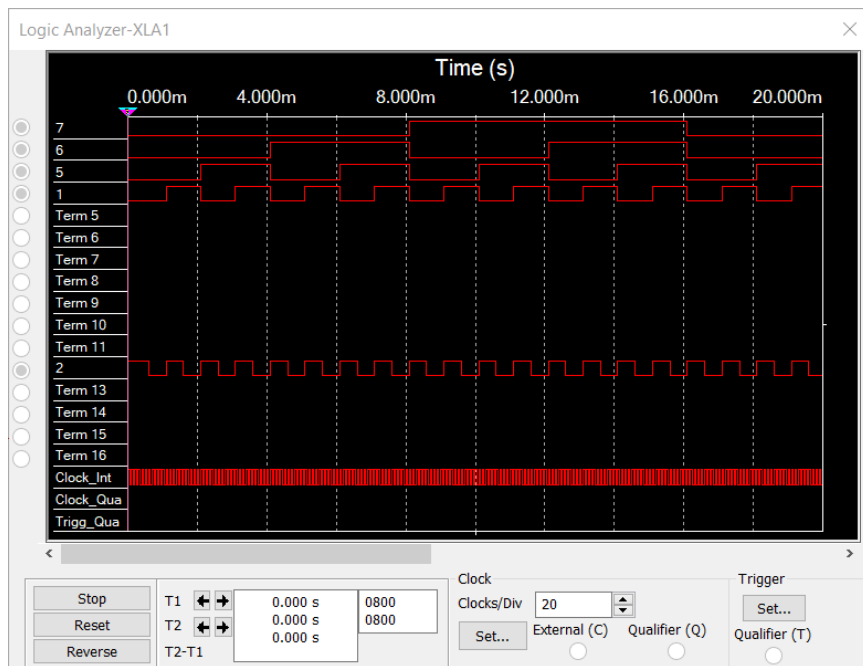
Москва, 2021

Активность лампочек эквивалентна количеству подсчитанных сигналов в двоичном представлении, после достижения 15(4 единиц) происходит сброс в 0. Увеличение счётчика происходит при замыкании триггера.

Схема с импульсным генератором и логическим анализатором.



Собрал четырёхразрядный счётчик, на выходе сигналы — числа от 0 до 15.



Если начать комбинировать триггеры (по количеству), получатся счётчики, способные принимать больший(меньший) диапазон значений.

Задание 2

Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний. Последовательность состояний счётчика для каждого варианта работы приведена в табл.3; десятичными числами обозначены номера двоичных наборов, изображающие десятичные цифры и определяющие состояние счётчика.

Начертить схему счётчика на элементах интегрального базиса (И-НЕ; И, ИЛИ, НЕ), синхронных JK-триггерах.

Вариант из таблицы 3.

№ варианта двоично-десятичного кода	Десятичные номера двоичных наборов переменных, изображающих десятичные цифры 0,1,...,9
1	3, 4,5,6,7,8,9,10,11,12
2	0,1,2,3,5,10,12,13,14,15
3	0,1,4,5,7,8,10,12,14,15

1.1 Таблица переходов

$Q_i^t \rightarrow Q_i^{t+1}$	J	K	D
0 - 0	0	α	0
0 - 1	1	α	1
1 - 0	α	1	0
1 - 1	α	0	1

1.2 Таблица значений

№	Q_3	Q_2	Q_1	Q_0	Q_3*	Q_2*	Q_1*	Q_0*	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	0	0	0	1	0	α	0	α	0	α	1	α
1	0	0	0	1	0	1	0	0	0	α	1	α	0	α	α	1
4	0	1	0	0	0	1	0	1	0	α	α	0	0	α	1	α
5	0	1	0	1	0	1	1	1	0	α	α	0	1	α	α	0
7	0	1	1	1	1	0	0	0	1	α	α	1	α	1	α	1
8	1	0	0	0	1	0	1	0	α	0	0	α	1	α	0	α
10	1	0	1	0	1	1	0	0	α	0	1	α	α	1	0	α
12	1	1	0	0	1	1	1	0	α	0	α	0	1	α	0	α
14	1	1	1	0	1	1	1	1	α	0	α	0	α	0	1	α
15	1	1	1	1	0	0	0	0	α	1	α	1	α	1	α	1

1.3 Минимизация с помощью карт Карно

J3 = q1				
q3q2\q1q0	00	01	11	10
00	0	0	-	-
01	0	0	1	-
11	α	-	α	α
10	α	-	-	α

K3 = q0q3				
q3q2\q1q0	00	01	11	10
00	α	α	-	-
01	α	α	α	-
11	0	-	1	0
10	0	-	-	0

J2 = q0 q1				
q3q2\q1q0	00	01	11	10
00	0	1	-	-
01	α	α	α	-
11	α	-	α	α
10	0	-	-	1

K2 = q1q0				
q3q2\q1q0	00	01	11	10
00	α	α	-	-
01	0	0	1	-
11	0	-	1	0
10	α	-	-	α

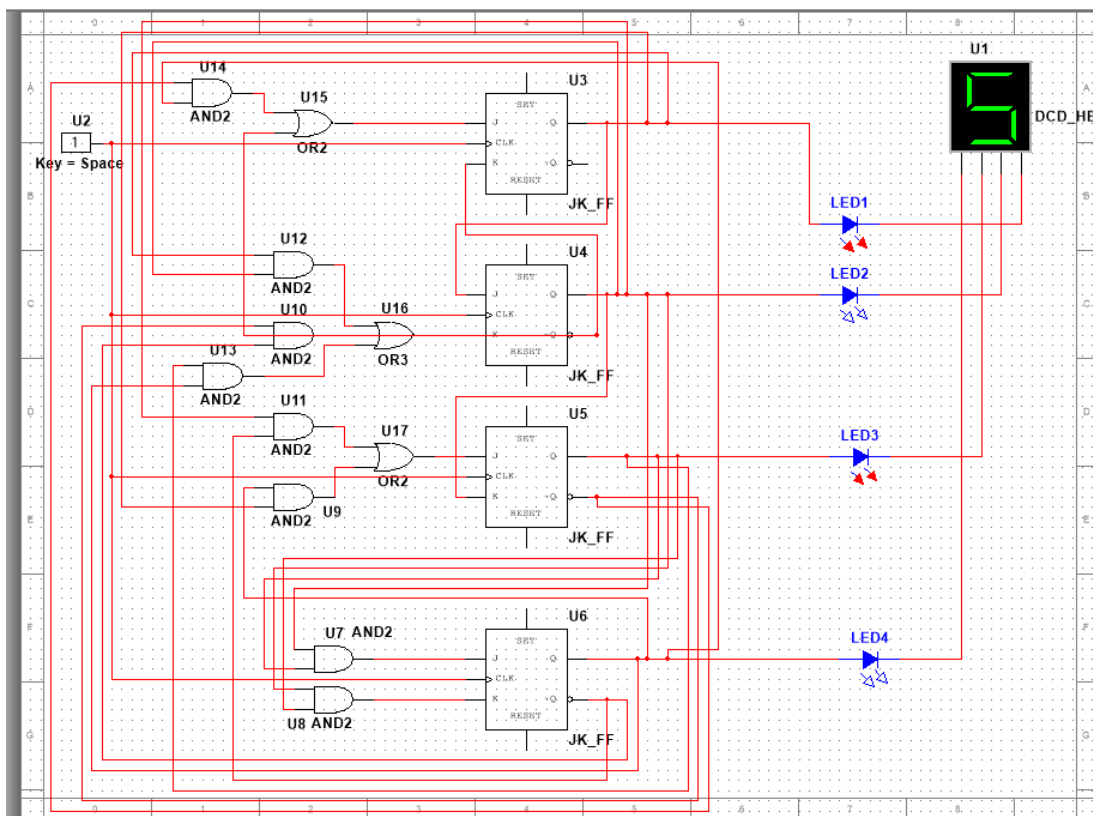
J1 = q3 q0q2				
q3q2\q1q0	00	01	11	10
00	0	0	-	-
01	0	1	α	-
11	1	-	α	α
10	1	-	-	α

K1 = $q_0 \mid q_3!q_2$				
$q_3q_2 \backslash q_1q_0$	00	01	11	10
00	α	α	-	-
01	α	α	1	-
11	α	-	1	0
10	α	-	-	1

J0 = $!q_3 \mid q_1q_2$				
$q_3q_2 \backslash q_1q_0$	00	01	11	10
00	1	α	-	-
01	1	α	α	-
11	0	-	α	1
10	0	-	-	0

K0 = $q_1q_0 \mid !q_3!q_2$				
$q_3q_2 \backslash q_1q_0$	00	01	11	10
00	α	1	-	-
01	α	0	1	-
11	α	-	1	α
10	α	-	-	α

Схема, построенная по расчётам.



Задание 3

Собрать десятичный счётчик, используя элементную базу приложения Multisim или учебного макета.

Установить счётчик в начальное состояние, подав на установочные входы R соответствующий сигнал.

1.1 Таблица переходов

№	Q_3	Q_2	Q_1	Q_0	Q_3*	Q_2*	Q_1*	Q_0*	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	0	0	0	1	0	α	0	α	0	α	1	α
1	0	0	0	1	0	0	1	0	0	α	0	α	1	α	α	1
2	0	0	1	0	0	0	1	1	0	α	0	α	α	0	1	α
3	0	0	1	1	0	1	0	0	0	α	1	α	α	1	α	1
4	0	1	0	0	0	1	0	1	0	α	α	0	0	α	1	α
5	0	1	0	1	0	1	1	0	0	α	α	0	1	α	α	1
6	0	1	1	0	0	1	1	1	0	α	α	0	α	0	1	α
7	0	1	1	1	1	0	0	0	1	α	α	1	α	1	α	1
8	1	0	0	0	1	0	0	1	α	0	0	α	0	α	1	α
9	1	0	0	1	0	0	0	0	α	1	0	α	0	α	α	1

1.2 Минимизация

J3 = q0q1q2				
q3q2\q1q0	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	-	-	-	-
10	α	α	-	-

K3 = q0				
q3q2\q1q0	00	01	11	10
00	α	α	α	α
01	α	α	α	α
11	-	-	-	-
10	0	1	-	-

J2 = q0q1				
q3q2\q1q0	00	01	11	10
00	0	0	1	0
01	α	α	α	α
11	-	-	-	-
10	0	0	-	-

K2 = q0q1				
q3q2\q1q0	00	01	11	10
00	α	α	α	α
01	0	0	1	0
11	-	-	-	-
10	α	α	-	-

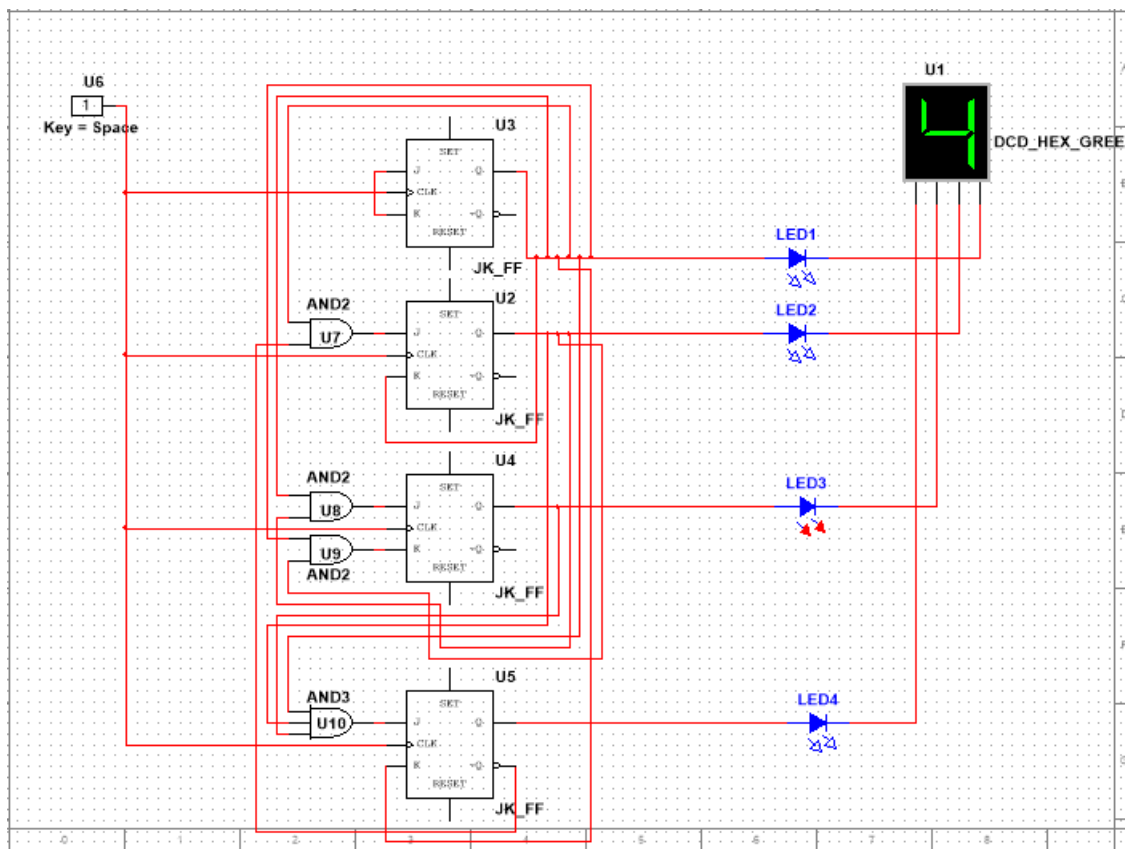
J1 = q0!q3				
q3q2\q1q0	00	01	11	10
00	0	1	α	α
01	0	1	α	α
11	-	-	-	-
10	0	0	-	-

K1 = q0				
q3q2\q1q0	00	01	11	10
00	α	α	1	0
01	α	α	1	0
11	-	-	-	-
10	α	α	-	-

J0 = 1				
q3q2\q1q0	00	01	11	10
00	1	α	α	1
01	1	α	α	1
11	-	-	-	-
10	1	α	-	-

K0 = 1				
q3q2\q1q0	00	01	11	10
00	α	1	1	α
01	α	1	1	α
11	-	-	-	-
10	α	1	-	-

Построим схему по полученным расчётам.



Задание 4

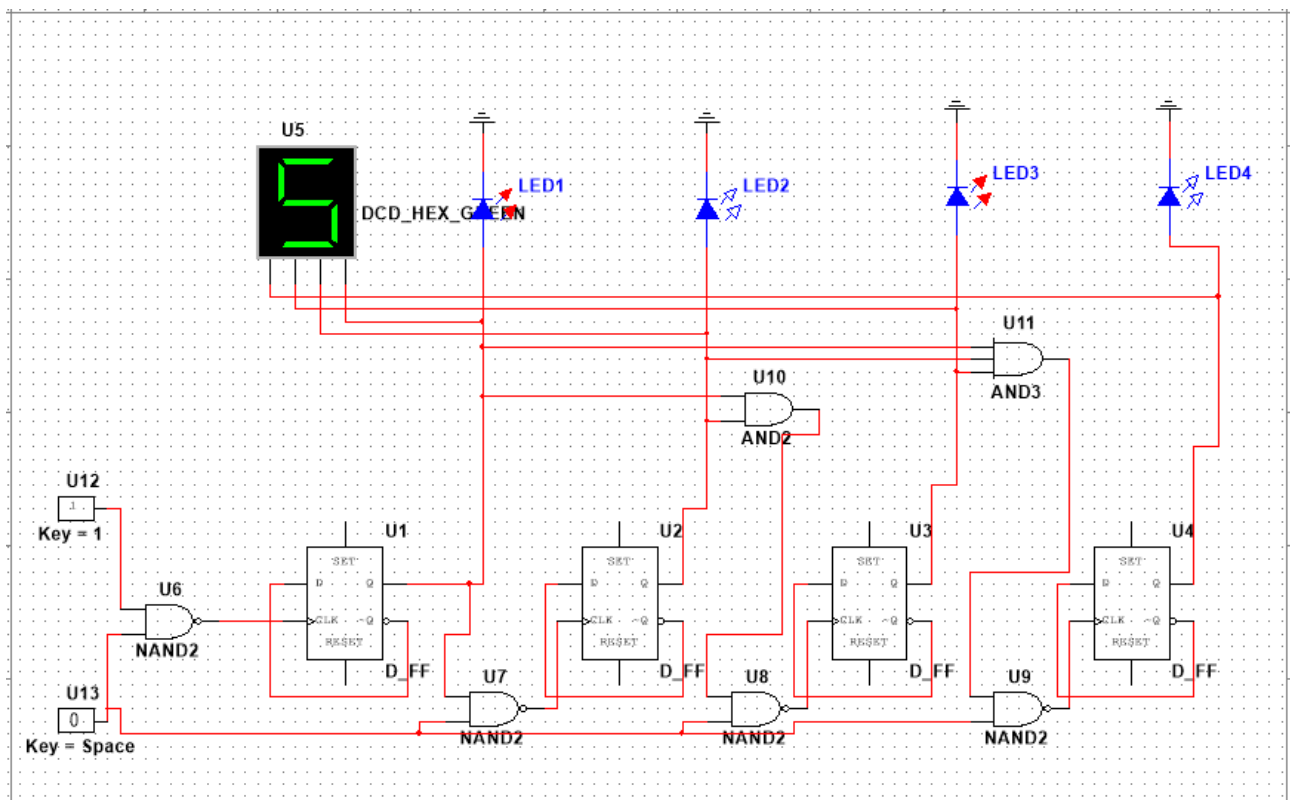
Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом.

Проверить работу счётчика:

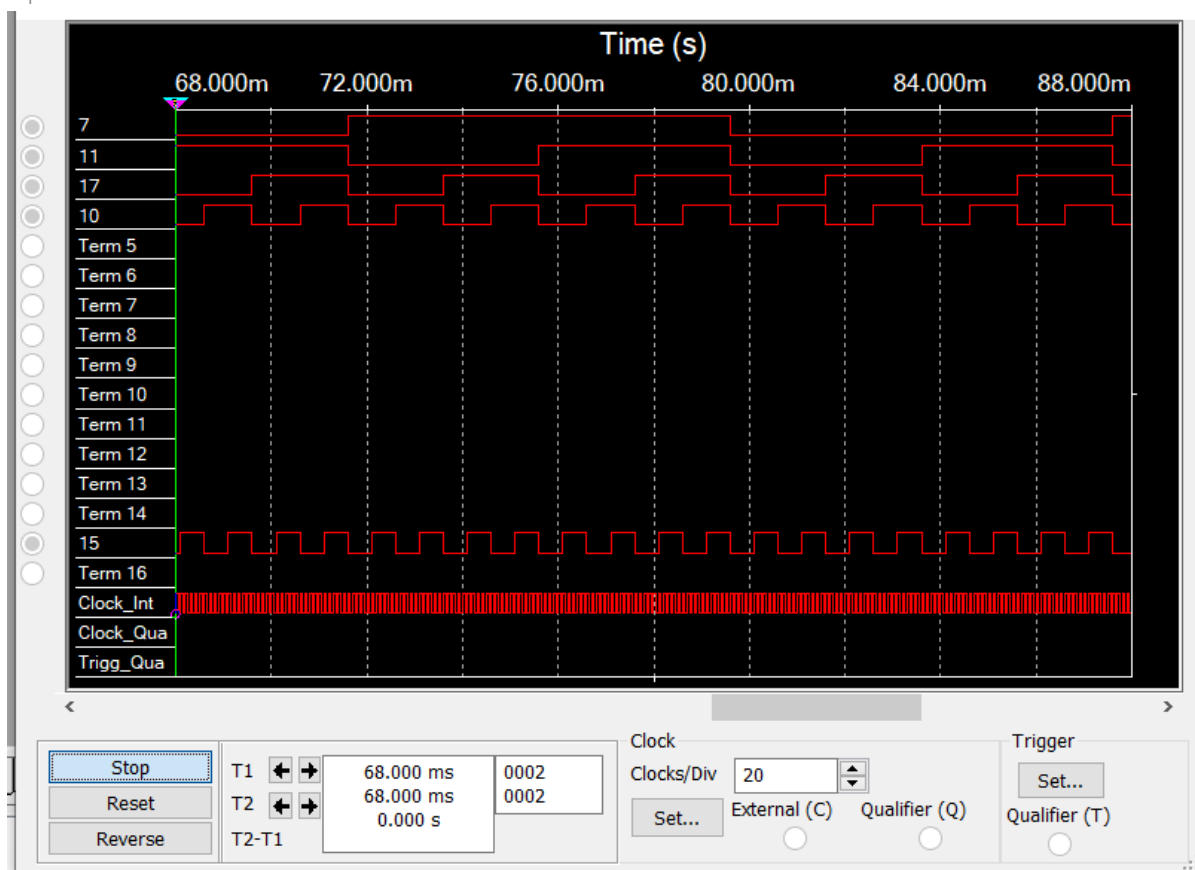
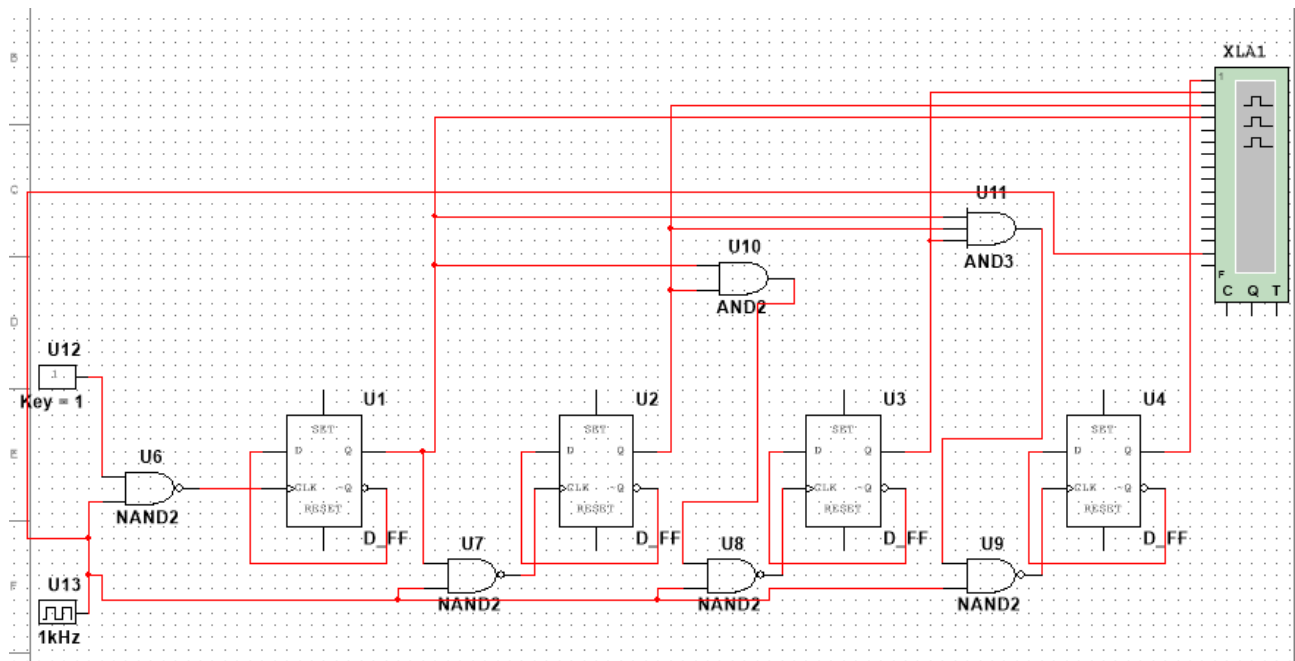
- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

Построим схему счётчика.



Подключим анализатор для просмотра временных диаграмм сигналов на входе и выходе счетчика.



Задание 5

Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом ИС K555IE9, аналог ИС 74LS160.

Проверить работу счётчика

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета

Схема от одиночных импульсов

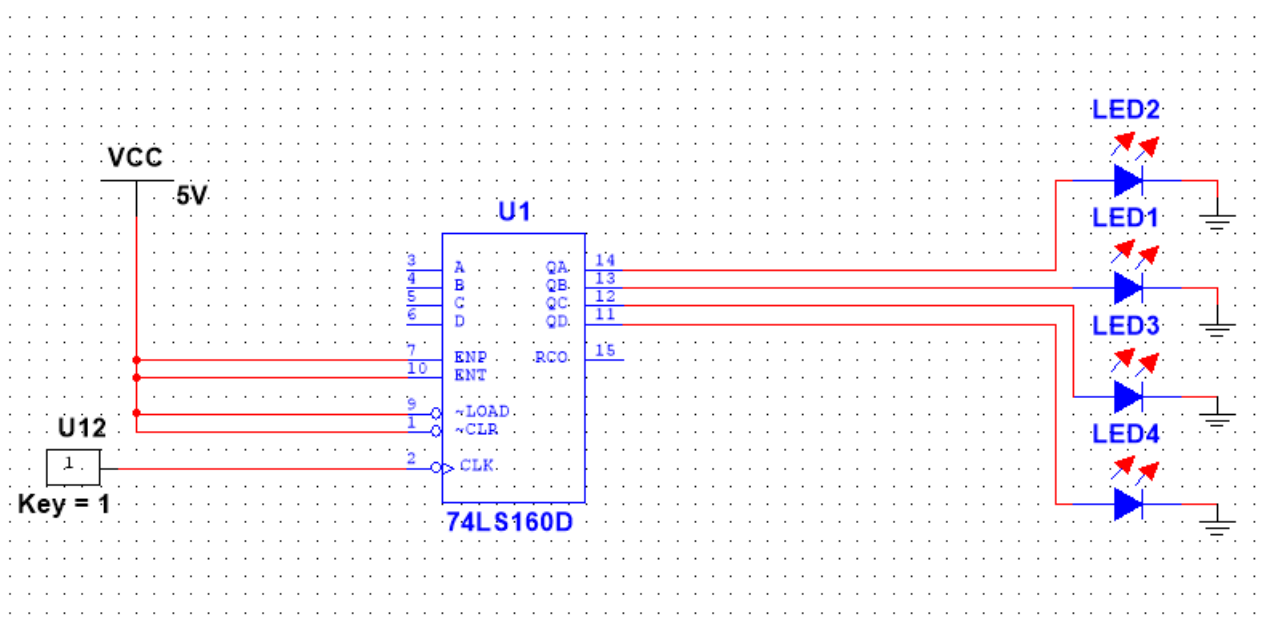
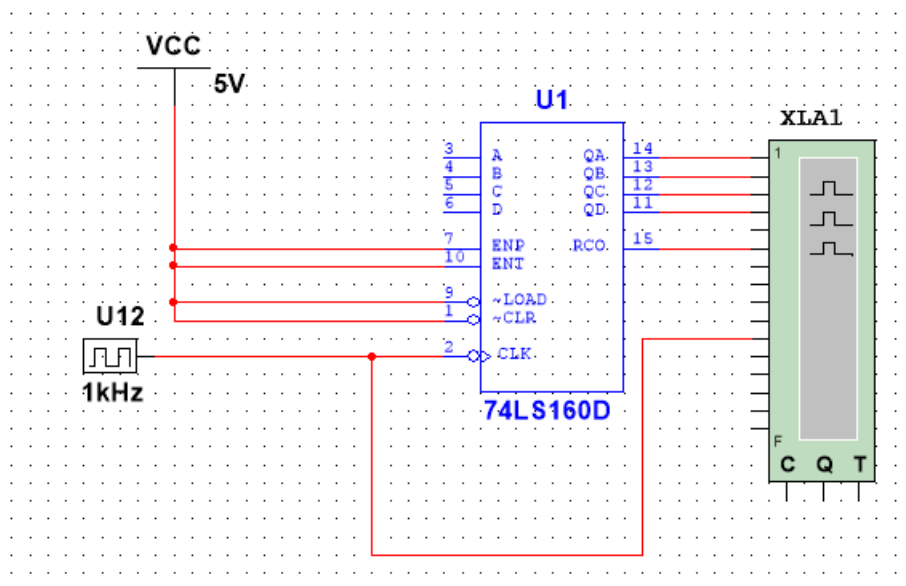
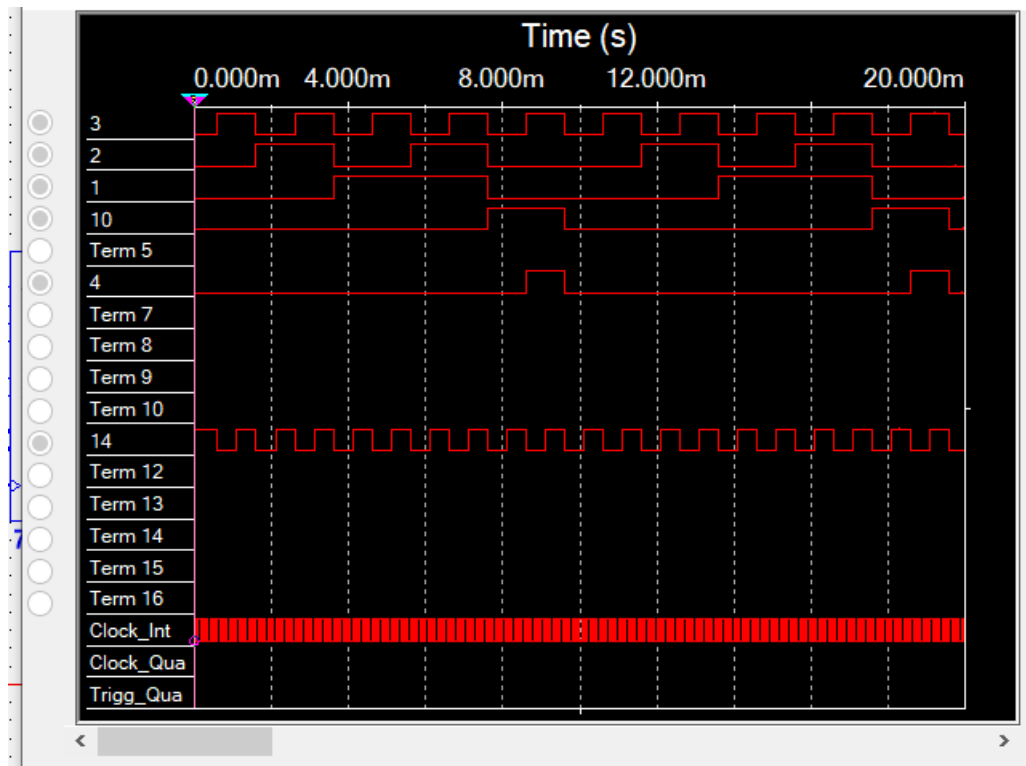


Схема от импульсов генератора.



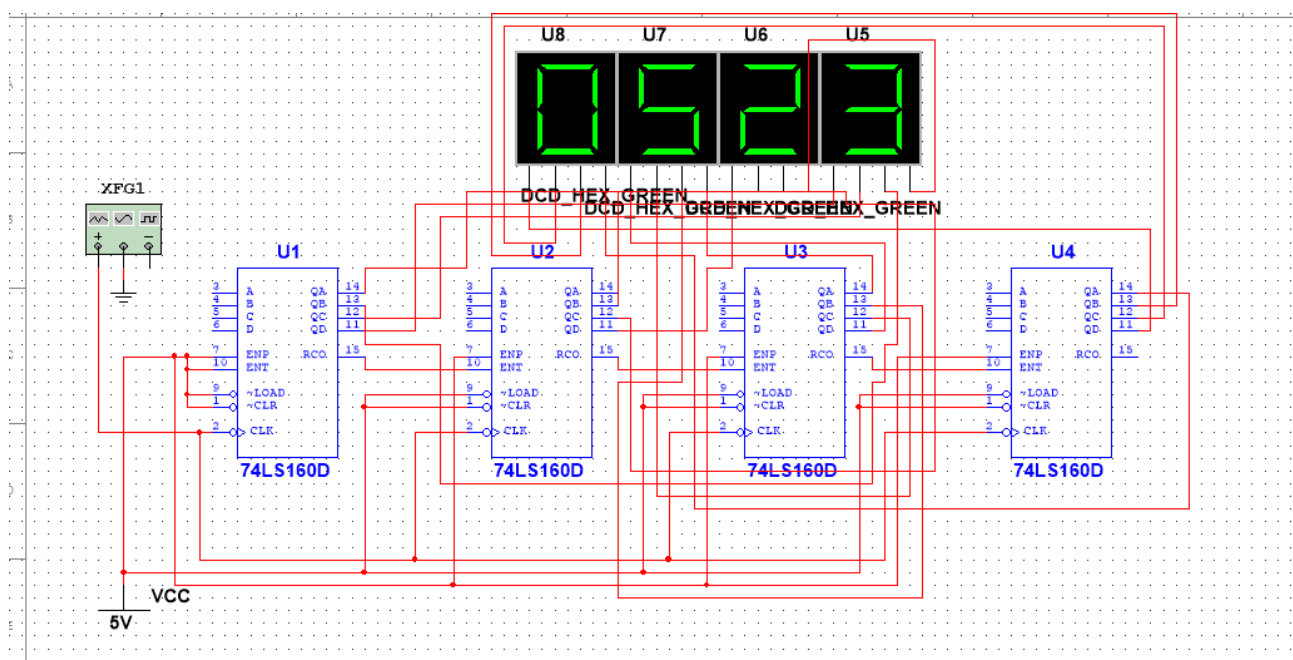
Вывод логического анализатора.



Задание 6

Исследование схем наращивания разрядности счетчиков ИЕ9 до четырех секций с последовательным переносом между секциями и по структуре «быстрого» счета.

Схема



Получили многоразрядный десятичный счётчик, который выдаёт число, читаемое слева направо.